

**FLAVILENE DA SILVA SOUZA**

**EXTRAÇÃO DE ENERGIA ATRAVÉS DA TÉCNICA *POWER*  
*HARVESTING* BASEADA EM VIBRAÇÕES MECÂNICAS E  
TRANSDUTORES PIEZELÉTRICOS**



Ilha Solteira  
2018

**FLAVILENE DA SILVA SOUZA**

**EXTRAÇÃO DE ENERGIA ATRAVÉS DA TÉCNICA *POWER*  
*HARVESTING* BASEADA EM VIBRAÇÕES MECÂNICAS E  
TRANSDUTORES PIEZELÉTRICOS**

Tese apresentada à Faculdade de Engenharia do Campus de Ilha Solteira – UNESP como parte dos requisitos para obtenção do título de Doutor em Engenharia Elétrica.

Especialidade: Automação.

Prof. Dr. Jozue Vieira Filho  
Orientador

Ilha Solteira  
2018

FICHA CATALOGRÁFICA

Desenvolvido pelo Serviço Técnico de Biblioteca e Documentação

S729e Souza, Flavilene da Silva.  
Extração de energia através da técnica *power harvesting* baseada em vibrações mecânicas e transdutores piezelétricos / Flavilene da Silva Souza. -- Ilha Solteira: [s.n.], 2018  
166 f. : il.

Tese (doutorado) - Universidade Estadual Paulista. Faculdade de Engenharia de Ilha Solteira. Área de conhecimento: Automação, 2018

Orientador: Jozue Vieira Filho  
Inclui bibliografia

1. Sistema de *power harvesting*. 2. Transdutor piezelétrico. 3. Modelos para simulação. 4. Circuitos eletrônicos. 5. Máxima extração de potência.

  
Raiane da Silva Santos

Supervisora Técnica de Seção  
Seção Técnica de Referência, Atendimento ao usuário e Documentação  
Diretoria Técnica de Biblioteca e Documentação  
CRB/8 - 9999



UNIVERSIDADE ESTADUAL PAULISTA

Câmpus de Ilha Solteira

CERTIFICADO DE APROVAÇÃO

TÍTULO DA TESE: Extração de Energia através da Técnica *Power Harvesting* baseada em Vibrações Mecânicas e Transdutores Piezelétricos

AUTORA: FLAVILENE DA SILVA SOUZA

ORIENTADOR: JOZUE VIEIRA FILHO

Aprovada como parte das exigências para obtenção do Título de Doutora em ENGENHARIA ELÉTRICA, área: AUTOMAÇÃO pela Comissão Examinadora:

Prof. Dr. JOZUE VIEIRA FILHO  
Coordenadoria Executiva / UNESP - Câmpus de São João da Boa Vista

Prof. Dr. APARECIDO AUGUSTO DE CARVALHO  
Departamento de Engenharia Elétrica / Faculdade de Engenharia de Ilha Solteira

Prof. Dr. JOAO ANTONIO PEREIRA  
Departamento de Engenharia Mecânica / Faculdade de Engenharia de Ilha Solteira

Prof. Dr. MÁRIO ANDERSON DE OLIVEIRA  
Departamento de Eletro-eletrônica / Instituto Federal de Mato Grosso

Prof. Dr. LEONARDO POLTRONIERI SAMPAIO  
Departamento de Engenharia Elétrica / Universidade Tecnológica Federal do Paraná

Ilha Solteira, 02 de março de 2018

Aos meus pais, pelos seus ensinamentos, incentivos e apoio, que me ajudaram a me tornar a pessoa que eu sou hoje.

## AGRADECIMENTOS

Eu cheguei até aqui com apoio de diversas pessoas. E neste espaço deixo aqui meus sinceros agradecimentos a todos que de alguma forma contribuíram nesta minha jornada.

Agradeço primeiramente a Deus, por me guiar e me auxiliar. E por sempre estar me iluminando e me dando coragem e força para ser persistente, principalmente nas horas mais difíceis.

Aos meus pais, Arilce e Fernando Roberto, que serei eternamente grata por sempre acreditarem em mim e por serem meu porto seguro. Ao meu irmãozinho, Luis Felipe, pelo apoio e companheirismo em todos os momentos, em especial nesses últimos anos em que moramos juntos. Ao meu irmão, Fernando Marcel, e a minha cunhada, Talita, pelo incentivo, carinho e amizade. Aos meus sobrinhos, Cauã Guilherme e Giovanna, por me ensinarem sobre amor incondicional.

Aos meus familiares que sempre trocaram palavras de carinho e sempre incentivaram a minha caminhada, em especial aos meus avós, Adil, Maria Elza, Eunice *in memoriam*, aos meus padrinhos, Luis, Mariselma, Marielza, aos meus tios Beto, Eliane, Franklin, Jane, Joel, Márcia, Mariluce, Milton *in memoriam*, Rose, Teresinha e aos meus primos Daniel, Felix, Nicinha, Helen, Guga, Miliane, Patricia, Vitória, Tavinho, Tico.

Aos meus amigos, os quais fizeram a caminhada ser mais divertida e viraram minha segunda família. Em especial: aos meus grandes amigos Julinda, pelo companheirismo nos estudos, nos entretenimentos (xurras, hora do café, corrida, academia) e nas broncas; Paty, pelas horas de conversas, estudos, festas e bebidas (só de leve :P); Lucas, pelos xurras, jogos do timão e o companheirismo de sempre. Aos amigos de Ilha Solteira, com os quais vivi bons e grandes momentos que sempre lembrarei com carinho, como Adrianinha, Carlos, Cássia, Darwin, Douglas, Fabi, Herbert, Joel, Jorge, Lilian, Lina, Lucas Teles, Luiz, Melisa, Miguel, Miller, Nary, Ozy, Renzo.

Aos amigos que me acolheram na Holanda, os quais me mostraram que na amizade não há limites de fronteiras. Em especial: a companheira de laboratório, Annemieke, pela paciência e companheirismo. As minhas companheiras de apartamento Denis, Anne e Megumi, pelas boas horas de convivência. Aos companheiros do grupo de pesquisa *Applied Mechanics*, pelas trocas de experiências profissionais e pessoais, em especial a Ali, Annemieke, Farnaz, Farshad, Jason, Jurnan, Laura, Neda, Omid, Sikander, Te. E aos

brasileiros que conheci na Holanda, os quais me deram conforto e força para aguentar a saudade da nossa terra, em especial a Bia, Bruno, Carol, Debora, Rafael, Rana.

Aos meus amigos de Cuiabá, que mesmo distantes se fizeram presentes, e que me mostraram que para amizade verdadeira não existem obstáculos, Cecília, Beto, Ikaro, Rafael, Talita, Vitor, Vinicius.

Aos professores do IFSP-campus Birigui, pelo companheirismo e incentivo na reta final do doutorado, em especial Bruno, Diego, Diogo, Jonny, Shigueo, Simon e Talita.

Aos meus orientadores professores Tony, Nobuo Oki e Jozué, pela orientação, atenção, confiança e incentivo dispensados a mim.

Aos professores da Holanda, em especial ao Richard, Arhtur e Tiedo, pela oportunidade e orientação.

Aos professores Aparecido de Carvalho (UNESP/FEIS), João Antonio (UNESP/FEIS), Leonardo Sampaio (UTFPR-Campus Cornélio Procópio), Mario de Oliveira (IFMT-Campus Cuiabá), e Suely Mantovani (UNESP/FEIS) pelas sugestões e contribuições para melhoria deste trabalho.

Aos companheiros do laboratório de circuitos integrado, Denis, Fabrício, Marcos Estremote, Marcos Vinicius, Virgilio. E aos grupos de pesquisas GMISINT e *Applied Mechanics* da UNESP e da Universidade Twente, respectivamente, pelo suporte ao trabalho.

Ao projeto AWISE. Em especial ao engenheiro Manjo da empresa DaschMasch, pelo auxílio na parte experimental.

Aos técnicos Adércio e Everaldo da UNESP e ao técnico Alex da Universidade Twente pela atenção, disponibilidade e pelo apoio técnico ao trabalho. E aos secretários Márcia, Graciele, Rafael, *in memorian*, da pós-graduação da UNESP e a secretária Debbie da Universidade de Twente pela simpatia e auxílio nas partes burocráticas.

A CAPES pelo aporte financeiro.

E a todos que de alguma forma contribuíram diretamente ou indiretamente para a realização deste projeto

“ São as nossas escolhas que revelam quem realmente somos, muito mais do que as nossas qualidades. ”

– J.K Rowling



## RESUMO

Neste trabalho foram realizados estudos, análises, simulações e implementações de um sistema de *power harvesting* utilizando transdutores piezelétricos, com o objetivo de extrair a máxima potência. A fim de alcançar tal objetivo, o sistema mecânico e a interface elétrica foram analisados com foco na quantidade de potência extraída. Com os resultados básicos desses estudos, tem-se que o desempenho de tais sistemas depende da interação eletromecânica, da deformação, da frequência de excitação e da carga conectada. Com exceção do último, esses parâmetros não interferem no modelo tradicional de simulação no SPICE. Para aprimorar os resultados da simulação, foi proposta uma metodologia para a modelagem do sistema mecânico com a interface elétrica, implementada e avaliada em MATLAB/Simulink e em SPICE com VHDL-AMS. Além disso, um novo circuito eletrônico, denominado Conversor Direto CA-CC com Chaveamento Sincronizado - CDCS, foi projetado para maximizar a potência média extraída e reduzir sua dependência com a frequência de excitação e com a carga conectada. Os resultados das simulações foram comparados com dados experimentais para os circuitos eletrônicos retificador em ponte e SSHI em paralelo. A modelagem desenvolvida em SPICE com VHDL-AMS apresentou melhores resultados, pois permite uma modelagem mais precisa dos componentes eletrônicos sem comprometer o domínio mecânico. Comparado com três circuitos existentes na literatura (retificador em ponte, SSHI em paralelo e SECE), o circuito proposto obteve os maiores valores de potência extraída (102  $\mu$ W) e de eficiência (70 %), além de apresentar resultados satisfatórios na faixa de operação da carga (1 k $\Omega$  - 1 M $\Omega$ ) e largura de banda (6,0 Hz).

**Palavras-chaves:** Sistema de *power harvesting*. Transdutor piezelétrico. Modelos para simulação. Circuitos eletrônicos. Máxima extração de potência.

## ABSTRACT

In this work studies, analysis, simulations and the implementation of power harvesting system using piezoelectric transducer were done aiming to extract its maximum power. In order to achieve this goal, the mechanical system and electrical interface were analyzed especially focused on the amount of power that can be able to extracted. The conclusion of these studies was that the system performance depends of the electromechanical interaction, deformation, excitation frequency and the connected load. Except for the latter, these parameters does not interfered in the standard model by SPICE. To improve the simulation results, a novel methodology for modeling the mechanical system with electrical interface was proposed. It was implemented and evaluated in MATLAB/Simulink and in SPICE with VHDL-AMS. In addition, a new electronic circuit, well know as Direct AC-DC Converter with Synchronous Switch (CDSS), was designed to improve the extract power and the response at the frequency of excitation and the connected load. The simulation results were compared with experimental data for the electronic circuits: bridge rectifier and P-SSHI. The SPICE with VHDL-AMS model offered the best results, since it allows accurate model for the electrical component without compromising the mechanical system. The performance of the proposed circuit was compared with three electronic circuits (bridge rectifier, P-SSHI and SECE). The results show that the proposed circuit presented the higher power extracted ( $102 \mu\text{W}$ ) and of efficiency (70%). In addition, both the resistance range ( $1 \text{ k}\Omega - 1 \text{ M}\Omega$ ) and the bandwidth (6,0 Hz) were improved.

**Keywords:** Power harvesting system. Piezoelectric transducer. Simulation models. Electronic circuits. Maximum extracted power.

## LISTA DE ILUSTRAÇÕES

Figura 1 - Diagrama das etapas do fluxo de energia do sistema de power harvesting.....	17
Figura 2- Número de artigos publicados por ano: IEEE, IOP e ELSEVIER. ....	21
Figura 3 – Representação da viga engastada (cantilever beam).....	33
Figura 4 – Modelo do sistema mecânico conectado a uma interface elétrica. ....	33
Figura 5 – Representação esquemática da conversão de energia no piezelétrico: (a) efeito direto, (b) efeito inverso. ....	36
Figura 6 – Distorção atômica do material. ....	36
Figura 7 – Dimensão do transdutor piezelétrico.....	38
Figura 8 – Estrutura mecânica cantilever beam.....	40
Figura 9 – Modo de atuação transversal.....	40
Figura 10 – Configuração em: (a) série e (b) paralelo.....	41
Figura 11– Modo de excitação $d_{33}$ .....	42
Figura 12– Sistema de power harvesting na configuração cantilever beam com o transdutor piezelétrico na excitação transversal. ....	46
Figura 13 – Circuito retificador em ponte. ....	53
Figura 14 – Etapas de funcionamento do retificador em ponte. ....	54
Figura 15 – Formas de onda para retificador em ponte: (a) $i_S(t)$ ; (b) $v_P(t)$ e (a) $p(t)$ .....	55
Figura 16 - Potência extraída no retificador em ponte em relação a $\alpha$ e $R_L$ .....	60
Figura 17 – Comportamento do retificador em ponte para acoplamento baixo: (a) $ZMn$ , (b) $VPMn$ , (c) $IPMn$ , (d) $Pn$ .....	61
Figura 18 - Comportamento do retificador em ponte para acoplamento alto: (a) $ZMn$ , (b) $VPMn$ , (c) $IPMn$ , (d) $Pn$ .....	62
Figura 19 – Circuito SSHI em paralelo. ....	63
Figura 20 – Etapas de funcionamento do SSHI em paralelo. ....	64
Figura 21 - Formas de onda para circuito SSHI em paralelo: (a) $i_S(t)$ ; (b) $v_P(t)$ e (a) $p(t)$ . .....	65
Figura 22 - Potência extraída no SSHI em paralelo em relação a $\alpha$ e $R_L$ . ....	71
Figura 23 - Comportamento do retificador em ponte para acoplamento baixo: (a) $ZMn$ , (b) $VPMn$ , (c) $IPMn$ , (d) $Pn$ .....	72

Figura 24 - Comportamento do SSHI em paralelo para acoplamento alto: (a) $ZMn$ , (b) $VPMn$ , (c) $IPMn$ , (d) $Pn$ .....	73
Figura 25 – Circuito SECE.....	74
Figura 26 – Etapas de funcionamento do SECE.....	75
Figura 27 - Formas de onda para circuito SECE: (a) $iS(t)$ ; (b) $vP(t)$ e (a) $p(t)$ .....	75
Figura 28 - Potência extraída no SECE em relação a $\alpha$ e $R_L$ .....	80
Figura 29 - Comportamento do SECE para acoplamento baixo: (a) $ZMn$ , (b) $VPMn$ , (c) $IPMn$ , (d) $Pn$ .....	81
Figura 30 - Comportamento do SECE para acoplamento alto: (a) $ZMn$ , (b) $VPMn$ , (c) $IPMn$ , (d) $Pn$ .....	82
Figura 31 - Potência média extraída nos circuitos eletrônicos para acoplamento baixo.....	83
Figura 32 - Potência média extraída nos circuitos eletrônicos para acoplamento alto.....	84
Figura 33 - Circuito conversor direto CA-CC.....	85
Figura 34 - Etapas de funcionamento do circuito proposto.....	87
Figura 35 - Formas de onda para circuito proposto.....	87
Figura 36 - Sinais de controle para circuito proposto.....	88
Figura 37 – Símbolo do transistor: (a) NMOS e (b) PMOS.....	94
Figura 38 - Chaves bidirecionais implementadas com transistores: (a) NMOS e (b) PMOS. .....	95
Figura 39 – Circuito proposto implementado com transistores.....	96
Figura 40 – Formas de onda fundamentais para geração dos sinais de controle: (a) $vP(t)$ ; (b) $sw\_pos\_neg$ ; (c) $sw\_flip$ ; (d) $sw\_extração$ . .....	97
Figura 41 – Circuito para geração dos sinais $sw\_pos\_neg$ e $sw\_flip$ . .....	97
Figura 42 – Contador assíncrono com flip flop D.....	98
Figura 43 – Circuitos lógico combinacional para geração dos sinais de controle.....	99
Figura 44 – Modelo elétrico da estrutura mecânica na frequência de ressonância. ....	102
Figura 45 – Modelo de simulação em SPICE.....	102
Figura 46 – Fluxograma do modelo do sistema mecânico. ....	104
Figura 47 – Diagrama do sistema mecânico implementado em MATLAB / Simulink. ....	104
Figura 48 – Modelo de simulação em MATLAB / Simulink.....	104
Figura 49 – Fluxograma do sinal de controle. ....	105
Figura 50 – Diagrama do sinal de controle implementado em MATLAB / Simulink. ....	106
Figura 51 – Símbolo do sistema mecânico implementado em VHDL-AMS.....	108

Figura 52 – Modelo de simulação em SPICE com VHDL-AMS.....	108
Figura 53 – Fluxograma do processo para geração do sinal de controle:.....	109
Figura 54 – Transdutor P-876 A11 DuraAct Patch. ....	110
Figura 55 – Esquemático do sistema mecânico: (a) vista por cima e (b) vista lateral.....	112
Figura 56 – Foto do sistema mecânico: (a) vista por cima e (b) vista lateral. ....	112
Figura 57 – Diagrama das conexões do sistema.....	113
Figura 58 – Placa demoboard. ....	114
Figura 59 – Diagrama da geração do sinal de controle para o SSHI em paralelo. ....	115
Figura 60 – Fluxograma da geração do sinal de controle para o SSHI em paralelo. ....	116
Figura 61 – Análise I para retificador em ponte. ....	117
Figura 62 – Análise II para retificador em ponte. ....	119
Figura 63 – Análise I para SSHI em paralelo. ....	120
Figura 64 – Análise II para SSHI em paralelo. ....	121
Figura 65 – Tensão no piezelétrico para retificador em ponte: (a) teórico, (b) SPICE, (c) MATLAB/Simulink; (d) SPICE com VHDL-AMS.....	122
Figura 66 – Tensão no piezelétrico para SSHI em paralelo: (a) teórico, (b) SPICE, (c) MATLAB/Simulink; (d) SPICE com VHDL-AMS.....	122
Figura 67 – Simulação da análise I para vários circuitos. ....	123
Figura 68 – Simulação da análise II para vários circuitos.....	124
Figura C1- Circuito retificador em ponte, SSHI em paralelo e comparadores.....	153
Figura C2- Bloco comparadores.....	153
Figura C3- Circuito conversor direto CA-CC com chaveamento sincronizado.....	154
Figura C4- Portas lógicas para o sinal de controle do circuito CDCS. ....	154
Figura C5- Comparadores para o sistema solar.....	154
Figura C6- Circuito para o sistema solar. ....	155
Figura C7- Conversor Digital Analógico. ....	155
Figura C8- Sistema de medição.....	156
Figura C9- Arduino. ....	156
Figura C10- Layout da placa demoboard. ....	157

## LISTA DE TABELAS

Tabela 1- Artigos publicados por ano em relação ao circuito eletrônico utilizado. ....	22
Tabela 2 – Conversão dos índices $ij$ e $kl$ para $p$ e $q$ .....	38
Tabela 3 – Valores das variáveis $L$ , $AF$ , $dd$ e $AE$ para o modo $d31$ e $d33$ .....	43
Tabela 4- Componentes do circuito para geração dos sinais para acionamento das chaves. .	99
Tabela 5- Estimativa da corrente consumida do circuito. ....	100
Tabela 6 – Dimensão do transdutor piezométrico e da viga.....	111
Tabela 7 – Propriedades do Piezométrico PIC 252. ....	111
Tabela 8 – Desempenho das simulações para retificador em ponte. ....	118
Tabela 9 – Desempenho das simulações para SSHI em paralelo. ....	120
Tabela 10 – Resumo do desempenho dos circuitos. ....	125
Tabela C1 – Componentes utilizados na placa demoboard. ....	158

## LISTA DE SIGLAS

AMS - *analog and mixed-signal*;

CA – Corrente Alternada;

CC – Corrente Contínua;

CDCS - Conversor Direto CA-CC com Chaveamento Sincronizado (*Direct AC-DC Converter with Synchronous Switch – DCSS*);

EDA - *Electronic Design Automation*;

MAPE - erro percentual absoluto médio (*mean absolute percentage error*);

MCD - modo de condição descontínua;

MPPT - *maximum power point tracking*;

PH- *Power harvesting*;

SDOF - *single-degree-of-freedom*;

SECE - *Synchronous Electric Charge Extraction*;

SSHI – S - *Series Synchronous Switch Harvesting on Inductor*;

SSHI-P - *Parallel Synchronous Switch Harvesting on Inductor*;

VHDL- *VHSIC Hardware Description Language*;

# SUMÁRIO

<b>1</b>	<b>INTRODUÇÃO .....</b>	<b>17</b>
<b>2</b>	<b>REVISÃO DA LITERATURA .....</b>	<b>20</b>
2.1	PIEZELÉTRICO <i>POWER HARVESTING</i> .....	20
2.2	INTERFACE ELÉTRICA.....	21
2.2.1	<i>Casamento de Impedância (Impedance Matching)</i> .....	21
2.2.2	<i>Chaveamento Sincronizado (Synchronous Switching)</i> .....	25
2.2.2.1	SSHI e derivados .....	26
2.2.2.2	SECE e derivados .....	27
2.3	MODELOS PARA SIMULAÇÃO.....	28
2.4	CONTRIBUIÇÕES DESTE TRABALHO .....	31
<b>3</b>	<b>SISTEMA MECÂNICO .....</b>	<b>32</b>
3.1	ESTRUTURA MECÂNICA .....	32
3.2	TRANSDUTORES PIEZELÉTRICOS .....	35
3.2.1	<i>Princípio de Funcionamento</i> .....	35
3.2.2	<i>Equações Constitutivas e Propriedades Piezelétricas</i> .....	37
3.2.3	<i>Configurações para Excitação</i> .....	39
3.2.4	<i>Equações Fundamentais</i> .....	42
3.3	SISTEMA <i>POWER HARVESTING</i> COM EXCITAÇÃO TRANSVERSAL.....	45
3.3.1	<i>Modelo do Sistema Mecânico</i> .....	46
3.3.2	<i>Potência Extraída</i> .....	47
3.4	CONSIDERAÇÕES FINAIS.....	49
<b>4</b>	<b>INTERFACE ELÉTRICA.....</b>	<b>50</b>
4.1	CONSIDERAÇÕES INICIAIS.....	50
4.2	RETIFICADOR EM PONTE .....	53
4.2.1	<i>Princípio de Funcionamento</i> .....	54
4.2.2	<i>Análise Matemática</i> .....	56
4.2.3	<i>Resultados Teóricos</i> .....	59
4.3	SSHI EM PARALELO .....	63
4.3.1	<i>Princípio de Funcionamento</i> .....	64



4.3.2	<i>Análise Matemática</i> .....	66
4.3.3	<i>Resultados Teóricos</i> .....	70
4.4	SECE .....	74
4.4.1	<i>Princípio de Funcionamento</i> .....	74
4.4.2	<i>Análise Matemática</i> .....	76
4.4.3	<i>Resultados Teóricos</i> .....	79
4.5	COMPARAÇÃO .....	82
<b>5</b>	<b>CIRCUITO PROPOSTO .....</b>	<b>85</b>
5.1	PRINCÍPIO DE FUNCIONAMENTO.....	86
5.2	ANÁLISE MATEMÁTICA.....	89
5.3	IMPLEMENTAÇÕES DAS CHAVES .....	94
5.4	CIRCUITO DE CONTROLE.....	96
<b>6</b>	<b>IMPLEMENTAÇÃO E CONFIGURAÇÃO DO SISTEMA.....</b>	<b>101</b>
6.1	MODELO DE SIMULAÇÃO.....	101
6.1.1	<i>SPICE</i> .....	101
6.1.2	<i>MATLAB / Simulink</i> .....	103
6.1.3	<i>SPICE com VHDL-AMS</i> .....	107
6.2	SISTEMA DE <i>POWER HARVESTING</i> PROJETADO .....	110
6.2.1	<i>Sistema Mecânico</i> .....	110
6.2.1.1	Simulação .....	113
6.2.2	<i>Interface Elétrica</i> .....	113
6.2.3	<i>Geração do Sinal de Controle</i> .....	115
6.2.3.1	SSHI em paralelo.....	115
<b>7</b>	<b>RESULTADOS.....</b>	<b>117</b>
7.1	MÉTODOS DE SIMULAÇÕES .....	117
7.2	CIRCUITO PROPOSTO .....	123
<b>8</b>	<b>CONCLUSÃO .....</b>	<b>127</b>
8.1	TRABALHOS FUTUROS .....	128
8.2	PUBLICAÇÕES.....	128
	<b>REFERÊNCIAS .....</b>	<b>129</b>

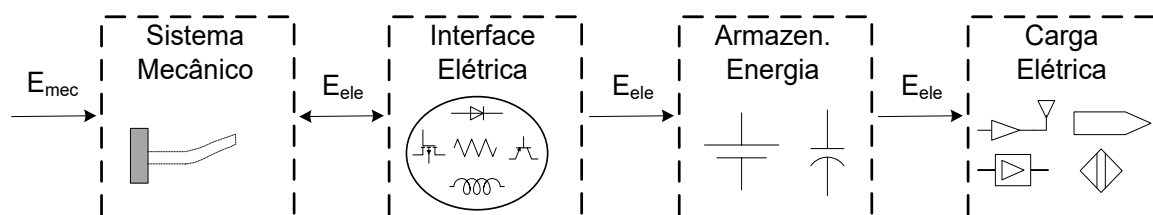
	<b>APÊNDICE A – CÓDIGO EM MATLAB .....</b>	<b>138</b>
A)	PRÉ-CÁLCULOS DO MODELO .....	138
	<b>APÊNDICE B – CÓDIGO EM VHDL-AMS.....</b>	<b>140</b>
A)	MODELO DO SISTEMA MECÂNICO .....	140
B)	CONTROLE PARA O CIRCUITO SSHI EM PARALELO .....	141
C)	CONTROLE PARA O CIRCUITO CDCS .....	146
	<b>APÊNDICE C - DEMOBOARD .....</b>	<b>153</b>
A)	ESQUEMÁTICO.....	153
B)	LAYOUT .....	157
C)	LISTA DE COMPONENTES .....	158
	<b>APÊNDICE D – PROGRAMA NO ARDUINO .....</b>	<b>159</b>
A)	PROGRAMA PRINCIPAL .....	159
A)	<i>TIMER 2</i> .....	160
B)	<i>TIMER 4</i> .....	162
C)	<i>TIMER 5</i> .....	164

# 1 INTRODUÇÃO

*Power harvesting* (PH) é uma técnica que consiste na obtenção e na conversão de uma fonte de energia ambiental em elétrica e que tem sido objeto de interesse crescente por parte dos pesquisadores. A energia obtida é considerada como renovável e sustentável, normalmente de baixa potência, e pode ser usada diretamente para alimentação de circuitos eletrônicos ou armazenada em baterias ou supercapacitores para uso posterior. Com esta técnica, sistemas que necessitam de bateria para o seu funcionamento podem se auto-alimentar, principalmente os que são baseados em circuitos integrados mais modernos, que têm evoluído para operarem cada vez mais com baixas potências, na faixa de  $\mu\text{W}$  -  $\text{mW}$ .

A utilização da técnica de PH através da captura e armazenamento da energia possibilita o fornecimento da mesma aos sensores, a fim de que os mesmos possam realizar suas funções. Uma fonte que tem sido amplamente estudada para obtenção de energia por *power harvesting* é a vibração mecânica de uma estrutura, explorando-se de forma eficiente os conhecidos transdutores piezelétricos. As diferentes etapas de um sistema que opera dessa forma são apresentadas na Figura 1.

Figura 1 - Diagrama das etapas do fluxo de energia do sistema de *power harvesting*.



Fonte: Dados do próprio autor.

No bloco do sistema mecânica apresentado na Figura 1, a energia mecânica obtida a partir da vibração da estrutura é convertida para energia elétrica através do transdutor piezelétrico. Após a conversão, o sinal é condicionado através de uma interface elétrica adequada e disponibilizado para uso imediato ou para armazenamento. Neste ponto tem-se uma redução de eficiência no sistema, pois tal condicionamento interfere no fluxo de potência do transdutor. Este é um dos principais problemas deste tipo de sistema e é, também, o principal foco deste trabalho. No estágio subsequente, a energia, se não usada, é

armazenada em baterias ou supercapacitores para alimentar uma carga elétrica arbitrária, representada no último bloco da Figura 1.

De uma maneira geral, as principais limitações e desafios de um sistema de PH baseado em vibrações mecânicas e transdutores piezelétricos são os valores baixos da potência extraída, a dependência com a frequência de excitação (vibração) e com a interface elétrica conectada. Dessa forma, faz-se necessário o desenvolvimento de circuitos eletrônicos mais eficientes, não só para a extração de potência independente da frequência de excitação, mas também para obter acoplamento eletromecânico. Neste trabalho utiliza-se o circuito direto CA-CC com uma nova proposta de acionamento das chaves com o objetivo de extrair mais potência do sistema com o aumento da faixa de operação na frequência e na carga.

Neste trabalho, os objetivos globais foram estudar, analisar e modelar sistemas de *power harvesting* baseados em vibrações mecânicas e transdutores piezelétricos. De forma específica, o objetivo principal foi estudar a extração de potência nesses sistemas, que depende da frequência de vibração e da carga. A base do estudo foi a análise de três modelos de simulação para a estrutura mecânica e o transdutor piezelétrico: SPICE, MATLAB/Simulink e SPICE com VHDL-AMS (*VHSIC Hardware Description Language - analog and mixed-signal*). Com base nesses modelos, foram estudadas e avaliadas algumas topologias existentes na literatura para extrair potência nesses sistemas, o que possibilitou a proposta de um novo circuito eletrônico para extração de potência em sistemas de *power harvesting*. Os resultados obtidos mostram a importância da pesquisa e podem contribuir para novos estudos de *power harvesting* baseados em vibrações mecânicas e transdutores piezelétricos.

Para apresentar os resultados obtidos, após esta breve introdução, texto está organizado como segue:

- No capítulo 2, apresenta-se a revisão da literatura a respeito das interfaces elétrica e dos modelos para simulação utilizados no sistema de *power harvesting* baseado em transdutores piezelétrico.
- No capítulo 3 são apresentados os modelos utilizados para a estrutura mecânica e para o transdutor piezelétrico.

- No capítulo 4 são apresentados a interface elétrica e três circuitos eletrônicos utilizados no sistema de *power harvesting*, com o objetivo de avaliar a potência média extraída em cada topologia.
- No capítulo 5, apresenta-se o circuito proposto e sua implementação.
- No capítulo 6, são discutidos os métodos de simulação e a configuração experimental do sistema de *power harvesting*.
- No capítulo 7, são apresentados os resultados e as discussões.
- No capítulo 8, apresentam-se as conclusões e as possibilidade de trabalhos futuros.

## 2 REVISÃO DA LITERATURA

Nesse capítulo apresenta-se uma revisão da literatura a respeito das interfaces elétricas e dos modelos usados para simulação de sistema de *power harvesting* (PH) baseado em materiais piezelétricos.

### 2.1 PIEZELÉTRICO POWER HARVESTING

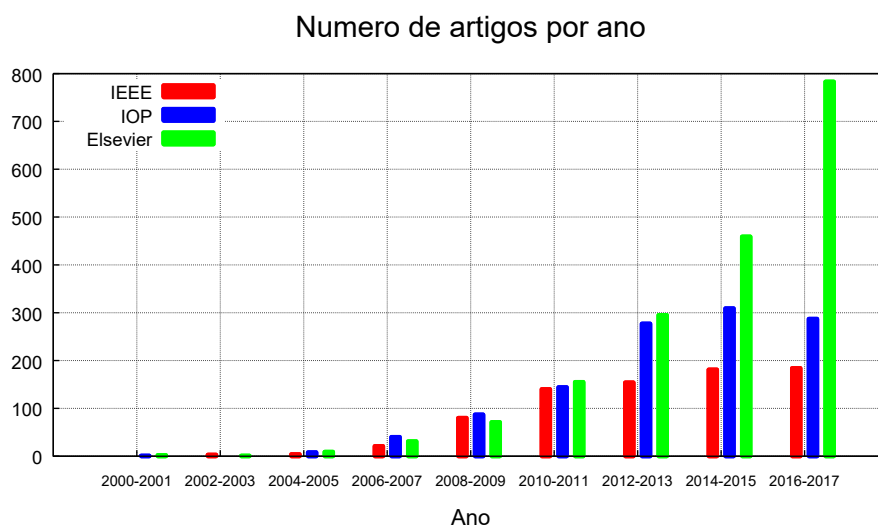
Os primeiros trabalhos a mostrarem a possibilidade de utilizar o transdutor piezelétrico para alimentação de sensores foram publicadas na década de 90 (OHNISHI et al., 1992)). Contudo, somente na década seguinte o termo *power harvesting* começou a ser utilizado e desde então, o número de pesquisas nessa área está em crescimento. Apenas como ilustração, na Figura 2 são apresentados os números de artigos publicados sobre o assunto transdutor piezelétrico utilizado em *power harvesting* a cada dois anos, a partir de 2000, nas editoras: IEEE, IOP e ELSEVIER. Os artigos contabilizados para a geração do gráfico da Figura 2 são os que contém as palavras: “*power harvesting*” OR “*energy harvesting*”, “*vibration*” e “*piezoelectric*”.

As revistas publicadas pelo IEEE, IOP e ELSEVIER englobam a maioria dos trabalhos científicos importantes nessa área. No IEEE, estão presentes os periódicos: *IEEE Transactions on Power Electronics*, *IEEE Journal of Microelectromechanical Systems*, *IEEE Sensors Journals*. Na IOP, os principais periódicos são: *Smart Materials and Structures*, *Journal of Micromechanics and Microengineering*, *Nanotechnology*. E na ELSEVIER, os periódicos relacionados ao tema são: *Sensors and Actuators A: Physical*, *Nano Energy*, *Journal of Sound and Vibration*.

Estudos feitos por Roundy e Wright (2004) mostram que a potência extraída tem influência dos parâmetros mecânicos e elétricos, de modo que a maioria dos artigos publicados foca na otimização desses parâmetros para aumento da eficiência energética do sistema. Na parte mecânica, estudos foram feitos para quantificar a potência extraída em relação ao transdutor piezelétrico e as estruturas mecânicas utilizadas (CALIÒ et al., 2014). Já em relação à parte elétrica, vários circuitos eletrônicos foram propostos para maximizar a

potência extraída e diminuir a sua dependência com a frequência de excitação e carga conectada. Estes circuitos eletrônicos serão discutidos nos parágrafos seguintes.

Figura 2- Número de artigos publicados por ano: IEEE, IOP e ELSEVIER.



Fonte: Dados do próprio autor.

## 2.1 INTERFACE ELÉTRICA

Os circuitos eletrônicos utilizados na interface elétrica serão divididos em duas classes baseadas nas técnicas utilizadas: casamento de impedância (*impedance matching*) e chaveamento sincronizado (*Synchronous switching*). A Tabela 1 mostra os principais artigos publicados a partir de 2005, organizados de acordo com o circuito eletrônico implementado.

### 2.1.1 Casamento de Impedância (*Impedance Matching*)

Uma das técnicas utilizadas para melhoria da eficiência nos sistemas de *power harvesting* utilizam conversores CC-CC para realizar casamento de impedância. Esta técnica baseia-se no teorema de máxima transferência de potência, o qual diz que a potência na carga será máxima quando a impedância da carga for o conjugado da impedância de Thévenin entre os terminais da fonte. Nessa condição a tensão na carga é metade da tensão em aberto (BOYLESTAD, 2012). Para implementar esta técnica é preciso usar os circuitos eletrônicos que controlem a tensão de saída para garantir a máxima transferência de potência.

Tabela 1- Artigos publicados por ano em relação ao circuito eletrônico utilizado.

Ano	Casamento de impedância			Chaveamento sincronizado		
	Emulador resistência	MPPT	Direto CA-CC	P-SSHI	S-SSHI	SECE
2005				GUYOMAR et al (2005)	GUYOMAR et al (2005)	Lefeuvre (2005)
2006						
2007	KIM <i>et al</i> (2007), LEFEUVRE <i>et al</i> (2007)	CHAO, TSUI e KI (2007)				
2008	D'HULST e DRIESEN (2008)	YI <i>et al</i> (2008)				LALLART <i>et al</i> (2008)
2009			KWON <i>et al</i> (2009)	QIU, JI e SHEN (2009), PEKOSLAWSKI <i>et al</i> (2009)	GARBUIO <i>et al</i> (2009), QIU, JI e SHEN (2009)	
2010	MEHRAEEN <i>et al</i> (2010)		KWON e RINCÓN-MORA (2010)	RAMADASS e CHANDRAKASAN (2010), MEHRAEEN <i>et al</i> (2010)	MEHRAEEN <i>et al</i> (2010)	
2011	SOUZA (2011), MATEU <i>et al</i> (2011)	LU, TSUI e KI (2011)		SOUZA (2011), MATEU <i>et al</i> (2011) (DO; JEONG; NGUYEN, 2011)		
2012	ZHANG e ZHENG (2012)	KONG e HÁ (2012)	TURNER <i>et al</i> (2012)	LIANG, LIAO e MEMBER (2012), DICKEN <i>et al</i> (2012), VADDI e DASGUPTA (2012)	LIANG, LIAO e MEMBER (2012), DICKEN <i>et al</i> (2012)	KWON e RINCÓN-MORA (2012)
2013				LU e BOUSSAID (2013)		



Ano	Casamento de impedância			Chaveamento sincronizado		
	Emulador resistência	MPPT	Direto CA-CC	P-SSHI	S-SSHI	SECE
2014	MIRIBEL-CATALA <i>et al</i> (2014)	SHIM <i>et al</i> (2014), Huang <i>et al.</i> (2014)	WU <i>et al</i> (2014), Huang <i>et al.</i> (2014)	KUSHINO (2014)		WU <i>et al</i> (2014), ROMANI, FILIPPI e TARTAGNI (2014)
2015	KHEMMANEE e ISARAKORN (2015)	SANKMAN e MA (2015)		STEIN e ARBOR (2015), HSIEH, CHEN e CHEN (2015)	WU <i>et al</i> (2015), HSIEH, CHEN e CHEN (2015)	CHAMANIAN <i>et al</i> (2015)
2016	KUMARI e MALIK (2016)	HU, CHEN e TSAI (2016)	SUDHA <i>et al</i> (2016)	SANCHEZ <i>et al</i> (2016), ZHAO e LIANG (2016)	CHEN <i>et al</i> (2016)	DINI <i>et al</i> (2016), SHAREEF <i>et al</i> (2016), YANG <i>et al</i> (2016)
2017		NAIKWAD <i>et al</i> (2017)		WU <i>et al</i> (2017), LIANG (2017), STEIN, HOFMANN e MEMBER (2017)		LEFEUVRE <i>et al</i> (2017a), LEFEUVRE <i>et al</i> (2017b)

Fonte: Dados do próprio autor.

Os primeiros trabalhos em *power harvesting* de Kymissis *et al.* (1998) e Amirtharajah e Chandrakasan (1998) utilizavam um circuito retificador em ponte com um regulador linear para obter a tensão de saída desejada. Entretanto, Shenck e Paradiso (2001) comprovaram que um conversor CC-CC é duas vezes mais eficiente do que um circuito regulador linear. Eles utilizaram o conversor *forward* CC-CC para emular a resistência ótima. Porém, este circuito tornou-se inviável comercialmente, pois este tem como base um indutor de 105 H (inviável do ponto de vista prático). A pesquisa de Ottman *et al.* (2002, 2003) amenizou o problema da alta indutância através da implementação de um controle para melhoria da razão cíclica no conversor *buck*.

O conversor *buck* utilizado por Ottman *et al.* (2003) foi projetado para operar no modo de condição descontínua (MCD), que assegura menor consumo de energia e tem um controle mais simples. Apesar disso, o principal desafio na utilização do conversor CC-CC para emular a resistência ótima é a geração do sinal de controle, pois os circuitos de controle devem apresentar baixo consumo, já que o sistema não pode consumir mais do que produz. Além disso, tais circuitos devem ser adaptativos, ou seja, asseguram um bom acoplamento independente da carga conectada.

Em relação ao consumo do circuito de controle, Lefeuvre *et al.* (2007) foram os primeiros a desenvolver um circuito de controle simples, sem a necessidade de sensores para o conversor *buck-boost*, o que diminuiu o consumo do circuito e melhorou a eficiência. Seguindo a ideia de Lefeuvre *et al.* (2007), Tabesh e Fréchette (2010) projetaram um circuito adaptativo e com baixo consumo. O circuito utiliza um dobrador de tensão em conjunto com o conversor *boost* e extrai a máxima potência através da tensão da carga fixa, a qual é controlada pela realimentação da tensão de saída. Essa metodologia possibilitou que a máxima potência extraída fosse independente da carga e dos parâmetros do piezelétrico.

Uma outra técnica para controle adaptativo utilizando conversor CC-CC é o algoritmo *maximum power point tracking* (MPPT). Esta técnica é muito utilizada em sistemas fotovoltaicos e tem o objetivo de alcançar o valor máximo do produto entre corrente e tensão e, conseqüentemente, a potência máxima (BABAA; ARMSTRONG; PICKERT, 2014). Chao *et al.* (2007) foram os primeiros a utilizar esta técnica em um sistema transdutor piezelétrico utilizado em *power harvesting*. Eles mostraram que a eficiência do circuito é maior com a tensão de saída variável do que dela fixa na metade da tensão em aberto, como feito para emular a resistência ótima.

Outros trabalhos utilizaram-se do MPPT para maximizar a potência extraída em situações adversas: Kong e Ha (2012) utilizaram-na em frequências de excitações diferentes da ressonância; Sankman e Ma (2015) empregaram para várias amplitudes de vibrações.

Apesar desses trabalhos terem a preocupação de projetarem um circuito de controle com baixo consumo de energia, estes, pela complexidade do controle, consomem mais do que o circuito usado para emular a resistência ótima. E a potência extraída não é muito maior, de modo que não se pode afirmar que esta técnica tenha o melhor custo-benefício.

Outra abordagem para resolver o problema de eficiência do conversor CC-CC foi proposta por Kwon et al. (2009, 2010). Eles utilizaram um circuito para conversão direta CA-CC, ao invés de utilizar retificador em ponte e um conversor CC-CC. A princípio, esta topologia aumenta a eficiência, visto que se utiliza um menor número de dispositivos semicondutores. Entretanto, o circuito de controle é mais complexo, pois mais sinais para acionamento da chave são requeridos.

Outras vantagens da utilização do conversor direto CA-CC são a possibilidade de integrar este com a técnica MPPT e aumentar a potência extraída fora da frequência de ressonância. Essas propostas foram feitas por Huang *et al.* (2014) e Sudha *et al.* (2016), respectivamente.

### **2.1.2 Chaveamento Sincronizado (*Synchronous Switching*)**

A técnica do chaveamento sincronizado consiste em fazer com que a tensão do piezelétrico fique em fase com a corrente (ou analogamente ao deslocamento), de modo que o produto entre a tensão e corrente seja o maior possível, ou seja, que gere a máxima potência. Essa sincronização é obtida trocando a polaridade da tensão através de chaveamento na mesma. Em geral, esses circuitos utilizam chaves e indutores e, conseqüentemente, não são lineares. Alguns desses circuitos, que também estão discutidos neste trabalho são: *Parallel Synchronous Switch Harvesting on Inductor* (SSHI em paralelo), *Series Synchronous Switch Harvesting on Inductor* (SSHI em série) e *Synchronous Electric Charge Extraction* (SECE).

### 2.1.2.1 SSHI e derivados

A técnica SSHI foi proposta por Guyomar et al. (2005) e consiste na conexão de uma chave e de um indutor com o piezelétrico em paralelo (SSHI em paralelo) ou em série (SSHI em série), gerando assim um processo não linear. Em qualquer uma das configurações, a chave irá se fechar quando a corrente passar por zero (ou analogamente, quando o deslocamento atingir o seu valor máximo ou mínimo). O indutor é responsável por transferir a energia que antes era consumida internamente no piezelétrico para a carga. Os resultados mostraram que as potências extraídas com estas topologias foram maiores do que com o retificador em ponte.

Apesar do circuito SSHI extrair mais potência que o retificador em ponte, a dissipação de potência é maior, pois o mesmo utiliza mais componentes semicondutores além do circuito de controle. Alguns trabalhos tentaram projetar um novo circuito para amenizar este problema. Garbuio et al. (2009) propuseram um circuito SSHI em série utilizando transformadores ao invés de indutores, o que reduz o número de diodos. Kushino e Koizumi (2014) também reduziram o número de diodos utilizando SSHI em paralelo com um dobrador de tensão ao invés do retificador em ponte.

Outro grande problema da topologia SSHI era a necessidade de utilizar sensores para determinar o sinal de controle para o fechamento da chave. Ramadass e Chadrasakan (2010) apresentaram um eficiente circuito de controle sem a utilização de sensores. O circuito completo é composto pelo retificador e o conversor CC-CC.

Com relação ao consumo, Luo (2010) apresentou um circuito de controle com uma comutação mais suave, o que diminui o consumo do mesmo. Souza (2011) propôs um circuito de controle simples com baixo consumo. O sinal de controle é determinado pela derivada da tensão no piezelétrico. O circuito é constituído de resistores, capacitores e comparadores.

Liang, Liao e Member (2012) avaliaram a potência dissipada pelo circuito SSHI em paralelo devido ao chaveamento, ao atraso do sinal de controle e às tensões intermediárias, além do circuito de controle. Eles concluíram que só é vantajoso utilizar o circuito SSHI em paralelo ao invés do retificador em ponte quando o sistema for excitado com valores altos. Esta análise foi pioneira.

Hsieh, Chen e Chen (2015) adaptaram o controle do circuito SSHI em paralelo e em série para melhorar a potência extraída fora da frequência de ressonância. Para alcançar isso, foi utilizado um retificador ativo com transistores (retificador controlado) ao invés do retificador em ponte. Além disso, a fase do sinal de controle foi modificada de acordo com a frequência de excitação. Os resultados experimentais mostram um aumento na largura de banda de 23%.

Stein, Aaron e Arbor (2015) também projetaram um circuito para aumentar a largura de banda utilizando a técnica SSHI em paralelo e retificador ativo. O indutor neste circuito foi conectado em série com o piezelétrico. A implementação da técnica SSHI foi realizada pelas chaves do retificador ativo. Recentemente Wu *et al.* (2017) propuseram uma modificação no circuito proposto por Stein, Aaron e Arbor (2015). Foram utilizados dois transistores e dois diodos ativos ao invés de quatro transistores. Assim, diminuiu-se a quantidade dos sinais de controle e, conseqüentemente, a dissipação de energia, além do circuito de controle ter sido simplificado.

#### 2.1.2.2 SECE e derivados

Outro método de chaveamento sincronizado foi proposto por Lefeuvre (2005). Denominado *Synchronous Electric Charge Extraction* (SECE), o método consiste em sincronizar a retirada da energia com o pico da vibração. Com essa técnica, a carga elétrica não é conectada diretamente ao transdutor piezelétrico. Dessa forma, a potência extraída é independente da carga.

Contudo, o circuito SECE se mostra eficiente apenas quando o fator de acoplamento piezelétrico é baixo. Este é um parâmetro do sistema mecânico que quantifica a potência extraída em relação aos parâmetros do piezelétrico. Tentando amenizar esse problema Lallart *et al* (2008) propuseram um novo circuito, que denominaram de *Double Synchronized Switch Harvesting* (DSSH). O circuito é uma mistura das técnicas SSHI em serie e SECE.

Baseada na técnica SECE, Kwon e Rincón-Mora (2012) propuseram realimentar o piezelétrico para aumentar a tensão e assim extrair mais potência. Porém, é necessário atentar para a energia consumida, que aumenta, mas não pode superar a capacidade de geração do próprio sistema.

Wu et al. (2014) propuseram um circuito de controle sem sensores externos e de baixo consumo para o circuito SECE. Eles também fizeram análise com respeito a potência dissipada e a influência do atraso no acionamento das chaves.

Alguns trabalhos, como o de Romani, Filippi e Tartagni (2014), utilizaram a técnica SECE para sincronizar a extração de energia de uma matriz de transdutores piezelétricos. Romani, Filippi e Tartagni (2014) utilizaram três piezelétricos compartilhando um único indutor. Neste caso, os três piezelétricos são conectados com o indutor através de um processo de chaveamento, de modo que a energia total armazenada e transferida para a carga passa a ser três vezes maior, se comparada com a conexão baseada apenas em um piezelétrico. Para que a potência extraída seja máxima, cada piezelétrico precisa ser conectado com o indutor no pico da vibração e, para que isso ocorra, é necessário ter estruturas com frequências de ressonâncias diferentes, além de um circuito de controle para sincronização. Esses procedimentos dificultam a implementação desse circuito.

Recentemente, de forma similar ao controle desenvolvido por Hsieh, Chen e Chen (2015), Lefeuvre et al. (2017) apresentaram uma nova estratégia de controle para a técnica SECE. O objetivo foi melhorar a potência extraída fora da frequência de ressonância. Neste circuito, a fase do sinal de controle é variável de acordo com a frequência de excitação. Com esta nova estratégia o SECE se tornou eficiente para todos os valores do fator de acoplamento do piezelétrico e não só para os baixos.

## 2.2 MODELOS PARA SIMULAÇÃO

Um modelo exato é essencial não só para avaliar o desempenho do sistema, mas também para auxiliar no projeto e otimização dos parâmetros do transdutor, da estrutura mecânica e do circuito eletrônico. Modelos de simulação que abrangem tanto a parte mecânica quanto a elétrica do sistema de PH são mais exatos, tendo em vista que esses preveem a interação eletromecânica. A seguir, apresenta-se um breve histórico do processo de modelagem.

O modelo matemático do sistema de PH mais aceito e empregado foi desenvolvido por Williams e Yates (1996). Este consiste de um sistema com um grau de liberdade (*single-degree-of-freedom* - SDOF) representado por um sistema massa-amortecedor-mola-transdutor conectado a uma interface elétrica. Geralmente, os parâmetros do modelo são

calculados utilizando um *software* de análise numérica, como por exemplo o MATLAB (KAŻMIERSKI; BEEBY, 2011).

Uma ferramenta importante para simulação da estrutura mecânica em conjunto com os circuitos eletrônicos é o Simulink do MATLAB. Com essa ferramenta, os parâmetros do modelo SDOF são calculados de maneira similar à realizada por um *software* de análise numérica. Já para a interface elétrica, utiliza-se uma biblioteca com componentes eletrônicos. Os trabalhos de Ajitsaria et al. (2007), Yang et al. (2010) e Basquerotto (2014) utilizaram essa metodologia. Porém, para obter resultados exatos o modelo requer passos de tempo de simulação muito pequeno ou esquemas de integração mais complexos, tornando a solução computacionalmente onerosa. (ELVIN; ELVIN, 2008; HEHN; MANOLI, 2015).

Outra alternativa é utilizar o modelo SPICE. Esse é um simulador padrão para engenharia elétrica, o qual possui uma biblioteca abrangente de componentes eletrônicos comerciais, além de permitir análises nos domínios do tempo e da frequência. Isso facilita a avaliação do desempenho do sistema, pois permite avaliar parâmetros importantes, como, por exemplo, o fluxo de potência máximo.

O modelo mais simples para simulação de circuitos eletrônicos em SPICE foi proposto e validado por Ottman et al (2002). Este é constituído por uma fonte de corrente  $i_P(t)$  em paralelo com um capacitor  $C_P$ , sendo que  $i_P(t)$  é proporcional a excitação mecânica e  $C_P$  é dependente do transdutor piezelétrico. Contudo, esse modelo considera a frequência de excitação fixa e o deslocamento máximo  $Z_M$  constante. Apesar de ser uma boa aproximação para sistemas que utilizam circuitos retificadores e conversores CC-CC, o modelo não prevê a interação eletromecânica e, por isso, os resultados obtidos não são exatos para circuitos com chaveamento sincronizado (SHU; LIEN; WU, 2007).

Roundy e Wright (2004) apresentaram uma metodologia para simplificar o cálculo dos parâmetros do modelo SDOF em estruturas mecânicas *cantilever beam*. Esses são determinados de acordo com os valores físicos e geométricos da estrutura mecânica. As simulações foram realizadas em MATLAB. A vantagem deste modelo é a possibilidade de simulação de vários transdutores piezelétricos conectados em série ou paralelo. Roundy e Wright (2004) também representaram o sistema SDOF com componentes eletrônicos ao invés de mecânicos. Assim, a massa, o amortecedor, a mola e o acoplamento eletromecânico foram transformados em indutor, resistência, capacitância e transformador, respectivamente. O capacitor  $C_P$  e a interface elétrica são conectados em paralelo do lado secundário do

transformador. Essa abordagem é importante para analisar o sistema eletricamente com as leis de Kirchoff e também para implementar o modelo em SPICE.

Pinna, Dahiya e Valle (2009) implementaram o modelo proposto por Roundy e Wright (2004) em SPICE, no qual o transformador foi modelado por fontes controladas. No lado primário, foi utilizada uma fonte de tensão controlada pela tensão no  $C_p$  (tensão sobre o transformador secundário). Já o lado secundário foi representado por uma fonte de corrente controlada pela corrente do lado primário (corrente que entra no transformador primário). Os valores dos componentes eletrônicos do modelo foram calculados separadamente e adicionados antes da simulação. Os resultados em SPICE foram equivalentes aos obtidos com o MATLAB.

Uma metodologia para estimar os parâmetros do modelo SDOF experimentalmente foi proposta por Romani, Sangiorgi e Tartagni (2011). A vantagem desse modelo é que não há necessidade do conhecimento prévio das propriedades da estrutura mecânica, já que nem sempre essas informações são conhecidas e/ou exatas. Um comparativo entre simulações e dados experimentais foi mostrado. Mais recentemente, Hehn e Manoli (2015) também propuseram uma metodologia para obter esses valores experimentalmente.

Outra alternativa para implementar o modelo SDOF é com a utilização de linguagens analógica e sinais mistos (*analog and mixed-signal* -AMS). Essas modelam domínios físicos distintos (elétrico, mecânico, etc) através da solução de equações diferenciais. Além disso, permitem a interconexão entre os domínios através das leis conservação de energia e fluxo de potência (PÊCHEUX; LALLEMENT, 2003).

Guessab e Oudinot (2004) foram os primeiros a modelarem o piezelétrico utilizando a linguagem VHDL-AMS (VHSIC Hardware Description Language - AMS). Ao compararem os resultados com os obtidos em VHDL-AMS e MATLAB/Simulink, eles concluíram que, apesar de matematicamente equivalente e ambos produzirem o mesmo resultado, a implementação do primeiro é mais simples do que a do segundo.

A primeira publicação com simulação do sistema de *power harvesting* utilizando linguagem AMS ocorreu em 2007 com o trabalho de Mateu e Moll (2007). Eles usaram a linguagem Verilog-A para descrever todo o sistema de *power harvesting*: estrutura mecânica, retificador em ponte, regulador de tensão, bateria e um módulo de comunicação de rádio frequência (RF) representando uma carga elétrica. O modelo permitiu prever o tempo entre as transmissões do módulo RF e o comportamento da energia armazenada.



Boussetta et al. (2007) empregou a linguagem VHDL-AMS para simulação da estrutura mecânica e SPICE para a interface elétrica. Utilizando esta metodologia não existe a necessidade de realizar os pré-cálculos dos parâmetros do modelo, já que os mesmos estão inclusos no programa. Mais recentemente, Kazmierski e Beeby (2011) e Riordan *et al.* (2014) também utilizaram a linguagem VHDL-AMS para modelar o sistema de *power harvesting*.

### 2.3 CONTRIBUIÇÕES DESTE TRABALHO

Apesar dos diferentes estudos e pesquisas realizados com sistemas de *power harvesting* baseados em transdutores piezelétricos, alguns desafios ainda precisam ser resolvidos a área. Um desses desafios são os circuitos eletrônicos utilizados na interface elétrica do sistema de *power harvesting*, que ainda não alcançaram o equilíbrio entre extrair a máxima potência, diminuir a dependência da mesma com a frequência de excitação e da carga conectada, além de não serem autossuficientes. Este trabalho utiliza o circuito direto CA-CC com uma nova proposta de acionamento das chaves, que mescla as topologias SSHI em paralelo e SECE. O objetivo do circuito é extrair mais potência do sistema com o aumento da faixa de operação na frequência e na carga.

Outro desafio é obter um método de simulação capaz de prever a interferência eletromecânica do transdutor piezelétrico com exatidão e velocidade. Não foi encontrado na literatura um comparativo entre os métodos de simulação para o sistema de *power harvesting*. Sendo assim, este trabalho também contribui nesse ponto específico, pois propõe um modelo em VHDL-AMS e faz um comparativo da proposta com os modelos em SPICE padrão e MATLAB/Simulink.

### 3 SISTEMA MECÂNICO

Este capítulo foca no sistema mecânico, que é composto pela estrutura mecânica, responsável pelas vibrações mecânicas, deslocamentos ou deformações e pelo transdutor, que converte energia mecânica em energia elétrica. Particularmente, neste trabalho, a estrutura mecânica e o transdutor utilizados foram do tipo *cantilever beam* e piezelétrico, respectivamente, e a modelagem foi realizada considerando um grau de liberdade (*single-degree-of-freedom* - SDOF). Também nesse capítulo, características e configurações do transdutor piezelétrico são abordados, com o objetivo de determinar as variáveis mecânicas e elétricas envolvidas. A configuração do transdutor piezelétrico excitado na transversal (modo  $d_{31}$ ) é detalhada com foco no equacionamento da potência extraída.

#### 3.1 ESTRUTURA MECÂNICA

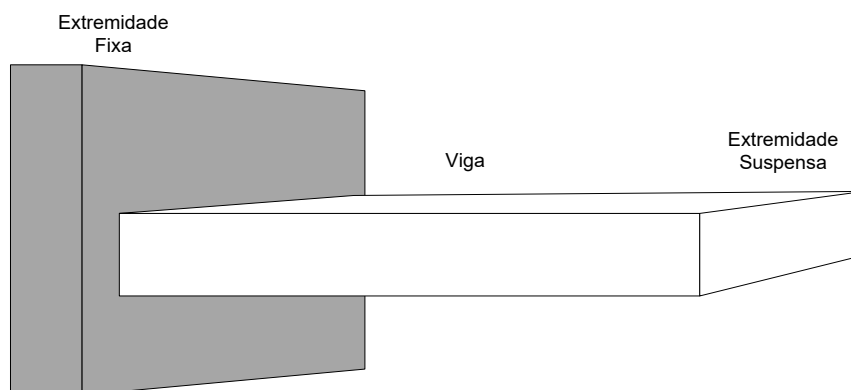
A energia mecânica que pode ser convertida para elétrica é tipicamente encontrada sob a forma de vibrações, deformações ou impactos. A técnica de PH baseada em vibrações mecânicas é mais utilizada devido às suas características de adaptação ao ambiente, pois a frequência de ressonância do sistema pode ser projetada de acordo com a frequência de vibração do meio. Além disso, nenhum esforço mecânico extra é necessário para a conversão. Sistemas de PH baseados em vibrações podem ser utilizados, por exemplo, em automóveis e aviões, em estruturas, como edifícios e pontes e em equipamentos industriais. (BELLEVILLE; CONDEMINE, 2013)

Geralmente, a estrutura mecânica projetada para sistemas de PH baseados em vibrações possui um componente mecânico engastado que atua como referência, pois assim o transdutor pode ser deslocado ou deformado mais do que em outras configurações, sob uma mesma condição de excitação. Uma configuração muito utilizada e que possui tal característica é a viga engastada (*cantilever beam*), mostrada na Figura 3.

A extremidade fixa (base) transmite as vibrações para a outra extremidade suspensa (massa) produzindo um deslocamento relativo ou deformação mecânica entre elas (KAŹMIERSKI; BEEBY, 2011). Neste sistema, a conversão máxima de energia é obtida quando o deslocamento é máximo e a potência extraída tem valores consideráveis apenas

próximo da primeira frequência de ressonância do sistema  $\omega_R$ . Por isso, o sistema de PH é geralmente sintonizado em  $\omega_R$ .

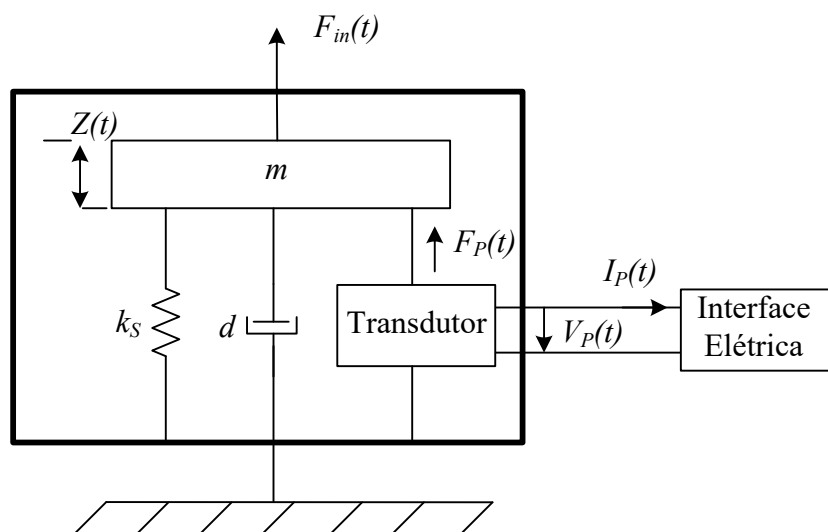
Figura 3 – Representação da viga engastada (*cantilever beam*).



Fonte: Dados do próprio autor.

Para excitações em torno desta frequência, o sistema pode ser modelado por massa-amortecedor-mola. Este modelo foi inicialmente proposto por Williams e Yates (1995) e é referência, pois muitos trabalhos exploram o mesmo modelo com o acréscimo de um transdutor, dentre eles Lefeuvre (2005), Shu e Lien (2006), Spies, Mateu e Pollak (2013), Chen (2013), Jong (2013), Caliò et al. (2014) e Hehn e Manoli (2015). A Figura 4 mostra esse modelo conectado a uma interface elétrica, que é utilizado para o cálculo analítico das variáveis mecânicas e elétricas.

Figura 4 – Modelo do sistema mecânico conectado a uma interface elétrica.



Fonte: Dados do próprio autor.

Sendo que:  $F_{in}(t)$  - Força aplicada no sistema;  
 $z(t)$  - Deslocamento relativo da massa;  
 $m$  - Massa concentrada;  
 $k_s$  - Rigidez elástica da estrutura mecânica;  
 $d_a$  - Amortecimento viscoso linear;  
 $F_p(t)$  - Força proveniente do transdutor;  
 $v_p(t)$  - Tensão de saída do transdutor;  
 $i_p(t)$  - Corrente de saída do transdutor.

A variável  $F_p(t)$  é a força proveniente do transdutor devido à realimentação eletromecânica e inclui a parte elétrica. Esta é gerada pelo deslocamento relativo ou deformação mecânica. Os transdutores usados para essa conversão podem ser eletromagnéticos, eletrostáticos ou piezelétricos. Dentre estes, o transdutor piezelétrico é o mais utilizado devido à sua alta densidade de potência, custo relativamente baixo, conversão sem a necessidade de uma fonte de tensão conectada e capacidade de ser fabricado em macro, micro e nano escala (BEEBY; NEIL, 2010). Por esses motivos, o transdutor piezelétrico foi o escolhido para realização deste trabalho.

Considerando que a massa da fonte de excitação seja muito maior do que a massa do sistema ( $m$ ), esta não é amortecida pelo movimento da estrutura mecânica. Com tal consideração, e de acordo com a lei de Newton, a equação de movimento do sistema é dada pela seguinte equação.

$$F_{in}(t) = ma(t) = m\ddot{z}(t) + d_a\dot{z}(t) + k_s z(t) + F_p(t) \quad (1)$$

Na equação (1),  $a(t)$  é a aceleração devido à vibração de entrada. Desprezando-se o termo  $F_p(t)$  na equação (1), tem-se um sistema massa-amortecedor-mola, com a frequência de ressonância  $\omega_R$  e o fator de qualidade  $Q$  dados por:

$$\omega_R = \sqrt{\frac{k_s}{m}} \quad (2)$$

$$Q = \frac{\sqrt{k_s m}}{d_a} \quad (3)$$

A massa e a rigidez elástica são definidas pelas equações (4),(5) e (6), como seguem (RAO, 2010):

$$m = 0,2235 m_v \quad (4)$$

$$m_v = \rho_v l_v c_v e_v \quad (5)$$

$$k_s = \frac{c_{Yv} l_v e_v^3}{4 c_v^3} \quad (6)$$

Sendo que:  $m_v$  - Massa da viga;  
 $\rho_v$  - Densidade de massa do material da viga;  
 $l_v$  - Largura da viga;  
 $c_v$  - Comprimento da viga;  
 $e_v$  - Espessura da viga;  
 $c_{Yv}$  - Módulo de Young da viga.

As equações apresentadas são importantes para descrever o funcionamento do sistema de PH e são utilizadas na seção 3.3 para uma análise da estrutura mecânica em conjunto com o transdutor piezolétrico.

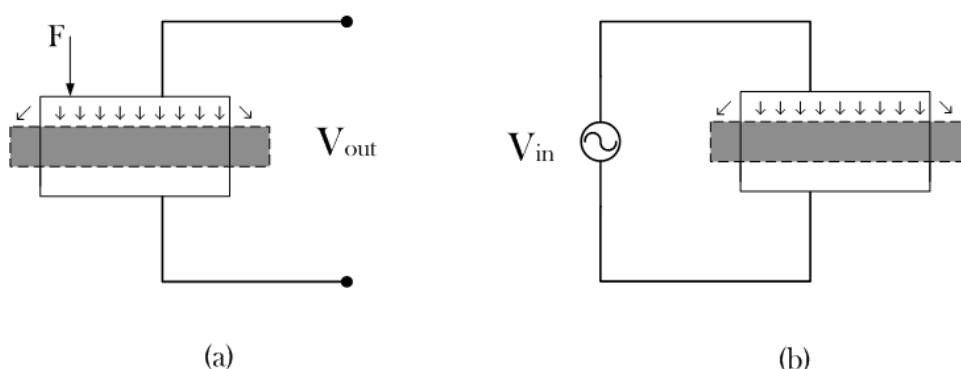
## 3.2 TRANSDUTORES PIEZELÉTRICOS

Como já mencionado, o transdutor piezolétrico foi utilizado na realização desta pesquisa e nesta seção são destacadas suas características e configurações exploradas em sistemas de PH.

### 3.2.1 Princípio de Funcionamento

O material piezolétrico gera cargas elétricas quando é deformado (efeito direto) e apresenta deformação e/ou tensão mecânica quando submetido a um campo elétrico (efeito inverso), conforme ilustrado na Figura 5. De maneira simples, o transdutor piezolétrico converte energia mecânica em elétrica, ou vice-versa (PREUMONT, 2002).

Figura 5 – Representação esquemática da conversão de energia no piezelétrico: (a) efeito direto, (b) efeito inverso.

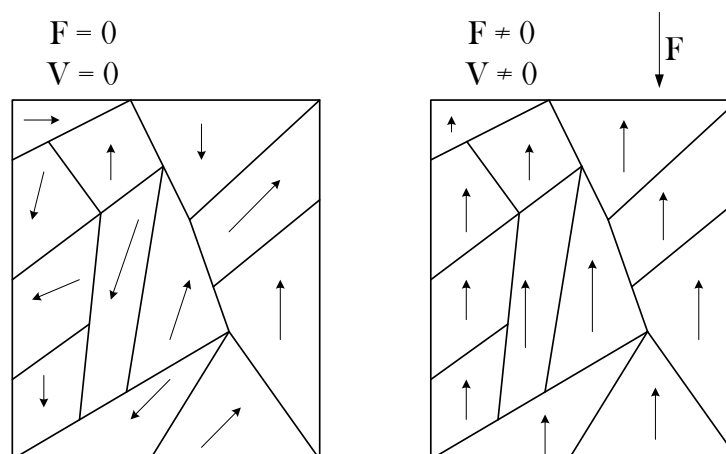


Fonte: Dados do próprio autor.

O efeito direto ocorre devido às cargas elétricas presentes na superfície do material piezelétrico. Em repouso, isto é, quando o material não está submetido à força externa, o piezelétrico fica eletricamente neutro e o campo elétrico gerado é nulo, pois os números de cargas positivas e negativas do piezelétrico são iguais.

No entanto, se for aplicada uma força sobre o material, este sofrerá uma deformação mudando o seu centro de gravidade, o que causa um alinhamento e deslocamento de cargas na superfície do material, conforme mostrado na Figura 6, sendo que  $F$  e  $V$  são as forças e as tensões aplicadas no material, respectivamente. Neste caso essas cargas produzem a polarização elétrica do piezelétrico e gera, como consequência, uma tensão elétrica, o que caracteriza a conversão da energia mecânica em energia elétrica. (MARINHO, 2008)

Figura 6 – Distorção atômica do material.



Fonte: Dados do próprio autor.

O funcionamento do efeito inverso é similar ao efeito direto, ou seja, uma tensão elétrica aplicada ao material produz um movimento de cargas elétricas que causa uma vibração ou uma deformação mecânica do piezelétrico.

### 3.2.2 Equações Constitutivas e Propriedades Piezelétricas

De acordo com 176-1987 IEEE *standard on piezoelectricity* (1988), o comportamento de um transdutor piezelétrico pode ser descrito através das relações entre as seguintes propriedades: deformação mecânica ( $S$ ), tensão mecânica ( $T$ ), deslocamento elétrico ( $D$ ) e campo elétrico ( $E$ ). As equações constitutivas expressam a interação bidirecional entre a resposta mecânica e elétrica do transdutor piezelétrico e são mostradas nas equações (7). A mesma relação pode ser escrita de diferentes formas, dependendo da escolha da variável independente ( $S$ ,  $T$ ,  $D$  ou  $E$ ). Todos os conjuntos de equações são equivalentes, mas apresentam constantes diferentes.

$$\begin{cases} S_p = s_{pq}^E T_q + d_{kp} E_k \\ D_i = d_{iq} S_q + \varepsilon_{ik}^T E_k \end{cases} \quad (7)$$

Sendo que:  $s_{pq}^E$  - Coeficiente elástico de compliance com campo elétrico constante;

$d_{kp}$  e  $d_{iq}$  - Coeficiente piezelétrico;

$\varepsilon_{ik}^T$  - Permissividade elétrica com estresse constante.

As variáveis na equação (7), ou em qualquer outra equação constitutiva, são grandezas tensoriais, de modo que os índices denotam as direções das propriedades em relação às coordenadas 1, 2 e 3 (ou x, y e z), como mostrado na Figura 7. As variáveis  $E$  e  $D$  são tensores de primeira ordem, enquanto  $S$  e  $T$  são de segunda. Devido à simetria do transdutor piezelétrico, pode-se utilizar a notação de Voigt para representar  $S$  e  $T$  como tensores de primeira ordem (HEHN; MANOLI, 2015). Assim,  $S_{ij} = S_p$  e  $T_{kl} = T_q$ , ou seja, os índices  $p$  equivalem ao  $ij$  e  $q$  ao  $kl$ . Na Tabela 2 mostra-se a conversão dos índices  $ij$  e  $kl$  para  $p$  e  $q$ , respectivamente, sendo que  $i$  e  $l$  variam de 1 a 3, enquanto  $p$  e  $q$  variam de 1 a 6.

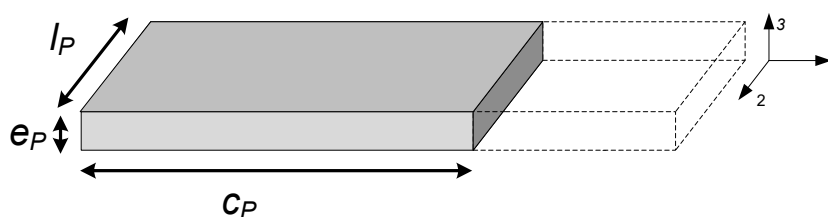
Outros parâmetros importantes presentes na equação (7) são controlados durante fabricação do material piezolétrico. Com base no documento 176-1987 IEEE *standard on piezoelectricity* (1988), faz-se uma breve descrição de cada um.

Tabela 2 – Conversão dos índices  $ij$  e  $kl$  para  $p$  e  $q$ .

$ij$ ou $kl$	$p$ ou $q$
11	1
22	2
33	3
23 ou 32	4
31 ou 13	5
12 ou 21	6

Fonte: Dados do próprio autor.

Figura 7 – Dimensão do transdutor piezolétrico.



Fonte: Dados do próprio autor.

O coeficiente elástico de compliance é a razão entre deformação e a tensão mecânica, ou o inverso do módulo de Young do piezolétrico ( $c_{pq}$ ), conforme equação (8). Os índices  $p$  e  $q$  estão relacionados com a dependência dos parâmetros mecânicos.

$$s_{pq}^E = \frac{S_p}{T_q} = \frac{1}{c_{pq}} \quad (8)$$

A permissividade elétrica é a relação entre a permissividade absoluta do material piezolétrico ( $\epsilon_r$ ) e a do vácuo ( $\epsilon_0$ ), como mostrado na equação (9). A dependência do coeficiente em relação à orientação do campo e o deslocamento elétrico são simbolizados através dos índices  $i$  e  $k$ .



$$\varepsilon_{ik}^T = \varepsilon_0 \times \varepsilon_r \quad (9)$$

O coeficiente piezométrico é a relação entre a variação da carga elétrica e o estresse aplicado com campo elétrico constante, ou a relação entre a variação da deformação e o campo elétrico com estresse constante, como mostrado na equação (10). O primeiro índice é referente à direção da carga gerada e o segundo ao estresse, ou seja, esse coeficiente depende das direções das forças elétrica e mecânica, dependendo da operação. Uma informação importante retirada desse coeficiente é que, para um mesmo estresse aplicado, quanto maior for o valor do coeficiente maior será a energia elétrica gerada.

$$d_{ip} \triangleq \left( \frac{\partial D_i}{\partial T_p} \right)^E = \left( \frac{\partial S_p}{\partial E_i} \right)^T \quad (10)$$

Outro parâmetro importante é o coeficiente de acoplamento eletromecânico  $k_{iq}$ . Este coeficiente descreve a eficiência da conversão entre a energia convertida  $W_c$  e a de entrada  $W_{en}$ , tanto para o efeito direto quanto para o inverso, como mostrado na equação (11). Ele pode ser representado pelos coeficientes do material, conforme equação (12). O índice, igual ao coeficiente piezométrico, depende das variáveis elétricas e mecânicas.

$$k_{iq}^2 = \frac{W_{ic}}{W_{qen}} = \frac{W_{qc}}{W_{ien}} \quad (11)$$

$$k_{iq}^2 = \frac{d_{iq}}{\varepsilon_{ik}^T S_{pq}^E} \quad (12)$$

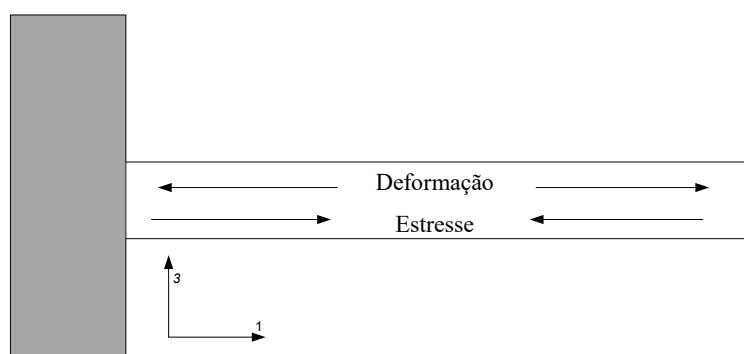
### 3.2.3 Configurações para Excitação

A energia elétrica gerada pelo transdutor piezométrico depende de dois coeficientes já discutidos:  $d_{ip}$  e  $k_{iq}$ . A análise do modo de excitação a seguir será feita considerando o coeficiente piezométrico. Este parâmetro tem valor para os índices 31, 33, 32, 15 e 24. Pela simetria do material  $d_{31}$  é igual ao  $d_{32}$  e o  $d_{15}$  ao  $d_{24}$ . Assim, existem três modos de excitação:  $d_{31}$ ,  $d_{33}$  e  $d_{15}$ . Tipicamente o valor do coeficiente piezométrico  $d_{31}$  é o menor dos três, sendo o  $d_{33}$  aproximadamente o dobro e o  $d_{15}$  o quádruplo. (HEHN; MANOLI, 2015)

Na estrutura mecânica *cantilever beam* a deformação e o estresse acontecem na direção longitudinal, como mostra a Figura 8. Assim, a direção da polarização do campo e deslocamento elétrico irá determinar o modo de excitação. Esta polarização é determinada pela localização do eletrodo sobre o transdutor piezelétrico. (CHARNEGIE, 2007)

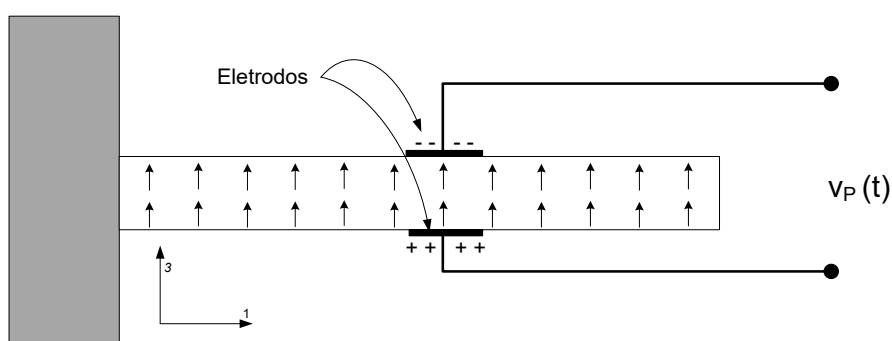
No modo de excitação  $d_{31}$ , também chamado de transversal, o transdutor é polarizado na direção 3 e a deformação na direção 1. Os eletrodos são colocados na parte superior e inferior do transdutor (CHARNEGIE, 2007), conforme mostrado na Figura 9. Os eletrodos são representados pelos retângulos pretos e as setas sinalizam a direção do campo e deslocamento elétrico.

Figura 8 – Estrutura mecânica *cantilever beam*.



Fonte: Dados do próprio autor.

Figura 9 – Modo de atuação transversal.



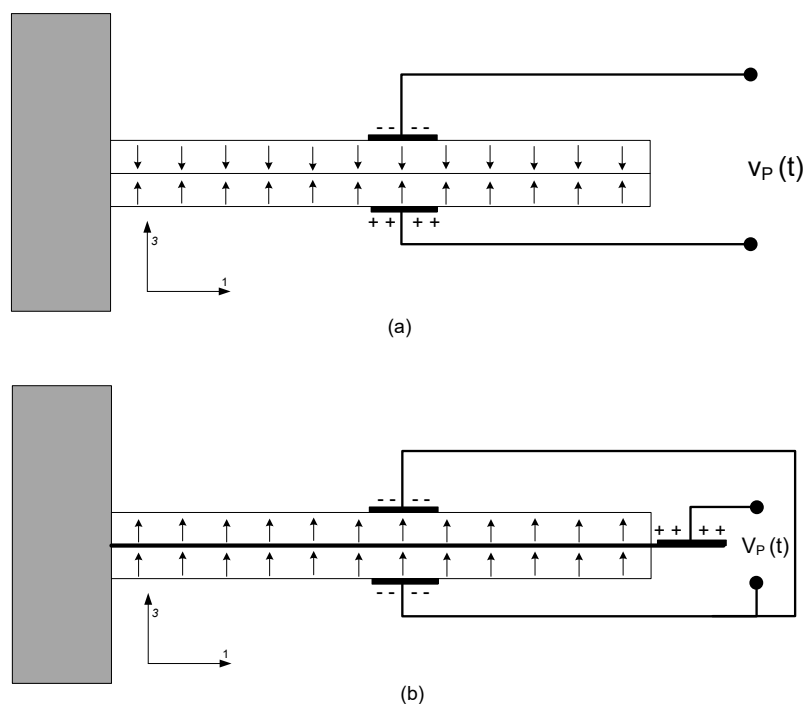
Fonte: Dados do próprio autor.

No modo de excitação transversal existem as seguintes configurações: *unimorph* e *bimorph*. Na primeira é utilizado apenas um transdutor piezelétrico, como na Figura 9, enquanto que na segunda são colocados dois, um em cada lado da viga. Na configuração *bimorph* pode-se conectar os transdutores em série ou em paralelo, como mostrado na Figura

10. Em série, o valor da tensão é o dobro e o valor capacitância é a metade em relação a *unimorph*, enquanto que em paralelo os valores da corrente e capacitância são o dobro. É importante ressaltar que as configurações em série e paralelo não modificam a razão entre a tensão e a corrente, ou seja, a máxima potência extraída é igual. Contudo, o seu comportamento em relação à carga elétrica e a frequência de excitação são diferentes para cada configuração. (YABIN LIAO; SODANO, 2010).

No modo  $d_{33}$  o estresse e o campo elétrico estão na mesma direção. Este modo é muito utilizado na configuração em pilha, em que o piezelétrico é constituído de discos empilhados. Contudo, pelo fato de o coeficiente  $d_{33}$  ser maior que o  $d_{31}$ , alguns trabalhos propõem a modificação da polarização na estrutura mecânica *cantilever beam*. (KIM et al., 2012) (CALIÒ et al., 2014). Nesta configuração, os eletrodos são colocados espaçadamente na parte superior do transdutor piezelétrico e o campo elétrico é gerado entre os eletrodos. (CHARNEGIE, 2007) Esta técnica é conhecida como *interdigitated electrode patterning* (IDE). Na Figura 11 mostra-se a estrutura mecânica com os eletrodos e a direção do campo e deslocamento elétrico. Entretanto, esta polarização não é eficiente e não alcança todo o material piezelétrico. Por isso, apesar de possuir um coeficiente piezelétrico maior, nem sempre a potência extraída será maior, se comparada ao modo  $d_{31}$ . (CALIÒ et al., 2014)

Figura 10 – Configuração em: (a) série e (b) paralelo.

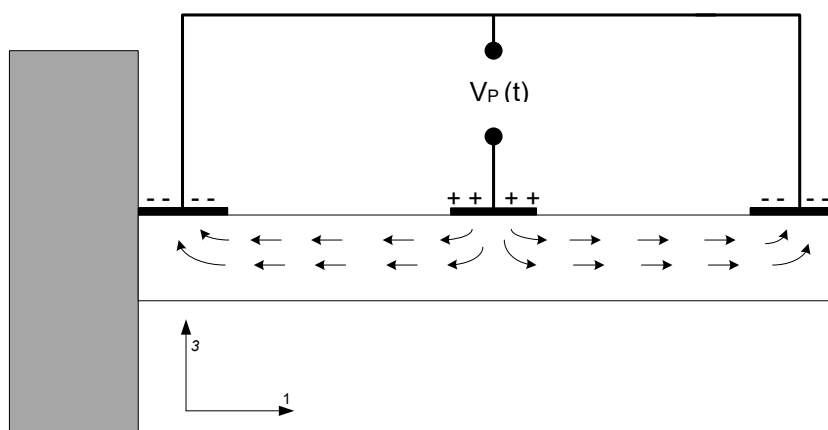


Fonte: Dados do próprio autor.

No modo  $d_{15}$  o campo elétrico está na direção 1 e a estrutura sofre um estresse de cisalhamento na direção 1 e 3. Para conseguir isso o eletrodo deverá ser colocado no final do transdutor perpendicular ao eixo 1. (CHARNEGIE, 2007) Esta estrutura é muito difícil de ser realizada na prática e por isso não será analisada.

Neste trabalho, foi empregado o modo de excitação transversal com a configuração *unimorph*.

Figura 11– Modo de excitação  $d_{33}$ .



Fonte: Dados do próprio autor.

### 3.2.4 Equações Fundamentais

Em *power harvesting* é importante relacionar o comportamento do transdutor piezoelétrico com a sua dimensão e as variáveis escalares mecânicas força  $F_P$  e deslocamento  $\Delta L$ ; e as elétricas tensão  $v_p(t)$  e corrente  $i_p(t)$ . Considerando o modo de excitação  $d_{31}$  e  $d_{33}$  na estrutura mecânica *cantilever beam*, as seguintes considerações podem ser feitas: o transdutor piezoelétrico tem uma dimensão finita e o estresse é homogêneo, assim como o campo elétrico é uniforme. Assim as seguintes relações são válidas (LEFEUVRE, 2005) (HEHN; MANOLI, 2015):

$$S = \frac{\Delta L(t)}{L}$$

$$T = \frac{F_P(t)}{A_F}$$

$$E = -\frac{v_P(t)}{d_d}$$

$$D = \frac{q(t)}{A_E}$$

$$i_P(t) = \dot{q}(t)$$

Sendo que: L - Dimensão antes do deslocamento;  
 $A_F$  - Área da secção transversal perpendicular à força;  
 $d_d$  - Distância entre os eletrodos;  
 $q$  - carga elétrica;  
 $A_E$  - Área da secção onde ocorre o deslocamento da carga elétrica.

Na Tabela 3 são apresentados os valores dessas variáveis para a estrutura mecânica *cantilever beam* no modo  $d_{31}$  e  $d_{33}$ , mostrados nas figuras 9 e 11, respectivamente. Na Figura 7 são mostrados as dimensões do transdutor piezoelectrico, que são espessura  $e_P$ , largura  $l_P$  e comprimento  $c_P$ .

Tabela 3 – Valores das variáveis L,  $A_F$ ,  $d_d$  e  $A_E$  para o modo  $d_{31}$  e  $d_{33}$ .

modo	L	$A_F$	$d_d$	$A_E$
$d_{31}$	$c_P$	$l_P \times e_P$	$e_P$	$c_P \times l_P$
$d_{33}$	$c_P$	$l_P \times e_P$	$e_P$	$c_P \times l_P$

Fonte: Dados do próprio autor.

A análise a seguir também foi realizada nos trabalhos de Lefeuvre (2005), Lefeuvre et al. (2006), Jong (2013), Chang (2013), Chen (2013), Calìo et al. (2014) e Hehn e Manoli (2015).

Substituindo  $S$ ,  $T$ ,  $E$  e  $D$  em (7), têm-se:

$$\begin{cases} \frac{\Delta L(t)}{L} = s_{pq}^E \frac{F_P(t)}{A_F} + d_{kp} \left( -\frac{v_P(t)}{d_d} \right) & (13) \\ \frac{q(t)}{A_E} = d_{iq} \frac{F_P(t)}{A_F} + \varepsilon_{ik}^T \left( -\frac{v_P(t)}{d_d} \right) & (14) \end{cases}$$

Um ponto importante neste estudo é ter uma relação entre  $F_p(t)$  e  $i_p(t)$  com o deslocamento e a tensão. A partir da equação (13), isolando-se  $F_p(t)$  e o substituindo em (14), obtém-se:

$$\begin{cases} F_p(t) = \frac{A_F}{L s_{pq}^E} \Delta L(t) + \frac{A_F d_{kp}}{d_d s_{pq}^E} v_p(t) \\ \frac{q(t)}{A_E} = \frac{d_{iq}}{A_F} \left( \frac{A_F}{L s_{pq}^E} \Delta L(t) + \frac{A_F d_{kp}}{d_d s_{pq}^E} v_p(t) \right) - \frac{\varepsilon_{ik}^T}{d_d} v_p(t) \end{cases} \quad (15)$$

A equação (15) pode ser ainda reescrita como segue :

$$\frac{q(t)}{A_E} = \frac{d_{iq}}{L s_{pq}^E} \Delta L(t) + \frac{d_{iq} d_{kp}}{d_d s_{pq}^E} v_p(t) - \frac{\varepsilon_{ik}^T}{d_d} v_p(t)$$

Isolando-se  $q(t)$  e colocando-se o  $v_p(t)$  em evidência obtém-se:

$$q(t) = \frac{A_E d_{iq}}{L s_{pq}^E} \Delta L(t) - \left( \varepsilon_{ik}^T - \frac{d_{iq} d_{kp}}{s_{pq}^E} \right) \frac{A_E}{d_d} v_p(t)$$

Finalmente, derivando a equação em relação ao tempo têm-se:

$$i_p(t) = \dot{q}(t) = \frac{A_E d_{iq}}{L s_{pq}^E} \dot{\Delta L}(t) - \left( \varepsilon_{ik}^T - \frac{d_{iq} d_{kp}}{s_{pq}^E} \right) \frac{A_E}{d_d} \dot{v}_p(t)$$

Assim, tem-se um conjunto de equações fundamentais para estudo e análise do transdutor piezelétrico em PH, ou seja:

$$\begin{cases} F_p = \frac{A_F}{L s_{pq}^E} \Delta L(t) + \frac{A_F d_{kp}}{d_d s_{pq}^E} v_p(t) \\ i_p(t) = \frac{A_E d_{iq}}{L s_{pq}^E} \dot{\Delta L}(t) - \left( \varepsilon_{ik}^T - \frac{d_{iq} d_{kp}}{s_{pq}^E} \right) \frac{A_E}{d_d} \dot{v}_p(t) \end{cases} \quad (16)$$

Nos modos  $d_{31}$  e  $d_{33}$  a direção dos tensores são  $i = k$  e  $p = q$ , ou seja,  $d_{kp} = d_{iq}$ , e  $A_F/d_d = A_E/L$ . Assim, a equação (16) pode ser agrupada com as seguintes variáveis:

$$\begin{cases} F_P = k_P \Delta L(t) + \alpha v_P(t) \\ i_P(t) = \alpha \dot{\Delta L}(t) - C_P \dot{v}_P(t) \end{cases} \quad (17)$$

Sendo que:

$$k_P = \frac{A_F}{L s_{pq}^E} \quad (18)$$

$$\alpha = \frac{A_F d_{kp}}{d_d s_{pq}^E} = \frac{A_E d_{iq}}{L s_{pq}^E} \quad (19)$$

$$C_P = \left( \varepsilon_{ik}^T - \frac{d_{iq}^2}{s_{pq}^E} \right) \frac{A_E}{d_d} \quad (20)$$

$k_P$  - Rigidez do transdutor piezelétrico;

$\alpha$  - Fator de acoplamento eletromecânico;

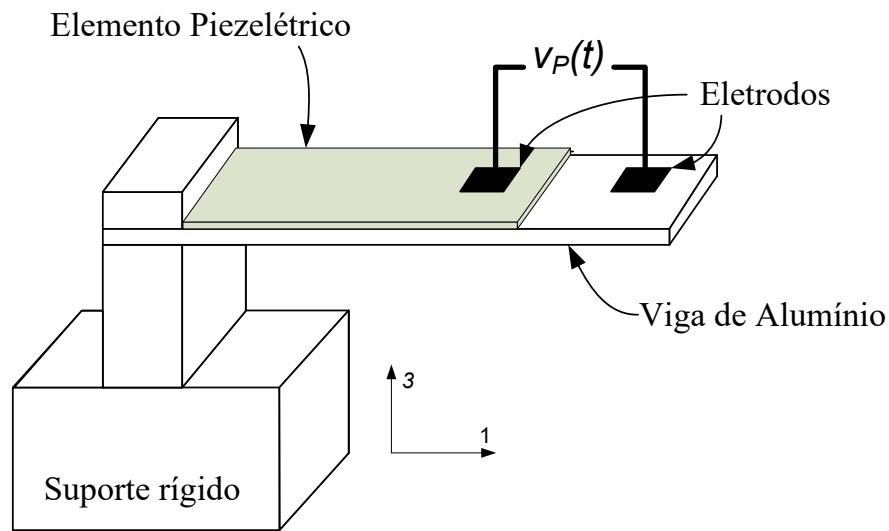
$C_P$  - Capacitor interno do transdutor piezelétrico

É importante ressaltar que se pode utilizar outro par de equações constitutivas para obter a equação (17), mas nesses casos as variáveis  $k_P$ ,  $\alpha$  e  $C_P$  seriam diferentes e dependeriam de outras constantes. Com as equações da estrutura mecânica e do transdutor piezelétrico determinadas, pode-se agora analisar a potência extraída do sistema de PH.

### 3.3 SISTEMA *POWER HARVERTING* COM EXCITAÇÃO TRANSVERSAL

Para os estudos realizados neste trabalho, o transdutor piezelétrico foi alocado na superfície de uma viga de alumínio. Com relação aos eletrodos, um foi colocado na parte superior e outro na parte inferior do transdutor, de modo que a excitação seja feita na configuração transversal. Uma das extremidades da viga foi fixada em um suporte rígido e a outra ficou livre, ficando, assim, sensível às vibrações. O sistema esquematizado é mostrado na Figura 12.

Figura 12– Sistema de *power harvesting* na configuração *cantilever beam* com o transdutor piezelétrico na excitação transversal.



Fonte: Dados do próprio autor.

### 3.3.1 Modelo do Sistema Mecânico

No sistema analisado, considera-se a deformação relativa do transdutor piezelétrico, ou seja,  $\Delta L = z(t)$ . Substituindo  $F_P$  obtido na equação (17) na equação (1), têm-se:

$$F_e(t) = m\ddot{z}(t) + d_a\dot{z}(t) + k_s z(t) + k_p z(t) + \alpha v_p(t)$$

$$F_e(t) = m\ddot{z}(t) + d_a\dot{z}(t) + kz(t) + \alpha v_p(t)$$

sendo  $k$  o coeficiente de rigidez equivalente. Considerando um acoplamento perfeito entre a viga e o piezelétrico, a rigidez equivalente será a soma entre a rigidez da estrutura e a do piezelétrico ( $k = k_s + k_p$ ).

Assim, as equações que regem o movimento do sistema são:

$$\begin{cases} F_e(t) = m\ddot{z}(t) + d_a\dot{z}(t) + kz(t) + \alpha v_p(t) & (21) \end{cases}$$

$$\begin{cases} i_p(t) = \alpha\dot{z}(t) - C_p v_p(t) & (22) \end{cases}$$

Devido à realimentação eletromecânica, a frequência de ressonância do sistema não é fixa e varia entre as frequências em curto-circuito e circuito aberto. (JONG, 2013)



Em curto-circuito, os dois eletrodos estão conectados entre si e o campo elétrico não existe, ou seja, a tensão e o coeficiente de rigidez do transdutor piezelétrico são nulos. Assim o sistema é equivalente ao analisado na seção 3.1, e a frequência de ressonância em curto-circuito é dada por:

$$\omega_{cc} = \sqrt{\frac{k_s}{m}} \quad (23)$$

Em circuito aberto os dois eletrodos não estão conectados e o deslocamento elétrico não existe, ou seja, a corrente do transdutor piezelétrico é nula. A frequência de ressonância em circuito aberto é dada por:

$$\omega_{ca} = \sqrt{\frac{k_s + k_p}{m}} = \sqrt{\frac{k}{m}} \quad (24)$$

A frequência de ressonância assume valores intermediários entre  $\omega_{cc}$  e  $\omega_{ca}$  e depende do valor do capacitor interno do piezelétrico e da carga conectada.

### 3.3.2 Potência Extraída

Para o cálculo da potência extraída do transdutor piezelétrico utilizam-se as equações (21) e (22). O equilíbrio da equação de energia do sistema de vibração pode ser obtido multiplicando a equação (21) pela velocidade e integrando em relação a variável tempo (HEHN; MANOLI, 2015). Assim, obtêm-se:

$$\int F_e \dot{z}(t) dt = \int m \ddot{z}(t) \dot{z}(t) dt + \int d_a \dot{z}(t)^2 dt + \int k z(t) \dot{z}(t) dt + \int \alpha v_p(t) \dot{z}(t) dt \quad (25)$$

Resolvendo a integral da equação (25), obtêm-se:

$$\underbrace{\int F_e \dot{z}(t) dt}_{total} = \underbrace{\frac{1}{2} m \dot{z}(t)^2}_{movimento} + \underbrace{\int d_a \dot{z}(t)^2 dt}_{amortecimento} + \underbrace{\frac{1}{2} k z(t)^2}_{elástica} + \underbrace{\int \alpha v_p(t) \dot{z}(t) dt}_{elétrica} \quad (26)$$

A equação (26) mostra que a energia mecânica total de entrada é composta pelas energias mecânicas do movimento, do amortecimento, elástica e mais a energia elétrica convertida pelo transdutor piezelétrico.

Analogamente, para obter a energia resultante da equação (22) multiplica-a pela tensão de saída do piezelétrico  $v_p(t)$  e integra-se em relação a variável tempo, ou seja:

$$\int i_p(t) v_p(t) dt = \int \alpha v_p(t) \dot{z}(t) dt - \int C_p \dot{v}_p(t) v_p(t) dt \quad (27)$$

Resolvendo a integral e isolando o termo da energia elétrica, obtém-se:

$$\underbrace{\int \alpha v_p(t) \dot{z}(t) dt}_{elétrica} = \underbrace{\frac{1}{2} C_p v_p(t)^2}_{capacitor} + \underbrace{\int i_p(t) v_p(t) dt}_{saída} \quad (28)$$

A equação (28) mostra que a energia elétrica convertida é composta pelas energias armazenada no capacitor  $C_p$  e de saída. Uma vez disponível, essa energia é fornecida a interface elétrica conectada ao piezelétrico.

A potência média no capacitor é nula, de modo que a potência média elétrica extraída é dada por:

$$P_{med} = \frac{1}{T} \int_0^T \alpha v_p(t) \dot{z}(t) dt = \frac{1}{T} \int_0^T i_p(t) v_p(t) dt \quad (29)$$

De acordo com a equação (29), a potência média extraída do transdutor piezelétrico depende do parâmetro  $\alpha$ , da amplitude e da diferença de fase entre a tensão de saída e a primeira derivada do deslocamento (velocidade). Da mesma forma, analisando apenas as variáveis elétricas, a potência extraída depende da amplitude e da diferença de fase entre a tensão e a corrente de saída, ou seja, depende tanto de parâmetros mecânicos quanto dos parâmetros elétricos.

### 3.4 CONSIDERAÇÕES FINAIS

Com as equações (26), (28) e (29) deduzidas e considerando as discussões realizadas, conclui-se que para aumentar a potência extraída do transdutor piezelétrico podem-se utilizar as seguintes estratégias:

- Alterar as dimensões do transdutor piezelétrico ou o tipo de material utilizado, com o objetivo de aumentar o parâmetro  $\alpha$ .
- Diminuir as perdas de energia pelo amortecimento  $d_a$  e pelo capacitor  $C_p$ , pois assim aumentam-se as magnitudes da velocidade e da corrente de saída do piezelétrico, respectivamente.
- Aplicar um sistema de controle com objetivo de obter a máxima amplitude da tensão de saída e da velocidade, assim como a mínima diferença de fase entre eles. Ou, analogamente, controlar a tensão e a corrente de saída com o mesmo objetivo.

## 4 INTERFACE ELÉTRICA

Este capítulo apresenta um estudo dos principais circuitos eletrônicos utilizados em *power harvesting*. Para cada topologia estudada e analisada serão apresentadas as equações e formas de ondas para a deformação, tensão e corrente de saída, bem como a variação de cada uma em função da frequência de excitação e da carga conectada. Além disso, serão analisados o fator de acoplamento e a potência extraída. Ao final será realizada uma comparação e avaliação entre os circuitos com o objetivo de analisar as características e vantagens de cada topologia, e com isso fundamentar o circuito proposto no capítulo 5.

A interface elétrica desempenha um papel importante no sistema de *power harvesting*, pois realiza a conversão da tensão no transdutor piezoeletrico para ser utilizada na carga e, conseqüentemente, influencia diretamente na eficiência do sistema. A primeira finalidade da interface elétrica é a conversão de corrente alternada (CA) para contínua (CC), uma vez que a maioria dos dispositivos eletrônicos utilizam CC para o seu funcionamento, enquanto que na saída do transdutor piezoeletrico o sinal é CA. O segundo objetivo é extrair a maior potência possível do sistema, sendo este um dos principais objetivos nas pesquisas que vêm sendo realizada sobre PH. Um dos maiores desafio é realizar esta extração sem aumentar consideravelmente o consumo do circuito utilizado. Duas técnicas que são bem exploradas nesse sentido, são o casamento de impedância (*impedance matching*) e o chaveamento sincronizado (*Synchronous switching*). Neste capítulo serão discutidos os circuitos retificador em ponte, SSHI em paralelo e SECE.

### 4.1 CONSIDERAÇÕES INICIAIS

Em vibrações mecânicas, as variáveis de deformação e força variam com o tempo. Se estes movimentos forem periódicos, então os mesmos podem ser descritos por funções oscilatórias, tais como a função seno e cosseno. Considerando uma única frequência de vibração da estrutura e com operação em estado estacionário, a deformação e força são dadas por:

$$z(t) = -Z_M \cos(\omega_p t) \quad (30)$$

$$F_e(t) = m a(t) = m A_M \cos(\omega_p t + \phi) \quad (31)$$

Nas equações (30) e (31),  $\omega_P$  é frequência de excitação,  $Z_M$  é deformação máxima do transdutor piezolétrico e  $\phi$  é a diferença de fase entre a deformação e a aceleração.

A velocidade e aceleração da viga (primeira e segunda derivada da deformação) são dadas por:

$$\dot{z}(t) = Z_M \omega_P \sin(\omega_P t) \quad (32)$$

$$\ddot{z}(t) = Z_M \omega_P^2 \cos(\omega_P t) \quad (33)$$

Substituindo (30), (32) e (33) na equação (21), tem-se:

$$\begin{aligned} m A_M \cos(\omega_P t + \phi) \\ = m Z_M \omega_P^2 \cos(\omega_P t) + d_a Z_M \omega_P \sin(\omega_P t) - k Z_M \cos(\omega_P t) \\ + \alpha v_P(t) \end{aligned} \quad (34)$$

Com o objetivo de eliminar a defasagem ( $\phi$ ) do equacionamento, D'hulst *et al* (2007) analisaram a equação (34) em dois momentos: no primeiro  $t = T/2$  e no segundo a equação de equilíbrio da energia do sistema. Nas próximas equações também se utiliza esta metodologia. Assim, considerando o sinal periódico e  $T = 2\pi/\omega_P$ , para  $t = T/2$  têm-se:

$$-m A_M \cos(\phi) = -m Z_M \omega_P^2 + k Z_M + \alpha v_P(T/2) \quad (35)$$

Uma segunda análise integra a equação (26), que descreve o equilíbrio de energia do sistema (26), no intervalo de 0 a  $T/2$  e , resultando em:

$$\int_0^{T/2} m a \dot{z} = \frac{1}{2} m \dot{z}^2(t) \Big|_0^{T/2} + \int_0^{T/2} d_a \dot{z}^2 + \frac{1}{2} k z^2(t) \Big|_0^{T/2} + \int_0^{T/2} \alpha V_P \dot{z} \quad (36)$$

Ao substituir a equação (28) em (36) obtém-se:

$$\int_0^{\frac{T}{2}} m a \dot{z} = \frac{1}{2} m \dot{z}^2(t) \Big|_0^{T/2} + \int_0^{\frac{T}{2}} d_a \dot{z}^2 + \frac{1}{2} k z^2(t) \Big|_0^{T/2} + \int_0^{\frac{T}{2}} v_P(t) i_P(t) + \frac{1}{2} C_P v_P(t) \Big|_0^{T/2} \quad (37)$$

O resultado da integral é mostrado na equação (38).

$$\int_0^{\frac{T}{2}} m a \dot{z} = \int_0^{\frac{T}{2}} d_a \dot{z}^2 + \int_0^{\frac{T}{2}} v_P(t) i_P(t) \quad (38)$$

$$\frac{\pi}{2} m A_M Z_M \sin(\phi) = \frac{\pi}{2} d_a \omega_P Z_M^2 + \int_0^{\frac{T}{2}} v_P(t) i_P(t) \quad (39)$$

Multiplicando a equação (39) por  $2/\pi$  e dividindo tudo por  $Z_M$ , tem-se:

$$m A_M \sin(\phi) = d_a \omega_P Z_M + \frac{2}{\pi Z_M} \int_0^{\frac{T}{2}} v_P(t) i_P(t) \quad (40)$$

Para eliminar  $\phi$  elevam-se as equações (35) e (40) ao quadrado e somam-se ambas, ou seja:

$$\begin{aligned} (mA_M)^2 (\cos(\phi)^2 + \sin(\phi)^2) &= (-m Z_M \omega_P^2 + k Z_M + \alpha v_P(T/2))^2 \\ &+ \left( d_a \omega_P Z_M + \frac{2}{\pi Z_M} \int_0^{\frac{T}{2}} v_P(t) i_P(t) \right)^2 \end{aligned} \quad (41)$$

Pela trigonometria sabe-se que  $\cos(\phi)^2 + \sin(\phi)^2 = 1$ . Assim, a equação (41) pode ser reescrita como segue:

$$\begin{aligned} (mA_M)^2 &= (-m Z_M \omega_P^2 + k Z_M + \alpha v_P(T/2))^2 \\ &+ \left( d_a \omega_P Z_M + \frac{2}{\pi \omega_P Z_M} \int_0^{\frac{T}{2}} v_P(t) i_P(t) \right)^2 \end{aligned} \quad (42)$$

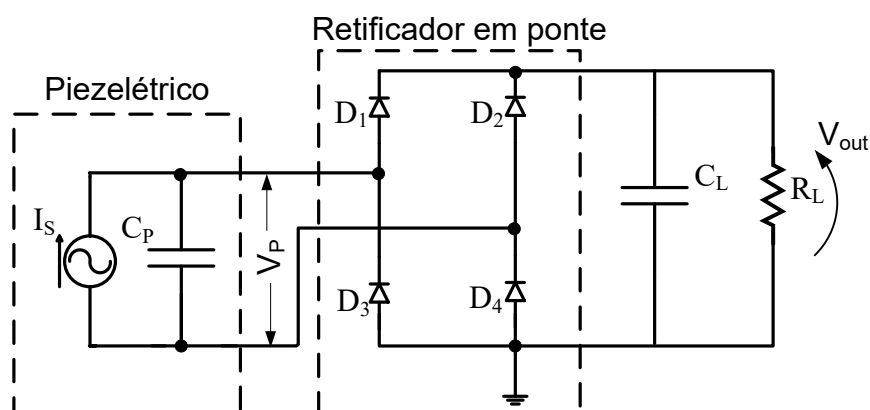
A equação (42) é utilizada para determinar a deformação máxima em cada circuito analisado. Dessa forma, para cada topologia, deverá ser definido o valor de  $v_p(t)$  para  $t = T/2$  e o valor da integral  $\int_0^{T/2} v_p(t) i_p(t)$ .

## 4.2 RETIFICADOR EM PONTE

Com a deformação em forma senoidal a corrente no piezelétrico,  $i_p(t)$  também é alternada. Como em geral circuitos eletrônicos utilizam CC para o seu funcionamento, faz-se necessária uma conversão de corrente alternada para contínua. O circuito mais empregado com esse objetivo é o retificador em ponte.

O circuito retificador em ponte com diodos é mostrado na Figura 13. Nessa figura o piezelétrico é representado por uma fonte de corrente  $i_s(t)$  em paralelo com um capacitor  $C_p$ , que é o modelo apresentado no capítulo 6. Nesta análise a carga elétrica  $Z$  é composta por um capacitor  $C_L$  em paralelo com um resistor  $R_L$ . Considera-se que o valor da capacitância de  $C_L$  é muito maior do que  $C_p$ , já que a ordem da grandeza de  $C_p$  é em nF e de  $C_L$  em  $\mu\text{F}$ . Assim a tensão de *ripple* é desprezível, de modo que a tensão na carga  $V_{out}$  pode ser considerada constante, com valor igual ao máximo da tensão no piezelétrico, menos as duas quedas de tensão nos diodos, ou seja  $V_{out} = V_{PM} - 2V_D$ .

Figura 13 – Circuito retificador em ponte.

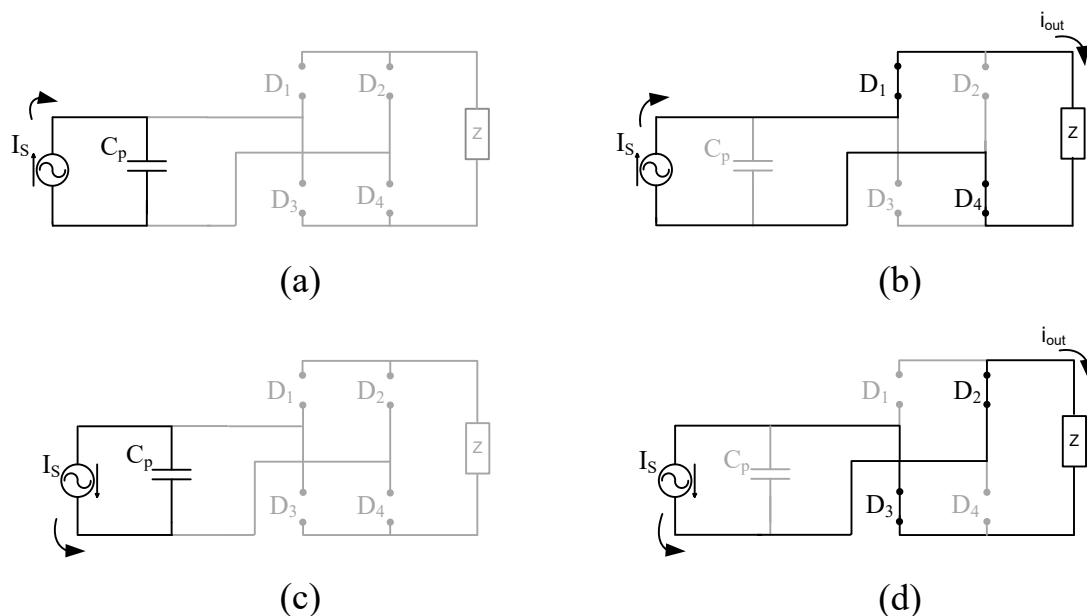


Fonte: Dados do próprio autor.

### 4.2.1 Princípio de Funcionamento

Inicialmente, deve-se analisar o circuito de excitação na frequência de ressonância. As etapas de funcionamento do circuito são apresentadas na Figura 14. As formas de onda da fonte de corrente  $i_S(t)$ , tensão no piezelétrico  $v_P(t)$  e a potência instantânea  $p(t)$ , que é o resultado da multiplicação entre  $i_S(t)$  e  $v_P(t)$ , são mostradas na Figura 15. A corrente e a potência processada na carga estão destacadas em verde. Nesta análise o ciclo corresponde a um período de  $i_S(t)$ . Todas as formas de onda foram obtidas por simulação.

Figura 14 – Etapas de funcionamento do retificador em ponte.



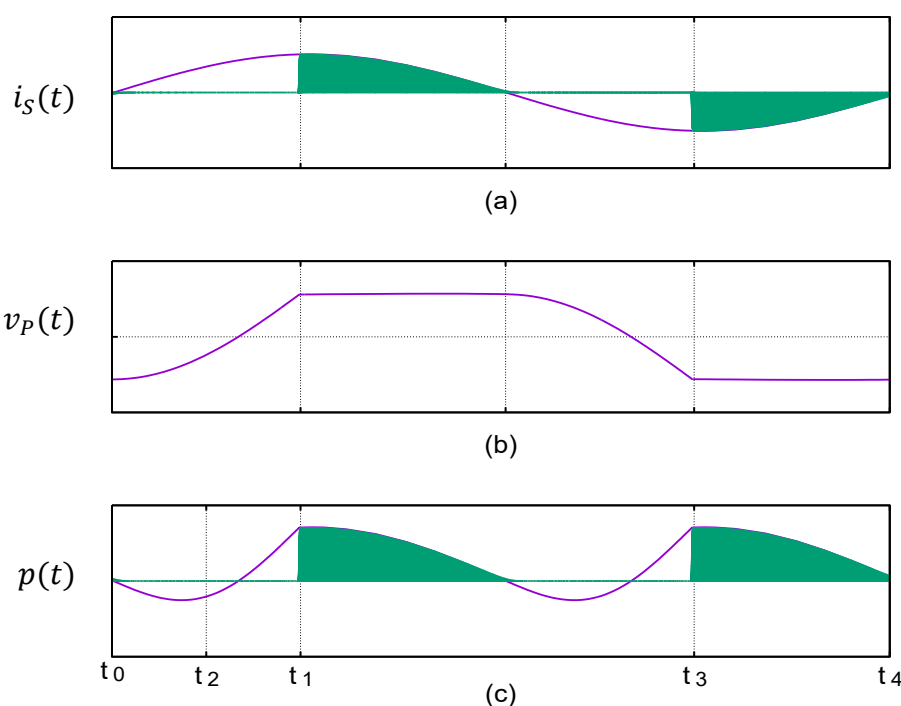
Fonte: Dados do próprio autor.

No início (instante  $t_0$ ) o capacitor está previamente carregado negativamente ( $-V_{PM}$ ). No intervalo entre  $t_0$ - $t_1$ , etapa (a) da Figura 14,  $i_S(t)$  flui para o capacitor  $C_P$  para descarregá-lo e carregá-lo, até a tensão alcançar o valor máximo positivo ( $V_{PM}$ ). Todos os diodos estão bloqueados e não há corrente no piezelétrico, ou seja,  $i_S(t) = i_C(t)$ . A potência instantânea nesse trecho é igual a carga e descarga do capacitor  $C_P$ . No instante  $t_1$ - $t_2$ , etapa (b) da Figura 14, o capacitor está carregado positivamente e os diodos  $D_1$  e  $D_4$  conduzem a corrente para alimentar a carga, assim  $i_S(t) = i_P(t) = i_{out}(t)$ . Neste intervalo, a corrente e a potência são aproveitadas na carga, como mostra a parte verde da Figura 15.



No semiciclo negativo, instante  $t_2$ ,  $i_S(t)$  inverte a sua direção e  $C_P$  está carregado positivamente ( $V_{PM}$ ). Durante o intervalo  $t_2$ - $t_3$  ocorre etapa (c) da Figura 14, em que  $i_S(t)$  flui para o capacitor  $C_P$  e faz com que ele descarregue e carregue negativamente ( $-V_{PM}$ ), neste momento todos os diodos estão bloqueados e não há corrente no piezelétrico, ou seja,  $i_S(t) = i_C(t)$ . No instante  $t_3$ - $t_4$ , etapa (d) da Figura 14, o capacitor está carregado negativamente e os diodos  $D_2$  e  $D_3$  conduzem a corrente para alimentar a carga, assim  $i_S(t) = i_P(t) = -i_{out}(t)$ . (RAMADASS; CHANDRAKASAN, 2010)

Figura 15 – Formas de onda para retificador em ponte: (a)  $i_S(t)$ ; (b)  $v_P(t)$  e (a)  $p(t)$ .



Fonte: Dados do próprio autor.

No próximo semiciclo positivo (instante  $t_4$ ),  $i_S(t)$  volta para o valor inicial e faz com que o capacitor descarregue e carregue positivamente e o processo se repete periodicamente.

Outra maneira de analisar o circuito é pela tensão no piezelétrico, enquanto  $|v_P(t)|$  for menor que  $V_{out} + 2V_D$  os diodos estarão bloqueados e as correntes no piezelétrico e na carga serão nulas. Quando  $|v_P(t)|$  atingir o valor  $V_{out} + 2V_D$ , ocorrerá o fluxo de corrente entre o transdutor e a carga devido à condução da mesma pelos diodos do semiciclo correspondente.

Pela descrição do princípio de funcionamento do circuito e pelas formas de ondas apresentadas pode-se concluir que em um ciclo,  $i_P(t)$  é igual a  $i_S(t)$  para  $t_1 < t < t_2$ ,  $t_3 < t < t_4$  e é nulo para o restante. Por outro lado  $i_C(t)$  é igual a  $i_S(t)$  para  $t_0 < t < t_1$  e  $t_2 < t < t_3$ . Já a corrente na carga ( $i_{out}$ ) é igual ao módulo da corrente do piezelétrico  $|i_P|$  e a tensão na carga ( $V_{out}$ ) mantém-se constante.

#### 4.2.2 Análise Matemática

Na análise a seguir os diodos são considerados ideais, ou seja,  $V_D = 0$ . Além disso, como a saída se repete a cada semiciclo, somente o positivo (intervalo  $t_0$ - $t_2$ ) será analisado, sendo que  $t_2 = T/2$  e  $t_C$  é o instante em que o capacitor  $C_P$  terminou de ser carregado ( $t_C = t_1$ ). Também serão utilizadas as equações definidas na seção 4.1.

Uma das formas de calcular a potência extraída do sistema de PH é através da multiplicação da corrente média e pela tensão na carga. A primeira pode ser calculada pela média da corrente no piezelétrico e é mostrada na equação (43). (SPIES; MATEU; POLLAK, 2013)

$$\langle i_{out} \rangle = \langle |i_P| \rangle = \frac{1}{T/2} \int_{t_C}^{T/2} \alpha \dot{z} = \frac{\omega_P}{\pi} \int_{t_C}^{T/2} \alpha Z_M \omega_P \sin(\omega_P t) \quad (43)$$

$$\langle i_{out} \rangle = \frac{\alpha Z_M \omega_P}{\pi} (1 + \cos(\omega_P t_C)) \quad (44)$$

A fim de encontrar o valor de  $\cos(\omega_P t_C)$  da equação (44), utiliza-se a equação (22) quando  $i_P$  é nulo. Assim,  $i_S = i_C$  e a integral é calculada no intervalo  $0 < \omega_P < t_C$ , ou seja:

$$\int_0^{t_C} \alpha Z_M \omega_P \sin(\omega_P t) = \int_0^{t_C} C_P \dot{v}_P(t) \quad (45)$$

$$\cos(\omega_P t_C) = 1 - \frac{2 C_P V_{PM}}{\alpha Z_M}$$

Substituindo (45) em (44) obtém-se:

$$\langle i_{out} \rangle = \frac{2 \alpha Z_M \omega_P}{\pi} - \frac{2 \omega_P C_P V_{PM}}{\pi} \quad (46)$$

Como visto os diodos foram considerados ideais, ou seja,  $V_{PM} = V_{out}$ . Dessa forma a tensão média na carga é  $V_{PM}$  e, conseqüentemente, a potência média extraída é dada por:

$$\langle P_{RP} \rangle = \frac{\overbrace{2 \alpha Z_M \omega_P V_{PM}}^{P_{PZT}}}{\pi} - \frac{\overbrace{2 \omega_P C_P V_{PM}^2}^{P_C}}{\pi} \quad (47)$$

Sendo que:  $P_{PZT}$  é a potência do piezelétrico e  $P_C$  é a potência gasta no capacitor  $C_P$ . Quanto menor for  $P_C$  maior será a potência média extraída.

Com o objetivo de analisar a potência extraída em função da carga, calcula-se o valor de  $V_{PM}$  como segue:

$$\int_0^{\frac{T}{2}} i_P(t) dt = \int_0^{\frac{T}{2}} i_{out}(t) dt = \frac{T V_{out}}{2 R_L} \quad (48)$$

Substituindo a equação (22),  $T$  e  $V_{out}$  na equação (48), obtêm-se:

$$\int_0^{\frac{T}{2}} i_P(t) dt = \int_0^{\frac{T}{2}} (\alpha \dot{z}(t) - C_P \dot{v}_P(t)) dt \quad (49)$$

$$2 \alpha Z_M - 2 C_P V_{PM} = \frac{\pi V_{PM}}{\omega_P R_L}$$

$$V_{PM} = \frac{2 \omega_P \alpha R_L}{2 \omega_P C_P R_L + \pi} Z_M \quad (50)$$

Substituindo a equação (50) na (47), obtêm-se a potência média extraída em função da carga conectada, ou seja:

$$\langle P_{RP} \rangle = \frac{2 \omega_P^2 \alpha^2 R_L}{(2 \omega_P C_P R_L + \pi)^2} Z_M^2 \quad (51)$$

Como visto anteriormente, para calcular o valor de  $Z_M$  é necessário calcular o valor de  $v_P(t)$  para  $t = T/2$ , que é igual ao  $V_{PM}$ , além de resolver a integral  $\int_0^{T/2} v_P(t) i_P(t) dt$ .

Pela análise do circuito nota-se que  $i_p(t)$  é diferente de zero somente após o capacitor estar carregado e nesse momento a tensão de saída do piezelétrico é máxima. Portanto, o cálculo da integral é realizado como segue:

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) = \int_0^{\frac{T}{2}} V_{PM} i_{out}(t) = \frac{\pi V_{PM}^2}{\omega_p R_L} \quad (52)$$

Substituindo (50) e (52) na equação (42) e fazendo as simplificações básicas, obtém-se o valor de  $Z_M$  como segue:

$$Z_M = \frac{(m A_M)^2}{\sqrt{\left(-m \omega_p^2 + k + \frac{2 \omega_p \alpha^2 R_L}{(2 \omega_p C_P R_L + \pi)}\right)^2 + \left(d_a \omega_p + \frac{4 \omega_p \alpha^2 R_L}{(2 \omega_p C_P R_L + \pi)^2}\right)^2}} \quad (53)$$

Dividindo a equação (53) por  $k^2$ , têm-se:

$$Z_M = \frac{(m A_M/k)^2}{\sqrt{\left(\frac{-m \omega_p^2}{k} + 1 + \frac{2 \omega_p \alpha^2 R_L}{k(2 \omega_p C_P R_L + \pi)}\right)^2 + \left(\frac{d_a \omega_p}{k} + \frac{4 \omega_p \alpha^2 R_L}{k(2 \omega_p C_P R_L + \pi)^2}\right)^2}} \quad (54)$$

Com o objetivo de deixar a equação em função da frequência normalizada e do fator de qualidade, substitui as equações (2), (3) e  $\Omega_{ca} = \omega_p/\omega_{ca}$  em (54), de modo que:

$$Z_M = \frac{(A_M/\omega_{ca}^2)^2}{\sqrt{\left(-\Omega_{ca} + 1 + \frac{2 \omega_p \alpha^2 R_L}{k(2 \omega_p C_P R_L + \pi)}\right)^2 + \left(\frac{\Omega_{ca}}{Q} + \frac{4 \omega_p \alpha^2 R_L}{k(2 \omega_p C_P R_L + \pi)^2}\right)^2}} \quad (55)$$

Nota-se que em (55) o valor máximo de  $Z_M$  é atingido na frequência de ressonância, uma vez que nessa frequência o dividendo é menor. Além disso, à medida em que a frequência de excitação se afasta da ressonância,  $Z_M$  diminui. Esta dependência é refletida

nas variáveis da tensão, corrente e potência, visto que todas dependem diretamente do valor de  $Z_M$ . Com as equações aqui definidas pode-se analisar o comportamento do retificador em ponte e compará-lo com os demais circuitos eletrônicos.

### 4.2.3 Resultados Teóricos

De acordo com as equações (47) e (51), a potência média extraída depende da frequência de excitação, do parâmetro  $\alpha$ , da deformação máxima e da tensão no piezelétrico, além da carga conectada e da corrente no piezelétrico. Os estudos e análises para determinar o comportamento dessas variáveis no circuito retificador em ponte foram realizados com o auxílio dos *softwares* livres MAXIMA e gnuplot. O primeiro é um *software* matemático para manipulação de expressões simbólicas e numéricas desenvolvido por *Macysma group* e contribuidores voluntários (“Sourceforge”, [s.d.]). O segundo é um *software* de linha de comando para geração de gráficos em 2D ou 3D através de fórmulas ou arquivos com os dados. A sua grande vantagem é a utilização de *scripts*. Esse foi desenvolvido por Thomas Williams, Colin Kelley e outros (“Gnuplot”, [s.d.]).

Nos gráficos a seguir, o valor da potência média extraída está normalizada em função da potência limite do sistema, conforme mostrado na equação (56) enquanto que os valores da deformação, da tensão e da corrente foram divididos pelos seus respectivos valores máximos no retificador em ponte, como mostrados nas equações (57), (58) e (59). Além disso, a frequência de excitação foi normalizada como mostrado na equação (60).

$$P_n = \frac{\langle P \rangle}{P_{lim}} \quad (56)$$

$$Z_{Mn} = \frac{Z_M}{Z_{M\_max\_RP}} \quad (57)$$

$$V_{PMn} = \frac{V_{PM}}{V_{PM\_max\_RP}} \quad (58)$$

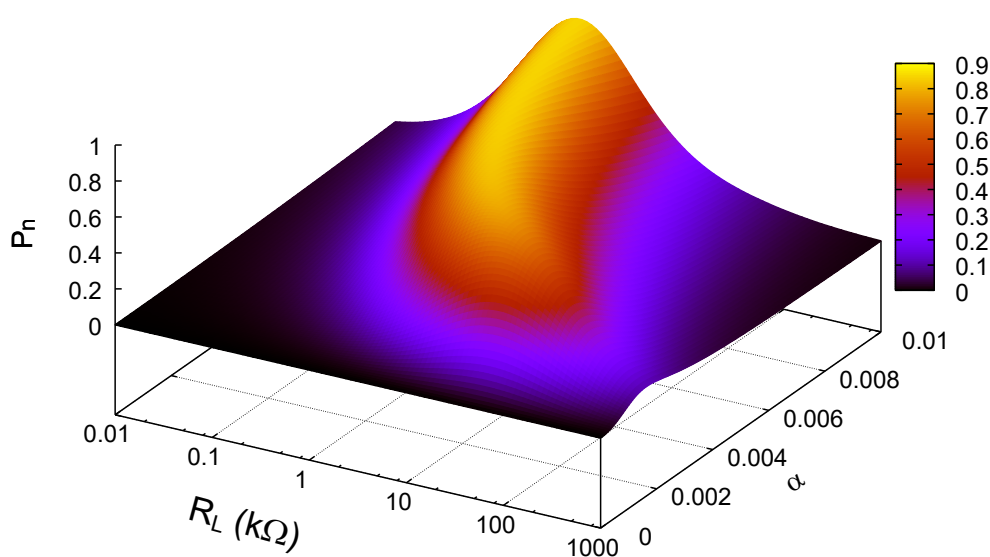
$$I_{PMn} = \frac{I_{PM}}{I_{PM\_max\_RP}} \quad (59)$$

$$\Omega = \frac{\omega_P}{\omega_r} \quad (60)$$

Na Figura 16 tem-se a potência média extraída normalizada em função do fator de acoplamento eletromecânico  $\alpha$  e da carga conectada  $R_L$ , na frequência de ressonância. Sendo que a cor laranja e a preta do gráfico são os maiores e menores valores da potência extraída, respectivamente. Nota-se que a partir de um determinado valor de  $\alpha$  o circuito é capaz de produzir a potência limite do sistema. Contudo, o circuito retificador em ponte tem um rendimento ruim para  $\alpha$  pequeno. Isto também pode ser verificado na equação (47), onde um maior valor de  $\alpha$  leva a um maior valor de  $P_{PZT}$ , diminuindo, a importância da  $P_C$ . Ao contrário, se  $\alpha$  diminuir o valor de  $P_{PZT}$  também diminui, aumentando, assim, a influência da  $P_C$  e comprometendo a potência extraída. Além disso, observa-se que a potência extraída é maior numa resistência específica, o que é denominado de carga ótima. O seu valor diminui à medida em que  $\alpha$  aumenta.

Para verificar o comportamento do sistema acoplado com o circuito para vários fatores de acoplamento eletromecânico, foram utilizadas duas situações de acoplamento: baixo ( $\alpha = 0,5 \cdot 10^{-3}$ ) e alto ( $\alpha = 6,5 \cdot 10^{-3}$ ). Em cada uma foi gerado um gráfico da deformação máxima  $Z_M$ , da tensão máxima no piezelétrico  $V_{PM}$  e da corrente  $I_{PM}$ , além da potência extraída  $P$ , todas em função da carga conectada e da frequência de excitação.

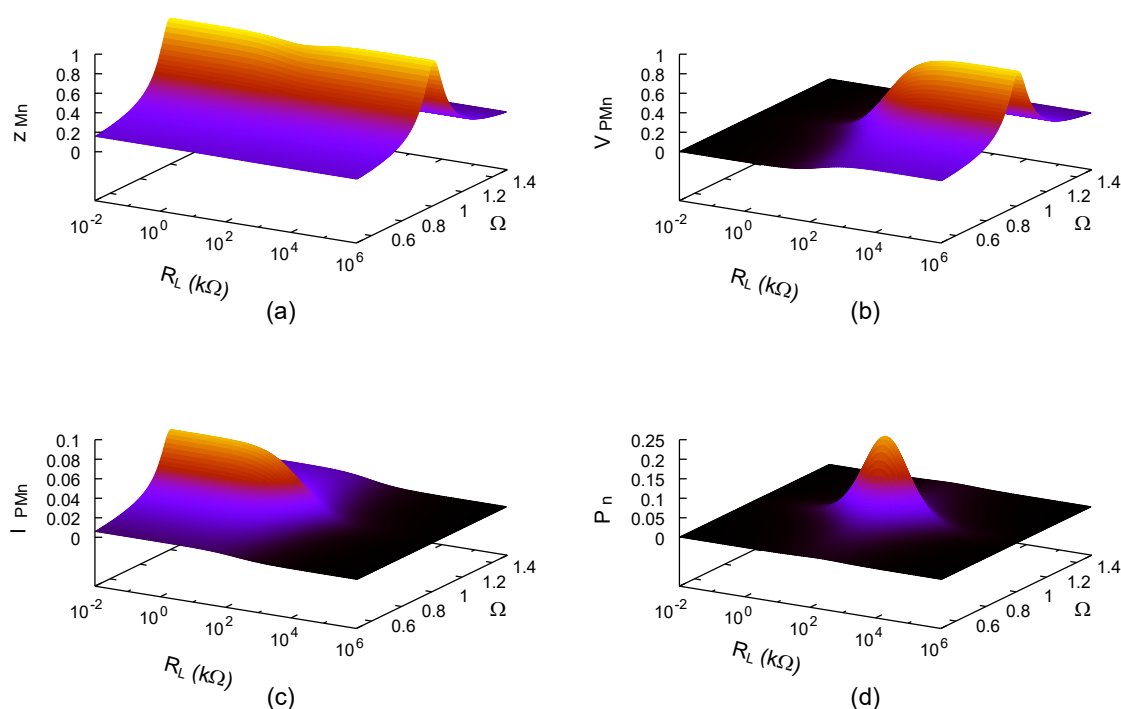
Figura 16 - Potência extraída no retificador em ponte em relação a  $\alpha$  e  $R_L$ .



Fonte: Dados do próprio autor.

Na Figura 17 mostra-se o comportamento do circuito retificador em ponte para um fator de acoplamento baixo. A deformação máxima  $Z_{Mn}$  e a tensão no piezelétrico  $V_{PMn}$  atingiram o seu valor máximo. A primeira não depende da carga apenas da frequência de excitação, diferente da segunda que aumenta com o acréscimo da resistência. Já a corrente no piezelétrico  $I_{PMn}$  apresenta o comportamento ao contrário da tensão, ou seja, diminui com o aumento da resistência, ademais não atinge o seu valor máximo. Os três parâmetros dependem da frequência de excitação e é maior na ressonância. A potência média extraída  $P_n$  atinge seu maior valor para resistência ótima e na frequência de ressonância. Esta coincide com o momento em que a tensão e corrente variam entre o máximo e o mínimo, já que a potência é o produto de ambas. Nota-se ainda que esta não alcança o valor limite do sistema, como era esperado para  $\alpha$  baixo.

Figura 17 – Comportamento do retificador em ponte para acoplamento baixo: (a)  $Z_{Mn}$ , (b)  $V_{PMn}$ , (c)  $I_{PMn}$ , (d)  $P_n$ .

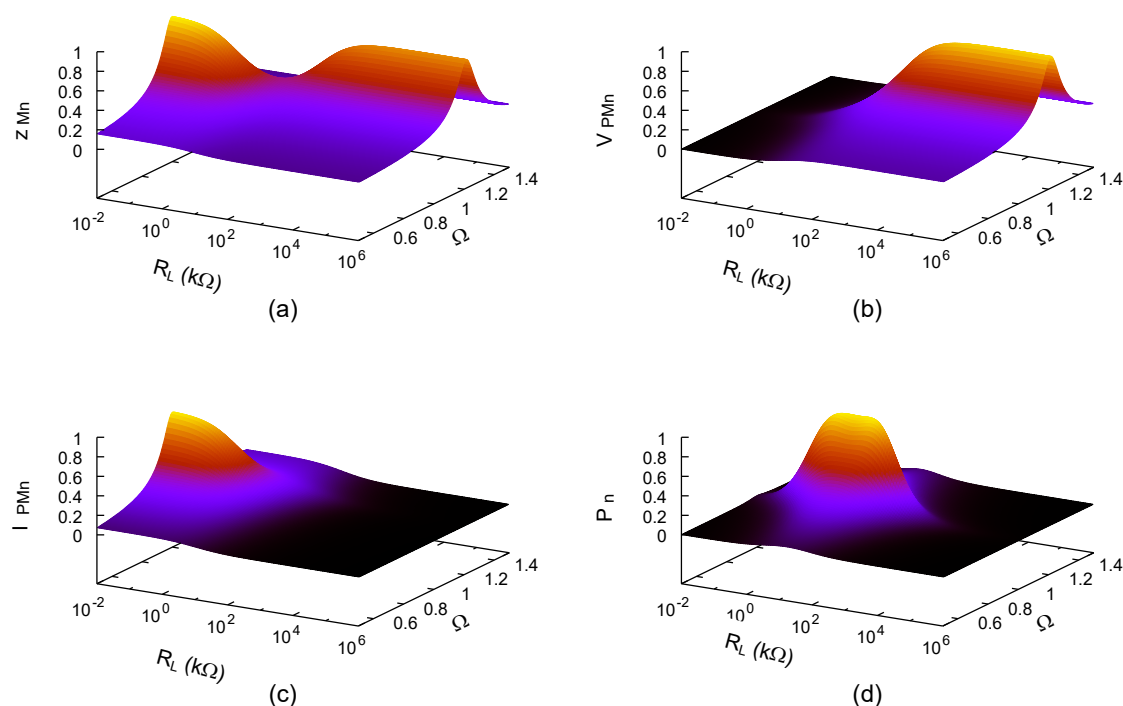


Fonte: Dados do próprio autor.

A Figura 18 mostra-se o comportamento do circuito retificador em ponte para o fator de acoplamento alto. A deformação máxima  $Z_{Mn}$  diminui no valor da resistência ótima e nas

demais não depende dela, comportamento diferente do analisado no acoplamento baixo, apesar de seu valor máximo continuar na frequência de ressonância. Esse fato acontece devido à associação do fator de acoplamento na equação (53). Para valores de  $\alpha$  pequeno as partes da equação dependente de  $R_L$  têm valores desprezível e não interfere no valor final de  $Z_M$ , ou seja, a interface elétrica não tem influência na parte mecânica do sistema. Por outro lado, com valor de  $\alpha$  maior estas partes se tornam significativas, modificando o comportamento do deslocamento com a carga. Em valores perto da carga ótima estes termos são maiores ocasionando uma queda no valor de  $Z_M$ . Para valores abaixo e acima da carga ótima, estes termos são pequenos e podem ser desconsideráveis, ou seja, a interface elétrica nessa faixa não tem influência na parte mecânica e  $Z_M$  volta ao valor máximo, comportamento parecido com  $\alpha$  pequeno.

Figura 18 - Comportamento do retificador em ponte para acoplamento alto: (a)  $Z_{Mn}$ , (b)  $V_{PMn}$ , (c)  $I_{PMn}$ , (d)  $P_n$ .



Fonte: Dados do próprio autor.

A tensão no piezelétrico  $V_{PMn}$  não se altera comparando com o acoplamento baixo. Em compensação, a corrente de saída no piezelétrico  $I_{PMn}$  aumenta o seu valor e atinge o seu valor máximo, mas a dependência com a carga e frequência de excitação continua a mesma,



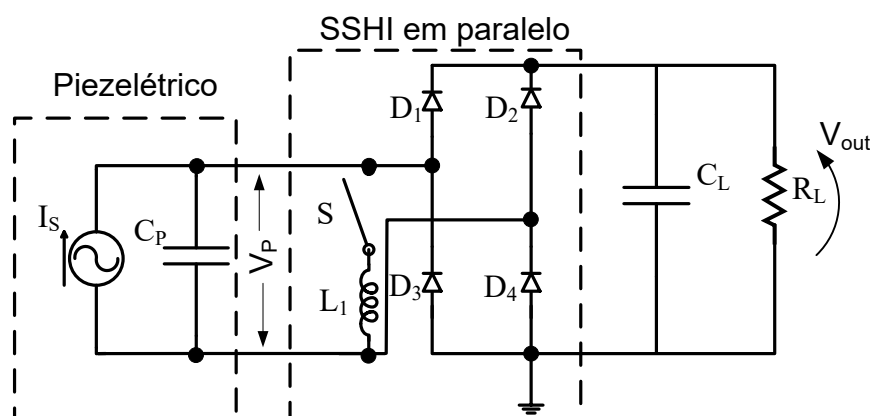
quando comparada ao acoplamento baixo. A potência média extraída  $P_n$  alcança o limite do sistema e esta depende da frequência de excitação e carga. Além disso, a resistência ótima é menor comparada ao acoplamento baixo.

Com as equações deduzidas e análise dos gráficos realizados pode-se concluir que a potência média extraída depende da frequência de excitação e da carga conectada, sendo que esta é maior na frequência de ressonância e na carga ótima. Este fato é devido ao comportamento da deformação máxima  $Z_M$ , já que, pelas equações (46), (50) e (51), a tensão, corrente e potência dependem desta variável. E pela equação (53) o valor máximo de  $Z_M$  é alcançado na frequência de ressonância. Ou seja, para aumentar o valor da potência extraída e amenizar a sua dependência com a frequência de excitação deve-se controlar o valor de  $Z_M$  e assim aumentar a faixa de operação.

#### 4.3 SSHI EM PARALELO

O circuito *synchronous switch harvesting on inductor* em paralelo (SSHI em paralelo), também conhecido como retificador *bias-flip*, é composto pelo retificador em ponte com a adição de um indutor em série com a chave ( $S$ ) localizado entre o transdutor piezolétrico e os diodos, como mostrado na Figura 19. A carga  $Z$  é composta por  $C_L$  e  $R_L$  conectados em paralelo. O objetivo do indutor é inverter a polaridade do capacitor interno cada vez que a corrente  $i_s$  mudar de sentido.

Figura 19 – Circuito SSHI em paralelo.



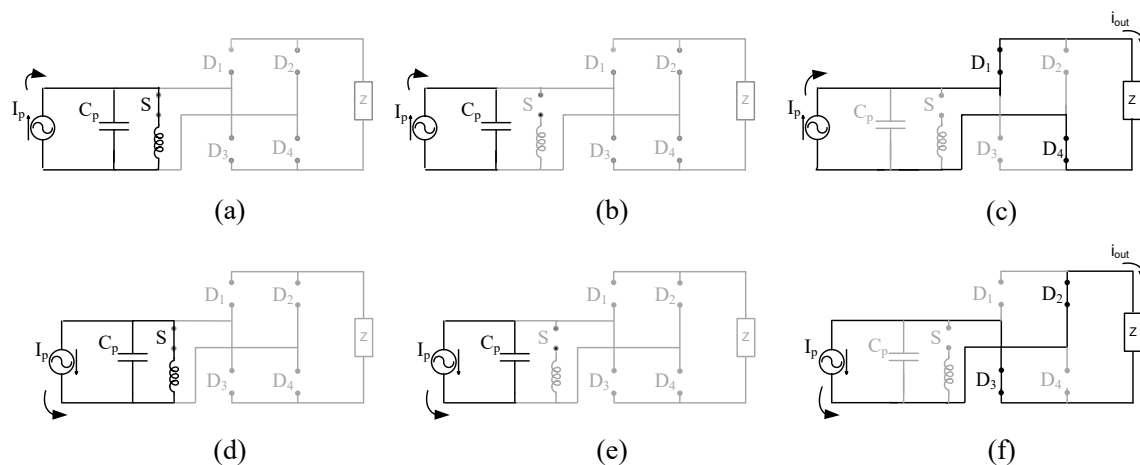
Fonte: Dados do próprio autor.

### 4.3.1 Princípio de Funcionamento

A Figura 20 mostra as etapas de funcionamento do circuito SSHI em paralelo. A Figura 21 apresenta as formas de onda correspondentes, para a frequência de excitação na ressonância. São mostradas as formas de onda da fonte de corrente  $i_S(t)$ , tensão no piezolétrico  $v_P(t)$  e a potência instantânea  $p(t)$ . A corrente e a potência aproveitada na carga estão preenchidas por verde. Estas formas de onda foram obtidas por simulação. Tal como à análise do retificador em ponte, o ciclo também corresponde ao período de  $i_S$ .

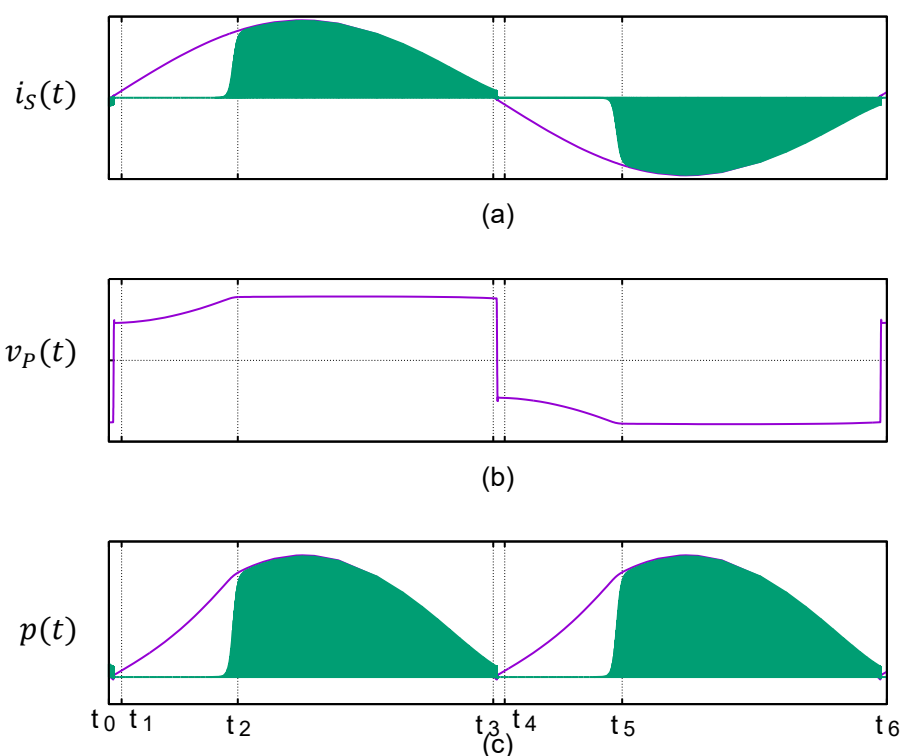
O princípio de funcionamento ocorre da seguinte forma: durante o intervalo  $t_0-t_1$ , etapa (a) da Figura 20,  $i_S(t)$  troca de direção e o sinal de controle  $V_{cont}$  está alto, assim a chave S fecha e ocorre uma oscilação entre L1-CP. Esta faz com que a tensão no capacitor que estava negativa ( $-V_{PM}$ ) modifique para positivo, assim ocorre uma inversão quase que instantânea de  $v_P(t)$  e um fluxo de corrente entre L1-CP, ou seja,  $i_P(t) = -i_C(t)$ . Nos próximos intervalos  $t_1-t_3$ , o sinal de controle está baixo e a chave S aberta. Se a tensão no capacitor não for igual à  $V_{PM}$ , a corrente  $i_S(t)$  irá fluir para CP, a fim de terminar de carregá-lo, intervalo  $t_1-t_2$  e etapa (b) da Figura 20, assim  $i_S(t) = i_C(t)$ . Até este momento os diodos estão bloqueados e não há corrente na carga. No intervalo  $t_2-t_3$ , etapa (c) da Figura 20, o capacitor CP está carregado positivamente, os diodos D1 e D4 conduzem a corrente para alimentar a carga, assim  $i_S(t) = i_P(t) = i_{out}(t)$ . Neste intervalo, a corrente e a potência são aproveitadas na carga, como mostra a parte verde da Figura 21.

Figura 20 – Etapas de funcionamento do SSHI em paralelo.



Fonte: Dados do próprio autor.

Figura 21 - Formas de onda para circuito SSHI em paralelo: (a)  $i_S(t)$ ; (b)  $v_P(t)$  e (a)  $p(t)$ .



Fonte: Dados do próprio autor.

No semiciclo negativo, durante o intervalo  $t_3$ - $t_4$ , etapa (d) da Figura 20,  $i_S(t)$  inverte a direção e a chave  $S$  é fechada novamente fazendo com que a tensão no capacitor  $C_P$  se inverta e  $i_P(t) = -i_C(t)$ . Uma vez que a chave está aberta, no intervalo  $t_4$ - $t_5$  e etapa (e) da Figura 20,  $i_S(t)$  termina de carregar  $C_P$  negativamente, ou seja,  $i_S(t) = i_C(t)$ . E no próximo trecho  $t_5$ - $t_6$ , etapa (f) da Figura 20,  $v_P(t)$  é igual ao máximo negativo, já os diodos  $D_2$  e  $D_3$  conduzem a corrente para alimentar a carga, assim  $i_S(t) = i_P(t) = -i_{out}(t)$ . Este processo se repete periodicamente.

Em resumo, a chave será fechada toda vez que  $i_S(t)$  passar por zero ou a deformação for máxima ou mínima (instante  $t_0$  e  $t_3$ ). Quando a chave  $S$  é fechada o capacitor conecta-se em série com o indutor e este irá inverter a polaridade  $v_P(t)$ . Em seguida (instante  $t_1$  e  $t_4$ ) a chave é aberta e  $i_S(t)$  termina de carregar  $C_P$ , logo após (instante  $t_2$  e  $t_5$ ) os diodos do semiciclo correspondente conduzem a corrente para a carga.

Idealmente, a oscilação  $L_I$ - $C_P$  é capaz de inverter a tensão  $v_P(t)$  entre o máximo e mínimo e neste circuito não haverá perdas no capacitor interno, ou seja, o indutor será o responsável por descarregar e carregar  $C_P$ . Assim os diodos conduzem num intervalo maior

e a potência média extraída aumenta, se a potência gasta no capacitor interno ( $P_C$ ) for considerável. Contudo o circuito não é ideal, e devido a perdas da resistência ( $R_{LR}$ ) ao longo do caminho  $S-L_I-C_P$ , ele não é capaz de inverter totalmente a tensão de saída no piezelétrico. Assim para o semiciclo positivo, no momento em que a chave é aberta,  $v_p(t)$  pode ser calculado pela equação (61). O valor máximo de  $q_1$  é igual a 1 e quanto maior o seu valor maior será a inversão de  $v_p(t)$ .

$$v_p(t_1) = V_{PM} e^{-\pi \beta / \omega_{sshi}} = V_{PM} q_1 \quad (61)$$

Sendo que:

$$q_1 = e^{-\pi \beta / \omega_{sshi}}$$

$$\beta = \frac{R_{LR}}{2 L_1}$$

$$\omega_{sshi} = \sqrt{\omega_{LCP}^2 - \beta^2}$$

$$\omega_{LCP} = \frac{1}{\sqrt{L_1 C_P}}$$

Pela descrição do princípio de funcionamento do circuito e pelas formas de ondas apresentadas, pode-se concluir que em um ciclo,  $i_p(t)$  é igual a  $i_S(t)$  para  $t_2 < t < t_3$ ,  $t_5 < t < t_6$  e igual a  $-i_C(t)$  para  $t_0 < t < t_1$ ,  $t_3 < t < t_4$ . Além disso, para  $t_1 < t < t_2$  e  $t_4 < t < t_5$ ,  $i_p(t)$  é nulo, enquanto  $i_C(t)$  é igual a  $i_S(t)$ . E a corrente na carga ( $i_{out}$ ) é igual ao módulo da corrente do piezelétrico  $|i_p|$  para  $t_2 < t < t_3$ ,  $t_5 < t < t_6$ . Além disso, a tensão na carga ( $V_{out}$ ) mantém se constante.

### 4.3.2 Análise Matemática

As mesmas considerações realizadas no retificador em ponte serão refeitas, ou seja, os diodos são considerados ideais ( $V_D = 0$ ) e será analisado o semiciclo positivo (intervalo  $t_0-t_3$ ). Sendo que neste circuito  $t_3 = T/2$  e  $t_C = t_2$ . Além disso, a chave é considerada sem perdas.

A corrente média na carga pode ser calculada pela média da corrente no piezelétrico no período que  $t_2$ - $t_3$ , como mostrado na equação (62).

$$\langle i_{out} \rangle = \frac{1}{T/2} \int_{t_c}^{T/2} i_P = \frac{1}{T/2} \int_{t_c}^{T/2} \alpha \dot{z} = \frac{\omega_P}{\pi} \int_{t_c}^{T/2} \alpha Z_M \omega_P \sin(\omega_P t) \quad (62)$$

$$\langle i_{out} \rangle = \frac{\alpha Z_M \omega_P}{\pi} (1 + \cos(\omega_P t_C)) \quad (63)$$

No intervalo  $t_1$ - $t_2$  foi visto que  $i_S = i_C$ , integrando esta equação durante o intervalo  $t_1 < \omega_P < t_C$ , encontra-se o valor de  $\cos(\omega_P t_C)$ . Neste circuito a tensão  $v_P(t)$  no instante  $t_1$  é dada pela equação (61) e em  $t_2$  é igual a  $V_{PM}$ . Assim:

$$\int_{t_1}^{t_C} \alpha Z_M \omega_P \sin(\omega_P t) = \int_{t_1}^{t_C} C_P \dot{v}_P(t) \quad (64)$$

$$\cos(\omega_P t_C) = \cos(\omega_P t_1) - \frac{C_P V_{PM}(1 - q_1)}{\alpha Z_M}$$

Como o intervalo  $t_0$ - $t_1$  é o tempo do sinal de controle e ele é muito curto, para simplificação do cálculo, considera-se que  $\cos(\omega_P t_1) \cong \cos(\omega_P t_0) = 1$ , substituindo em (64), tem:

$$\cos(\omega_P t_C) = 1 - \frac{C_P V_{PM}(1 - q_1)}{\alpha Z_M} \quad (65)$$

Substituindo (65) em (63):

$$\langle i_{out} \rangle = \frac{2 \alpha Z_M \omega_P}{\pi} - \frac{\omega_P C_P V_{PM}(1 - q_1)}{\pi} \quad (66)$$

Sendo que  $V_{PM} = V_{out}$  é a tensão média na carga, a potência média extraída é dada por (67).

$$\langle P_{SSH1} \rangle = \frac{\overbrace{2 \alpha Z_M \omega_P V_{PM}}^{P_{PZT}}}{\pi} - \frac{\overbrace{\omega_P C_P V_{PM}^2 (1 - q_1)}^{P_C}}{\pi} \quad (67)$$

Nota-se que para circuito ideal ( $q_1 = 1$ )  $P_C$  é igual à zero. Ou seja, desde que a potência para carregar e descarregar o capacitor  $C_P$  seja significativa comparada a  $P_{PZT}$  e o sinal de controle da chave seja acertado corretamente, a potência média extraída no circuito SSHI em paralelo é maior comparada ao retificador em ponte.

Para calcular  $V_{PM}$  utiliza-se a equação (68).

$$\int_0^{\frac{T}{2}} i_P(t) dt = \int_{t_0}^{t_1} i_P(t) dt + \int_{t_1}^{t_C} i_P(t) dt + \int_{t_C}^{\frac{T}{2}} i_P(t) dt \quad (68)$$

A primeira integral parcial é resolvida abaixo:

$$\begin{aligned} \int_{t_0}^{t_1} i_P(t) dt &= \int_{t_0}^{t_1} (\alpha \dot{z}(t) - C_P \dot{v}_P(t)) dt \\ \int_{t_0}^{t_1} (\alpha \dot{z}(t) - C_P \dot{v}_P(t)) dt &= \alpha Z_M (\cos(\omega_P t_0) - \cos(\omega_P t_1)) - C_P V_{PM} (q_1 + 1) \end{aligned}$$

Como já foi considerado acima  $\cos(\omega_P t_1) \cong \cos(\omega_P t_0)$ , assim:

$$\int_{t_0}^{t_1} i_P(t) dt = -C_P V_{PM} (q_1 + 1) \quad (69)$$

A segunda integral parcial é nula, pois  $i_P(t) = 0$  neste intervalo. E a última é dada pela equação (70).

$$\int_{t_C}^{\frac{T}{2}} i_P(t) dt = \int_0^{\frac{T}{2}} i_{out}(t) dt = \frac{T V_{out}}{2 R_L} \quad (70)$$

Substituindo a equação (22), (69),(70),  $T$  e  $V_{out}$  em (68), têm-se:

$$\begin{aligned}
\int_0^{\frac{T}{2}} \left( \alpha \dot{z}(t) - C_p \dot{v}_p(t) \right) &= -C_p V_{PM} (q_1 + 1) + \frac{\pi V_{PM}}{\omega_p R_L} \\
2 \alpha Z_M - 2 C_p V_{PM} &= -C_p V_{PM} (q_1 + 1) + \frac{\pi V_{PM}}{\omega_p R_L} \\
V_{PM} &= \frac{2 \omega_p \alpha R_L}{(1 - q_1) \omega_p C_p R_L + \pi} Z_M
\end{aligned} \tag{71}$$

Substituindo equação (71) em(67), tem a potência média extraída em função da carga conectada:

$$\langle P_{SSHI} \rangle = \frac{2 \omega_p^2 \alpha^2 R_L}{((1 - q_1) \omega_p C_p R_L + \pi)^2} Z_M^2 \tag{72}$$

O valor de  $v_p(t)$  para  $t = T/2$ , que é igual ao  $V_{PM}$ . E a integral  $\int_0^{T/2} v_p(t) i_p(t)$  pode ser desmembrada em parciais como foi feito anteriormente, conforme mostrado na equação (73).

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) = \int_{t_0}^{t_1} v_p(t) i_p(t) + \int_{t_1}^{t_C} v_p(t) i_p(t) + \int_{t_C}^{\frac{T}{2}} v_p(t) i_p(t) \tag{73}$$

Realizam-se as seguintes alterações nas integrais durante os intervalos:  $i_p(t) = -i_C(t) = -C_p \dot{v}_p$  para  $t_0-t_1$  e  $v_p(t) = V_{PM}$  para  $t_C-T/2$ .

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) = - \int_{t_0}^{t_1} C_p \dot{v}_p v_p(t) + \int_{t_C}^{\frac{T}{2}} V_{PM} i_p(t)$$

Resolvendo a integral, têm-se:

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) = -\frac{1}{2} C_p V_{PM}^2 (q_1^2 - 1) + \frac{\pi V_{PM}^2}{\omega_p R_L}$$

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) dt = \frac{V_{PM}^2}{\omega_p R_L} (C_p \omega_p R_L (1 - q_1^2) + \pi) \quad (74)$$

Substituindo (71) e (74) na equação (42) e simplificando, se obtém o valor de  $Z_M$ .

$$Z_M = \frac{(m A_M)^2}{\sqrt{\left(-m \omega_p^2 + k + \frac{2 \omega_p \alpha^2 R_L}{(1 - q_1) \omega_p C_p R_L + \pi}\right)^2 + \left(d_a \omega_p + \frac{4 \omega_p \alpha^2 R_L \left(\frac{(1 - q_1^2) \omega_p C_p R_L}{\pi} + 2\right)}{((1 - q_1) \omega_p C_p R_L + \pi)^2}\right)^2}} \quad (75)$$

Com as equações aqui definidas pode-se analisar o comportamento do circuito SSHI em paralelo e compará-las com o retificador em ponte.

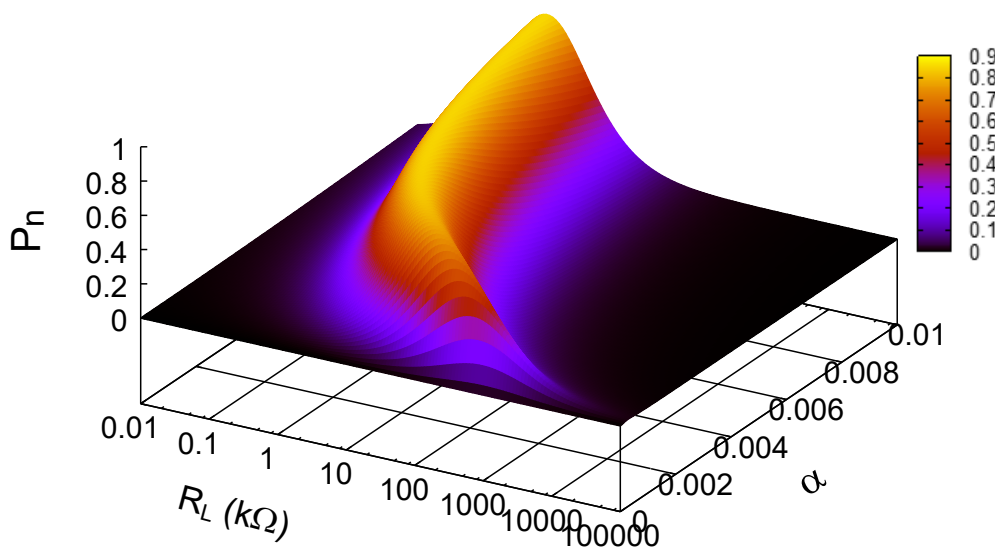
### 4.3.3 Resultados Teóricos

A potência média extraída depende das mesmas variáveis analisadas no retificador em ponte, conforme mostrado nas equações (67) e (72). Do mesmo modo que foi feito anteriormente, serão analisados os comportamentos de cada variável. Estas foram normalizadas da mesma forma que no retificador em ponte.

A Figura 22 mostra a potência média extraída normalizada na frequência de ressonância em função do fator de acoplamento eletromecânico  $\alpha$  e da carga conectada RL. Com a consideração dos valores de indutores comerciais de médio custo utiliza-se  $q_1=0,90$ . Observa-se que o circuito SSHI em paralelo consegue alcançar a potência limite do sistema para valores pequenos de  $\alpha$ . Isto pode ser entendido comparando a potência no capacitor CP nas equações (47) e (67). No circuito SSHI em paralelo PC é muito menor que no retificador em ponte, por isso a potência média extraída é maior. Para  $\alpha$  com valores maiores, PPZT é muito maior que PC e a potência extraída não depende mais dele e os resultados do circuito SSHI em paralelo e o retificador em ponte são semelhantes.



Figura 22 - Potência extraída no SSHI em paralelo em relação a  $\alpha$  e  $R_L$ .

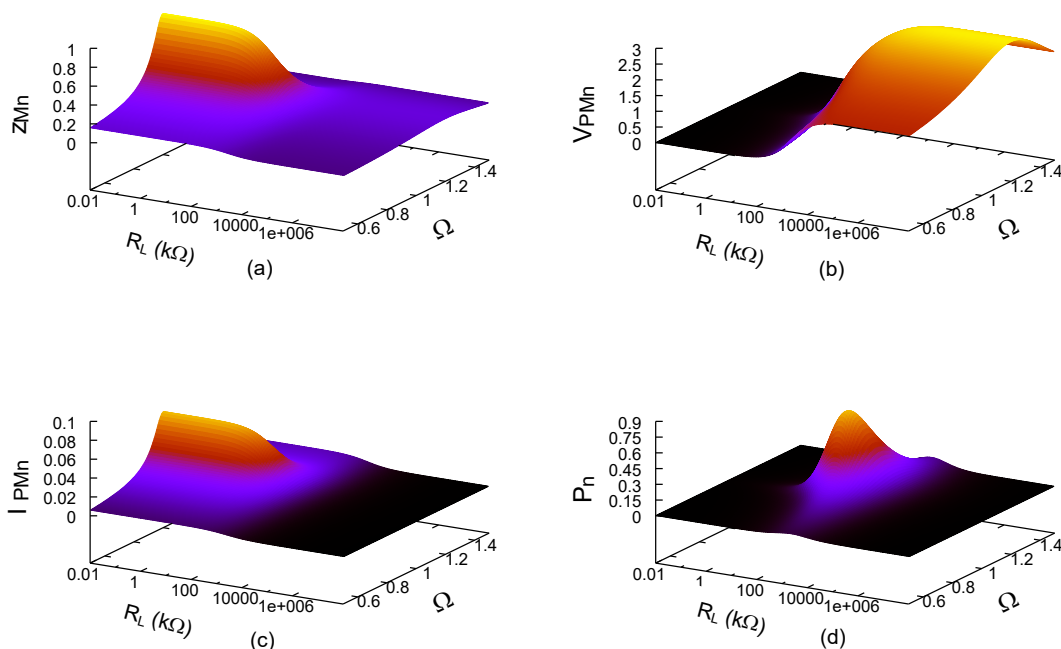


Fonte: Dados do próprio autor.

Foram utilizados dois fatores de acoplamento eletromecânico: baixo ( $\alpha = 0,5 \cdot 10^{-3}$ ), e alto ( $\alpha = 6,5 \cdot 10^{-3}$ ). Em cada uma foi gerado um gráfico da deformação máxima  $Z_M$ , tensão máxima no piezelétrico  $V_{PM}$  e corrente  $I_{PM}$ , além da potência extraída  $P$ , ambos em função da carga conectada e frequência de excitação.

A Figura 23 mostra o comportamento do circuito SSHI em paralelo para o fator de acoplamento baixo. Tendo em vista os resultados do retificador em ponte, o circuito SSHI em paralelo apresenta algumas diferenças. A deformação máxima  $Z_{Mn}$  pode ser dividida em dois pontos, antes e depois da carga ótima. No primeiro momento, o comportamento se assemelha com o retificador em ponte,  $Z_M$  atinge o valor máximo e na resistência ótima diminui, sendo que esta parte é dependente da frequência de excitação. Após a carga ótima, a deformação máxima diminui e seu valor não depende mais da frequência de excitação e varia pouco com o aumento de  $R_L$ . Isto pode ser explicado através da equação (75), o fator  $(1 - q_1)$  aumenta o valor das partes dependentes da resistência se comparadas ao retificador em ponte. Para valores abaixo da carga ótima os resultados de ambos os circuitos são semelhantes, pois os demais termos são mais significativos. Porém à medida que se aproxima do valor da resistência ótima isto se altera, ocasionando uma diminuição no valor de  $Z_M$  e sua independência com a carga e frequência de excitação.

Figura 23 - Comportamento do retificador em ponte para acoplamento baixo: (a)  $Z_{Mn}$ , (b)  $V_{PMn}$ , (c)  $I_{PMn}$ , (d)  $P_n$ .



Fonte: Dados do próprio autor.

A tensão  $V_{PMn}$ , por sua vez, também sofre alteração devido ao termo  $(1 - q_1)$ , conforme a equação (71) a mesma aumenta. Pelo gráfico observa-se que a tensão aumentou três vezes se comparada ao retificador em ponte. Além disso, a independência de  $Z_M$  após a carga ótima reflete na tensão de saída. Apesar da corrente  $I_{PMn}$  também ser dependente de  $(1 - q_1)$ , ela é igual à obtida no retificador em ponte. Isto porque a corrente é maior para valores baixos de  $R_L$  e, como visto na deformação máxima, nessa faixa os resultados dos dois circuitos são semelhantes. O incremento da tensão causa um aumento da potência média extraída  $P_n$  e esta é quase quatro vezes maior se comparada ao retificador em ponte, mas ainda não atinge o valor limite do sistema.

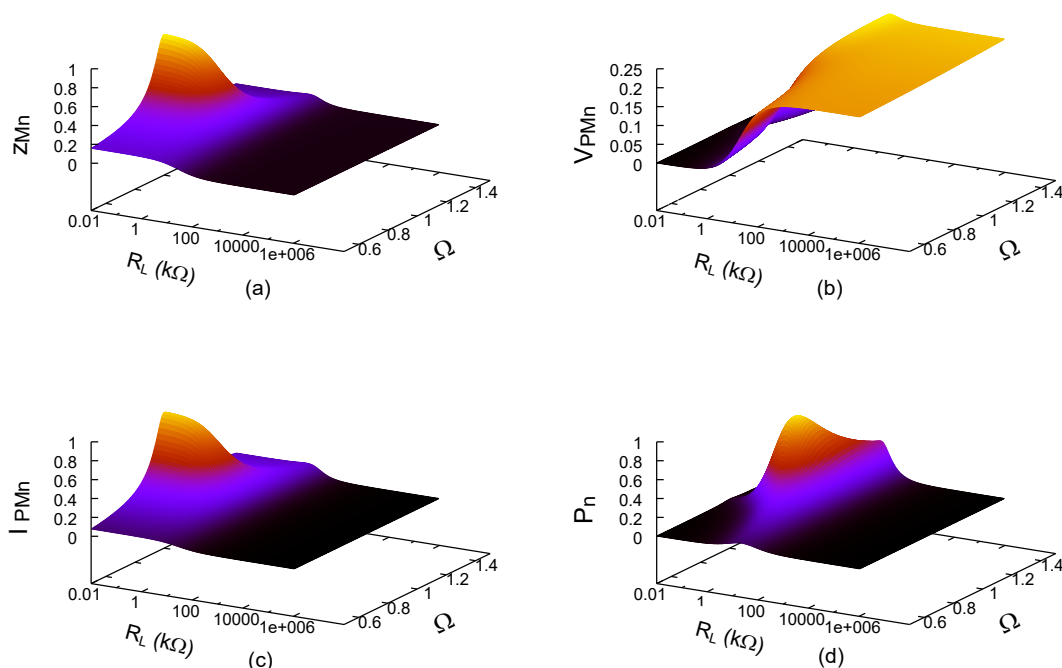
Apesar da deformação máxima e tensão apresentarem independência com a carga e a frequência de excitação, a potência média extraída continua com esta dependência, visto que a mesma é o produto da tensão e corrente e a segunda não se altera. Porém a potência diminui mais lentamente após a frequência de ressonância se comparada ao retificador em ponte. Ou seja, a faixa de operação em relação à frequência de excitação aumentou. Em

relação à carga ótima, ambos os circuitos, retificador em ponte e SSHI em paralelo, apresentam valores próximos.

A Figura 24 mostra o comportamento do circuito SSHI em paralelo para o fator de acoplamento alto. A deformação  $Z_{Mn}$ , tensão  $V_{PMn}$  e a potência média extraída  $P_n$  apresentam os mesmos comportamentos discutidos no acoplamento baixo. Porém após a carga ótima,  $Z_M$  cai drasticamente e que ocasiona queda na tensão. Esta tem o valor de um quarto comparado ao máximo do retificador em ponte. Apesar dessa queda, a potência média extraída alcança o valor limite do sistema e esta é igual à obtida no retificador em ponte. Em relação à carga ótima, o circuito SSHI em paralelo apresenta valores próximos ao retificador em ponte.

Com as equações deduzidas e análise dos gráficos realizados pode-se concluir que o circuito SSHI em paralelo altera as variáveis deformação e tensão. Além disso, consegue-se extrair uma potência maior para frequências de excitação fora da ressonância.

Figura 24 - Comportamento do SSHI em paralelo para acoplamento alto: (a)  $Z_{Mn}$ , (b)  $V_{PMn}$ , (c)  $I_{PMn}$ , (d)  $P_n$ .



Fonte: Dados do próprio autor.

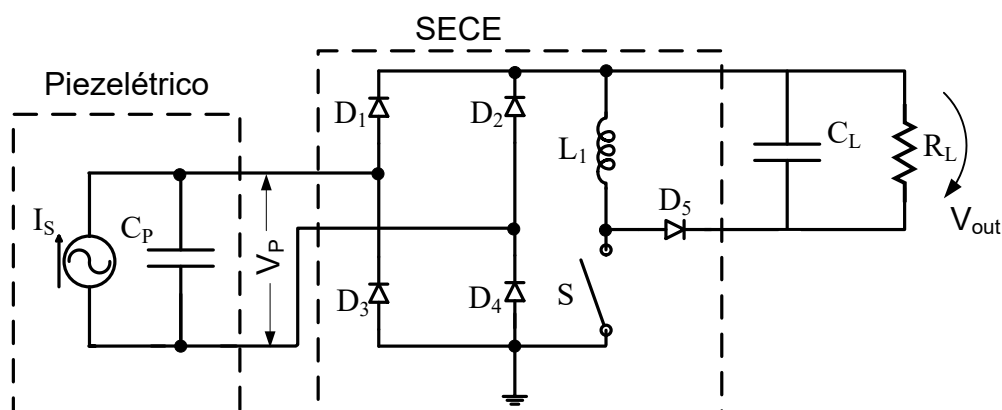
#### 4.4 SECE

O circuito *Synchronous Electric Charge Extraction* (SECE), é composto pelo retificador em ponte mais o conversor CC-CC, como mostrado na Figura 25. Neste trabalho foi utilizado o conversor *buck-boost*, o qual é constituído por uma chave  $S$ , um indutor  $L_1$  e um diodo  $D_5$ . A carga  $Z$  é formado pelo capacitor  $C_L$  em paralelo com  $R_L$ . A chave  $S$  fecha toda vez em que  $C_P$  estiver carregado, assim a energia armazenada no capacitor transfere para o indutor  $L_1$  e em seguida para carga através do diodo  $D_5$ . O objetivo do circuito é transferir a energia do sistema sem conectar a carga diretamente com o transdutor piezolétrico. Dessa forma, a potência extraída é independente da carga conectada.

##### 4.4.1 Princípio de Funcionamento

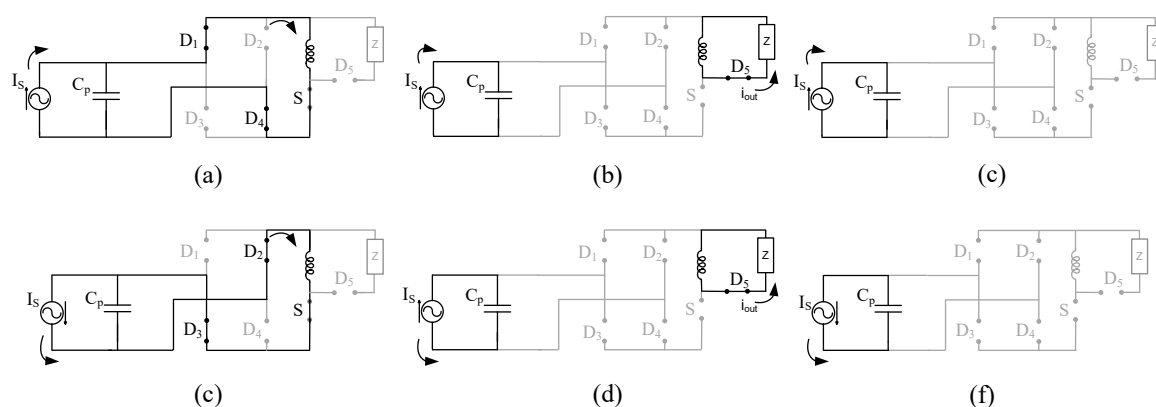
As Figuras 26 e 27 mostram as etapas de funcionamento e as formas de onda correspondentes do circuito SECE, respectivamente. A frequência considerada foi a frequência de ressonância em aberto. São mostradas as formas de onda da fonte de corrente  $i_S(t)$ , tensão no piezolétrico  $v_P(t)$  e a potência instantânea  $p(t)$ , a qual é o resultado da multiplicação entre  $i_S(t)$  e  $v_P(t)$ . Estas formas de onda foram obtidas por simulação.

Figura 25 – Circuito SECE.

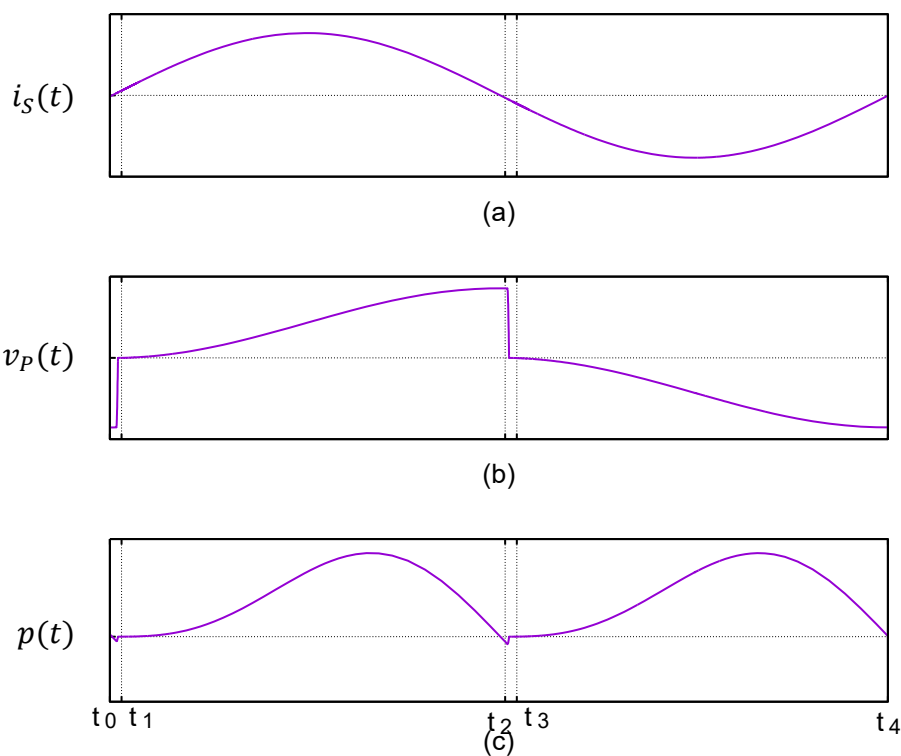


Fonte: Dados do próprio autor.

Figura 26 – Etapas de funcionamento do SECE.



Fonte: Dados do próprio autor.

Figura 27 - Formas de onda para circuito SECE: (a)  $i_S(t)$ ; (b)  $v_P(t)$  e (c)  $p(t)$ .

Fonte: Dados do próprio autor.

A chave  $S$  fecha por um breve momento quando a tensão no capacitor  $C_P$  estiver no valor máximo ou mínimo, o qual coincide com o valor de pico da deformação. Enquanto a chave estiver aberta, não há fluxo de corrente entre o transdutor piezolétrico e o circuito ( $i_P(t) = 0$ ), ou seja, o sistema opera na maior parte do tempo em circuito aberto.

No início de ciclo (instante  $t_0$ ),  $i_S(t)$  é igual à zero enquanto que  $v_P(t)$  está no seu valor mínimo ( $-V_{PM}$ ). A chave S fecha no intervalo entre  $t_0$ - $t_1$ , etapa (a) da Figura 26, e a energia armazenada no capacitor CP é instantaneamente transferida para o indutor L1. Esta remoção causa a diminuição de  $v_P(t)$  e quando esta tensão chegar à zero significa que toda a energia foi transferida. Assim, no instante  $t_1$  a chave S abre e a energia armazenada em L1 será deslocada para a carga através do diodo D5, etapa (b) da Figura 26. No próximo intervalo  $t_1$ - $t_2$ , etapa (c) da Figura 26, o piezelétrico volta a operar em circuito aberto e a tensão  $v_P(t)$  aumenta até alcançar o valor máximo positivo ( $V_{PM}$ ), todos os diodos estão bloqueados e não há corrente no piezelétrico, ou seja,  $i_S(t) = i_C(t)$ .

No próximo semiciclo (instante  $t_2$ ),  $i_S(t)$  é igual a zero e  $v_P(t)$  ao valor máximo positivo ( $V_{PM}$ ). Assim durante o intervalo  $t_2$ - $t_3$ , etapa (d) da Figura 26, a chave S fecha novamente e ocorre a transferência de energia entre CP e L1. Quando a tensão chegar a zero instante  $t_3$  a chave S abre e a energia armazenada em L1 será deslocada para a carga através do diodo D5, etapa (e) da Figura 26. No próximo intervalo  $t_3$ - $t_4$ , etapa (f) da Figura 26, a  $v_P(t)$  diminui até alcançar o valor mínimo ( $-V_{PM}$ ), todos os diodos estão bloqueados e não há corrente no piezelétrico, ou seja,  $i_S(t) = i_C(t)$ . E assim sucessivamente.

Dessa forma o transdutor piezelétrico não é conectado diretamente com a carga e isso faz com que a potência média extraída não dependa de  $R_L$ , como será discutido mais à frente. Além disso,  $i_P(t)$  é nulo em quase todo o ciclo, sendo diferente apenas quando a chave está fechada ( $t_0 < t < t_1$ ,  $t_2 < t < t_3$ ). Ou seja,  $i_C(t)$  é igual a  $i_S(t)$  para  $t_1 < t < t_2$  e  $t_3 < t < t_4$ . E a corrente na carga ( $i_{out}$ ) é igual à corrente que passa no indutor após a chave S abrir.

#### 4.4.2 Análise Matemática

Nesta análise, considera-se o circuito sem perdas devido à chave e aos diodos. A potência média extraída é igual à energia armazenada no capacitor  $C_P$ , considerando o semiciclo positivo, esta é dada pela equação (76).

$$\langle P_{SECE} \rangle = \frac{1}{T/2} \int_{t_0}^{t_1} v_P(t) \dot{v}_P(t) C_P dt$$

$$\langle P_{SECE} \rangle = \frac{\omega_P}{\pi} \frac{1}{2} C_P v_P(t)^2 \Big|_{t_0}^{t_1}$$

$$\langle P_{SECE} \rangle = \frac{\omega_P}{2\pi} C_p V_{PM}^2 \quad (76)$$

Para calcular o valor de  $V_{PM}$  resolve-se a integral  $i_S(t) = i_C(t)$  para o intervalo  $t_1-t_2$ , como mostrado na equação (77), sendo que  $t_2 = T/2$ .

$$\int_{t_1}^{T/2} C_p \dot{v}_P(t) = \int_{t_1}^{T/2} \alpha \dot{z}(t) \quad (77)$$

$$C_p V_{PM} = \alpha Z_M (\cos(\omega_P t_1) + 1) \quad (78)$$

Como o intervalo  $t_0-t_1$  é o tempo do sinal de controle e ele é muito curto, para simplificação do cálculo, considera-se que  $\cos(\omega_P t_1) \cong \cos(\omega_P t_0) = 1$ , assim obtém-se:

$$V_{PM} = \frac{2 \alpha Z_M}{C_p} \quad (79)$$

Substituindo a equação (79) em (76), tem a potência média extraída:

$$\langle P_{SECE} \rangle = \frac{2 \alpha^2 Z_M^2 \omega_P}{C_p \pi} \quad (80)$$

Apenas para comparar com os demais circuitos, reescreve-se a potência média extraída em (81).

$$\langle P_{SECE} \rangle = \frac{\overbrace{\alpha Z_M \omega_P V_{PM}}^{P_{PZT}/2}}{\pi} \quad (81)$$

Assim a potência média extraída no circuito SECE é igual à metade de  $P_{PZT}$  e não depende da carga conectada.

A tensão na carga é dada pela equação do conversor *buck-boost*, conforme equação (82).

$$V_{out} = v_{L1} \frac{t_{on}}{t_{off}} \quad (82)$$

Sendo que:  $v_{L1}(t)$  é a tensão no indutor, que quando a chave está fechada é igual a  $v_P(t)$ , além disso,  $t_{on}$  e  $t_{off}$  é o tempo da chave fechada ( $t_0 < t < t_1$ ) e aberta ( $t_1 < t < t_2$ ), respectivamente. Como o valor da divisão  $t_{on}/t_{off}$  é bem menor que 1, a tensão na carga é muito menor que  $v_P(t)$ , e esta é a desvantagem desse circuito.

Para calcular o valor de  $Z_M$  define-se o valor de  $v_P(t)$  para  $t = T/2$ , que é igual ao  $V_{PM}$ . E a integral  $\int_0^{T/2} v_P(t) i_P(t)$  pode ser desmembrada em parciais conforme mostrado na equação (83).

$$\int_0^{T/2} v_P(t) i_P(t) = \int_{t_0}^{t_1} v_P(t) i_P(t) + \int_{t_1}^{T/2} v_P(t) i_P(t) \quad (83)$$

No intervalo  $t_0-t_1$  o valor de  $i_P(t) = -i_C(t) = -C_p \dot{v}_P(t)$  e para  $t_1-t_2$   $i_P(t)$  é igual à zero. Assim a integral pode ser simplificada:

$$\begin{aligned} \int_0^{T/2} v_P(t) i_P(t) &= - \int_{t_0}^{t_1} v_P(t) C_p \dot{v}_P(t) \\ \int_0^{T/2} v_P(t) i_P(t) &= \frac{1}{2} C_p V_{PM}^2 \end{aligned} \quad (84)$$

Substituindo  $V_{PM}$  em (84), tem:

$$\int_0^{T/2} v_P(t) i_P(t) = \frac{2 \alpha^2 Z_M^2}{C_p} \quad (85)$$

Substituindo (79) e (85) na equação (42) e simplificando, se obtém o valor de  $Z_M$ .



$$Z_M = \frac{(m A_M)^2}{\sqrt{\left(-m \omega_P^2 + k + \frac{2 \alpha^2}{C_P}\right)^2 + \left(d_a \omega_P + \frac{4 \alpha^2}{C_P \pi}\right)^2}} \quad (86)$$

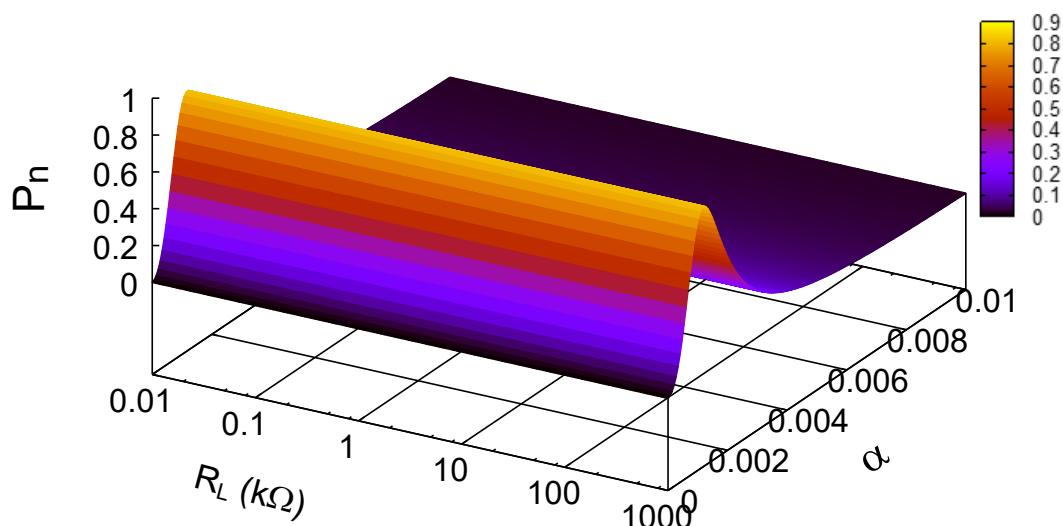
Com as equações aqui definidas pode-se analisar o comportamento do circuito SECE e compará-las com o retificador em ponte.

#### 4.4.3 Resultados Teóricos

A potência média extraída depende das variáveis: frequência de excitação, do parâmetro  $\alpha$ , da deformação máxima e da tensão no piezelétrico, conforme mostrado pelas equações (80) e (81). Do mesmo modo que foi feito anteriormente, serão analisados os comportamentos de cada variável. Estas foram normalizadas iguais ao retificador em ponte.

A Figura 28 mostram-se a potência média extraída normalizada em função do fator de acoplamento eletromecânico  $\alpha$  e da carga conectada RL. Nesta figura, a frequência de excitação é igual à de ressonância em circuito aberto, já que o circuito funciona quase todo ciclo em aberto. Observa-se que a potência média extraída  $P_n$  não depende da carga conectada, e atingi o valor máximo do sistema para valores baixos de  $\alpha$ . Na medida em que o fator de acoplamento aumenta, a potência extraída  $P_n$  diminui na frequência de ressonância em circuito aberto. Contudo, este gráfico deve ser analisado com cuidado, pois uma característica do circuito é modificar o valor de pico da potência extraída para frequências superiores à de ressonância, como será discutido para acoplamento alto. E na Figura 28 mostra-se os resultados para uma frequência fixa, ou seja, o valor da potência média extraída mostrada na figura para  $\alpha$  maiores não é o valor máximo obtido pelo circuito.

Figura 28 - Potência extraída no SECE em relação a  $\alpha$  e  $R_L$ .

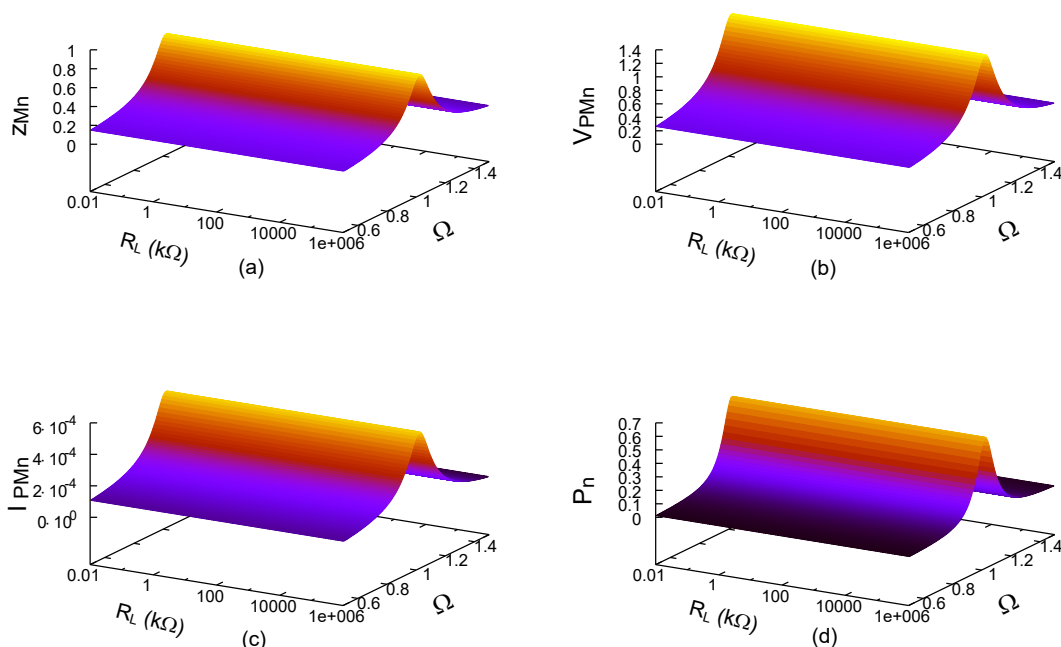


Fonte: Dados do próprio autor.

Foram utilizados dois fatores de acoplamento eletromecânico: baixo ( $\alpha = 0,5 \cdot 10^{-3}$ ), e alto ( $\alpha = 6,5 \cdot 10^{-3}$ ). Em cada uma foi gerado um gráfico da deformação máxima  $Z_M$ , tensão máxima no piezelétrico  $V_{PM}$  e corrente  $I_{PM}$ , além da potência extraída  $P$ , ambos em função da carga conectada e frequência de excitação.

Na Figura 29 mostra-se o comportamento do circuito SECE para o fator de acoplamento baixo. A principal diferença do circuito é que os quatro parâmetros observados no gráfico não dependem da carga conectada. A deformação máxima  $Z_{Mn}$  atinge o seu máximo na frequência de ressonância e diminui quando se afasta dela. Os demais parâmetros acompanham este comportamento. A tensão máxima  $V_{PMn}$  aumenta em relação ao retificador em ponte. E apesar da corrente  $I_{PMn}$  ser menor, a potência média extraída aumentou quase três vezes comparado ao retificador em ponte. Isto devido ao fato do circuito extrair a energia armazenada no capacitor interno e não pelo fluxo de corrente.

Figura 29 - Comportamento do SECE para acoplamento baixo: (a)  $Z_{Mn}$ , (b)  $V_{PMn}$ , (c)  $I_{PMn}$ , (d)  $P_n$ .

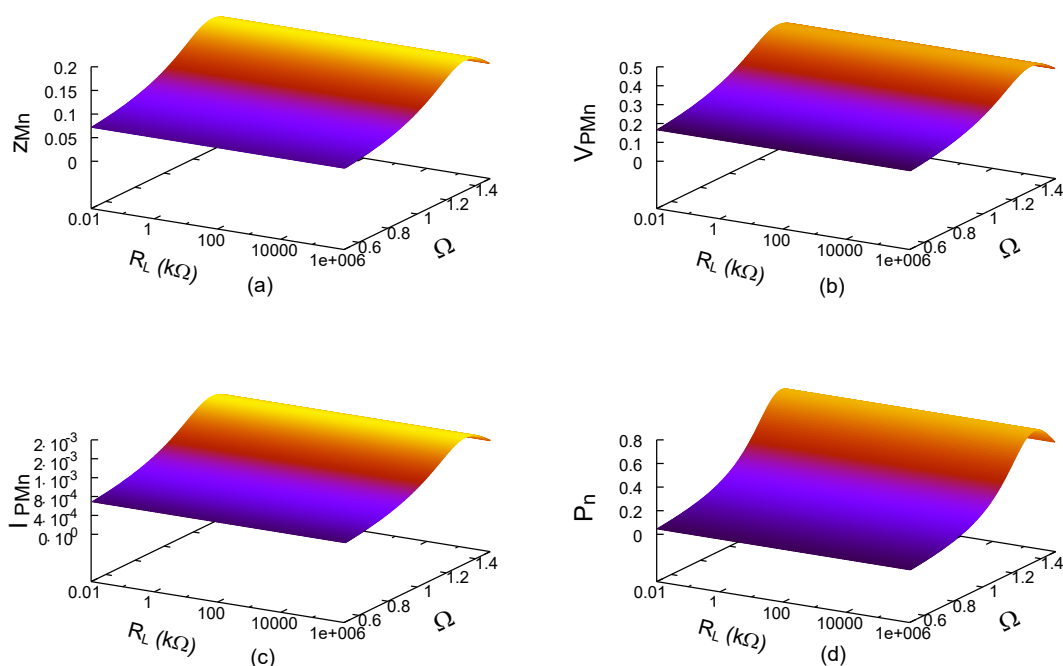


Fonte: Dados do próprio autor.

A Figura 30 mostra o comportamento do circuito SECE para o fator de acoplamento alto. Nota-se que o valor de pico da deformação máxima  $Z_{Mn}$  foi deslocado para frequência superior se comparado aos resultados anteriores. Este deslocamento é devido ao fato da deformação depender diretamente do capacitor  $C_P$  conectado e, como este valor aumenta na mesma proporção que o fator de acoplamento, isto interfere na frequência em que se obtém o valor máximo. Os demais parâmetros acompanham essa mudança de comportamento. Além disso, eles continuam independentes da carga, porém a deformação máxima  $Z_{Mn}$  e a tensão diminuem  $V_{PMn}$ . Apesar destas reduções a potência média extraída  $P_n$  é próxima à obtida no acoplamento baixo, devido ao fato da potência também ser dependente diretamente do parâmetro  $\alpha$  e da frequência de excitação e ambos aumentaram de valores, o que compensou a diminuição da deformação e tensão.

Com as equações deduzidas e análise dos gráficos realizados pode-se concluir que o circuito SECE é independente da carga conectada e a potência média extraída se desloca na frequência, a medida em que o fator de acoplamento aumenta e seu valor máximo é similar para vários valores de  $\alpha$ .

Figura 30 - Comportamento do SECE para acoplamento alto: (a)  $Z_{Mn}$ , (b)  $V_{PMn}$ , (c)  $I_{PMn}$ , (d)  $P_n$



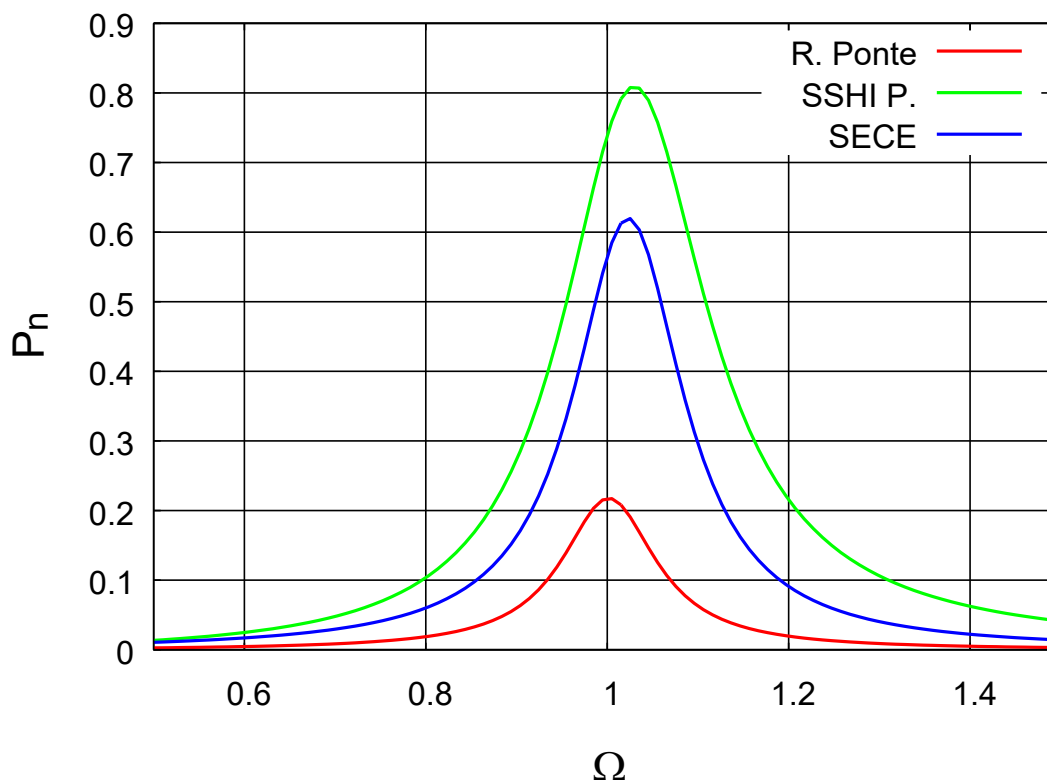
Fonte: Dados do próprio autor.

#### 4.5 COMPARAÇÃO

A fim de analisar as vantagens de cada topologia foi feita uma comparação com os melhores resultados de cada circuito. Serão considerados os resultados para os fatores de acoplamento eletromecânico: baixo ( $\alpha = 0,5 \cdot 10^{-3}$ ), e alto ( $\alpha = 6,5 \cdot 10^{-3}$ ). Além disso, o circuito estará conectado com a carga ótima equivalente.

Em relação ao acoplamento baixo, a Figura 31 apresenta a potência média extraída em função da frequência de excitação, para cada circuito discutido. Nela observa-se que o circuito SSHI em paralelo obtém os melhores resultados, chegando perto da potência limite do sistema mesmo com  $\alpha$  baixo. Outro fato analisado é que tanto o circuito SSHI em paralelo quanto o SECE apresentam o maior valor da potência extraída próximo a frequência de ressonância em aberto.

Figura 31 - Potência média extraída nos circuitos eletrônicos para acoplamento baixo.



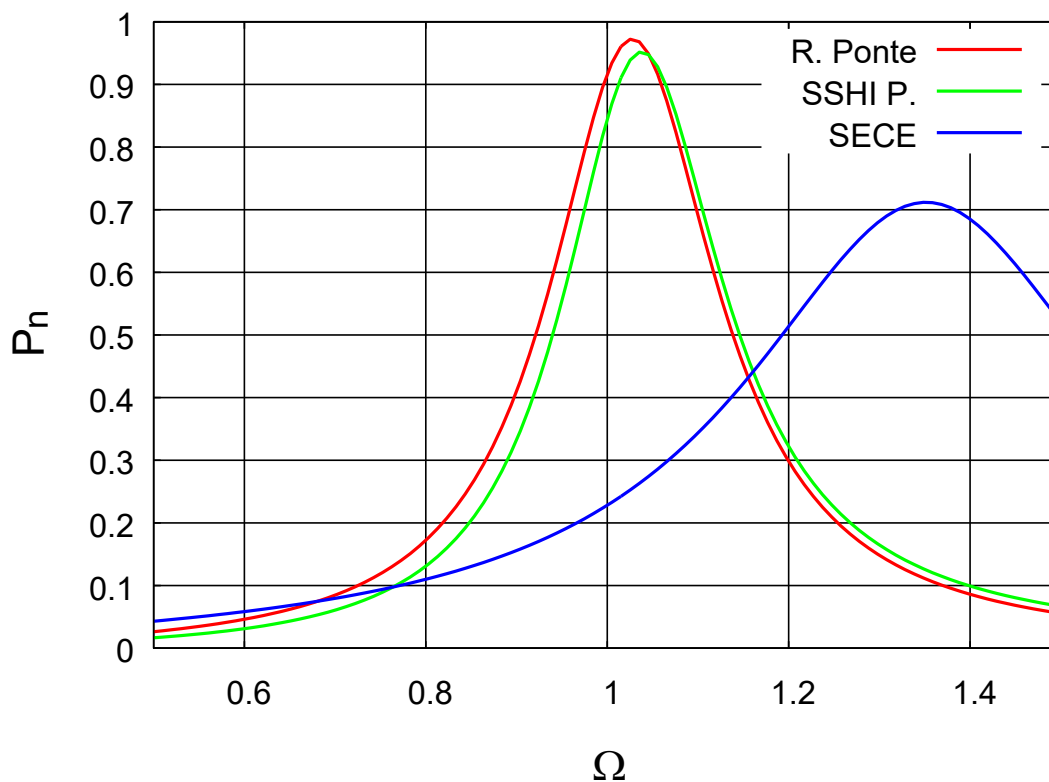
Fonte: Dados do próprio autor.

Na Figura 32 apresentam-se os resultados para o acoplamento alto. Nesta figura é mostrada a potência média extraída em função da frequência de excitação para cada circuito discutido. Nessa situação o retificador em ponte e o SSHI em paralelo alcançam a potência limite do sistema. Por outro lado, o circuito SECE apresenta valores próximos aos obtidos no acoplamento baixo. Além disso, o circuito SSHI em paralelo tem maior valor na mesma frequência que a obtida no acoplamento baixo, enquanto que no SECE esse valor de pico é deslocado para frequências superiores. Este deslocamento é devido ao fato de ambos os circuitos dependerem diretamente do capacitor  $C_P$  e, como este aumenta na mesma proporção que o fator de acoplamento, isto interfere na frequência em que se obtém o valor máximo.

Com os resultados apresentados, pode-se concluir que, as técnicas da interface elétrica utilizadas para extrair maior potência são eficazes para acoplamento baixo, sendo o circuito SSHI em paralelo o que mais extrai potência nessa situação. A principal vantagem do circuito SECE é a sua independência com a carga conectada. Outro aspecto importante

deste circuito é conseguir extrair maior potência em frequências de excitação maiores que a de ressonância.

Figura 32 - Potência média extraída nos circuitos eletrônicos para acoplamento alto.



Fonte: Dados do próprio autor.

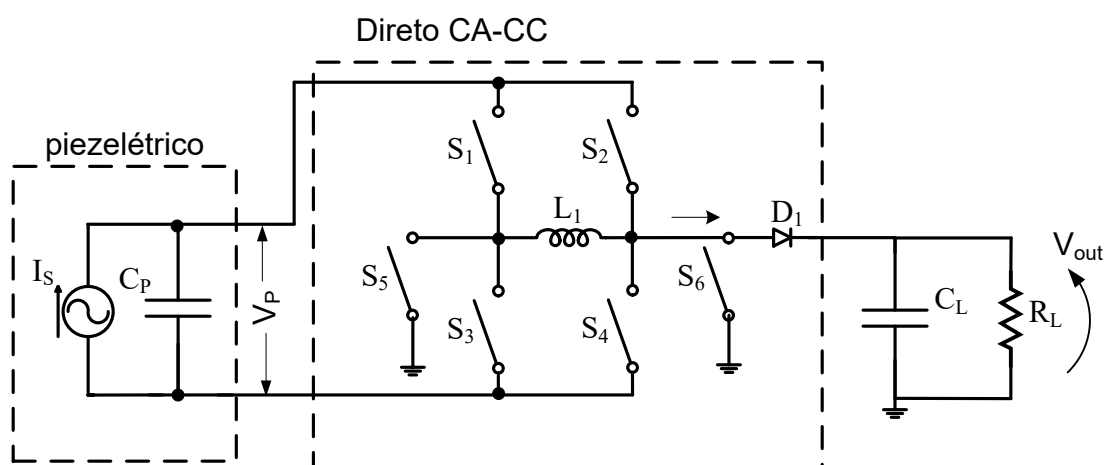
Para um fator de acoplamento mecânico alto, o circuito retificador em ponte já alcança a potência limite do sistema. Portanto, ele é a melhor escolha, pois além de obter a máxima potência o mesmo não precisa chavear nenhum componente e por isso irá consumir menos energia.

## 5 CIRCUITO PROPOSTO

Este capítulo apresenta a proposta de um circuito capaz de não só extrair a máxima potência, mas também amenizar a dependência da mesma com a frequência de excitação e carga conectada. Como foi discutido no capítulo 4, o circuito SSHI em paralelo consegue extrair a potência máxima do sistema mesmo para fator de acoplamento baixo. Contudo, ele apresenta a desvantagem da potência extraída ser dependente da carga conectada. Já o circuito SECE apresenta independência com a carga conectada, mas não alcança a potência máxima do sistema. Além disso, a tensão de saída é muito baixa. A ideia do circuito proposto é mesclar as técnicas SSHI em paralelo e SECE de tal maneira que possa maximizar as vantagens e minimizar as desvantagens de cada.

O circuito conversor direto CA-CC, mostrado na Figura 33, foi utilizado por Huang *et al.* (2014) para aplicação da técnica de *Maximum power point tracking* (MPPT). Esse é composto por chaves, um indutor e um diodo. A carga elétrica  $Z$  é composta por um capacitor  $C_L$  em paralelo com um resistor  $R_L$ .

Figura 33 - Circuito conversor direto CA-CC.



Fonte: Dados do próprio autor.

Neste trabalho, o conversor direto CA-CC foi utilizado para aplicar a técnica de chaveamento sincronizado, ou seja, é apresentada uma nova estratégia de controle. Com ela é possível realizar a inversão da tensão no piezelétrico  $v_p(t)$  e a extração da potência independente da carga. O circuito proposto foi denominado Conversor Direto CA-CC com Chaveamento Sincronizado - CDCS (*Direct AC-DC Converter with Synchronous Switch -*

DCSS). O conversor deve operar em modo de condução descontínua (MCD) para que o sinal de acionamento da chave seja simplificado e o mesmo dissipe menos energia.

As chaves  $S_1$ - $S_4$  precisam ser bidirecionais, ou seja, o fluxo de corrente ocorre tanto no sentido do piezelétrico para o indutor, quanto no sentido do indutor para o piezelétrico. Elas são responsáveis por realizar a oscilação  $L_1$ - $C_P$  e pela transferência de energia do piezelétrico para o indutor  $L_1$ . Essa energia é transferida para a carga através da chave  $S_5$  e do diodo  $D_1$ . Quando isso ocorre às chaves  $S_1$ - $S_4$  e  $S_6$  deverão estar abertas. Dessa forma a carga não é conectada diretamente ao piezelétrico, de maneira similar ao circuito SECE. A chave  $S_6$  fecha sempre que  $S_5$  estiver aberta, garantindo que indutor sempre esteja conectado com ao terra. O princípio de funcionamento é explicado a seguir.

## 5.1 PRINCÍPIO DE FUNCIONAMENTO

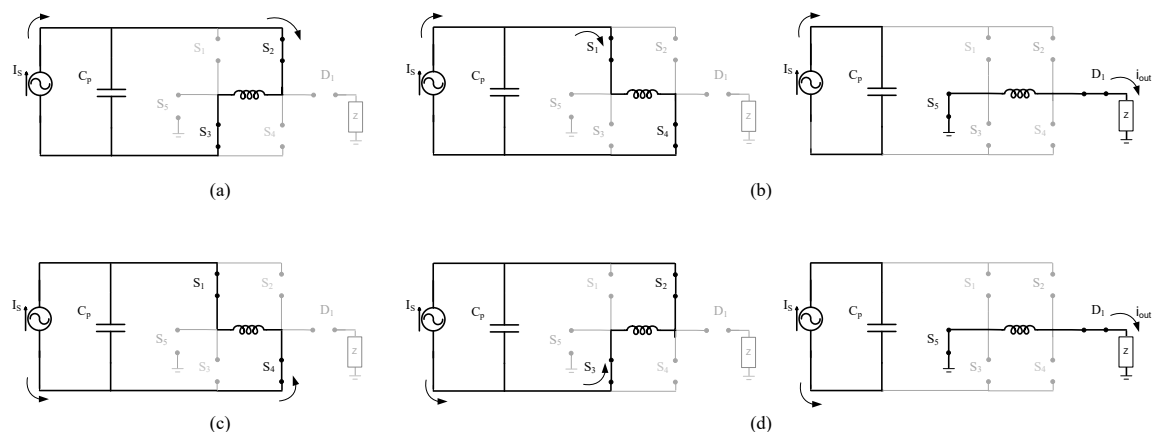
A seguir analisa-se o circuito para a frequência de excitação na ressonância. As etapas de funcionamento do circuito são mostradas na Figura 34. As formas de onda da fonte de corrente  $i_S(t)$ , tensão no piezelétrico  $v_P(t)$  e a potência instantânea  $p(t)$ , a qual é o resultado da multiplicação entre  $i_S(t)$  e  $v_P(t)$ , são apresentadas na Figura 35. Estas formas de onda foram obtidas por simulação. Nesta análise o ciclo corresponde ao período de  $i_S(t)$ . Os sinais de controle das chaves S1-S5 são mostrados na Figura 36, sendo que  $V_{C1}$  corresponde ao controle das chaves S1 e S4,  $V_{C2}$  das chaves S2 e S3, e  $V_{C3}$  da chave S5. O sinal de controle da chave S6 é o inverso da S5 e é omitida aqui por simplificação.

No início (instante  $t_0$ ) o capacitor está previamente carregado negativamente ( $-V_{PM}$ ). No intervalo entre  $t_0$ - $t_1$ , etapa (a) da Figura 34,  $S_2$  e  $S_3$  fecham e  $L_1$  e  $C_P$  são conectados. Assim ocorre a oscilação  $L_1$ - $C_P$  e, semelhante ao SSHI em paralelo, há uma inversão quase que instantânea de  $v_P(t)$  e um fluxo de corrente entre  $L_1$ - $C_P$ , ou seja,  $i_P(t) = -i_C(t)$ . No próximo instante  $t_1$ - $t_2$  ocorre a transferência de energia entre  $L_1$ - $C_P$  e  $L_1$ - $C_L$ , etapa (b) da Figura 34 e a parte verde do gráfico da Figura 35. Primeiro as chaves  $S_1$  e  $S_4$  fecham por um breve momento e a energia armazenada no capacitor  $C_P$  é transferida para o indutor  $L_1$ . Esse tempo  $t_{on}$  deve ser rápido para não causar uma diminuição significativa em  $v_P(t)$ . Em seguida, a chave  $S_5$  é fechada e as demais chaves  $S_1$ - $S_4$  e  $S_6$  estão abertas. A energia que foi armazenada em  $L_1$  será passada para a carga através do diodo  $D_1$ . Nesse momento o piezelétrico não está conectado com o circuito, ou seja, está operando em circuito aberto. A



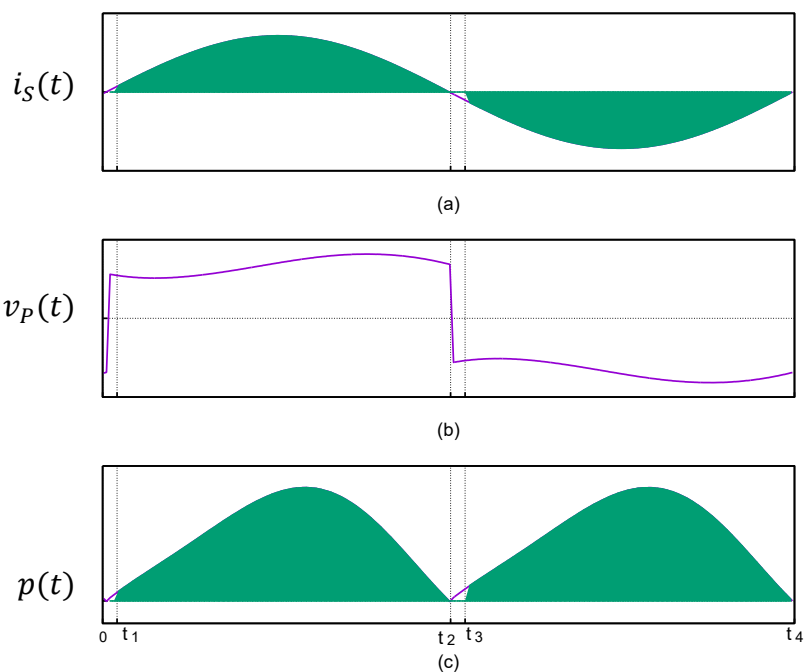
corrente da fonte flui para o capacitor, ou seja,  $i_S(t) = i_C(t)$  e a tensão  $v_P(t)$  aumenta. Depois de um tempo, as chaves  $S_1$  e  $S_4$  fecham novamente e repete o ciclo. Essa comutação entre as chaves  $S_1$ ,  $S_4$  e  $S_5$ , assim como a transferência de energia entre  $L_1$ - $C_P$  e  $L_1$ - $C_L$ , ocorre  $n$  vezes com período igual a  $T_{CD}$ . Esses valores são determinados pelo sinal de controle.

Figura 34 - Etapas de funcionamento do circuito proposto.



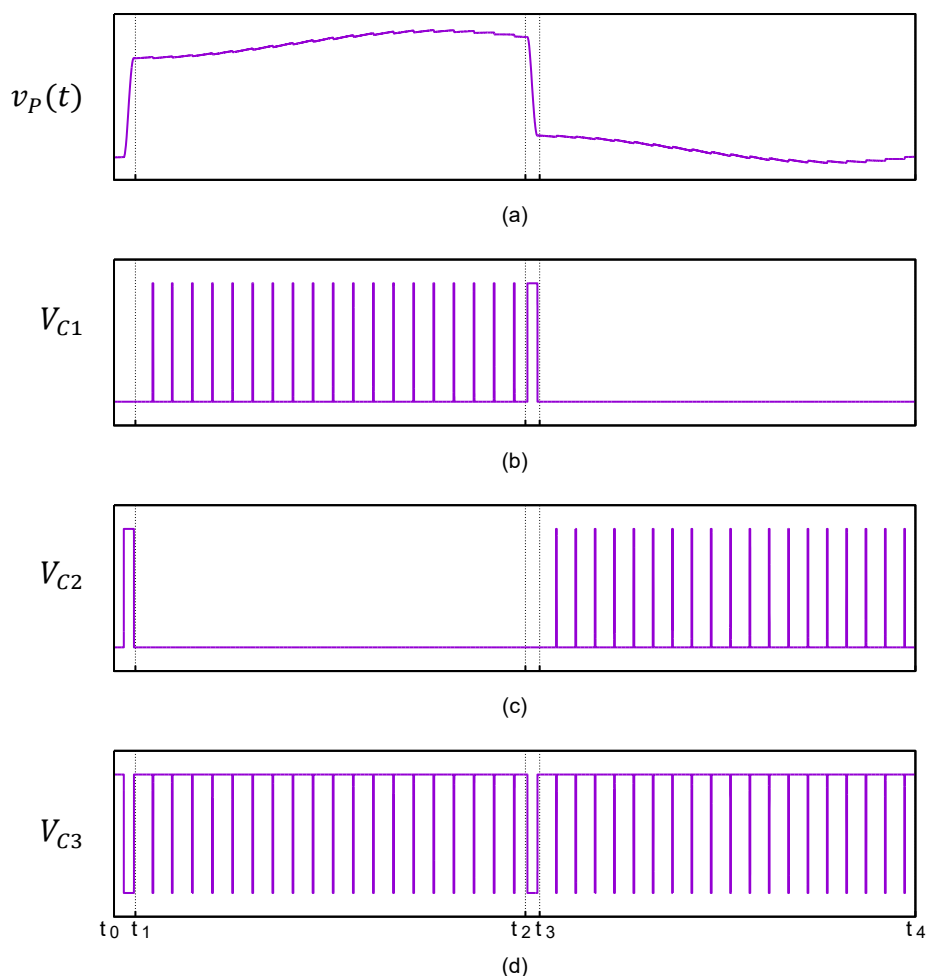
Fonte: Dados do próprio autor.

Figura 35 - Formas de onda para circuito proposto.



Fonte: Dados do próprio autor.

Figura 36 - Sinais de controle para circuito proposto.



Fonte: Dados do próprio autor.

No semiciclo negativo, durante o intervalo  $t_2$ - $t_3$ , etapa (c) da Figura 34,  $i_s(t)$  inverte a direção e as chaves  $S_1$  e  $S_4$  são fechadas fazendo com que a tensão  $v_p(t)$  se inverta e  $i_p(t) = -i_c(t)$ . No próximo instante  $t_3$ - $t_4$ , ocorre a transferência de energia entre  $L_1$ - $C_P$  e  $L_1$ - $C_L$ , etapa (d) da Figura 34 e a parte verde do gráfico da Figura 35. Nesse semiciclo, as chaves  $S_2$  e  $S_3$  são as responsáveis pela transferência da energia entre o capacitor  $C_P$  e o indutor  $L_1$ . Elas fecham por um breve momento. Em seguida, a chave  $S_5$  é fechada e a energia vai para a carga, assim como  $i_s(t) = i_c(t)$ . Essa comutação entre as chaves  $S_2$ ,  $S_3$  e  $S_5$  ocorre  $n$  vezes. No próximo semiciclo positivo (instante  $t_4$ ),  $i_s(t)$  volta para o valor inicial e o processo se repete.

Em resumo, a inversão de  $v_p(t)$  ocorre através das chaves  $S_2$  e  $S_3$  para o semiciclo positivo e para  $S_1$  e  $S_4$  semiciclo negativo. Assim diminui-se a energia gasta no capacitor  $C_P$ , similar ao circuito SSHI em paralelo. Uma vantagem desse circuito é que mesmo que o

capacitor  $C_P$  não esteja carregado existe um fluxo de corrente na carga, ou seja, mesmo que  $|v_p(t)|$  não esteja no seu valor máximo a corrente vai para a carga.

A extração de energia ocorre de maneira indireta através do indutor. Dessa forma o transdutor piezelétrico não é conectado diretamente com a carga e isso faz com que a potência média extraída não dependa de  $R_L$ , similar ao realizado no circuito SECE.

Pela descrição do princípio de funcionamento do circuito e pelas formas de ondas apresentadas pode-se concluir que em um ciclo,  $i_p(t)$  é igual a  $i_c(t)$  quando o indutor está conectado ao piezelétrico e nulo nos outros momentos. E  $i_s(t)$  é igual a  $i_c(t)$  na maioria do ciclo. A corrente na carga  $i_{out}$  é igual à corrente que passa no indutor após a chave  $S_5$  estar fechada e a tensão na carga  $V_{out}$  é dada em função da razão cíclica do conversor.

## 5.2 ANÁLISE MATEMÁTICA

Nesta análise, considera-se o circuito sem perdas devido às chaves e aos diodos e será avaliado o semiciclo positivo (intervalo  $t_0-t_2$ ). Sendo que neste circuito  $t_2 = T/2$ . A corrente média na carga é igual a corrente média no indutor  $L_1$  no período que a chave  $S_5$  está fechada ( $t_{on}-T_{CD}$ ). Como o conversor está operando no MCD, a corrente média no indutor para o tempo  $t_{on}-T_{CD}$  é igual para o tempo  $t_i-t_{on}$ . Dessa forma a corrente pode ser calculada como mostrado na equação (87).

$$\langle i_{out} \rangle = \frac{1}{T} \left( \int_{t_{on}}^{T_{CD}} i_L(t) \right) = \frac{1}{T/2} \left( \int_{t_i}^{t_{on}} i_L(t) \right) \quad (87)$$

$$\langle i_{out} \rangle = \frac{1}{T_{CD}} \frac{I_{Lm} n t_{on}}{2}$$

$$\langle i_{out} \rangle = \frac{1}{T_{CD}} \frac{I_{Lm} D_{CD} T_{CD}}{2} = \frac{I_{Lm} D_{CD}}{2} \quad (88)$$

Sendo que  $t_{on} = D_{CD} T_{CD}$ ;  $D_{CD}$  é a razão cíclica do conversor direto e  $I_{Lm}$  é a corrente máxima no indutor.

A equação (89) calcula o valor da corrente devido a oscilação entre  $L_I-C_P$ . Com essa é possível determinar a corrente máxima no indutor, já que esta ocorre devido a oscilação  $L_I-C_P$  quando  $t = t_{on}$ .

$$i_L(t) = Q_M \omega_{LC_P} \sin(\omega_{LC_P} t) \quad (89)$$

$$I_{Lm} = i_L(t_{on}) = C_P V_{PM} \omega_{LC_P} \sin(\omega_{LC_P} t_{on}) \quad (90)$$

Substituindo (90) em (88)(63):

$$\begin{aligned} \langle i_{out} \rangle &= \frac{C_P V_{PM} \omega_{LC_P} \sin(\omega_{LC_P} t_{on}) D_{CD}}{2} \\ \langle i_{out} \rangle &= \frac{C_P V_{PM} X_{CD} D_{CD}}{2} \end{aligned} \quad (91)$$

Sendo que  $X_{CD} = \omega_{LC_P} \sin(\omega_{LC_P} t_{on})$ .

Com o objetivo de encontrar o valor de  $V_{PM}$ , utiliza-se a equação (92)(68).

$$\int_0^{\frac{T}{2}} i_P(t) dt = \int_{t_0}^{t_1} i_P(t) dt + \int_{t_1}^{\frac{T}{2}} i_P(t) dt \quad (92)$$

A primeira integral parcial é resolvida de maneira similar ao circuito SSHI em paralelo:

$$\begin{aligned} \int_{t_0}^{t_1} i_P(t) dt &= \int_{t_0}^{t_1} (\alpha \dot{z}(t) - C_p \dot{v}_P(t)) dt \\ \int_{t_0}^{t_1} (\alpha \dot{z}(t) - C_p \dot{v}_P(t)) dt &= \alpha Z_M (\cos(\omega_P t_0) - \cos(\omega_P t_1)) - C_P V_{PM} (q_1 + 1) \end{aligned}$$

Como já foi discutido  $\cos(\omega_P t_1) \cong \cos(\omega_P t_0)$ , assim:

$$\int_{t_0}^{t_1} i_P(t) dt = -C_P V_{PM} (q_1 + 1) \quad (93)$$

A segunda integral pode ser desmembrada em duas, como mostrado na equação (94). No período  $t_i$ - $t_{on}$  a corrente no piezelétrico  $i_P(t)$  é igual a corrente no indutor piezelétrico  $i_L(t)$ . No período  $t_{on}$ - $T_{CD}$  não há fluxo de  $i_P(t)$  e, portanto, a integral parcial é nula.

$$\int_{t_1}^{\frac{T}{2}} i_P(t) = n \left( \int_{t_i}^{t_{on}} i_P(t) + \int_{t_{on}}^{T_{CD}} i_P(t) \right) = n \int_{t_i}^{t_{on}} i_L(t) \quad (94)$$

$$\int_{t_1}^{\frac{T}{2}} i_P(t) = n \frac{I_{Lm} t_{on}}{2} \quad (95)$$

Substituindo (90) em (95)(63):

$$\int_{t_1}^{\frac{T}{2}} i_P(t) = \frac{C_P V_{PM} \omega_{LC_P} \sin(\omega_{LC_P} t_{on}) n t_{on}}{2} = \frac{C_P V_{PM} X_{CD} n t_{on}}{2} \quad (96)$$

O período  $T_{CD}$  vezes o número de repetição  $n$  equivale ao chaveamento de um semiciclo, ou seja,  $n T_{CD} = T_P/2$ . Assim, substituindo  $t_{on}$  e  $n T_{CD}$  em (96), têm-se:

$$\int_{t_1}^{\frac{T}{2}} i_P(t) = \frac{C_P V_{PM} X_{CD} n T_{CD} D_{CD}}{2} = \frac{C_P V_{PM} X_{CD} D_{CD} T_P}{4} \quad (97)$$

Substituindo  $T_P = 2\pi/\omega_P$  em (97),obtem-se:

$$\int_{t_1}^{\frac{T}{2}} i_P(t) = \frac{\pi C_P V_{PM} X_{CD} D_{CD}}{2 \omega_P} \quad (98)$$

Substituindo a equação (22), (93) e (98) em (92), têm-se:

$$\int_0^{\frac{T}{2}} \left( \alpha \dot{z}(t) - C_P \dot{v}_P(t) \right) = - C_P V_{PM} (q_1 + 1) + \frac{C_P V_{PM} X_{CD} n t_{on}}{2}$$

$$2 \alpha Z_M - 2 C_P V_{PM} = - C_P V_{PM} (q_1 + 1) + \frac{\pi C_P V_{PM} X_{CD} D_{CD}}{2 \omega_P}$$

$$V_{PM} = \frac{2 \alpha \omega_P}{C_P \left( (1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2} \right)} Z_M \quad (99)$$

Substituindo (99) em (91)(63):

$$\langle i_{out} \rangle = \frac{\alpha \omega_P Z_M X_{CD} D_{CD}}{(1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2}} \quad (100)$$

Com a corrente de saída definida, calcula-se a tensão de saída. Essa é dada pela equação (101).

$$V_{out} = v_{L1} \frac{D_{CD}}{(1 - D_{CD})} \quad (101)$$

Sendo que:  $v_{L1}$  é a tensão no indutor, que no MCD é dado por:

$$v_{L1} = L \frac{di}{dt} = L I_{Lm} \quad (102)$$

Substituindo (102) em (101), têm-se:

$$V_{out} = L I_{Lm} \frac{D_{CD}}{(1 - D_{CD})} = L C_P V_{PM} X_{CD} \frac{D_{CD}}{(1 - D_{CD})} \quad (103)$$

A potência média extraída é dada pelo produto entre  $\langle i_{out} \rangle$  e  $V_{out}$ , como mostra a equação (104).

$$\langle P_{DCS} \rangle = \frac{\overbrace{\alpha Z_M \omega_P V_{PM}}^{P_{PZT}/2}}{\pi} \frac{\pi X_{CD}^2}{\omega_{LC_P} \left( (1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2} \right)} \frac{D_{CD}^2}{(1 - D_{CD})} \quad (104)$$

Outra maneira de escrever a potência é mostrada na equação (105).

$$\langle P_{DCS} \rangle = 2 \omega_P^2 \alpha^2 Z_M^2 \frac{X_{CD}^2}{C_P \omega_{LC_P} \left( (1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2} \right)^2} \frac{D_{CD}^2}{(1 - D_{CD})} \quad (105)$$

Nota-se que a potência média extraída não depende da carga conectada e não há energia gasta no capacitor, ou seja,  $P_C$  é igual à zero. Ajustando o valor de  $t_{on}$  e de  $T_{CD}$  a potência máxima avaliada pelo piezelétrico  $P_{PZT}$  pode ser alcançada.

Para calcular o valor de  $Z_M$  define-se o valor de  $v_P(t)$  para  $t = T/2$ , que é igual ao  $V_{PM}$ , e a integral  $\int_0^{T/2} v_P(t) i_P(t)$ . Essa pode ser desmembrada em parciais conforme mostrado na equação (106).

$$\int_0^{T/2} v_P(t) i_P(t) = \int_{t_0}^{t_1} v_P(t) i_P(t) + \int_{t_1}^{T/2} v_P(t) i_P(t) \quad (106)$$

A primeira integral parcial é resolvida de maneira similar ao circuito SSHI em paralelo:

$$\int_{t_0}^{t_1} v_P(t) i_P(t) = - \int_{t_0}^{t_1} C_P \dot{v}_P v_P(t) = -\frac{1}{2} C_P V_{PM}^2 (q_1^2 - 1) \quad (107)$$

A segunda integral pode ser desmembrada em duas como feito anteriormente e mostrado na equação (108). No período  $t_i$ - $t_{on}$  a corrente no piezelétrico  $i_P(t)$  é igual a corrente no indutor piezelétrico  $i_L(t)$  e  $i_C(t)$ . No período  $t_{on}$ - $T_{CD}$  não há fluxo de  $i_P(t)$  e, portanto, a integral parcial é nula.

$$\int_{t_1}^{T/2} v_P(t) i_P(t) = n \left( \int_{t_i}^{t_{on}} v_P(t) i_P(t) + \int_{t_{on}}^{T_{CD}} v_P(t) i_P(t) \right) = n \int_{t_i}^{t_{on}} i_L(t) \quad (108)$$

$$\int_{t_1}^{T/2} v_P(t) i_P(t) = n \int_{t_i}^{t_{on}} v_P(t) i_C(t) = n \frac{1}{2} C_P v_P(t) \Big|_{t_i}^{t_{on}} \quad (109)$$

Como a estratégia de controle será feita para que a variação de  $v_p(t)$  seja pequena, o resultado da equação (109) é baixo e será desconsiderado. Assim, resolvendo a integral, obtém-se:

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) = -\frac{1}{2} C_P V_{PM}^2 (q_1^2 - 1)$$

$$\int_0^{\frac{T}{2}} v_p(t) i_p(t) = \frac{2 \alpha^2 \omega_p^2 Z_M^2}{C_P \left( (1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2} \right)^2} (1 - q_1^2) \quad (110)$$

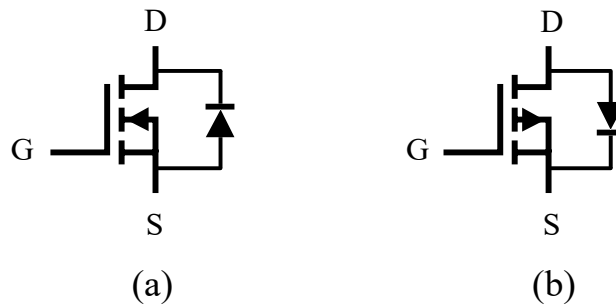
Substituindo (99) e (110) na equação (42) e simplificando, obtém-se o valor de  $Z_M$ .

$$Z_M = \frac{(m A_M)^2}{\sqrt{\left( -m \omega_p^2 + k + \frac{2 \omega_p \alpha^2}{C_P \left( (1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2} \right)} \right)^2 + \left( d_a \omega_p + \frac{4 \omega_p \alpha^2 (1 - q_1^2)}{C_P \left( (1 - q_1) + \frac{\pi X_{CD} D_{CD}}{2} \right)} \right)^2}} \quad (111)$$

### 5.3 IMPLEMENTAÇÕES DAS CHAVES

As implementações das chaves foram feitas com transistores MOS. A Figura 37 mostra os símbolos dos transistores NMOS e PMOS. Cada um têm quatro terminais: fonte S (*source*), dreno D (*dreno*), porta G (*gate*) e corpo B (*body / bulk*). O último terminal costuma ser conectado ao S, para não interferir no comportamento do dispositivo. Devido as características da construção do transistor existe um diodo parasita entre os terminais B-D.

Figura 37 – Símbolo do transistor: (a) NMOS e (b) PMOS.



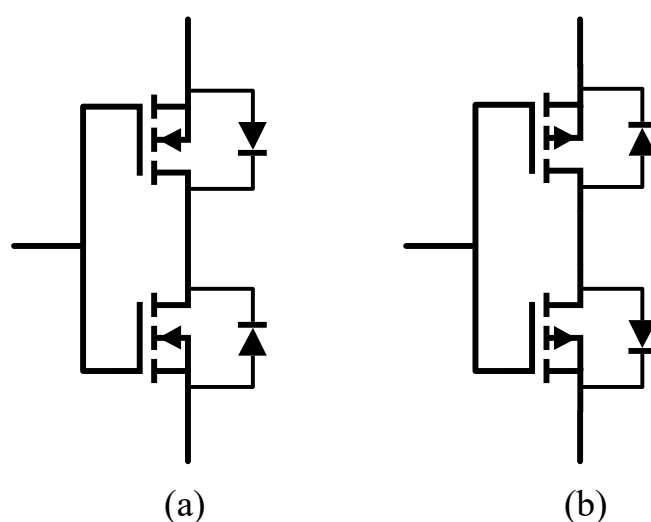
Fonte: Dados do próprio autor.



Na chave implementada com transistor MOS, o fluxo de corrente ocorre entre os terminais S e D e o sinal de controle é aplicado no terminal G. O transistor NMOS conduz nos dois sentidos quando a tensão entre os terminais G e S ( $V_{GS}$ ) for maior que a tensão limiar  $V_T$  (*threshold voltage*). Já quando  $V_{GS} < V_T$  há um bloqueio de corrente no sentido D-S e um fluxo dessa no sentido S-D devido ao diodo parasita. O transistor PMOS conduz quando  $V_{GS} < V_T$ , e bloqueia no sentido D-S quando o  $V_{GS} > V_T$ .

Para implementar a chave bidirecional utilizando o transistor MOS é necessário conectá-los em série como mostrado na Figura 38. Os terminais D são conectados entre si, a mesma ligação ocorre com os G. Já os terminais S são as entradas da chave. Dessa forma, os diodos parasitas estão em sentido contrários e quando  $V_{GS} < V_T$  para NMOS (ou  $V_{GS} > V_T$  para PMOS) o transistor bloqueia o fluxo de corrente em ambos os sentidos.

Figura 38 - Chaves bidirecionais implementadas com transistores: (a) NMOS e (b) PMOS.



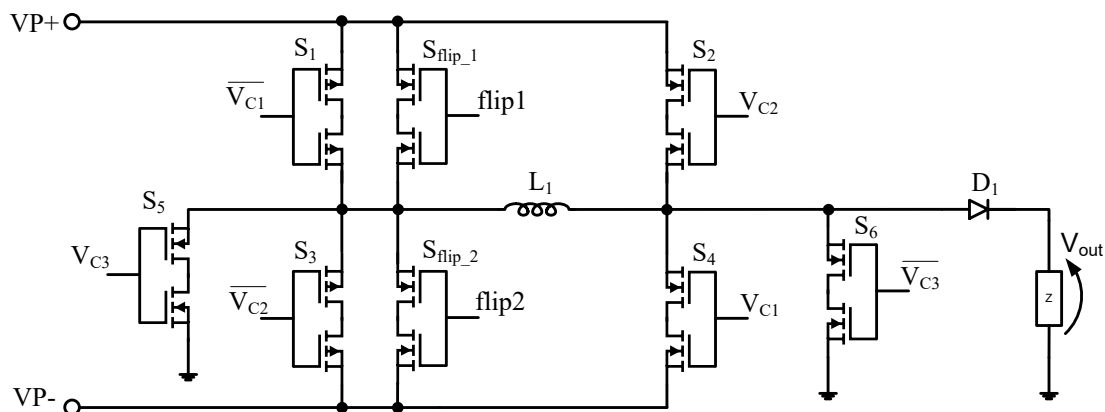
Fonte: Dados do próprio autor.

Com o objetivo de simplificar o controle e diminuir o consumo do circuito, utilizou-se uma fonte única. Já que o emprego dessa, ao invés de uma fonte simétrica, é uma das características para o circuito eletrônico ser viável no sistema de PH (TABESH; FRÉCHETTE, 2010). Assim, o sinal de controle varia de 0 a  $V_M$  (valor máximo da fonte).

Implementou-se as chaves  $S_2$ ,  $S_4$ ,  $S_5$  e  $S_6$  com transistores NMOS e as  $S_1$  e  $S_3$  com PMOS, conforme mostrado na Figura 39. Isto foi necessário para que a tensão  $V_{GS}$  fosse suficiente para acionar os transistores em modo de condução ou bloqueio.

Como as chaves  $S_1$  e  $S_3$  não conseguem fazer a inversão da tensão no piezelétrico, pois a tensão  $V_{GS}$  não é suficiente para fazer o transistor conduzir, foi adicionado mais duas chaves  $S_{flip\_1}$  e  $S_{flip\_2}$  com transistores NMOS em paralelo para a realização dessa.

Figura 39 – Circuito proposto implementado com transistores.



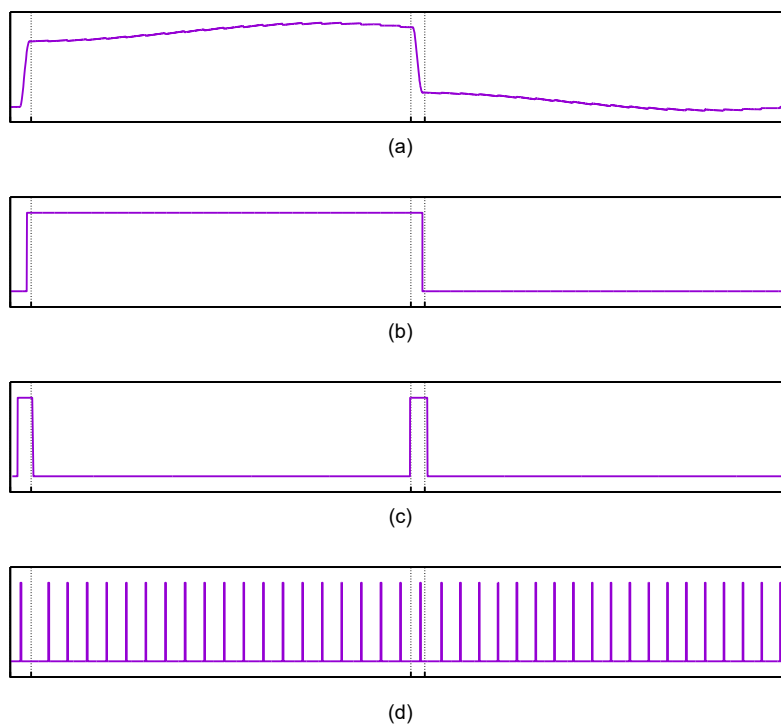
Fonte: Dados do próprio autor.

#### 5.4 CIRCUITO DE CONTROLE

O circuito proposto necessita de oito sinais para controlar os transistores, mostrado na Figura 39. Essas são geradas a partir de três formas de ondas fundamentais mostradas na Figura 40. As demais são criadas através de um circuito lógico combinacional.

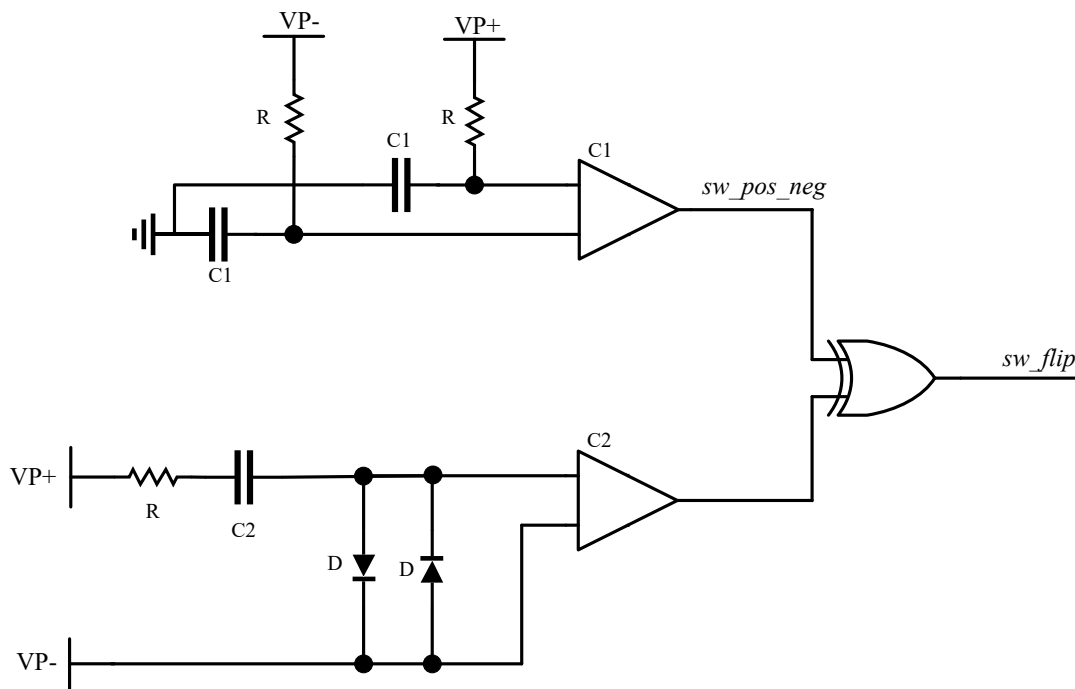
O circuito para a geração dos sinais  $sw\_pos\_neg$  e  $sw\_flip$  é mostrado na Figura 41. Ele é constituído por dois comparadores, resistores e capacitores. A saída do comparador C1 determina quando a tensão está com polaridade positivo ou negativo, ou seja o sinal  $sw\_pos\_neg$ . As tensões  $VP+$  e  $VP-$  são conectadas num filtro passa baixa e em seguida ligados nas entradas do comparador 1, conforme mostrado na Figura 41. Este filtro, constituído por capacitor e resistor, é utilizado para que a saída não seja interferida pelo chaveamento do circuito.

Figura 40 – Formas de onda fundamentais para geração dos sinais de controle: (a)  $v_p(t)$ ; (b)  $sw\_pos\_neg$ ; (c)  $sw\_flip$ ; (d)  $sw\_extração$ .



Fonte: Dados do próprio autor.

Figura 41 – Circuito para geração dos sinais  $sw\_pos\_neg$  e  $sw\_flip$ .

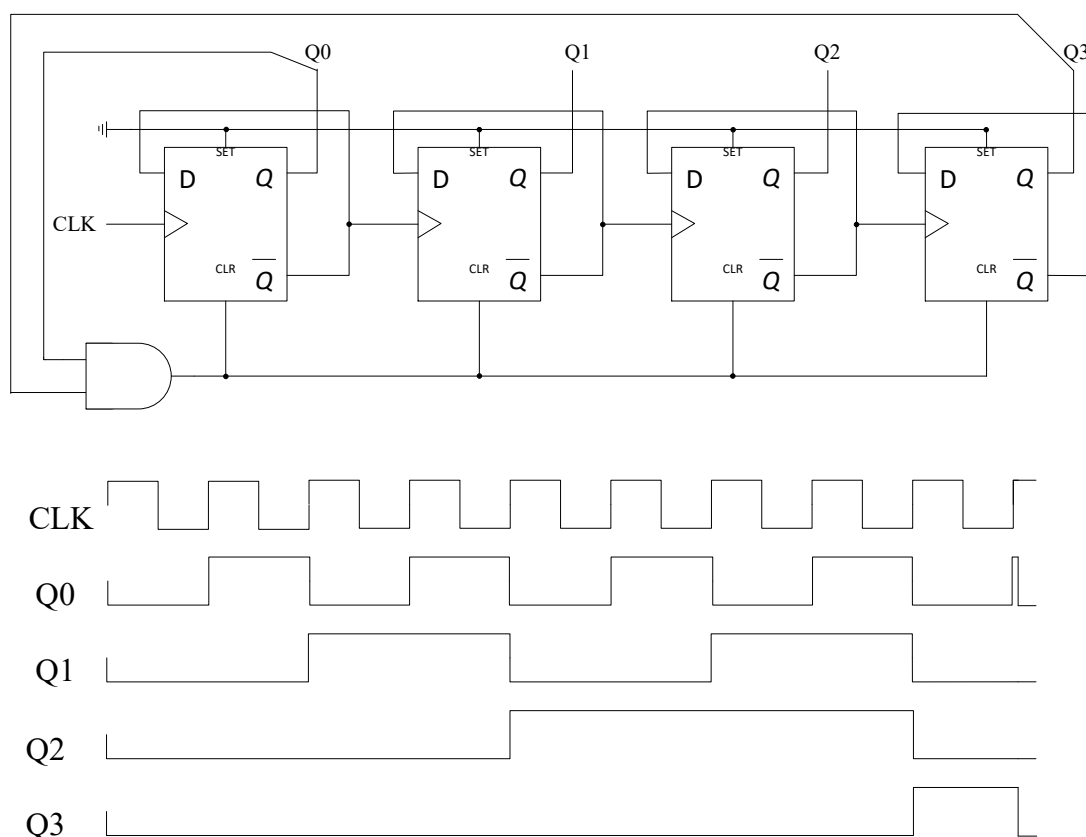


Fonte: Dados do próprio autor.

A saída do comparador C2 comuta quando a tensão no piezelétrico  $v_p(t)$  começa a diminuir ou a aumentar, ou seja, o momento em que se deve ocorrer o chaveamento para a inversão de  $v_p(t)$ . As entradas desse comparador são o circuito detector de pico positivo e negativo e a tensão VP-. Com a combinação da saída dos dois comparadores é gerado o sinal  $sw\_flip$ . Esse circuito de controle também pode ser utilizado para o circuito SSHI em paralelo e SECE. Os valores dos resistores e capacitores utilizados no circuito da Figura 41 foram  $R=1M\Omega$  ;  $C1= 10\text{ pF}$ ;  $C2 = 10\text{ nF}$ .

O sinal  $sw\_extração$  tem uma largura de pulso  $t_{on}$  bem menor que o período  $T_{CD}$ . Este foi implementado utilizando um contador assíncrono com flip flop D, conforme mostrado na Figura 42. No clock foi utilizado um oscilador SMD EM-7604-C7 de baixa potência de 32 KHz da EM MICROELETRONIC. O  $sw\_extração$  é a última saída do flip-flop. A frequência e largura de pulso desse sinal são controladas através do reset. No exemplo mostrado da Figura 42 a frequência e a largura de pulso do sinal são de 3,55 KHz e 31,25  $\mu\text{s}$ .

Figura 42 – Contador assíncrono com flip flop D.

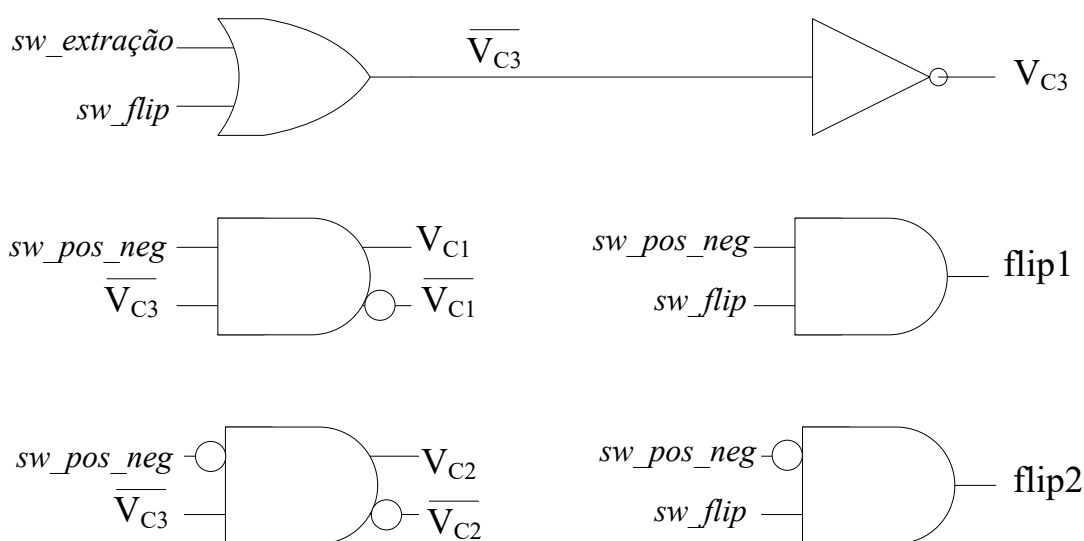


Fonte: Dados do próprio autor.

Com as três formas de ondas fundamentais é possível gerar as demais através do circuito lógico combinacional mostrado na Figura 43.

Para implementar o circuito para geração dos sinais de acionamento das chaves foram selecionados os componentes eletrônicos mostrados na Tabela 4. Esses foram selecionando tendo em vista componentes comerciais de baixo consumo. Os componentes resistores e capacitores não são detalhados na Tabela 4.

Figura 43 – Circuitos lógico combinacional para geração dos sinais de controle.



Fonte: Dados do próprio autor.

Tabela 4- Componentes do circuito para geração dos sinais para acionamento das chaves.

Componente	Quantidade	Empresa	Código	Tensão de Alimentação	Corrente de Alimentação
Comparador	2	STMicroelectronics	TS881	0,8-5,5 V	0,4 $\mu$ A
Oscilador	1	EM Microeletronic	EM-7604-C7	1,2 – 5,5 V	0,3 $\mu$ A
Flip-Flop	1CI (8un.)	nexperia	74LVC74A	1,2 – 3,6 V	0,1 $\mu$ A
Porta lógica	8	nexperia	74AUP2G57	0,8-3,6 V	0,5 $\mu$ A

Fonte: Dados do próprio autor.

A estimativa do consumo de corrente de cada bloco do circuito é mostrado na Tabela 5. Somando as correntes de cada bloco, tem-se que o consumo total de corrente é de 5,6  $\mu$ A. Sendo que a tensão mínima em que os componentes podem operar é de 1,2 V, o consumo mínimo de todo o circuito de controle é de aproximadamente 6,7  $\mu$ W.

No circuito SSHI em paralelo e SECE, o circuito de controle só utiliza dos blocos comparadores, filtro passa baixa e detector de pico. Por isso, o consumo mínimo é de aproximadamente  $1,4 \mu\text{W}$ .

Tabela 5- Estimativa da corrente consumida do circuito.

	Corrente ( $\mu\text{A}$ )
Comparadores	0,8
Filtros passa baixa	0,2
Detector de pico	0,2
Oscilador	0,3
Flip-Flops	0,1
Portas lógicas	4,0
Total	5,6

Fonte: Dados do próprio autor.

## 6 IMPLEMENTAÇÃO E CONFIGURAÇÃO DO SISTEMA

Neste capítulo faz-se discussões a respeito dos métodos de simulação do sistema de PH, com destaque para a proposta de modelagem utilizando a linguagem VHDL-AMS. Três modelos são implementados em: SPICE, MATLAB/Simulink e VHDL-AMS. Além disso, a implementação do sistema de PH é apresentada mostrando a estrutura mecânica, o piezelétrico e a placa *demoboard* utilizados.

### 6.1 MODELO DE SIMULAÇÃO

Geralmente as simulações com interface elétrica do sistema de PH empregam *softwares Electronic Design Automation* (EDA), os quais utilizam a linguagem SPICE para modelagem. Para implementar o modelo de PH em SPICE, o sistema mecânico deve ser simplificado. Na maioria das vezes, considera-se a frequência de excitação fixa e o deslocamento máximo  $Z_M$  constante. Apesar de ser uma boa aproximação, esta não prevê a interação eletromecânica. E a mesma interfere no desempenho do sistema, como por exemplo a conversão de energia (SPIES; MATEU; POLLAK, 2013). Para aprimorar os resultados da simulação, modelos com multidomínio devem ser empregados, esses podem ser implementados em MATLAB/Simulink e linguagem analógica e sinais mistos (AMS). A seguir serão discutidas as implementações dos modelos utilizando: SPICE, MATLAB/Simulink e SPICE com VHDL-AMS.

#### 6.1.1 SPICE

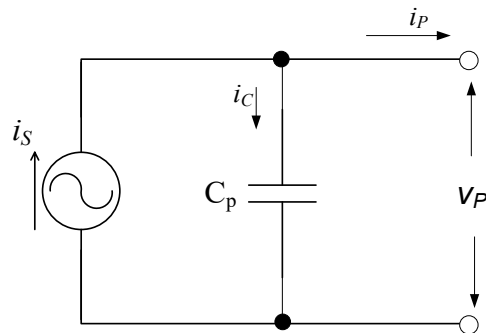
SPICE contém uma vasta biblioteca com componentes eletrônicos comerciais, o que possibilita simulações precisas. Porém, o mesmo não permite modelar fenômenos físicos, equações ou de descrição comportamental.

No modelo SPICE, a parte mecânica deve ser transformada para componentes eletrônicos e algumas simplificações devem ser feitas para reduzir a sua complexidade. Considera-se o sistema de PH excitado por uma vibração senoidal na frequência de ressonância, em operação estacionário e com fator de acoplamento baixo ( $\alpha$ ). Nessas condições a resposta do sistema mecânico é totalmente independente da parte elétrica. Essa

pode ser modelada com uma fonte de corrente senoidal em paralelo com o capacitor, como mostrado na Figura 44. A variável  $i_S(t)$  fornece uma corrente proporcional a velocidade  $\dot{z}(t)$  (primeira derivada do deslocamento) como mostrada na equação (112) (TABESH; FRÉCHETTE, 2010).

$$i_S(t) = \alpha \dot{z}(t) = \alpha Z_M \omega_P \sin(\omega_P t) \quad (112)$$

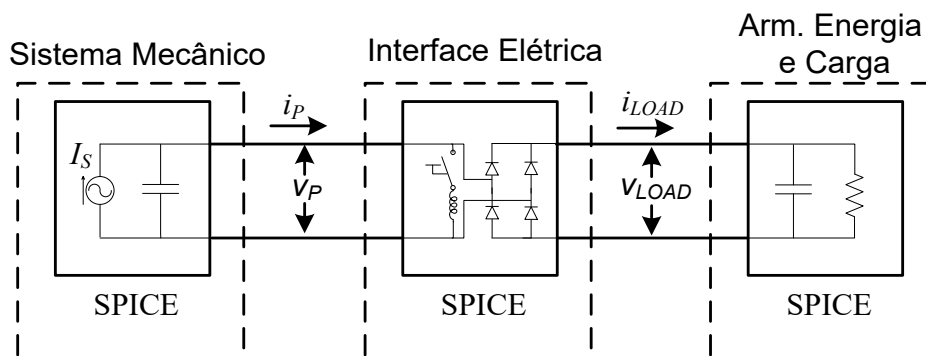
Figura 44 – Modelo elétrico da estrutura mecânica na frequência de ressonância.



Fonte: Dados do próprio autor.

O diagrama do modelo completo em SPICE é mostrado na Figura 45. A interface elétrica é composta pelos circuitos eletrônicos discutido nos capítulos 4 e 5. Os blocos de armazenamento de energia e a carga elétrica são mostrados juntos, os mesmos são representados por um capacitor e uma resistência conectado em paralelo. Neste trabalho, os resistores, capacitores e indutores são implementados com modelo genérico, enquanto que diodos, chaves e transistores com modelo comercial do componente. Além disso, os sinais de controle são gerados por uma fonte de tensão.

Figura 45 – Modelo de simulação em SPICE.



Fonte: Dados do próprio autor.



Esse modelo somente é válido para uma frequência fixa e uma deformação máxima  $Z_M$  constante. Portanto, esse modelo não é válido para variação na frequência de excitação. Além disso, a interação eletromecânica não é prevista, pois alteração nas variáveis da estrutura mecânica não interfere no valor de  $i_s(t)$ . Esse fato ocasiona resultados não exatos para circuito que utilizam a técnica de chaveamento sincronizado, tal como SSHI em paralelo. Logo, um modelo mais sofisticado é necessário.

Este trabalho apresenta uma metodologia para modelar o sistema mecânico, que pode ser integrado com a simulação da interface elétrica. Essa foi implementada em MATLAB / Simulink e em VHDL-AMS e será discutida abaixo.

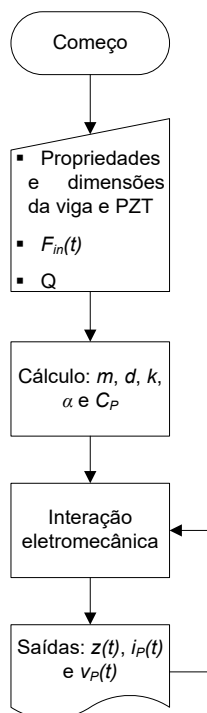
### 6.1.2 MATLAB / Simulink

O sistema mecânico foi implementado utilizando as equações (21) e (22). O seu fluxograma do modelo é mostrado na Figura 46. As propriedades e dimensões do piezelétrico e viga, a força de entrada  $F_{in}(t)$  e o fator de qualidade  $Q$  são parâmetros de entrada. As equações (4), (5), (6), (3), (18), (19) e (20) são utilizadas para determinar os coeficientes  $m$ ,  $k_s$ ,  $d$ ,  $k_p$ ,  $\alpha$  e  $C_p$ , respectivamente. O arquivo com a rotina em MATLAB para esse cálculo é mostrado no apêndice A. Em seguida, para cada passo de simulação ocorre a interação eletromecânica e  $z(t)$ ,  $v_p(t)$  e  $i_p(t)$  são calculados de acordo com as equações (21) e (22).

Nas Figuras 47 e 48 são mostrados os diagramas dos sistema mecânico e do modelo completo implementado em MATLAB / Simulink. As bibliotecas contínuos (*continuous*) e operações matemática (*math operation*) são utilizadas para encontrar  $z(t)$  e  $v_p(t)$ . Apesar da corrente  $i_p(t)$  ser utilizada no sistema mecânico, esta é gerada no próximo bloco (interface elétrica). Se ela varia,  $z(t)$  e  $v_p(t)$  também variam. Assim, uma realimentação entre sistema mecânico e a interface elétrica é estabelecido.

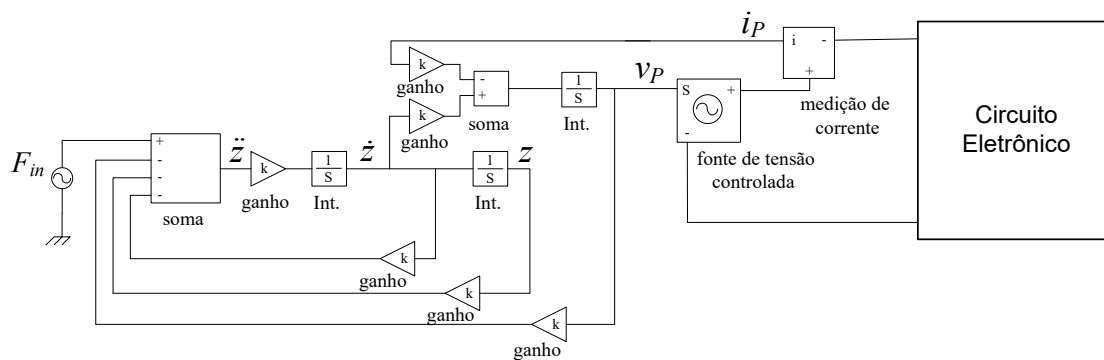
Na interface elétrica, o bloco fonte de tensão controlada (*controlled voltage source block*) converte o valor numérico de  $v_p(t)$  para o domínio elétrico. Esse é conectado no bloco de medição de corrente (*current measurement block*) e no bloco circuito eletrônico. O primeiro é utilizado para gerar a corrente  $i_p(t)$ , a qual retorna para o sistema mecânico. Ambos os blocos mencionados pertencem à biblioteca sistema SimPower (*SimPower System*).

Figura 46 – Fluxograma do modelo do sistema mecânico.



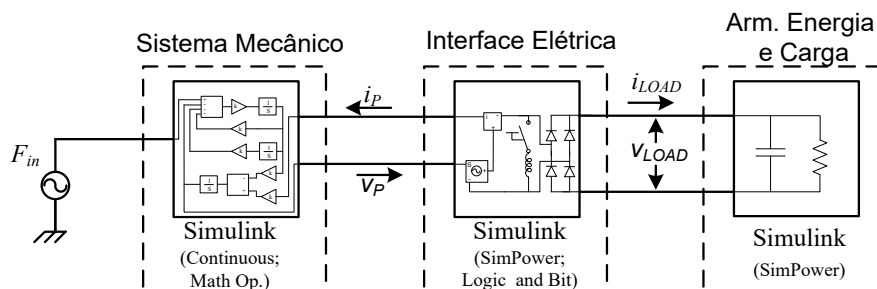
Fonte: Dados do próprio autor.

Figura 47 – Diagrama do sistema mecânico implementado em MATLAB / Simulink.



Fonte: Dados do próprio autor.

Figura 48 – Modelo de simulação em MATLAB / Simulink.

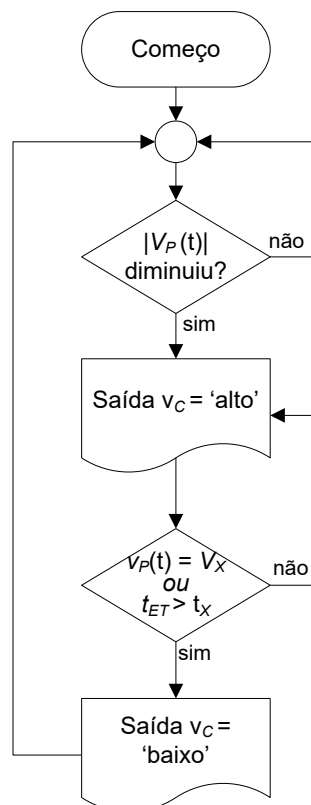


Fonte: Dados do próprio autor.

A biblioteca sistema SimPower também é utilizada para representar os componentes eletrônicos: resistores, capacitores, indutores, diodos e chaves. A dissipação de energia é devido à resistência interna e tensão direta (*forward voltage*) e as demais quedas de tensão por causa da indutância interna, resistência *snubber* e do capacitor foram negligenciadas. Caso contrário, o tempo da CPU seria muito longo e algumas vezes a simulação poderia não convergir.

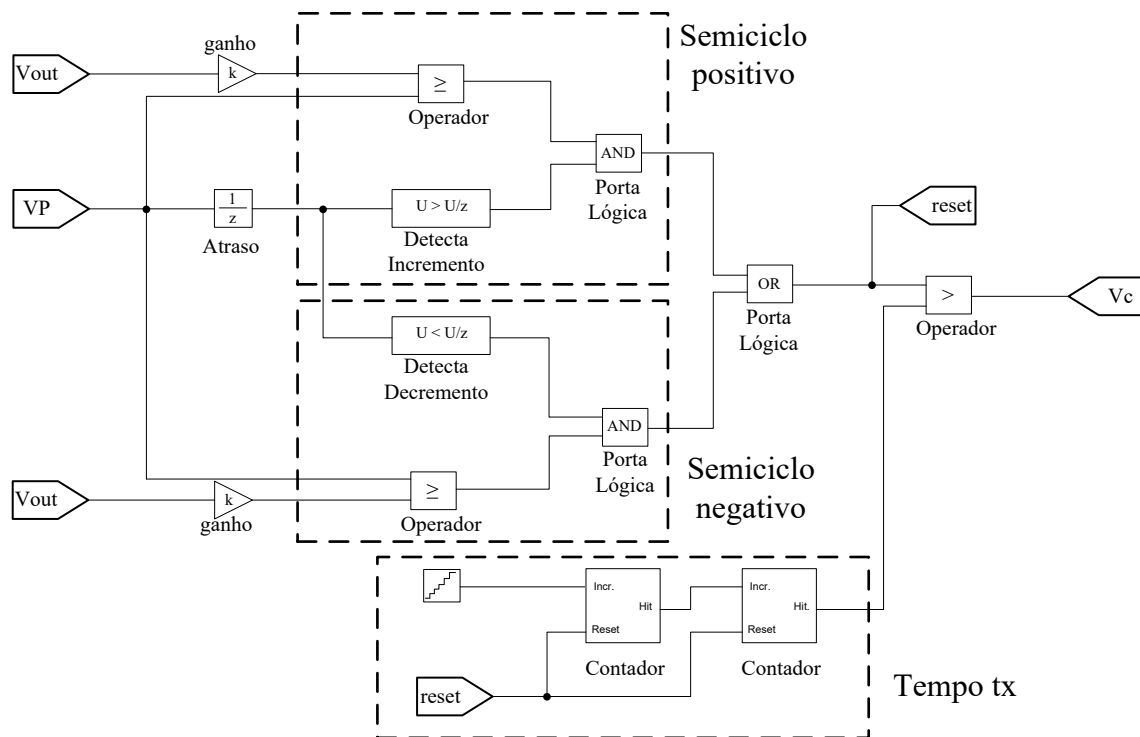
O sinal de controle  $v_C$  é determinado pela observação de  $v_P(t)$ , conforme mostrado no fluxograma da Figura 49. A variável  $v_C$  tem o sinal ‘alto’ quando o valor absoluto da tensão piezolétrico  $|v_P(t)|$  diminui. E este permanece até atingir uma tensão limiar  $V_X$  ou o tempo  $t_X$  tenha se passado. Se uma das duas condições forem atendidas,  $v_C$  altera o sinal para ‘baixo’.  $V_X$  é igual a  $0,8 \times |V_{PM}|$  para o circuito SSHI em paralelo e a zero para SECE. Enquanto,  $t_X$  tem o valor igual a  $1/(\pi \omega_{LCp})$ . O sinal de controle  $v_C$  é implementado usando a biblioteca de Operação de Lógica e Bit (*Logic and Bit Operation*). O diagrama é mostrado na Figura 50.

Figura 49 – Fluxograma do sinal de controle.



Fonte: Dados do próprio autor.

Figura 50 – Diagrama do sinal de controle implementado em MATLAB / Simulink.



Fonte: Dados do próprio autor.

De acordo com a Figura 50, a determinação da diminuição de  $|v_p(t)|$  ocorre através dos blocos de detecção de incremento (*detect increase*) e decremento (*detect decrease*), para o semiciclo positivo e negativo, respectivamente. Um bloco de atraso é adicionado antes de  $v_p(t)$  ser conectado nos blocos de detecção, com a função de aplicar um filtro passa-baixa e, assim, evitar que o sinal de controle tenha interferência do chaveamento. Quando ocorre a diminuição de  $|v_p(t)|$ , a saída da respectiva porta lógica AND fica ‘alta’ até  $v_p(t) > V_{out} \times k$ , para o semiciclo positivo, e  $v_p(t) < -V_{out} \times k$ , para o semiciclo negativo, sendo que  $k$  é o valor do ganho. Ambas as saídas são conectadas na porta lógica OR e em seguida no bloco operador  $>$ . A outra entrada desse bloco é a saída do contador, que implementa o tempo  $t_x$ . Dessa forma, se a tensão  $v_p(t)$  não atingir o valor desejado depois de decorrido  $t_x$ , o sinal de controle  $v_c$  recebe o valor ‘baixo’.

O tempo  $t_x$  foi implementado utilizando dois contadores com saída hit, ou seja, a saída é ‘alta’ quando atingir a contagem máxima. A entrada do primeiro contador é um *clock* com a frequência 300 vezes maior que a frequência de excitação. A saída desse é conectada na entrada do próximo contador, o qual deverá ter a saída ‘alta’ depois do tempo  $t_x$ . Esse é

obtido pelo controle da contagem máxima de cada contador. Esses são resetados sempre que o sinal  $v_c$  mudar para ‘alto’.

O modelo em MATLAB / Simulink permite simulação incluindo ambos os domínios mecânico e elétrico. Assim, a interação eletromecânica pode ser implementada. Os valores dos parâmetros dos componentes eletrônicos devem ser adicionados individualmente. Esse fato diminui a exatidão do modelo. No caso do SPICE, esses já são intrínsecos do componente. Além disso, o tempo de CPU é maior no MATLAB / Simulink do que no SPICE devido ao acoplamento explícito entre domínio mecânico e elétrico.

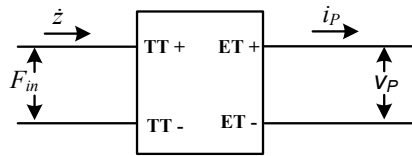
### 6.1.3 SPICE com VHDL-AMS

VHDL-AMS é uma linguagem de descrição de hardware utilizada para modelagem e simulação de sistemas através de equações diferenciais. Ela também pode ser usada para modelos comportamentais. Essa linguagem fornece recursos poderosos para modelar componentes e suas interações em múltiplos domínios de energia. Além disso, alguns EDAs permitem simulações com VHDL-AMS (KAZMIERSKI; BEEBY, 2011). Portanto, uma parte do sistema de PH pode ser modelada em VHDL-AMS e outra em SPICE. Neste trabalho foi utilizado o *software* System Vision da Mentor Graphics, que permite a simulação conjunta na linguagem em VHDL-AMS e SPICE. Dessa forma, o sistema mecânico é modelado pelo primeiro e a interface elétrica pelo segundo.

O modelo do sistema mecânico implementado em VHDL-AMS executa o fluxograma da Figura 46, explicado anteriormente. O símbolo e o código do mesmo são mostrados na Figura 51 e no Apêndice B, respectivamente. O modelo tem duas portas: o terminal de translação (TT) e o terminal elétrico (TE). As variáveis  $z(t)$ ,  $v_p(t)$  e  $i_p(t)$  são determinadas pela interação eletromecânica entre os terminais TT e TE. A tensão  $v_p(t)$  e a corrente  $i_p(t)$  são definidas como uma diferença de potencial e um fluxo através do TE, respectivamente. Similar, o deslocamento  $z(t)$  e a entrada  $F_{in}(t)$  são a diferença de potencial e fluxo através do TT. Essa interação obedece a lei de conservação de energia e as equações (21) e (22).

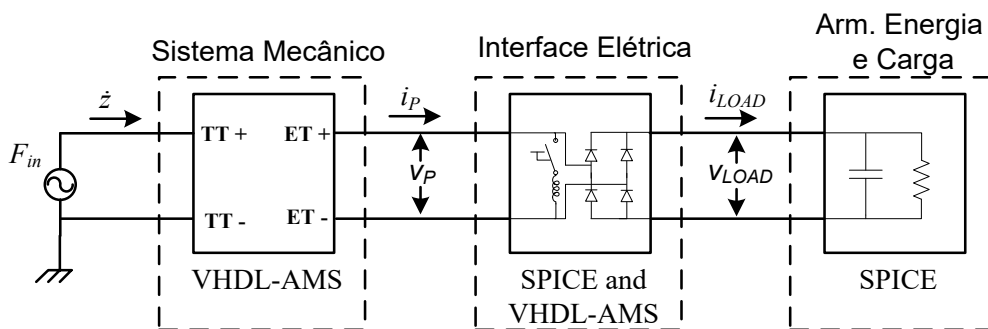
O diagrama do modelo completo em SPICE com VHDL-AMS é mostrado na Figura 52. Os componentes eletrônicos, dos blocos da interface elétrica, armazenamento de energia e carga, são implementados similarmente ao discutido no modelo SPICE.

Figura 51 – Símbolo do sistema mecânico implementado em VHDL-AMS.



Fonte: Dados do próprio autor.

Figura 52 – Modelo de simulação em SPICE com VHDL-AMS.



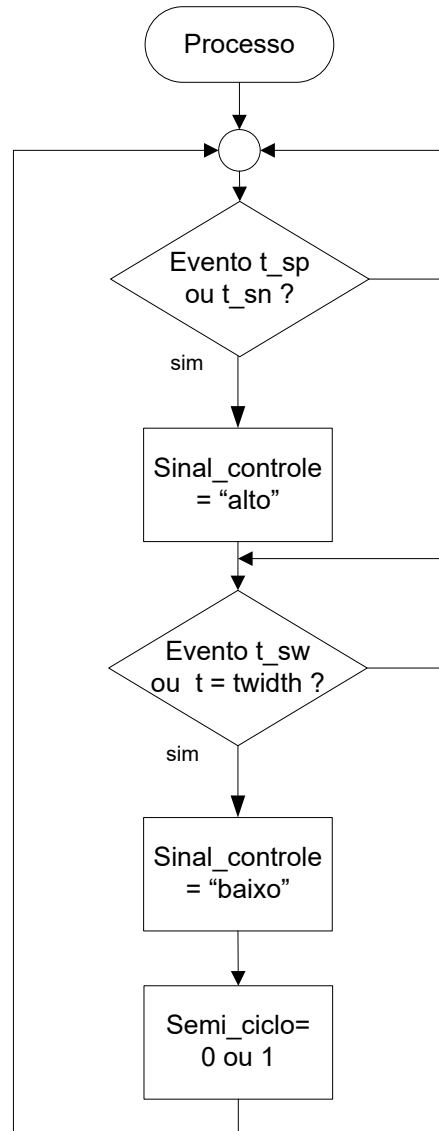
Fonte: Dados do próprio autor.

O sinal de controle é implementado por modelo de descrição comportamental de acordo com o fluxograma da Figura 49, explicado anteriormente para o modelo em MATLAB/Simulink. Nesse código utilizou-se da ferramenta processo em VHDL-AMS, que são subprogramas. Os processos entre si são executados concorrentemente, enquanto que os comandos internos são executados sequencialmente. O fluxograma do código principal para geração do sinal de controle é mostrado na Figura 53. Todas as variáveis são geradas por processos e serão detalhadas a seguir. O código completo é mostrado no Apêndice B.

O código para geração do sinal de controle espera que ocorra o evento  $t_{sp}$  ou  $t_{sn}$ . Esses detectam quando a tensão  $v_p(t)$  começa a aumentar ou diminuir e são gerados pelos processos  $detect\_t\_sp$  e  $detect\_t\_sn$ . Em seguida o sinal de controle recebe o valor ‘alto’ e aguarda ou que ocorra o evento  $t_{sw}$  ou que passe o tempo  $twidth$ . O primeiro determina quando a tensão alcança o valor  $V_X$  e é gerado pelo processo  $detect\_t\_sw$ . O segundo é um tempo dependente da frequência de excitação, que é calculada pelo processo  $detect\_freq$ . Na sequência, são atribuídos o valor ‘baixo’ para o sinal de controle e o valor correspondente para a variável  $semi\_ciclo$ . Por fim, o código volta para o início e espera o evento  $t_{sp}$  ou

$t_{sn}$ . Além desses processos citados, também existe o  $detect\_v\_max\_v\_min$  para determinar a tensão máxima e mínima.

Figura 53 – Fluxograma do processo para geração do sinal de controle:



Fonte: Dados do próprio autor.

Nessa linguagem também foi implementado o controle do circuito CDCS, o código é mostrado no Apêndice B. Os sinais  $sw\_flip$  e  $sw\_pos\_neg$  são gerados similarmente aos processos descritos acima. Além desses, é utilizado o processo  $create\_s5\_clock\_signal$  para criar o sinal  $sw\_extração$ . Nele uma forma de onda é criada com as variáveis de entrada do período  $T_{CD}$  e da razão cíclica  $D_{CD}$ . As saídas são uma combinação lógica dos três sinais gerados, como mostrado na Figura 43.

O modelo SPICE com VHDL-AMS permite a interação entre sistema mecânico e interface elétrica. Além disso, esse se beneficia por usar componentes eletrônicos em SPICE, os quais são mais exatos.

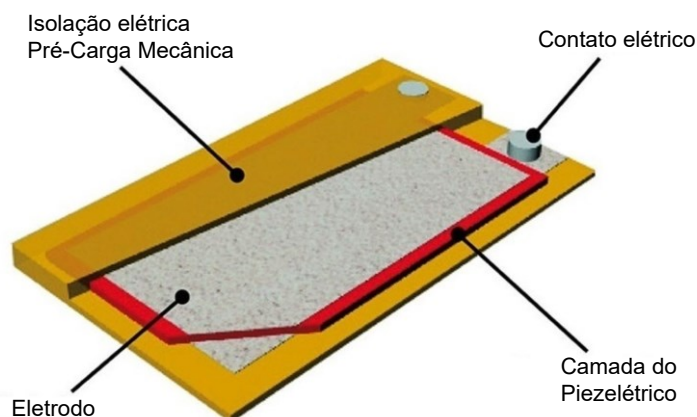
## 6.2 SISTEMA DE *POWER HARVESTING* PROJETADO

O sistema de PH utilizado faz parte do projeto DTP AWISE, o qual tem como objetivo controlar a vibração de um helicóptero remotamente. Para atender a frequência de vibração do helicóptero, que é baixa, esse sistema foi projetado para operar na frequência de 30 Hz. A seguir detalhes da implementação do sistema mecânico e da interface elétrica serão apresentadas.

### 6.2.1 Sistema Mecânico

No sistema mecânico foi utilizado o transdutor P-876 A11 DuraAct Patch da empresa PI Ceramic, pois ele é composto por uma camada do piezelétrico PIC 252 revestida por eletrodos e isolamento elétrica, como mostrado na Figura 54. Os dois contatos elétricos são os eletrodos conectados na parte superior e inferior do piezelétrico. Ou seja, o transdutor será excitado no modo 31. A sua dimensão e algumas de suas propriedades são mostrados nas Tabelas 6 e 7.

Figura 54 – Transdutor P-876 A11 DuraAct Patch.



Fonte: Adaptado de ( PIceramic, 2015).



Tabela 6 – Dimensão do transdutor piezelétrico e da viga.

	<b>Piezelétrico</b>	<b>Viga</b>
Tipo	P 876 A11 DuraAct Patch	Alumínio
Comprimento (mm)	61,0	205,0
Largura (mm)	35,0	35,0
Espessura (mm)	0,4	1,2

Fonte: Dados do próprio autor.

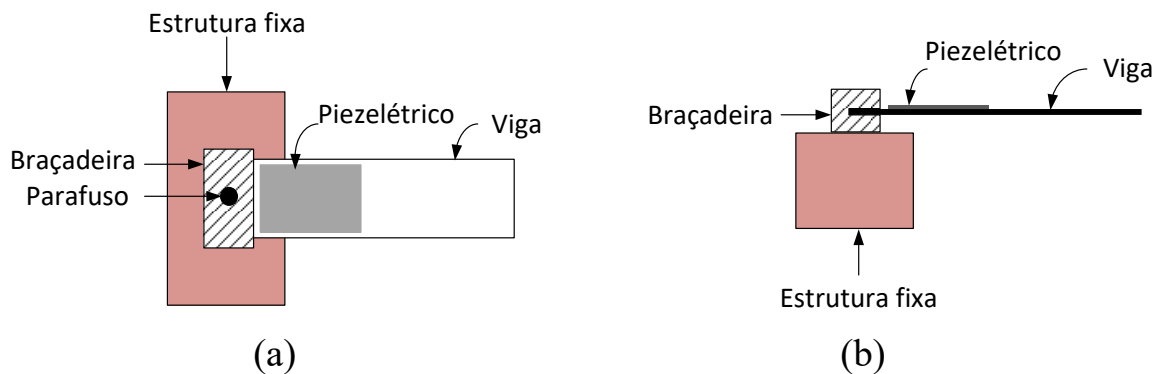
Tabela 7 – Propriedades do Piezelétrico PIC 252.

<b>Propriedade</b>	<b>Unidade</b>	<b>Valor</b>
Densidade $\rho$	$\text{g/cm}^3$	7,8
Temperatura Curie $T_c$	$^{\circ}\text{C}$	350,0
Permissividade relativa com estresse constante $\epsilon_{33}^T/\epsilon_0$	-	1750,0
Permissividade relativa perpendicular a polarização $\epsilon_{11}/\epsilon_0$	-	1650,0
Coeficiente piezelétrico $d_{31}$	$\text{pm/V}$	-180,0
Coeficiente piezelétrico $d_{33}$	$\text{pm/V}$	400,0
Coeficiente piezelétrico $d_{15}$	$\text{pm/V}$	550,0
Coeficiente elástico de compliance $s_{11}^E$	$10^{-12} \text{ m}^2/\text{N}$	15,0
Coeficiente elástico de compliance $s_{33}^E$	$10^{-12} \text{ m}^2/\text{N}$	19,0
Fator de qualidade Q		50,0

Fonte: Dados do próprio autor.

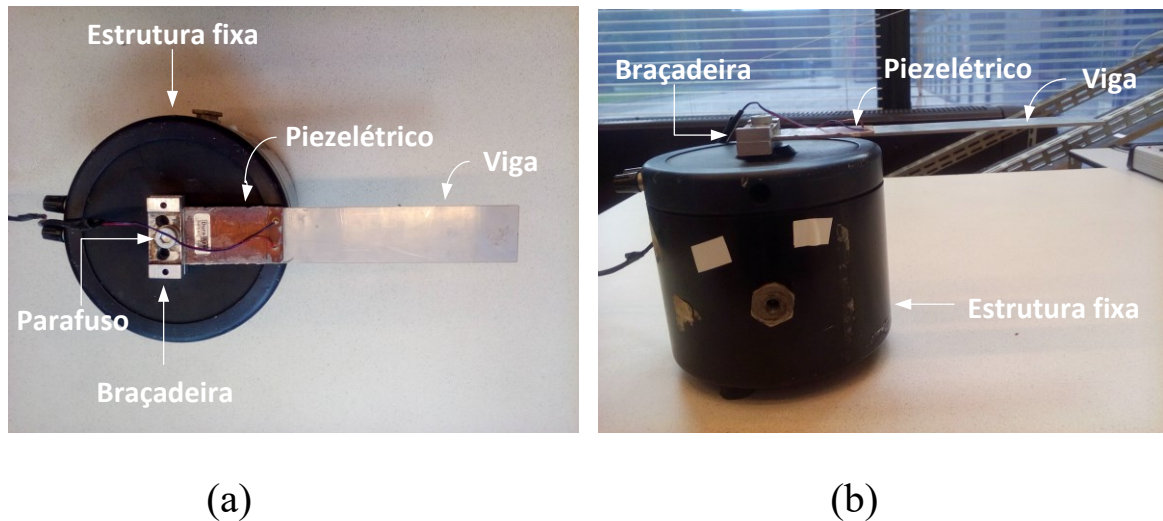
O piezelétrico foi colado na viga de alumínio, cuja dimensão é mostrada na Tabela 6. A viga é conectada no *shaker* (estrutura fixa) com auxílio de uma braçadeira e um parafuso, como mostrado no esquemático e na foto das Figuras 55 e 56. O parafuso é usado para conexão entre a braçadeira e a viga.

Figura 55 – Esquemático do sistema mecânico: (a) vista por cima e (b) vista lateral.



Fonte: Dados do próprio autor.

Figura 56 – Foto do sistema mecânico: (a) vista por cima e (b) vista lateral.

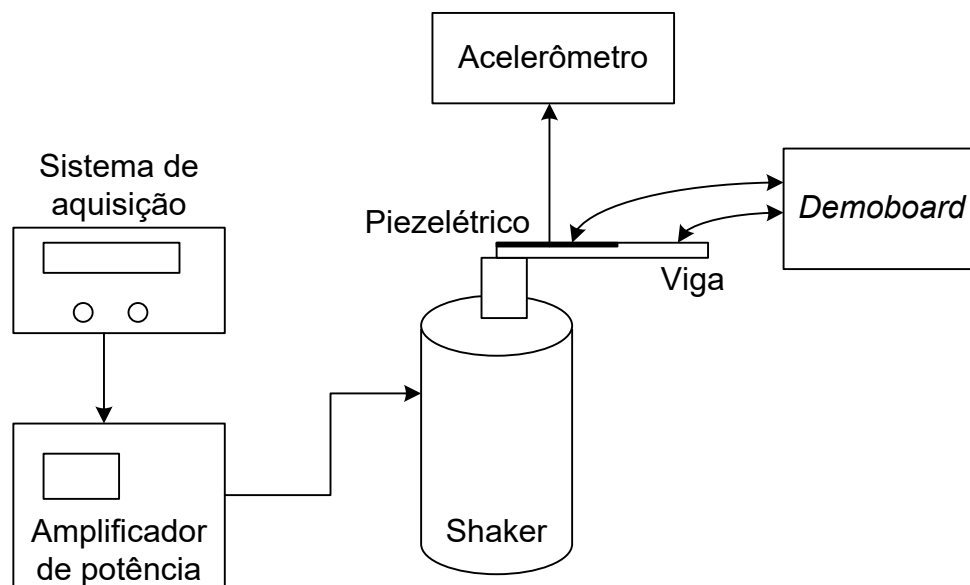


Fonte: Dados do próprio autor.

A viga foi excitada pelo *shaker*. A frequência e a amplitude foram controladas pelo sistema de aquisição (NI 4431 da National Instruments) e um amplificador de potência (tipo 2706 da Bruel & Kjaer). No piezelétrico foram conectados a placa *demoboard*, que contém os circuitos eletrônicos, e o acelerômetro. O acelerômetro é utilizado para medir aceleração e indiretamente, através da integral da aceleração, a deformação.

A Figura 57 mostra o diagrama das ligações entre o sistema de aquisição, amplificador de potência, *shaker*, a viga, o transdutor piezelétrico, a placa *demoboard* e o acelerômetro. O *software* utilizado para a geração do sinal de excitação e da aquisição dos dados foi o LabVIEW da National Instruments.

Figura 57 – Diagrama das conexões do sistema.



Fonte: Dados do próprio autor.

### 6.2.1.1 Simulação

As simulações do sistema, com os modelos discutidos, foram realizadas nos *softwares* LTspice da Linear Technology (para SPICE), MATLAB/Simulink da Mathworks (para MATLAB/Simulink) e SystemVision Software da Mentor Graphics (para SPICE com VHDL-AMS).

Experimentalmente, a amplitude de excitação foi regulada para que o deslocamento máximo  $Z_M$  fosse de 815  $\mu\text{m}$ , com o piezelétrico excitado na frequência de ressonância e em circuito aberto (sem circuito eletrônico conectado). O mesmo procedimento foi realizado nas simulações. Dessa forma, as amplitudes das fontes de entrada foram de 120  $\mu\text{A}$ , 116 mg e 100 mg nos modelos SPICE, MATLAB / Simulink e SPICE com VHDL-AMS, respectivamente.

### 6.2.2 Interface Elétrica

A interface elétrica utilizada foi a placa *demoboard*, mostrada na Figura 58. A mesma foi desenvolvida por esta autora e pelo Engenheiro Manjo da empresa holandesa

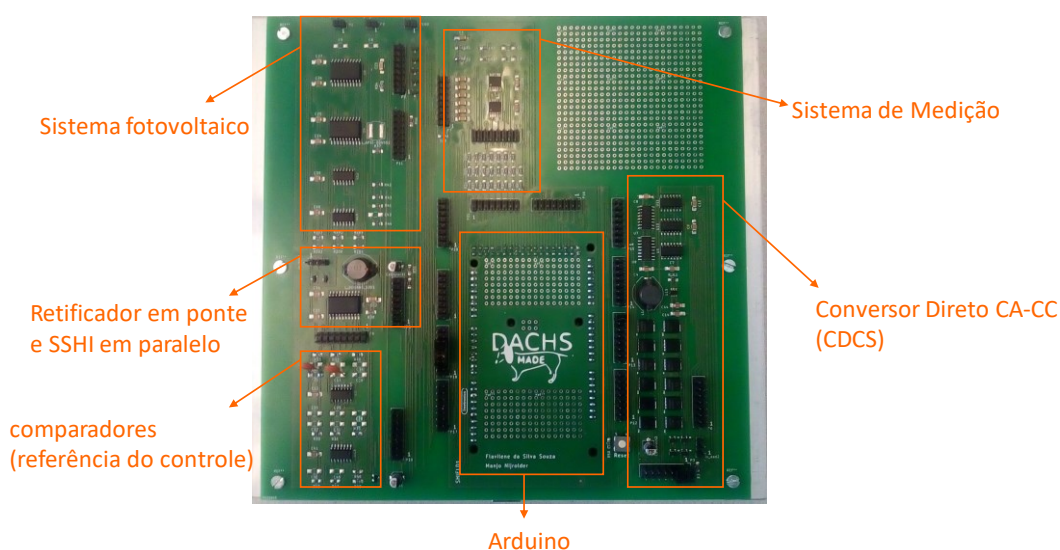
DACHSmade. O *layout* foi confeccionado utilizando o *software* Kicad. No apêndice C são mostrados o esquemático e o *layout* da placa *demoboard*.

Para o sistema PH baseado em piezelétrico, a placa contém os circuitos retificador em ponte, SSHI em paralelo e conversor direto CA-CC com chaveamento sincronizado (CSCS). Em cada um, a energia extraída é armazenada num capacitor e a carga elétrica é representado por um resistor. Apesar do circuito CDCS estar presente na placa, os resultados do circuito mostrado neste trabalho são apenas por simulação, pois os sinais para acionamento das chaves não podem ser implementado na placa.

Nessa placa também há um circuito para ser aplicado no sistema fotovoltaico. Os sinais de controle são realizados pelo microcontrolador Arduino, este é localizado na parte inferior da placa. O bloco comparadores (referência do controle) e o sistema de medição são conectados no Arduino. O primeiro tem a função de comparar a tensão no piezelétrico com a tensão de referência, as saídas dessas comparações são conectadas no Arduino. O segundo estima o valor da potência extraída através de um medidor de corrente e um conversor analógico para digital (CAD). Contudo, esse bloco não foi utilizado neste trabalho, pois o mesmo não tem exatidão.

Os componentes utilizados são mostrados no apêndice C. Vale mencionar que, com o objetivo de diminuir a dissipação de energia dos circuitos, foram utilizados os diodos Schottky, e as chaves, transistores e portas lógicas *nanopower*.

Figura 58 – Placa *demoboard*.



Fonte: Dados do próprio autor.

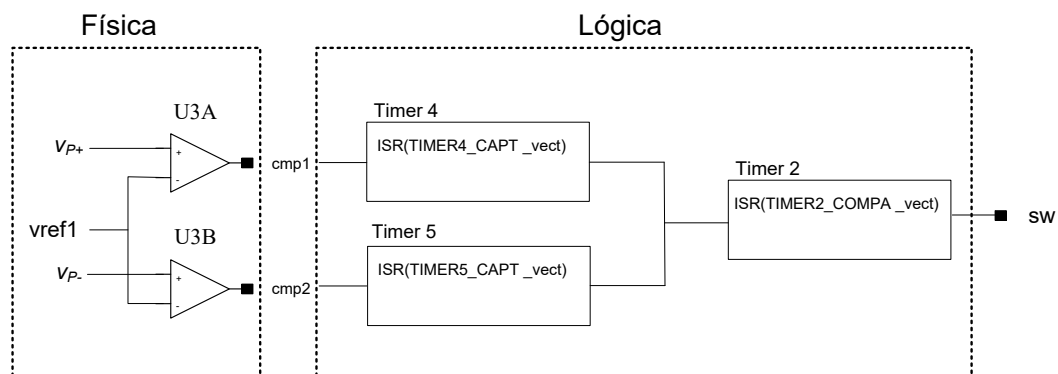
### 6.2.3 Geração do Sinal de Controle

O sinal de controle é gerado pela plataforma Arduino com auxílio do bloco comparadores. O consumo do circuito utilizando o Arduino é muito alto e impraticável para o sistema de PH. Contudo, a ideia da placa *demoboard* é testar o funcionamento do circuito eletrônico. E para esse fim, o microcontrolador é bem utilizável por flexibilizar a geração do sinal de controle.

#### 6.2.3.1 SSHI em paralelo

A Figura 59 mostra o diagrama para geração do sinal de controle para o circuito SSHI em paralelo. As partes físicas e lógica se referem aos componentes na placa *demoboard* e a programação no microcontrolador Arduino, respectivamente. A parte física é constituída por dois comparadores e três pinos (2 entradas e 1 saída) do Arduino. O fluxograma do funcionamento é mostrado na Figura 60 e detalhado a seguir.

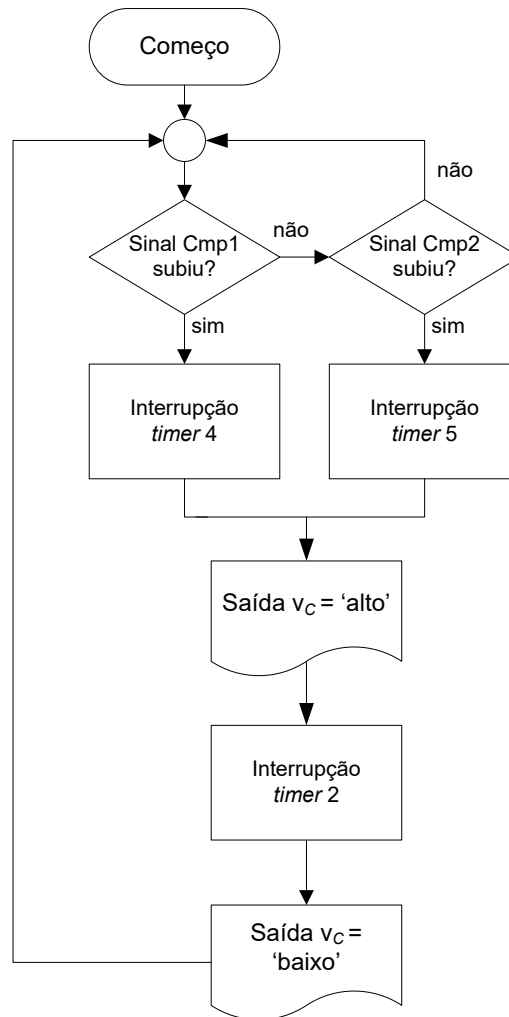
Figura 59 – Diagrama da geração do sinal de controle para o SSHI em paralelo.



Fonte: Dados do próprio autor.

A saída do comparador U3A determina o momento em que a chave deve fechar para o semiciclo positivo. As entradas do comparador são a tensão no piezelétrico positiva  $V_{P+}$  e a tensão de referência  $v_{ref1}$ , que neste caso é próximo de zero. Assim quando a tensão no piezelétrico  $v_p(t)$  começar a aumentar, a saída do controlador `cmp1` altera de 0 para 5 V. Essa é conectada no pino PL0/ICP4 do Arduino, o qual corresponde ao pino para habilitação externa do *timer* 4. Com a configuração da interrupção *input capture* do *timer* 4, a rotina `ISR(TIMER4_CAPT_vect)` é executada quando o sinal `cmp1` comutar de 0 para 5V.

Figura 60 – Fluxograma da geração do sinal de controle para o SSHI em paralelo.



Fonte: Dados do próprio autor.

Similarmente, para o semi ciclo negativo, a saída do comparador U3B detecta quando a chave deve fechar. Nesse caso, a entrada do comparador é a tensão no piezelétrico negativa  $V_{p-}$ , ao invés de  $V_{p+}$ . E quando a tensão  $v_p(t)$  começa a diminuir, a saída do comparador cmp2 comuta de 0 para 5 V e essa é conectada no pino PL1/ICP5 do Arduino, o qual habilita a rotina ISR(TIMER5\_CAPT\_vect) do timer 5.

As rotinas ISR(TIMER4\_CAPT\_vect) e ISR(TIMER5\_CAPT\_vect) modificam a saída sw (pino PB4/OC2A) para 5 V e habilitam a interrupção *output compare* do timer 2. Após passar o tempo  $t_{sw1}$ , determinado pelo programa, a rotina ISR(TIMER2\_COMPA\_vect) é executada e a saída sw altera para 0 V. Dessa forma, no pino PB4/OC2A é gerado o sinal de controle para a chave do circuito SSHI em paralelo. As rotinas são implementadas em C++ e são mostradas no apêndice D.

## 7 RESULTADOS

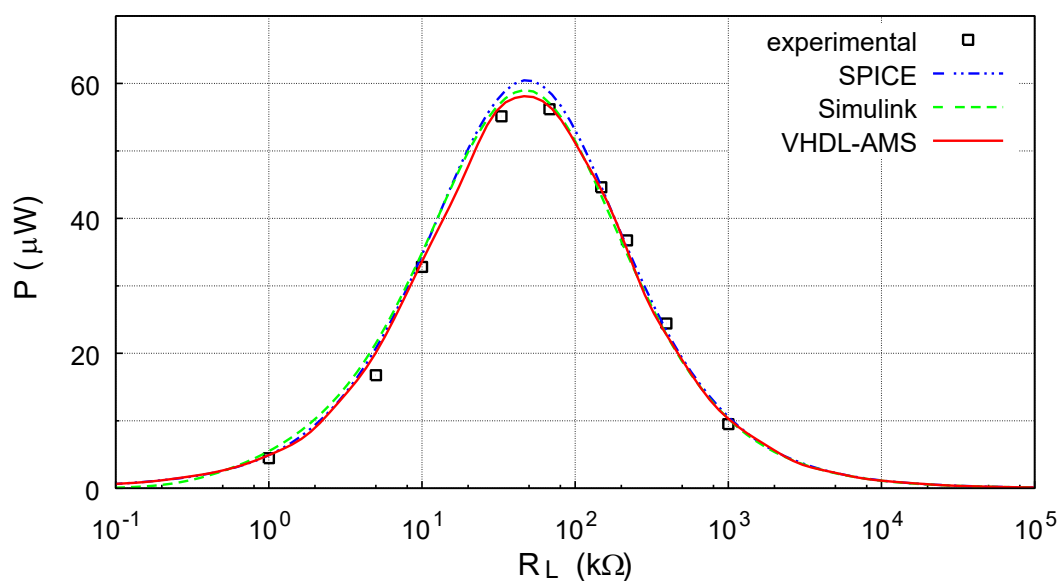
Este capítulo apresenta os resultados obtidos dos modelos de simulação e do circuito proposto.

### 7.1 Métodos de Simulações

Para comparar os resultados das simulações com os dados experimentais foram realizadas duas análises transitórias de 40 segundos. Na primeira (Análise I) varia-se a carga  $R_L$  numa frequência de excitação fixa e igual a de ressonância, 30 Hz. Na segunda (Análise II) varia-se a frequência de excitação com a carga  $R_L$  de 68 k $\Omega$ . Na última, o modelo SPICE não foi utilizado devido às restrições do modelo. O capacitor  $C_L$  foi de 100  $\mu$ F.

A Figura 61 mostra a potência extraída do sistema em função da carga  $R_L$  conectada para o circuito retificador em ponte. Observa-se que o valor máximo da potência é de 56,17  $\mu$ W, para uma resistência de 68 k $\Omega$ , essa é chamada de resistência ótima. Aumentando a carga linearmente, a potência vai crescer até atingir o ponto de inflexão no valor máximo na resistência de 68 k $\Omega$ .

Figura 61 – Análise I para retificador em ponte.



Fonte: Dados do próprio autor.

A Tabela 8 mostra o desempenho das simulações em relação ao custo computacional (tempo de CPU) e erro percentual absoluto médio (*mean absolute percentage error* - MAPE). MAPE é calculado como mostrado em (113).

$$MAPE = \frac{100}{n} \sum_{t=1}^n \left| \frac{P_m - P_s}{P_m} \right| \quad (113)$$

Sendo que:  $n$  é o número de amostras;

$P_m$  é a potência medida experimentalmente;

$P_s$  é a potência obtida por simulação.

Tabela 8 – Desempenho das simulações para retificador em ponte.

Modelo	Análise I		Análise II	
	Tempo CPU (min)	MAPE (%)	Tempo CPU (min)	MAPE (%)
SPICE	0,53	7,51	-	-
Simulink	2,47	9,61	3,39	40,35
VHDL-AMS	4,10	7,49	5,33	23,03

Fonte: Dados do próprio autor.

A respeito do tempo de simulação, o modelo mais rápido foi o do SPICE, pois esse não apresenta realimentação eletromecânica. Em seguida, o modelo MATLAB/Simulink e por último o VHDL-AMS.

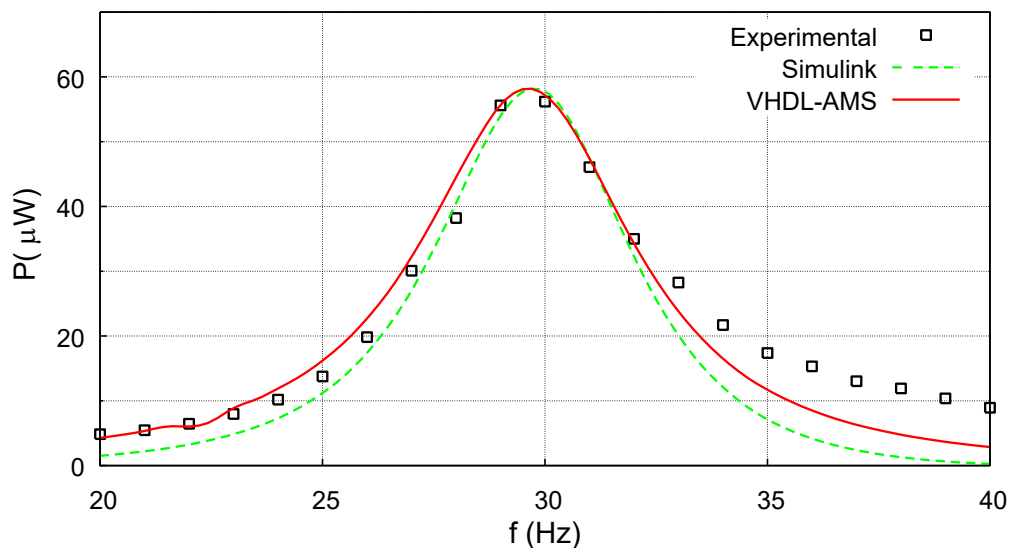
Já em relação a exatidão, o modelo SPICE com VHDL-AMS apresentou o menor erro. O SPICE teve um desempenho parecido. Enquanto que o MATLAB/Simulink exibiu o maior erro, devido aos componentes eletrônicos que não simulam todas as dissipações.

A Figura 62 mostra a potência extraída do sistema em função da frequência de excitação para o circuito retificador em ponte. O modelo SPICE não é avaliado nessa análise, pois o mesmo só é válido para uma frequência fixa. O desempenho dos demais modelos são mostrados na Tabela 8.

Observa-se pela Figura 62 que a potência tem seu ponto de inflexão na frequência de ressonância. Os modelos funcionam melhor para as frequências com valores abaixo e próximas da ressonância. Por isso, o erro MAPE aumentou. Contudo, nessas faixas de frequência a potência extraída já é muito baixa.



Figura 62 – Análise II para retificador em ponte.



Fonte: Dados do próprio autor.

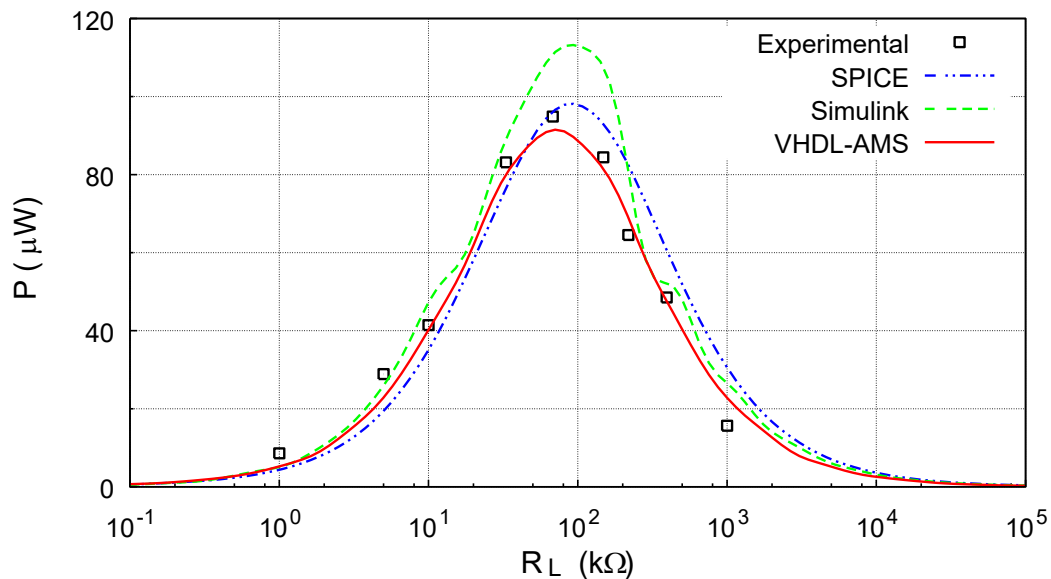
A ordem do tempo de simulação e exatidão continua a mesma. O modelo MATLAB/Simulink é mais rápido que o SPICE com VHDL-AMS, porém este é mais exato que o primeiro.

As mesmas análises foram feitas para o circuito SSHI em paralelo. A Figura 63 mostra os resultados para a potência extraída em função da carga  $R_L$ . A potência é máxima na carga ótima e seu valor é de  $94,87 \mu\text{W}$ . Esta é 160% maior do que a do retificador em ponte. Apesar disso, ela apresenta a mesma dependência em relação a carga. Vale ressaltar que, nessa análise, somente no modelo VHDL-AMS a carga ótima coincidiu com a obtida experimentalmente. Nos outros, essa foi maior.

Além disso, o SPICE apresenta uma faixa da carga maior e deslocada em relação ao obtido experimentalmente e aos outros modelos. E o MATLAB/Simulink mostra uma potência extraída máxima bem maior, isto devido aos componentes eletrônicos do modelo não apresenta todas as dissipação de energia.

O desempenho das simulações é mostrado na Tabela 9. Nesse, o tempo de simulação do modelo SPICE é bem menor que os demais modelos, pois o mesmo não prevê a interação eletromecânica. O VHDL-AMS é um pouco mais lento, mas com um custo computacional aceitável. E por último o MATLAB/Simulink é o mais lento. O mesmo levou mais de duas horas para concluir as simulações, apesar das simplificações nos componentes eletrônicos. Um dos motivos para esse modelo ser muito mais lento é devido a realimentação da corrente  $i_p(t)$ .

Figura 63 – Análise I para SSHI em paralelo.



Fonte: Dados do próprio autor.

Tabela 9 – Desempenho das simulações para SSHI em paralelo.

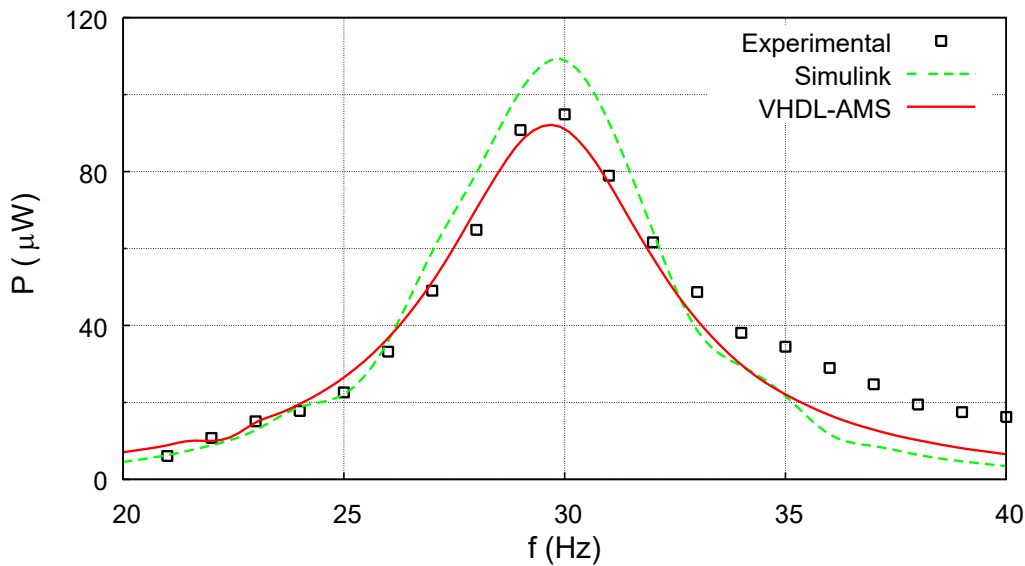
Modelo	Análise I		Análise II	
	Tempo CPU (min)	MAPE (%)	Tempo CPU (min)	MAPE (%)
SPICE	1,36	29,44	-	-
Simulink	132,42	22,64	183,26	28,44
VHDL-AMS	8,47	15,38	10,93	22,27

Fonte: Dados do próprio autor.

Em relação a exatidão, o SPICE apresentou o maior erro, como previsto. Isto ocorreu porque o deslocamento máximo  $Z_M$  varia no circuito SSHI em paralelo e no modelo SPICE esse permanece constante. O modelo em SPICE com VHDL-AMS aumentou o percentual de erro, mas ainda é o que apresenta menor valor.

A Figura 64 mostra a potência extraída em função da frequência de excitação para o circuito SSHI em paralelo. Nesse o modelo SPICE não é analisado, pois o modelo não é válido para variação da frequência. A potência mantém-se dependente da frequência com seu valor máximo na frequência de ressonância. Contudo, a faixa de operação na frequência aumentou. Considera-se a largura de banda a faixa da frequência em que a potência extraída atinge a metade do valor máximo. No circuito SSHI em paralelo a largura de banda foi 110% maior do que no retificador em ponte. Nessa análise, os modelos são mais exatos para valores abaixo e próximos da frequência de ressonância.

Figura 64 – Análise II para SSHI em paralelo.



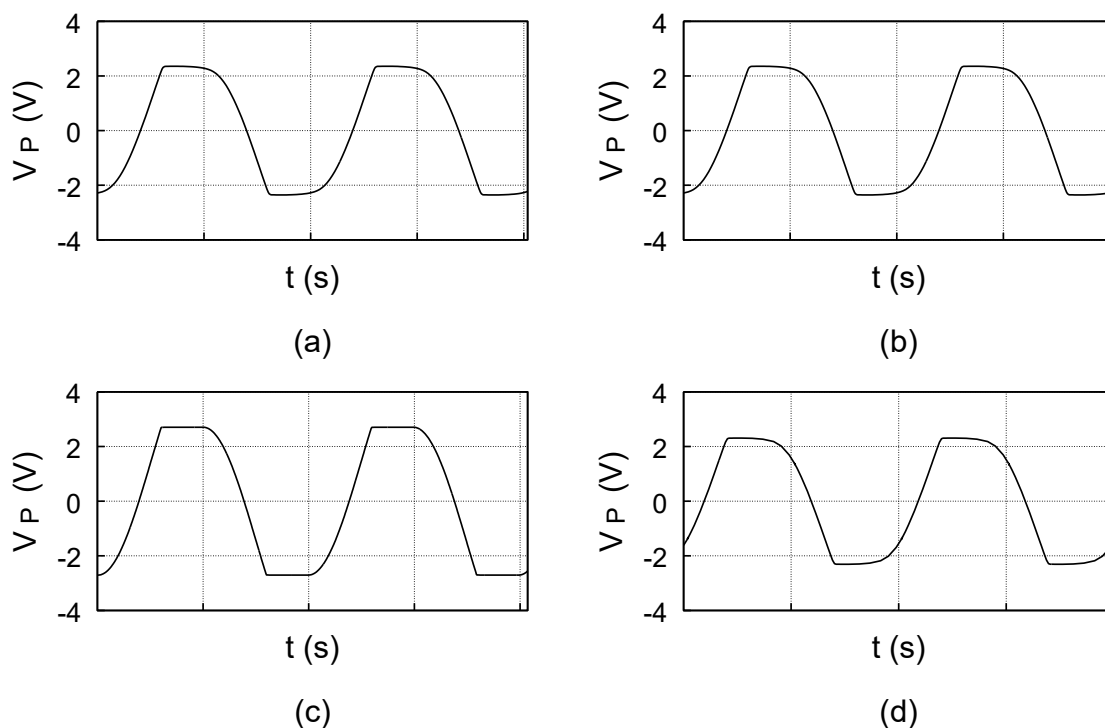
Fonte: Dados do próprio autor.

O desempenho das simulações é mostrado Tabela 9. As mesmas conclusões feitas para a análise I são válidas. Ou seja, o modelo VHDL-AMS é bem mais rápido e mais exato do que o MATLAB/Simulink.

Outra análise realizada foi observar a tensão no piezelétrico  $v_p(t)$  em cada circuito. A Figura 65 mostra as formas de onda de  $v_p(t)$  para o circuito retificador em ponte na frequência de ressonância e carga ótima. Elas foram obtidas teoricamente, pelo modelo SPICE, MATLAB/Simulink e SPICE com VHDL-AMS. Observa-se que a tensão varia quando o capacitor piezelétrico está carregando ou descarregando e se mantém constante nos outros momentos. Todas as formas de onda são bem parecidas e estão em conformidade com a teoria.

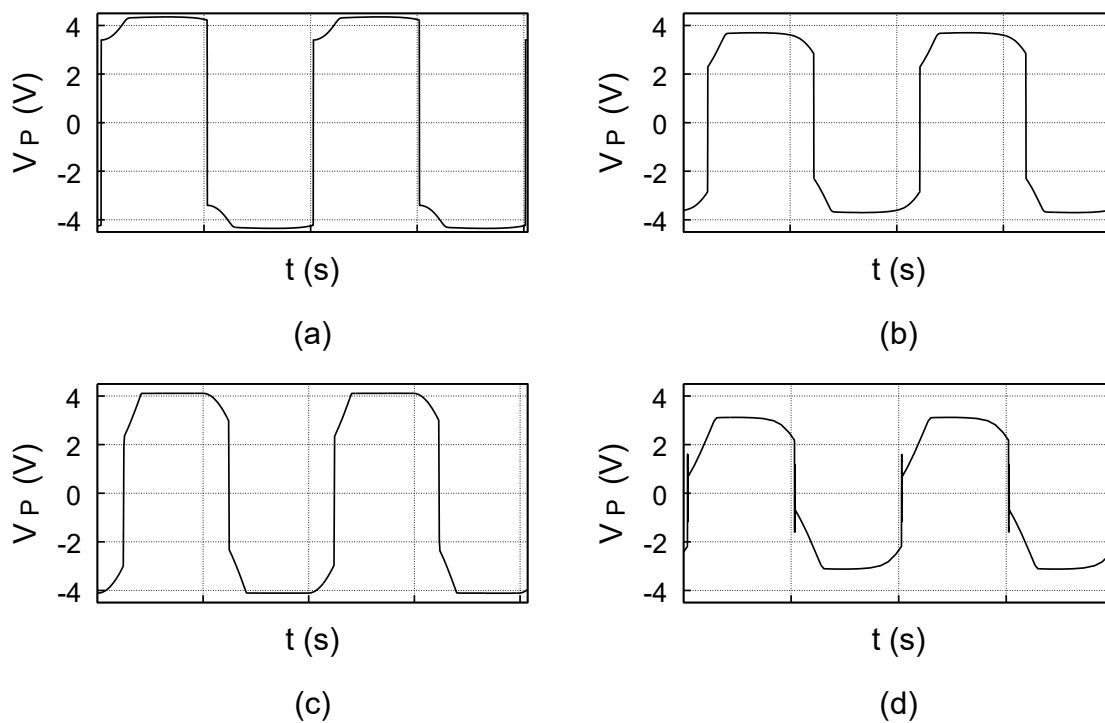
A Figura 66 mostra as formas de onda de  $v_p(t)$  para o circuito SSHI em paralelo na frequência de ressonância e carga ótima. Observa-se que a tensão é invertida quando acontece o chaveamento. Comparando as formas de onda em cada modelo, elas são diferentes no momento em que ocorre o chaveamento, devido à implementação do controle, a qual é diferente em cada modelo. Além disso, a tensão máxima tem valores diferentes.

Figura 65 – Tensão no piezelétrico para retificador em ponte: (a) teórico, (b) SPICE, (c) MATLAB/Simulink; (d) SPICE com VHDL-AMS.



Fonte: Dados do próprio autor.

Figura 66 – Tensão no piezelétrico para SSHI em paralelo: (a) teórico, (b) SPICE, (c) MATLAB/Simulink; (d) SPICE com VHDL-AMS.



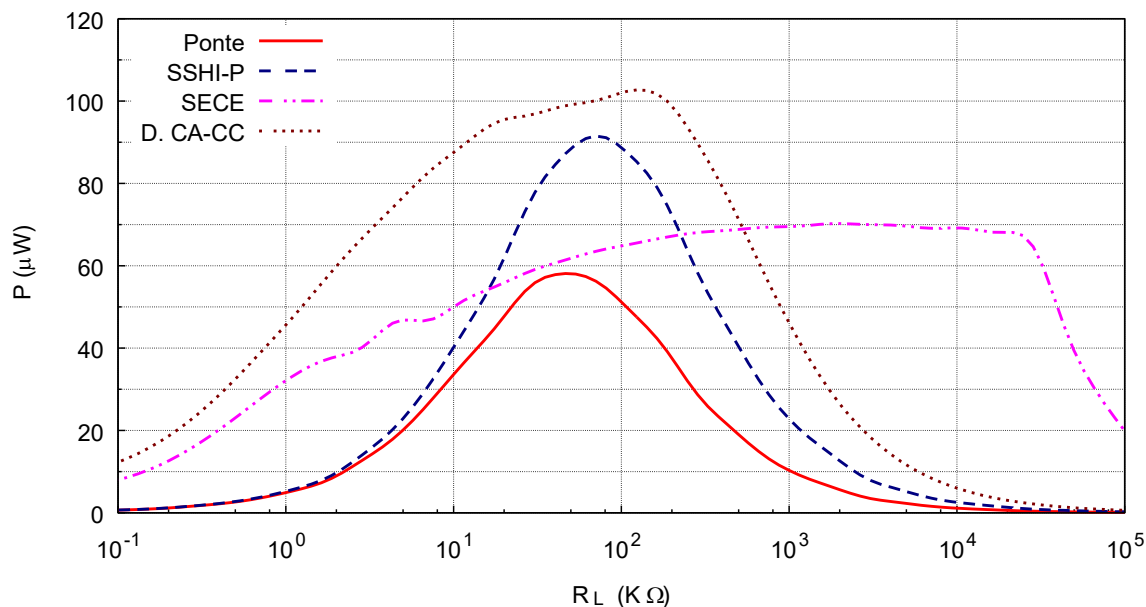
Fonte: Dados do próprio autor.

## 7.2 CIRCUITO PROPOSTO

O circuito proposto foi avaliado por meio de simulação utilizando o modelo SPICE com VHDL-AMS. O seu desempenho foi comparado com os circuitos retificador em ponte, SSHI em paralelo e SECE.

A Figura 67 mostra a potência extraída em função da carga na frequência de ressonância para os quatro circuitos analisados. Os valores máximos foram  $56,17 \mu\text{W}$ ,  $94,87 \mu\text{W}$ ,  $70,00 \mu\text{W}$  e  $102,00 \mu\text{W}$  para os circuitos retificador em ponte, SSHI em paralelo, SECE e Direto CC-CA, respectivamente. Nota-se que o circuito proposto foi o que alcançou maior valor na extração de potência.

Figura 67 – Simulação da análise I para vários circuitos.



Fonte: Dados do próprio autor.

Em relação a dependência da potência extraída com a carga, os circuitos retificador em ponte e SSHI em paralelo têm o seu valor máximo na carga ótima. Já os circuitos SECE e direto CA-CC apresentam uma faixa de valores em que a potência extraída têm menor dependência com a carga conectada.

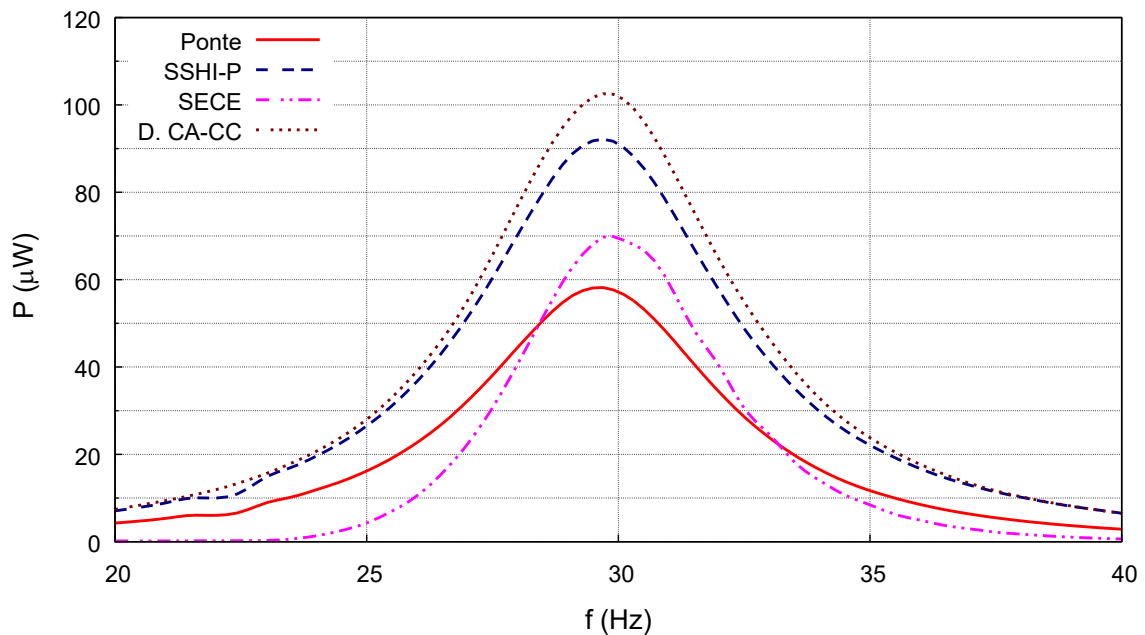
A nível de comparação foi selecionado a faixa de resistência em que a potência extraída é a metade do seu valor máximo. Para o circuito retificador em ponte e SSHI em paralelo essa faixa foi aproximadamente de  $10 \text{ k}\Omega$  a  $500 \text{ k}\Omega$ . Já para o SECE e o circuito

proposto foi entre  $1\text{ k}\Omega$  -  $100\text{ M}\Omega$  e  $1\text{ k}\Omega$  -  $1\text{ M}\Omega$ , respectivamente. O circuito SECE foi o que apresentou maior faixa de independência com a carga conectada, como esperado. Contudo, o circuito proposto apresentou uma melhoria dessa em relação ao circuito retificador em ponte e SSHI em paralelo.

A Figura 68 mostra a potência extraída em função da frequência de ressonância conectada com a carga ótima de cada circuito. Observa-se que em todos a potência atingiu seu valor máximo próximo da frequência de ressonância e diminuiu ao se afastar dela.

Considera-se a largura de banda a faixa da frequência em que a potência extraída atinge a metade do valor máximo. As larguras de banda foram de 5,5 Hz (para retificador em ponte), 6,5 Hz (para SSHI em paralelo), 4,0 Hz (para SECE) e 6,0 Hz (para direto CC-CA). Ou seja, os circuitos que apresentaram melhores resultados foram os SSHI em paralelo e direto CA-CC. Já o SECE diminuiu a largura de banda em comparação com o circuito retificador em ponte.

Figura 68 – Simulação da análise II para vários circuitos..



Fonte: Dados do próprio autor.

Ressalta-se que os resultados podem ser aprimorados se a técnica de chaveamento com atraso no sinal de controle for utilizada. Essa, foram desenvolvidas por Hsieh, Chen e Chen (2015) e Lefeuvre *et al.* (2017), visa melhorar a largura de banda dos circuitos SSHI em paralelo e SECE.

A Tabela 10 mostra o resumo do desempenho dos circuitos em relação a técnica de otimização, potência máxima extraída, faixa de operação de resistência, largura de banda, consumo do circuito de controle e sua eficiência máxima. O consumo está relacionado com a estimativa feita no capítulo 5, a eficiência é dada pela relação entre a potência de saída e de entrada no circuito eletrônico ( $P_{out}/P_{in}$ ) e os demais parâmetros já foram mencionados anteriormente.

O retificador em ponte é um circuito padrão, que apresentou a menor potência extraída e eficiência. Contudo, ele é o mais simples de ser implementado já que não precisa de um circuito de controle. Em geral, utiliza-se o desempenho do retificador em ponte para quantificar o aperfeiçoamento dos mesmos das demais topologias.

O circuito SSHI em paralelo extrai maior potência do piezelétrico através da diminuição da energia no capacitor  $C_p$ . Os resultados mostraram que a potência máxima extraída e eficiência são 160 % e 14 % maior do que no retificador em ponte. Outro parâmetro melhorado foi largura de banda. Contudo, a faixa de resistência não se altera quando comparada ao retificador em ponte.

Tabela 10 – Resumo do desempenho dos circuitos.

	Retificador em ponte	SSHI-P	SECE	Direto CA-CC
Reduzir energia em $C_p$		X		X
Independência com a carga			X	X
Potência máxima extraída	56,17 $\mu$ W	94,87 $\mu$ W	70,00 $\mu$ W	102,00 $\mu$ W
Faixa de resistência	10 k $\Omega$ - 500 k $\Omega$	10 k $\Omega$ - 500 k $\Omega$	1 k $\Omega$ - 100 M $\Omega$	1 k $\Omega$ - 1 M $\Omega$
Largura de banda	5,5 Hz	6,5 Hz	4,0 Hz	6,0 Hz
Consumo do circuito de controle	-	1,4 $\mu$ W	1,4 $\mu$ W	6,7 $\mu$ W
Eficiência máxima	52 %	64 %	70 %	70 %

Fonte: Dados do próprio autor.

Já o SECE implementa a técnica em que a carga não é conectada diretamente com o piezelétrico. Nesse circuito a faixa de resistência é aprimorada. Entretanto, a largura de banda tem desempenho pior do que no retificador em ponte.

O circuito direto CA-CC mescla as técnicas de otimização do circuito SSHI em paralelo e SECE com o objetivo de aperfeiçoar todos os parâmetros descritos. O circuito proposto foi o que obteve o maior valor da potência extraída e eficiência. Além de apresentar bons resultados na faixa de operação da carga e frequência.

Após a análise e comparação dos resultados, conclui-se que o objetivo do circuito proposto foi atingido, já que o mesmo foi capaz de extrair uma maior potência e ao mesmo tempo diminuir a sua dependência com a carga conectada e frequência de excitação.



## 8 CONCLUSÃO

Neste trabalho analisou-se, simulou e implementou o sistema de *power harvesting* utilizando piezelétrico. O sistema mecânico, composto por uma viga *cantilever beam* e o transdutor piezelétrico, e a interface elétrica foram analisados e as equações, para avaliar a performance do sistema, foram deduzidas. Através dessas equações foram feitas as análises da potência média extraída para os circuitos eletrônicos retificador em ponte, SSHI em paralelo e SECE. Para cada um destes, foi discutido o comportamento da deformação máxima, tensão e corrente no piezelétrico e a potência média extraída. Foi também realizada a avaliação da variação da mesma com o fator de acoplamento eletromecânico. Constatou-se a necessidade de um modelo para o sistema mecânico mais exato, como resultado dessas análises.

Foram apresentados e discutidos três modelos do sistema de PH utilizando piezelétricos implementados em SPICE, MATLAB/Simulink e SPICE com VHDL-AMS. Ao contrário do SPICE, os outros modelos permitem simulações multidomínio e realimentação eletromecânica, produzindo assim resultados mais exatos para circuitos com chaveamento sincronizado, como o circuito SSHI em paralelo. Outra vantagem dos modelos multidomínio é a capacidade de executar simulações com variação nas frequências de excitação, utilizando apenas propriedades e dimensões da viga e piezelétrico como entrada. O modelo SPICE com VHDL-AMS mostrou ser a melhor escolha, pois além de apresentar resultados mais exatos, ele também é mais flexível, por ter uma modelagem com componentes eletrônicos precisos, sem comprometer o domínio mecânico. Ademais, ele é mais rápido que o modelo MATLAB/Simulink para o circuito SSHI em paralelo. Assim, o modelo SPICE com VHDL-AMS é uma ferramenta importante para projetar e otimizar o sistema de PH utilizando piezelétrico.

Outro objetivo alcançado, devido as análises, foi o projeto de um novo circuito eletrônico capaz de extrair uma maior potência e ao mesmo tempo diminuir a sua dependência com a carga conectada e frequência de excitação. Com a utilização do circuito proposto, conversor direto CA-CC com chaveamento sincronizado (CDCS), foi possível melhorar a potência extraída em até 188% em relação ao retificador em ponte, sendo que a eficiência passou de 40% para 70 %. Outro fato importante foi que, a largura de banda e a faixa de resistência foram aprimorados para 6 Hz e 5 k $\Omega$  - 1 M $\Omega$ , respectivamente. Este novo

circuito maximiza, portanto, a quantidade de potência extraída ao mesmo tempo que ameniza a sua dependência com a carga conectada e frequência de excitação.

## 8.1 TRABALHOS FUTUROS

O assunto deste trabalho está em grande desenvolvimento, e existem muitos ramos em que a pesquisa poderá continuar. Dessa maneira os trabalhos futuros foram divididos nos seguintes tópicos.

- Analisar a possibilidade da substituição de algumas chaves no circuito proposto por diodos. Dessa forma diminuiria a quantidade de sinais para acionamento da chave e, conseqüentemente, o consumo do circuito.
- Implementar um algoritmo no circuito proposto, para que a fase no sinal de controle seja variável com a frequência de excitação e assim aumentar a largura de banda. Similarmente aos trabalhos de Hsieh, Chen e Chen (2015) e Lefeuvre *et al.* (2017) para os circuitos SSHI em paralelo e SECE.
- Projeto e implementação do circuito proposto em circuito integrado utilizando tecnologia CMOS. Pois este poderá apresentar uma melhor eficiência por ter menor dissipação de energia, devido ao consumo dos componentes eletrônicos.
- Analisar o circuito proposto com o piezelétrico conectado nas associações em série e em paralelo.

## 8.2 PUBLICAÇÕES

A respeito do presente trabalho, um artigo foi publicado no congresso internacional IEEE *Sensors* 2016. Os dados da publicação:

- SOUZA, Flavilene da Silva; OKI, Nobuo; VIEIRA FILHO, Jozue; LOENDERSLOOT, Richard; BERKHOFF, Arthur Perry. **Accuracy and multi domain piezoelectric power harvesting model using VHDL-AMS and SPICE.** In: Proceedings of IEEE Sensors, 2016, Orlando-EUA. **Anais...2017**

## REFERÊNCIAS

AMERICAN NATIONAL STANDARDS INSTITUTE – ANSI. **176-1987 IEEE standard on piezoelectricity**. Piscataway: IEEE Ultrasonics, Ferroelectrics, And Frequency Control Society, 1988.

AJITSARIA, J. et al. Modeling and analysis of a bimorph piezoelectric cantilever beam for voltage generation. **Smart Materials and Structures**, New York, v. 16, n. 2, p. 447–454, abr. 2007.

AMIRTHARAJAH, R.; CHANDRAKASAN, A. P. Self-powered signal processing using vibration-based power generation. **IEEE Journal of Solid-State Circuits**, Piscataway, v. 33, n. 5, p. 687–695, 1998.

BABAA, S. E.; ARMSTRONG, M.; PICKERT, V. Overview of Maximum Power Point Tracking Control Methods for PV Systems. **Journal of Power and Energy Engineering**, [S. l.], v. 2, p. 59–72, 2014.

BASQUEROTTO, C. H. C. C. **Análise de geradores piezeletricos acoplados com circuitos retificadores operando em regime caotico**. 2014. 69 f. Dissertação (Mestrado em Engenharia Mecânica) - Faculdade de Engenharia, Universidade Estadual Paulista - UNESP, Ilha Solteira, 2014.

BEEBY, S.; NEIL, W. (Ed.). **Energy harvesting for autonomous systems**. Canton Street Norwood: Artech House, 2010.

BELLEVILLE, M.; CONDEMINE, C. (Ed.). **Energy autonomous micro and nano systems**. London: ISTE and John Wiley & Sons, 2013.

BOUSSETTA, H. et al. Multilevel modeling of integrated power harvesting system using VHDL-AMS and SPICE. In: IEEE INTERNATIONAL BEHAVIORAL MODELING AND SIMULATION WORKSHOP, 2007, San Jose. **Proceedings...** Piscataway: IEEE, 2007. p. 126–131.

BOYLESTAD, R. L. **Introdução à análise de circuitos**. 12. ed. São Paulo: Pearson Prentice Hall, 2012.

CALIÒ, R. et al. Piezoelectric energy harvesting solutions. **Sensors**, Basel, v. 14, n. 3, p. 4755–90, 2014.

CHAMANIAN, S. et al. An adaptive piezoelectric energy harvesting interface circuit with a novel peak detector. In: ENERGY AWARE COMPUTING SYSTEMS & APPLICATIONS (ICEAC), 2015 INTERNATIONAL CONFERENCE ON, 2015, Cairo. **Anais...** Piscataway: IEEE, 2015. p. 1-4.

CHANG, S. C. **Harvesting energy from non-ideal vibrations**. Cambridge: Massachusetts Institute of Technology, 2013.

CHAO, L.; TSUI, C.; KI, W. Vibration Energy Scavenging and Management for Ultra Low Power Applications. In: ACM/IEEE INTERNATIONAL SYMPOSIUM ON LOW POWER ELECTRONICS AND DESIGN (ISLPED), 2007, Portland. **Proceedings...** Piscataway: IEEE, 2007. p. 316–321.

CHARNEGIE, D. **Frequency tuning concepts for piezoelectric cantilever beams and plates for energy harvesting.** Pittsburgh: University of Pittsburgh, 2007.

CHEN, C.-H. et al. A series-SSHI-Phi interface circuit for piezoelectric energy harvesting with 163% improvement in extracted power at off-resonance. In: IEEE ASIAN SOLID-STATE CIRCUITS CONFERENCE (A-SSCC), 2016, Toyama. **Proceedings...** Piscataway: IEEE, 2016. Disponível em: <<http://ieeexplore.ieee.org/document/7844127/>>. Acesso em: 22 out. 2017.

CHEN, Y.-Y. **Piezoelectric power transducers and its interfacing circuitry on energy harvesting and structural damping applications.** Cachan: École Normale Supérieure de Cachan, 2013.

D'HULST, R. et al. Energy scavengers : Modeling and behavior with different load circuits. In: ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY - IECON, 33rd., 2007, Taipei. **Proceedings...** Piscataway: IEEE, 2007. p. 2169–2174.

D'HULST, R.; DRIESEN, J. Power processing circuits for vibration-based energy harvesters. In: IEEE POWER ELECTRONICS SPECIALISTS CONFERENCE, 2008, Rhodes. **Proceedings...** Piscataway: IEEE, 2008. p. 2556–2562.

DE JONG, P. H. **Power harvesting using piezoelectric materials.** Enschede: University of Twente, 2013.

DICKEN, J. et al. Power-extraction circuits for piezoelectric energy harvesters in miniature and low-power applications. **IEEE Transactions on Power Electronics**, Piscataway, v. 27, n. 11, p. 4514–4529, 2012.

DINI, M. et al. A Nanopower Synchronous Charge Extractor IC for Low-Voltage Piezoelectric Energy Harvesting with Residual Charge Inversion. **IEEE Transactions on Power Electronics**, Piscataway, v. 31, n. 2, p. 1263–1274, 2016.

DO, X.-D.; JEONG, C.-J.; NGUYEN, H.-H. A high efficiency piezoelectric energy harvesting system. In: INTERNATIONAL SOC DESIGN CONFERENCE, 2011, Jeju. **Proceedings...** Piscataway: IEEE, 2011. p. 389–392.

ELVIN, N. G.; ELVIN, A. A. A Coupled Finite Element--Circuit Simulation Model for Analyzing Piezoelectric Energy Generators. **Journal of Intelligent Material Systems and Structures**, Lancaster, v. 20, n. 5, p. 587–595, 2008.

GARBUIO, L. et al. Mechanical energy harvester with ultralow threshold rectification based on sshi nonlinear technique. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 56, n. 4, p. 1048–1056, 2009.

GNUPLOT. Site. [S. 1], 2018. Disponível em: <<http://www.gnuplot.info>>. Acesso em: 18 jan. 2018.

GUESSAB, S.; OUDINOT, J. Modeling of a piezoelectric device with shocks management using VHDL-AMS. In: INTERNATIONAL BEHAVIORAL MODELING AND SIMULATION CONFERENCE, 2004, San Jose. **Proceedings...** Piscataway: IEEE, 2004. p. 19–24.

GUYOMAR, D. et al. Toward energy harvesting using active materials and conversion improvement by nonlinear processing. **IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control**, Piscataway, v. 52, n. 4, p. 584–594, 2005.

HEHN, T.; MANOLI, Y. **CMOS Circuits for Piezoelectric Energy Harvesters: Efficient Power Extraction, Interface Modeling and Loss Analysis**. Heidelberg: Springer Netherlands, 2015. v. 38

HSIEH, P.; CHEN, C.; CHEN, H. Improving the Scavenged Power of Nonlinear Piezoelectric Energy Harvesting Interface at Off-Resonance by Introducing Switching Delay. **IEEE Transactions on Power Electronics**, Piscataway, v. 30, n. 6, p. 3142–3155, 2015.

HU, Y.; CHEN, I.; TSAI, T. A piezoelectric vibration energy harvesting system with improved power extraction capability. In: IEEE Asian Solid-State Circuits Conference - ASSCC, 2016, Toyama. **Proceedings...** Piscataway: IEEE, 2016. p. 305–308.

HUANG, T. C. et al. A direct AC-DC and DC-DC cross-source energy harvesting circuit with analog iterating-based MPPT technique with 72.5% conversion efficiency and 94.6% tracking efficiency. In: IEEE SYMPOSIUM ON VLSI CIRCUITS, DIGEST OF TECHNICAL PAPERS, 2014, Honolulu. **Proceedings...** Piscataway: IEEE, 2014. p. 5–6.

KAŹMIERSKI, T. J.; BEEBY, S. (EDS.). **Energy harvesting systems**. New York: Springer New York, 2011.

KHEMMANEE, B.; ISARAKORN, D. Low cost energy management circuit base on primary feedback self oscillating flyback converter for piezoelectric energy harvesting. INTERNATIONAL CONFERENCE ON ELECTRICAL MACHINES AND SYSTEMS-ICEMS, 18th., 2015, Pattaya. **Proceedings...** Piscataway: IEEE, 2015.

KIM, H. et al. Consideration of impedance matching techniques for efficient piezoelectric energy harvesting. **IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control**, Piscataway, v. 54, n. 9, p. 1851–1859, 2007.

KIM, S.-B. et al. Modeling and Evaluation of d33 Mode Piezoelectric Energy Harvesters. **Journal of Micromechanics and Microengineering**, Bristol, v. 22, n. 10, p. 105013, 2012.

KONG, N.; HA, D. S. Low-power design of a self-powered piezoelectric energy harvesting system with maximum power. **IEEE Transactions on Power Electronics**, Piscataway, v. 27, n. 5, p. 2298–2308, 2012.

KUMARI, P.; MALIK, S. Designing an ultra-low voltage energy harvesting circuit using piezoelectric materials. **Journal of Electrical & Electronics Engineering**, Barton, v. 9, n. 4, p. 7–15, 2016.

KUSHINO, Y.; KOIZUMI, H. Piezoelectric energy harvesting circuit using full-wave voltage doubler rectifier and switched inductor. In: IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION - ECCE, 2014, Pittsburgh. **Proceedings...** Piscataway: IEEE, 2014.

KWON, D. et al. A rectifier-free piezoelectric energy harvester circuit. In: IEEE INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, 2009, Taipei. **Proceedings...** Piscataway: IEEE, 2009. p. 1085–1088.

KWON, D.; RINCÓN-MORA, G. A. A 2- $\mu\text{m}$  BiCMOS rectifier-free AC-DC piezoelectric energy harvester-charger IC. **IEEE Transactions on Biomedical Circuits and Systems**, Piscataway, v. 4, n. 6, p. 400-409, 2010.

KWON, D.; RINCÓN-MORA, G. A. Energy-investment schemes for increasing output power in piezoelectric harvesters. In: INTERNATIONAL MIDWEST SYMPOSIUM ON CIRCUITS AND SYSTEMS - MWSCAS, 55th., 2012, Boise. **Proceedings...** Piscataway: IEEE, 2012. p. 1084–1087.

KYMISSIS, J. et al. Parasitic power harvesting in shoes. In: DIGEST OF PAPERS. SECOND INTERNATIONAL SYMPOSIUM ON WEARABLE COMPUTERS (CAT. NO.98EX215), 1998, Pittsburgh. **Proceedings...** Piscataway: IEEE, 1998. p. 132–139.

LALLART, M. et al. Double Synchronized Switch Harvesting ( DSSH ): a new energy harvesting scheme for efficient energy extraction. **IEEE Transactions on Ultrasonics, Ferroelectrics, and Frequency Control**, Piscataway, v. 55, n. 10, p. 2119–2130, 2008.

LEFEUVRE, E. Piezoelectric Energy Harvesting Device Optimization by Synchronous Electric Charge Extraction. **Journal of Intelligent Material Systems and Structures**, Lancaster, v. 16, n. 10, p. 865–876, 2005.

LEFEUVRE, E. et al. A comparison between several vibration-powered piezoelectric generators for standalone systems. **Sensors and Actuators, A: Physical**, Lausanne, v. 126, n. 2, p. 405–416, 2006.

LEFEUVRE, E. et al. Buck-boost converter for sensorless power optimization of piezoelectric energy harvester. **IEEE Transactions on Power Electronics**, Piscataway, v. 22, n. 5, p. 2018–2025, 2007.

LEFEUVRE, E. et al. Power and frequency bandwidth improvement of piezoelectric energy harvesting devices using phase-shifted synchronous electric charge extraction interface circuit. **Journal of Intelligent Material Systems and Structures**, Lancaster, p. 1045389X1770491, 2017a.

LEFEUVRE, E. et al. Analysis of piezoelectric energy harvesting system with tunable SECE interface. **Smart Materials and Structures**, New York, v. 26, n. 3, p. 035065, 2017b.

LIANG, J. Synchronized bias-flip interface circuits for piezoelectric energy harvesting enhancement: A general model and prospects. **Journal of Intelligent Material Systems and Structures**, Lancaster, v. 28, n. 3, p. 339–356, 2017.

LIANG, J.; LIAO, W.; MEMBER, S. Improved design and analysis of self-powered synchronized switch interface circuit for piezoelectric energy harvesting systems. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 59, n. 4, p. 1950–1960, 2012.

LIN, C. Y.; LEE, F. C. Design of a piezoelectric transformer converter and its matching networks. In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 25th, 1994, Taipei. **Proceedings...** Piscataway: IEEE, 1994. p. 607-612.

LU, C.; TSUI, C.; KI, W. Vibration energy scavenging system with maximum power tracking for micropower applications. **IEEE Transactions on Very Large Scale Integration (VLSI) Systems**, Piscataway, v. 19, n. 11, p. 2109–2119, 2011.

LU, S.; BOUSSAID, F. Efficient Parallel SSHI Interface Circuit for Piezoelectric Energy Harvesting. p. 1–4, 2013.

LUO, C. **Active energy harvesting for piezoelectric dynamic systems**. Pensilvânia: Pennsylvania State University, 2010.

MARINHO, M. V. A. **Modelagem dinâmica por elementos finitos e controle de placas e vigas usando sanduíches de sensor-atuador piezoelétricos**. 2008. 187 f. Dissertação (Mestrado em Engenharia Mecânica) - Universidade Federal de Santa Catarina, Florianópolis, Santa Catarina, 2008.

MATEU, L. et al. Modified parallel SSHI AC-DC converter for piezoelectric energy harvesting power supplies. In: INTERNATIONAL TELECOMMUNICATIONS ENERGY CONFERENCE (INTELEC), 33th., 2011, Amsterdam. **Proceedings...** Piscataway: IEEE, 2011. p. 1-7.

MATEU, L.; MOLL, F. System-level simulation of a self-powered sensor with piezoelectric energy harvesting. In: INTERNATIONAL CONFERENCE ON SENSOR TECHNOLOGIES AND APPLICATIONS, SENSORCOMM, 2007, Valencia. **Proceedings...** Piscataway: IEEE, 2007. p. 399–404.

MEHRAEEN, S. et al. Energy harvesting from vibration with alternate scavenging circuitry and tapered cantilever beam. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 57, n. 3, p. 820–830, 2010.

MIRIBEL-CATALA, P. et al. Self-powered adaptive circuit sampling for a piezoelectric harvester. In: CONFERENCE ON DESIGN OF CIRCUITS AND INTEGRATED SYSTEMS, DCIS, 29th, 2014, Madrid. **Proceedings...** Piscataway: IEEE, 2014. p. 1-6.

NAIKWAD, S. et al. A Single Inductor, Single Input Dual Output ( SIDO ) Piezoelectric Energy Harvesting System. In: INTERNATIONAL CONFERENCE ON VLSI DESIGN AND 2017 16TH INTERNATIONAL CONFERENCE ON EMBEDDED SYSTEMS (VLSID), 16th., 2017, Hyderabad. **Proceedings...** Piscaway: IEEE, 2017. p. 95-100.

OHNISHI, O. et al. Piezoelectric ceramic transformer for power supply operating in thickness extensional vibration mode. **IEICE Transactions on Fundamentals of Electronics, Communications and Computer Sciences**, [S. l.], v. E77-A, n. 12, p. 2098–2105, 1992.

OTTOMAN, G. K. et al. Adaptive piezoelectric energy harvesting circuit for wireless remote power supply. **IEEE Transactions on Power Electronics**, Piscaway, v. 17, n. 5, p. 669–676, 2002.

OTTOMAN, G. K.; HOFMANN, H. F.; LESIEUTRE, G. A. Optimized piezoelectric energy harvesting circuit using step-down converter in discontinuous conduction mode. **IEEE Transactions on Power Electronics**, Piscaway, v. 18, n. 2, p. 696–703, 2003.

PÊCHEUX, F.; LALLEMENT, C. VHDL-AMS and Verilog-AMS as Competitive Solutions. In: **System Specification & Design Languages**. Boston: Kluwer Academic Publishers, 2003. p. 41–50.

PEKOSLAWSKI, B. et al. Enhancement of piezoelectric vibration energy harvester output power level for powering of wireless sensor node in large rotary machine diagnostic system. In: INTERNATIONAL CONFERENCE OF MIXED DESIGN OF INTEGRATED CIRCUITS & SYSTEMS, 16th., 2009. Lodz. **Proceedings...** Piscaway: IEEE, 2009. p. 703–707.

PiCeramic. Datasheet: P-876 DuraAct Piezo patch transducer, 2015. Disponível em: <[http://www.pi-usa.us/products/PDF\\_Data/P876\\_Piezo\\_Energy\\_Harvester\\_Transducer.pdf](http://www.pi-usa.us/products/PDF_Data/P876_Piezo_Energy_Harvester_Transducer.pdf)>. Acesso em: 22 jan. 2018.

PINNA, L.; DAHIYA, R. S.; VALLE, M. SPICE Model for Piezoelectric Bender Generators. In: INTERNATIONAL CONFERENCE ON ELECTRONICS, CIRCUITS AND SYSTEMS (ICECS), 2009, Yasmine Hammamet. **Proceedings...** Piscaway: IEEE, 2009. p. 587–590.

PREUMONT, A. **Vibration control of active structures, an introduction**. 3. ed. Norweel, 2011.

QIU, J. H.; JI, H. L.; SHEN, H. Energy harvesting and vibration control using piezoelectric elements and a nonlinear approach. In: INTERNATIONAL SYMPOSIUM ON THE APPLICATIONS OF FERROELECTRICS, 2009, Xian. **Proceedings...** Piscaway: IEEE, 2009. p. 1-8.

RAMADASS, Y. K.; CHANDRAKASAN, A. P. An efficient piezoelectric energy harvesting interface circuit using a bias-flip rectifier and shared inductor. **IEEE Journal of Solid-State Circuits**, Piscaway, v. 45, n. 1, p. 189-204, 2010.



RAO, S. S. **Mechanical Vibrations**. 5. ed. Madrid: Prentice Hall, 2010.

RIORDAN, E. O. et al. Modelling and analysis of vibration energy harvesters with charge pump conditioning circuits. In: INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS (ISCAS), 2014, Melbourne. **Proceedings...** Piscataway: IEEE, 2014. p. 1247–1250, 2014.

ROMANI, A.; FILIPPI, M.; TARTAGNI, M. Micropower design of a fully autonomous energy harvesting circuit for arrays of piezoelectric transducers. **IEEE Transactions on Power Electronics**, Piscataway, v. 29, n. 2, p. 729–739, 2014.

ROMANI, A.; SANGIORGI, E.; TARTAGNI, M. Joint modeling of piezoelectric transducers and power conversion circuits for energy harvesting applications. **IEEE Sensors Journal**, Piscataway, v. 13, n. 3, p. 916-925, 2011.

ROUNDY, S.; WRIGHT, P. K. A piezoelectric vibration based generator for wireless electronics. **Smart Materials and Structures**, New York, v. 13, n. 5, p. 1131–1142, 2004.

SANCHEZ, D. A. et al. A Parallel-SSHI Rectifier for Piezoelectric Energy Harvesting of Periodic and Shock Excitations. **IEEE Journal of Solid-State Circuits**, Piscataway, v. 51, n. 12, p. 2867–2879, 2016.

SANKMAN, J.; MA, D. A 12-uW to 1.1-mW AIM piezoelectric energy harvester for time-varying vibrations with 450-nA IQ. **IEEE Transactions on Power Electronics**, Piscataway, v. 30, n. 2, p. 632–643, 2015.

SHAREEF, A. et al. Synchronous electric charge extraction for low voltage piezoelectric energy harvester array. In: INTERNATIONAL SYMPOSIUM ON INTEGRATED CIRCUITS (ISIC), 2016, Singapore. **Proceedings...** Piscataway: IEEE, 2016. p. 1-4.

SHENCK, N. S.; PARADISO, J. A. Energy scavenging with shoe-mounted piezoelectrics. **IEEE Micro**, Piscataway, v. 21, n. 3, p. 30–42, 2001.

SHIM, M. et al. **Self powered 30uW to 10mW piezoelectric energy harvesting system with 9.09msV maximum power point tracking time**. [S. l.], 2014. p. 406–408.

SHU, Y. C.; LIEN, I. C. Analysis of power output for piezoelectric energy harvesting systems. **Smart Materials and Structures**, New York, v. 15, p. 1499-1512, 2006.

SHU, Y. C.; LIEN, I. C.; WU, W. J. An improved analysis of the SSHI interface in piezoelectric energy harvesting. **Smart Materials and Structures**, New York, v. 16, n. 6, p. 2253–2264, 2007.

SOURCEFORGE. **Maxima, a computer algebra system**. [S. l.], 2018. Disponível em: <<http://maxima.sourceforge.net/>>. Acesso em: 18 jan. 2018.

SOUZA, F. DA S. **Sistema de extração de potência (power harvesting) usando transdutores piezelétricos**. 2011. 102 f. Dissertação (Mestrado em Engenharia Elétrica) - Faculdade de Engenharia, Universidade Estadual Paulista, Ilha Solteira, 2011.

SPIES, P.; MATEU, L.; POLLAK, M. (Ed.). **Handbook of energy harvesting power supplies and applications**. New York: Taylor & Francis Group, 2013.

STEIN, A.; ARBOR, A. Resonant inverter design for stand-alone dynamic active piezoelectric energy harvesting. In: APPLIED POWER ELECTRONICS CONFERENCE AND EXPOSITION (APEC), 2015, Charlotte. **Proceedings...** Piscataway: IEEE, 2015. p. 3265–3271.

STEIN, A. L. F.; HOFMANN, H. F.; MEMBER, S. Autonomous wideband piezoelectric energy harvesting utilizing a resonant inverter. **IEEE Transactions on Power Electronics**, Piscataway, v. 32, n. 8, p. 6178–6187, 2017.

SUDHA, M. et al. Design of modified power conditioning circuit for piezoelectric vibration energy harvester. In: INTERNATIONAL CONFERENCE ON WIRELESS COMMUNICATIONS, SIGNAL PROCESSING AND NETWORKING (WiSPNET), 2016, Chennai. **Proceedings...** Piscataway: IEEE, 2016. p. 2171–2176.

TABESH, A.; FRÉCHETTE, L. G. A low-power stand-alone adaptive circuit for harvesting energy from a piezoelectric micropower generator. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 57, n. 3, p. 840–849, 2010.

TURNER, J. et al. A New approach to the wide bandwidth of piezoelectric transducers for vibration energy harvesting. In: International Midwest Symposium on Circuits and Systems (MWSCAS), 55th., 2012, Boise. **Proceedings...** Piscataway: IEEE, 2012. p. 1064–1067.

VADDI, R.; DASGUPTA, S. Enhanced bias-flip rectifier with ultra-low power control for piezo electric energy harvester in the microwatt application scenario. In: ASIA PACIFIC CONFERENCE ON POSTGRADUATE RESEARCH IN MICROELECTRONICS AND ELECTRONICS, 2012, Hyderabad. **Proceedings...** Piscataway: IEEE, 2012. p. 132–137, 2012.

WILLIAMS, C. B.; YATES, R. B. Analysis of a micro-electric generator for microsystems. In: INTERNATIONAL CONFERENCE ON SOLID-STATE SENSORS AND ACTUATORS, AND EUROSENSORS IX. STOCKHOLM, 8th., 1995, Sweden. **Proceedings...** [S. l.: s. n.], 1995. p. 369-372.

WILLIAMS, C. B.; YATES, R. B. Analysis of a micro-electric generator for microsystems. **Sensors and Actuators A: Physical**, v. 52, n. 1-3, p. 8–11, 1996.

WU, L. et al. An Active Rectifier with Optimal Flip Timing for the Internal Capacitor for Piezoelectric Vibration Energy Harvesting. p. 3–6, 2015.

WU, L. et al. A Self-Powered and Optimal SSHI Circuit Integrated with an Active Rectifier for Piezoelectric Energy Harvesting. **IEEE Transactions on Circuits and Systems I: Regular Papers**, Lausanne, v. 64, n. 3, p. 537–549, 2017.

WU, Y. et al. Self-powered optimized synchronous electric charge extraction circuit for piezoelectric energy harvesting. **Journal of Intelligent Material Systems and Structures**, Lancaster, v. 25, n. 17, p. 2165–2176, 2014.

YABIN LIAO; SODANO, H. A. Modeling and Comparison of Bimorph Power Harvesters with Piezoelectric Elements Connected in Parallel and Series. **Journal of Intelligent Material Systems and Structures**, Lancaster, v. 21, n. 2, p. 149–159, 2010.

YANG, S. et al. Optimally pre-damped switched-inductor piezoelectric energy-harvesting charger. In: INTERNATIONAL NEW CIRCUITS AND SYSTEMS CONFERENCE (NEWCAS), 2016, Vancouver. **Proceedings...** Piscaway: IEEE, 2016. p. 1-4.

YANG, T. et al. Modeling and analysis of piezoelectric bimorph cantilever used for vibration energy harvesting. In: INTERNATIONAL CONFERENCE ON CONTROL AND AUTOMATION, ICCA, 8th., 2010, Xiamen. **Proceedings...** Piscaway: IEEE, 2010. p. 1783–1788.

YI, J. et al. An energy-adaptive mppt power management unit for micro-power vibration energy harvesting. In: INTERNATIONAL SYMPOSIUM ON CIRCUITS AND SYSTEMS, 2008, Seattle. **Proceedings...** Piscaway: IEEE, 2008. p. 2570–2573.

ZHANG, L.; ZHENG, G. Active Piezoelectric energy harvester based on impedance matching. INTERNATIONAL CONFERENCE ON AUTOMATION AND LOGISTICS, 2012, Zhengzhou. **Proceedings...** Piscaway: IEEE, 2012. p. 131–135, 2012.

ZHAO, Y.; LIANG, J. Synchronized triple bias-flip circuit for piezoelectric energy harvesting enhancement: operation principle and experimental validation. In: Energy Conversion Congress and Exposition (ECCE), 2016, Milwaukee. **Proceedings...** Piscaway: IEEE, 2016. p. 1-6.

## Apêndice A – Código em MATLAB

O código utilizado em MATLAB para os pré-cálculos antes da implementação do modelo é mostrado a seguir.

### a) Pré-cálculos do modelo

#### % Parâmetros de entradas

R1=6.31e4;

freq=30;

#### % PZT

d31=180.0e-12;

% coeficiente piezelétrico

Y31=1.0/16.1e-12;

%coeficiente elástico

e31=1750.0;

%permissividade elétrica

wp=30.0e-3;

% largura pzt

lp=50.0e-3;

% comprimento pzt

tp=0.115e-3;

% espessura pzt

#### % Viga

yv=70.0e9;

%modulo de young

rov=5500.0;

%densidade

wv=35.0e-3;

% largura viga

lv=200.5e-3;

% comprimento viga

tv=2.0e-3;

% espessura viga

Q11= 50.0;

%fator de qualidade

#### % Cálculo das variáveis

Cpi=((e31\*8.854e-12)-d31^2\*Y31)\*wp\*lp/tp;

%Capacitor interno do piezelétrico

n\_fat = ((wp\*tp/lp))\*d31\*Y31;

%fator de acoplamento

mp1 = (rov\*wv\*lv\*tv)\*0.2235;

%massa da viga

Ks= yv\*wv\*tv^3.0/(4.0\*lv^3.0);

%coeficiente de rigidez

Kp= wp\*tp\*Y31/(lp);

%rigidez pzt

```
Dp1= sqrt(Ks*mp1)/Q11;           %amortecimento
Kt1= 1.0/(Ks)+1.0/(Kp);         % amortecimento +1.0/kp

% Carrega valores para o workspace
eval('mt=mp1');
eval('dt=Dp1');
eval('kt=(1/Kt1)');
eval('alfa=n_fat');
eval('Cpt=Cpi');
eval('Rl=R1');
eval('fl= (2*pi*freq)');
```

## Apêndice B – Código em VHDL-AMS

Os códigos para o sistema mecânico, a geração do sinal de controle para o circuito SSHI em paralelo e CDCS implementados em VHDL-AMS são mostrados a seguir.

### a) Modelo do Sistema mecânico

- Declaração bibliotecas:

Código	Comentário
<code>library IEEE;</code>	-- adicionar bibliotecas
<code>use IEEE.ELECTRICAL_SYSTEMS.ALL;</code>	-- biblioteca elétrica
<code>use IEEE.MECHANICAL_SYSTEMS.ALL;</code>	-- biblioteca mecânica
<code>use IEEE.math_real.ALL;</code>	-- biblioteca matemática

- Declaração variáveis de entrada e portas:

Código	Comentário
<code>entity modelo_sistema_PIC255 is</code>	-- começo declarações
<code>generic (</code>	-- começo declarações variáveis
	-- PZT
<code>d31:real :=180.0e-12;</code>	-- constante piezelétrica
<code>Y31:real :=1.0/16.1e-12;</code>	-- young
<code>e31:real :=1750.0;</code>	-- permissividade elétrica
<code>wp:real :=30.0e-3;</code>	-- largura pzt
<code>lp:real :=50.0e-3;</code>	-- comprimento pzt
<code>tp:real :=0.115e-3;</code>	-- espessura pzt
	-- Viga
<code>yv:real :=70.0e9;</code>	-- modulo de young
<code>rov:real :=5500.0;</code>	-- densidade
<code>wv:real :=35.0e-3;</code>	-- largura viga
<code>lv:real :=200.5e-3;</code>	-- comprimento viga
<code>tv:real :=2.0e-3;</code>	-- espessura viga
<code>Q:real :=50.0</code>	-- fator de qualidade
<code>);</code>	--fim declarações variáveis
<code>port (</code>	--começo declarações portas
<code>terminal in_mec_pos: translational;</code>	-- entrada Mec. Pos.
<code>terminal in_mec_neg:translational;</code>	-- entrada Mec. Neg.
<code>terminal out_elec_pos: ELECTRICAL;</code>	-- saída Ele. Pos.

<code>terminal out_elec_neg: ELECTRICAL</code>	<code>-- saída Ele. Neg.</code>
<code>);</code>	<code>-- fim declarações portas</code>
<code>end entity modelo_sistema_PIC255;</code>	<code>-- fim declarações</code>

- Início do modelo e cálculo das constantes:

Código	Comentário
<code>architecture default of modelo_pzt is</code>	<code>-- início modelo</code>
<code>Constant Cpi:capacitance :=</code>	<code>-- Capacitor interno PZT</code>
<code>((e31*8.854e-12)-d31**2*Y31)*wp*lp/tp;</code>	
<code>constant n_fat : real := ((wp*tp/lp))*d31*Y31;</code>	<code>-- fator de acoplamento</code>
<code>constant mp1: MASS := (rov*vv*lv*tv)*0.2235;</code>	<code>-- massa da viga</code>
<code>constant Ks: real := yv*vv*tv**3.0/(4.0*lv**3.0);</code>	<code>-- coeficiente de rigidez</code>
<code>constant Kp: real := wp*tp*Y33/(lp);</code>	<code>-- rigidez pzt</code>
<code>constant Dp1: DAMPING := sqrt((ks)*mp1)/Q;</code>	<code>-- amortecimento</code>
<code>constant kt:real := 1.0/(ks)+1.0/kp;</code>	<code>-- rigidez total</code>

- Definição das medidas nos terminais:

Código	Comentário
<code>quantity zt across Fp through in_mec_pos to in_mec_neg;</code>	<code>-- definição deslocamento e força</code>
<code>quantity vout across i0 through out_elec_pos to out_elec_neg;</code>	<code>-- definição tensão e corrente</code>

- Saída do modelo:

Código	Comentário
<code>begin</code>	<code>-- começo loop</code>
<code>mp1*zt'dot'dot + Dp1*zt'dot + (1.0/kt)*zt + n_fat *vout == Fp;</code>	<code>--equação 1</code>
<code>-i0 == zt'dot *n_fat - Cpi * vout'dot;</code>	<code>--equação 2</code>
<code>end architecture default;</code>	<code>-- fim modelo</code>

## b) Controle para o circuito SSHI em paralelo

- Declaração bibliotecas:

Código	Comentário
<code>library IEEE;</code>	<code>-- adicionar bibliotecas</code>
<code>use IEEE.ELECTRICAL_SYSTEMS.ALL;</code>	<code>-- biblioteca elétrica</code>
<code>use IEEE.math_real.ALL;</code>	<code>-- biblioteca matemática</code>

- Declaração variáveis de entrada e portas:

Código	Comentário
<code>entity controle_sshi is</code>	-- começo declarações
<code>generic (</code>	-- começo declarações variáveis
<code>trans_time : real := 10.0e-6;</code>	-- tempo de subida e descida (para simulação ir mais rápido)
<code>por_width:real :=0.5;</code>	--% para ton em relação a f
<code>por_w_v_max : real := 0.8;</code>	--% para ton em relação a VPmax
<code>thres : real := 0.0;</code>	-- valor limiar para cálculo de f
<code>v_high : voltage := 5.0;</code>	-- tensão máxima de Vcontrole
<code>v_low : voltage := 0.0</code>	-- tensão mínima de Vcontrole
<code>);</code>	--fim declarações variáveis
<code>port (</code>	--começo declarações portas
<code>terminal in_mec_pos:in translational;</code>	-- entrada Mec. Pos.
<code>terminal in_mec_neg:in translational;</code>	-- entrada Mec. Neg.
<code>terminal VP_pos:in ELECTRICAL;</code>	-- entrada tensão VP+.
<code>terminal VP_neg:in ELECTRICAL;</code>	-- entrada tensão VP-
<code>terminal V_control:out ELECTRICAL</code>	-- saída tensão Vcontrole
<code>);</code>	-- fim declarações portas
<code>end entity controle_sshi;</code>	-- fim declarações

- Início do modelo e cálculo das constantes:

Código	Comentário
<code>architecture default of controle_sshi is</code>	-- início modelo
<code>signal pulse_signal : voltage := 0.0</code>	-- sinal de controle
<code>signal freq: real := 10.0;</code>	-- frequencia do sinal
<code>signal t_sp : real := 0.001;</code>	-- chave fecha no semiciclo pos.
<code>signal t_sn : real := 0.001;</code>	-- chave fecha no semiciclo neg.
<code>signal t_sw : real := 0.001;</code>	-- ton (chave permanece fechada)
<code>signal v_max : real := 1.0;</code>	-- tensão máx. no PZT (VPmax)
<code>signal v_min : real := -1.0;</code>	-- tensão min. no PZT (VPmin)
<code>signal semi_ciclo : real := 0.0;</code>	--indica semiciclo (0=pos; 1=neg)

- Definição das medidas nos terminais:

Código	Comentário
<code>quantity zt across in_mec_pos to in_mec_neg;</code>	-- definição deslocamento
<code>quantity v1 across VP_pos to VP_neg;</code>	-- definição tensão VP
<code>quantity v2 across i2 through V_control to ground;</code>	-- definição Vcontrole e Icontrole



- Processo para determinar a frequência:

Código	Comentário
<code>begin</code>	-- começo do loop
<code>detect_freq : process (zt'above(thres)) is</code>	-- processo para determinar f
<code>variable t_old : real := real'low;</code>	-- variável tempo anterior
<code>begin</code>	-- começo do processo
<code>if zt'above(thres) then</code>	-- executar se zt passa por thres
<code>  freq &lt;= 1.0/(now - t_old);</code>	-- calculo da frequência
<code>  t_old := now;</code>	-- variável recebe o valor t
<code>end if;</code>	-- fim do if
<code>end process detect_freq;</code>	-- fim do processo

- Processo para determinar quando a chave deve fechar no semiciclo positivo:

Código	Comentário
<code>detect_t_sp : process</code>	--processo para determinar t_sp
<code>(v1'above(v_max-(v_max*por_w_v_max))) is</code>	
<code>begin</code>	-- começo do processo
<code>if NOT v1'above(v_max-(v_max*por_w_v_max)) then</code>	-- detecta quando a VP diminui
<code>  t_sp &lt;= (now);</code>	-- variável recebe o valor
<code>end if;</code>	-- fim do if
<code>end process detect_t_sp;</code>	-- fim do processo

- Processo para determinar quando a chave deve fechar no semiciclo negativo:

Código	Comentário
<code>detect_t_sn : process</code>	--processo para determinar t_sn
<code>(v1'above(v_min-(v_min*por_w_v_max))) is</code>	
<code>begin</code>	-- começo do processo
<code>if v1'above(v_min-(v_min*por_w_v_min)) then</code>	-- detecta quando a VP aumenta
<code>  t_sn &lt;= (now);</code>	-- variável recebe o valor
<code>end if;</code>	-- fim do if
<code>end process detect_t_sp;</code>	-- fim do processo

- Processo para determinar a tensão máxima e mínima:

Código	Comentário
<code>detect_v_max_v_min: process</code>	--processo para VPmax e VPmin
<code>variable t_aux :real := 1.0;</code>	-- variável auxiliar

<code>begin</code>	-- começo do processo
<code>wait for t_aux;</code>	-- espera um tempo (sem isso dá erro no início do programa)
<code>t_aux := 1.0/(100.0*freq);</code>	--variável recebe $t = T/100$
	-- para semiciclo positivo
<code>if semi_ciclo=0.0 then</code>	--executar se semiciclo for pos.
<code>  v_max&lt;=0.0;</code>	-- reset a VPmax
<code>  while semi_ciclo=0.0 loop</code>	-- enquanto for o semiciclo pos.
<code>    wait for t_aux;</code>	-- espera um tempo
<code>    if v1 &gt; v_max then</code>	-- verificação se VP é VPmax
<code>      v_max &lt;= v1 ;</code>	-- armazena VPmax
<code>    end if;</code>	-- fim do if
<code>  end loop;</code>	-- fim do loop
<code>end if;</code>	-- fim do if
	-- para semiciclo negativo
<code>if semi_ciclo=1.0 then</code>	--executar se semiciclo for neg.
<code>  v_min&lt;=0.0;</code>	-- reset a VPmin
<code>  while semi_ciclo=1.0 loop</code>	-- enquanto for o semiciclo neg.
<code>    wait for t_aux;</code>	-- espera um tempo
<code>    if v1 &lt; v_min then</code>	-- verificação se VP é VPmin
<code>      v_min &lt;= v1 ;</code>	-- armazena VPmin
<code>    end if;</code>	-- fim do if
<code>  end loop;</code>	-- fim do loop
<code>end if;</code>	-- fim do if
<code>end process detect_v_max_v_min;</code>	-- fim do processo

- Processo para determinar o tempo em que a chave permanece fechada (ton):

<b>Código</b>	<b>Comentário</b>
<code>detect_t_sw: process</code>	--processo para determinar t_sw
<code>  variable t_aux :real := 1.0;</code>	-- variável tempo auxiliar
<code>  variable v_ant : real:= 0.0;;</code>	-- variável tensão anterior
<code>  begin</code>	-- começo do processo
<code>  wait for t_aux;</code>	-- espera um tempo (sem isso dá erro no início do programa)
	--variável recebe $t = ton/10$
<code>  t_aux := 1.0/(5000.0*freq);</code>	-- espera até sinal for “alto”
<code>  wait until pulse_signal=v_high;</code>	-- variável recebe a tensão atual
<code>  v_ant:=v1;</code>	-- para semiciclo positivo
	-- detecção do semiciclo pos..
<code>  if v_ant&lt;0.0 then</code>	

<code>while v_ant&lt;(v_max*por_w_v_max) loop</code>	-- determina quando abrir chave
<code>wait for t_aux;</code>	-- espera um tempo
<code>v_ant:=v1;</code>	-- variável recebe a tensão atual
<code>end loop;</code>	-- fim do loop
	-- para semiciclo negativo
<code>else</code>	-- detecção do semiciclo pos.
<code>while v_ant&gt;(v_min*por_w_v_max) loop</code>	-- determina quando abrir chave
<code>wait for t_aux;</code>	-- espera um tempo
<code>v_ant:=v1;</code>	-- variável recebe a tensão atual
<code>end loop;</code>	-- fim do loop
<code>end if;</code>	-- fim do if
<code>t_sw&lt;=now;</code>	-- t_sw recebe o valor do tempo
<code>end process detect_t_sw;</code>	-- fim do processo

- Processo para gerar o sinal de controle:

<b>Código</b>	<b>Comentário</b>
<code>Create_pulse_signal: process</code>	-- processo para determinar sinal
<code>variable t_aux :real := 1.0;</code>	-- variável tempo auxiliar
<code>variable width : real :=por_width*1.0;</code>	-- variável para ton
<code>variable con_f: real :=0.0;</code>	-- variável para contagem
<code>begin</code>	-- começo do processo
<code>if con_f=0.0 then</code>	-- executar na primeira vez
<code>wait for 1.0;</code>	-- espera um segundo
<code>con_f:=1.0;</code>	-- variável recebe valor 1.0
<code>end if;</code>	-- fim do if
<code>t_aux := 1.0/(2.0*freq);</code>	-- variável recebe valor $t=T/2$
<code>width :=t_aux*por_width/100.0;</code>	-- variável recebe o valor tx
	-- para semiciclo positivo
<code>wait on t_sn;</code>	-- espera pelo evento t_sn
<code>pulse_signal &lt;= v_high;</code>	-- sinal para chave fechar a chave
<code>wait on t_sw for (width);</code>	-- espera pelo evento t_sw ou pelo tempo width
	-- sinal para chave abrir a chave
<code>pulse_signal &lt;= v_low;</code>	-- indicação semiciclo negativo
<code>semi_ciclo&lt;=1.0;</code>	-- para semiciclo negativo
	-- espera pelo evento t_sp
<code>wait on t_sp;</code>	-- espera pelo evento t_sp
<code>pulse_signal &lt;= v_high;</code>	-- sinal para chave fechar a chave
<code>wait on t_sw for (width);</code>	-- espera pelo evento t_sw ou pelo tempo width

pulse_signal <= v_low;	-- sinal para chave abrir a chave
semi_ciclo<=0.0;	-- indicação semiciclo positivo
end process Create_pulse_signal;	-- fim do processo

- Saída:

Código	Comentário
v2 == pulse_signal'ramp(trans_time,trans_time);	-- saída recebe sinal de controle
end architecture default;	-- fim modelo

### c) Controle para o circuito CDCS

- Declaração bibliotecas:

Código	Comentário
library IEEE;	-- adicionar bibliotecas
use IEEE.ELECTRICAL_SYSTEMS.ALL;	-- biblioteca elétrica
use IEEE.math_real.ALL;	-- biblioteca matemática
use IEEE.std_logic_1164.all;	-- biblioteca lógica

- Declaração variáveis de entrada e portas:

Código	Comentário
entity controle_cdcs is	-- começo declarações
generic (	-- começo declarações variáveis
trans_time : real := 10.0e-6;	-- tempo de subida e descida (para simulação ir mais rápido)
por_width:real :=0.5;	--% para ton em relação a f
por_w_v_max : real := 0.8;	--% para ton em relação a VPmax
thres : real := 0.0;	-- valor limiar para cálculo de f
v_high : voltage := 5.0;	-- tensão máxima de Vcontrole
v_low : voltage := 0.0;	-- tensão mínima de Vcontrole
T_CD : real := 3.0e3;	-- periodo TCD
D_CD : real := 0.1	-- razão cíclica DCD
);	--fim declarações variáveis
port (	--começo declarações portas
terminal in_mec_pos:in translational;	-- entrada Mec. Pos.
terminal in_mec_neg:in translational;	-- entrada Mec. Neg.
terminal VP_pos:in ELECTRICAL;	-- entrada tensão VP+.
terminal VP_neg:in ELECTRICAL;	-- entrada tensão VP-

<code>terminal V_control1:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole1</code>
<code>terminal V_control2:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole2</code>
<code>terminal V_control3:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole3</code>
<code>terminal V_control4:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole4</code>
<code>terminal V_control5:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole5</code>
<code>terminal V_control6:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole6</code>
<code>terminal V_control7:out ELECTRICAL;</code>	<code>-- saída tensão Vcontrole7</code>
<code>terminal V_control8:out ELECTRICAL</code>	<code>-- saída tensão Vcontrole8</code>
<code>);</code>	<code>-- fim declarações portas</code>
<code>end entity controle_cdc;</code>	<code>-- fim declarações</code>

- Início do modelo e cálculo das constantes:

<b>Código</b>	<b>Comentário</b>
<code>architecture default of controle_cdc is</code>	<code>-- início modelo</code>
<code>signal freq: real := 10.0;</code>	<code>-- frequência do sinal</code>
<code>signal t_sp : real := 0.001;</code>	<code>-- chave fecha no semiciclo pos.</code>
<code>signal t_sn : real := 0.001;</code>	<code>-- chave fecha no semiciclo neg.</code>
<code>signal t_sw_flip : real := 0.001;</code>	<code>-- ton para flip</code>
<code>signal v_max : real := 1.0;</code>	<code>-- tensão máx. no PZT (VPmax)</code>
<code>signal v_min : real := -1.0;</code>	<code>-- tensão min. no PZT (VPmin)</code>
<code>signal semi_ciclo : real := 0.0;</code>	<code>--indica semiciclo (0=pos; 1=neg)</code>
<code>signal pos_neg_signal : std_logic := '0';</code>	<code>-- sinal sw_pos_neg</code>
<code>signal flip_signal : std_logic := '0';</code>	<code>-- sinal sw_flip</code>
<code>signal s5_signal : std_logic := '0';</code>	<code>-- sinal sw_extração</code>
<code>signal flip_s5_signal : std_logic := '0';</code>	<code>-- sinal flip+extração</code>
<code>signal s5_pos_signal : std_logic := '0';</code>	<code>-- sinal sw_extração pos.</code>
<code>signal s5_neg_signal : std_logic := '0';</code>	<code>-- sinal sw_extração neg.</code>
<code>signal s5_clock_signal : std_logic := '0';</code>	<code>-- sinal sw_extração clock</code>
<code>signal a_sw_1 : voltage := 0.0;</code>	<code>-- sinal para as chaves 1</code>
<code>signal a_sw_2 : voltage := 0.0;</code>	<code>-- sinal para as chaves 2</code>
<code>signal a_sw_3 : voltage := 0.0;</code>	<code>-- sinal para as chaves 3</code>
<code>signal a_sw_4 : voltage := 0.0;</code>	<code>-- sinal para as chaves 4</code>
<code>signal a_sw_5 : voltage := 0.0;</code>	<code>-- sinal para as chaves 5</code>
<code>signal a_sw_6 : voltage := 0.0;</code>	<code>-- sinal para as chaves 6</code>
<code>signal a_sw_7 : voltage := 0.0;</code>	<code>-- sinal para as chaves 7</code>
<code>signal a_sw_8 : voltage := 0.0;</code>	<code>-- sinal para as chaves 8</code>

- Definição das medidas nos terminais:

Código	Comentário
quantity zt across in_mec_pos to in_mec_neg;	-- definição deslocamento
quantity v1 across VP_pos to VP_neg;	-- definição tensão VP
quantity sw_1 across i2 through V_control1 to ground;	-- definição Vcontrole1
quantity sw_2 across i2 through V_control2 to ground;	-- definição Vcontrole2
quantity sw_3 across i2 through V_control3 to ground;	-- definição Vcontrole3
quantity sw_4 across i2 through V_control4 to ground;	-- definição Vcontrole4
quantity sw_5 across i2 through V_control5 to ground;	-- definição Vcontrole5
quantity sw_6 across i2 through V_control6 to ground;	-- definição Vcontrole6
quantity sw_7 across i2 through V_control7 to ground;	-- definição Vcontrole7
quantity sw_8 across i2 through V_control8 to ground;	-- definição Vcontrole8

- Processo para determinar a frequência:

Código	Comentário
begin	-- começo do loop
detect_freq : process (zt'above(thres)) is	-- processo para determinar f
variable t_old : real := real'low;	-- variável tempo anterior
begin	-- começo do processo
if zt'above(thres) then	-- executar se zt passa por thres
freq <= 1.0/(now - t_old);	-- calculo da frequência
t_old := now;	-- variável recebe o valor t
end if;	-- fim do if
end process detect_freq;	-- fim do processo

- Processo para determinar quando a chave deve fechar no semiciclo positivo:

Código	Comentário
detect_t_sp : process	-- processo para determinar t_sp
(v1'above(v_max-(v_max*por_w_v_max))) is	
begin	-- começo do processo
if NOT v1'above(v_max-(v_max*por_w_v_max)) then	-- detecta quando a VP diminui
t_sp <= (now);	-- variável recebe o valor
end if;	-- fim do if
end process detect_t_sp;	-- fim do processo

- Processo para determinar quando a chave deve fechar no semiciclo negativo:

Código	Comentário
detect_t_sn : process	--processo para determinar t_sn
(v1'above(v_min-(v_min*por_w_v_max))) is	
begin	-- começo do processo
if v1'above(v_min-(v_min*por_w_v_min)) then	-- detecta quando a VP aumenta
t_sn<= (now);	-- variável recebe o valor
end if;	-- fim do if
end process detect_t_sp;	-- fim do processo

- Processo para determinar a tensão máxima e mínima:

Código	Comentário
detect_v_max_v_min: process	--processo para VPmax e VPmin
variable t_aux :real := 1.0;	-- variável auxiliar
begin	-- começo do processo
wait for t_aux;	-- espera um tempo (sem isso dá erro no início do programa)
t_aux := 1.0/(100.0*freq);	--variável recebe t= T/100
	-- para semiciclo positivo
if semi_ciclo=0.0 then	--executar se semiciclo for pos.
v_max<=0.0;	-- reset a VPmax
while semi_ciclo=0.0 loop	-- enquanto for o semiciclo pos.
wait for t_aux;	-- espera um tempo
if v1 > v_max then	-- verificação se VP é VPmax
v_max <= v1 ;	-- armazena VPmax
end if;	-- fim do if
end loop;	-- fim do loop
end if;	-- fim do if
	-- para semiciclo negativo
if semi_ciclo=1.0 then	--executar se semiciclo for neg.
v_min<=0.0;	-- reset a VPmin
while semi_ciclo=1.0 loop	-- enquanto for o semiciclo neg.
wait for t_aux;	-- espera um tempo
if v1 < v_min then	-- verificação se VP é VPmin
v_min <= v1 ;	-- armazena VPmin
end if;	-- fim do if
end loop;	-- fim do loop
end if;	-- fim do if

<code>end process detect_v_max_v_min;</code>	<code>-- fim do processo</code>
--	---------------------------------

- Processo para determinar o tempo em que a chave permanece fechada quando ocorre a inversão da tensão (`ton_flip`):

Código	Comentário
<code>detect_t_sw_flip: process</code>	<code>--processo para determinar t_sw_flip</code>
<code>variable t_aux :real := 1.0;</code>	<code>-- variável tempo auxiliar</code>
<code>variable v_ant : real:= 0.0;;</code>	<code>-- variável tensão anterior</code>
<code>begin</code>	<code>-- começo do processo</code>
<code>wait for t_aux;</code>	<code>-- espera um tempo (sem isso dá erro no início do programa)</code>
<code>t_aux := 1.0/(5000.0*freq);</code>	<code>--variável recebe t= ton/10</code>
<code>wait until flip_signal='1';</code>	<code>-- espera até sinal flip for '1'</code>
<code>v_ant:=v1;</code>	<code>-- variável recebe a tensão atual</code>
	<code>-- para semiciclo positivo</code>
<code>if v_ant&lt;0.0 then</code>	<code>-- detecção do semiciclo pos..</code>
<code>while v_ant&lt;(v_max*por_w_v_max) loop</code>	<code>-- determina quando abrir chave</code>
<code>wait for t_aux;</code>	<code>-- espera um tempo</code>
<code>v_ant:=v1;</code>	<code>-- variável recebe a tensão atual</code>
<code>end loop;</code>	<code>-- fim do loop</code>
	<code>-- para semiciclo negativo</code>
<code>else</code>	<code>-- detecção do semiciclo pos.</code>
<code>while v_ant&gt;(v_min*por_w_v_max) loop</code>	<code>-- determina quando abrir chave</code>
<code>wait for t_aux;</code>	<code>-- espera um tempo</code>
<code>v_ant:=v1;</code>	<code>-- variável recebe a tensão atual</code>
<code>end loop;</code>	<code>-- fim do loop</code>
<code>end if;</code>	<code>-- fim do if</code>
<code>t_sw_flip&lt;=now;</code>	<code>-- t_sw_flip recebe o valor</code>
<code>end process detect_t_sw_flip;</code>	<code>-- fim do processo</code>

- Processo para gerar o sinal de controle `sw_pos_neg` e `sw_flip`:

Código	Comentário
<code>Create_pos_neg_flip_signal: process</code>	<code>-- processo para o sinal pos_neg</code>
<code>variable t_aux :real := 1.0;</code>	<code>-- variável tempo auxiliar</code>
<code>variable width : real :=por_width*1.0;</code>	<code>-- variável para ton</code>
<code>variable con_f: real :=0.0;</code>	<code>-- variável para contagem</code>
<code>begin</code>	<code>-- começo do processo</code>



<code>if con_f=0.0 then</code>	-- executar na primeira vez
<code>wait for 1.0;</code>	-- espera um segundo
<code>con_f:=1.0;</code>	-- variável recebe valor 1.0
<code>end if;</code>	-- fim do if
<code>t_aux := 1.0/(2.0*freq);</code>	-- variável recebe valor $t=T/2$
<code>width :=t_aux*por_width/100.0;</code>	-- variável recebe o valor tx
<code>wait on t_sn;</code>	-- espera pelo evento t_sn
<code>flip_signal &lt;= '1';</code>	-- sinal sw_flip
<code>wait on t_sw_flip for (width);</code>	-- espera pelo evento t_sw_flip ou pelo tempo width
<code>flip_signal &lt;= '0';</code>	-- sinal sw_flip
<code>semi_ciclo&lt;=1.0;</code>	-- indicação semiciclo negativo
<code>pos_signal &lt;= '0';</code>	-- sinal sw_pos_neg
<code>wait on t_sp;</code>	-- espera pelo evento t_sp
<code>flip_signal &lt;= '1';</code>	-- sinal sw_flip
<code>wait on t_sw_flip for (width);</code>	-- espera pelo evento t_sw_flip ou pelo tempo width
<code>flip_signal &lt;= '0';</code>	-- sinal sw_flip
<code>semi_ciclo&lt;=0.0;</code>	-- indicação semiciclo positivo
<code>pos_signal &lt;= '1';</code>	-- sinal sw_pos_neg
<code>end process Create_pulse_signal;</code>	-- fim do processo

- Processo para gerar o sinal de controle *sw\_extração*:

<b>Código</b>	<b>Comentário</b>
<code>Create_S5_clock_signal: process</code>	-- processo p/ sinal sw_extração
<code>variable t_on :real := 1.0;</code>	-- variável tempo ton
<code>variable con_f: real :=0.0;</code>	-- variável para contagem
<code>begin</code>	-- começo do processo
<code>if con_f=0.0 then</code>	-- executar na primeira vez
<code>wait for 1.0;</code>	-- espera um segundo
<code>con_f:=1.0;</code>	-- variável recebe valor 1.0
<code>end if;</code>	-- fim do if
<code>t_on := T_CD*D_CD;</code>	-- variável recebe valor
<code>wait for (T_CD-t_on);</code>	-- espera pelo tempo toff
<code>s5_clock_signal &lt;= '1';</code>	-- sinal sw_extração
<code>wait for (t_on);</code>	-- espera pelo tempo ton
<code>s5_clock_signal &lt;= '0';</code>	-- sinal sw_extração
<code>end process Create_S5_clock_signal;</code>	-- fim do processo

- Geração dos sinais de controle através de portas lógicas:

<b>Código</b>	<b>Comentário</b>
flip_s5_signal <= flip_signal or s5_clock_signal;	-- sinal flip+S5
a_sw_1 <= v_high when ( flip_s5_signal and pos_signal) = '1' else v_low;	-- sinal de controle VC1
a_sw_2 <= v_high when ( flip_s5_signal and pos_signal) = '0' else v_low;	-- sinal de controle VC1 negativo
a_sw_3 <= v_high when ( flip_s5_signal and (not pos_signal)) = '1' else v_low;	-- sinal de controle VC2
a_sw_4 <= v_high when ( flip_s5_signal and (not pos_signal)) = '0' else v_low;	-- sinal de controle VC2 negativo
a_sw_5 <= v_high when ( flip_s5_signal) = '0' else v_low;	-- sinal de controle VC3
a_sw_6 <= v_high when ( flip_s5_signal) = '1' else v_low;	-- sinal de controle VC3 negativo
a_sw_7 <= v_high when ( flip_signal and pos_signal) = '0' else v_low;	-- sinal de controle VC flip 1
a_sw_8 <= v_high when ( flip_signal and (not pos_signal)) = '0' else v_low;	-- sinal de controle VC flip 2

- Saída:

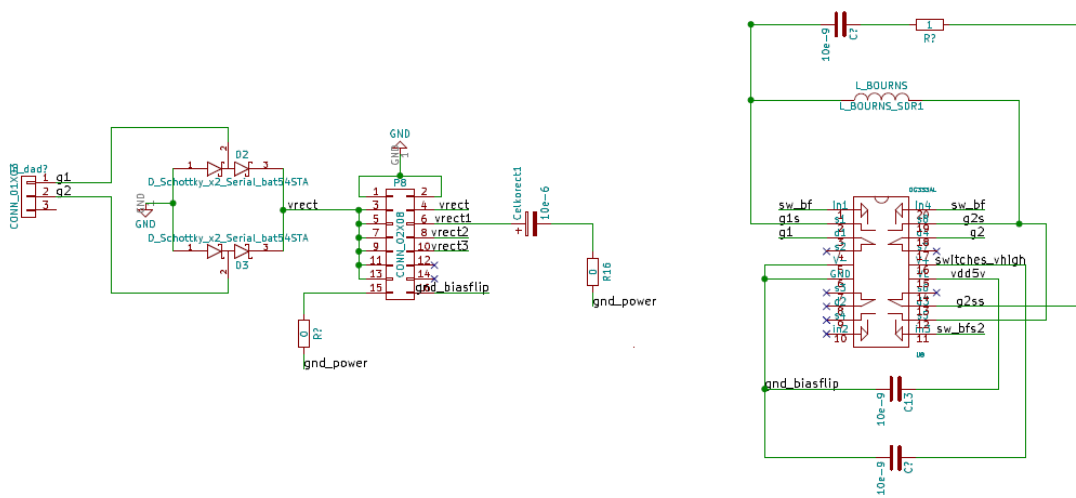
<b>Código</b>	<b>Comentário</b>
sw_1 == a_sw_1'ramp(trans_time,trans_time);	-- saída recebe sinal VC1
sw_2 == a_sw_2'ramp(trans_time,trans_time);	-- saída recebe sinal VC1 neg.
sw_3 == a_sw_3'ramp(trans_time,trans_time);	-- saída recebe sinal VC2
sw_4 == a_sw_4'ramp(trans_time,trans_time);	-- saída recebe sinal VC2 neg.
sw_5 == a_sw_5'ramp(trans_time,trans_time);	-- saída recebe sinal VC3
sw_6 == a_sw_6'ramp(trans_time,trans_time);	-- saída recebe sinal VC3 neg.
sw_7 == a_sw_7'ramp(trans_time,trans_time);	-- saída recebe sinal VC flip 1
sw_8 == a_sw_8'ramp(trans_time,trans_time);	-- saída recebe sinal VC flip 2
end architecture default;	-- fim modelo

## Apêndice C - Demoboard

Os esquemáticos de cada bloco da placa *demoboard* são mostrados a seguir. Assim como o *layout* e a lista de componentes.

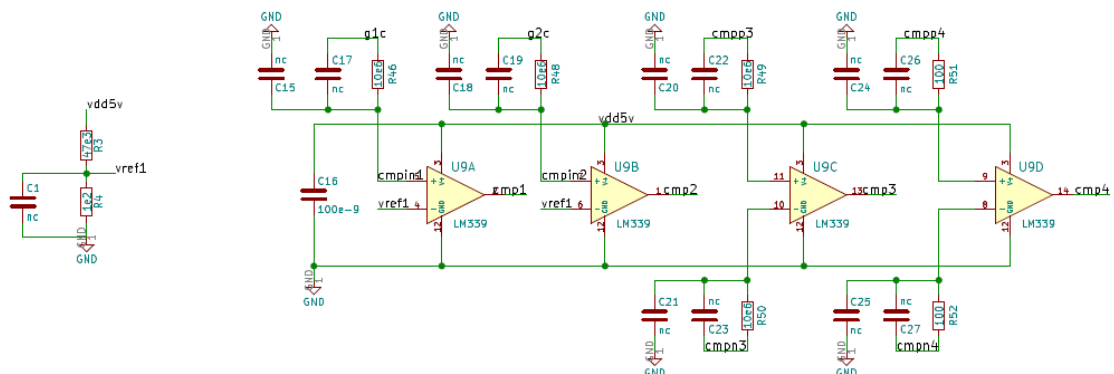
### a) Esquemático

Figura C1- Circuito retificador em ponte, SSHI em paralelo e comparadores.



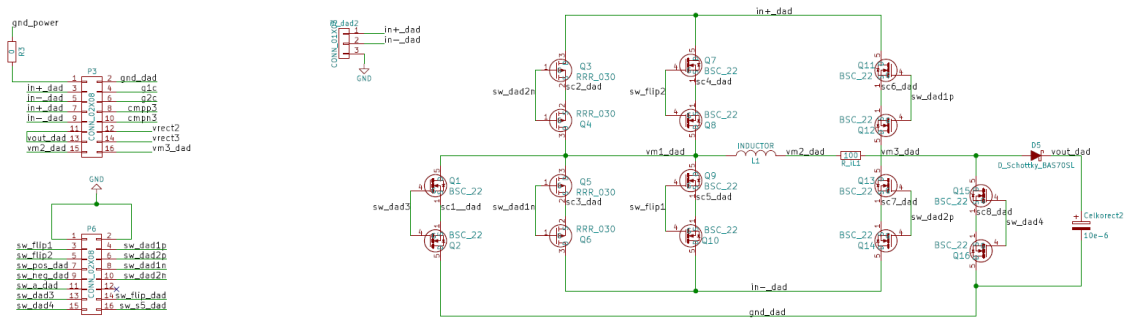
Fonte: Dados do próprio autor.

Figura C2- Bloco comparadores.



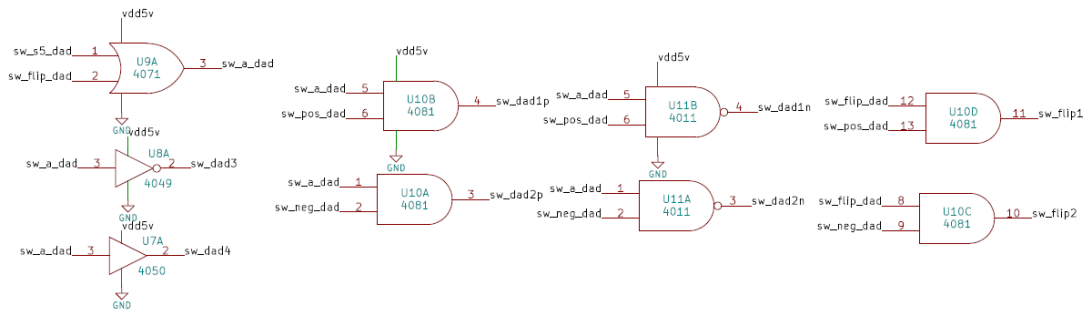
Fonte: Dados do próprio autor.

Figura C3- Circuito conversor direto CA-CC com chaveamento sincronizado.



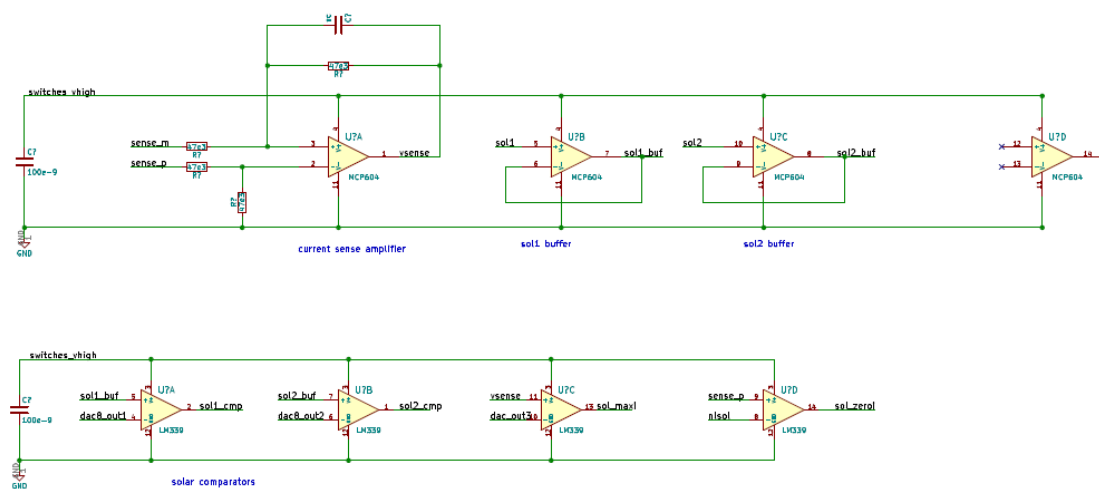
Fonte: Dados do próprio autor.

Figura C4- Portas lógicas para o sinal de controle do circuito CDCS.



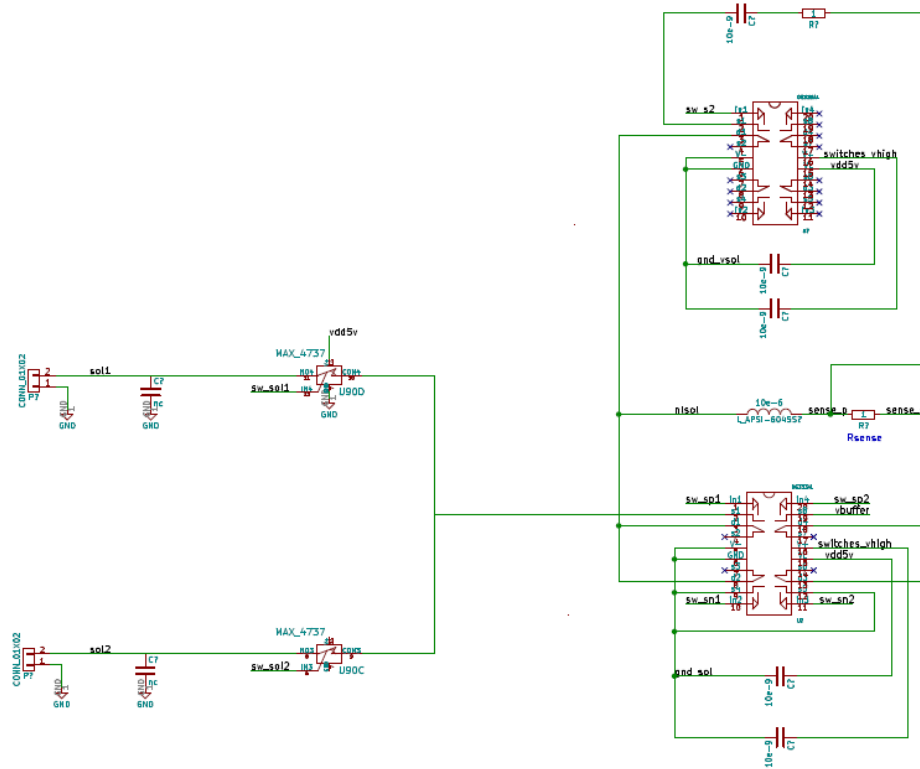
Fonte: Dados do próprio autor.

Figura C5- Comparadores para o sistema solar.



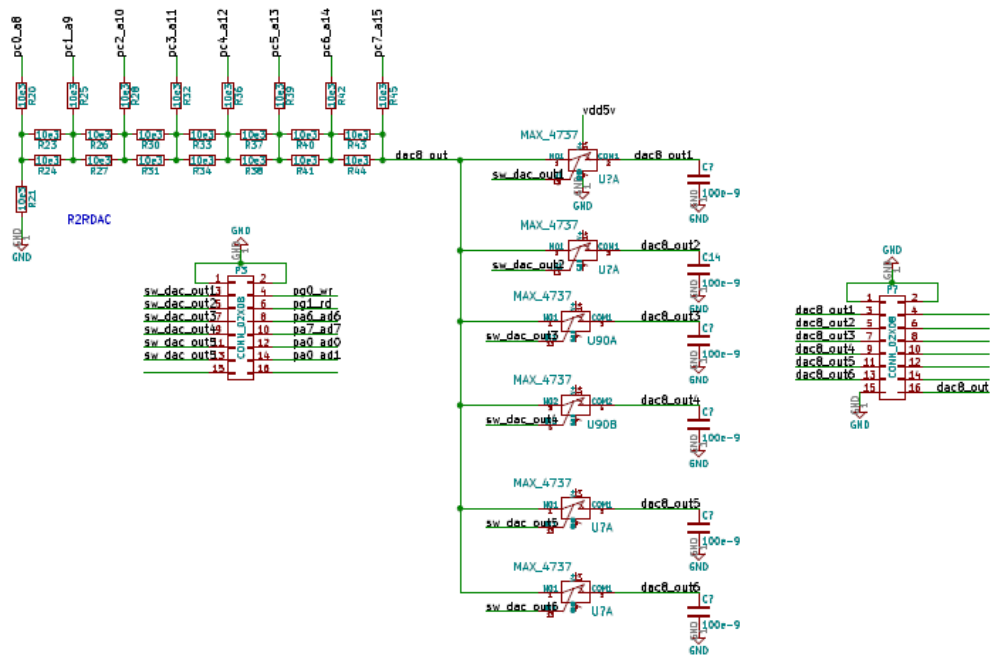
Fonte: Dados do próprio autor.

Figura C6- Circuito para o sistema solar.



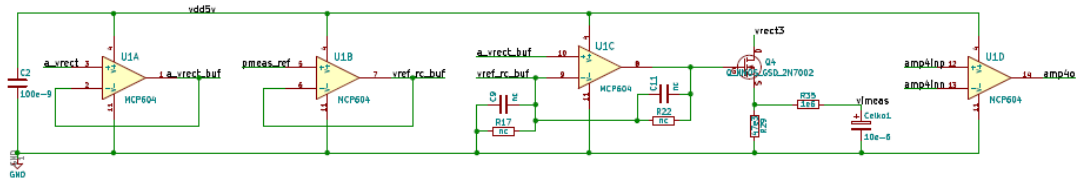
Fonte: Dados do próprio autor.

Figura C7- Conversor Digital Analógico.



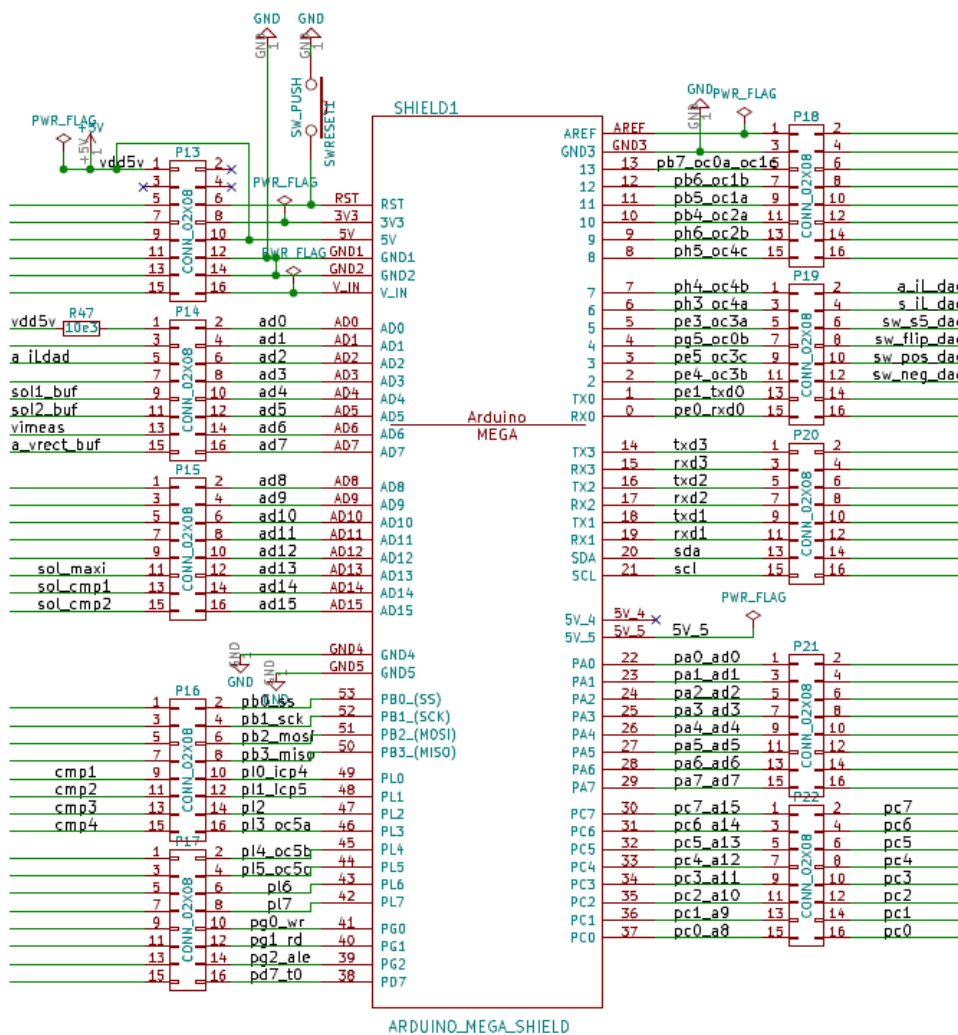
Fonte: Dados do próprio autor.

Figura C8- Sistema de medição.



Fonte: Dados do próprio autor.

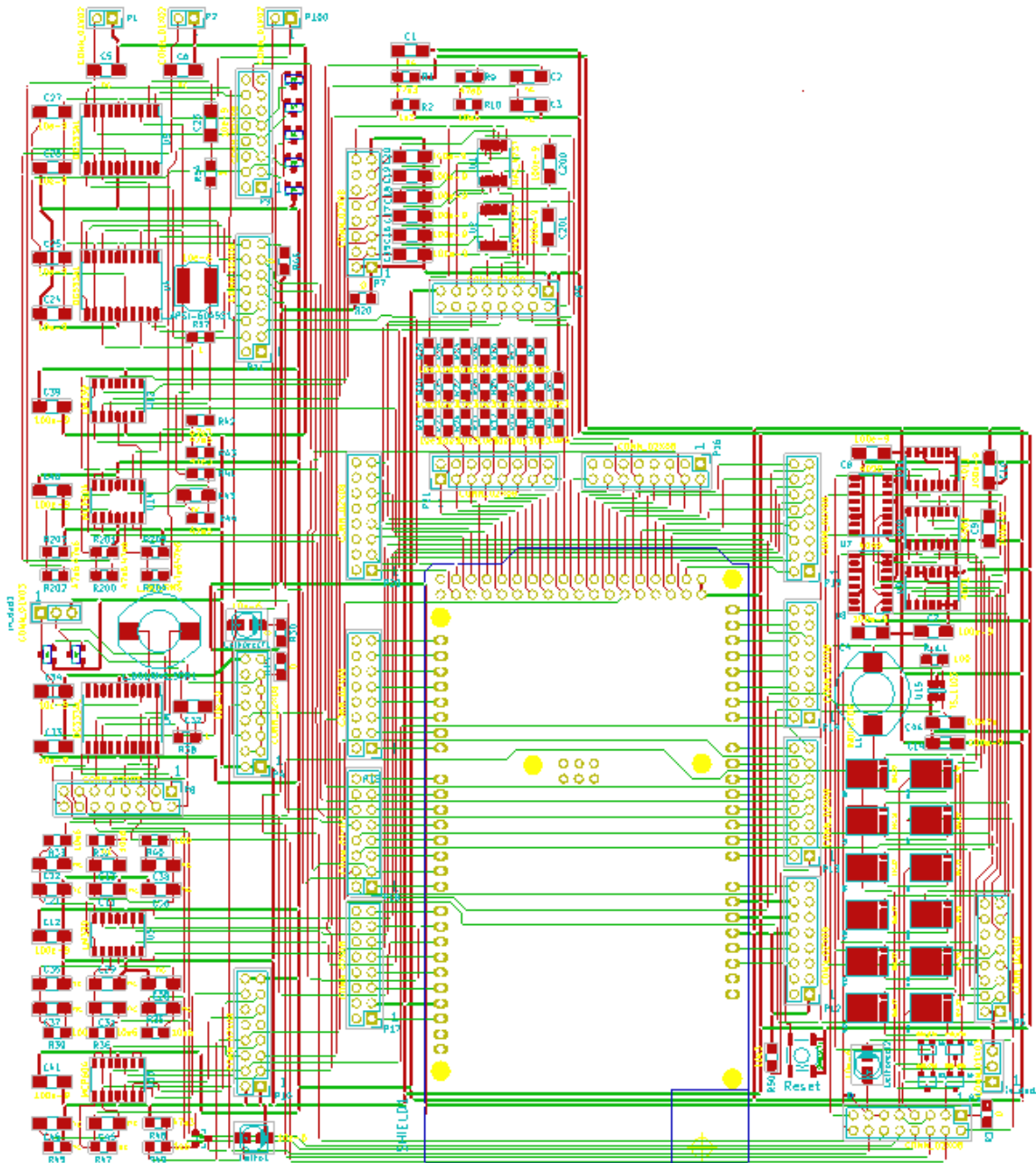
Figura C9- Arduino.



Fonte: Dados do próprio autor.

## b) Layout

Figura C10- Layout da placa *demoboard*.



Fonte: Dados do próprio autor.

## c) Lista de componentes

Tabela C1 – Componentes utilizados na placa *demoboard*.

Bloco	Componente	Quantidade	Valor / Código
Retificador em ponte	Diodo	4	Bat54
	Capacitor	1	100 $\mu$ F
	Resistor	1	68 k $\Omega$
SSHI em Paralelo	Chave	1	DG333AL
	Indutor	1	ASPI6045S-10 mH
CDCS	NMOS	12	BSC22
	PMOS	4	RR030
	Indutor	1	ASPI6045S-10 mH
	Diodo	1	Bat54
	Porta AND	4	4081
	Porta NAND	2	4011
	Porta NOT	1	4049
	BUFFER	1	4050
	Porta OR	1	4071
	Capacitor	1	100 $\mu$ F
	Resistor	1	68 k $\Omega$
Comparadores	Comparador	1CI (4 un.)	LM339
	Resistor	6	10 M $\Omega$
Sistema de medição	Resistor	23	10 k $\Omega$
	Resistor	1	47 k $\Omega$
	Resistor	1	1 M $\Omega$
	Capacitor	1	10 $\mu$ F
	Chave	6	MAX4737
	Amp. Operacional	1CI (4 un.)	MCP604
	NMOS	1	GSD2N7002
Sistema Fotovoltaico	Chave	5	DG333AL
	Chave	2	MAX4737
	Amp. Operacional	1CI (4 un.)	MCP604
	Comparador	1CI (4 un.)	LM339
	Resistor	4	47 k $\Omega$
	Capacitor	5	10 nF
	Indutor	1	ASPI6045S-10 mH

Fonte: Dados do próprio autor.





**a) Timer 2**

```

/* Configuração do timer 2 */

void setup_timer2f(float tsw1)           // inicio da configuração da interrupção timer 2
{
  busy=1;                                // mostra que uma configuração rodando
  pinMode(timer2Pin, OUTPUT);            // configura pino de saída
  cli();                                  // desabilita todas as interrupções
  timer2startbiasflip = 0xFF;            // valor de começo do timer2

  // Codigo para determinar valor das variáveis div2 e OCR2

  ocr2float = tsw1 * fxtal ;              // fxtal =16.0e6 (clock do Arduino)
  div2=1;                                  // variável recebe valor
  while ( ocr2float > 103 && div2 <= 1024) {
    if ( div2 == 1 ) {
      div2 = 8*div2;
      ocr2float = ocr2float / 8.0;
    } else if ((div2 == 8) | (div2 == 256)){
      div2 = 4*div2;
      ocr2float = ocr2float / 4.0;
    } else {
      div2 = 2*div2;
      ocr2float = ocr2float / 2.0;
    }
  }
  ocr2int = byte(ocr2float+0.5);          //
  OCR2A = byte(max(ocr2int-1,0));        //

  // Codigo para determinar o clock

  switch(div2) {

```

```

case 1 : clockSelectBits2 = _BV(CS20); break; // clkio/1
case 8 : clockSelectBits2 = _BV(CS21); break; // clkio/8
case 32 : clockSelectBits2 = _BV(CS21) | _BV(CS20); break; // clkio/32
case 64 : clockSelectBits2 = _BV(CS22) ; break; // clkio/64
case 128 : clockSelectBits2 = _BV(CS22) | _BV(CS20); break; //clkio/128
case 256 : clockSelectBits2 = _BV(CS22) | _BV(CS21); break; // clkio/256
case 1024 : clockSelectBits2 = _BV(CS22) | _BV(CS21) | _BV(CS20); break; // clkio/1024
default : clockSelectBits2 &= ~(_BV(CS22) | _BV(CS21) | _BV(CS20)); break; // timer off
}

```

```

TCNT2 = byte(timer2startbiasflip); // valor inicial do timer
TIMSK2 = _BV(OCIE2A) ; // habilita interrupção de comparação
// na saída(output compare)
TCCR2A = _BV(WGM21) | _BV(WGM20); //configura a forma de onda de saída
//para fast PWM
sei(); // habilita todas as interrupções
busy=0; // reseta variável
} // fim da configuração

```

/\* ISR do timer 2 executa quando contador TCNT2 for igual a OCR2A \*/

```

ISR(TIMER2_COMPA_vect)
{
if ( (do_flip == 1) ) { // se do_flip estiver habilitado (pelo timer 4 e 5)
cli(); // desabilita todas as interrupções
do_flip = 0; // reseta do_flip
TCCR2B &= ~(_BV(CS20) | _BV(CS21) | _BV(CS22)); // para contador
TCCR2A &= ~_BV(COM2A1); // saída do pino OC2A recebe sinal 0V
TIMSK4 |= _BV(ICIE4) ; // habilita interrupção do timer4 (input capture)
TIMSK5 |= _BV(ICIE5) ; // habilita interrupção do timer5 (input capture)
sei(); // habilita todas as interrupções
}
} // fim da interrupção

```

### b) *Timer 4*

```

/*Configuração da interrupção timer 4 para detectar quando ocorre subida do sinal icp4*/

void setup_timer4()                                // inicio da configuração da interrupção timer 4
{
clockSelectBits4 = _BV(CS42) ;                    // seleciona clock div 256
cli();                                             // desabilita todas as interrupções
TCCR4A = 0;                                       // reseta o registrador de controle A
TCCR4B = 0;                                       // reseta o registrador de controle B
OCR4A = 0;                                        // saída do registrador comparador A
TCCR4B |= clockSelectBits4;                       // seleciona o clock
TCCR4B |= _BV(ICNC4) | _BV(ICES4);              // habilita cancelar ruído de entrada e dectecção
                                                // de evento na borda de subida
TIMSK4 |= _BV(ICIE4) ;                          // habilita interrupção timer 4 para detectar
                                                // evento na entrada (Input Capture)
sei();                                           // habilita todas as interrupções
pinMode(icp4Pin, INPUT_PULLUP);                 // configure pino icp4Pin como entrada
}                                                // fim da configuração

/* ISR do timer 4 executa quando ocorre uma subida do sinal no pino ICP4 */

ISR(TIMER4_CAPT_vect)                             // inicio da interrupção timer 4
{
cli();                                           // desabilita todas as interrupções
if (state4 == 1) {                               // para cálculo inicial
st42cnt = 0;                                     // reseta estado do contador 2 do timer 4
st41cnt++;                                     // incrementa estado do contador 1 do timer 4
TCNT4 = 0;                                     // reseta contador
tper4 = ICR4;                                  // salva período

//Para calcular frequência média

```

```

if (st41cnt <= 200 ) {                                     // para cálculo inicial
    if ( tper4 > 4000 & tper4 < 6000 ) {
tper4av = int(tper4 * float((400.0 - float(st41cnt))/400.0) + tper4av*float(st41cnt)/400.0);
    }
    } else {
        tper4av = 0.5*(tper4 + tper4av) ;
        if ( st41cnt > 200 ) {
            state4 = 2;                                     // variável recebe valor de estado 2
        }
    }
} else {                                                  // depois do cálculo inicial
    if (state4 == 2) {
        st42cnt++;                                       // incrementa estado do contador 2 do timer 4
        if (st42cnt > 10000) {                             // reseta e volta para o cálculo inicial
            state4 = 1;
            st41cnt = 0;
        }
    }

//Para habilitar timer 2 e saída do pino OC2A igual a 5V

    tcnt5i = TCNT5;                                       // registra dados do contador timer 5
    tcnt4i = TCNT4;                                       // registra dados do contador timer 4
    if (tcnt4i > 0.7*tper4av & tcnt4i < 1.3*tper4av & tcnt5i > 0.2*tper5av & tcnt5i <
0.8*tper5av ) {                                         // verifica se o evento detectado está certo
        TCNT4 = 0;                                       // reseta timer
        tper4 = ICR4;                                     // salva periodo
        do_flip = 1;                                     // habilita do_flip
        TIMSK4 &= ~_BV(ICIE4) ;                          // desabilita interrupção do timer 4
        TIMSK5 &= ~_BV(ICIE5) ;                          // desabilita interrupção do timer 5
        TCNT2 = byte(timer2startbiasflip);               // valor inicial do timer 2
        TCCR2A |= _BV(COM2A1);                            // saída do pino OC2A recebe sinal 5V
    }
}

```

```

    TCCR2B |= clockSelectBits2 ;    // habilita o clock do timer 2
  }

}
}
sei();                             // habilita todas as interrupções
}
}                                  // fim da interrupção

```

### c) *Timer 5*

/\*Configuração da interrupção timer 5 para detectar quando ocorre subida do sinal icp5\*/

```

void setup_timer5()                // inicio da configuração da interrupção timer 4
{
clockSelectBits5 = _BV(CS52) ;    // seleciona clock div 256
cli();                             // desabilita todas as interrupções
TCCR5A = 0;                         // reseta o registrador de controle A
TCCR5B = 0;                         // reseta o registrador de controle B
OCR5A = 0;                          // saída do registrador comparador A
TCCR5B |= clockSelectBits5;        // seleciona o clock
TCCR5B |= _BV(ICNC5) | _BV(ICES5); // habilita cancelar ruído de entrada e dectecção
// de evento na borda de subida
TIMSK5 |= _BV(ICIE5) ;             // habilita interrupção timer 5 para detectar
// evento na entrada (Input Capture)
sei();                             // habilita todas as interrupções
pinMode(icp5Pin, INPUT_PULLUP);    // configure pino icp5Pin como entrada
}                                    // fim da configuração

```

/\* ISR do timer 5 executa quando ocorre uma subida do sinal no pino ICP5 \*/

```

ISR(TIMER5_CAPT_vect)              // inicio da interrupção timer 5

```

```

{
cli(); // desabilita todas as interrupções
if (state5 == 1) { // para cálculo inicial
    st52cnt = 0; // reseta estado do contador 2 do timer 5
    st51cnt++; // incrementa estado do contador 1 do timer 5
    TCNT5 = 0; // reseta contador
    Tper5 = ICR5; // salva período

//Para calcular frequência média

if (st51cnt <= 200 ) { // para cálculo inicial
    if ( tper5 > 4000 & tper5 < 6000 ) {
tper5av = int(tper5 * float((400.0 - float(st51cnt))/400.0) + tper5av*float(st51cnt)/400.0 );
    }
    } else {
        tper5av = 0.5*(tper5 + tper5av) ;
        if ( st51cnt > 200 ) {
            state5 = 2; // variável recebe valor de estado 2
        }
    }
} else { // depois do cálculo inicial
    if (state5 == 2) {
        st52cnt++; // incrementa estado do contador 2 do timer 4
        if (st52cnt > 10000) { // reseta e volta para o cálculo inicial
            state5 = 1;
            st51cnt = 0;
        }
    }

//Para habilitar timer 2 e saída do pino OC2A igual a 5V

    tcnt5i = TCNT5; // registra dados do contador timer 5
    tcnt4i = TCNT4; // registra dados do contador timer 4

```

```

    if (tcnt5i > 0.7*tper5av & tcnt5i < 1.3*tper5av & tcnt4i > 0.2*tper4av & tcnt4i <
0.8*tper4av ) {
        TCNT5 = 0; // reseta timer
        Tper5 = ICR5; // salva periodo
        do_flip = 1; // habilita do_flip
        TIMSK4 &= ~_BV(ICIE4); // desabilita interrupção do timer 4
        TIMSK5 &= ~_BV(ICIE5); // desabilita interrupção do timer 5
        TCNT2 = byte(timer2startbiasflip); // valor inicial do timer 2
        TCCR2A |= _BV(COM2A1); // saída do pino OC2A recebe sinal 5V
        TCCR2B |= clockSelectBits2; // habilita o clock do timer 2
    }

}

}

sei(); // habilita todas as interrupções
} // fim da interrupção

```