



UNIVERSIDADE ESTADUAL PAULISTA
"JÚLIO DE MESQUITA FILHO"
Campus de Ilha Solteira

UNIVERSIDADE ESTADUAL PAULISTA "JÚLIO DE MESQUITA FILHO"
FACULDADE DE ENGENHARIA
CAMPUS DE ILHA SOLTEIRA

**RETIFICADOR TRIFÁSICO BOOST SEMI-CONTROLADO, COM
ELEVADO FATOR DE POTÊNCIA E CONTROLE POR RAZÃO
CÍCLICA VARIÁVEL**

DOUGLAS CARVALHO MORAIS

Ilha Solteira

2018



UNIVERSIDADE ESTADUAL PAULISTA
"JÚLIO DE MESQUITA FILHO"
Campus de Ilha Solteira

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA
(PPGEE)

DOUGLAS CARVALHO MORAIS

**RETIFICADOR TRIFÁSICO BOOST SEMI-CONTROLADO, COM
ELEVADO FATOR DE POTÊNCIA E CONTROLE POR RAZÃO
CÍCLICA VARIÁVEL**

Dissertação apresentada à Faculdade de Engenharia de Ilha Solteira – UNESP como parte dos requisitos para obtenção do título de Mestre em Engenharia Elétrica.

Prof. Dr. Falcondes José Mendes de Seixas
Orientador

**Ilha Solteira
2018**

FICHA CATALOGRÁFICA

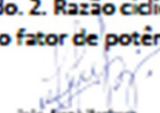
Desenvolvido pelo Serviço Técnico de Biblioteca e Documentação

M827r **Morais, Douglas Carvalho.**
Retificador trifásico boost semi-controlado, com elevado fator de potência e controle por razão cíclica variável / Douglas Carvalho Moraes. – Ilha Solteira: [s.n.], 2018
105 f. : il.

Dissertação (mestrado) - Universidade Estadual Paulista. Faculdade de Engenharia de Ilha Solteira. Área de conhecimento: Automação, 2018

Orientador: Falcondes José Mendes de Seixas
Inclui bibliografia

1. Retificador trifásico boost semi-controlado. 2. Razão cíclica variável. 3. Modo de condução descontinua. 4. Correção do fator de potência. 5. Distorção harmônica de corrente.


João Rinaldi Barbosa
Serviço Técnico de Biblioteca e Documentação
Diretor Técnico
CRB 8.5642



UNIVERSIDADE ESTADUAL PAULISTA

Câmpus de Ilha Solteira

CERTIFICADO DE APROVAÇÃO

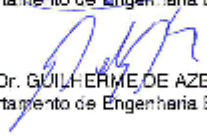
TÍTULO DA DISSERTAÇÃO: RETIFICADOR TRIFÁSICO BOOST SEM PONTE DE DIODOS, COM ELEVADO FATOR DE POTÊNCIA E CONTROLE POR RAZÃO CICLICA VARIÁVEL

AUTOR: DOUGLAS CARVALHO MORAIS

ORIENTADOR: FALCONDES JOSE MENDES DE SEIXAS

Aprovado como parte das exigências para obtenção do Título de Mestre em ENGENHARIA ELÉTRICA, área: AUTOMAÇÃO pela Comissão Examinadora:


Prof. Dr. FALCONDES JOSE MENDES DE SEIXAS
Departamento de Engenharia Elétrica / Faculdade de Engenharia de Ilha Solteira


Prof. Dr. GUILHERME DE AZEVEDO E MELO
Departamento de Engenharia Elétrica / Faculdade de Engenharia de Ilha Solteira


Prof. Dr. MOACYR AURELIANO GOMES DE BRITO
Faculdade de Engenharias, Arquitetura e Urbanismo e Geografia / Universidade Federal de Mato Grosso do Sul

Ilha Solteira, 02 de março de 2018

A Deus, que sempre está comigo.

DEDICO.

AGRADECIMENTOS

Aos meus pais, José Moraes e Clara Barros, que não pouparam esforços para que eu pudesse estar realizando meus sonhos, pelo exemplo que são para mim, e pelo apoio incondicional, o meu agradecimento especial.

Ao Prof. Dr. Falcondes José Mendes de Seixas por toda orientação, ensinamentos, paciência, e confiança durante a realização deste trabalho.

Ao Prof. Dr. Luciano de Souza que contribuiu imensamente para a produção deste trabalho, auxiliando e sempre se dispondo a discutir as melhores soluções.

Aos meus colegas do Laboratório de Eletrônica de Potência (LEP): Luís de Oro, José Lucas, Marcus Jorgetto, Marcos Gutierrez, João Carlos e Prof. Guilherme Melo que sempre quando possível, estavam auxiliando e contribuindo para a produção deste trabalho.

À banca examinadora por se disporem a contribuir com a avaliação e crescimento deste trabalho, meu muito obrigado.

À CAPES e à FAPESP – Fundação de Amparo à Pesquisa do Estado de São Paulo, processo 2015/15872-9, por todo apoio financeiro direto e indireto dado a este trabalho.

RESUMO

Este trabalho tem como objetivo a proposição de um retificador trifásico *boost* semi-controlado, com correção ativa do fator de potência, que faça uso de técnicas de controle de razão cíclica variável, visando reduzir o conteúdo harmônico de corrente em baixa frequência. O conversor proposto opera em modo de condução descontínua, desta forma, a corrente de entrada segue uma envoltória senoidal. Além disso, devido ao modo de condução, o conversor apresenta a entrada em condução da chave com corrente nula, diminuindo assim, as perdas por chaveamento. Inicialmente, são apresentados, estudos teóricos da topologia em questão e, por meio de gráficos e equações, verifica-se a distorção harmônica imposta devida à operação com razão cíclica constante. Funções que permitam a variação permanente da razão cíclica, durante um ciclo da rede, serão apresentadas. Tais funções possuem o intuito de minimizar a distorção harmônica da corrente de entrada, com foco principal na 5ª componente harmônica. Resultados de simulação demonstram eficácia das técnicas de controle por razão cíclica variável e apontam redução no conteúdo harmônico de corrente. Resultados experimentais demonstram conteúdo harmônico de corrente em torno de 18% para operação do conversor com razão cíclica constante. A utilização de razão cíclica variável proporciona uma redução no conteúdo harmônico de corrente para 13%, resultando em um aumento do fator de potência.

Palavras-chave: Retificador trifásico *boost* semi-controlado. Razão cíclica variável. Modo de condução descontínua. Correção do fator de potência. Distorção harmônica de corrente.

ABSTRACT

This work aims propose a three-phase rectifier boost half-controlled, with power factor correction, that makes use variable duty cycle control techniques, in order to reduce the harmonic content of current in low frequency. The proposed converter operates in a discontinuous current conduction mode, this way, the input current is naturally corrected. Moreover, due to the conduction mode, the converter presents entry in conduction of switch with null current, thus decreasing, the losses by switching. Initially, are presented theoretical studies of the topology in question and, through of graphs and equations, the harmonic distortion imposed by operation due constant duty cycle is verified. Functions that allow permanently the variation of duty cycle, during a network cycle, are presented. These functions have as main objective minimize the harmonic distortion in the input current, with focus in the 5th harmonic component. Simulation results demonstrate efficacy of techniques by variable duty cycle control and indicate a reducing of harmonic content of current. Experimental results demonstrate a reducing around 18% for operation with constant duty cycle. The use of variable duty cycle provides a reducing around 13%, resulting in an increase of the power factor.

Keywords: Three-phase rectifier boost half-controlled. Variable duty cycle. Discontinuous conduction mode. Power factor correction. Harmonic current distortion.

LISTA DE FIGURAS

FIGURA 1: RETIFICADOR A DIODOS UNIDIRECIONAL.	16
FIGURA 2: DISTORÇÃO IMPOSTA PELO RETIFICADOR.....	17
FIGURA 3: CONVERSOR BOOST TRIFÁSICO.	19
FIGURA 4: MODO DE CONDUÇÃO CONTÍNUA.....	19
FIGURA 5: CONTROLE NO MCC.	20
FIGURA 6: MODO DE CONDUÇÃO DESCONTÍNUA.	20
FIGURA 7: CONTROLE MCD.	21
FIGURA 8: RETIFICADOR BOOST TRIFÁSICO COM FILTRO LC.....	22
FIGURA 9: RETIFICADOR BOOST COM TÉCNICA DE MODULAÇÃO NA RAZÃO CÍCLICA.....	23
FIGURA 10: RETIFICADOR BOOST TRIFÁSICO COM UMA CHAVE COM INJEÇÃO DE 6ª HARMÔNICA.....	24
FIGURA 11: ESQUEMA DE CONTROLE PARA INJEÇÃO DE HARMÔNICAS.....	25
FIGURA 12: INSERÇÃO DO FILTRO DE 5º HARMÔNICA NO RETIFICADOR BOOST TRIFÁSICO.	25
FIGURA 13: RETIFICADOR TRIFÁSICO RESSONANTE COM ESTÁGIO CC-CC.	26
FIGURA 14: RETIFICADOR BOOST SEMI-CONTROLADO TRIFÁSICO.....	27
FIGURA 15: RETIFICADOR TRIFÁSICO BOOST SEMI-CONTROLADO.....	32
FIGURA 16: TENSÃO DE ENTRADA TRIFÁSICA SECCIONADA EM 6 SUBINTERVALOS.....	32
FIGURA 17: CORRENTES NOS INDUTORES DE ENTRADA NO SUBINTERVALO (A).	33
FIGURA 18: CORRENTES NOS INDUTORES DE ENTRADA NOS SUBINTERVALOS DE (B) A (F).	34
FIGURA 19: 1ª ETAPA DE OPERAÇÃO DO RETIFICADOR TRIFÁSICO BOOST SEMI- CONTROLADO.....	36
FIGURA 20: 2ª ETAPA DE OPERAÇÃO DO RETIFICADOR TRIFÁSICO BOOST SEMI- CONTROLADO.....	37
FIGURA 21: 3ª ETAPA DE OPERAÇÃO DO RETIFICADOR TRIFÁSICO BOOST SEMI- CONTROLADO.....	39
FIGURA 22: 4ª ETAPA DE OPERAÇÃO DO RETIFICADOR TRIFÁSICO BOOST SEMI- CONTROLADO.....	40
FIGURA 23: CORRENTE NORMALIZADA DE ENTRADA PARA FASE A COM VÁRIOS VALORES DE M.	43
FIGURA 24: FP EM FUNÇÃO DO GANHO ESTÁTICO M COM RAZÃO CÍCLICA CONSTANTE...43	
FIGURA 25: DHTI EM FUNÇÃO DO GANHO DE TENSÃO M COM RAZÃO CÍCLICA CONSTANTE.....	44
FIGURA 26: CORRENTE MÉDIA NA ENTRADA COM RAZÃO CÍCLICA CONSTANTE E VARIÁVEL.	48
FIGURA 27: FP EM FUNÇÃO DO GANHO ESTÁTICO M COM RAZÃO CÍCLICA VARIÁVEL.	48
FIGURA 28: CURVAS DE ΩT PARA VÁRIOS VALORES DE M.	50
FIGURA 29: CURVA DE CARGA NORMALIZADA DO CAPACITOR DE SAÍDA.	53

FIGURA 30: CORRENTE NO INDUTOR LA, DIODO D1 E CHAVE S1.	55
FIGURA 31: PARÂMETROS EXTERNOS QUE INFLUENCIAM A TENSÃO DE SAÍDA.	59
FIGURA 32: CIRCUITO SIMPLIFICADO DO CONVERSOR BOOST.	60
FIGURA 33: PORTADORA DENTE DE SERRA E SINAL MODULANTE.	61
FIGURA 34: DIAGRAMA DE BODE GVD(S).	62
FIGURA 35: DIAGRAMA DE BLOCOS DO SISTEMA.	63
FIGURA 36: DIAGRAMA DE BODE COM GANHOS DE MALHA.	65
FIGURA 37: DIAGRAMA DE BODE CONTROLADOR DE TENSÃO.	66
FIGURA 38: TENSÃO RETIFICADA TRIFÁSICA.	67
FIGURA 39: DIAGRAMA DE BLOCOS DO SISTEMA DE CONTROLE PARA RAZÃO CÍCLICA VARIÁVEL COM INTERVALO.	68
FIGURA 40: DIAGRAMA DE BLOCOS DO SISTEMA DE CONTROLE PARA RAZÃO CÍCLICA VARIÁVEL COM ÍNDICE DE MODULAÇÃO.	69
FIGURA 41: DIAGRAMA DE BODE DO SISTEMA COM EFEITO DO CONTROLADOR.	74
FIGURA 42: DIAGRAMA DE BODE T(S) SEGUINDO A REFERÊNCIA.	74
FIGURA 43: DIAGRAMA DE BODE DE T(S) REJEITANDO PERTURBAÇÕES.	75
FIGURA 44: TENSÃO E CORRENTE DE ENTRADA RETIFICADOR TRIFÁSICO BOOST SEMI- CONTROLADO.	75
FIGURA 45: TENSÃO E CORRENTE DE ENTRADA RETIFICADOR TRIFÁSICO BOOST SEMI- CONTROLADO.	76
FIGURA 46: CORRENTE INDUTOR DA FASE A.	76
FIGURA 47: CORRENTE NOS TRÊS INDUTORES.	77
FIGURA 48: CORRENTE NOS INDUTORES COM MAIOR DETALHE.	77
FIGURA 49: CORRENTE NOS INDUTORES REFERENTE AOS SUBINTERVALOS DE (B) A (F).	78
FIGURA 50: TENSÃO DE SAÍDA RETIFICADOR TRIFÁSICO BOOST SEMI-CONTROLADO.	79
FIGURA 51: SINAIS DE CONTROLE.	80
FIGURA 52: RAZÃO CÍCLICA VARIÁVEL.	80
FIGURA 53: TENSÃO DE SAÍDA MEDIANTE TESTES DE DEGRAU.	81
FIGURA 54: TENSÃO DE SAÍDA E CORRENTE DE ENTRADA.	82
FIGURA 55: RAZÃO CÍCLICA VARIÁVEL COM EFEITO DO CONTROLADOR.	82
FIGURA 56: DISTORÇÃO HARMÔNICA E NORMA IEC 61000-3-2.	83
FIGURA 57: DISTORÇÃO HARMÔNICA E NORMA IEC 61000-3-2 (POTÊNCIA DE 2500W).	83
FIGURA 58: ARRANJO LABORATORIAL.	85
FIGURA 59: ESTÁGIOS DO CIRCUITO DE CONDICIONAMENTO DE SINAIS.	86
FIGURA 60: RETIFICADOR TRIFÁSICO E DIVISOR RESISTIVO.	86
FIGURA 61: AMPLIFICADOR DIFERENÇA.	87
FIGURA 62: AMPLIFICADOR DE INSTRUMENTAÇÃO.	87
FIGURA 63: FILTRO PASSA-BAIXAS.	88
FIGURA 64: AMPLIFICADOR SOMADOR E NÃO INVERSOR.	88
FIGURA 65: PROTÓTIPO PLACA DE CONDICIONAMENTO DE SINAIS.	89

FIGURA 66: SINAL RETIFICADO MICRO CONTROLADOR.....	89
FIGURA 67: RAZÃO CÍCLICA VARIÁVEL GERADA PELO MICRO CONTROLADOR.....	90
FIGURA 68: MODULO DE POTÊNCIA.	91
FIGURA 69: TENSÃO E CORRENTE DE ENTRADA (RAZÃO CÍCLICA CONSTANTE).....	92
FIGURA 70: TENSÃO E CORRENTE DE ENTRADA (RAZÃO CÍCLICA VARIÁVEL COM INTERVALO).	92
FIGURA 71: TENSÃO E CORRENTE DE ENTRADA (RAZÃO CÍCLICA VARIÁVEL COM MODULAÇÃO).	93
FIGURA 72: DISTORÇÃO HARMÔNICA E NORMA IEC 61000-3-2 (RESULTADOS EXPERIMENTAIS).....	93
FIGURA 73: TENSÃO DE ENTRADA E CORRENTE NO INDUTOR.....	94
FIGURA 74: CORRENTE NOS INDUTORES.....	94
FIGURA 75: TENSÃO DE ENTRADA E SAÍDA CONVERSOR BOOST.....	95
FIGURA 76: TENSÃO SOBRE O DIODO BOOST DE SAÍDA (BAIXA FREQUÊNCIA).	95
FIGURA 77: TENSÃO SOBRE O DIODO BOOST DE SAÍDA (ALTA FREQUÊNCIA).	96
FIGURA 78: TENSÃO SOBRE A CHAVE BOOST (BAIXA FREQUÊNCIA).	96
FIGURA 79: TENSÃO SOBRE A CHAVE BOOST (ALTA FREQUÊNCIA).	97

SIMBOLOGIA

C_1	Capacitância de saída – razão cíclica variável com intervalo
C_2	Capacitância de saída – razão cíclica variável com índice de modulação
C_f	Capacitor filtro de entrada
D_{var1}	Razão cíclica variável com intervalo
D_{var2}	Razão cíclica variável com índice de modulação
D_{ret1}	Diodo retificador braço superior fase A
D_{ret2}	Diodo retificador braço superior fase B
D_{ret3}	Diodo retificador braço superior fase C
D_{s1}	Diodo antiparalelo braço inferior fase A
D_{s2}	Diodo antiparalelo braço inferior fase B
D_{s3}	Diodo antiparalelo braço inferior fase C
D_0	Valor máximo razão cíclica variável com intervalo
D_1	Valor máximo razão cíclica variável com índice de modulação
f_s	Frequência de chaveamento
$i_a(\omega t)$	Corrente de entrada fase A
$i_b(\omega t)$	Corrente de entrada fase B
$i_c(\omega t)$	Corrente de entrada fase C
I_o	Corrente na carga
K_p	Ganho proporcional
L_A	Indutor fase A
L_B	Indutor fase B
L_C	Indutor fase C
L_{med1}	Indutor boost para razão cíclica variável com intervalo
L_{med2}	Indutor boost para razão cíclica variável com índice de modulação/
L_f	Indutor filtro de entrada
M	Ganho estático de tensão
m	Índice de modulação
P_{out}	Potência de saída
P_{in}	Potência de entrada
R	Resistência de carga
t	tempo
$v_a(\omega t)$	Tensão de entrada fase A

$v_b(\omega t)$	Tensão de entrada fase B
$v_c(\omega t)$	Tensão de entrada fase C
V_m	Amplitude da tensão de entrada
V_s	Pico da portadora dente de serra
V_c	Sinal de saída controlador de tensão
V_{out}	Tensão de saída
v_g	Tensão retificada trifásica
ω	Frequência angular
ω_{zc}	Zero do controlador proporcional integral
ω_{pc}	Polo do controlador proporcional integral

SUMÁRIO

Capítulo 1.....	16
1.1 Introdução.....	16
1.2 Correção do Fator de Potência.	18
1.3 Conversores <i>boost</i> trifásicos.	22
1.4 Retificador Trifásico <i>Boost</i> Semi-controlado com Correção do Fator de Potência..	26
1.5 Considerações.	28
Capítulo 2.....	30
2.1 Retificador Trifásico <i>Boost</i> Semi-controlado em Modo de Condução Descontínua..	30
2.2 Análise Qualitativa e Quantitativa do Retificador Trifásico <i>Boost</i> Semi-controlado em Modo de Condução Descontínua.	31
2.3 Primeira Etapa de Funcionamento do Retificador Trifásico <i>Boost</i> Semi-controlado.	36
2.4 Segunda Etapa de Funcionamento do Retificador Trifásico <i>Boost</i> Semi-controlado.	37
2.5 Terceira Etapa de Funcionamento do Retificador Trifásico <i>Boost</i> Semi-controlado.	39
2.6 Quarta Etapa de Funcionamento Retificador Trifásico <i>Boost</i> Semi-controlado.	40
2.7 Corrente Média de Entrada nos Subintervalos de (A) – (F).	41
2.8 Técnica de Controle por Razão Cíclica Variável.	45
2.9 Metodologia de Projeto.....	49
2.10 Conclusões.....	57
Capítulo 3.....	59
3.1 Modelagem e Controle do Retificador Trifásico <i>Boost</i> Semi-controlado.	59
3.2 Função de Transferência: Retificador Trifásico <i>Boost</i>	60
3.3 Projeto do Regulador de Tensão.....	62
3.4 Implementação do Controlador com Razão Cíclica Variável.	66
3.5 Conclusões.....	69
Capítulo 4.....	71

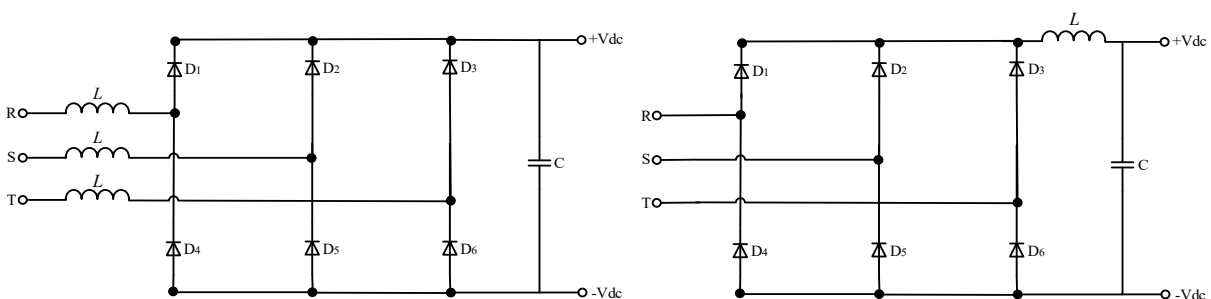
4.1 Especificação de Projeto e Resultados de Simulação.....	71
4.2 Especificação de Projeto.	71
4.3 Resultados de Simulação.	75
4.4 Conclusões.....	84
Capítulo 5.....	85
5.1 Resultados Experimentais	85
5.2 Especificação do Estágio de Potência.	90
5.3 Resultados Experimentais para o Retificador Trifásico <i>Boost</i> Semi-controlado.....	91
5.4 Conclusões.....	97
Capítulo 6.....	98
Conclusão Geral	98
Referências.....	100
APÊNDICE A.....	103

Capítulo 1

1.1 Introdução

A conversão trifásica de Corrente Alternada (CA) para Corrente Contínua (CC), de energia elétrica, é amplamente empregada em aplicações tais como em fontes de alimentação ininterruptas (*UPS's - Uninterruptible Power Supplies*), sistemas HVDC (*High-Voltage, Direct Current*), carregamento de baterias para veículos elétricos, fontes de alimentação para sistemas de telecomunicações, dentre outras (SINGH et. al., 2004). É comum, em muitos casos, que essa conversão de energia seja feita em dois estágios, onde no primeiro estágio, a tensão CA é convertida em uma tensão CC e, então, no segundo estágio é adaptada para um nível de tensão CC dependente da carga. Tradicionalmente, o primeiro estágio é constituído de um retificador a diodos ou tiristores, podendo ser unidirecional ou bidirecional em fluxo de potência. Já o segundo estágio é constituído de um conversor CC-CC, podendo ser isolado galvanicamente ou não (SINGH et. al., 2004), (KOLAR; FRIEDLI, 2012). No entanto, na configuração mais simplista possível, o processo de conversão de energia elétrica de CA para CC pode ser feito em único estágio através da utilização de um retificador a diodos unidirecional com um capacitor responsável pelo *ripple* da tensão de saída. Além disso, indutores utilizados como filtro para corrente podem ser conectados no lado CA ou CC do conversor. A configuração descrita é apresentada na Figura 1.

Figura 1: Retificador a diodos unidirecional.

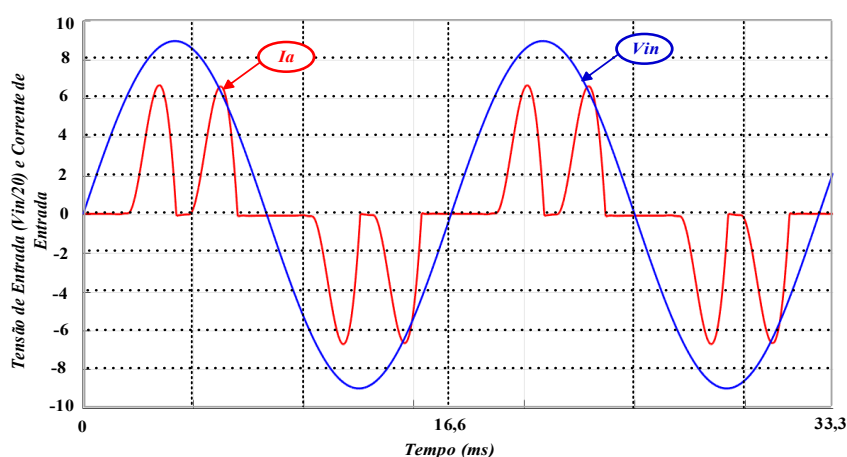


Fonte: Adaptado de Kolar e Friedli (2012).

A topologia apresentada na Figura 1 possui baixa complexidade e alta robustez devido à ausência de controlador, sensores, fontes auxiliares ou filtros para minimizar os efeitos da interferência eletromagnética (*EMI – Eletromagnetic Interference*). No entanto, deve-se contrabalancear os efeitos negativos que essa topologia possui. Por exemplo, a ausência de um controlador, juntamente com sensores para regular a tensão de saída pode colocar em risco a

operação segura de alguns tipos de cargas conectadas ao retificador. Outro fator importante também diz respeito à Qualidade de Energia Elétrica (QEE). No caso do retificador trifásico, a corrente é fornecida para a carga em intervalos de 60 graus por apenas 2 das 3 fases. Dessa forma, conduzirão as fases que, em módulo de tensão, possuírem os maiores valores. Essa característica impõe uma corrente altamente distorcida na entrada do retificador, causando um baixo Fator de Potência (FP) e, conseqüentemente uma alta Distorção Harmônica Total (DHT) de corrente. Na Figura 2 é possível notar para uma fase, a distorção na corrente de entrada em vermelho, imposta pelo retificador com indutores conectados no lado CA e utilizando carga resistiva.

Figura 2: Distorção imposta pelo retificador.



Fonte: Adaptado de Kolar e Friedli (2012).

Como dito, estruturas como a ilustrada na Figura 1 causam grande distorção na corrente de entrada. A DHT típica de corrente para estes conversores está em torno de 145% e o fator de potência do sistema em torno de 0,5. Este fator contribui para a inutilização deste conversor em aplicações onde vigoram normas internacionais, como a IEC 61000-3-2 ou IEC 61000-3-4, dependendo do nível de corrente imposto pela carga, e DO-160. A norma IEC 61000-3-2, por exemplo, estabelece o limite individual para as quarenta primeiras harmônicas em conversores que operam com corrente de entrada, por fase, inferior a 16A, já a norma DO-160 estabelece que, em aeronaves, a DHT de corrente deverá ser inferior a 15,26% em aplicações *on-board* (GANGAVARAPU; RATHORE, 2017).

Em território nacional, a norma vigente é a dos Procedimentos de Distribuição de Energia Elétrica no Sistema Elétrico Nacional (PRODIST), especificamente o módulo 8, que trata sobre qualidade de energia, no entanto, tal norma aborda apenas os indicadores para limites de DHT de tensão.

Assim, para obter resultados satisfatórios, de acordo com as exigências impostas pelas normas internacionais em relação às distorções de corrente, faz-se necessário a utilização de um estágio que possa proporcionar a Correção do Fator de Potência (CFP).

1.2 Correção do Fator de Potência.

Quando se trata da correção do fator de potência, a abordagem sobre este tema pode ser realizada do ponto de vista de aplicações que utilizam técnicas passivas ou ativas. Este trabalho se resumirá a abordar apenas conversores *boost* trifásicos que realizam a correção ativa do fator de potência.

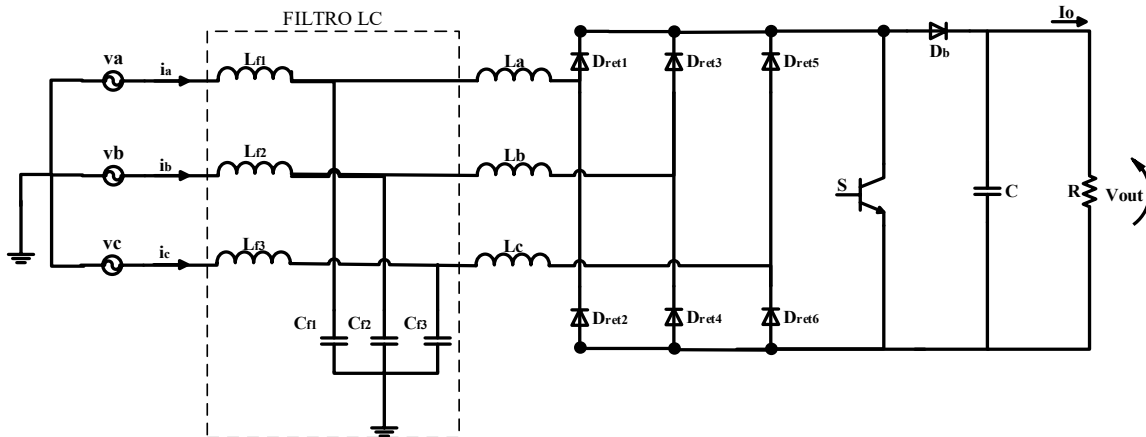
Dessa forma, além de proporcionar a correção da corrente de entrada, para minimizar a DHT de corrente, também deverá ser requisito dos retificadores com correção ativa (KOLAR; FRIEDLI, 2012):

- Regular a tensão de saída. Dependendo do nível de tensão requerida no barramento CC, pode-se utilizar um conversor *boost*, *buck*, ou *buck-boost*;
- Estar em conformidade com especificações referentes a interferência eletromagnética (*EMI – Eletromagnetic Interference*) e de rádio frequência (*RFI – Radio Frequency Interference*).

Há muitas topologias de retificadores trifásicos com correção ativa do fator de potência disponíveis na literatura atual (GANGAVARAPU; RATHORE, 2017). No entanto, para conversão trifásica de energia, o conversor *boost* apresentado na Figura 3 é costumeiramente utilizado pelos seguintes motivos:

- Estrutura simples;
- O indutor na entrada do conversor facilita a correção da corrente de entrada;
- Número reduzido de dispositivos semicondutores;
- Chave principal referenciada à massa do sistema, facilitando seu acionamento.

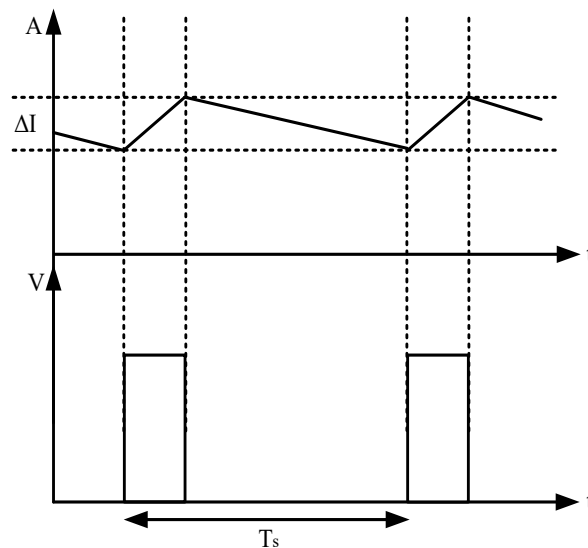
A inserção de um filtro LC na entrada do sistema, como visto na Figura 3, é uma variação comum dessa estrutura e é utilizado para filtrar componentes de alta frequência provenientes do chaveamento do circuito.

Figura 3: Conversor *boost* trifásico.

Fonte: Adaptado de Prasad et. al. (1989).

Optando-se pelo conversor *boost* para se obter uma corrente de entrada senoidal, o mesmo pode ser operado no Modo de Condução Contínua (MCC), Modo de Condução Descontínua (MCD) ou Modo de Condução Crítica (MCCr). Cada modo de condução é determinado pela forma com que a corrente se comporta no indutor em um ciclo de chaveamento. Por exemplo, para o MCC, a corrente no indutor de entrada do conversor tem a característica de nunca se anular em um ciclo de chaveamento, como apresentado na Figura 4.

Figura 4: Modo de condução contínua.

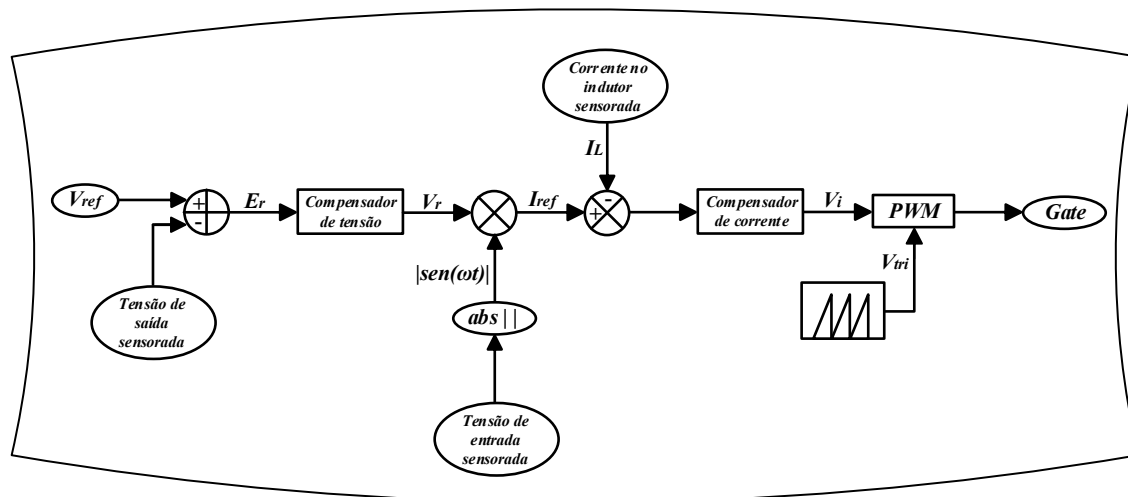


Fonte: Adaptado de Silva (2011).

Onde T_s é o período de chaveamento e ΔI é a variação de corrente no indutor.

Neste modo de condução, o sistema de controle é complexo, visto que são necessárias duas malhas de controle em cascata, sendo uma malha para regular a tensão de saída e outra responsável por corrigir a corrente de entrada. A Figura 5 exemplifica este fato.

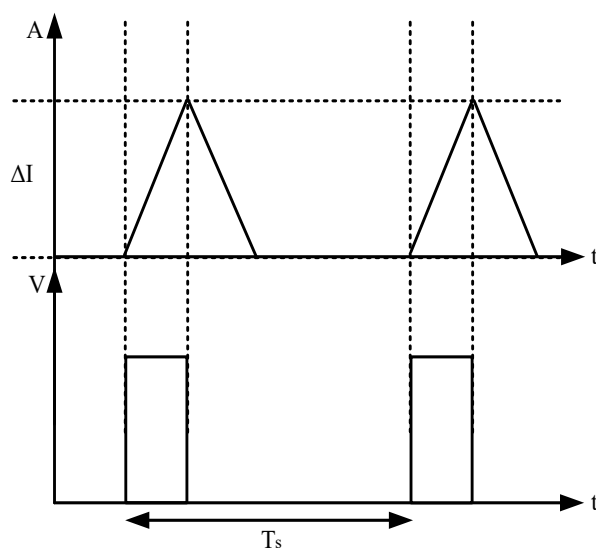
Figura 5: Controle no MCC.



Fonte: Adaptado de Silva (2011).

Já para o modo de condução descontínua, a corrente no indutor, obrigatoriamente, deverá se anular antes do fim de cada ciclo de chaveamento, como apresentado na Figura 6.

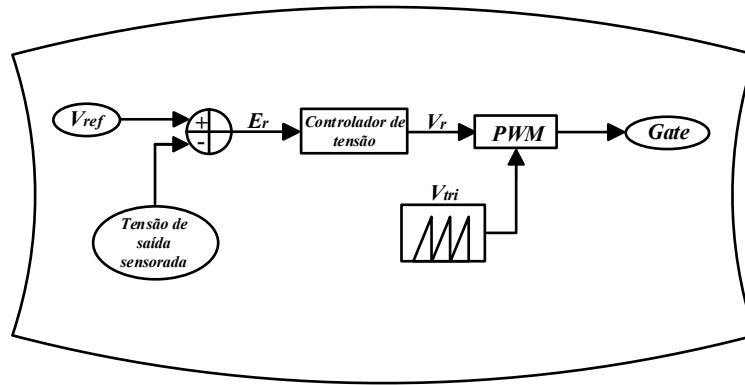
Figura 6: Modo de condução descontínua.



Fonte: Adaptado de Silva (2011).

Neste caso, a complexidade do sistema de controle é menor quando comparada com o MCC. Isso porque, em MCD é necessário apenas um controlador, responsável por regular a tensão de saída, como apresentado na Figura 7.

Figura 7: Controle MCD.



Fonte: Adaptado Silva (2011).

Em modo de condução descontínua, a corrente de entrada segue uma envoltória senoidal, característica essa que é conhecida como “seguidor de tensão”, assim a correção do fator de potência ocorre naturalmente. No modo de condução contínua, no entanto, a corrente no indutor é “forçada” a seguir uma referência senoidal imposta pelo sistema de controle. Os dois modos também se diferenciam em relação aos esforços de corrente nos semicondutores. Considerando-se os mesmos parâmetros de projeto, em MCD os semicondutores estarão sujeitos à maiores esforços de corrente e os indutores apresentarão uma corrente de pico elevada quando comparado ao modo de condução contínua. No entanto, vale ressaltar que, em modo de condução descontínua a entrada em condução da chave ocorre com corrente nula, caracterizando assim o modo ZCS (*Zero-Current-Switching*).

O modo de condução crítica é caracterizado pelo limiar entre os dois modos apresentados anteriormente. Neste modo a frequência de chaveamento é variável, sendo assim, o sistema de controle também apresenta complexidade, pois necessita de circuitos adicionais para detecção de cruzamento por zero.

Há uma variedade de topologias de conversores *boost* com entrada trifásica que foram e são desenvolvidas utilizando as características apresentadas anteriormente em relação ao modo de condução, complexidade do sistema de controle e esforços de corrente. Algumas dessas topologias são apresentadas a seguir:

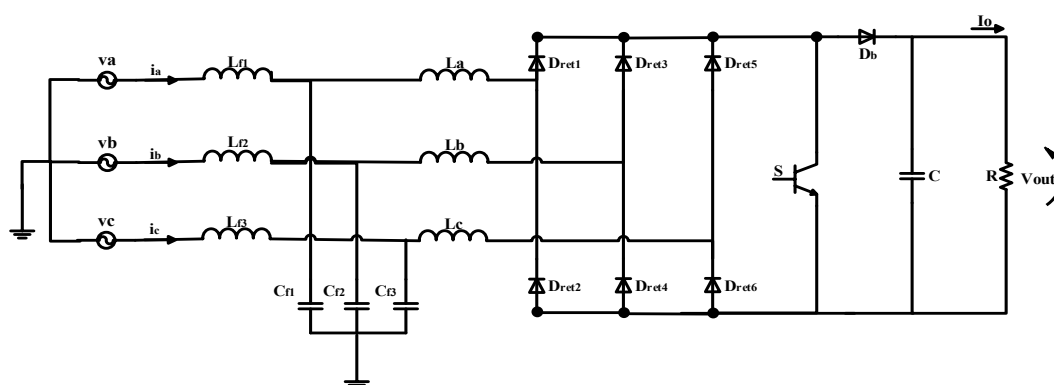
1.3 Conversores *boost* trifásicos.

Como visto anteriormente, conversores CA-CC que possuem em seu estágio de entrada pontes retificadoras, impõe elevado conteúdo harmônico, logo, se torna necessária a correção do fator de potência.

- **Conversor *Boost Single-Switch* em MCD.**

Proposto por Prasad et. al. (1989), o retificador *boost* trifásico com filtro LC e apenas uma chave na entrada é apresentado na Figura 8.

Figura 8: Retificador Boost trifásico com filtro LC.



Fonte: Adaptado de Prasad et. al. (1989).

O conversor apresentado por Prasad et. al. (1989) é o primeiro a utilizar proveito das características de operação em modo de condução descontínua, ou seja, operação como seguidor de tensão. A vantagem desta topologia está na simplicidade no que tange ao número de dispositivos semicondutores controlados, simplicidade no sistema de controle e a correção da corrente de entrada que ocorre de forma natural. Além disso, a operação com frequência fixa, razão cíclica constante e modulação por largura de pulso contribuem para a baixa complexidade do sistema.

No entanto, por operar no MCD, os picos de corrente são elevados, de maneira que a corrente no indutor é, no mínimo, duas vezes maior que na operação em modo de condução contínua (SILVA, 2011). O reflexo dessa desvantagem aparecerá na chave principal S, no diodo de saída Db e na ponte retificadora. Em todos estes dispositivos os esforços de corrente podem aumentar conforme se deseje aumentar o nível de potência a ser processado, com isso, eleva-se também os custos totais da estrutura, podendo limitar o uso da mesma em algumas aplicações.

A operação com razão cíclica constante conduz para um elevado conteúdo harmônico de corrente, principalmente em harmônicas de baixa ordem, sendo este, um problema quando

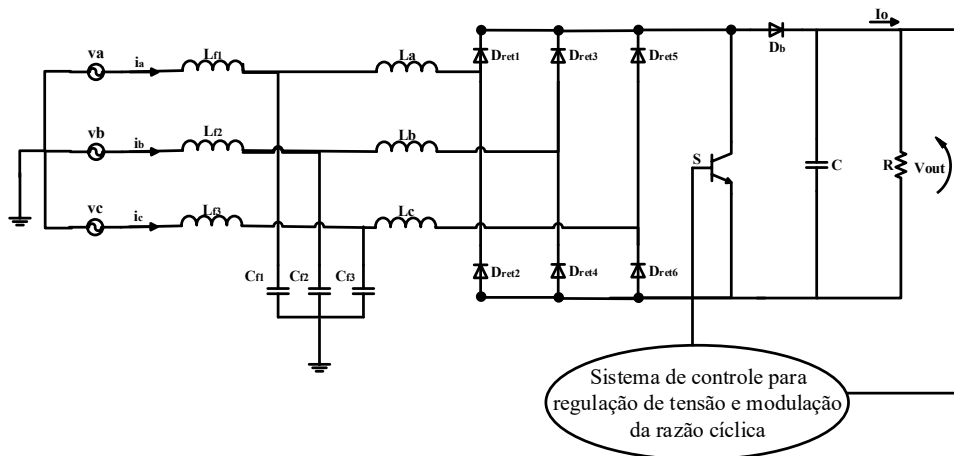
se deseja alcançar um fator de potência próximo ao unitário e também um impedimento para o aumento no nível de potência do conversor, visto que a corrente eficaz total aumenta quando há componentes harmônicas no sistema.

Além disso, a frequência de chaveamento é muito superior à frequência de operação da rede de energia, dessa forma, o filtro LC é menor e menos volumoso. Porém, para filtrar harmônicas de baixa ordem de corrente, seria necessário diminuir a frequência de corte do filtro e por consequência aumentando seu tamanho, peso e volume, tornando o mesmo uma opção de maior custo e por muitas vezes inviável.

- **Retificador *Boost Single-Switch* com Modulação na Razão Cíclica.**

Como dito, a operação com razão cíclica constante impõe um elevado conteúdo harmônico, principalmente em torno das harmônicas de baixa ordem da corrente de entrada (PRASAD et. al., 1989), (AZEVEDO et. al., 1999). Esse conteúdo harmônico excessivo de corrente pode levar os conversores CA-CC a ultrapassarem os limites de normas como a já citada IEC 61000 3-2 e a DO-160. Uma forma proposta por Azevedo et. al. (1999) utiliza um índice de modulação (mod_1) para alterar a razão cíclica (d). Na Figura 9 é apresentado o circuito do conversor CA-CC *boost* com a técnica de modulação na razão cíclica.

Figura 9: Retificador Boost com técnica de modulação na razão cíclica.



Fonte: Adaptado de Azevedo et. al. (1999).

A razão cíclica (d) pode ser escrita como segue:

$$d = D_x[1 - mod_1 \cos(\omega t)], \quad -30^\circ < \omega t < 30^\circ \quad (1)$$

Onde o termo D_x corresponde ao ponto de operação do conversor em malha aberta.

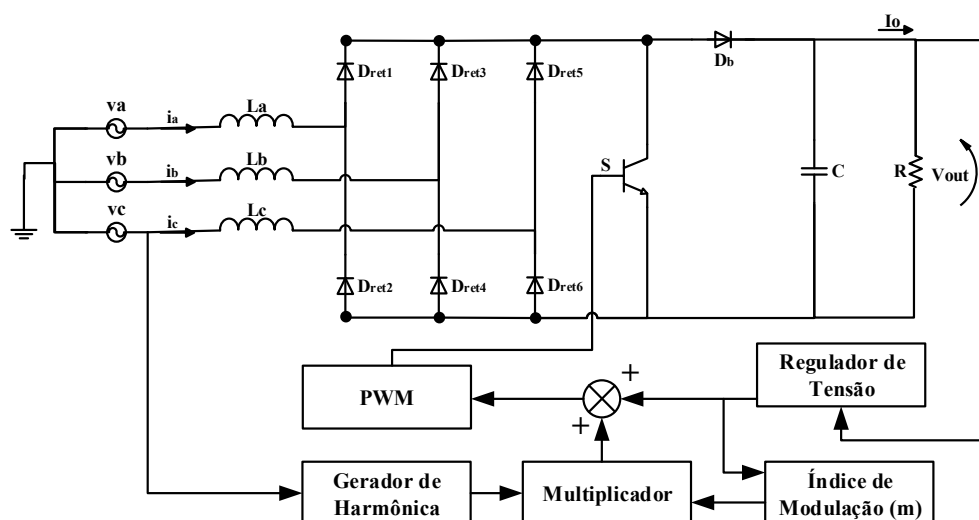
A ideia dessa técnica é, através de um sistema realimentado, utilizar o inverso da tensão retificada trifásica no sistema de controle da razão cíclica. O índice de modulação varia em uma faixa de $[0 < mod_1 < 1]$ sendo que $mod_1 = 0$ representa operação com razão cíclica constante, além disso, a razão cíclica passa a variar a cada 60° . A modulação da razão cíclica é uma boa alternativa para se minimizar os efeitos de conteúdo harmônico de baixa ordem de corrente presente na entrada do retificador *boost single-switch*.

Apesar de apresentar uma certa simplicidade no sistema de controle e bons resultados referentes ao conteúdo harmônico de baixa ordem na corrente de entrada, o índice de modulação adotado, seja qual for, é incapaz de conciliar a máxima potência e o máximo fator de potência do sistema. Para ganhos estáticos entre 1,8 e 3,4 é necessário escolher entre maximizar a potência ou maximizar o FP sendo essa uma desvantagem da técnica.

- **Injeção de harmônica de 6º ordem no sistema.**

Proposto por Huang e Lee (1996), na Figura 10 é ilustrado um retificador *boost* trifásico com uma chave, e sistema de injeção de 6ª harmônica.

Figura 10: Retificador boost trifásico com uma chave com injeção de 6ª harmônica.



Fonte: Adaptado de Huang e Lee (1996).

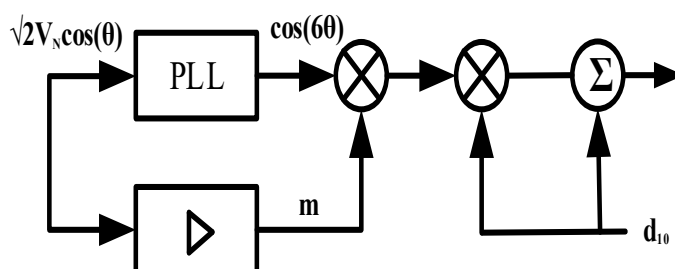
A ideia dessa estrutura é basicamente, através de um sistema de controle, impor harmônicas de 6ª ordem, utilizando frequência fixa e modulação por largura de pulso, modificando a razão cíclica. Para que o conteúdo harmônico possa ser reduzido, também se utiliza um índice de modulação (mod_2), que depende do ganho estático do conversor, devendo estar na faixa de $[0 < mod_2 < 1]$. A imposição de 6ª harmônica é efetiva e auxilia na redução do conteúdo harmônico, principalmente de 5ª ordem, no entanto, essa proposta emprega um filtro

passa-faixa no bloco gerador de harmônica e por isso apresenta um problema de fase referente a tensão de entrada e não possui resposta ideal.

- **Injeção de harmônica de 6º ordem (*ripple* tensão de saída).**

Outra técnica proposta por Sun et. al. (1996) aplicada no retificador *boost* trifásico, também utiliza injeção de sexta harmônica e suas múltiplas. No entanto, a injeção de harmônica no sistema é realizada utilizando o *ripple* da tensão de saída e também utiliza um índice de modulação. A grande desvantagem está na complexidade do sistema de controle, que implementa um PLL (Phase Locked Loop) para sintetizar a 6ª harmônica, e alguns circuitos adicionais para determinação do índice de modulação, que depende do ganho estático do conversor. A Figura 11 ilustra o esquema de controle.

Figura 11: Esquema de controle para injeção de harmônicas.

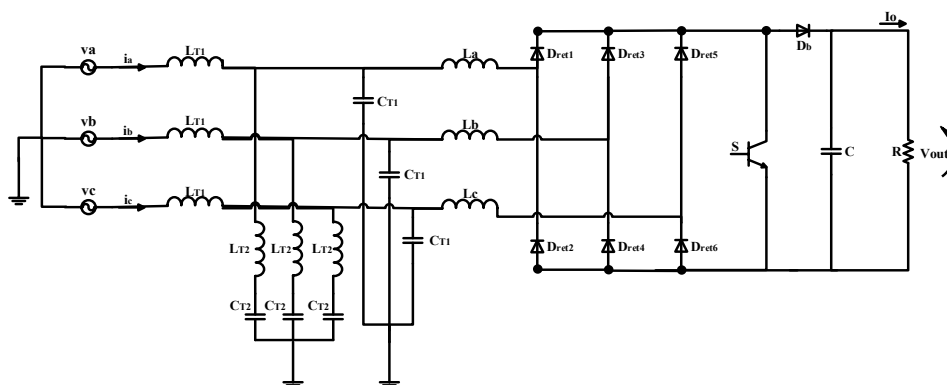


Fonte: Adaptado de Sun et. al. (1996).

- **Filtro para harmônica de 5º ordem.**

A utilização de um filtro para 5º harmônica também é uma opção proposta por Jang e Jovanovic (1998). O esquema de inserção do filtro, que é formado por uma rede passiva de componentes, é apresentado na Figura 12.

Figura 12: Inserção do filtro de 5º harmônica no retificador *boost* trifásico.



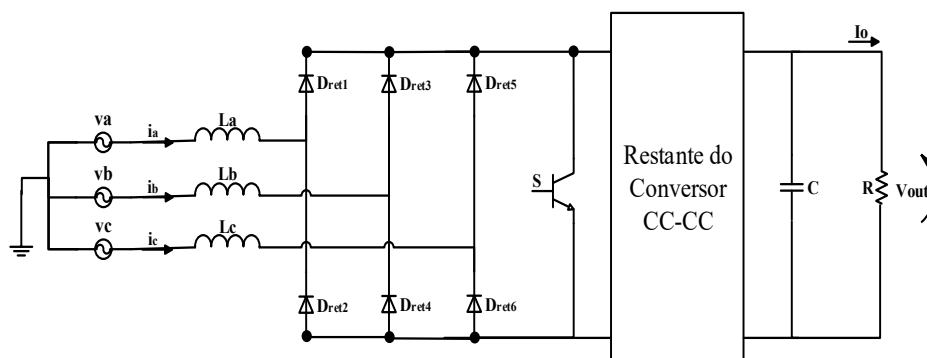
Fonte: Jang e Jovanovic (1998).

O fato do filtro ser sintonizado na 5ª harmônica, que é de baixa ordem, torna o filtro pesado e volumoso, além disso, a eficiência do conversor também diminui. Essas desvantagens tornam essa opção já defasada e pouco utilizada.

- **Conversor CA-CC *single-switch* com frequência variável.**

Na Figura 13 é ilustrado um conversor CA-CC trifásico com correção ativa do fator de potência, proposto por Simonetti et. al. (1993). O conversor possui características de fonte de corrente na entrada devido à presença do indutor, ponte retificadora e apenas uma chave. A operação é considerada em modo de condução descontínua e frequência variável.

Figura 13: Retificador trifásico ressonante com estágio CC-CC.



Fonte: Adaptado de Simonetti et. al. (1993).

Essa técnica pode ser implementada em conversores CC-CC como *boost*, *SEPIC* e *CUK*, que possuem indutores de entrada. Operando com frequência variável, a redução do conteúdo harmônico de corrente é maior comparado à utilização de frequência fixa. No entanto, apesar da redução do conteúdo harmônico total de corrente, os projetos do indutor de entrada, bem como do filtro de interferência eletromagnética, sofrem com a variação da frequência, sendo o projetista obrigado a maximizar o projeto, aumentando custos, peso e volume ao conversor.

1.4 Retificador Trifásico *Boost* Semi-controlado com Correção do Fator de Potência.

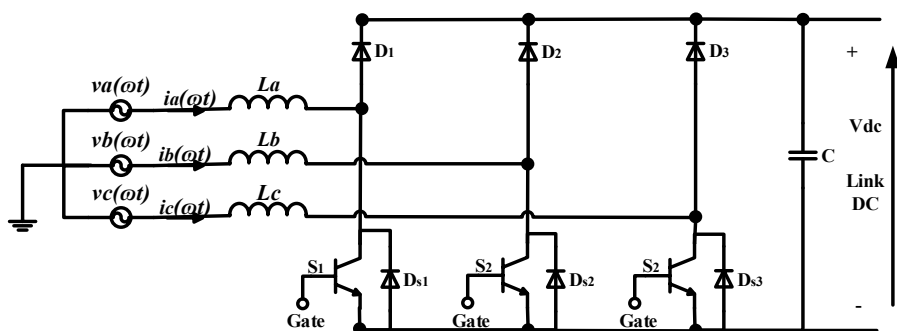
Os conversores apresentados nas Figuras de 8, 9, 10, 12 e 13 possuem dois estágios de conversão. O primeiro estágio é o retificador de seis pulsos que opera em baixa frequência, já o segundo estágio é composto pelo conversor CC-CC elevador de tensão em alta frequência. Por operarem em modo de condução descontínua, os picos de corrente nos diodos da ponte retificadora, na chave semicondutora e no diodo de saída podem chegar a valores elevados, aumentando os esforços de corrente nesses dispositivos semicondutores.

Com o intuito de proporcionar maiores níveis de potência à carga, sem que haja a necessidade por componentes mais robustos e, por consequência, de maiores custos, técnicas que proporcionem divisão desses esforços de corrente são cada vez mais utilizadas. Dentre essas técnicas, pode-se citar a retificação trifásica semi-controlada em alta frequência (KIKUCHI et. al., 1999; WANG et. al., 2011). A união em um único estágio de retificação e elevação da tensão, excluindo a ponte retificadora em baixa frequência é denominada de *half-controlled* ou mais recentemente de *bridgeless*. O retificador trifásico *boost* semi-controlado, possui vantagens comparado ao retificador *boost* tradicional e ao retificador totalmente controlado (*full-controlled*), dentre elas, pode-se citar (KIKUCHI et. al.; OLIVEIRA et. al., 2009):

- Sistema simples e econômico - Comparado ao retificador *boost* totalmente controlado, o retificador *boost* semi-controlado possui um número menor de chaves semicondutoras. O circuito de acionamento é simples pois todas as chaves possuem um ponto em comum referenciado ao terra e única fonte de acionamento para as chaves;
- Melhor desempenho comparado ao retificador à diodos – O retificador *boost* semi-controlado oferece o controle ativo de tensão do *link* CC e apresenta um conteúdo harmônico total de corrente reduzido quando comparado ao retificador à diodos.

Outra vantagem diz respeito ao número de semicondutores totais que são utilizados. Quando se une os estágios de retificação e elevação de tensão as perdas por condução tendem a diminuir (SILVA, 2011; KIKUCHI et. al.; OLIVEIRA et. al., 2009). Isso acontece porque o sistema semi-controlado propicia um semicondutor a menos em condução quando comparado aos retificadores *boost* tradicionais. Por exemplo, considere o circuito apresentado na Figura 14.

Figura 14: Retificador *boost* semi-controlado trifásico.



Fonte: Adaptado de Kikuchi (1999).

O retificador *boost single-switch* proposto por Prasad et. al. (1999) apresenta elevados esforços de corrente na chave e no diodo *Boost*, isso porque a corrente das três fases irá fluir por esses componentes.

Já o retificador *Boost* semi-controlado ilustrado na Figura 14 divide os esforços de corrente em três semicondutores. Além disso, como já dito anteriormente, em cada etapa de operação do conversor haverá um semicondutor a menos em operação, podendo reduzir as perdas por condução e elevar o rendimento da estrutura.

1.5 Considerações.

Presente no cotidiano, a conversão CA-CC, de energia elétrica, já faz parte de muitas aplicações, como explanado no começo deste capítulo. No entanto, caso não se adote as devidas precauções, a utilização de conversores chaveados pode impor uma corrente altamente distorcida da rede de alimentação, acarretando em um aumento da corrente eficaz do sistema, aumentando também as perdas totais e inabilitando a operação do conversor em regiões onde se adotam normas regulamentadoras como, por exemplo, a já citada IEC 61000-3-2. Além disso, outros problemas referentes a *EMI* e *RFI* podem surgir também.

Para evitar a elevada DHT de corrente, a inserção de um conversor *boost single-switch* em MCD conectado em série com o retificador a diodos pode ser uma solução. Isso porque neste modo de operação, a corrente de entrada é corrigida de forma natural. No entanto, essa configuração apresenta algumas desvantagens, a saber:

- Limitações referentes ao nível de potência a ser processado – Por operarem no MCD podem ocorrer elevados picos de corrente nos dispositivos semicondutores levando à um aumento de custos em aquisição de componentes mais robustos e podendo gerar um aumento nas perdas por condução dos semicondutores. Devido a isso, pode ocorrer uma redução no rendimento da estrutura;
- Sistemas de controle complexos para mitigação de componentes harmônicas – Na operação em modo de condução descontínua há um grande conteúdo harmônico de baixa ordem de corrente, por isso, técnicas como modulação na razão cíclica (AZEVEDO et. al., 1999), injeção de harmônicas no sistema (HUANG ; LEE, 1996), utilização de filtros passivos para 5ª harmônica (JANG ; JOVANOVIC, 1998) ou ainda operação com frequência variável (SIMONETTI et. al., 1993), oferecem formas para diminuir esse conteúdo harmônico. Porém, essas técnicas são complexas, outras limitadas e ainda outras obsoletas e defasadas.

Para tentar minimizar os problemas referentes aos esforços de corrente da estrutura foi apresentada a técnica de retificação e elevação de tensão em alta frequência em um único estágio (*Half-controlled* ou *Bridgeless*). Essa técnica proporciona a divisão dos esforços de corrente nos dispositivos semicondutores e, quando em operação, utiliza um semicondutor a menos em condução, podendo dessa forma aumentar o rendimento da estrutura.

O próximo capítulo visa tratar de um retificador trifásico *Boost* semi-controlado com controle por razão cíclica variável e em modo de condução descontínua. A operação em MCD oferece a entrada em condução da chave com corrente nula (*ZCS – Zero Current Switching*) e proporciona correção da corrente de entrada de forma natural. O sistema de controle por razão cíclica variável que visa minimizar os efeitos de componentes harmônicas de baixa ordem da corrente de entrada é simples e de baixo custo. Além disso, o mesmo sinal de disparo é enviado pelo sistema de controle para as três chaves que possuem acionamento simplificado. O princípio de operação do retificador trifásico *Boost* semi-controlado será demonstrado, assim como o projeto dos principais elementos do circuito.

No capítulo 3 é apresentada a modelagem do controlador de tensão. O sistema de controle tem por objetivo manter uma razão cíclica variante no tempo e a pré-regulação da tensão de saída, fornecendo níveis de operação seguros à carga e mantendo o conteúdo harmônico de corrente, principalmente de baixa ordem, em níveis aceitáveis conforme limites estabelecidos por normas internacionais.

No capítulo 4 são apresentados os resultados de simulação que visam comprovar a eficácia do conversor proposto no que tange aos seus principais objetivos que são a redução do conteúdo harmônico e a melhora no fator de potência do sistema. O sistema de controle também é testado mediante degraus de carga.

No capítulo 5 são apresentados e discutidos os resultados experimentais obtidos por meio de testes de bancada realizados com um protótipo do conversor e utilizando razão cíclica constante e variável. Neste capítulo também é apresentada a comparação do conteúdo harmônico de corrente total imposto pelo retificador com a norma IEC 61000-3-2.

Por fim, o último capítulo apresenta às conclusões do trabalho, expectativas e trabalhos futuros que visam dar prosseguimento a proposta apresentada.

Capítulo 2

2.1 Retificador Trifásico *Boost* Semi-controlado em Modo de Condução Descontínua

Como explanado no capítulo anterior, diversas soluções propostas com o intuito de minimizar componentes harmônicas no sistema elétrico foram desenvolvidas ao longo das últimas décadas. Além disso, a necessidade crescente de se processar energia elétrica de forma eletrônica em níveis cada vez mais elevados de potência, conduz para o desenvolvimento de novos dispositivos semicondutores com esforços de tensão e corrente e velocidade de comutação cada vez maiores. Porém, é relevante, e por vezes um fator de impedimento a operação de um conversor com níveis muito elevados de tensão e corrente. Dessa forma, apenas a utilização de dispositivos semicondutores de última geração pode não ser suficiente para se obter resultados satisfatórios no que tange principalmente a elevado rendimento, alto FP e baixa distorção harmônica de corrente, bem como uma boa relação de custo benefício.

Este capítulo tem por objetivo destacar a topologia de um conversor CA-CC com elevado fator de potência e controle por razão cíclica variável. A solução proposta deriva do conversor *Boost* operando em modo de condução descontínua e faz uso da técnica de retificação e elevação de tensão em alta frequência e em único estágio (*Half-Controlled*).

A escolha de operação em modo de condução descontínua é feita devido as vantagens inerentes a este modo. O MCD e MCCr são técnicas denominadas de “seguidor de tensão”, essa característica garante uma complexidade menor no sistema de controle visto que não é necessário “forçar” a corrente no indutor a seguir uma referência como no modo de condução contínua.

Além disso, em MCC, devido as tensões de saída que são elevadas, o diodo de saída necessita ter uma recuperação rápida e, em frequências elevadas, as perdas por comutação podem ser demasiadamente elevadas. Já no modo de condução descontínua ou crítica, esse problema é minimizado, pois na entrada em condução da chave semicondutora, a corrente é nula, dessa forma, as derivadas de corrente (di/dt) e/ou tensões (dv/dt) tendem a ser menores e, por consequência, não haverá fluxo de corrente no diodo *boost* no momento que o mesmo bloquear (MELO, 2010).

O fato do conversor operar em modo de condução descontínua implica em elevados picos de corrente, esses picos são no mínimo duas vezes maiores que a corrente média de entrada do conversor e, essa característica, se torna indesejável conforme se aumenta o nível de

potência a ser processado. O retificador trifásico *Boost* semi-controlado proposto neste trabalho tende a reduzir os esforços de corrente nas chaves semicondutoras, ativas e não ativas, diminuindo principalmente as perdas por condução e podendo contribuir para o aumento do rendimento do mesmo (HUBER et. al. 2008; SILVA, et. al. 2011). Além disso, como dito anteriormente, o conversor proposto propicia a entrada em condução de todas as chaves controladas com corrente nula, caracterizando o modo ZCS.

Em MCD existe uma parcela significativa de componentes harmônicas em baixa frequência, principalmente 3ª e 5ª quando ocorre operação com baixos ganhos estáticos. No entanto, devido ao retificador de seis pulsos, a 3ª harmônica e suas múltiplas são mitigadas de forma natural, sem que haja a necessidade de um sistema de controle específico para isso. Assim, garante-se naturalmente um menor conteúdo harmônico de corrente em baixa frequência, ficando a cargo do sistema de controle minimizar os impactos da 5ª e 7ª harmônicas (PAICE, 1996).

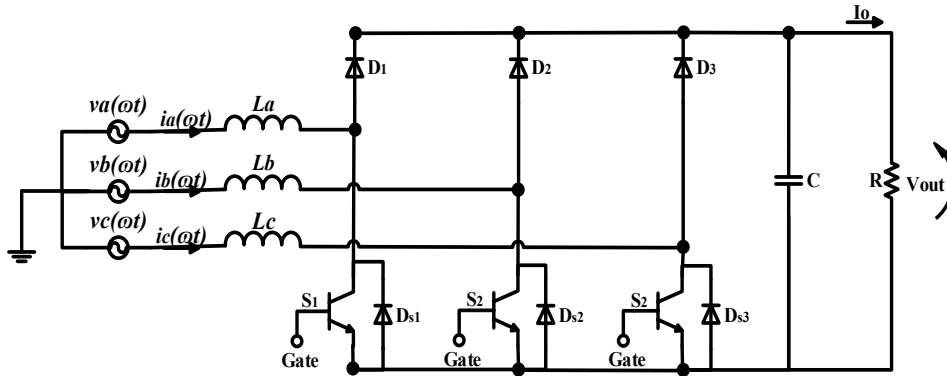
Neste trabalho, o controle por razão cíclica variável proposto pôde ser obtido por meio de duas funções diferentes, sendo que ambas têm por objetivo atenuar as principais componentes harmônicas da corrente de entrada do conversor, normalmente de ordem 5ª e 7ª, possibilitando a operação dentro dos limites estabelecidos pela norma internacional IEC 610000-3-2 ou DO-160 (YAO, et. al. 2010; WANG, et. al. 2011; GANGAVARAPU; RATHORE, 2017). Vale ressaltar que o mesmo pulso de disparo do sistema de controle é enviado as três chaves semicondutoras, que por sua vez são de fácil acionamento (KIKUCHI et. al., 1999; OLIVEIRA et. al., 2009).

Na próxima secção serão analisadas as etapas de operação do retificador trifásico *Boost* semi-controlado proposto, será apresentado o equacionamento base que determinará os valores de indutância e capacitância do circuito. Esforços de corrente nos semicondutores também serão abordados.

2.2 Análise Qualitativa e Quantitativa do Retificador Trifásico *Boost* Semi-controlado em Modo de Condução Descontínua.

O retificador trifásico *Boost* semi-controlado é apresentado na Figura 15. A operação do conversor apresentado na Figura 15 é realizada com modulação *PWM* (*Pulse Width Modulation*) e frequência fixa.

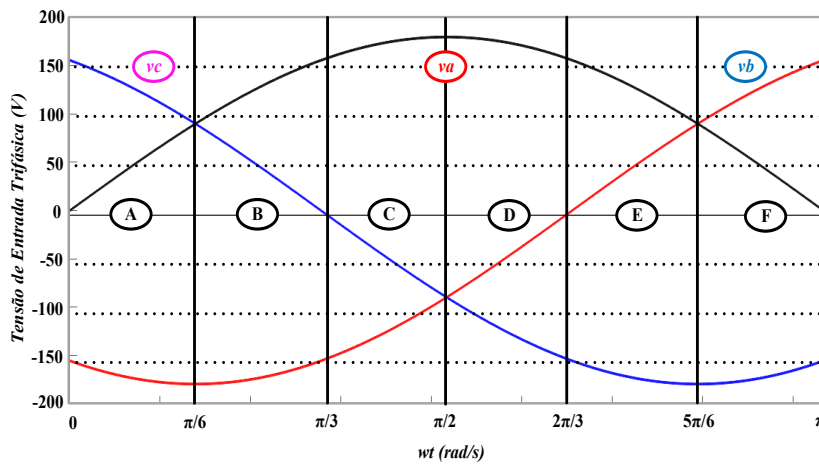
Figura 15: Retificador trifásico Boost semi-controlado.



Fonte: Adaptado de Kikuchi (1999).

O funcionamento do conversor dependerá das tensões de entrada de forma que metade de um ciclo de rede poderá ser seccionado em 6 subintervalos. Na Figura 16 se exemplifica o que foi dito.

Figura 16: Tensão de entrada trifásica seccionada em 6 subintervalos.

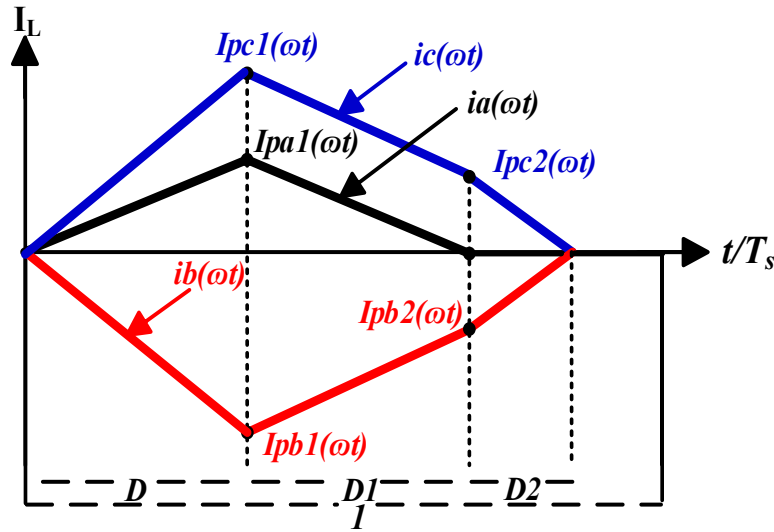


Fonte: Adaptado de Yao et. al. (2010).

Não se faz necessária a análise do conversor na metade restante do ciclo visto que o mesmo será complementar. A divisão em 6 subintervalos da rede de energia é fundamental para a análise correta do conversor visto que as correntes nos indutores, elemento no qual será baseado o equacionamento, se altera a cada subintervalo demonstrado na Figura 17, ou seja, como a tensão sobre os indutores é variável, é natural também que a corrente seja.

Para exemplificar o que foi dito, considere a Figura 17 na qual as correntes nos três indutores de entrada para o subintervalo (A) são apresentadas.

Figura 17: Correntes nos indutores de entrada no subintervalo (A).



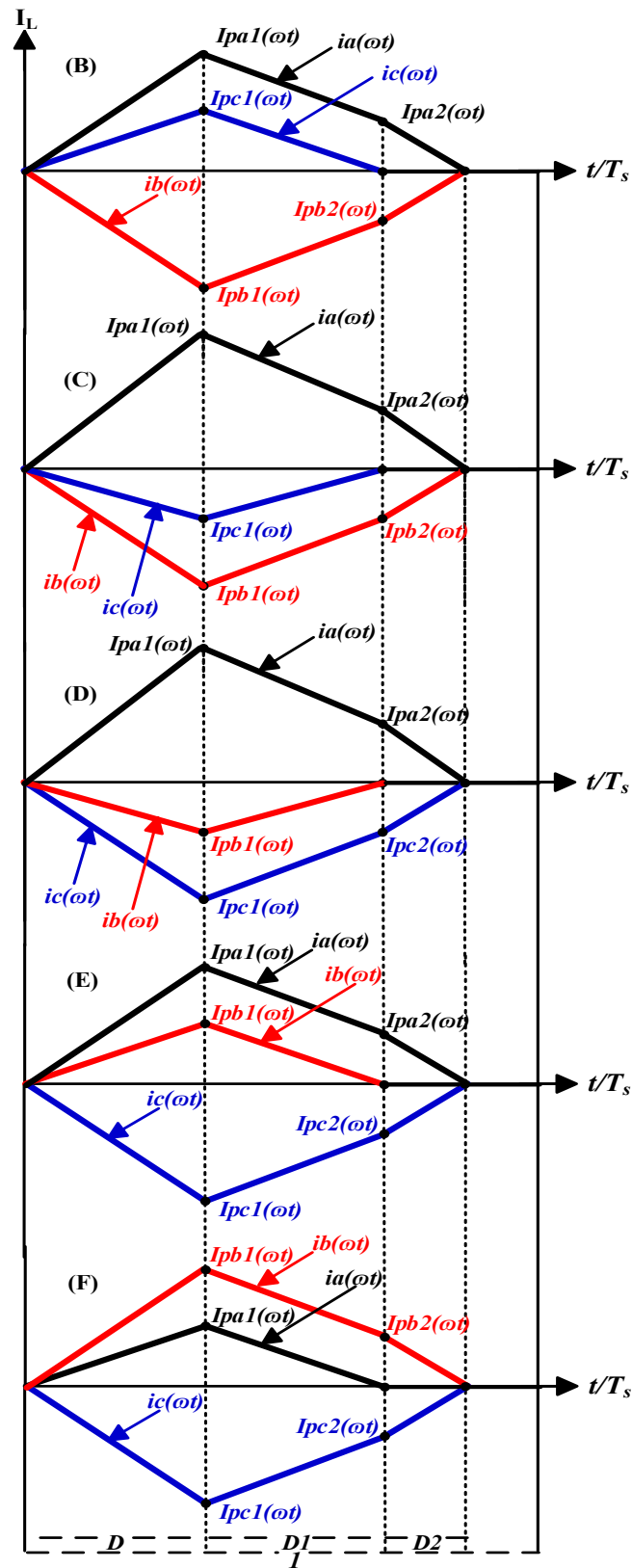
Fonte: Adaptado de Yao et. al. (2010).

Na Figura 17, D representa o fechamento da chave e, $D1$ e $D2$, representam a descarga da energia armazenada no indutor durante etapa anterior. Assim, D correspondente a primeira etapa de operação, $D1$ a segunda etapa e $D2$ a terceira etapa. T_s representa o período de chaveamento. Semelhantemente, o comportamento da corrente nos indutores de entrada para os subintervalos restantes de (B) a (F) é apresentado na Figura 18.

No subintervalo (A), a tensão de entrada correspondente a fase C possui uma amplitude maior que a tensão de entrada da fase A, porém ambas são positivas. Desse fato acarreta que a derivada de tensão sobre o indutor L_c será maior que a do indutor L_a , logo o mesmo será capaz de armazenar mais energia e possuirá uma corrente de pico no instante em que a chave semicondutora bloquear maior que o indutor L_a . Neste mesmo subintervalo, a corrente no indutor L_b fluirá no sentido contrário ao apresentado na Figura 17 e o mesmo irá operar como um caminho de retorno para as correntes das fases C e A.

É importante notar que neste subintervalo, a corrente no indutor da fase B será o reflexo da soma das correntes nas demais fases, ou seja, especificamente para o subintervalo (A), apresentado na Figura 16, a corrente no indutor L_b será, em módulo, a soma das correntes nos indutores L_a e L_c . Após o bloqueio das chaves semicondutoras, os indutores que armazenaram energia irão descarregar a mesma na carga.

Figura 18: Correntes nos indutores de entrada nos subintervalos de (B) a (F).



Fonte: Adaptado de Yao et. al. (2010).

Considerando o modo de condução descontínuo, se faz necessário que as correntes nos três indutores se anulem antes do próximo ciclo de chaveamento. Novamente, considerando especificamente o subintervalo (A), a corrente no indutor L_a irá se anular primeiro, visto que o mesmo armazenou menos energia que o indutor L_c . Após a corrente no indutor L_a ir a zero, as correntes nos indutores L_b e L_c serão idênticas excetuando-se o sentido das mesmas. Por fim, no instante em que a corrente nos indutores L_b e L_c também se anularem, a energia para a carga será totalmente suprida pelo capacitor conectado em paralelo com a mesma.

Alguns pontos importantes em relação a operação do retificador trifásico *Boost* semi-controlado em MCD devem ser destacados. Primeiramente, todo o processo exemplificado nas Figuras 17 e 18 irá ocorrer inúmeras vezes dentro dos seus respectivos subintervalos. Isso acontece devido a frequência de chaveamento ser muito superior a frequência da rede de energia elétrica. O mesmo pulso de acionamento no *gate* é enviado às chaves S_1 , S_2 e S_3 , no entanto, a condução das mesmas dependerá das tensões de entrada. De modo geral, pode-se assumir que as chaves somente irão conduzir quando a tensão de entrada sobre a mesma estiver no semiciclo positivo da rede.

Outras considerações podem ser realizadas afim simplificar a análise quantitativa do converso. Assume-se a operação com simetria em sequência positiva da alimentação trifásica em corrente alternada e o equilíbrio nas indutâncias do conversor, assim:

$$va(\omega t) + vb(\omega t) + vc(\omega t) = 0 \quad (2)$$

$$ia(\omega t) + ib(\omega t) + ic(\omega t) = 0 \quad (3)$$

$$La = Lb = Lc = L \quad (4)$$

As tensões de entrada para cada fase são definidas como:

$$va(\omega t) = V_m \sin(\omega t) \quad (5)$$

$$vb(\omega t) = V_m \sin\left(\omega t - \frac{2\pi}{3}\right) \quad (6)$$

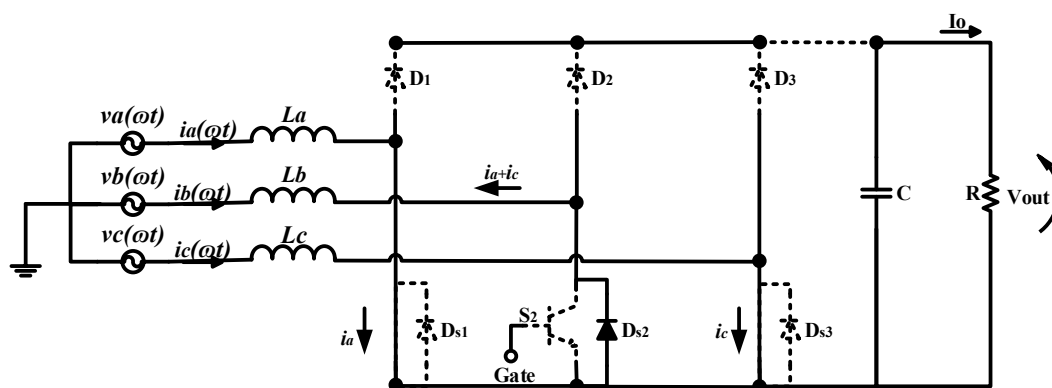
$$vc(\omega t) = V_m \sin\left(\omega t + \frac{2\pi}{3}\right) \quad (7)$$

Onde V_m e ω são respectivamente amplitude e frequência angular das tensões. Com as considerações anteriores fixadas, pode-se partir para o equacionamento do retificador trifásico *Boost* semi-controlado em modo de condução descontínua.

2.3 Primeira Etapa de Funcionamento do Retificador Trifásico *Boost* Semi-controlado.

Quando S_1 , S_2 e S_3 são comandadas a conduzir através de um pulso do sistema de controle, apenas as chaves S_1 e S_3 no subintervalo (A) analisado irão de fato entrar em condução, permitindo o carregamento dos indutores L_a e L_c . Isso acontece porque a tensão negativa $v_b(\omega t)$ polariza diretamente o diodo D_{s2} em antiparalelo com a chave S_2 , propiciando um caminho de retorno para a corrente nos indutores L_a e L_c . Na Figura 19 é apresentado o circuito referente a primeira etapa de operação.

Figura 19: 1ª Etapa de operação do retificador trifásico Boost semi-controlado.



Fonte: Próprio autor.

Aplicando a lei de Kirchhoff das tensões em torno das malhas $va(\omega t)$ e $vb(\omega t)$ e em torno das malhas $vb(\omega t)$ e $vc(\omega t)$ encontra-se:

$$va(\omega t) - L \frac{d}{dt} ia(\omega t) = vb(\omega t) - L \frac{d}{dt} ib(\omega t) \quad (8)$$

$$vc(\omega t) - L \frac{d}{dt} ic(\omega t) = vb(\omega t) - L \frac{d}{dt} ib(\omega t) \quad (9)$$

Com o auxílio de (2) e (3) pode-se concluir que:

$$\frac{d}{dt}ia(\omega t) = \frac{va(\omega t)}{L} \quad (10)$$

$$\frac{d}{dt}ib(\omega t) = \frac{vb(\omega t)}{L} \quad (11)$$

$$\frac{d}{dt}ic(\omega t) = \frac{vc(\omega t)}{L} \quad (12)$$

Analisando a Figura 18, é possível observar que ao final da primeira etapa de operação correspondente ao bloqueio das chaves semicondutoras, a corrente nos três indutores será máxima. Assim, tomando a corrente no indutor da fase A como exemplo, pode-se concluir que:

$$\frac{d}{dt} ia(\omega t) = \frac{va(\omega t)}{L} \rightarrow \int_0^{DT_s} \frac{d}{dt} ia(\omega t) dt = \int_0^{DT_s} \frac{va(\omega t)}{L} dt + I_{min} \quad (13)$$

Como o período de chaveamento T_s é muito pequeno, a tensão de entrada $va(\omega t)$ pode ser considerada como constante sem que isso afete a análise do conversor, logo, o termo a ser integrado à direita da igualdade em (13) pode ser colocado a parte na integral. Outra consideração válida é referente a condição inicial de corrente no indutor. Como a operação do conversor se dá em modo descontínuo, a entrada em condução da chave que corresponde à primeira etapa de operação também se dará com corrente nula. Logo o termo somado à direita da integral em (13) pode ser retirado. Dessa forma, a corrente de pico no indutor L_a ao final da primeira etapa de operação será dada por:

$$ia(DT_s) = I_{pa1(\omega t)} = \frac{va(\omega t)}{L} DT_s \quad (14)$$

O resultado exposto em (14) pode ser estendido para as correntes das fases B e C.

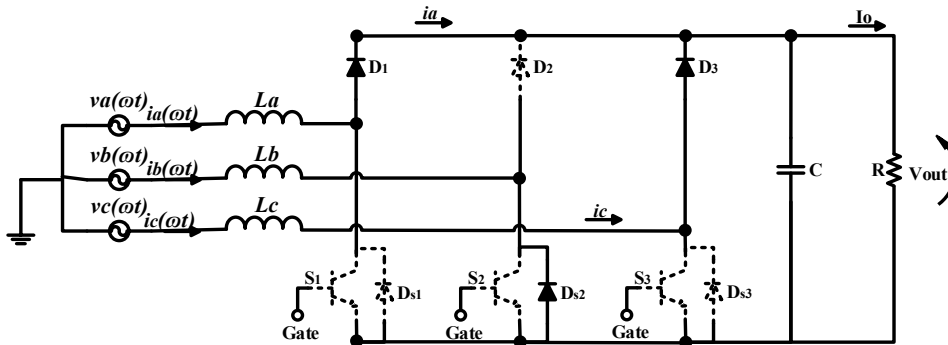
$$ib(DT_s) = I_{pb1(\omega t)} = \frac{vb(\omega t)}{L} DT_s \quad (15)$$

$$ic(DT_s) = I_{cp1(\omega t)} = \frac{vc(\omega t)}{L} DT_s \quad (16)$$

2.4 Segunda Etapa de Funcionamento do Retificador Trifásico *Boost* Semi-controlado.

Para a segunda etapa de operação, as chaves semicondutoras S_1 e S_3 são bloqueadas e os diodos D_1 e D_3 fornecem um caminho para a corrente nos indutores L_a e L_c que armazenaram energia na primeira etapa. O diodo D_{s2} em antiparalelo com a chave S_2 também fornecerá um caminho de retorno para a corrente na carga. Dessa forma, tem-se o circuito referente a segunda etapa de funcionamento no subintervalo (A), apresentado na Figura 20.

Figura 20: 2ª Etapa de operação do retificador trifásico Boost semi-controlado.



Fonte: Próprio autor.

Novamente, aplicando-se a lei de Kirchhoff das tensões em torno das malhas $va(\omega t)$ e $vb(\omega t)$ e em torno das malhas $vb(\omega t)$ e $vc(\omega t)$ encontra-se respectivamente:

$$va(\omega t) - vb(\omega t) - V_{out} = L \frac{d}{dt} ia(\omega t) - L \frac{d}{dt} ib(\omega t) \quad (17)$$

$$vc(\omega t) - vb(\omega t) - V_{out} = L \frac{d}{dt} ic(\omega t) - L \frac{d}{dt} ib(\omega t) \quad (18)$$

Também novamente com o auxílio de (2) e (3), pode-se concluir que a derivada de corrente para cada fase na segunda etapa de operação considerando o subintervalo (A) será:

$$\frac{d}{dt} ia(\omega t) = \frac{va(\omega t) - \frac{1}{3}V_{out}}{L} \quad (19)$$

$$\frac{d}{dt} ib(\omega t) = \frac{vb(\omega t) + \frac{2}{3}V_{out}}{L} \quad (20)$$

$$\frac{d}{dt} ic(\omega t) = \frac{vc(\omega t) - \frac{1}{3}V_{out}}{L} \quad (21)$$

Por observação na Figura 18, a corrente no indutor L_a se anula ao final da etapa bloqueando o diodo D_1 . Dessa forma, apenas o indutor L_c irá fornecer energia para a carga. Com isso, no final da referida etapa, considerando o subintervalo (A) que está em análise, pode-se concluir que:

$$\int_0^{D_1 T_s} \frac{d}{dt} ia(\omega t) dt = \int_0^{D_1 T_s} \frac{va(\omega t) - \frac{1}{3}V_{out}}{L} dt + I_{pa1(\omega t)} = 0 \quad (22)$$

Onde $I_{pa1(\omega t)}$ é a corrente inicial desta etapa.

Novamente, o termo a direita da igualdade em (22) que está sendo integrado pode ser colocado para fora da integral, sendo considerado uma constante. Substituindo (14) em (22) e solucionando a mesma encontra-se:

$$ia(D_1 T_s) = \frac{va(\omega t) - \frac{1}{3}V_{out}}{L} D_1 T_s + \frac{va(\omega t)}{L} D T_s \quad (23)$$

Resolvendo (23) em função de $D1$ tem-se que:

$$D1 = \frac{3va(\omega t)}{V_{out} - 3va(\omega t)} D \quad (24)$$

Com a corrente no indutor L_a se anulando, a corrente no indutor L_c será idêntica à corrente no indutor L_b excetuando-se o sentido da mesma, logo, ao final da segunda etapa de operação, a corrente no indutor L_b será:

$$vc(\omega t) - vb(\omega t) - V_{out} = L \frac{d}{dt} ic(\omega t) - L \frac{d}{dt} ib(\omega t) \quad (29)$$

Para esta etapa, como já comentado anteriormente, a corrente nos indutores L_b e L_c é igual excetuando-se o sentido da mesma, logo, pode-se escrever que:

$$ib(\omega t) = -ic(\omega t) \quad (30)$$

Assim, substituindo (30) em (29) é possível encontrar a corrente nos indutores para a terceira etapa de operação, como apresentado em (31):

$$\frac{d}{dt} ic(\omega t) = \frac{vc(\omega t) - vb(\omega t) - V_{out}}{2L} = -\frac{d}{dt} ib(\omega t) \quad (31)$$

Ao final da terceira etapa de operação, a corrente nos indutores L_b e L_c irá se anular, logo, pode-se escrever que:

$$\int_0^{D_2 T_s} \frac{d}{dt} ic(\omega t) dt = \int_0^{D_2 T_s} \frac{vc(\omega t) - vb(\omega t) - V_{out}}{2L} dt + I_{pc2(\omega t)} = 0 \quad (32)$$

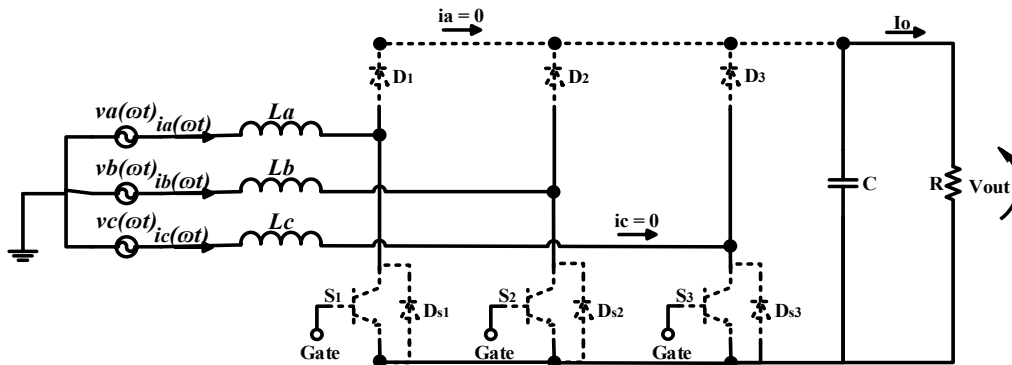
Substituindo (28) em (32) e solucionando em função de D_2 encontra-se (33):

$$D_2 = \frac{2V_{out}[va(\omega t) - vc(\omega t)]}{[V_{out} - 3va(\omega t)] \cdot [vc(\omega t) - vb(\omega t) - V_{out}]} D \quad (33)$$

2.6 Quarta Etapa de Funcionamento Retificador Trifásico *Boost* Semi-controlado.

Com a quarta etapa de operação, a corrente em todos os indutores se anula, por consequência todos os dispositivos semicondutores permanecem bloqueados e o capacitor de saída fornecerá energia para a carga. A Figura 22 exemplifica o que foi dito.

Figura 22: 4ª Etapa de operação do retificador trifásico *Boost* semi-controlado.



Fonte: Próprio autor.

2.7 Corrente Média de Entrada nos Subintervalos de (A) – (F).

Com as quatro etapas de operação do conversor devidamente apresentadas para o subintervalo (A) analisado, torna-se possível o equacionamento da corrente média para um ciclo de chaveamento referente a este período. Encontrar tal função é importante pois a mesma descreve o comportamento da corrente e, por conseguinte, informações também importantes como o fator de potência e a distorção harmônica total de corrente podem ser determinadas. A corrente média na entrada para um ciclo de chaveamento pode ser encontrada baseando-se na análise do que é apresentado na Figura 18, assim, pode-se escrever que (34):

$$I_{a1}(\omega t) = \frac{1}{2}(D + D_1) \cdot I_{pa1}(\omega t) \quad (34)$$

Substituindo (14) e (24) em (34) e solucionando a mesma encontra-se (35) que é a corrente média no indutor L_a para um ciclo de chaveamento dentro do subintervalo (A):

$$I_{a1}(\omega t) = \frac{\text{sen}(\omega t)}{\sqrt{3}M - 3 \text{sen}(\omega t)} I_{in} \quad (35)$$

Onde:

$$M = \frac{V_{out}}{\sqrt{3}V_m} \quad (36)$$

$$f_s = \frac{1}{T_s} \quad (37)$$

$$I_{in} = \frac{V_{out} \cdot D^2}{2Lf_s} \quad (38)$$

Em (36) define-se o ganho estático do conversor. O denominador da equação (36) representa a tensão de pico de linha. Em (37) tem-se a frequência de chaveamento definida como o inverso do período. O termo apresentado em (38) é uma normalização da corrente de entrada do conversor. Analisando (38) pode-se observar que a corrente média da entrada para um ciclo de chaveamento dependerá não somente da razão cíclica D , mas também da tensão de saída, da frequência de chaveamento e da própria indutância do conversor.

A corrente média referente a um ciclo de chaveamento dos indutores L_b e L_c no subintervalo (A) podem ser determinadas de maneira análoga ao procedimento adotado para a corrente no indutor L_a . Para analisar o comportamento das correntes nos indutores durante metade de um ciclo de rede como apresentado na Figura 16, se torna necessário realizar procedimentos semelhantes aos adotados para o subintervalo (A).

Neste caso, para os subintervalos de (B) a (F) respectivamente, a corrente média no indutor L_a será:

$$I_{a2}(\omega t) = \frac{M \sin(\omega t) - \frac{1}{2} \sin\left(2\omega t + \frac{\pi}{3}\right)}{\sqrt{3}M^2 - 2\sqrt{3}M \cos(\omega t) + \frac{3}{2} \sin\left(2\omega t + \frac{\pi}{3}\right)} I_{in} \quad (39)$$

$$I_{a3}(\omega t) = \frac{M \sin(\omega t) + \sin\left(2\omega t + \frac{\pi}{3}\right)}{\sqrt{3}M^2 + 2\sqrt{3}M \cos\left(\omega t + \frac{\pi}{3}\right) - \frac{3}{2} \sin\left(2\omega t + \frac{\pi}{3}\right)} I_{in} \quad (40)$$

$$I_{a4}(\omega t) = \frac{M \sin(\omega t) + \cos\left(2\omega t + \frac{\pi}{6}\right)}{\sqrt{3}M^2 - 2\sqrt{3}M \cos\left(\omega t - \frac{\pi}{3}\right) - \frac{3}{2} \cos\left(2\omega t + \frac{\pi}{6}\right)} I_{in} \quad (41)$$

$$I_{a5}(\omega t) = \frac{M \sin(\omega t) - \frac{1}{2} \cos\left(2\omega t + \frac{\pi}{6}\right)}{\sqrt{3}M^2 + 2\sqrt{3}M \cos(\omega t) + \frac{3}{2} \cos\left(2\omega t + \frac{\pi}{6}\right)} I_{in} \quad (42)$$

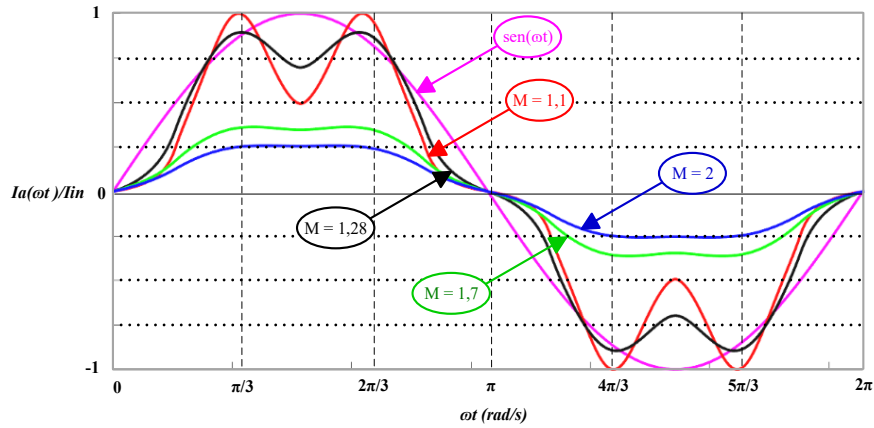
$$I_{a6}(\omega t) = \frac{\sin(\omega t)}{\sqrt{3}M - 3 \sin(\omega t)} I_{in} \quad (43)$$

O retificador trifásico *Boost* semi-controlado em modo de condução descontínua possui características de seguidor de tensão, ou seja, de forma natural, a corrente de pico nos indutores de entrada tendem a seguir uma envoltória senoidal. No entanto, a corrente média de entrada para meio ciclo da rede de energia elétrica pode não possuir características senoidais. Isso ocorre porque a corrente não depende apenas da tensão de entrada senoidal no intervalo de descarga da corrente no indutor, mas sim também da tensão de saída, que deve ser constante.

Assim, quanto maior for a tensão de saída, menor será o tempo de descarga dos indutores e, conseqüentemente, a corrente média apresentará um aspecto mais próximo ao de uma senoide. Na Figura 23 pode-se ter uma noção do que foi dito, onde a corrente média normalizada no indutor da fase A é plotada para vários valores de ganho estático do conversor.

Como se nota na Figura 23, o comportamento da corrente de entrada do conversor apresenta um aspecto mais próximo ao de uma senoide quando o ganho estático M é elevado, ou, quanto maior for a tensão de saída. Para ganhos relativamente baixos, a corrente apresenta elevada distorção harmônica em baixa frequência, em parte, devido a 5ª e 7ª componentes harmônicas.

Figura 23: Corrente normalizada de entrada para fase A com vários valores de M.



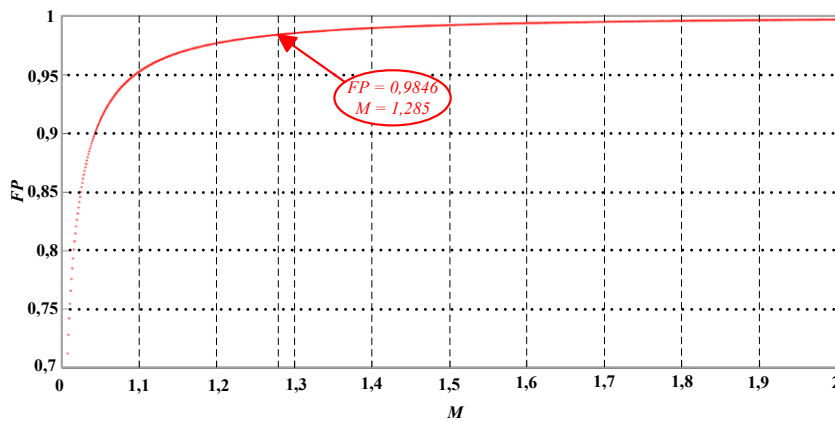
Fonte: Adaptado de Yao et. al. (2010).

Através da definição de fator de potência, pode-se obter uma análise da variação do FP do sistema conforme varia-se o ganho de tensão do conversor. O fator de potência para tensões de alimentação senoidais pode ser calculado através de (44) como segue:

$$FP = \frac{\frac{1}{\pi} \int_0^{\pi} [va(\omega t) \cdot I_a(\omega t)] d(\omega t)}{\sqrt{\frac{1}{\pi} \int_0^{\pi} va(\omega t)^2 d(\omega t)} \cdot \sqrt{\frac{1}{\pi} \int_0^{\pi} I_a(\omega t)^2 d(\omega t)}} \quad (44)$$

Utilizando (44), plota-se o fator de potência do sistema pelo ganho estático M do retificador trifásico *Boost* semi-controlado, conforme apresentado na Figura 24.

Figura 24: FP em função do ganho estático M com razão cíclica constante.



Fonte: Adaptado de Yao (2010).

De acordo com o apresentado na Figura 24, conforme se aumenta o ganho estático do conversor, o fator de potência do sistema também aumenta. Este resultado é similar ao

encontrado quando se analisa as formas de onda da corrente média de entrada do conversor dispostas na Figura 23.

A distorção harmônica total do sistema também pode ser calculada utilizando (45) como segue:

$$DHT_i = \sqrt{\frac{1}{FP^2} - 1} \quad (45)$$

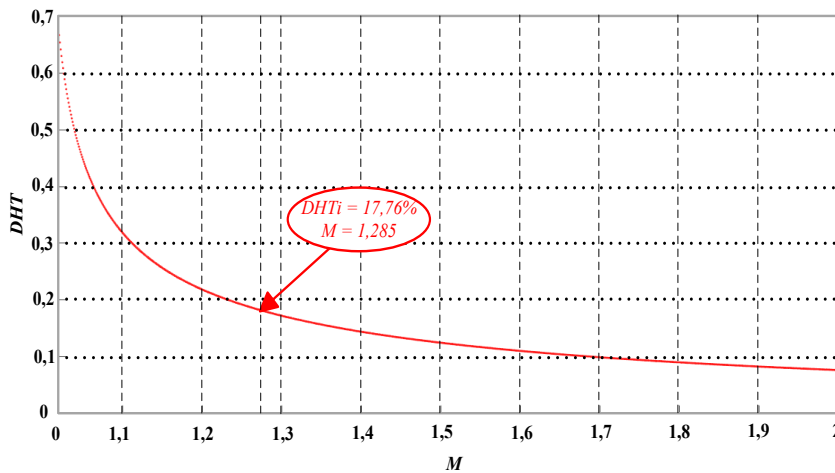
Para o cálculo da DHT_i em (45), levou-se em consideração que o Fator de Deslocamento (FD) do sistema é unitário, ou seja:

$$\varphi = 0^\circ \quad (46)$$

Onde φ representa a defasagem angular entre tensão e corrente de entrada.

Assim como o FP do sistema aumenta conforme o ganho estático do conversor também aumenta, conforme apresentado na Figura 24 e já discutido anteriormente, pode-se mostrar que a DHT_i do sistema segue o caminho oposto, conforme apresentado na Figura 25.

Figura 25: DHT_i em função do ganho de tensão M com razão cíclica constante.



Fonte: Adaptado de Yao et. al. (2010).

O elevado conteúdo harmônico de corrente em baixa frequência para baixos ganhos estáticos do conversor faz com que a corrente eficaz no circuito aumente, podendo aumentar consequentemente as perdas por condução em chaves semicondutoras e em outros elementos do circuito, além disso, a norma europeia IEC 61000-3-2 que limita as componentes harmônicas de um sistema de forma individual pode ser outro problema, visto que o conversor pode não ser aprovado na mesma dependendo do nível de potência processada.

Dessa forma, a operação em modo de condução descontínuo com razão cíclica constante, apesar de oferecer vantagens significativas no projeto do sistema de controle, produz, em contrapartida, elevado conteúdo harmônico de corrente em baixa frequência e baixo fator de potência quando se opera com baixos ganhos estáticos de tensão, conforme apresentado nas Figuras de 23 a 25. Logo, tentar sanar esses problemas operando com ganhos estáticos elevados pode não ser uma opção do projetista, além disso, pode também não ser uma opção viável em termos de custos, visto que um ganho elevado pode significar um aumento nos esforços de tensão nos elementos armazenadores de energia e nos dispositivos semicondutores do circuito. Assim, para tentar corrigir os problemas de elevado conteúdo harmônico na corrente, principalmente em baixa frequência, uma opção pode ser a utilização da técnica de controle por razão cíclica variável.

2.8 Técnica de Controle por Razão Cíclica Variável.

Como explanado no subitem anterior, a operação do retificador trifásico *Boost* semi-controlado em modo de condução descontínua com razão cíclica constante, apresenta elevado conteúdo harmônico em baixa frequência na corrente de entrada quando se opera com baixos ganhos estáticos no conversor.

Uma opção para tentar minimizar este problema é a utilização de uma razão cíclica variável, ou seja, neste método, a razão cíclica passa a variar permanentemente durante todo o semiciclo da rede de energia de modo a minimizar componentes harmônicas de baixa ordem. Com a razão cíclica variável, todas as chaves semicondutoras controladas do circuito continuam moduladas por largura de pulso e possuem a mesma frequência de chaveamento.

Neste subitem serão apresentadas duas funções capazes de gerar uma razão cíclica variante no tempo. A primeira função é baseada em uma análise do conversor *Boost single-switch*. Já a segunda função utiliza uma ideia inicialmente aplicada em um retificador monofásico *boost*.

- **Razão Cíclica Variável com Intervalo.**

A primeira técnica de controle por razão cíclica variável (YAO et. al. 2010), como já dito anteriormente, foi baseada na análise do conversor *Boost Single-Switch* trifásico em modo de condução descontínua. A função que rege a razão cíclica variável pode ser implementada seguindo (47):

$$D_{var1} = D_0 \left(1 - \frac{v_g}{2V_{out} - \sqrt{3}V_m} \right) \quad (47)$$

Onde v_g é a tensão retificada. O termo D_0 é definido como:

$$D_0 = 2 \sqrt{\frac{Lf_s P_{out}}{3V_m V_{out}}} \quad (48)$$

Onde P_{out} é a potência de saída do conversor.

A função apresentada em (47) é encontrada após intensa análise matemática, a qual será omitida por não ser o tema deste trabalho e poderá ser encontrada com mais detalhes nas referências ao final do texto. No entanto, vale ressaltar que durante o processo de obtenção da função, são utilizados processos de linearização e aproximações matemáticas que tornam a função de D variável limitada em uma faixa de ganho estático de tensão, em outras palavras, a razão cíclica variável em (47) é válida para uma região de operação em que o ganho estático de tensão permaneça na faixa de $M = [1,16 \text{ } 1,74]$, sendo essa uma desvantagem dessa técnica. Para evitar possíveis confusões de termos com o método seguinte, opta-se por chamar a técnica recém apresentada de D variável com intervalo.

- **Razão Cíclica Variável com índice de modulação.**

A limitação imposta pelo método anterior pode ser uma complicação caso o conversor opere fora da faixa de ganho especificada. Para corrigir esse problema, é necessário encontrar uma função que seja válida para uma faixa de ganho estático de tensão sem intervalos e, além disso, possa fornecer a correção da corrente de entrada. Para tanto, considere a função apresentada em (49):

$$D_{(\omega t)} = D_{max}(1 - m \cdot |\sin(\omega t)|) \quad (49)$$

Onde D_{max} representa razão cíclica máxima e m o índice de modulação variando no intervalo de $[0 \text{ } 1]$. A função de razão cíclica variável em (49) é aplicada em conversores *Boost* monofásicos operando em modo de condução descontínuo (SILVA et. al., 2011; SILVA, 2011). Para o caso monofásico, o índice de modulação m é multiplicado por uma função do ângulo da tensão de alimentação, no entanto, para o caso trifásico, não seria possível utilizar tal função, visto que há três tensões de alimentação que necessitam de funções distintas de razão cíclica variável, em outras palavras, não é possível utilizar uma única função de D variável que atenda simultaneamente as três fases de alimentação do conversor e, ainda, possa proporcionar a correção da corrente de entrada quando se utiliza uma função do ângulo de qualquer que seja a fase de alimentação escolhida.

Para contornar o problema apresentado anteriormente, uma ideia seria adotar uma referência que seja única e simultânea para as três fases de alimentação. Assim, a solução seria encontrar uma função que fosse gerada a partir das tensões de entrada e correspondente em fase com as mesmas. Seguindo tal pensamento, adota-se como referência o ângulo da tensão retificada trifásica v_g , pois a mesma é gerada a partir das tensões de entrada e possui fase proporcional as mesmas. Dessa forma, a nova razão cíclica variável para o caso de operação trifásica proposta pelo autor deste trabalho é apresentada em (50):

$$D_{var2} = D_1(1 - m \cdot v_g) \quad (50)$$

Onde,

$$D_1 = \frac{M - 1}{M - m \cdot V_{out}} \quad (51)$$

O índice de modulação m é dependente do ganho estático do conversor, logo, conhecendo-se as tensões de entrada e saída do mesmo, pode-se utilizar um algoritmo matemático que forneça o valor de m adequado para encontrar o maior fator de potência possível. Esse algoritmo deverá ser aplicado na função exposta em (44) e utilizando a razão cíclica variável apresentada em (50).

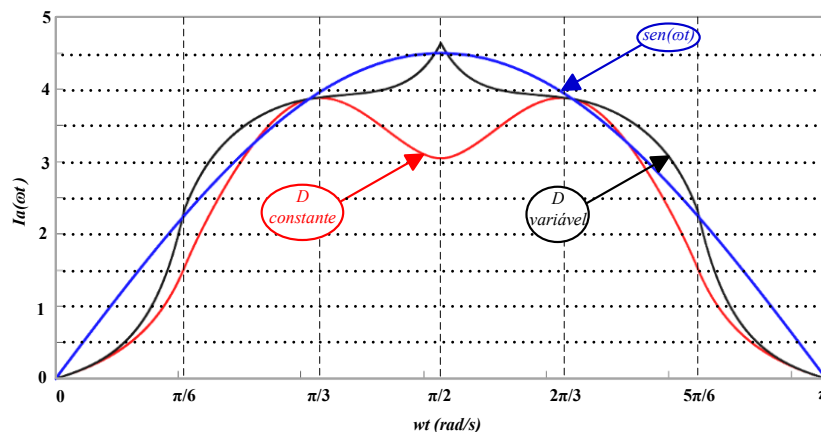
- **Corrente Média com Razão Cíclica Variável.**

O retificador trifásico *Boost* semi-controlado possui o estágio de retificação e elevação de tensão unificados, isso implica que a tensão retificada não será fornecida de forma natural pelo circuito de potência, logo, é necessário que a tensão retificada seja gerada pelo sistema de controle. No entanto, para efeito de comparação com a utilização de razão cíclica constante e, para concluir sobre possíveis benefícios de se utilizar as técnicas de controle por razão cíclica variável propostas em (47) e (50) no retificador trifásico *boost* semi-controlado, inicialmente, substitui-se (47) e (50) nas equações (35) e, (39) a (43) que representam a corrente média na entrada do conversor seccionada em 6 subintervalos.

Realizando-se as substituições, a corrente média na entrada do conversor para a fase A terá a forma apresentada na Figura 26, onde também é apresentada a corrente média na entrada com razão cíclica constante.

As duas funções para geração de razão cíclica variável que foram apresentadas anteriormente apresentam comportamento muito semelhante, sendo que visualmente por meio de análise na Figura 26 não é possível analisar qual técnica fornece melhor resultado.

Figura 26: Corrente média na entrada com razão cíclica constante e variável.

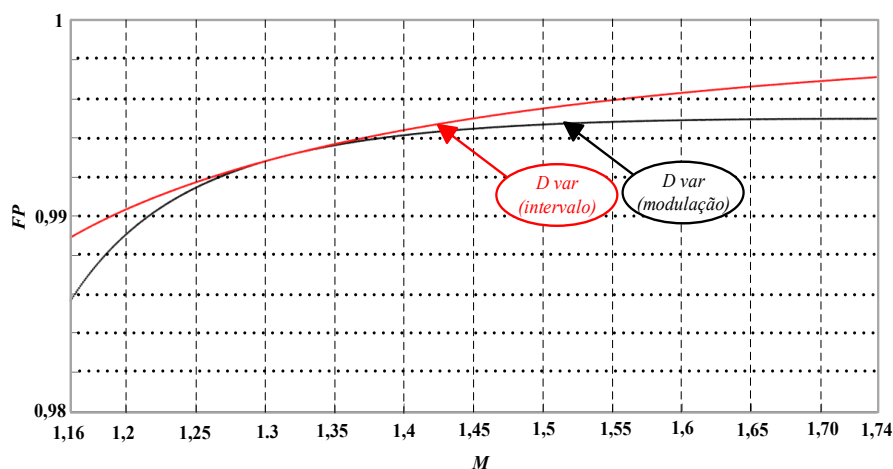


Fonte: Próprio autor.

Ainda assim, a utilização de uma razão cíclica que varia permanentemente durante um semiciclo da rede de energia fornece à corrente média na entrada, um aspecto mais senoidal, como visto na Figura 26, no entanto, apenas isto não garante um sistema com maior fator de potência e reduzido conteúdo harmônico de baixa ordem. Assim, também para efeito de comparação com a utilização de razão cíclica constante em termos de fator de potência e distorção harmônica da corrente de entrada, plota-se os mesmos gráficos apresentados nas Figuras 24 e 25 com a utilização de ambas as funções de razão cíclica variável.

Substituindo (47) e (50) em (44) e plotando-se uma curva em função do ganho estático do conversor, obtém-se o gráfico apresentado na Figura 27.

Figura 27: FP em função do ganho estático M com razão cíclica variável.



Fonte: Próprio autor.

Para o intervalo de ganho estático de tensão que é válido para a função de razão cíclica variável com intervalo, nota-se na Figura 27 que a função em (47) apresenta resultados melhores que a função de razão cíclica variável com índice de modulação, porém, vale ressaltar que o fator de modulação utilizado não é o adequado para toda a faixa de ganho estático expresso no eixo horizontal, e sim para um $M = 1,285$.

Assim, comparando-se as Figuras 27 e 24, para o caso de $M = 1,285$, que equivale a uma tensão eficaz de entrada de 127V rms e uma tensão de saída de 400V, tem-se que:

$$\begin{aligned} F_{P_{cte}} &= 0,9846 \\ F_{p_{intervalo}} &= 0,9925 \\ F_{p_{modulação}} &= 0,9925 \end{aligned} \quad (52)$$

Quando se utiliza o fator de modulação apropriado para o ganho de tensão desejado, como no caso de $M = 1,285$, a função em (50) obtém o mesmo resultado que (47).

Através de análise nas Figuras 26 e 27, fica claro que o controle por razão cíclica variável é mais eficaz do que a utilização de razão cíclica constante no que tange ao aumento do fator de potência e consequente redução do conteúdo harmônico de corrente de baixa ordem. Assim, o dimensionamento dos elementos passivos do circuito como indutores e o capacitor de saída, bem como a análise dos esforços de tensão e de corrente nos elementos semicondutores de potência se dará com a utilização da técnica de controle por razão cíclica variável.

2.9 Metodologia de Projeto.

Como dito no subcapítulo anterior, com a escolha da técnica de razão cíclica variável para o retificador trifásico *boost* semi-controlado em modo de condução descontínua, torna-se necessário o correto dimensionamento dos elementos passivos do circuito, isso inclui não somente a indutância L de entrada do conversor ou o capacitor C de saída, mas também o projeto do filtro LC de entrada que será responsável por filtrar componentes harmônicas provenientes da frequência de chaveamento. O cálculo das correntes média e eficaz que irão fluir pelos dispositivos semicondutores controlados e não controlados também será demonstrado.

Vale destacar que assim como nos resultados matemáticos, os dois métodos possuem equacionamento semelhante, logo, a especificação de projeto será demonstrada para uma função de razão cíclica variável, sendo totalmente análogo a especificação para o outro método.

Essa seção, portanto, tem por objetivo demonstrar todo equacionamento matemático de forma clara e concisa para fornecer o projeto e especificação correta dos elementos necessários para a operação do conversor proposto.

- **Cálculo da Indutância do Retificador Trifásico *Boost* Semi-controlado.**

O projeto da indutância do conversor é de fundamental importância, visto que a mesma contribui para a determinação do modo de condução do mesmo. Para o projeto de tal parâmetro, é válido considerar que de acordo com que é apresentado na Figura 18, para um ciclo de chaveamento, tem-se (53):

$$D + D_1 + D_2 \leq 1 \quad (53)$$

Substituindo (24), (33) e (47) em (53) e desenvolvendo matematicamente encontra-se (54) como segue:

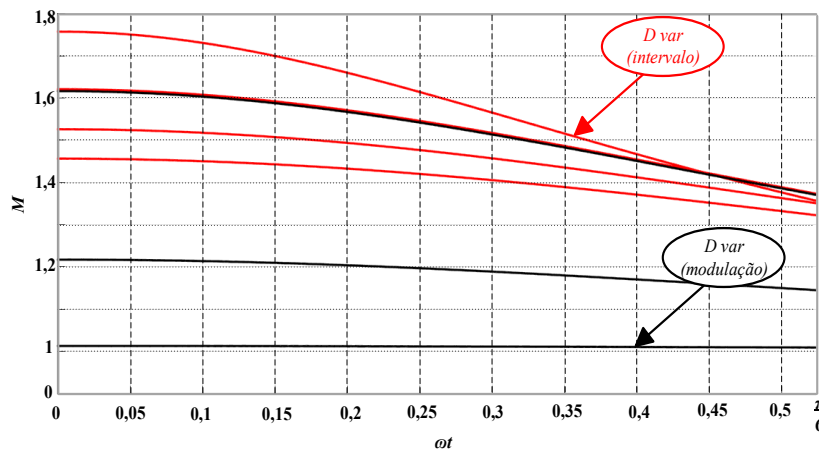
$$D_0 \cdot \left[\frac{M - \cos(\omega t)}{M} \right] \cdot \left[1 - \frac{\cos(\omega t)}{2M - 1} \right] \leq 1 \quad (54)$$

De maneira análoga, para a função em (50) que representa a razão cíclica variável com índice de modulação, tem-se que o resultado de (53) será:

$$D_1 \cdot \left[\frac{M - \cos(\omega t)}{M} \right] \cdot [1 - m \cdot \sqrt{3} V_m \cdot \cos(\omega t)] \leq 1 \quad (55)$$

Analisando (53), pode-se dizer que quando a soma à esquerda da desigualdade for igual a unidade, o conversor estará operando em modo de condução crítica. Assim, através de (54) e (55), uma família de curvas de ωt por M pode ser plotada para valores de ganhos estáticos. A Figura 28 apresenta tais curvas.

Figura 28: Curvas de ωt para vários valores de M .



Fonte: Adaptado de Yao (2010).

Por observação na Figura 28, constata-se que o maior valor para qualquer ganho estático M ocorre para ωt nulo. Dessa forma, quando ωt for igual a zero em (54) e (55), ocorrerá também o maior valor para a função em (53), logo, o conversor estará mais próximo do modo de condução crítica. Fazendo ωt nulo em (54) encontra-se (56) como segue:

$$D_0 = 1 - \frac{1}{2M} \quad (56)$$

De modo semelhante, ao substituir ωt por zero em (55) encontra-se (57) tal como:

$$D_1 = \frac{M - 1}{M - m \cdot V_{out}} \quad (57)$$

Onde (57) é exatamente a função anteriormente apresentada em (51).

Em continuidade no projeto da indutância do conversor *Boost* semi-controlado em modo de condução descontínua, é válido afirmar que:

$$P_{in} = P_{out} \quad (58)$$

Na equação (58) considera-se que o rendimento do conversor é de 100%. Essa consideração é válida e não afeta o processo de cálculo. A potência média na entrada do conversor pode ser calculada por (59) como segue:

$$P_{in} = \frac{1}{\pi} \int_0^\pi [va(\omega t) \cdot I_a(\omega t)] d(\omega t) \quad (59)$$

Substituindo (5), (35), (47) e as equações de (39) a (43) em (59) e desenvolvendo matematicamente, encontra-se a indutância em MCD do retificador trifásico *Boost* semi-controlado utilizando a função de razão cíclica variável com intervalo de variação.

$$L_{mcd1} = k \frac{V_m V_{out} D_0^2}{2\pi P_{out} f_s} L(M) \quad (60)$$

Em (60), k é um fator de descontinuidade que deve ter valor máximo igual a unidade. Caso este fator seja unitário, o indutor será dimensionado para operação em modo de condução crítica. Ainda em (54), o termo $L(M)$ representa a resolução da integral em (59) e é dado por (61) como segue:

$$L(M) = A_1 + A_2 + A_3 \quad (61)$$

Onde define-se:

$$A_1 = \int_0^{\frac{\pi}{6}} \sin(\omega t) \cdot I_{a1(\omega t)} d(\omega t) + \int_{\frac{\pi}{6}}^{\frac{\pi}{3}} \sin(\omega t) \cdot I_{a2(\omega t)} d(\omega t) \quad (62)$$

$$A_2 = \int_{\frac{\pi}{3}}^{\frac{\pi}{2}} \sin(\omega t) \cdot I_{a3(\omega t)} d(\omega t) + \int_{\frac{\pi}{2}}^{\frac{2\pi}{3}} \sin(\omega t) \cdot I_{a4(\omega t)} d(\omega t) \quad (63)$$

$$A_3 = \int_{\frac{2\pi}{3}}^{\frac{5\pi}{6}} \sin(\omega t) \cdot I_{a5(\omega t)} d(\omega t) + \int_{\frac{5\pi}{6}}^{\pi} \sin(\omega t) \cdot I_{a6(\omega t)} d(\omega t) \quad (64)$$

Para encontrar a indutância para a razão cíclica variável com índice de modulação, basta aplicar as mesmas substituições realizadas em (59), alterando apenas a função (47) por (50). Assim, encontra-se que a indutância será:

$$L_{mcd2} = k \frac{3V_m V_{out} D_1^2}{2\pi P_{out} f_s} L(M) \quad (65)$$

- **Cálculo da Capacitância Retificador Trifásico *Boost* Semi-controlado.**

Para o cálculo da capacitância do conversor *Boost*, é válido afirmar que a energia em um capacitor é fornecida por (66) como segue:

$$W = \frac{1}{2} C v_{C(\omega t)}^2 \quad (66)$$

A tensão de saída deve ser constante com um *ripple* determinado pelo projetista, logo, pode-se reescrever (66) da seguinte forma:

$$W = \frac{1}{2} C \left(V_{out} \pm \frac{\Delta V_{out}}{2} \right)^2 \quad (67)$$

A energia no capacitor pode ser encontrada seguindo (68):

$$W = \int_0^{t_1} P_{norm} d(\omega t) \quad (68)$$

O termo integrado em (68) representa a potência instantânea normalizada no conversor e é dada por (69).

$$P_{norm} = \frac{[va(\omega t) \cdot I_a(\omega t) + vb(\omega t) \cdot I_b(\omega t) + vc(\omega t) \cdot I_c(\omega t)]}{P_{out}} \quad (69)$$

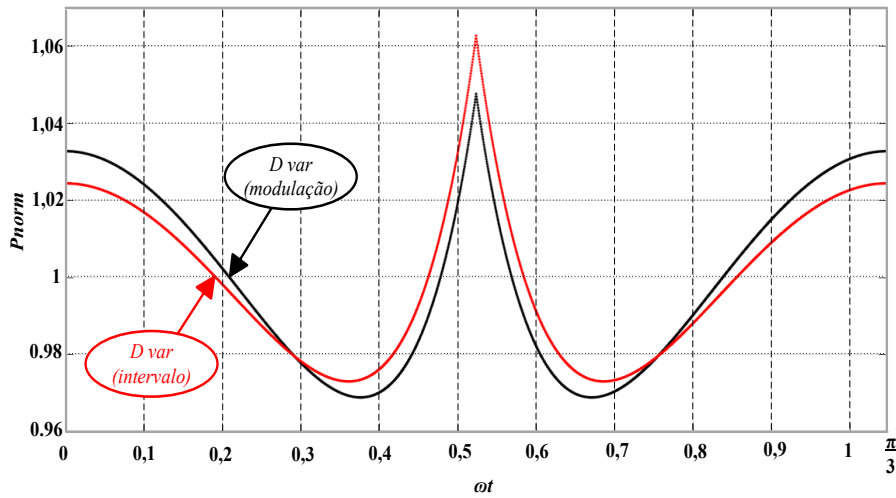
Se a potência normalizada em (69) for maior que a unidade significará que o capacitor de saída está sendo carregado, caso contrário, o capacitor estará descarregando sua energia acumulada na carga.

O tempo t_l na integral em (68) é o exato momento em que a curva fornecida por (69) passa pela unidade. Para melhor entendimento do que foi dito, na Figura 29 apresenta-se a curva normalizada de carga do capacitor fornecida por (69), com uma potência média de saída de 1000W e considerando-se ambos os métodos de razão cíclica variável.

Substituindo-se (68) em (67) encontra-se (70) como segue:

$$\frac{1}{2}C \left(V_{out} \pm \frac{\Delta V_{out}}{2} \right)^2 = \int_0^{t_1} P_{norm} d(\omega t) \quad (70)$$

Figura 29: Curva de carga normalizada do capacitor de saída.



Fonte: Adaptado de Yao (2010).

Solucionando (70) em função da capacitância C para a função de razão cíclica variável com intervalo, tem-se (71).

$$C_1 = \frac{V_m V_{out} D_0^2}{L_{mcd1} f_s P_{out} \left[\left(V_{out} + \frac{\Delta V_{out}}{2} \right)^2 - \left(V_{out} - \frac{\Delta V_{out}}{2} \right)^2 \right]} C(M) \quad (71)$$

O termo $C(M)$ representa a resolução da integral à direita da igualdade em (70) e é obtido de forma semelhante ao termo $L(M)$ para indutância do conversor. Novamente, de modo análogo, pode-se encontrar a capacitância de saída para razão cíclica variável com índice de modulação solucionando (70).

$$C_2 = \frac{V_m V_{out} D_1^2}{L_{mcd2} f_s P_{out} \left[\left(V_{out} + \frac{\Delta V_{out}}{2} \right)^2 - \left(V_{out} - \frac{\Delta V_{out}}{2} \right)^2 \right]} C(M) \quad (72)$$

- **Cálculo do Filtro LC de Entrada.**

O projeto do filtro LC tem por objetivo eliminar componentes harmônicas de alta frequência da rede de energia, principalmente harmônicas múltiplas da frequência de chaveamento. É importante que a frequência de corte (f_c) do filtro esteja distante o suficiente da frequência fundamental da rede de energia de modo a não atenuar a mesma. Para a escolha da frequência de corte correta do filtro, a equação (73) pode ser utilizada (MELO, 2010):

$$50f_{rede} < f_c < 0,1.f_s \quad (73)$$

Em (73) f_{rede} representa a frequência da rede de energia elétrica. As equações (74) e (75) fornecem o projeto do capacitor e indutor do filtro respectivamente.

$$C_f = \frac{D_0}{4\pi \cdot f_c \cdot \xi \cdot L_{mcd} f_s} \quad (74)$$

$$L_f = \frac{1}{(2\pi \cdot f_c)^2 \cdot C_f} \quad (75)$$

Sendo que em (74) ξ é o coeficiente de amortecimento do filtro. O projeto do filtro LC não sofrerá variação independentemente do método utilizado, no entanto, é necessário que para o cálculo do filtro utilizando razão cíclica variável com índice de modulação, se substitua o termo D_0 por D_1 .

- **Cálculo da Correntes.**

Para determinar as correntes nos elementos semicondutores e nos indutores pode-se utilizar a Figura 30 onde é apresentado o comportamento da corrente no indutor La , no diodo retificador D_1 e na chave semicondutora S_1 levando-se em consideração o subintervalo (A). Utilizando a mesma lógica aplicada para encontrar a corrente média no indutor para um ciclo de chaveamento, as correntes médias nos diodos retificadores e nas chaves semicondutoras podem ser determinadas. Analisando a Figura 30, a corrente média no indutor La será:

$$I_{a1}(\omega t) = \frac{1}{2} (D + D_1) \cdot I_{pa1(\omega t)} \quad (76)$$

Desenvolvendo (73) encontra-se (74) como segue:

$$I_{a1}(\omega t) = \frac{\text{sen}(\omega t)}{\sqrt{3}M - 3 \text{sen}(\omega t)} I_{in} \quad (77)$$

Considerando o subintervalo (A), as correntes média e eficaz no indutor La podem ser encontradas seguindo respectivamente (78) e (79):

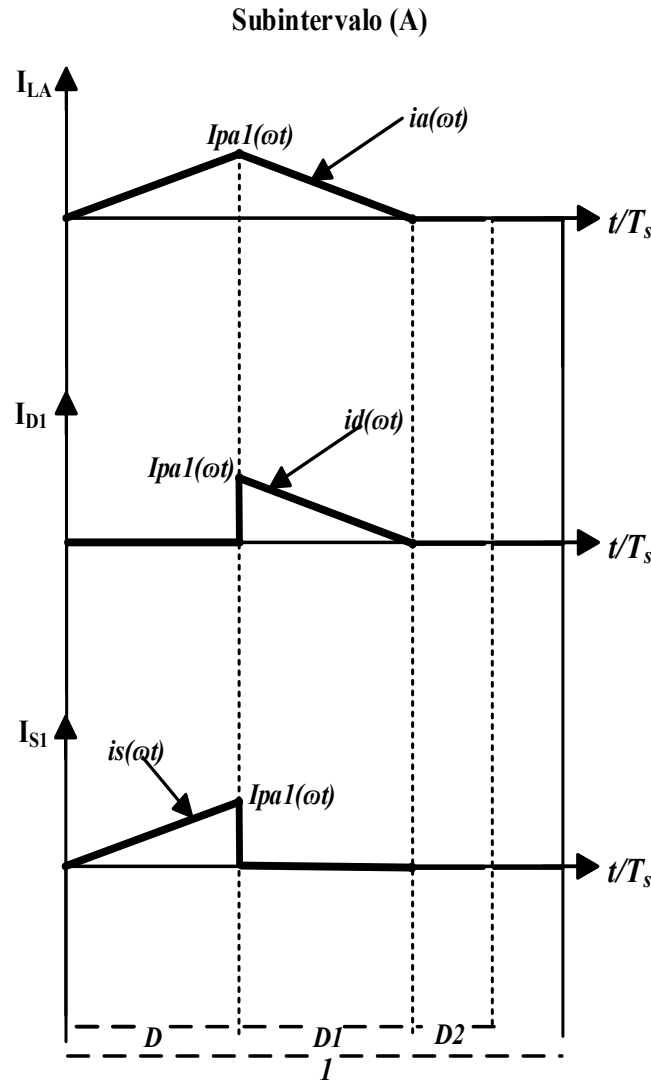
$$I_{a1}(\omega t) = \frac{1}{\frac{\pi}{6}} \int_0^{\frac{\pi}{6}} \frac{\text{sen}(\omega t)}{\sqrt{3}M - 3 \text{sen}(\omega t)} I_{in} d(\omega t) \quad (78)$$

$$I_{a1_ef}(\omega t) = \sqrt{\frac{I_{in}^2}{\frac{\pi}{6}} \int_0^{\frac{\pi}{6}} \left[\frac{\text{sen}(\omega t)}{\sqrt{3}M - 3 \text{sen}(\omega t)} \right]^2 d(\omega t)} \quad (79)$$

Onde:

$$I_{in} = \frac{V_{out} \cdot D}{2L_{mcd} \cdot f_s} \quad (80)$$

Figura 30: Corrente no indutor La, diodo D1 e chave S1.



Fonte: Próprio autor.

Considerando o diodo retificador D1, com base em análise na Figura 30, a corrente média no subintervalo (A) pode ser determinada como segue:

$$I_{d1(\omega t)} = \frac{1}{2} D_1 \cdot I_{pa1(\omega t)} \quad (81)$$

Desenvolvendo (78) encontra-se (79):

$$I_{d1(\omega t)} = \frac{\text{sen}^2(\omega t)}{M - \sqrt{3}\text{sen}(\omega t)} I_d \quad (82)$$

Sendo que:

$$I_d = \frac{\sqrt{3} \cdot D \cdot V_m}{2 \cdot L_{mcd} \cdot f_s} \quad (83)$$

Logo, as correntes média e eficaz no diodo retificador D1 serão fornecidas respectivamente em (84) e (85) como segue:

$$I_{d1}(\omega t) = \frac{1}{\pi} \int_0^{\frac{\pi}{6}} \frac{\text{sen}^2(\omega t)}{M - \sqrt{3}\text{sen}(\omega t)} I_d d(\omega t) \quad (84)$$

$$I_{d1_ef}(\omega t) = \sqrt{\frac{I_d^2}{\pi} \int_0^{\frac{\pi}{6}} \left[\frac{\text{sen}^2(\omega t)}{M - \sqrt{3}\text{sen}(\omega t)} \right]^2 d(\omega t)} \quad (85)$$

Para a chave semicondutora S1, também com base em análise na Figura 31, pode-se determinar a corrente média no subintervalo (A) como segue:

$$I_{s1(\omega t)} = \frac{1}{2} D \cdot I_{pa1(\omega t)} \quad (86)$$

Desenvolvendo (86) encontra-se (87) como segue:

$$I_{s1(\omega t)} = \text{sen}(\omega t) \cdot I_s \quad (87)$$

Onde:

$$I_s = \frac{V_m D}{2 \cdot L_{mcd} \cdot f_s} \quad (88)$$

Assim, as correntes média e eficaz na chave semicondutora S1 serão respectivamente:

$$I_{s1}(\omega t) = \frac{1}{\pi} \int_0^{\frac{\pi}{6}} \text{sen}(\omega t) \cdot I_s d(\omega t) \quad (89)$$

$$I_{s1_ef}(\omega t) = \sqrt{\frac{I_s^2}{\pi} \int_0^{\frac{\pi}{6}} [\text{sen}(\omega t) \cdot I_s]^2 d(\omega t)} \quad (90)$$

Para encontrar as correntes nos subintervalos restantes de (B) a (F) pode-se adotar procedimento análogo.

2.10 Conclusões

O retificador trifásico *Boost* semi-controlado utilizando razão cíclica constante se mostrou uma solução atrativa no que tange a correção ativa do fator de potência. Tal conversor fornece bons resultados quando se trata de correção do fator de potência e também é uma opção viável quando se deseja processar eletronicamente potências elevadas. No entanto, como a operação do conversor se dá em modo descontínuo, caracterizando um “seguidor de tensão”, o conteúdo harmônico de corrente em baixa frequência é tão elevado quanto menor for o ganho estático do conversor, logo, se tornou necessária a busca por um meio de se obter resultados mais satisfatórios sem que houvesse nenhuma alteração na estrutura do conversor ou, sem que houvesse alteração proposital no ganho estático do mesmo, visto até que essa não é uma opção disponível para o projetista.

Assim como forma simples e de baixo custo, optou-se por utilizar o controle por razão cíclica variável no intuito de minimizar o conteúdo harmônico de corrente predominante principalmente nas harmônicas 5ª e 7ª. Foram apresentadas duas técnicas capazes de fornecer a variação da razão cíclica. Ambas mostraram resultados bastante semelhantes, sendo que a diferença básica entre os dois métodos está no intervalo de ganho estático de tensão em que podem ser aplicadas. No entanto, independentemente do método, a utilização de uma razão cíclica que varia permanentemente durante um ciclo de rede se mostrou mais eficaz em vários pontos quando comparada à razão cíclica constante. Um aspecto mais senoidal da corrente de entrada, maior fator de potência e menor conteúdo harmônico de corrente de baixa ordem são vantagens que tornaram a razão cíclica variável a melhor opção.

A técnica de controle por razão cíclica variável não pode ser implementada de forma natural no retificador trifásico *Boost* semi-controlado, ficando a cargo do sistema de controle gerar os valores necessários e corretos para a implementação da mesma. Outro ponto importante do sistema de controle diz respeito à realimentação da tensão de saída. Além de gerar a razão cíclica variável, o controlador deverá regular a tensão sobre a carga conectada ao conversor. Todos estes aspectos serão abordados no capítulo seguinte.

Finalmente, com a técnica de controle por razão cíclica variável, apresentou-se o equacionamento básico que determinou os corretos valores da indutância do retificador trifásico *boost* semi-controlado, do capacitor de saída e do filtro *LC*. Também foram apresentados os

esforços de corrente nos elementos armazenadores de energia e nos dispositivos semicondutores do circuito.

O próximo capítulo, como já comentado, abordará a implementação de um sistema de controle de modo a realimentar a tensão de saída e, dessa forma, mantê-la constante. Além disso, será proposta a união de uma razão cíclica que varia permanentemente, com a realimentação da tensão de saída, logo, o projeto do controlador deverá se dar de tal forma que o mesmo seja capaz de regular a tensão, minimizando ao mesmo tempo o conteúdo harmônico de corrente de baixa ordem através de uma razão cíclica variável.

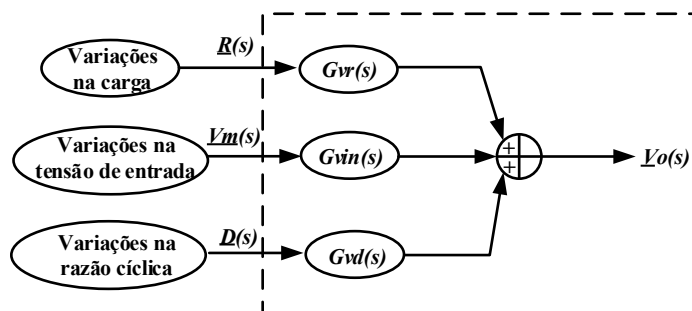
Capítulo 3

3.1 Modelagem e Controle do Retificador Trifásico *Boost* Semi-controlado.

Este capítulo visa tratar do projeto do controlador de tensão bem como a implementação do mesmo em ambas técnicas de razão cíclica variável. Além disso, será abordado a forma como se obterá o sinal retificado trifásico, essencial à ambos os métodos.

A tensão de saída de um conversor CA-CC pode variar de acordo com alguns parâmetros externos ao próprio, como apresentado na Figura 31. Essas variações na tensão de entrada, bem como na carga, são exemplos de parâmetros que por vezes alteram a tensão de saída. Para a carga conectada ao barramento CC do conversor, variações de tensão não são bem-vindas e devem ser controladas.

Figura 31: Parâmetros externos que influenciam a tensão de saída.



Fonte: Próprio autor.

Onde, na Figura 31, $\underline{R}(s)$, $\underline{V}_m(s)$ e $\underline{D}(s)$ são respectivamente funções de transferência que relacionam tensão de saída com variações na carga, tensão de saída com variações da tensão de entrada e, tensão de saída com razão cíclica.

O propósito do sistema de controle é justamente manter a tensão de saída regulada de modo a minimizar os possíveis danos que possam ser causados com fatores externos não controlados. A razão cíclica variável não deixa de ser uma forma de se alterar a tensão de saída, no entanto, diferente dos outros fatores que são externos ao sistema conversor-controlador, a razão cíclica pode ser controlada de modo a manter a tensão fixa em um valor pré-determinado que seja seguro do ponto de vista da carga.

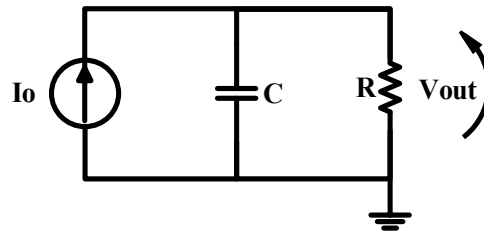
Assim, a tensão de saída pode ser escrita como uma função da própria razão cíclica variável, da tensão de alimentação, da frequência de chaveamento, da impedância de carga e também dos elementos armazenadores de energia do circuito. Essa função é denominada de

Função de Transferência (FT). O processo a seguir tem por meta obter a FT que relacione a tensão de saída e a razão cíclica fornecendo o valor correto para fixar a tensão de saída em um valor pré-determinado. Ao longo do capítulo, também será demonstrado a forma de se obter a tensão retificada trifásica, necessária para a utilização em ambos os métodos por razão cíclica variável.

3.2 Função de Transferência: Retificador Trifásico *Boost*.

Independente da estrutura do conversor, em essência, todo conversor *Boost* é considerado uma fonte de corrente na entrada e uma fonte de tensão na saída. Assim, do ponto de vista da carga, a corrente que é “drenada” é constante, pois o conversor *Boost* não permite variações bruscas na corrente, característica inerente à uma fonte de corrente. Dessa forma, o circuito simplificado do conversor *Boost* que pode ser estendido ao retificador trifásico *Boost* semi-controlado é apresentado na Figura 32.

Figura 32: Circuito simplificado do conversor Boost.



Fonte: Próprio autor.

O circuito apresentado na Figura 32 é dito simplificado pois no mesmo é desconsiderada qualquer variação na corrente de entrada. Essa desconsideração simplifica em muito o processo de obtenção da FT do conversor e tem-se que:

$$I_o(s) = \frac{V_{out}(s)}{\frac{1}{sC}} + \frac{V_{out}(s)}{R} = V_{out}(s) \left(\frac{1}{\frac{1}{sC}} + \frac{1}{R} \right) \quad (91)$$

Onde em (91) aplicou-se a Transformada de Laplace (TL). Assim, desenvolvendo (91) obtém-se (92) como segue:

$$\frac{V_{out}(s)}{I_o(s)} = R \left(\frac{1}{1 + sC \cdot R} \right) \quad (92)$$

Na equação (92) é apresentada a FT que relaciona a tensão de saída com a corrente de saída. Porém, a FT do sistema que fornecerá a relação entre a tensão de saída e a razão cíclica

ainda precisa ser encontrada, para tanto, a mesma consideração realizada em (58) pode ser tomada novamente, logo tem-se que:

$$P_{in} = P_{out} \quad (93)$$

Dessa forma,

$$\frac{3}{\pi} \int_0^\pi [va(\omega t) \cdot I_a(\omega t)] d(\omega t) = R \cdot I_o^2 \quad (94)$$

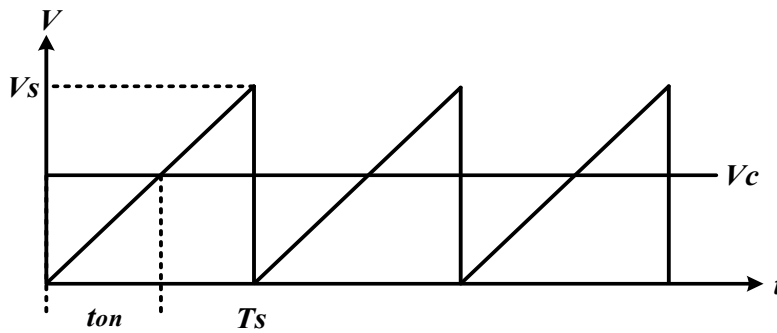
Substituindo (5), (35), (47), e (39) a (43) em (94) e resolvendo em função da corrente média da saída encontra-se (95) como segue:

$$I_o = \sqrt{\frac{3 \cdot V_m \cdot V_{out} D_0^2}{2\pi \cdot L_{mcd} \cdot f_s \cdot R} P_{in(M)}} \quad (95)$$

Em (95) o termo $P_{in(M)}$ representa a resolução da integral em (94). Ainda em (94) utilizou-se a função de razão cíclica com intervalo, sendo que é totalmente análogo a inserção da técnica de razão cíclica com índice de modulação, sendo suficiente apenas a substituição de (47) por (50) na equação (94).

Os pulsos do controlador que acionarão a chave semicondutora são gerados através de uma comparação entre uma portadora triangular e uma modulante, como ilustrado na Figura 33, onde apenas para fins de entendimento, adotou-se razão cíclica constante.

Figura 33: Portadora dente de serra e sinal modulante.



Fonte: Próprio autor.

Assim, a razão cíclica pode ser definida como a relação entre o sinal modulante do sistema de controle e a tensão de pico da portadora dente de serra como segue:

$$D_{cte} = \frac{V_c}{V_s} \quad (96)$$

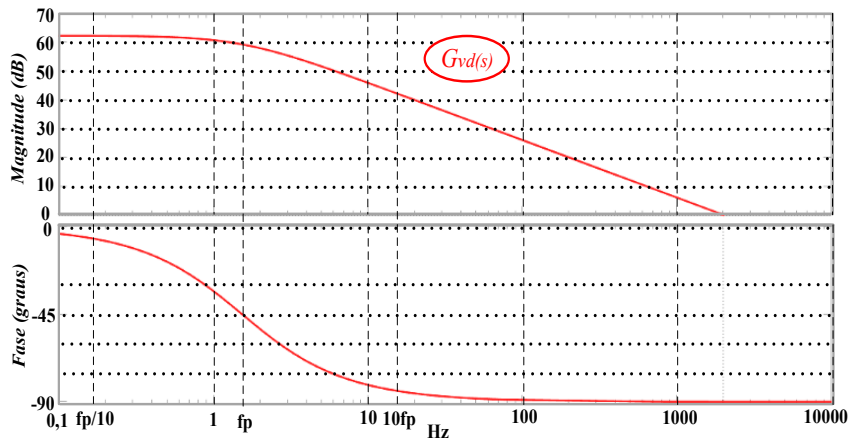
Logo, substituindo (95) e (96) em (92) encontra-se a FT do sistema que relaciona a tensão de saída pela tensão de controle com a utilização de razão cíclica variável com intervalo.

$$G_{vd(s)_1} = \frac{V_{out(s)}}{V_{c(s)}} = \frac{V_{out}}{V_s} \sqrt{\frac{\sqrt{3} \cdot R}{2\pi \cdot L_{mcd1} \cdot f_s \cdot M}} P_{in(M)} \left(\frac{1}{1 + sC_1 \cdot R} \right) \quad (97)$$

A função de transferência para o caso de razão cíclica variável com índice de modulação é exatamente igual à equação apresentada em (97). No entanto, é necessário substituir os valores corretos para indutância e capacitância do conversor.

O diagrama de Bode da FT em (97) é apresentado na Figura 34. Apesar de ser um conversor com elementos indutivos e capacitivos, a função de transferência do retificador trifásico *Boost* semi-controlado em MCD é de primeira ordem. Isso acontece porque o valor médio de cada estado não depende do valor médio do estado anterior. Dessa forma, o controle do conversor em MCD é facilitado em comparação ao modo de condução contínua, onde o valor médio dependerá do período anterior. Além disso, o conversor *Boost* em MCC apresenta um zero no semi-plano direito, este fato causa uma complicação para o comportamento dinâmico do circuito, em outras palavras, um zero no semi-plano direito aumenta o módulo e reduz a fase do sistema, causando instabilidade do mesmo.

Figura 34: Diagrama de Bode $G_{vd}(s)$.



Fonte: Próprio autor.

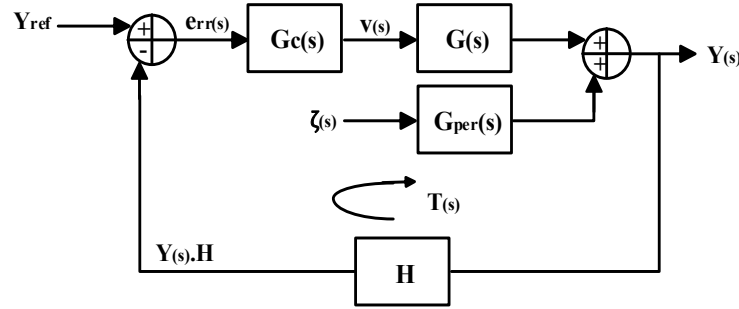
Um polo causa uma queda de -20dB por década no sistema e uma fase de -90 graus como apresentado na Figura 34.

3.3 Projeto do Regulador de Tensão.

A eficácia de um controlador pode ser medida tomando por base três regras (ERICKSON; MAKSIMOVIC, 2004; HART, 2012). No entanto, para que haja um

entendimento melhor sobre essas regras que serão apresentadas, convém primeiramente firmar o conceito de ganho de malha $T(s)$. Considere a figura 35 onde é representado um diagrama básico de blocos de controle.

Figura 35: Diagrama de blocos do sistema.



Fonte: Adaptado de Silva (2011).

Onde,

- $G_c(s)$ é a função de transferência do controlador;
- $G(s)$ é a planta do sistema que se deseja controlar;
- $G_{per}(s)$ representa as perturbações do sistema que podem incluir como dito anteriormente, variações na tensão de entrada e perturbações na carga;
- H é o ganho do sensor.

Utilizando conceitos de controle e anulando-se a entrada de perturbações do sistema apresentado na Figura 34, verifica-se que:

$$Y(s) = G_c(s) \cdot G(s) \cdot e_{err}(s) \quad (98)$$

O erro, que é a diferença entre o valor que deve ser seguido, chamado de referência, e o valor real que é lido na saída do conversor atenuado por um ganho H pode ser escrito como função da saída e da própria referência, ou seja:

$$e_{err}(s) = Y_{ref} - H \cdot Y(s) \quad (99)$$

Substituindo (99) em (98) e realizando algumas manipulações matemáticas encontra-se:

$$\frac{Y(s)}{Y_{ref}} = \frac{G_c(s) \cdot G(s)}{1 + H \cdot G_c(s) \cdot G(s)} \quad (100)$$

O ganho de malha $T(s)$ pode ser definido como sendo:

$$T(s) = H \cdot G_c(s) \cdot G(s) \quad (101)$$

Substituindo (101) em (100) e rearranjado a equação encontra-se:

$$\frac{Y(s)}{Y_{ref}} \cdot H = \frac{T(s)}{1 + T(s)} \quad (102)$$

De forma análoga ao procedimento realizado, a função de transferência que relaciona a saída com as perturbações do sistema é dada por:

$$\frac{Y(s)}{\zeta(s)} = \frac{1}{1 + T(s) \cdot G_{per}(s)}. \quad (103)$$

O projeto do controle terá como base a resposta em frequência do ganho de malha $T(s)$. Se o ganho de malha $T(s)$ for muito maior que um, a saída tende a seguir a referência, caso $T(s)$ seja muito menor que um, a saída se tornará sensível as perturbações do sistema, ou seja:

$$\text{Referência} \quad \frac{T(s)}{1 + T(s)} \cong \begin{cases} 1 & \text{se } |T(s)| \gg 1 \\ T(s) & \text{se } |T(s)| \ll 1 \end{cases} \quad (104)$$

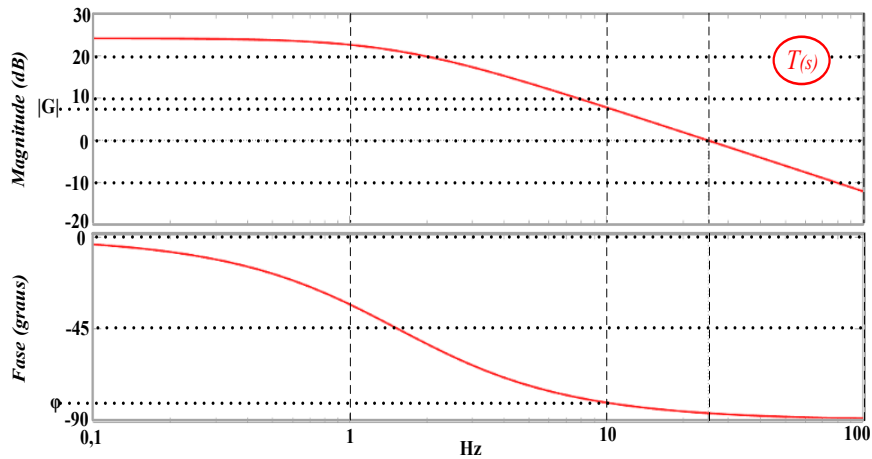
$$\text{Perturbações} \quad \frac{1}{1 + T(s)} \cong \begin{cases} \frac{1}{T(s)} & \text{se } |T(s)| \gg 1 \\ 1 & \text{se } |T(s)| \ll 1 \end{cases} \quad (105)$$

Para que a tensão sobre a carga se mantenha regulada no valor de referência, o módulo de $T(s)$ deve ser elevado em baixas frequências atendendo ao critério de Margem de Ganho (MG). No entanto, um ganho de malha elevado pode levar o sistema a se tornar instável. Dessa forma, a fase do sistema $T(s)$ não deve ultrapassar 180 graus na frequência de cruzamento, respeitando assim o critério de Margem de Fase (MF) para a estabilidade de sistemas de controle. A frequência de cruzamento de $T(s)$ tem influência de forma indireta na velocidade do controlador e consequentemente na resposta dinâmica do sistema de controle devendo respeitar a característica de frequência da rede de alimentação. Dessa forma, para um bom projeto do controlador, pode-se adotar os seguintes pontos.

- Deve-se assegurar ganho elevado em baixa frequência – Isso irá garantir erro nulo em regime permanente e rejeição dos efeitos provocados pelas variações de carga e distúrbios de tensão de alimentação na regulação da tensão de saída;
- A frequência de cruzamento deve estar em torno de (1/6) a (1/4) da frequência da rede – Isso irá garantir tempo de estabelecimento adequado diante das características de frequência da componente CA da tensão de saída;
- Por último deve-se garantir margem de fase acima de 45 graus para o ganho de malha de controle – Garante boa estabilidade dinâmica e baixo percentual de *overshoot* e *undershoot*.

Assim, para o projeto do controlador adotou-se frequência de cruzamento de cerca de um sexto da frequência da rede de energia elétrica. Desconsiderando momentaneamente o efeito do controlador de tensão $G_{c(s)}$, o diagrama de Bode de $T(s)$ que inclui a planta do conversor com os ganhos de malha é ilustrado na Figura 36.

Figura 36: Diagrama de Bode com ganhos de malha.



Fonte: Próprio autor.

Onde:

$|G|$ - Ganho da malha $T(s)$ na frequência de cruzamento desejada;

ϕ – Fase da malha $T(s)$ na frequência de cruzamento requerida.

O sistema de controle proposto para este conversor é composto pelo controlador Proporcional Integral (PI) com um polo adicional acima da frequência de cruzamento desejada. A FT do controlador PI fornecida em (106) como segue:

$$G_{c(s)} = \left(\frac{1 + \frac{\omega_{zc}}{s}}{1 + \frac{s}{\omega_{pc}}} \right) K_p \quad (106)$$

Onde,

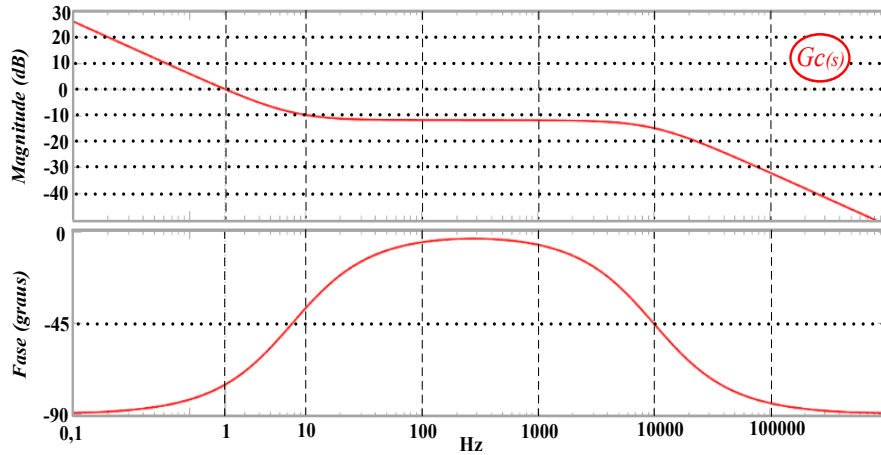
K_p – é a constante proporcional;

ω_{zc} – é o zero do controlador;

ω_{pc} – é o polo do controlador

O diagrama de Bode da função de transferência exposta em (103) é ilustrado na Figura

Figura 37: Diagrama de Bode controlador de tensão.



Fonte: Próprio autor.

Com o polo na origem o controlador é capaz de fornecer ganho elevado em baixa frequência. O polo adicional é utilizado para eliminar ruídos de alta frequência que eventualmente podem surgir da frequência de chaveamento. Juntamente com o zero, o polo adicional pode ser utilizado para alcançar a margem de fase desejada.

A determinação da constante proporcional é realizada de modo que a frequência de cruzamento seja a desejada (SILVA, 2011).

$$K_p = \frac{1}{|G|} \quad (107)$$

Para se obter a margem de fase desejada utiliza-se (108) como segue:

$$\theta = MF - (90 + \varphi) \quad (108)$$

As frequências do polo e do zero podem ser escritas respectivamente como:

$$\omega_{pc} = \omega_{cr} \sqrt{\frac{1 + \sin(\theta)}{1 - \sin(\theta)}} \quad (109)$$

$$\omega_{zc} = \omega_{cr} \sqrt{\frac{1 - \sin(\theta)}{1 + \sin(\theta)}} \quad (110)$$

3.4 Implementação do Controlador com Razão Cíclica Variável.

Com base na análise de (47) e (50), há de se destacar dois pontos importantes. O primeiro ponto diz respeito a forma da razão cíclica, como a mesma varia permanentemente durante o semiciclo da rede de energia, é necessário que haja uma função variante no tempo, essa função é a tensão retificada trifásica. No entanto, no retificador trifásico *Boost* semi-

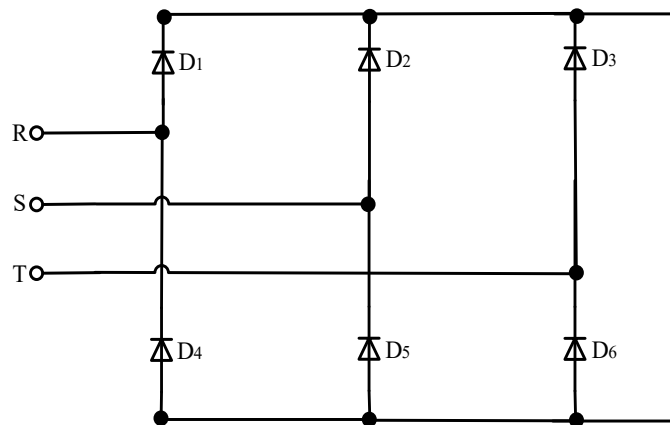
controlado a tensão retificada não é fornecida de forma natural pelo circuito. Portanto, um circuito adicional deverá fornecer tal função.

O segundo ponto importante da equação que gera a razão cíclica variável está relacionado ao ponto de operação. Os termos D_0 e D_I irão adequar essa mesma razão ao ponto de operação desejado pelo projetista, ou seja, ambos os termos têm a mesma função do sinal do controlador, que também deverá regular a tensão de saída. Assim, para implementar a razão cíclica variável no conversor proposto com laço de realimentação deve-se:

- Gerar a tensão retificada trifásica necessária para fornecer a forma variante da razão cíclica;
- Substituir os termos D_0 e D_I pelo sinal do sistema de controle realimentado V_c .

A tensão retificada trifásica pode ser obtida por meio de um circuito retificador trifásico de baixa potência como ilustrado na Figura 38.

Figura 38: Tensão retificada trifásica.



Fonte: Adaptado de Hart (2012).

A ideia básica é que o circuito ilustrado na Figura 38 tenha uma baixa participação no rendimento total do conversor. O sinal retificado obtido, posteriormente será condicionado para utilização do mesmo com valores seguros de trabalho para o sistema de controle.

Dessa forma, para a utilização da razão cíclica variável juntamente com o regulador de tensão resta apenas a substituição do termo D_0 escrito em (47) pelo sinal do controlador V_c . Logo, reescrevendo (47) encontra-se (111):

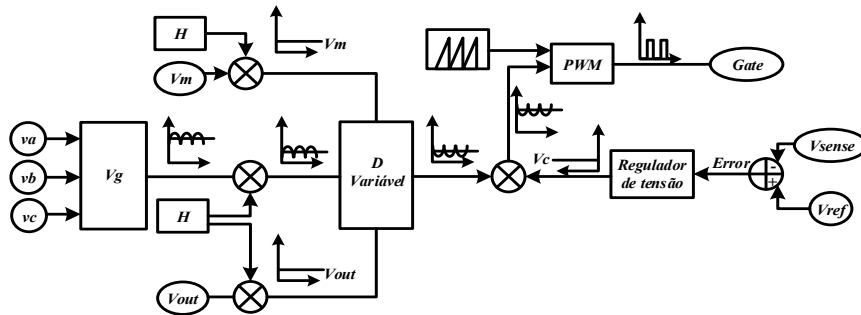
$$D_{var1} = V_c \left(1 - \frac{v_g}{2V_{out} - \sqrt{3}V_m} \right) \quad (111)$$

De maneira análoga, para a função em (50), a inserção do controlador resultará em (112):

$$D_{var2} = V_c(1 - m \cdot v_g) \quad (112)$$

O diagrama de blocos do sistema de controle com a utilização de razão cíclica variável com intervalo é ilustrado na Figura 39.

Figura 39: Diagrama de blocos do sistema de controle para razão cíclica variável com intervalo.



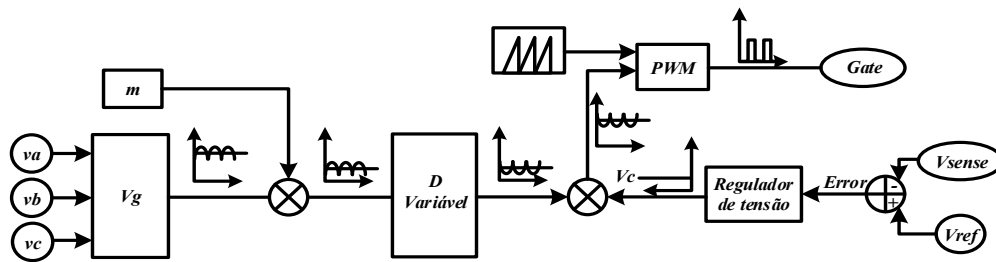
Fonte: Próprio autor.

Onde:

- O bloco V_g representa o circuito retificador de baixa potência apresentado na Figura 38 e é responsável por gerar o sinal variante da função exposta em (47);
- Os blocos H , V_m e V_{out} representam os valores das tensões de entrada e saída, lida pelos sensores e já com seus respectivos ganhos H calculados;
- O bloco do regulador de tensão representa a função exposta em (97) e atua de modo a reduzir o erro a zero;
- O bloco de D Variável representa a função exposta em (47) excetuando-se o termo D_0 . É responsável por gerar a razão cíclica variante e regular a tensão a tensão de saída;
- O bloco PWM é responsável pela comparação entre o sinal modulante, no caso, a razão cíclica variável e, o sinal da portadora, no caso, uma onda dente de serra. Após a comparação, os pulsos para o *gate* são gerados.

O sistema de controle utilizando razão cíclica variável com índice de modulação é apresentado na Figura 40.

Figura 40: Diagrama de blocos do sistema de controle para razão cíclica variável com índice de modulação.



Fonte: Próprio autor.

Onde, também se define:

- O bloco V_g possui a mesma função e circuito comentados para o sistema de controle anterior;
- O índice de modulação m é um valor constante e multiplicado pelo sinal retificado;
- O bloco de D variável realiza a função exposta em (50) excetuando-se o termo em D_1 , que a tem sua função substituída pelo sinal V_c do regulador de tensão;
- Por fim, os blocos do *Regulador de tensão* e *PWM* realizam as mesmas funções comentadas no sistema de controle anterior.

3.5 Conclusões

O fato do conversor *Boost* de modo geral apresentar a característica de fonte de corrente na entrada possibilitou a simplificação do circuito de modo que a função de transferência do circuito pôde ser obtida com maior facilidade. Além disso, o modo de condução descontínua também facilitou o processo de obtenção da FT e o projeto do regulador de tensão, visto que o zero no semi-plano presente na FT em modo de condução contínua não existe para o MCD.

O sistema de controle do retificador trifásico *Boost* semi-controlado deverá gerar a tensão retificada trifásica e o processo de obtenção da mesma não apresenta grande complexidade, ainda, a inserção do sinal de controlador na razão cíclica variável permite não somente fornecer a forma de onda variante da mesma, mas também gerar o nível correto para operação no valor pré-determinado.

Com as metodologias de projeto do estágio de potência e do sistema de controle realizadas, o capítulo seguinte tratará das especificações dos componentes e da apresentação de resultados de simulação que visam comprovar a eficácia do conversor proposto no que tange ao aumento do fator de potência e redução do conteúdo harmônico de corrente. Também serão

realizados testes de degrau na carga com o objetivo de testar a capacidade de regulação de tensão do controlador. Por fim, uma tabela comparativa com a norma IEC 61000-3-2 será apresentada de forma a comprovar que o conversor opera dentro dos limites internacionais referentes ao conteúdo harmônico de corrente.

Capítulo 4

4.1 Especificação de Projeto e Resultados de Simulação.

Como dito anteriormente, os resultados de simulação têm por objetivo demonstrar a eficácia do conversor atuando com controle por razão cíclica variável no que tange ao aumento do fator de potência. Para a simulação do retificador trifásico *boost* semi-controlado apresentado na Figura 16 utilizou-se o *software MatLab Simulink 2015*.

4.2 Especificação de Projeto.

A Tabela I apresenta os dados de projeto para o conversor proposto.

Tabela 1: Dados de projeto do conversor.

Descrição	Simbologia	Valores
Potência Nominal	P_{out}	1000W
Tensão Eficaz de Entrada	V_{in}	127V
Tensão Média de Saída	V_{out}	400V
Freq. de Chaveamento	f_s	30kHz
Freq. Da Rede	f_{rede}	60Hz
Ondulação Tensão de Saída	ΔV_{out}	3V

Fonte: Próprio autor.

Utilizando (60) e (65), obtém-se os valores de indutâncias do retificador trifásico *boost* semi-controlado como segue:

$$L_{mcd1} = k \frac{V_m V_{out} D_0^2}{2\pi P_{out} f_s} L(M) = 174,9873 \mu H \quad (113)$$

$$L_{mcd2} = k \frac{3V_m V_{out} D_1^2}{2\pi P_{out} f_s} L(M) = 173,5741 \mu H \quad (114)$$

Onde adotou-se um fator de descontinuidade k igual a unidade. Vale ressaltar que, assim como esperado, os valores de indutância possuem valores muito próximos, isso é devido à similaridade entre os métodos. Os valores apresentados em (113) e (114) são para operação em modo de condução crítica ($k = 1$), assim, optou-se por utilizar um valor que é equivalente à um fator de descontinuidade k igual a 0,86.

Utilizando o mesmo valor de indutância para o cálculo da capacitância para ambos os métodos de razão cíclica variável, ou seja, 150μH, encontra-se os valores da capacitância em (115) e (116).

$$C_1 = \frac{V_m V_{out} D_0^2}{L_{mcd1} f_s P_{out} \left[\left(V_{out} + \frac{\Delta V_{out}}{2} \right)^2 - \left(V_{out} - \frac{\Delta V_{out}}{2} \right)^2 \right]} C(M) = 189 \mu F \quad (115)$$

$$C_2 = \frac{V_m V_{out} D_1^2}{L_{mcd2} f_s P_{out} \left[\left(V_{out} + \frac{\Delta V_{out}}{2} \right)^2 - \left(V_{out} - \frac{\Delta V_{out}}{2} \right)^2 \right]} C(M) = 205 \mu F \quad (116)$$

Onde adotou-se o valor comercial mais próximo (200μF) que pudesse atender de forma satisfatória ambos métodos.

A resistência de carga pode ser calculada como segue:

$$R = \frac{V_{out}^2}{P_{out}} = 160 \Omega \quad (117)$$

O cálculo do filtro *LC* de entrada para o caso de razão cíclica variável com intervalo é realizado seguindo-se (56), (73), (74) e (75).

$$C_{f1} = \frac{D_0}{4\pi \cdot f_c \cdot \xi \cdot L_{mcd1} f_s} = 3,63 \mu F \quad (118)$$

$$L_{f1} = \frac{1}{(2\pi \cdot f_c)^2 \cdot C_{f1}} = 774,7 \mu H \quad (119)$$

Com a utilização de razão cíclica variável com índice de modulação, obtém-se:

$$C_{f2} = \frac{D_1}{4\pi \cdot f_c \cdot \xi \cdot L_{mcd2} f_s} = 3,468 \mu F \quad (120)$$

$$L_{f2} = \frac{1}{(2\pi \cdot f_c)^2 \cdot C_{f2}} = 811,56 \mu H \quad (121)$$

Onde adotou-se um coeficiente de amortecimento ξ unitário. O valor comercial mais próximo escolhido é de 3,9μF para a capacitância do filtro resultando em 820μH para a indutância do filtro.

Para o projeto do regulador de tensão utiliza-se os dados expostos na Tabela II.

O ganho K_p na frequência requerida é dado por (122) como segue:

$$K_p = 10^{-\frac{|G|}{20}} = 0,2570 \quad (122)$$

Tabela 2: Dados do projeto de controle.

Descrição	Simbologia	Valores
Tensão de Referência	V_{ref}	5V
Ganho Sensor de Tensão	H	5/400
Tensão de Pico Portadora Dente de Serra	V_s	1V
Freq. de cruzamento requerida	f_{cr}	10Hz
Margem de Fase desejada	MF	70°

Fonte: Próprio autor.

A frequência do polo do sistema é dada por:

$$f_{p_sis} = \frac{1}{2\pi \cdot R \cdot C} = 4,9736 \text{ Hz} \quad (123)$$

Para a alocação do zero e do polo adicional do PI utilizou-se respectivamente (124) e (125) como segue:

$$f_{zv_pi} = 2 \cdot f_{p_sis} = 9,9472 \text{ Hz} \quad (124)$$

$$f_{pv_pi} = \frac{f_s}{5} = 6000 \text{ Hz} \quad (125)$$

Vale lembrar que o outro polo do PI é alocado na origem com o intuito de fornecer ganho elevado em baixa frequência.

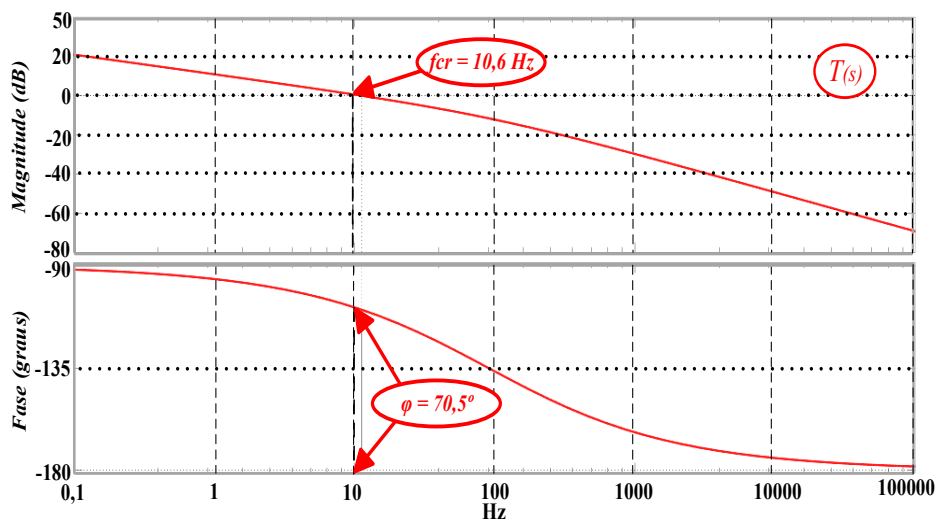
Utilizando (107) encontra-se a FT do controlador de tensão do conversor como segue:

$$G_{c(s)} = \frac{0,1023s + 3,198}{0,005305 \cdot s^2 + s} \quad (127)$$

O diagrama de Bode da planta do sistema considerando o efeito do controlador é ilustrado na Figura 41.

Como se observa pela Figura 41, o controlador de tensão que será utilizado, possui uma frequência de cruzamento em torno de 10Hz correspondendo à um sexto (1/6) da frequência da rede de energia elétrica.

Figura 41: Diagrama de Bode do sistema com efeito do controlador.

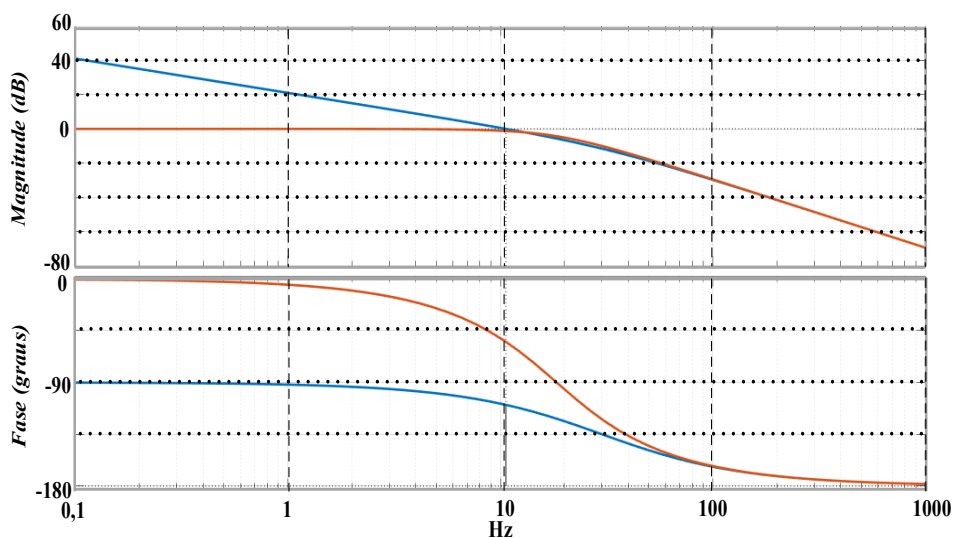


Fonte: Próprio autor.

Também se nota através da Figura 41 que se obteve uma margem de fase próxima a 70 graus. Como já dito anteriormente, esses resultados encontrados tendem a fornecer um bom projeto do regulador de tensão.

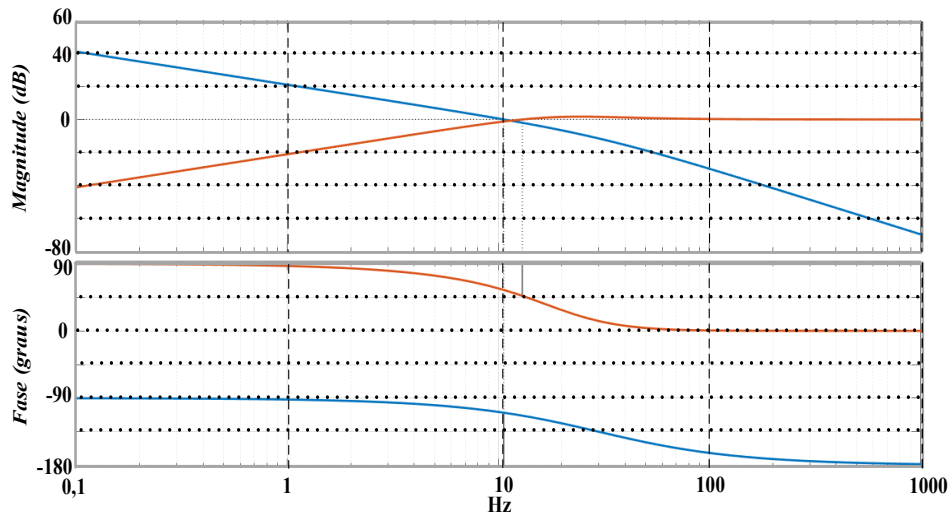
Nas Figuras 42 e 43 são apresentados os diagramas de Bode referentes as equações (104) e (105). Em ambos os casos apresentados nas Figuras citadas é possível notar que o controlador tende a seguir a referência do sistema e que as perturbações causadas por fatores externos serão rejeitadas.

Figura 42: Diagrama de Bode $T(s)$ seguindo a referência.



Fonte: Próprio autor.

Figura 43: Diagrama de Bode de $T(s)$ rejeitando perturbações.

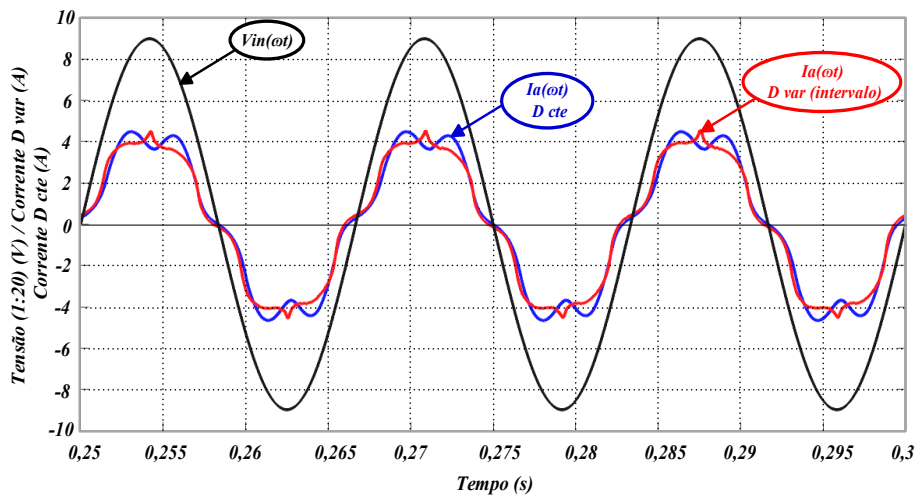


Fonte: Próprio autor.

4.3 Resultados de Simulação.

As formas de onda da tensão e corrente de entrada do retificador trifásico *boost* semi-controlado são ilustradas na Figura 44. É válido ressaltar que se apresenta a corrente de entrada do conversor utilizando controle com razão cíclica constante e razão cíclica variável com intervalo.

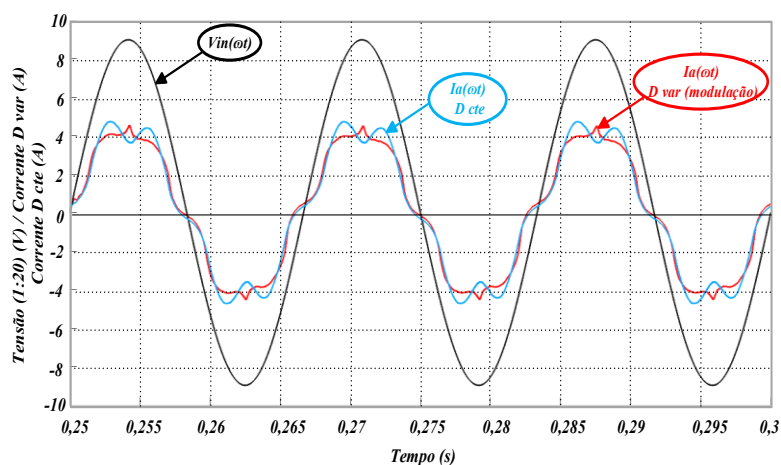
Figura 44: Tensão e corrente de entrada retificador trifásico *boost* semi-controlado.



Fonte: Próprio autor.

De maneira semelhante, apresenta-se os mesmos resultados expostos na Figura 45, porém agora com a utilização do método de razão cíclica variável com índice de modulação.

Figura 45: Tensão e corrente de entrada retificador trifásico boost semi-controlado.

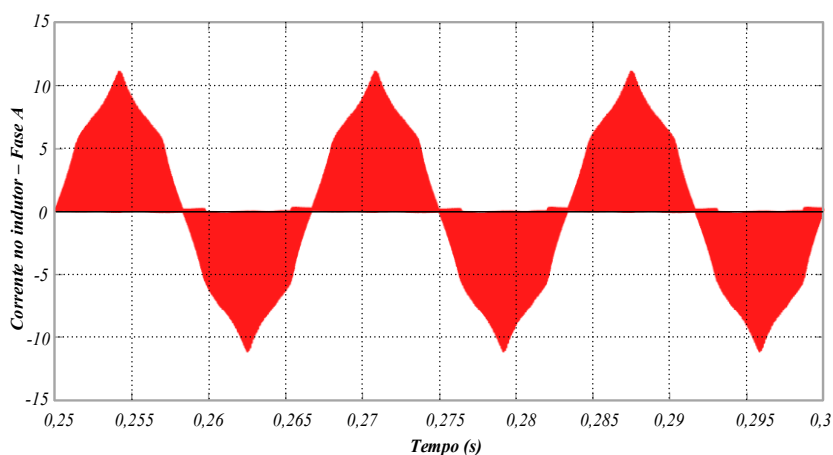


Fonte: Próprio autor.

Nas Figuras 44 e 45 fica claro que a operação com ganhos estáticos do conversor relativamente pequenos apresenta elevado conteúdo harmônico de corrente com utilização da razão cíclica constante. Além disso, o controle por razão cíclica variável, seja com variação de intervalo ou índice de modulação, demonstra maior eficácia em minimizar os efeitos das componentes harmônicas de 5ª e 7ª ordem, apresentando um aspecto mais senoidal e um consequente fator de potência superior ao controle por razão cíclica constante. Devido ao fato de ambas as técnicas demonstrarem resultados bem semelhantes, os próximos resultados apresentados serão referentes à apenas um método de razão cíclica variável.

Na Figura 46, é ilustrada a corrente no indutor da fase A do retificador *boost* com controle por razão cíclica variável com intervalo.

Figura 46: Corrente indutor da fase A.

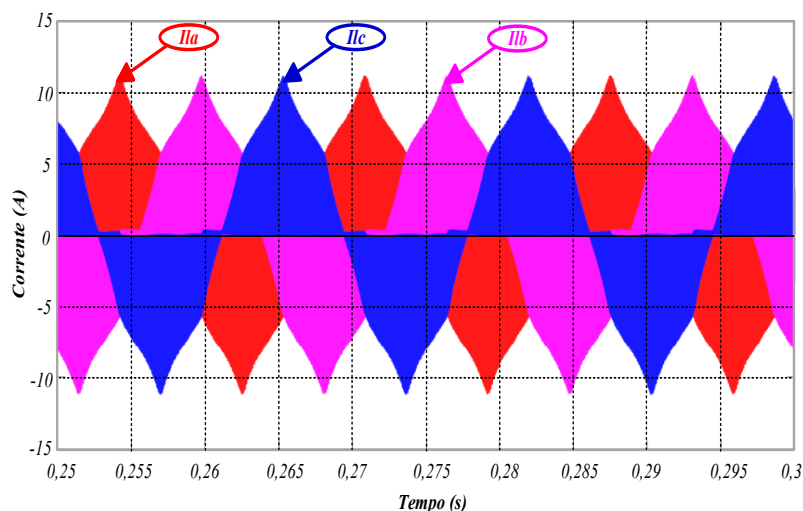


Fonte: Próprio autor.

Na Figura 47, é apresentada a corrente nos três indutores de entrada do conversor utilizando o mesmo controle.

Em ambas as Figuras, 46 e 47, é possível notar que a característica de seguidor de tensão se faz presente nas correntes dos indutores.

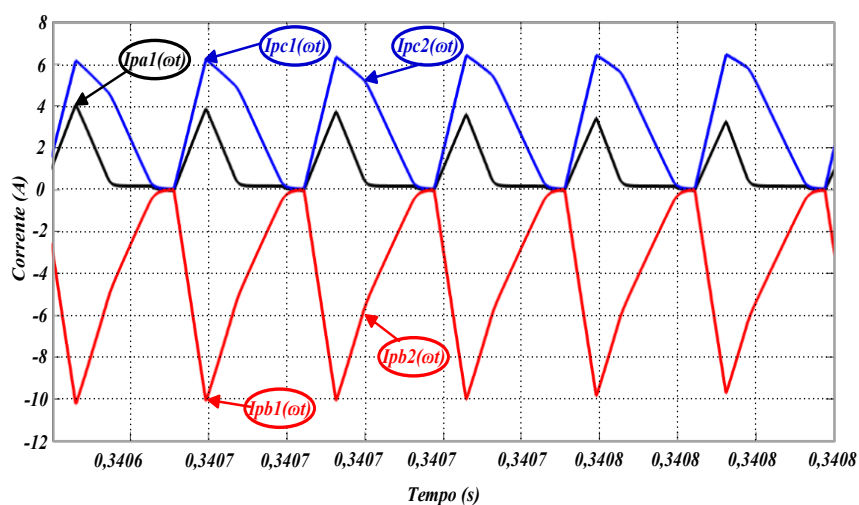
Figura 47: Corrente nos três indutores.



Fonte: Próprio autor.

Na Figura 48 é apresentada a corrente nos três indutores com maiores detalhes referente ao período de chaveamento ilustrado na Figura 18.

Figura 48: Corrente nos indutores com maior detalhe.

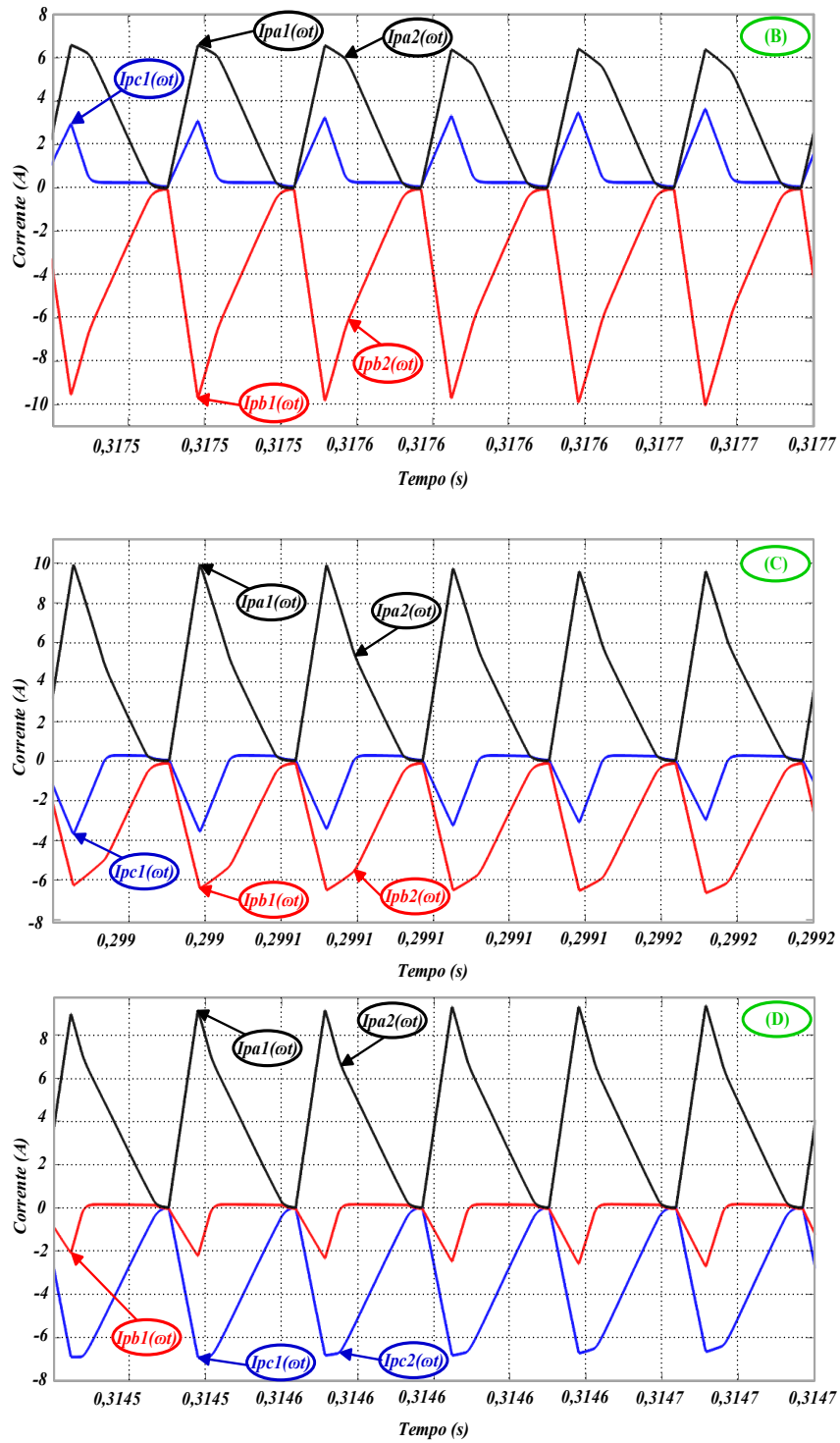


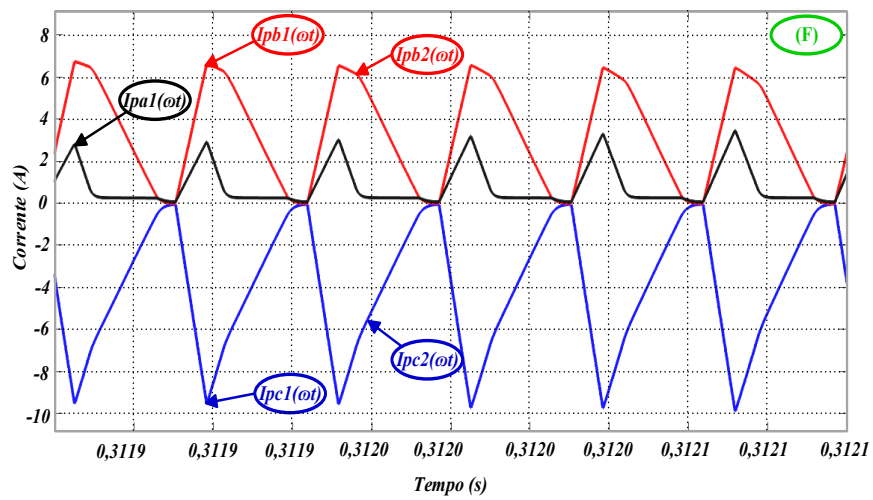
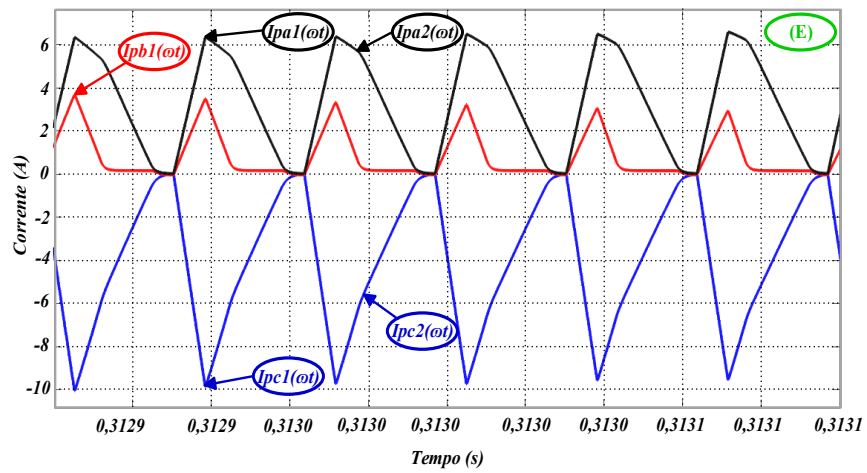
Fonte: Próprio autor.

Como se nota através da Figura 48, a corrente no indutor opera em modo de condução descontínua, de modo que a mesma se anula antes do próximo ciclo de trabalho. Para efeito de

comparação, as correntes nos subintervalos de (B) a (F) expostas na Figura 19 também são ilustradas.

Figura 49: Corrente nos indutores referente aos subintervalos de (B) a (F).

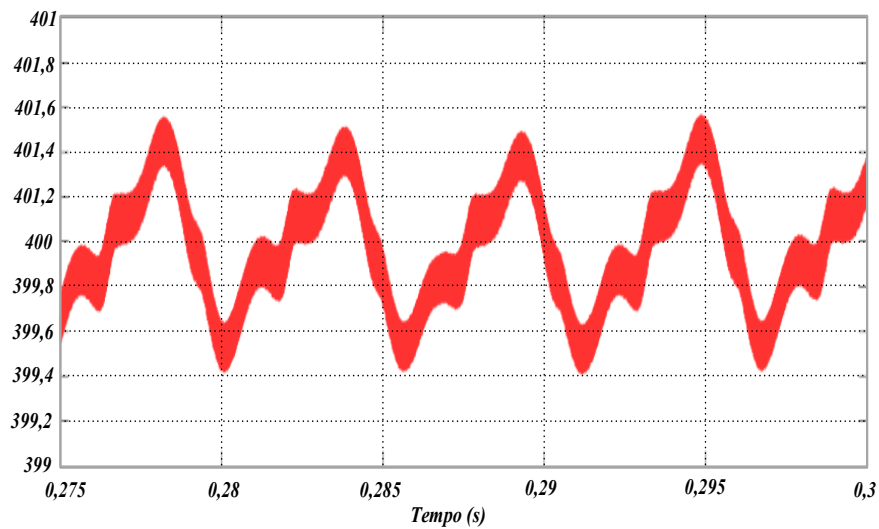




Fonte: Próprio autor.

Na Figura 50 é ilustrada a tensão de saída do conversor.

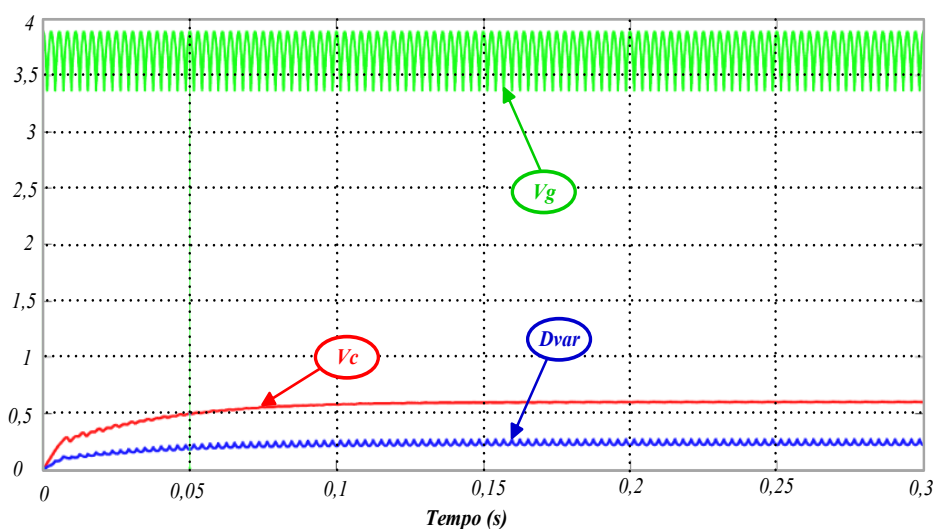
Figura 50: Tensão de saída retificador trifásico boost semi-controlado.



Fonte: Próprio autor.

Na Figura 50, pode-se notar que a tensão de saída possui um *ripple* total próximo a 3V, valor este dentro do esperado e bastante satisfatório. Para gerar a razão cíclica variável o sistema de controle cria a tensão retificada trifásica que irá fornecer a forma variante da razão cíclica, este sinal será multiplicado pelo sinal do regulador de tensão responsável por fornecer o nível correto de operação pré-determinado. Na Figura 51 é ilustrada a tensão retificada trifásica, o sinal de saída do regulador de tensão e a razão cíclica variável.

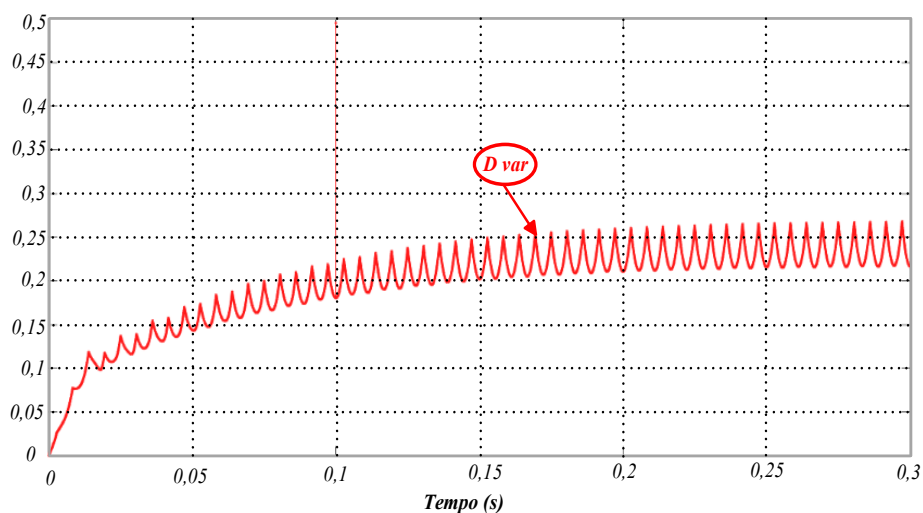
Figura 51: Sinais de controle.



Fonte: Próprio autor.

Na Figura 52 é apresentada com maiores detalhes a razão cíclica variável gerada pelo sistema de controle.

Figura 52: Razão cíclica variável.



Fonte: Próprio autor.

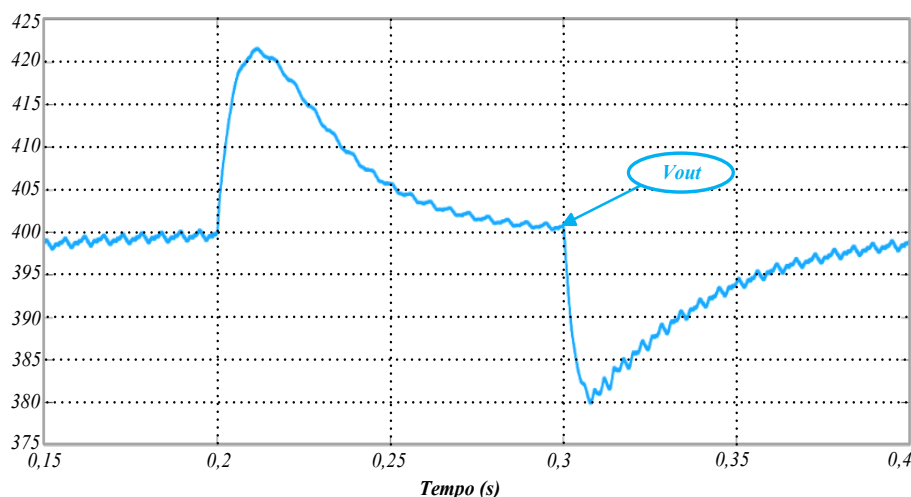
Como se nota na Figura 52, a razão cíclica varia permanentemente durante os ciclos de rede energia, com isso, a distorção harmônica de corrente na entrada, principalmente em baixa frequência diminui, aumentando assim o fator de potência do sistema.

Com o intuito de comprovar a eficácia do controlador de tensão, foram realizados testes de degrau na carga. O procedimento é simples e foi tomado como segue.

- Primeiramente, com o conversor em regime permanentemente de operação e carga nominal, aplica-se um degrau de meia carga;
- Com meia carga aplicada, se analisa o comportamento do regulador de tensão verificando o percentual de *overshoot*;
- Posteriormente, retorna-se a carga nominal e novamente se analisa o regulador de tensão verificando o percentual de *undershoot*.

O tempo de estabelecimento também é analisado para verificar a velocidade do controlador. Na Figura 53 é ilustrada a tensão de saída do conversor mediante os testes de degrau de carga.

Figura 53: Tensão de saída mediante testes de degrau.

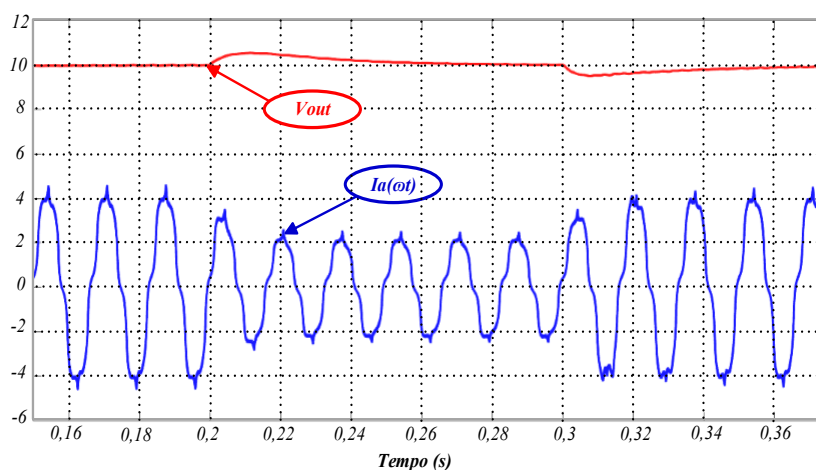


Fonte: Próprio autor.

Através de análise na Figura 53, constata-se que o percentual de *overshoot* e *undershoot* permanecem em torno de 6%, além disso, o tempo de estabelecimento também se mostra adequado estando em torno de 6 ciclos de rede ou equivalentemente 100 milissegundos.

Na Figura 54 é apresentada a tensão de saída juntamente com a corrente de entrada do conversor mediante degrau de carga. Através de análise na Figura 54 constata-se que a distorção da corrente de entrada permaneceu praticamente inalterada.

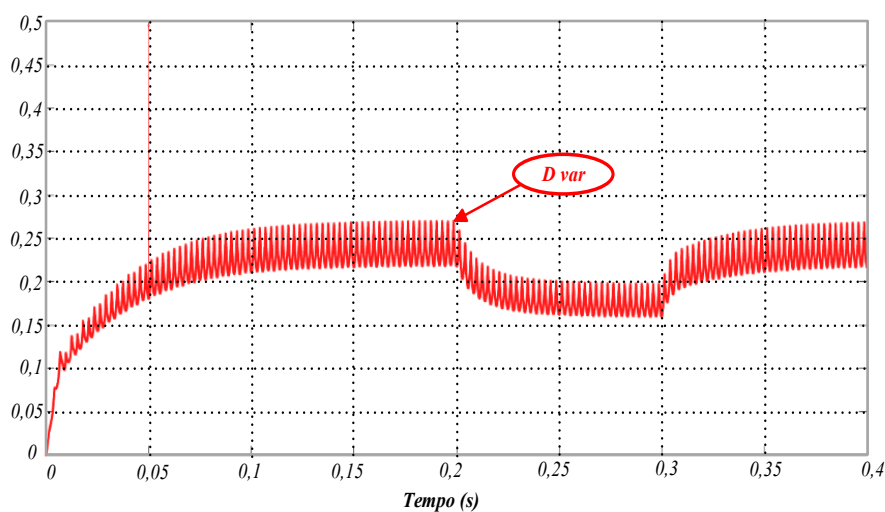
Figura 54: Tensão de saída e corrente de entrada.



Fonte: Próprio autor.

A razão cíclica variável com efeito do controlador de tensão também é ilustrada na Figura 55.

Figura 55: Razão cíclica variável com efeito do controlador.

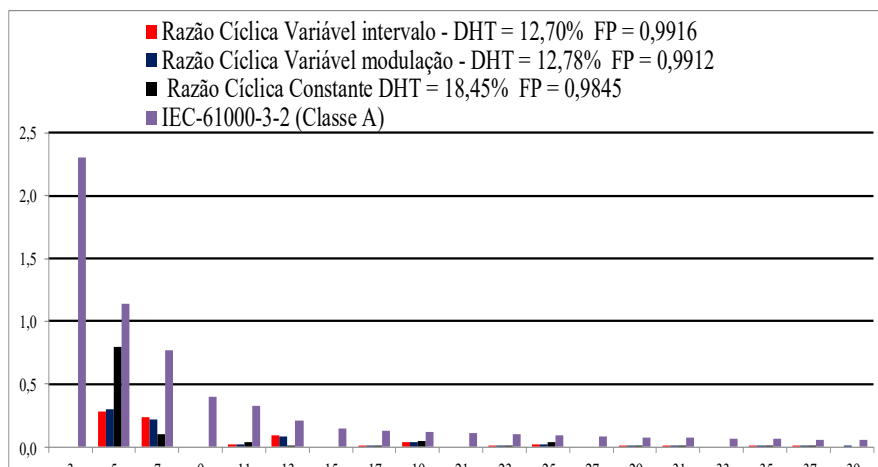


Fonte: Próprio autor.

Como se nota na Figura 55, a razão cíclica permanece atuando durante o degrau de carga aplicado, no entanto, o regulador de tensão opera de modo a levar o nível da razão cíclica para o ponto de operação determinado.

Na Figura 56 é ilustrado o conteúdo harmônico de corrente para ambas as técnicas de controle com razão cíclica variável e também constante, comparado com a norma europeia IEC 61000-3-2.

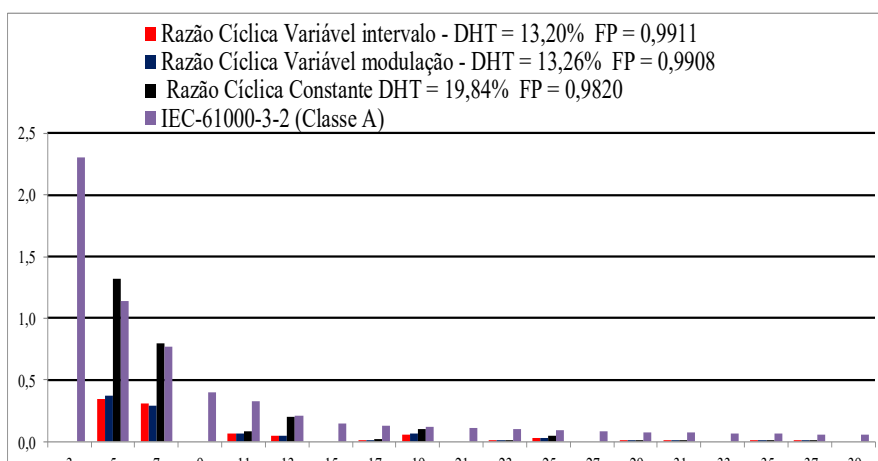
Figura 56: Distorção harmônica e norma IEC 61000-3-2.



Fonte: Próprio autor.

Na Figura 56 é possível notar que o retificador trifásico *boost* semi-controlado com controle por razão cíclica variável está dentro dos limites impostos pela norma. Observa-se que há um leve conteúdo referente à 5ª e 7ª harmônicas que são mais acentuadas do que as demais, no entanto, como já frisado, todas as 39 harmônicas de corrente da entrada do conversor estão abaixo do limite. Há de se observar também que para este nível de potência (1kW), o controle por razão cíclica constante permanece abaixo dos limites da norma e acima do conteúdo harmônico de corrente com a utilização de razão cíclica variável. No entanto, conforme se aumenta o nível de potência a ser processada, mantendo-se a tensão de saída apresentada na Tabela I, o retificador trifásico *boost* semi-controlado com razão cíclica constante não opera dentro dos limites da norma. Como exemplo, considere a Figura 57 onde se ilustra o conteúdo harmônico de corrente para as 39 primeiras harmônicas e uma potência de 2500W.

Figura 57: Distorção harmônica e norma IEC 61000-3-2 (Potência de 2500W).



Fonte: Próprio autor.

4.4 Conclusões

Neste capítulo realizou-se o dimensionamento dos elementos passivos do circuito, incluindo o filtro LC de entrada. Também se realizou o projeto de controlador de tensão, onde, através dos diagramas de Bode constatou-se que o mesmo atendia aos requisitos expostos no capítulo 3. Dessa forma, realizou-se a simulação do conversor utilizando o *software MatLab 2015 Simulink*. Por meio dessas simulações verificou-se a eficácia do conversor em minimizar os efeitos das componentes harmônicas de corrente de baixa ordem, principalmente 5ª e 7ª.

A eficácia do sistema de controle em regular a tensão de saída também foi verificada através de testes de degrau de carga, onde constatou-se que o mesmo atuou de maneira rápida e eficiente, além disso, a distorção da corrente de entrada do conversor permaneceu praticamente inalterada.

Constatou-se também que o conteúdo harmônico da corrente de entrada está abaixo dos limites impostos pela norma IEC 61000-3-2 e, dessa forma, o retificador trifásico *boost* semi-controlado se mostrou eficiente em seu principal objetivo que é a minimização do conteúdo harmônico de corrente e o aumento do fator de potência do sistema.

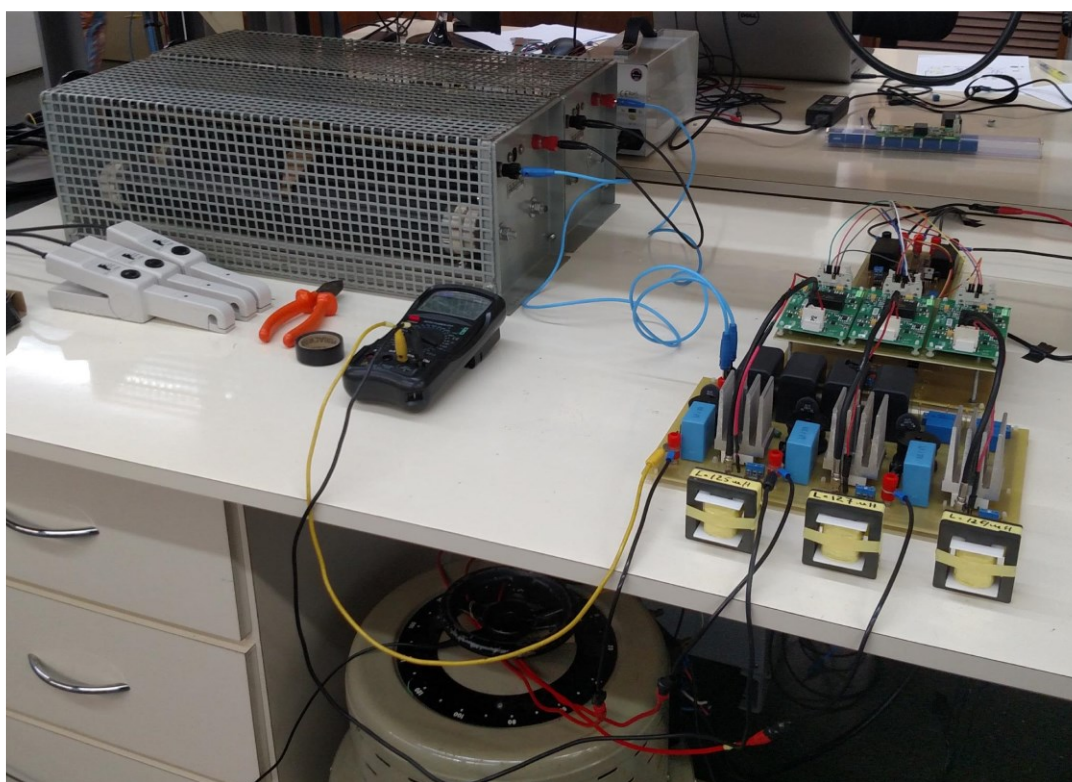
Capítulo 5

5.1 Resultados Experimentais

Neste capítulo são apresentados os resultados experimentais referentes à utilização de ambas as técnicas de razão cíclica variável apresentadas neste trabalho, além é claro de resultados com razão cíclica constante.

Na Figura 58 apresenta-se o arranjo laboratorial do protótipo construído.

Figura 58: Arranjo laboratorial.



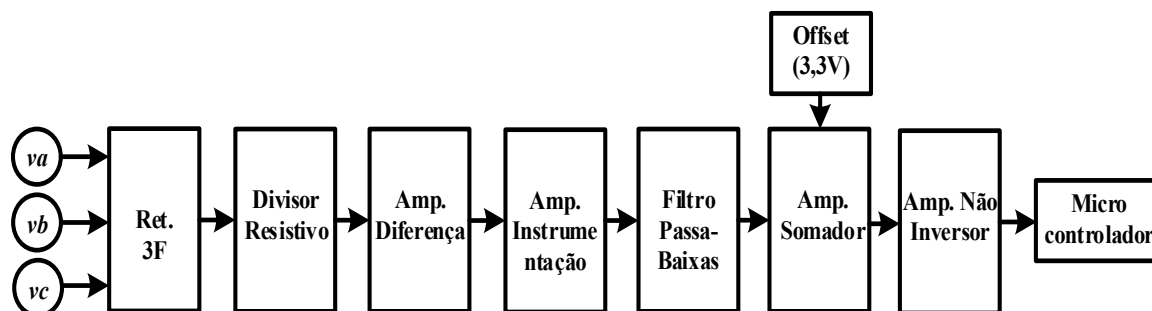
Fonte: Próprio autor.

Como se nota pela Figura 58, optou-se por construir as três células, ou fases, em uma única placa. Vale ressaltar também que o protótipo possui as mesmas especificações contidas na Tabela I. O sinal modulado por largura de pulso é gerado pelo micro controlador *launchPad™ C2000 (TMS320F28379D)* e enviado aos três *drivers* responsáveis pelo acionamento das chaves.

Para poder gerar a razão cíclica variável, o micro controlador necessita receber o sinal retificado trifásico. No entanto, esse sinal precisa ser reduzido para níveis seguros de operação para o micro e, além disso, há fontes de ruídos internas e externas ao circuito do conversor que

podem interferir de modo a prejudicar a correta leitura do sinal em questão. Assim, para tentar evitar tais problemas e adequar o sinal ao canal de entrada do micro, o mesmo passa a ser lido por um circuito de condicionamento, o qual possui os estágios apresentados na Figura 59.

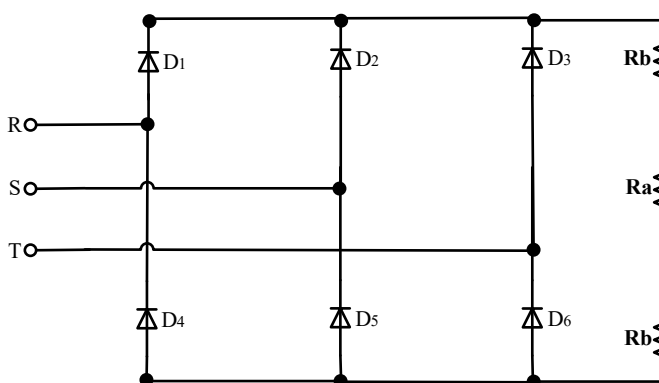
Figura 59: Estágios do circuito de condicionamento de sinais.



Fonte: Próprio autor.

Os blocos, referentes à retificação trifásica e à leitura do sinal, realizado pelo divisor resistivo, tem seu circuito apresentado na Figura 60.

Figura 60: Retificador trifásico e divisor resistivo.

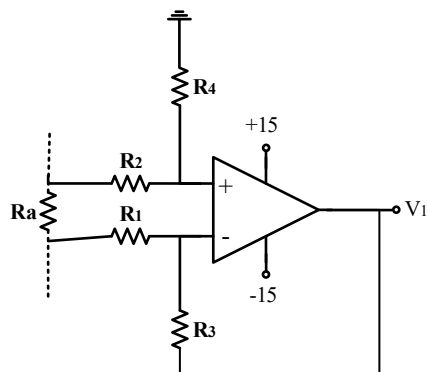


Fonte: Próprio autor.

O circuito apresentado na Figura 60 é relativamente simples e tem por objetivo ter um baixo consumo de potência.

O amplificador diferença realiza a leitura da tensão sobre o resistor R_a , que é reduzida a níveis seguros de operação para circuitos eletrônicos. O amplificador diferença tem seu circuito apresentado na Figura 61.

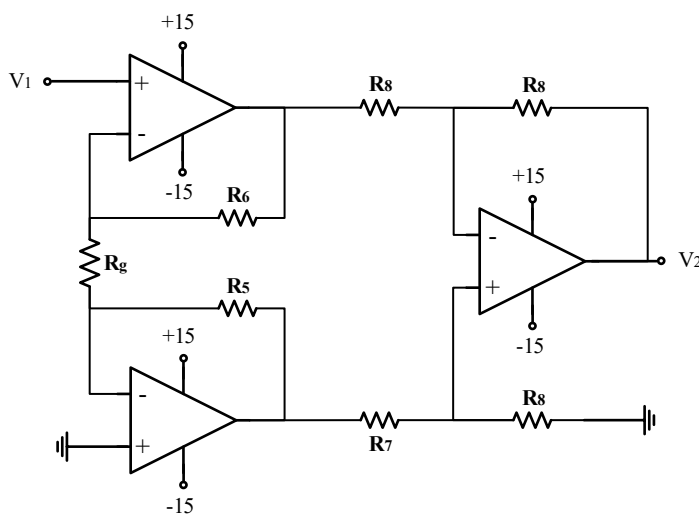
Figura 61: Amplificador diferença.



Fonte: Próprio autor.

Logo após a leitura do sinal retificado lido sobre o resistor R_a , é necessário suprimir qualquer ruído de modo comum que possa surgir no sistema, dessa forma, emprega-se o circuito do amplificador de instrumentação, o qual é apresentado na Figura 62.

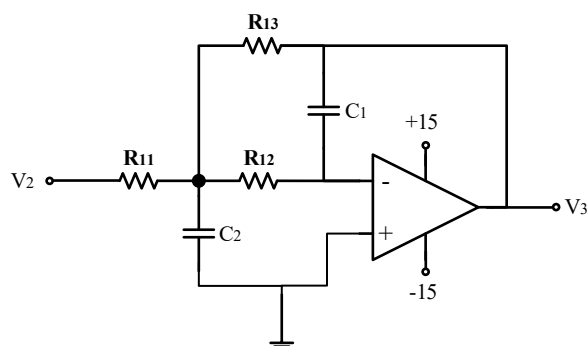
Figura 62: Amplificador de instrumentação.



Fonte: Próprio autor.

Devido à alta frequência de chaveamento e a possíveis ruídos também de alta frequência que possam surgir no sistema, emprega-se um filtro passa-baixas de segunda ordem. Tal filtro possui uma frequência de corte suficientemente distante das baixas frequências da rede de energia elétrica, garantindo sua não interferência nesses sinais. Além disso, vale destacar também que tal filtro possui a configuração MFB (*Multiple Feedback*) e inversão de fase. O filtro passa-baixas utilizado tem seu circuito apresentado na Figura 63.

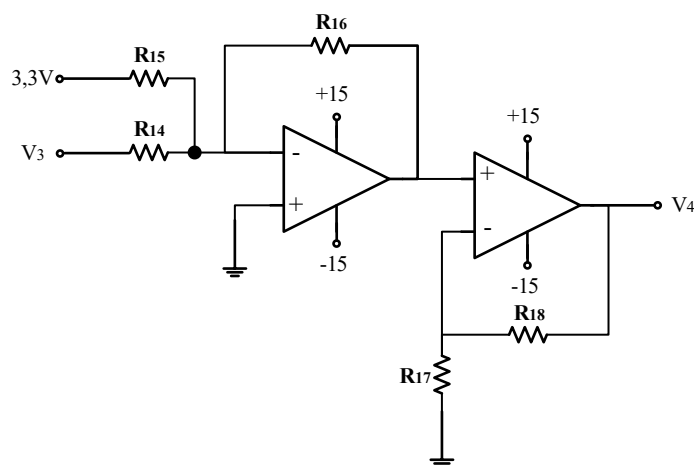
Figura 63: Filtro passa-baixas.



Fonte: Próprio autor.

Por fim, os últimos dois estágios são referentes ao condicionamento do sinal para entrada no microcontrolador, ou seja, trata-se de se impor ao sinal variar em uma faixa de 0V a 3,3V. Para tanto, utiliza-se os circuitos com amplificador somador e não inversor, como apresentado na Figura 64.

Figura 64: Amplificador somador e não inversor.

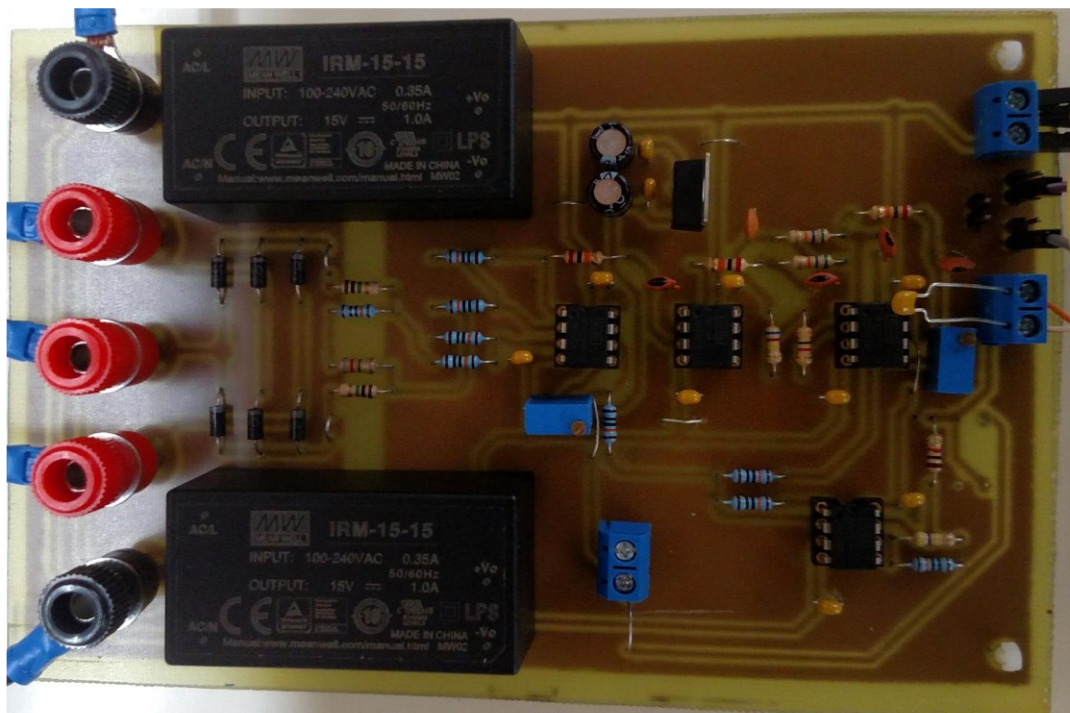


Fonte: Próprio autor.

O protótipo da placa de condicionamento de sinais que foi construído pode ser visualizado na Figura 65.

O sinal é lido no canal de entrada do microcontrolador à uma frequência de amostragem de 108kHz. Uma vez dentro do micro, aplica-se os ganhos inversos aos da placa de condicionamento de sinal afim de se obter a tensão retificada trifásica presente nos terminais do circuito retificador.

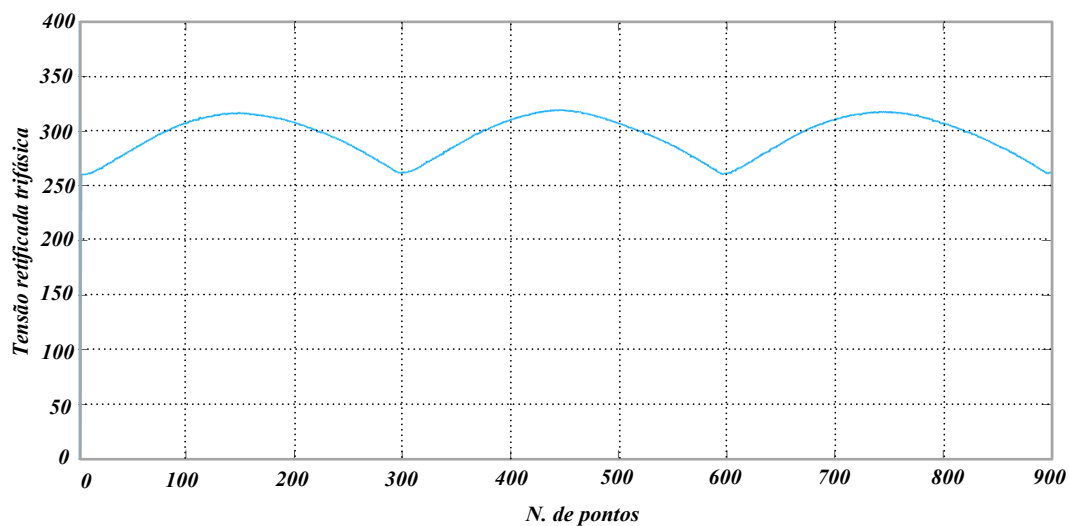
Figura 65: Protótipo placa de condicionamento de sinais.



Fonte: Próprio autor.

Na Figura 66, apresenta-se o sinal lido e já com os ganhos invertidos aplicados no micro controlador.

Figura 66: Sinal retificado micro controlador.

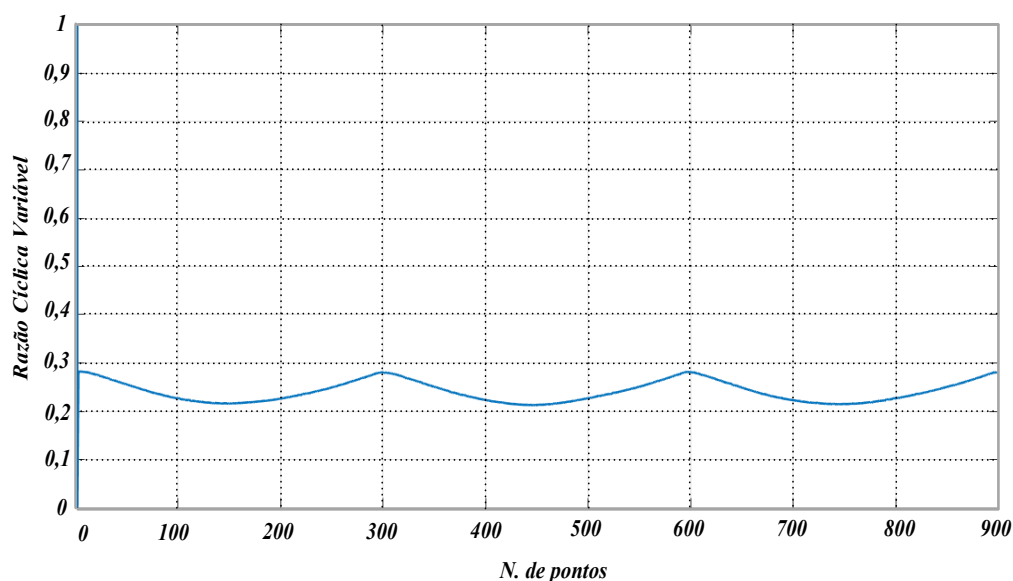


Fonte: Próprio autor.

Com o sinal retificado, pode-se gerar, de forma simples, ambos os métodos de razão cíclica variável, sendo que é necessário inserir as funções (47) e (50). Para o caso da função

(47), considera-se que não há variações nas tensões de entrada e saída, logo, utiliza-se os valores de $V_m = 311V$ e $V_{out} = 400V$. Para a função (50), calcula-se o índice de modulação, dependente do ganho estático de tensão e, novamente, despreza-se variações nas tensões de entrada e saída, obtendo um $m = 0,002$. Dessa forma, a razão cíclica variável gerada pelo micro controlador pode ser vista na Figura 67.

Figura 67: Razão cíclica variável gerada pelo micro controlador.



Fonte: Próprio autor.

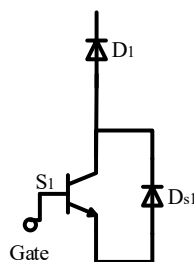
Para melhor entendimento deste trabalho, se encontra disponível no apêndice A todo o código escrito e executado pelo microcontrolador.

5.2 Especificação do Estágio de Potência.

Considerando os mesmos dados de projeto apresentados na Tabela I, assim como valores de corrente eficaz e de pico, obtidos de resultados teóricos e simulação, projetou-se fisicamente o elemento magnético utilizando o núcleo de ferrite do tipo EE, modelo NEE 65/33/13-3600-IP12R da fabricante Thornton com 16 espiras do fio 24 AWG.

Para as chaves semicondutoras, optou-se pela utilização de módulos que constituem um “braço” do conversor, ou seja, um módulo possui a chave principal, seu diodo de roda livre, e um diodo *boost* de saída. Na Figura 68 tem-se o esquema do módulo.

Figura 68: Módulo de potência.



Fonte: Próprio autor.

Assim, para constituir cada braço do retificador trifásico *boost* semi-controlado, escolheu-se o módulo SK 35 GAL 12T4 da fabricante Semikron. Os pulsos para o *gate* das chaves proveniente do microcontrolador não possuem a tensão necessária para o acionamento das mesmas, logo, utilizou-se *drivers*, um para cada chave, do modelo SKHI 10/12R também da fabricante Semikron. Além do acionamento das chaves, estes modelos fornecem a isolamento elétrica entre o circuito de controle e o circuito de potência, fornecendo maior segurança de operação ao micro controlador e demais dispositivos eletrônicos.

A operação em modo de condução descontínua implica em elevados picos de corrente, os quais são “absorvidos” pelo capacitor de saída, assim, deseja-se um capacitor que possa suportar os valores elevados de corrente eficaz. Para atender a tal necessidade, optou-se pelo modelo MKP1848C65090JY da fabricante VISHAY, que possui alta capacidade de *ripple* de corrente. Além disso, é claro, o modelo escolhido suporta tensões em seus terminais de até 900VDC.

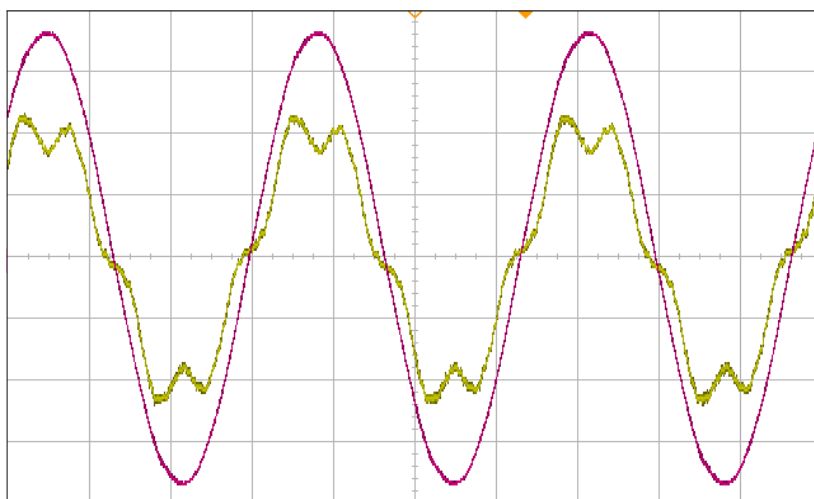
5.3 Resultados Experimentais para o Retificador Trifásico *Boost* Semi-controlado.

As formas de onda de tensão e corrente de entrada do conversor proposto, para razão cíclica constante, razão cíclica variável com intervalo e, razão cíclica variável com índice de modulação, são apresentadas respectivamente nas Figuras 69, 70 e 71.

Na Figura 69, pode-se visualizar a distorção característica da corrente de entrada do conversor. Como comentado anteriormente, essa distorção se deve, em parte, ao valor elevado do conteúdo harmônico em baixa frequência, principalmente 5ª harmônica.

Figura 69: Tensão e corrente de entrada (razão cíclica constante).

Escalas: Tensão (50V/div), corrente (2A/div) e tempo (5ms/div).

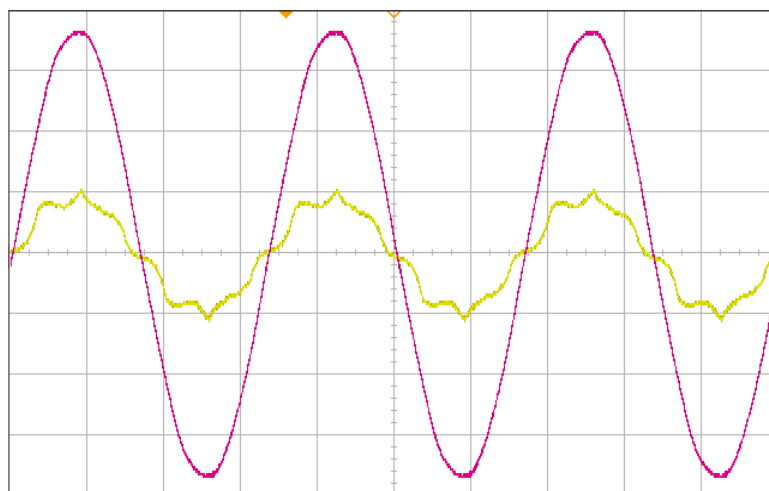


Fonte: Próprio autor.

Com a inserção da técnica de controle por razão cíclica variável com intervalo, como se nota pela Figura 70 a distorção característica com razão cíclica constante, presente no pico da forma de onda da corrente, é substituída pela forma já esperada em simulação, com um “afinamento” no pico da onda.

Figura 70: Tensão e corrente de entrada (razão cíclica variável com intervalo).

Escalas: Tensão (50V/div), corrente (5A/div) e tempo (7ms/div).

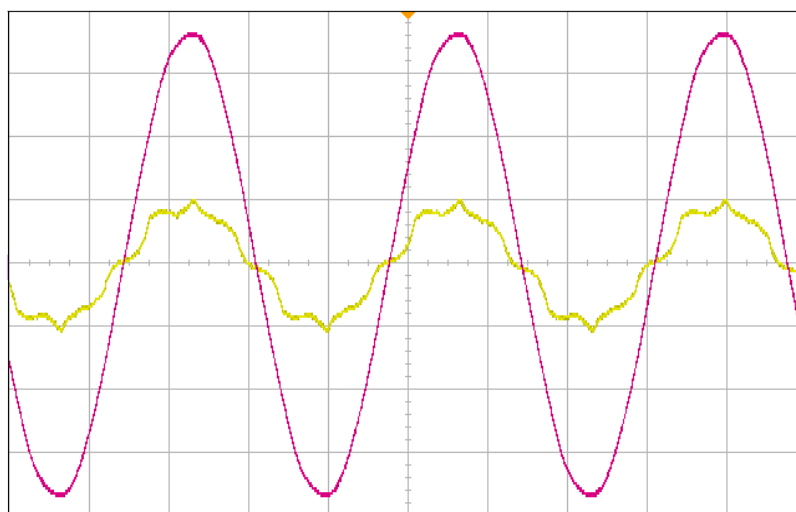


Fonte: Próprio autor.

Assim como esperado, os resultados entre ambos os métodos de razão cíclica variável coincidem de forma muito semelhante, como apresentado na Figura 71.

Figura 71: Tensão e corrente de entrada (razão cíclica variável com modulação).

Escalas: Tensão (50V/div), corrente (5A/div) e tempo (7ms/div).

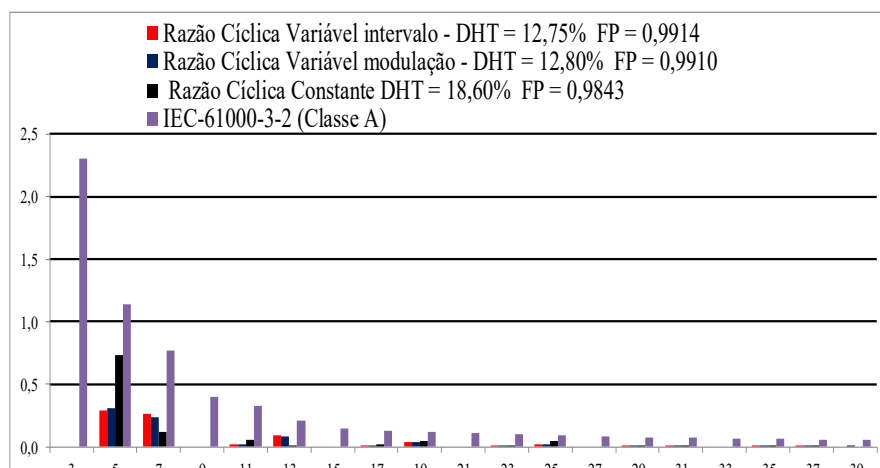


Fonte: Próprio autor.

Independentemente do método de razão cíclica variável utilizado, os resultados obtidos são satisfatórios em termos da distorção característica da corrente de entrada quando se compara a mesma com a distorção imposta pela razão cíclica constante. Além disso, é válido ressaltar que os resultados coincidem com os valores teóricos e de simulação.

Assim como realizado no capítulo 4, na Figura 72, apresenta-se a análise espectral das correntes de entrada para cada um dos métodos expostos e, também, compara-se o conteúdo harmônico imposto com a norma europeia IEC 61000-3-2.

Figura 72: Distorção harmônica e norma IEC 61000-3-2 (resultados experimentais).

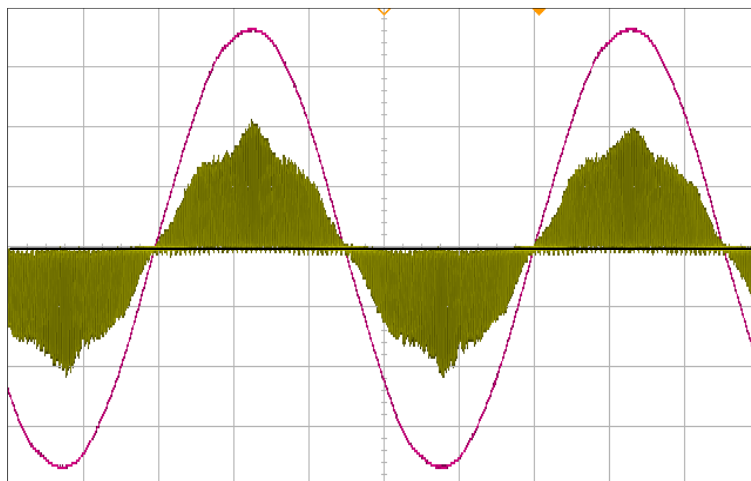


Fonte: Próprio autor.

A tensão de entrada, juntamente com a corrente no indutor, utilizando razão cíclica variável é apresentada na Figura 73.

Figura 73: Tensão de entrada e corrente no indutor.

Escalas: Tensão (50V/div), corrente (5A/div) e tempo (3,3ms/div).

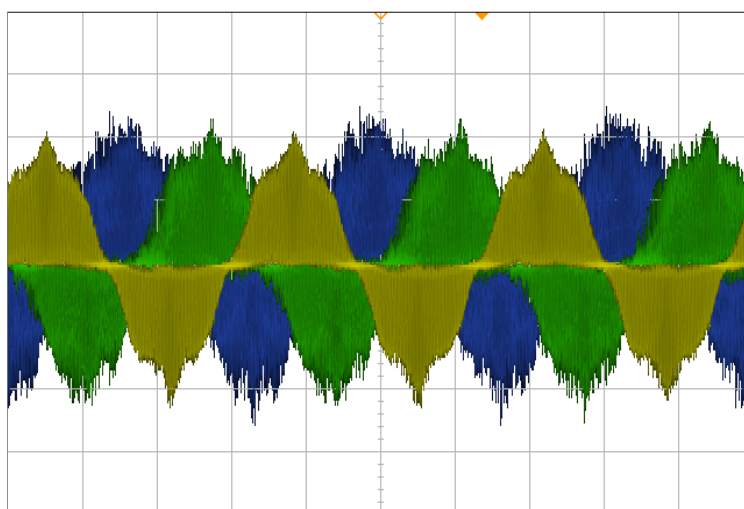


Fonte: Próprio autor.

É possível notar o comportamento de seguidor de tensão na corrente do indutor, fato esse que proporciona a correção da corrente de entrada. Na Figura 74 apresenta-se o comportamento da corrente nos três indutores.

Figura 74: Corrente nos indutores.

Escalas: Corrente (5A/div) e tempo (5ms/div).

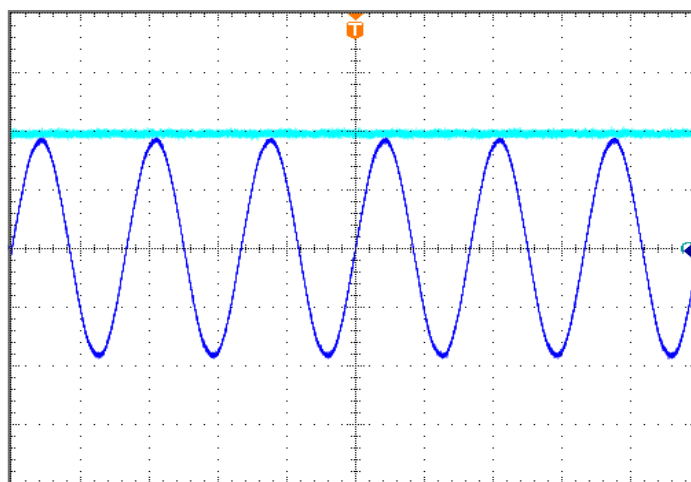


Fonte: Próprio autor.

O conversor *boost* como se sabe opera como elevador de tensão. Neste trabalho, com uma tensão de entrada de 127V RMS, a tensão de saída alcançada foi o valor especificado na Tabela I, como pode-se observar através da Figura 75.

Figura 75: Tensão de entrada e saída conversor *boost*.

Escalas: Tensão de entrada (100V/div), tensão de saída (200v/div) e tempo (10ms/div).

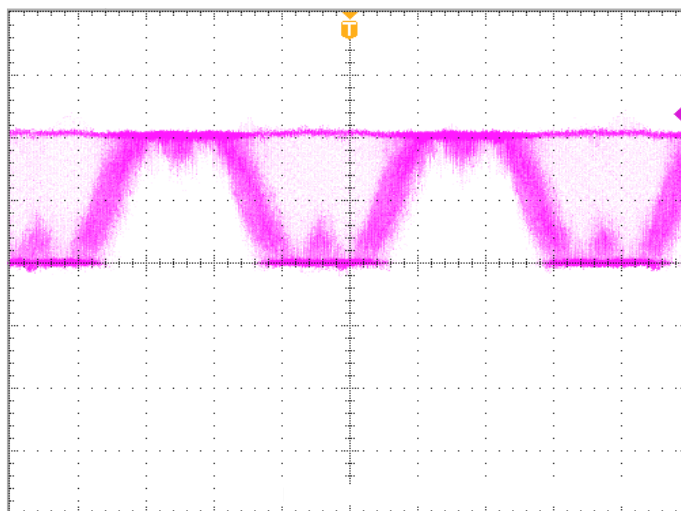


Fonte: Próprio autor.

A chave principal, o diodo de roda livre, e o diodo *boost* de saída, quando não estiverem em condução, devem ser capazes de bloquear a tensão de saída. Na Figura 76, apresenta-se o comportamento em baixa frequência do diodo *boost* de saída.

Figura 76: Tensão sobre o diodo boost de saída (baixa frequência).

Escalas: Tensão (200V/div) e tempo (4ms/div).

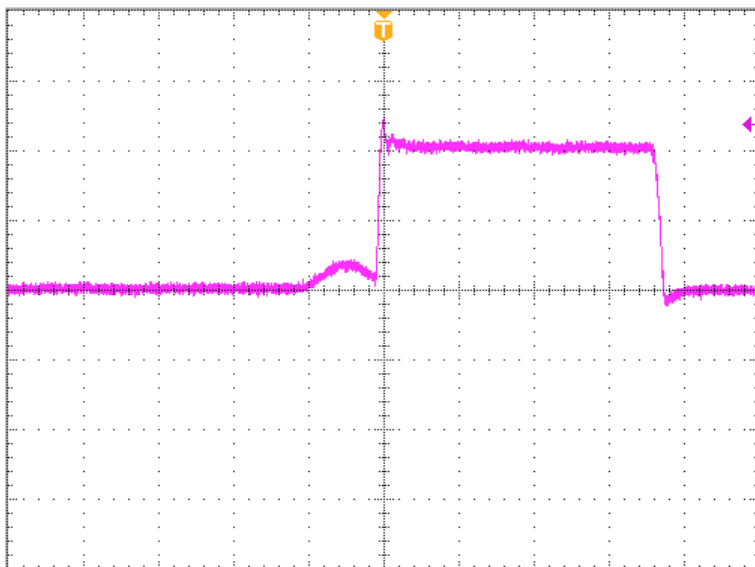


Fonte: Próprio autor.

Detalhes da sobretensão referente ao bloqueio do diodo são apresentados na Figura 77.

Figura 77: Tensão sobre o diodo boost de saída (alta frequência).

Escalas: Tensão (200V/div) e tempo (400ns/div).

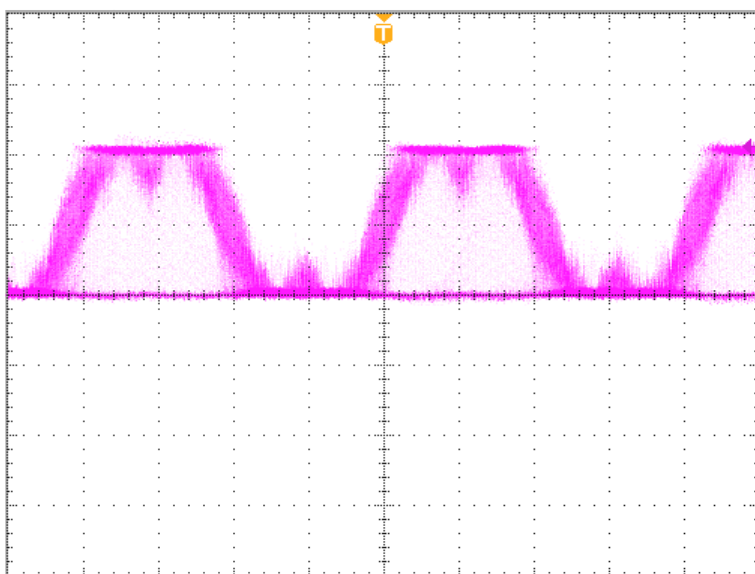


Fonte: Próprio autor.

Para o caso da chave principal, as formas de onda que são complementares ao ciclo de chaveamento, são apresentadas em 78 e 79 respectivamente.

Figura 78: Tensão sobre a chave boost (baixa frequência).

Escalas: Tensão (200V/div) e tempo (4ms/div).

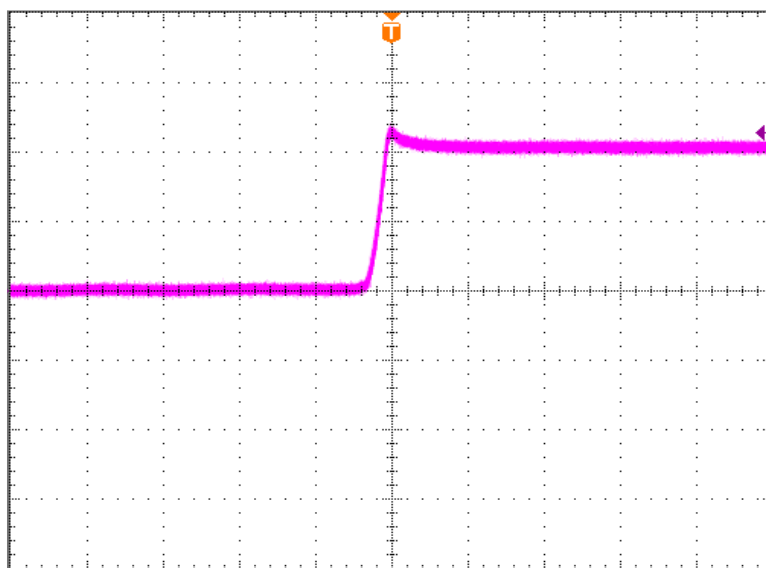


Fonte: Próprio autor.

Detalhe do momento do bloqueio da chave *boost*.

Figura 79: Tensão sobre a chave boost (alta frequência).

Escalas: Tensão (200V/div) e tempo (400ns/div).



Fonte: Próprio autor.

5.4 Conclusões

Este capítulo teve por objetivo apresentar os principais resultados obtidos de testes experimentais realizados em laboratório. Constatou-se que o conversor operando com razão cíclica constante, apresentou a distorção harmônica na corrente de entrada já característica e que, com a utilização do controle por razão cíclica variável, alcançou-se melhores resultados no que diz respeito à forma de onda da corrente, aumento do fator de potência, e redução do conteúdo harmônico principalmente em baixa frequência.

Os resultados obtidos com a utilização de ambas as técnicas de controle por razão cíclica variável, como dito, se mostraram satisfatórios, no entanto, é válido lembrar que a técnica de controle por razão cíclica variável com intervalo, possui restrição de uso em relação ao ganho estático de tensão do conversor, sendo que, para ganhos estáticos pequenos, onde a distorção de corrente é maior, a mesma não poderia ser aplicada.

A utilização da razão cíclica variável com índice de modulação, possui a vantagem de não necessitar de nenhum sinal além da tensão retificada trifásica e, além disso, é válida para qualquer faixa de ganho estático de tensão.

Capítulo 6

Conclusão Geral

Inicialmente, buscou-se apresentar as configurações mais simples possíveis para conversão de energia de corrente alternada para corrente contínua. No entanto, as configurações estudadas fornecem alguns problemas, alguns deles referentes à qualidade de energia elétrica, fator de potência e distorção harmônica de corrente. Para tentar controlar, de maneira inteligente e eficaz, as distorções harmônicas, foram apresentadas diversas propostas que se utilizaram de técnicas de correção ativa, com conversores CC-CC *boost*. Entretanto, algumas dessas técnicas se mostraram defasadas e outras complexas demais.

Devido a este fato, uma nova estrutura que propunha a mitigação de componentes harmônicas e, ao mesmo tempo, apresenta-se esforços de corrente nos semicondutores menores do que as estudadas, foi apresentada no capítulo dois. Todo o equacionamento referente a tal estrutura foi demonstrado e ambas as técnicas de controle por razão cíclica variável foram inseridas no conversor proposto. Os valores de indutância, capacitância e do filtro *LC* necessários para o projeto do conversor foram apresentados.

No capítulo três foram abordadas questões relativas ao sistema de controle. Apresentou-se um modo de se adquirir a tensão retificada trifásica, não disponível no retificador trifásico *boost* semi-controlado de forma natural. Além disso, o controlador de tensão demonstrado ao longo do referido capítulo, foi inserido ao sistema de controle por razão cíclica variável.

No capítulo quatro, foram apresentados resultados de simulação que buscaram comprovar a eficácia do conversor em mitigar componentes harmônicas de corrente, principalmente de baixa ordem e operando com baixos ganhos estáticos de tensão.

No capítulo cinco apresentou-se os principais resultados experimentais obtidos e, com os mesmos, constatou-se que o conversor proposto pode ser uma opção no que tange à correção do fator de potência. Além disso, a configuração da ponte semi-controlada permite o aumento do nível de potência da estrutura que, juntamente com a utilização do controle por razão cíclica variável, pode proporcionar a utilização do conversor em regiões onde vigora a norma IEC 61000-3-2. Outro fator importante diz respeito ao micro controlador que, por possuir grande capacidade de processamento, pode fornecer resultados de cálculos matemáticos em curtos períodos de tempo, o que garante uma maior precisão e relativa simplicidade no controle, visto que as operações matemáticas realizadas não apresentam grande complexidade.

Para pesquisas futuras, são prioridades:

- Realizar testes com a implementação do controlador em malha fechada;
- Inserir filtros para interferência eletromagnética para se tentar reduzir os problemas encontrados referentes a mesma;
- Geração da forma de onda retificada trifásica através de um algoritmo PLL.
- Estudo da operação do conversor em modo de condução crítico.

Além disso, um artigo referente a este trabalho foi submetido e aceito para o Congresso Brasileiro de Eletrônica de Potência (COBEP-2017) realizado em Juiz de Fora – MG (MORAIS et. al., 2017).

REFERÊNCIAS

- AZEVEDO, M. C.; SIMONETTI, D. S. L.; VIEIRA J. L. F.; AND REY, J. P. The design of duty-cycle modulated three-phase boost rectifiers. In: CONFERENCE RECORD OF THE 1999 IEEE INDUSTRY APPLICATIONS CONFERENCE, 34, 1999, Phoenix. **Proceedings of the...** Phoenix: IEEE, 1999. V. 4, p. p. 2530-2535.
- BALESTERO, J. P. R.; TOFOLI, F. L.; FERNANDES, R. C.; TORRICO-BASCOPE, G. V.; SEIXAS, F. J. M. de. Power factor correction boost converter based on the three-state switching cell. **IEEE Transactions on Industrial Eletronics**, Piscataway, v. 59, n. 3, p. 1565-1577, 2012.
- ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**. 2. ed. New York: Kluwer Academic/Plenum Publishers, 2004.
- FIGUEIREDO, J. P. M.; TOFOLI, F. L.; SILVA, B. L. A. A review of single-phase PFC topologies based on the boost converter. In: IEEE/IAS INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS – INDUSCON, 9, 2010, São Paulo. **Proceedings of the...** São Paulo: IEEE, 2010. p. 1-6. Disponível em: <https://www.researchgate.net/publication/224226710_A_review_of_single-phase_PFC_topologies_based_on_the_boost_converter>. Acesso em: 25 abr. 2018.
- GANGAVARAPU, S; RATHORE, A. K. Three-phase interleaved semi-controlled PFC converter for aircraft application. In: ANNUAL CONFERENCE OF THE IEEE INDUSTRIAL ELECTRONICS SOCIETY, IECON, 43, 2017 Beijing. **Proceedings of the...** Beijing: IEEE, 2017. p. 6652-6657.
- HART, D. **Eletrônica de potência: análise e projeto de circuitos**. Rio de Janeiro: McGraw-Hill Brasil, 2012.
- HUANG, Q.; LEE, F. C. Harmonic reduction in a single-switch, three-phase boost rectifier with high order harmonic injected PWM. In: POWER ELECTRONICS SPECIALISTS CONFERENCE PROCEEDINGS OF THE IEEE PESC, 27, 1996, Baveno. **Proceedings of the...** Baveno: IEEE, 1996. p. 1266-1271.
- HUBER, L.; JANG, Y.; JOVANOVIĆ, M. M. Performance evaluation of bridgeless PFC boost rectifiers. **IEEE Transactions on Power Electronics**, Piscataway, v. 23, n. 3, p. 1381-139, 2008.
- INTERNATIONAL ELECTROTECHNICAL COMMISSION. **Electromagnetic compatibility (EMC): part 3-2: limitation of emission of harmonic currents in low-voltage power supply systems for equipment with rated current up to and Including 16A**. Geneva: STANDARDS, 1998. (IEC-61000-3-4).
- JANG, Y.; JOVANOVIĆ, M. M. A novel robust harmonic injection method for single-switch three-phase discontinuous- conduction-mode boost rectifiers. **IEEE Transactions on Power Electronics**, Piscataway, v. 13, n. 5, p. 824-834, Sep. 1998.
- KIKUCHI, J.; MANJREKAR, D. M.; LIPO, T. A. Performance improvement of half controlled three phase PWM boost rectifier. In: PROCEEDING OF IEEE POWER ELECTRONIC SPECIALIST CONFERENCE, PESC99, 1999, Charleston. **Proceedings of the...** Charleston:

IEEE, 1999. v. 1, p. 319-324. Disponível em: <<http://lipo.ece.wisc.edu/1999pub/99-07.PDF>>. Acesso em: 24 abr. 2018.

KOLAR, J. W.; FRIEDLI, T. The essence of three-phase PFC rectifier systems – Part I. **IEEE Transactions on Power Electronics**, Piscataway, v. 28, n. 1, p. 176-198, 2013.

MCBEE, K. D.; SIMÕES, M. G. Evaluating the long-term impact of a continuously increasing harmonic demand on feeder-level voltage distortion. **IEEE Transactions on Industry Applications**, Piscataway, v. 50, n. 3, p. 1-8, 2014.

MELO, G. A. **Retificador entrelaçado boost, no modo de condução descontínua, com técnica de correção da corrente de entrada e elevado fator de potência, para aplicações em sistema trólebus**. 2010. 211 f. Tese (Doutorado em Engenharia Elétrica) - Faculdade de Engenharia, Universidade Estadual Paulista, Ilha Solteira, 2010.

MORAIS, D. C.; SEIXAS, F. J. M.; SILVA, L. S. C.; JOÃO, C. P. Three-phase bridgeless boost PFC converter with variable duty cycle control. In: 2017 BRAZILIAN POWER ELECTRONICS CONFERENCE - COBEP, 2017. Juiz de Fora. **Proceedings of the...** Juiz de Fora: [S.n.]. 2017, p. 1-6.

OLIVEIRA, D. S.; BARRETO, L. H. S. C.; ANTUNES, F. L. M.; SILVA, M. I. B. V.; QUEIROZ, D. L.; RANGEL, A. R. A DCM three-phase high frequency semi-controlled rectifier feasible for low power WECS based on a permanent magnet generator. In: BRAZILIAN POWER ELECTRONICS CONFERENCE, 2009, Bonito. **Proceedings of the...** Bonito: IEEE, 2009. p. 1193-1199.

OLIVEIRA, J. C. D. **Qualidade da energia elétrica**: definição e análise dos itens de qualidade. Uberlândia: Universidade Federal de Uberlândia, (Projeto SIDAQEE). Disponível em: <http://www.utilidades.eng.br/media/1009/power_quality.pdf>. Acesso em: 18 abr. 2018.

PAICE, D. A. **Power electronic converter harmonics**: multipulse methods for clean power. New York: IEEE Press, 1996.

PRASAD, A. R.; ZIOGAS, P. D.; MANIAS, S. An active power factor correction technique for three-phase diode rectifiers. **IEEE Transactions on Power Electronics**, Piscataway, v. 6, n. 1, p. 83-92, 1991.

PROCEDIMENTOS DE DISTRIBUIÇÃO DE ENERGIA ELÉTRICA NO SISTEMA ELÉTRICO NACIONAL - PRODIST. **Qualidade da energia elétrica**. Brasília: Agência Nacional de Energia Elétrica, 2007. (Módulo, 8).

SILVA, L. S. C. **Retificador boost entrelaçado com elevado fator de potência e sem ponte de diodos**. 2011. 119 f. Dissertação (Mestrado em Engenharia Elétrica) - Faculdade de Engenharia de Ilha Solteira, Universidade Estadual Paulista, Ilha Solteira, 2011.

SILVA, L. S. C.; SEIXAS, F. J. M.; BRITO, M. A. G. Bridgeless interleaved boost PFC converter with variable duty cycle control. In: BRAZILIAN POWER ELECTRONICS CONFERENCE, 11, 2011, Natal. **Proceedings of the...** Natal: IEEE, 2011. p. 397-402.

SIMONETTI, D. S. L.; SEBASTIAN, J.; UCEDA, J. Single-switch three-phase power factor preregulator under variable switching frequency and discontinuous input current. In: POWER ELECTRONICS SPECIALISTS CONFERENCE, 1993. PESC'93 RECORD, 24, 1993, Seattle. **Proceedings of the...** Seattle: IEEE, 1993. 1993, p. 657-662.

SINGH, B.; SINGH, B. N.; CHANDRA, A.; AL-HADDAD, A.; PANDEY, A.; KOTHARI, D. P. A review of three-phase improved power quality AC-DC converters. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 51, n. 3, p. 641-641, 2004.

STANISLAV, D. Y.; ALEXANDER, L. G.; ALEXANDER, P. A. Active - adaptive control system development of electric power quality assurance device. In: INTERNATIONAL SIBERIAN CONFERENCE ON CONTROL AND COMMUNICATIONS – SIBCON, 2015, Omsk. **Proceedings of the...**Omsk: IEEE, 2015. p. 1-5. Disponível em: < <https://ieeexplore.ieee.org/stamp/stamp.jsp?arnumber=7147043>>. Acesso em: 18 abr. 2018.

SUN, J.; FRÖHLEKE, N.; GROSTOLLEN, H. Harmonic reduction techniques for single-switch three-phase boost rectifiers. In: PROCEEDINGS OF THE. IEEE INDUSTRY APPLICATIONS SOCIETY ANNUAL MEETING, 35, 1996, San Diego. **Proceedings of the...**San Diego: IEEE, 1996. p. 1225-1232.

WANG, Y.; PANDA, D.; LIPO, T. A.; PAN, D. Performance improvement of dual-half-controlled-converter and its applications in utility rectifiers. In: INTERNATIONAL CONFERENCE ON POWER ELECTRONICS – ECCE ASIA, 8, 2011, Jeju. **Proceedings of the...** Jeju: IEEE, 2011. p. 1711-1718.

YAO, K.; RUAN, X.; ZOU, C.; YE, Z. Three-phase single-switch boost PFC converter with high input power factor. In: IEEE ENERGY CONVERSION CONGRESS AND EXPOSITION, 2010, Atlanta. **Proceedings of the...** Atlanta: IEEE, 2010. p. 2921-2928.

APÊNDICE A

```

#include "F28x_Project.h"
#include "math.h"

// #define def __TI_COMPILER_VERSION__ 1

// Declaração de funções externas
extern void InitSysCtrl(void);
extern void InitPieCtrl(void);
extern void InitPieVectTable(void);
extern void InitFlash(void);
extern void InitGpio(void);

extern Uint16 RamfuncsLoadStart;
extern Uint16 RamfuncsLoadSize;
extern Uint16 RamfuncsRunStart;

// Declaração de funções de configuração
void ConfigureGpio(void);
void ConfigureePWM(void);
void ConfigureADC(void);
interrupt void malha_controle(void);

// Declaração de Variáveis Globais
float Ts = 0.00000925925925925;
float Gvg2 = 88.857142857142861; // Ganho de escala p/ vg
float Gvg1 = 0.0001745176267;
float Vg = 300.0;
float Vm = 311.11;
float D = 0.2222;
float Dma1 = 0.222287006666341;
float Dma2 = 0.611143503333170;
float Dma3 = 0.588326069552929;
float m = 0.002;

float x = 0;

float vg_lido[900];
float dvar[900];
int i = 0;

Uint16 MF = 0;
Uint16 MC = 1;

void main(void)
{
    memcpy(&RamfuncsRunStart, &RamfuncsLoadStart, (Uint32)&RamfuncsLoadSize);
    InitFlash();

    EALLOW;
    WdRegs.WDCR.all = 0x00AF;
    EDIS;

    DINT;
    InitPieCtrl();

    // Disable CPU interrupts and clear all CPU interrupt flags:
    IER = 0x0000;
    IFR = 0x0000;
    InitPieVectTable();

    EALLOW;
    PieVectTable.ADCA1_INT = &malha_controle;
    EDIS;

    // Enable global Interrupts and higher priority real-time debug events:
    IER |= M_INT1; // Enable group 1 interrupts
    EINT; // Enable Global interrupt INTM

```

```

ERTM; // Enable Global realtime interrupt DBGm

//enable PIE interrupt
PieCtrlRegs.PIEIER1.bit.INTx1 = 1; //Habilita o elemento 1 da linha 1

//Descrição de funções de configuração e inicialização
InitGpio();
InitSysCtrl();
ConfigureGpio();
ConfigureADC();
ConfigureePWM();

while(1)
{
    EALLOW;
    WdRegs.WDKEY.all = 0x55;
    WdRegs.WDKEY.all = 0xAA;
    EDIS;
}

//Função de interrupção onde será implementada a malha de controle - 72kHz
interrupt void malha_controle(void)
{
    GpioDataRegs.GPASET.bit.GPIO61 = 1;
    x = (Gvg1)*((float)(AdcaResultRegs.ADCRESULT0));
    x = (x+2.9);
    x = (Gvg2*x);
    Vg = x;

    //Definição malha aberta ou fechada
    if(MF == 0)
    {
        if(MC == 1) // MC = Modo de Controle
        {
            D = Dma1; //D constante
        }
        if(MC == 2)
        {
            D = Dma2*((1)-(Vg*0.002044989775051)); //D = Dma*((1)-((Vg)/((2*Vout)-(sqrt(3)*Vm))))
        }
        if(MC == 3)
        {
            D = Dma3*(1-(m*Vg)); //D = Dma*(1-m*Vg);
        }
    }
    else
    {
        err_1 = (400-Vout);
        if(MC == 1)
        {
            float b0_cte = (kp_cte+(ki_cte*(Ts*0.5))); //Controle D constante
            float b1_cte = ((-kp_cte)+(ki_cte*(Ts*0.5))); //Controle D constante
            y_1 = (y_0+(err_1*b0_cte)+(err_0*b1_cte));
            D = y_1;
        }
        if(MC == 2)
        {
            float b0_var1 = (kp_var1+(ki_var1*(Ts*0.5))); //Controle D variável 1
            float b1_var1 = ((-kp_var1)+(ki_var1*(Ts*0.5))); //Controle D variável 1
            y_1 = (y_0+(err_1*b0_var1)+(err_0*b1_var1));
            D = (y_1)*((1)-(Vg*0.002044989775051));
        }
        if(MC == 3)
        {
            float b0_var2 = (kp_var2+(ki_var2*(Ts*0.5))); //Controle D variável 2
            float b1_var2 = ((-kp_var2)+(ki_var2*(Ts*0.5))); //Controle D variável 2
            y_1 = (y_0+(err_1*b0_var2)+(err_0*b1_var2));
            D = (y_1)*(1-(m*Vg));
        }
    }
}

if(i<900 && MC == 3)
{

```

```

        i = i+1;
        vg_lido[i] = Vg;
        dvar[i] = D;
    }
    else if(MC == 3 && i == 900)
    {
        i = 900;
    }

    //Escala para carregar os PWM's
    EPwm2Regs.CMPA.half.CMPA = (Uint16)(D*EPwm2Regs.TBPRD);

    GpioDataRegs.GPBCLEAR.bit.GPIO61 = 1;
    AdcaRegs.ADCINTFLGCLR.bit.ADCINT1 = 1;
    PieCtrlRegs.PIEACK.all = PIEACK_GROUP1;
}

void ConfigureGpio(void)
{
    EALLOW;

    GpioCtrlRegs.GPAGMUX1.bit.GPIO0 = 0;
    GpioCtrlRegs.GPAMUX1.bit.GPIO0 = 1;

    GpioCtrlRegs.GPAGMUX1.bit.GPIO2 = 0;
    GpioCtrlRegs.GPAMUX1.bit.GPIO2 = 1;

    GpioCtrlRegs.GPBGMUX2.bit.GPIO61 = 0;
    GpioCtrlRegs.GPBMUX2.bit.GPIO61 = 0; //J2 pino 19
    GpioCtrlRegs.GPBDIR.bit.GPIO61 = 1;
    GpioDataRegs.GPBCLEAR.bit.GPIO61 = 1;

    EDIS;
}

//Write ADC configurations and power up the ADC for both ADC A and ADC B
void ConfigureADC(void)
{
    EALLOW;

    //write configurations
    AdcaRegs.ADCCTL2.bit.PRESCALE = 6; //set ADCCLK divider to /4
    AdcaRegs.ADCCTL2.bit.RESOLUTION = 0;
    AdcaRegs.ADCCTL2.bit.SIGNALMODE = 0;
    AdcaRegs.ADCCTL1.bit.INTPULSEPOS = 1;

    //power up the ADC
    AdcaRegs.ADCCTL1.bit.ADCPDNZ = 1;

    //delay for 1ms to allow ADC time to power up
    DELAY_US(1000);

    //Configurar interrupção pelo fim de conversão EOC (End Of Conversion) do ADC
    AdcaRegs.ADCINTSEL1N2.bit.INT1CONT = 0; //Desabilita contagem contínua
    AdcaRegs.ADCINTSEL1N2.bit.INT1E = 1; //Habilita a interrupção ADCINT1
    AdcaRegs.ADCINTSEL1N2.bit.INT1SEL = 1; //EOC do SOC1 irá gerar a interrupção do ADCINT1

    //Configura o modo de conversão e interrupção via ADC
    AdcaRegs.ADCSOC0CTL.bit.CHSEL = 0; //Carrega ADCINA0 (Pino J3 - 30) SOC 0 - Tensão de saída Vout
    AdcaRegs.ADCSOC1CTL.bit.CHSEL = 2; //Carrega ADCINA2 (Pino J3 - 29) SOC 1 - Tensão retificada vg

    //Especificar a fonte de disparo para conversão dos ADC's do SOC
    AdcaRegs.ADCSOC0CTL.bit.TRIGSEL = 5; //Trigger ePWM1, ADCSOCA
    AdcaRegs.ADCSOC1CTL.bit.TRIGSEL = 5; //Trigger ePWM1, ADCSOCA

    //Tempo para conversão
    AdcaRegs.ADCSOC0CTL.bit.ACQPS = 7; //Tamanho do pulso de aquisição (acqps+1) (8 ciclos)
    AdcaRegs.ADCSOC1CTL.bit.ACQPS = 7;

    EDIS;
}

void ConfigureePWM(void)
{

```

```

EPwm1Regs.TBCTL.bit.CLKDIV = 0; //Configuração do ePWM1-A responsável pelo disparo das conversões
dos ADC's - 108kHz - 1800pts. por ciclo de rede - Fclk (freq. de clock) 100MHz
EPwm1Regs.TBCTL.bit.HSPCLKDIV = 0;
EPwm1Regs.TBCTL.bit.SWFSYNC = 0;
EPwm1Regs.TBCTL.bit.SYNCOSEL = 3;
EPwm1Regs.TBCTL2.bit.SYNCOSELX = 0;
EPwm1Regs.TBCTL.bit.PHSEN = 1;
EPwm1Regs.TBCTL.bit.PRDL = 0;
EPwm1Regs.TBCTL.bit.CTRMODE = 0;

EPwm1Regs.TBPHS.half.TBPHS = 0;

EPwm1Regs.CMPCTL.bit.LOADAMODE = 0;
EPwm1Regs.CMPCTL.bit.SHDWAMODE = 0;
EPwm1Regs.CMPCTL.bit.LOADBMODE = 0;
EPwm1Regs.CMPCTL.bit.SHDWBMODE = 0;

EPwm1Regs.AQCTLA.bit.CAD = 0;
EPwm1Regs.AQCTLA.bit.CAU = 1;
EPwm1Regs.AQCTLA.bit.CBD = 0;
EPwm1Regs.AQCTLA.bit.CBU = 0;
EPwm1Regs.AQCTLA.bit.PRD = 2;
EPwm1Regs.AQCTLA.bit.ZRO = 0;

EPwm1Regs.TBPRD = 925;

EPwm1Regs.CMPA.half.CMPA = 441;
EPwm1Regs.ETSEL.bit.SOCBEN = 0;
EPwm1Regs.ETSEL.bit.SOCBSEL = 0;
EPwm1Regs.ETSEL.bit.SOCAEN = 1;
EPwm1Regs.ETSEL.bit.SOCASEL = 1;
EPwm1Regs.ETSEL.bit.INTSELCMP = 0;
EPwm1Regs.ETSEL.bit.SOCBSELCMP = 0;
EPwm1Regs.ETSEL.bit.SOCASELCMP = 0;
EPwm1Regs.ETSEL.bit.INTEN = 0;

EPwm1Regs.ETPS.bit.SOCBCNT = 0;
EPwm1Regs.ETPS.bit.SOCBPRD = 0;
EPwm1Regs.ETPS.bit.SOCACNT = 0;
EPwm1Regs.ETPS.bit.SOCAPRD = 1;
EPwm1Regs.ETPS.bit.SOCPSSEL = 0;
EPwm1Regs.ETPS.bit.INTPSSEL = 0;
EPwm1Regs.ETPS.bit.INTCNT = 0;
EPwm1Regs.ETPS.bit.INTPRD = 0;

EPwm2Regs.TBCTL.bit.CLKDIV = 0; //Configuração do ePWM2-A responsável pelo disparo das CHAVES-
30kHz - Fclk (freq. de clock) 100MHz
EPwm2Regs.TBCTL.bit.HSPCLKDIV = 0;
EPwm2Regs.TBCTL.bit.SWFSYNC = 0;
EPwm2Regs.TBCTL.bit.SYNCOSEL = 3;
EPwm2Regs.TBCTL2.bit.SYNCOSELX = 0;
EPwm2Regs.TBCTL.bit.PHSEN = 1;
EPwm2Regs.TBCTL.bit.PRDL = 0;
EPwm2Regs.TBCTL.bit.CTRMODE = 0;

EPwm2Regs.TBPHS.half.TBPHS = 0;

EPwm2Regs.CMPCTL.bit.LOADAMODE = 0;
EPwm2Regs.CMPCTL.bit.SHDWAMODE = 0;
EPwm2Regs.CMPCTL.bit.LOADBMODE = 0;
EPwm2Regs.CMPCTL.bit.SHDWBMODE = 0;

EPwm2Regs.AQCTLA.bit.CAD = 0;
EPwm2Regs.AQCTLA.bit.CAU = 1;
EPwm2Regs.AQCTLA.bit.CBD = 0;
EPwm2Regs.AQCTLA.bit.CBU = 0;
EPwm2Regs.AQCTLA.bit.PRD = 2;
EPwm2Regs.AQCTLA.bit.ZRO = 0;

EPwm2Regs.TBPRD = 3332;

EPwm2Regs.CMPA.half.CMPA = 1666;
EPwm2Regs.ETSEL.bit.SOCBEN = 0;
EPwm2Regs.ETSEL.bit.SOCBSEL = 0;

```

```
EPwm2Regs.ETSEL.bit.SOCAEN = 1;
EPwm2Regs.ETSEL.bit.SOCASEL = 1;
EPwm2Regs.ETSEL.bit.INTSELCMP = 0;
EPwm2Regs.ETSEL.bit.SOCBSELCMP = 0;
EPwm2Regs.ETSEL.bit.SOCASELCMP = 0;
EPwm2Regs.ETSEL.bit.INTEN = 0;

EPwm2Regs.ETPS.bit.SOCBCNT = 0;
EPwm2Regs.ETPS.bit.SOCBPRD = 0;
EPwm2Regs.ETPS.bit.SOCACNT = 0;
EPwm2Regs.ETPS.bit.SOCAPRD = 1;
EPwm2Regs.ETPS.bit.SOCPSEL = 0;
EPwm2Regs.ETPS.bit.INTPSEL = 0;
EPwm2Regs.ETPS.bit.INTCNT = 0;
EPwm2Regs.ETPS.bit.INTPRD = 0;
}
```