



UNIVERSIDADE ESTADUAL PAULISTA
Faculdade de Engenharia de Bauru

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA

MARCUS VINÍCIUS MAIA RODRIGUES

INVERSOR FONTE-Y MULTIFUNCIONAL APLICADO A
SISTEMAS DE GERAÇÃO DISTRIBUÍDA

Bauru - SP

2023

**PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA**

MARCUS VINÍCIUS MAIA RODRIGUES

**INVERSOR FONTE-Y MULTIFUNCIONAL APLICADO A
SISTEMAS DE GERAÇÃO DISTRIBUÍDA**

Tese apresentada ao programa de Pós-Graduação em Engenharia Elétrica da Faculdade de Engenharia de Bauru – UNESP, como requisito parcial para a obtenção do Título de Doutor em Engenharia Elétrica.

Área do conhecimento: Automação

Prof. Dr. Flávio Alessandro Serrão Gonçalves
Orientador

Prof. Dr. Fernando Pinhabel Marafão
Coorientador

Bauru - SP

2023

R696i

Rodrigues, Marcus Vinícius Maia

Inversor Fonte-Y multifuncional aplicado a sistemas de geração distribuída / Marcus Vinícius Maia Rodrigues. -- Bauru, 2023

184 p.

Tese (doutorado) - Universidade Estadual Paulista (Unesp), Faculdade de Engenharia, Bauru

Orientador: Flávio Alessandro Serrão Gonçalves

Coorientador: Fernando Pinhabel Marafão

1. Conversores CC-CA Multifuncionais. 2. Inversor Fonte-Y. 3. Microgeração Distribuída. 4. Redes de Impedância. I. Título.

Sistema de geração automática de fichas catalográficas da Unesp. Biblioteca da Faculdade de Engenharia, Bauru. Dados fornecidos pelo autor(a).

Essa ficha não pode ser modificada.

ATA DA DEFESA PÚBLICA DA TESE DE DOUTORADO DE MARCUS VINÍCIUS MAIA RODRIGUES, DISCENTE DO PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA, DA FACULDADE DE ENGENHARIA - CÂMPUS DE BAURU.

Aos 04 dias do mês de setembro do ano de 2023, às 14:00 horas, por meio de Videoconferência, realizou-se a defesa de TESE DE DOUTORADO de MARCUS VINÍCIUS MAIA RODRIGUES, intitulada **INVERSOR FONTE-Y MULTIFUNCIONAL APLICADO A SISTEMAS DE GERAÇÃO DISTRIBUÍDA**. A Comissão Examinadora foi constituída pelos seguintes membros: Prof. Dr. FLÁVIO ALESSANDRO SERRÃO GONÇALVES (Orientador(a) - Participação Presencial) do(a) Departamento de Engenharia de Controle e Automação / Instituto de Ciência e Tecnologia UNESP Campus de Sorocaba, Prof. Dr. FABRÍCIO BRADASCHIA (Participação Virtual) do(a) Departamento de Engenharia Elétrica / Universidade Federal de Pernambuco (UFPE), Prof. Dr. AUGUSTO MATHEUS DOS SANTOS ALONSO (Participação Virtual) do(a) Departamento de Engenharia Elétrica e de Computação / Escola de Engenharia de São Carlos da Universidade de São Paulo, Prof. Dr. JAKSON PAULO BONALDO (Participação Virtual) do(a) Departamento de Engenharia / Universidade Federal do Mato Grosso - UFMT, Prof. Dr. EDUARDO VERRI LIBERADO (Participação Presencial) do(a) Departamento de Engenharia de Controle e Automação / Instituto de Ciência e Tecnologia - UNESP - Câmpus de Sorocaba. Após a exposição pelo doutorando e arguição pelos membros da Comissão Examinadora que participaram do ato, de forma presencial e/ou virtual, o discente recebeu o conceito final: A P R O V A D O . Nada mais havendo, foi lavrada a presente ata, que após lida e aprovada, foi assinada pelo(a) Presidente(a) da Comissão Examinadora.

Prof. Dr. FLÁVIO ALESSANDRO SERRÃO GONÇALVES



Assinado digitalmente
por Flavio Alessandro
Serrao
Goncalves:1419696688
8
Data: 2023.09.04
17:28:12-03'00'

AGRADECIMENTOS

Agradeço a Deus pela minha vida, por minha família e amigos, e por me conceder graça de chegar até aqui.

A minha família, Karina e Isabela; meus pais, Marcos e Rosana; a minha irmã, Beatriz; a meus avós, Diógenes, Maria Luiza, Angelin e Josepha e a toda minha família, por sempre me apoiarem em qualquer momento e por contribuírem na formação dos meus valores pessoais.

Agradeço ao meu orientador, o Prof. Dr. Flávio Alessandro Serrão Gonçalves, por sua dedicação e orientação, por estar sempre presente na realização do trabalho, compartilhando seus conhecimentos acadêmicos e profissionais.

Aos amigos Rafael dos Santos, Luis de Oro, Felipe Paes e todos outros colegas do Grupo de Automação e Sistemas Integráveis (GASI) pela ótima convivência e por todos os conhecimentos transmitidos, em especial ao longo dos ensaios realizados no laboratório.

Por fim, a Universidade Estadual Paulista (UNESP), campus de Sorocaba e Bauru.

RESUMO

Este trabalho apresenta a análise, o projeto e o desenvolvimento de conversores baseados no emprego da rede de impedância do tipo Fonte-Y, com o objetivo de utilização em sistemas de geração distribuída de energia elétrica em redes de baixa tensão, operando como formador de rede (modo ilhado) ou seguidor de rede (conectado à rede elétrica). Além disso, há a proposição de estratégias de controle, fundamentadas pela Teoria de Potência Conservativa, que viabilizam a operação de tais conversores como prestadores de serviços ancilares. Nesse contexto, esse trabalho contribui com o estado do conhecimento na temática de conversores empregando redes de impedância magneticamente acopladas da classe Fonte-Y, preenchendo lacunas ainda existentes na literatura, relacionadas com a determinação e o aprimoramento de limitações operacionais, metodologias de projeto do estágio de potência, metodologia de projeto dos controladores, e ainda a exploração considerando características operacionais relacionadas com o provimento de serviços ainda não demonstradas para esta topologia na literatura. Resultados experimentais e de simulação são apresentados para validação da análise teórica e das estratégias de controle propostas.

Palavras-chave: Conversores CC-CA Multifuncionais, Energias Renováveis, Inversor Fonte-Y, Inversor Quasi-Fonte-Y, Microgeração Distribuída, Redes de Impedância, Serviços Ancilares.

ABSTRACT

This work presents the analysis, design, and development of converters based on the use of the Y-Source impedance network, with the objective of using distributed generation systems of electric energy in low voltage grids, operating as a grid-forming inverter (island mode) or grid-following inverter (connected to the electricity grid). Furthermore, there is a proposition of control strategies, based on the Conservative Power Theory, which enables the operation of such converters as providers of ancillary services. In this context, this work contributes to the state of knowledge in the field of power electronics converters employing Y-source class magnetically coupled impedance networks, filling gaps and challenges that still exist in the literature, related to the performance and improvement of operational limitations, design methodologies of the power stage, controller design methodology, and even the exploration considering operational characteristics related to the provision of services not yet demonstrated for this topology in the literature. Experimental and simulation results are presented to validate the theoretical analysis and the proposed control strategies.

Keywords: Impedance source networks, Y-source inverter, Quasi-Y-source inverter, Multifunctional DC-AC converter, Ancillary Services, Distributed Microgeneration, Renewable Energy.

LISTA DE FIGURAS

Figura 1 – Configuração geral do conversor baseado em rede de impedância para conversão de energia.....	31
Figura 2 – Inversor Fonte-Z e circuitos equivalentes das etapas de operação. (a) Inversor trifásico Fonte-Z, (b) estado de shoot-through, (c) estado de non-shoot-through.	32
Figura 3 – Topologias de conversores com redes de impedância. (a) Fonte Z bidirecional, (b) quasi-Fonte Z, (c) Fonte Z embarcado, (d) T (Trans) Fonte Z, (e) Fonte Γ , (f) Fonte Y	34
Figura 4 – Ganho de tensão ideal das redes de impedância em função do período de shoot-through considerando aplicação em conversor CC-CC/CC-CA.	36
Figura 5 – Inversor Fonte-Y.....	37
Figura 6 – Técnicas de modulação SPWM modificadas aplicadas a inversores rede de impedância: (a) Simple Boost Control, (b) Maximum Boost Control, (c) Maximum Constant Boost Control.....	38
Figura 7 - Topologias dos conversores que fazem a conexão do GD com a rede elétrica: (a) sistema tradicional de um estágio, (b) sistema de dois estágios, (c) sistema de um estágio empregando rede de impedância.	41
Figura 8 – Controle da tensão do link CC: (a) direto, (b) indireto através da tensão do capacitor, (c) indireto através da estimação de v_{Link}	43
Figura 9 - Esquema elétrico geral de controle para a conexão entre o gerador distribuído e a rede elétrica/carga utilizando conversor rede de impedância. ..	44
Figura 10 – Possível estratégia de controle para sistemas de GD com de redes de impedância utilizando referencial síncrono dq : (a) modo conectado à rede elétrica, (b) modo ilhado.	48
Figura 11 – Possíveis estratégias de controle para sistemas de GD com conversores de redes de impedância utilizando referencial estacionário abc: (a) modo conectado à rede elétrica, (b) modo ilhado.	49
Figura 12 – Conversor Fonte Y e etapas de operação: (a) Diagrama esquemático do conversor CC-CA Fonte-Y simplificado para a modelagem do lado CC, (b) Estado de shoot-through,(c) Estado de non-shoot-through.....	54
Figura 13 - Formas de onda características do conversor CC-CA Y Fonte-Y simplificado para a modelagem do lado CC.	55
Figura 14 - Circuito equivalente do conversor CC-CA Fonte Y durante o estado de shoot-through.	57
Figura 15 - Circuito equivalente do conversor CC-CA Fonte Y durante o estado de non-shoot-through.	59
Figura 16 - Modelo de pequenos sinais do conversor CC-CA Fonte-Y.....	67
Figura 17 – Formas de onda de corrente e tensão nos elementos da rede de impedância Fonte-Y.	68
Figura 18 – Conversor genérico Fonte-Y com snubber do tipo L-C-D.	73

Figura 19 - Configuração do inversor Fonte-Y proposto para aplicações em geração distribuída.	76
Figura 20 – Carga Z_L responsável pelo consumo de corrente harmônica e reativa.	76
Figura 21 - Curva característica de condução IC vs VCE do transistor IGBT IRG4PF50WD.	81
Figura 22 - Curva característica de condução IF vs VF do diodo intrínseco ao IGBT IRG4PF50WD.	81
Figura 23 - Curva característica de condução IF vs VF do diodo GC2X5MPS12.	82
Figura 24 - Curva característica de perda de energia do semiconductor IRG4PF50WD IGBT.	85
Figura 25 - Curvas de densidade de perda do material do núcleo MMTS60T13325 em função da densidade de potência de fluxo.....	88
Figura 26 – Snubber RC utilizado no diodo.....	89
Figura 27 - Perdas no Snubber RC do diodo em função da variação de tensão no link CC.....	90
Figura 28 - Curvas características do inversor Fonte-Y com o circuito ideal (sem considerar a contabilização de perdas) e não ideal (contabilizando as perdas em todos os elementos).	92
Figura 29 - Modelo linear (circuito médio) do lado CC do inversor Fonte-Y implementado em Simulink.....	95
Figura 30 - Resposta em frequência do modelo de pequenos sinais de $GvINvC(s)$, $GvINiLM(s)$ e $GvINiN1(s)$ e da simulação do circuito médio do lado CC do inversor Fonte-Y.	95
Figura 31 - Resposta em frequência do modelo de pequenos sinais de $Gd0vC(s)$, $Gd0iLM(s)$ e $Gd0iN1(s)$ e da simulação do circuito médio do lado CC do inversor Fonte-Y.....	96
Figura 32 - Resposta em frequência do modelo de pequenos sinais de $GiloadvC(s)$, $GiloadiLM(s)$ e $GiloadiN1(s)$ e da simulação do circuito médio do lado CC do inversor Fonte-Y.....	96
Figura 33 - Resposta dinâmica ao degrau das funções de transferência $Gd0vC(s)$, $Gd0iLM(s)$ e $Gd0iN1(s)$ e do circuito chaveado.....	97
Figura 34 - Resposta dinâmica ao degrau das funções de transferência $GvINvC(s)$, $GvINiLM(s)$ e $GvINiN1(s)$ e do circuito chaveado.....	98
Figura 35 - Resposta dinâmica ao degrau das funções de transferência $GiloadvC(s)$, $GiloadiLM(s)$ e $GiloadiN1(s)$ e do circuito chaveado.....	98
Figura 36 - Diagramas de polos e zeros para $Gd0vC(s)$ com variações dos parâmetros: (a) LM , (b) C , (c) $D0$ e (d) RL_Base	100
Figura 37 - Circuito equivalente monofásico do YSI: (a) no modo seguidor de rede e (b) formador de rede.	101
Figura 38 – Procedimento para escolha do fator K	107

Figura 39 - Tensão de link CC mínima exigida para que o sistema opere adequadamente.	108
Figura 40 – Curvas de GV (a), $d0$ (b), η (c) e $vD - max$ (d) do conversor em função da variação de vIN e de K	109
Figura 41 - Configuração conversor Fonte-Y proposto para aplicações em GD.	113
Figura 42 – Circuito equivalente do conversor proposto.	114
Figura 43 – Modulador por largura de pulso: (a) portadora para o controle CA, (b) portadora para o controle CC.	115
Figura 44 - Controle do inversor Fonte-Y operando no modo formador de rede.	118
Figura 45 – Diagrama de blocos do controle CC no modo formador de rede.	119
Figura 46 - Resposta em frequência da função de transferência em malha aberta (do sistema compensado e não compensado) do controle CC no modo formador de rede.	119
Figura 47 - Diagrama de blocos do controle CA no modo formador de rede.	120
Figura 48 – Diagrama de blocos da malha interna do controle CA no modo formador de rede.	121
Figura 49 - Resposta em frequência da função de transferência em malha aberta do laço interno (do sistema compensado e não compensado) do controle CA no modo formador de rede.	122
Figura 50 - Diagrama de blocos do controle da tensão do lado CA no modo formador de rede.	123
Figura 51 - Resposta em frequência da função de transferência em malha aberta do laço externo (do sistema compensado e não compensado) do controle CA no modo formador de rede.	124
Figura 52 - Controle do inversor Fonte-Y operando no modo seguidor de rede.	125
Figura 53 - Diagrama de blocos do controle CA no modo seguidor de rede.	126
Figura 54 - Resposta em frequência da função de transferência em malha aberta (do sistema compensado e não compensado) do controle CA no modo seguidor de rede.	127
Figura 55 - Organização dos componentes do protótipo. Legenda: (1) Sensores Hall de corrente e tensão. (2) Placa de condicionamento de sinais. (3) Processador digital de sinais. (4) Placa level shifter e lógica OR. (5) Drivers. (6) Fonte CC. (7) Rede de impedância Fonte-Y. (8) Ponte inversora trifásica. (9) Filtro LC. (10) Resistores limitadores de corrente. (11), (12), (14) e (16) Seccionadores. (13) Rede elétrica trifásica. (15) Carga linear. (17) Carga não linear.	130
Figura 56 - Protótipo construído. (1) Ponte inversora trifásica. (2) Rede de impedância Fonte-Y. (3) Sensores de tensão. (4) Placa de condicionamento de sinais. (5) DSP. (6) Disjuntores. (7) Capacitores CA. (8) Sensores de corrente. (9) Snubber LCD.	131
Figura 57 - Vista da área de trabalho.	131
Figura 58 – LaunchPad F28379D.	132

Figura 59 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga resistiva.	133
Figura 60 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga resistiva.	134
Figura 61 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga resistiva.	134
Figura 62 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga resistiva.	135
Figura 63 - Detalhes das formas de onda de tensão e corrente para o resultado experimental do conversor, operando como formador de rede.	135
Figura 64 – Detalhes das formas de onda de tensão e corrente durante simulação do conversor, operando como formador de rede.	136
Figura 65 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga não linear.	137
Figura 66 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga não linear.	137
Figura 67 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga não linear.	138
Figura 68 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga não linear.	138
Figura 69 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de v_{IN}	139
Figura 70 - Simulação do conversor, operando como formador de rede, durante um degrau de v_{IN}	140
Figura 71 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de v_{IN}	140
Figura 72 - Simulação do conversor, operando como formador de rede, durante um degrau de v_{IN}	141
Figura 73 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	142
Figura 74 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	142
Figura 75 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	143
Figura 76 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	143
Figura 77 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	144
Figura 78 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	144
Figura 79 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.	145

Figura 80 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.....	145
Figura 81 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de v_{IN}	146
Figura 82 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de v_{IN}	147
Figura 83 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de v_{IN}	147
Figura 84 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de v_{IN}	148
Figura 85 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de v_{IN}	148
Figura 86 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de v_{IN}	149
Figura 87 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente <i>void</i> da carga Z_L conectada ao PAC.....	150
Figura 88 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente void da carga Z_L conectada ao PAC.	151
Figura 89 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente void da carga Z_L conectada ao PAC.	151
Figura 90 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente void da carga Z_L conectada ao PAC.....	152
Figura 91 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.....	153
Figura 92 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.....	153
Figura 93 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.....	154
Figura 94 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.....	154
Figura 95 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.	155
Figura 96 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.	156
Figura 97 - Resultado experimental do conversor operando como seguidor de	

rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.	156
Figura 98 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.	157
Figura 99 - Resultado de simulação do conversor durante variação de v_{Link} para o Cenário 1.....	159
Figura 100 - Capacidade máxima do conversor operando como seguidor de rede para a compensação de corrente reativa e harmônicas diante a variação de v_{AC} (a) e de L_f (b).....	160
Figura 101 – Resultado experimental do conversor durante variação de v_{Link} para o Cenário 2.....	161
Figura 102 - Resultado de simulação do conversor durante variação de v_{Link} para o Cenário 2.....	161
Figura 103 - Resultado experimental do conversor durante variação de v_{AC} para o Cenário 2.....	162
Figura 104 - Resultado de simulação do conversor durante variação de v_{AC} para o Cenário 2.....	163
Figura 105 - DHT e fatores da CPT para a corrente injetada na rede elétrica para diferentes valores de tensão de v_{Link} (a) e de v_{AC} (b).	164
Figura 106 - Curvas de rendimento experimental e do modelo do inversor Fonte-Y: (a) $GV = 4,167$ e (b) $GV = 2$	165
Figura 107 – Estimativa de distribuição de perdas do conversor com $GV = 2$ e $POUT = 500\text{ W}$: (a) perdas por condução, chaveamento e no <i>snubber</i> RC, (b) perdas entre os componentes.	165
Figura 108 - Estimativa de distribuição de perdas do conversor com $GV = 4,167$ e $POUT = 500\text{ W}$: (a) perdas por condução, chaveamento e no <i>snubber</i> RC, (b) perdas entre os componentes.	166

LISTA DE TABELAS

Tabela 1 - Expressões de ganho de tensão e os componentes de topologias de rede de impedância.	35
Tabela 2 – Resumo de diversas estratégias de controle e topologias de redes de impedância aplicadas a sistemas que utilizam GD.	46
Tabela 3 - Amplitude e ângulo de fase de cada parcela de corrente da carga ZL	77
Tabela 4 - Parâmetros nominais do conversor.	79
Tabela 5 - Modelos e valores dos componentes utilizados.	80
Tabela 6 - Elementos parasitas dos componentes do inversor Fonte-Y.	83
Tabela 7 – Parâmetros utilizados para validação do modelo CC do inversor Fonte-Y.	93
Tabela 8 - Comparação dos valores de corrente e tensão encontrados no modelo com os de simulação no PSIM.	94
Tabela 9 – Valores do fator TM (Técnica de Modulação).	104
Tabela 10 - Ganho dos transdutores.	116
Tabela 11 - Coeficientes discretizados do controlador P+Ressonante.	124
Tabela 12 - Coeficientes discretizados do controlador P+Ressonante.	127
Tabela 13 - Resumo dos índices da CPT para cada tipo de compensação... ..	158
Tabela 14 - Resultados de DHT e fatores CPT para diferentes valores de v_{Link}	161
Tabela 15 - Resultados de DHT e fatores CPT para diferentes valores de v_{AC}	163

LISTA DE SIMBOLOS

A_c	Área de seção transversal do núcleo
B	Fator de ganho da rede de impedância
B_{mag}	Densidade de fluxo magnético
C	Capacitância da rede de impedância
C_f	Capacitância do filtro passa-baixa de saída do inversor Fonte-Y
C_{snb}	Capacitância do <i>snubber</i>
C_{PK}	Valor de pico da portadora
D	Diodo da rede de impedância
d_0	Razão cíclica de <i>shoot-through</i>
E_{total}	Energia total dissipada durante o chaveamento do IGBT
E_{on}	Energia dissipada durante a entrada em condução do IGBT
E_{off}	Energia dissipada durante a entrada em bloqueio do IGBT
E_{rr}	Energia dissipada devido a recuperação reversa do diodo intrínseco ao IGBT
f_c	Frequência de cruzamento por zero dB
f_g	Frequência da rede elétrica
f_{sw}	Frequência de chaveamento
G_V	Ganho de Tensão da rede de impedância
H_{v_c}	Ganho do transdutor de tensão do capacitor C
$H_{i_{L_f}}$	Ganho do transdutor de corrente do indutor L_f
$H_{v_{C_f}}$	Ganho do transdutor de tensão do capacitor C_f
H_{v_g}	Ganho do transdutor de tensão da rede elétrica
H_{Z_L}	Ganho do transdutor de corrente da carga Z_L
i_{C_f}	Corrente instantânea no capacitor C_f
i_{D-max}	Corrente máxima no diodo D
i_{D-ef}	Corrente eficaz do diodo D
i_{L_f}	Corrente instantânea no indutor L_f

i_{L_f-a}, i_{L_f-r} e i_{L_fk}	Corrente instantânea ativa, reativa e harmônica no indutor L_f
i_{L_f-a}, i_{L_f-r} e i_{L_fk}	Corrente de pico ativa, reativa e das $k - \text{ésimas}$ componentes harmônicas no indutor L_f
$\hat{I}_{L_f}$	Corrente máxima no indutor L_f
i_{LM}	Corrente instantânea no indutor de magnetização
I_{LM}	Corrente média no indutor de magnetização
i_{N1}, i_{N2} e i_{N3}	Correntes instantâneas nos enrolamentos N_1, N_2 e N_3 do indutor
i_{N1-ef}, i_{N2-ef} e i_{N3-ef}	Correntes eficazes nos enrolamentos N_1, N_2 e N_3 do indutor
i_{N1-ST}, i_{N2-ST} e i_{N3-ST}	Correntes nos enrolamentos N_1, N_2 e N_3 do indutor durante o período de <i>shoot-through</i>
i_{N1-NST}, i_{N2-NST} e i_{N3-NST}	Correntes nos enrolamentos N_1, N_2 e N_3 do indutor durante o período de <i>non-shoot-through</i>
I_{N1}, I_{N2} e I_{N3}	Correntes médias nos enrolamentos N_1, N_2 e N_3 do indutor
i_{SW-max}	Corrente máxima no interruptor ativo
i_{SW-ef}	Corrente eficaz no interruptor ativo
i_{Z_L}	Corrente instantânea na carga Z_L
i_{Z_L-a}, i_{Z_L-r} e i_{Z_Lk}	Corrente instantânea ativa, reativa e harmônica na carga Z_L
I_{Z_L-a}, I_{Z_L-r} e I_{Z_Lk}	Corrente de pico ativa, reativa e das $k - \text{ésimas}$ componentes harmônicas na carga Z_L
$\hat{I}_{Z_L}$	Valor máximo da corrente na carga Z_L
K	Fator de acoplamento da rede de impedância
K_I	Ganho integral do controlador PI
K_{Ih}	Ganho integral de cada termo ressonante do controlador P+Ress
K_P	Ganho proporcional do controlador PI
L_f	Indutância do filtro passa-baixa de saída do inversor
Fonte-Y	
L_M	Indutância de magnetização

l_m	Comprimento médio do caminho magnético do núcleo
M	Índice de modulação
N_1, N_2, N_3	Número de enrolamentos do indutor acoplado
η	Eficiência do conversor YSI
P_{IN}	Potência de entrada do conversor YSI
P_{OUT}	Potência de saída do conversor YSI
$P_{INV\ cond}$	Perdas totais em condução da ponte inversora
$P_{INV\ cond-st}$	Perdas em condução da ponte inversora durante o período de <i>shoot-through</i>
$P_{INV\ cond-nst}$	Perdas em condução da ponte inversora durante o período de <i>non-shoot-through</i>
$P_{T\ cond-nst}$	Perdas em condução nos transistores da ponte inversora durante o período de <i>non-shoot-through</i>
$P_{D\ cond-nst}$	Perdas em condução nos diodos da ponte inversora durante o período de <i>non-shoot-through</i>
$P_{INV\ chav}$	Perdas totais de chaveamento da ponte inversora
$P_{INV\ chav-ST}$	Perdas de chaveamento da ponte inversora durante o estado de <i>shoot-through</i>
$P_{INV\ chav-NST}$	Perdas de chaveamento da ponte inversora durante o estado de <i>non-shoot-through</i>
$P_{núcleo}$	Perdas no núcleo do indutor acoplado
P_{CU}	Perdas ôhmica nos enrolamentos do indutor acoplado
$P_{D\ cond}$	Perdas em condução no diodo
$P_{D\ chav}$	Perdas de chaveamento no diodo
$P_{Snubber\ RC}$	Perdas no <i>snubber</i> RC do diodo
P_{RC}	Perdas no capacitor
P_{Loss}	Perdas totais no conversor YSI
ph_m	Margem de fase
ρ_L	Densidade de perda (W/cm ³)
Q_{rr}	Carga associada a recuperação reversa do diodo
R_C	Resistência série do capacitor

r_{CE}	Resistência série em condução do IGBT
R_D	Resistência série do diodo
R_f	Resistência associada ao indutor L_f
r_f	Resistência série do diodo intrínseco ao IGBT
R_{L1}, R_{L2} e R_{L3} indutor acoplado	Resistências série dos enrolamentos N_1, N_2 e N_3 do indutor acoplado
R_{L_BASE}	Resistência base para determinar as resistências série equivalente dos enrolamentos do indutor acoplado
R_{snb}	Resistência do snubber
R_{SW}	Resistência série do interruptor ativo
SW	Interruptor ativo da rede de impedância
T	Período de chaveamento
$\hat{v}_{AC}$	Tensão de pico de fase
v_C	Tensão instantânea do capacitor da rede de impedância
V_C	Tensão média do capacitor da rede de impedância
v_{CE0} inversora	Queda de tensão coletor-emissor no IGBT da ponte inversora
v_D	Tensão no diodo da rede de impedância
v_{D-max}	Tensão máxima reversa no diodo D
v_{f0}	Queda de tensão do diodo intrínseco ao IGBT
V_{glinha}	Tensão de linha eficaz da rede elétrica
v_{IN}	Tensão de entrada da rede de impedância
v_{LM}	Tensão no indutor de magnetização
v_{N1-ST}, v_{N2-ST} e v_{N3-ST}	Tensão nos enrolamentos N_1, N_2 e N_3 do indutor durante o período de <i>shoot-through</i>
v_{N1-NST}, v_{N2-NST} e v_{N3-NST}	Tensão nos enrolamentos N_1, N_2 e N_3 do indutor durante o período de <i>non-shoot-through</i>
v_{Link}	Tensão do <i>link</i> CC
$\hat{v}_{Link}$	Tensão de pico do <i>link</i> CC
v_{SW-max}	Tensão máxima no interruptor ativo
V_{rr} reversa	Tensão do diodo no momento da recuperação reversa

Z_L	Carga trifásica responsável pelo consumo de corrente harmônica e reativa
λ	Fator de potência
λ_D, λ_Q e λ_U	Fator de distorção, fator de reatividade e fator de assimetria

SUMÁRIO

1	INTRODUÇÃO.....	23
1.1	Relevância do tema.....	23
1.2	Principais contribuições.....	27
1.3	Organização do documento	28
2	REDES DE IMPEDÂNCIA E SISTEMA DE GERAÇÃO DISTRIBUÍDA.....	31
2.1	Redes de Impedância Fonte-Z e demais topologias	31
2.2	Técnicas de Modulação PWM modificada para inversores rede de impedância.....	36
2.2.1	Simple Boost Control (SBC)	38
2.2.2	Maximum Boost Control (MBC)	39
2.2.3	Maximum Constant Boost Control (MCBC)	39
2.3	Topologias de conversores de potência responsáveis pela conexão entre os geradores distribuídos com a rede elétrica/carga	40
2.4	Controle de conversores empregando redes de impedância aplicado a sistemas de geração distribuída	42
2.5	Emprego de multifuncionalidades em sistemas de geração distribuída	49
2.6	Considerações finais.....	50
3	MODELAGEM CC DO INVERSOR DO FONTE-Y	53
3.1	Análise do circuito	53
3.2	Modelagem CC do conversor CC-CA Fonte-Y considerando dispositivos não ideais.....	56
3.2.1	Análise durante o estado de shoot-through	57
3.2.2	Análise durante o estado de non-shoot-through	58
3.2.3	Representação do Modelo em Espaço de Estados	61
3.3	Metodologia para dimensionamento dos indutores acoplados, capacitor e semicondutores.....	67
3.3.1	Especificação do diodo D	70
3.3.2	Especificação do Interruptor SW	70
3.3.3	Projeto do capacitor C	71
3.3.4	Projeto dos indutores acoplados.....	71
3.4	Efeito da dispersão de fluxo magnético nos indutores acoplados	72
3.5	Considerações finais.....	73
4	INVERSOR FONTE-Y: ANÁLISE DE PERDAS, RENDIMENTO E DESEMPENHO.....	75
4.1	Considerações para o projeto do conversor.....	75

4.2	Obtenção dos parâmetros elétricos que modelam as perdas em condução	80
4.2.1	IGBT IRG4PF50WD	80
4.2.2	Diodo GC2X5MPS12.....	82
4.3	Análise de perdas e rendimento.....	83
4.3.1	Perdas em condução nos interruptores da ponte inversora trifásica	83
4.3.2	Perdas em condução na ponte inversora durante o período de non shoot-through.....	84
4.3.3	Perdas em condução na ponte inversora durante o período de shoot-through.....	84
4.3.4	Perdas de chaveamento na ponte inversora trifásica	84
4.3.5	Perdas no núcleo dos indutores acoplados	86
4.3.6	Perdas ôhmicas nos enrolamentos dos indutores acoplados	88
4.3.7	Perdas em condução no diodo	88
4.3.8	Perdas de chaveamento no diodo	89
4.3.9	Perdas no Snubber RC do diodo	89
4.3.10	Perdas em condução associada ao capacitor	90
4.3.11	Cálculo do rendimento do conversor	90
4.4	Curvas características do inversor Fonte-Y	91
4.5	Validação do modelo CC do inversor Fonte-Y.....	93
4.5.1	Validação do modelo em regime permanente	93
4.5.2	Validação do modelo de pequenos sinais: Análise no domínio da frequência.....	94
4.5.3	Validação do modelo de pequenos sinais: Análise do domínio do tempo	97
4.5.4	Análise com variação paramétrica.....	99
4.6	Análise da tensão <i>vLink</i> mínima para operação adequada do sistema.....	101
4.6.1	Tensão mínima de link CC para o modo seguidor de rede.....	103
4.6.2	Tensão mínima de link CC para o modo formador de rede	105
4.7	Determinação do fator <i>K</i> da rede de impedância Fonte-Y: Diretriz ao projetista	105
4.8	Considerações finais.....	110
5	MODELAGEM CA E CONTROLE DO INVERSOR FONTE-Y.....	113
5.1	Modelagem do inversor Fonte-Y	113
5.2	Modelagem do PWM.....	115

5.3	Transdutores	116
5.4	Realização de compensadores discretos	117
5.5	Controle no modo formador de rede	117
5.5.1	Controle CC	118
5.5.2	Controle CA	120
5.6	Controle no modo seguidor de rede	124
5.6.1	Controle CA	126
5.7	Considerações finais	128
6	RESULTADOS	129
6.1	Descrição do hardware utilizado	129
6.2	Resultados experimentais e de simulação	132
6.2.1	Formador de Rede - Degrau de carga linear	133
6.2.2	Formador de Rede - Degrau de carga não linear	136
6.2.3	Formador de Rede - Variação de v_{IN}	139
6.2.4	Seguidor de Rede - Degrau de Potência Ativa	141
6.2.5	Seguidor de Rede - Variação de v_{IN}	146
6.2.6	Seguidor de Rede – Compensação de corrente harmônica	149
6.2.7	Seguidor de Rede – Compensação de corrente reativa	152
6.2.8	Seguidor de Rede – Compensação total dos distúrbios da carga	155
6.2.9	Resultados referentes as limitações operacionais do conversor em função da tensão mínima de link CC	158
6.3	Resultados de eficiência e perdas do conversor	164
6.4	Considerações finais	166
7	CONCLUSÃO	169
7.1	Perspectivas de trabalhos futuros	172
	BIBLIOGRAFIA	174
	APÊNDICE A – TEORIA DA POTÊNCIA CONSERVATIVA	181

1 INTRODUÇÃO

1.1 Relevância do tema

O setor elétrico atual vem sofrendo grandes transformações, dentre as quais está o aumento da participação das pequenas e médias unidades de geração de energia renovável em detrimento às convencionais grandes unidades, como por exemplo as de fonte hidráulica. A geração distribuída (GD) é uma modalidade caracterizada pela utilização de geradores de pequena e média potência espalhados pela rede para fornecer energia elétrica mais próxima aos locais de consumo. As fontes empregadas em sistemas de GD incluem energia eólica, fotovoltaica, células a combustível, entre outras. (KATARAY, NITESH, *et al.*, 2023) (YANG, YANG, *et al.*, 2023).

Existem diversos pontos envolvendo as fontes de geração distribuída que despertam grandes interesses. Devido ao contínuo aumento da demanda energética é interessante ampliar os tipos de fonte para a produção de energia, o que agrega maior flexibilidade ao sistema energético, que passa a contar com várias formas de geração (AHL, YARIME, *et al.*, 2019).

Nesse novo cenário é possível consumidores produzirem a energia que consomem, podendo ainda vender o excedente ao sistema de energia. Com isso é esperado maior número de produtores independentes no mercado, que por sua vez estimulará a concorrência e juntamente com um aumento da capacidade de produção, resultará em preços reduzidos.

Outra razão para a ampliar a utilização de novas fontes de energia é devido a fatores ambientais. Vários tipos convencionais de geração de energia elétrica resultam na emissão de dióxido de carbono, que contribui para o aquecimento global. Este cenário fomentou políticas que incentivam a transição da geração de energia convencional baseada em combustíveis fósseis para fontes de energia renováveis. Usinas nucleares e grandes instalações hidrelétricas não aumentam a emissão de dióxido de carbono, mas impactam o meio ambiente de maneira diferente (AHL, YARIME, *et al.*, 2019).

A energia proveniente dos painéis fotovoltaicos e das células a combustível (CaC) tem como característica o fornecimento de tensão contínua em seus terminais. Para a utilização da energia disponível em ambos é

necessário o uso de conversores de potência como interface, seja para a conexão com a rede elétrica ou para alimentação de cargas CA isoladas (ilhadas) (FARRET e SIMOES, 2006). Esses conversores de potência devem idealmente cumprir algumas funções:

- Efetuar a conversão da tensão contínua em tensão alternada. Se o conversor operar de forma ilhada, esta tensão de saída CA deve ter o mesmo desempenho e parâmetros da rede elétrica, ou seja, ter frequência, amplitude e forma senoidal estáveis. Se operar de forma conectada à rede elétrica, deve pelo menos injetar corrente em fase com a tensão da rede, ou seja, fornecer potência ativa.
- Realizar a elevação de tensão, caso a tensão do gerador distribuído seja menor que valor de pico de tensão CA a ser sintetizada pelo conversor.
- Para uso de módulos fotovoltaicos, devem garantir a extração da máxima potência independentemente das variações das condições atmosféricas e de carga através da aplicação de métodos conhecidos como seguidor do ponto de potência máxima ou simplesmente MPPT (*Maximum Power Point Tracking*).

Tradicionalmente, inversores fonte de tensão (VSIs) ou inversores fonte de corrente (CSIs) são os conversores de potência usados como interfaces de potência entre as fontes de energia renováveis e rede elétrica/carga CA. No entanto, uma topologia de conversor denominada rede de impedância foi introduzida para o mesmo propósito no início dos anos 2000 (PENG, 2002), trazendo características operacionais inovadoras que superam algumas limitações dos VSIs e CSIs convencionais. Essa nova família de conversores baseados em redes de impedância vem crescendo ao longo das últimas duas décadas, e, oferecendo diversas vantagens para uma variedade de aplicações, como em máquinas elétricas (GUO, LIU, *et al.*, 2023) (GHAHDERIJANI e DEHKORDI, 2021), (NAIR, JOHNY e MATHEW, 2020), inversores multiníveis (RAFIQ, ULASYAR, *et al.*, 2022), (YE, ZHANG, *et al.*, 2023) e UPS (CHITRA, PRAKASH, *et al.*, 2021) (KUMLE, FATHI e INANLOO, 2015). Em particular, os inversores redes de impedância podem atuar como elevadores ou abaixadores de tensão (comportamento *buck-boost*), sendo apropriados também em aplicações que utilizam geradores distribuídos, fazendo com que o sistema

possa lidar de maneira adequada a ampla faixa de variação da tensão do dispositivo.

Basicamente, o inversor baseado em rede de impedância opera como um sistema de um único estágio, acoplando a fonte primária CC (gerador distribuído) à carga/rede elétrica. Caso a tensão fornecida pelo gerador distribuído seja alta o suficiente, a rede de impedância atuará como um filtro de entrada adicional e os mesmos métodos de modulação do inversor VSI tradicional podem ser utilizados. Porém, quando há a necessidade de elevação da tensão, a rede de impedância opera conduzindo simultaneamente os interruptores de um mesmo braço do inversor, denominado estado de *shoot-through*, de forma a armazenar energia nos elementos indutivos e capacitivos que a constituem, permitindo dessa forma a elevação de tensão.

Os trabalhos de (JUNG, DAI e KEYHANI, 2005), (HUANG, SHEN, *et al.*, 2006), (XU, ZHANG, *et al.*, 2006) e (FARHANGI e FARHANGI, 2006) foram as primeiras publicações na literatura que empregaram redes de impedância com aplicação a sistemas de geração distribuída. Porém, os primeiros trabalhos que utilizaram redes de impedância e discutiram o controle aplicado a ambos os modos de operação (conectado à rede elétrica e ilhado) foram (VILATHGAMUWA, GAJANAYAKE e LOH, 2009), (LI, PENG, *et al.*, 2010) e (LI, JIANG, *et al.*, 2013).

Ademais, desde a publicação (PENG, 2002), que propôs a primeira topologia, denominada Fonte-Z, diversas outras foram propostas com o objetivo de melhorar alguns requisitos do conversor como: aumentar o ganho de tensão, reduzir o número de componentes, fornecer corrente contínua de entrada, entre outros. Abrangentes revisões bibliográficas de diferentes topologias são apresentadas em (REDDIVARI e JENA, 2022) e (SIWAKOTI, PENG e BLAABJERG, 2015). Na literatura, algumas dessas topologias também foram aplicadas em sistemas de geração distribuída, principalmente a Fonte Z e Quasi-Fonte Z.

Uma classe de topologias que vem sendo recentemente objeto de estudo em diversos trabalhos são as redes de impedância magneticamente acopladas, que utilizam transformadores ou indutores acoplados em sua estrutura (YADAV, CHANDRA, *et al.*, 2022). Assim, essa classe pode fazer uso da relação entre o

número de espiras dos transformadores ou indutores como outra forma de contribuir na obtenção do ganho.

Dentre as topologias magneticamente acopladas, a denominada Fonte-Y, proposta por (SIWAKOTI, LOH, *et al.*, 2014), contém um núcleo com três enrolamentos acoplados e promove menores esforços de tensão e de corrente sobre os interruptores de potência para um mesmo ganho em relação às topologias de redes de impedância com acoplamento magnético tradicionais da literatura, como Trans Fonte-Z (STRZELECKI, ADAMOWICZ, *et al.*, 2009), (KUMAR e SHAILAJA, 2012) e (QIAN, PENG e CHA, 2011) e Fonte- Γ (LOH, LI e BLAABJERG, 2013). Devido a característica de fornecer alto ganho de tensão com baixo período de *shoot-through*, a rede de impedância Fonte-Y se torna uma interessante topologia para aplicações de geração distribuída, pois há um aumento do intervalo de tempo, dentro do período de modulação, para sintetização do sinal senoidal estabelecido como referência. Dessa forma, há a potencial redução da distorção harmônica total (DHT) do sinal sintetizado pelo conversor (MARTINS, 2017).

Apesar das vantagens expostas da rede de impedância Fonte-Y perante outras topologias, na aplicação de fontes renováveis de energia, como módulos fotovoltaicos e CaCs, é desejável pequena ondulação da corrente drenada pelo conversor (TIROLLI, 2022). Corrente descontínua na entrada, como a do Fonte-Y, pode fazer com que o rendimento desse tipo de GD seja pior, além de diminuir seu tempo de vida útil. Normalmente, como forma de mitigar esse problema são utilizados filtros junto a fonte de energia (ARANGO, RAMOS-PAJA, *et al.*, 2012).

São poucos os trabalhos encontrados na literatura que fizeram uso do inversor Fonte-Y (YSI) em aplicações de GD, como em (BADACHI e LAAD, 2021) e (CHEN e GAN, 2021). Ademais, os que fazem não apresentam resultados experimentais e não detalham ou não expõem com clareza a metodologia de projeto e/ou a estratégia de controle utilizada. Em (FARD, NAJMI e BABAEI, 2018), (RAN, WANG, *et al.*, 2017), (LIU, RAN, *et al.*, 2018) e (FOROUZESH, BAGHRAMIAN e SALAVATI, 2015) uma topologia derivada do Fonte-Y foi utilizada, denominada *Improved Y-Source Inverter* (IYSI), que além de possuir os indutores acoplados, possui um indutor e dois capacitores a mais em sua estrutura. Porém, nenhum desses trabalhos realizou a análise de pequenos sinais do conversor, tampouco detalharam a estratégia de controle e a metodologia para

obtenção dos ganhos dos controladores empregados em malha fechada. Além disso, também não consideraram a operação com características multifuncionais para possibilidade de provimento de serviços ancilares se baseando em teoria de potência moderna, como a Teoria de Potência Conservativa.

Considerando as vantagens da rede de impedância Fonte-Y e dada as lacunas existentes no estado de conhecimento sobre essa topologia, até o presente momento (2023), especialmente na aplicação de geração distribuída, justifica-se um estudo mais aprofundado desse conversor. Por fim, aliadas às motivações e ao potencial de inovação previamente descritos, ainda, existem desafios operacionais de implementação que devem ser tratados, tais como:

- Proposição de metodologias para garantir estabilidade e resposta dinâmica adequada no controle em malha fechada, devido a característica de fase não mínima apresentada por conversores que empregam redes de impedância magneticamente acopladas;
- Proposição de metodologias para assegurar a execução de mais de uma função sobre um único conversor (elevação CC-CC, conversão CC-CA), por meio da mesma variável de controle, o que aumenta sua complexidade, sendo adotada nesse trabalho a estratégia de utilização de multimalhas de controle com estágios desacoplados;
- Proposição de mecanismos para a atenuação ou supressão dos elevados picos de tensão gerados durante a mudança de estado de *shoot-through* para *non-shoot-through* no *link* CC em consequência de indutâncias parasitas e de dispersão presentes no circuito.

1.2 Principais contribuições

Nesse contexto, esse trabalho contribui com o estado do conhecimento na temática de conversores empregando redes de impedância magneticamente acopladas da classe fonte-Y, aplicados em sistemas de geração distribuída, especialmente as que possuem como característica o fornecimento de tensão contínua em seus terminais, como painéis fotovoltaicos e células a combustível. O trabalho tem como objetivo preencher as lacunas e desafios ainda existentes na literatura para a viabilização de sua operação e, em resumo, as contribuições científicas dessa tese são as seguintes:

- Modelagem da rede de impedância Fonte-Y considerando as não idealidades dos componentes que a compõem, utilizando a técnica em espaços de estados;
- Metodologia para dimensionamento do estágio de potência da rede de impedância, baseado no comportamento de regime permanente da mesma;
- Metodologia de projeto dos controladores do lado CC e CA do conversor para o controle das correntes e tensões tanto no modo seguidor de rede, quanto no modo formador de rede;
- Exploração considerando características operacionais relacionadas ao emprego de multifuncionalidades ao conversor no modo seguidor de rede, com o provimento de serviços ancilares, ainda não demonstradas para esta topologia na literatura;
- Obtenção de expressões que determinam o valor de tensão de *link* CC mínimo necessário para que o conversor opere de forma adequada operando como seguidor e formador de rede;
- Procedimento para a escolha dos parâmetros de funcionamento do conversor de modo que diferentes requisitos de projeto (como atender a esforços de tensão e corrente em seus componentes e ainda apresentar o melhor rendimento possível) possam ser atendidos.

1.3 Organização do documento

A tese foi organizada em sete capítulos, como segue:

O capítulo 2 apresenta as principais características dos conversores redes de impedância, detalha o modo de operação e traz uma breve revisão de topologias existentes na literatura. Também é efetuada uma revisão bibliográfica dos circuitos de potência e topologias capazes de fornecer a interface entre a rede elétrica de energia e os geradores distribuídos de natureza CC, além das diversas técnicas de controle das redes de impedância aplicadas a sistemas de GD. Por fim, é discutido o emprego de multifuncionalidades aos conversores redes de impedância atuando no modo conectado à rede elétrica, permitindo o conversor desempenhar outras funções sistêmicas além de injetar potência ativa.

O capítulo 3 discute sobre etapas de operação e traz a modelagem CC do inversor rede de impedância Fonte-Y considerando perdas em condução em todos os elementos que o constituem. Utilizou-se a técnica de média de espaço de estados para se efetuar análise em pequenos sinais do conversor tomando como base as funções de transferência que caracterizam sua operação dinâmica. O capítulo também traz uma metodologia para dimensionamento dos elementos que compõem a rede de impedância, levando-se em consideração as principais formas de onda do conversor.

O capítulo 4 traz a metodologia realizada para a obtenção dos parâmetros elétricos que modelam as perdas dos componentes do inversor rede de impedância e na sequência são estimadas, por meio de equações, as perdas e a eficiência do mesmo. Também são efetuadas análises da resposta dinâmica do modelo desenvolvido, através da resposta no domínio da frequência e no domínio do tempo, confrontando o comportamento do circuito chaveado com o modelo médio. São mostradas as implicações resultantes de variações paramétricas dos componentes da rede de impedância, em questões relacionadas à complexidade de controle, estabilidade relativa e comportamento dinâmico. Destaca-se também a análise matemática realizada com a finalidade de encontrar expressões que determinam a tensão mínima de *link* CC de operação do conversor, de forma que o mesmo opere de forma satisfatória. Por fim, o capítulo traz uma metodologia que auxilia o projetista a escolher o valor do fator de acoplamento K adequado da rede de impedância de modo que diferentes requisitos de projeto possam ser atendidos.

O capítulo 5 apresenta a modelagem CA do conversor, estratégia de controle e metodologia de projeto dos controladores empregando o inversor rede de impedância Fonte-Y, aplicado a sistemas de geração distribuída, operando tanto como formador de rede (modo ilhado) ou como seguidor de rede (conectado à rede elétrica).

O capítulo 6 fornece detalhes da construção do protótipo e apresenta os resultados do YSI que permite a conexão de um gerador distribuído com uma carga ilhada ou com a rede elétrica de baixa tensão 127 V / 220 V. Foram obtidos resultados experimentais e de simulações no modo formador de rede alimentando cargas lineares e não-lineares, e no modo seguidor de rede

realizando a injeção de potência ativa e compensando, simultaneamente e seletivamente, os distúrbios na corrente causados por uma carga conectada ao PAC. Por fim, o capítulo apresenta os resultados experimentais de perdas e eficiência do conversor e os compara com os resultados teóricos estimados.

Finalmente, no capítulo 7 são discutidas as principais as conclusões obtidas da tese e as propostas para trabalhos futuros.

2 REDES DE IMPEDÂNCIA E SISTEMA DE GERAÇÃO DISTRIBUÍDA

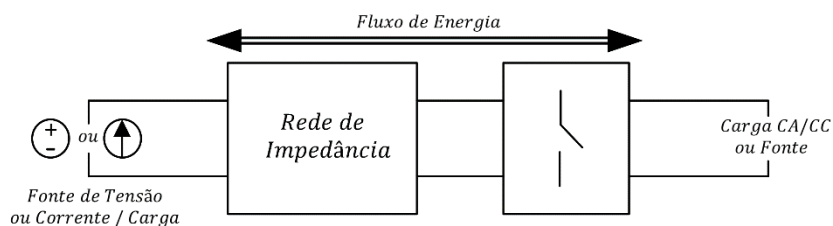
Esse capítulo aborda as características principais dos conversores baseados em redes de impedância, topologias existentes na literatura, bem como as técnicas de modulação PWM senoidal. Esse capítulo também traz a revisão bibliográfica atual das estratégias de controle de inversores baseados em redes de impedância aplicados a sistemas de geração distribuída.

2.1 Redes de Impedância Fonte-Z e demais topologias

Os conversores baseados em redes de impedância vem sendo objeto de estudo de diversos trabalhos nas últimas duas décadas, devido principalmente a sua ampla faixa de aplicações de conversão de energia e emprego nas mais diversas áreas como energia eólica (BUBALO, BAŠLĆ, *et al.*, 2021), solar (DABOUR, EL-HENDAWY, *et al.*, 2023), sistemas de armazenamento de energia por baterias (GRGIĆ, BAŠLĆ, *et al.*, 2020), conversores em matriz (SIGAMANI, PONRAJ e RAVINDRAN, 2020), inversores multiníveis em cascata (SHARIFI, ALI BIGLO, *et al.*, 2020), veículos elétricos (MANDE, TROVÃO, *et al.*, 2022), UPS (CHITRA, PRAKASH, *et al.*, 2021), entre outros.

A rede de impedância, basicamente, é formada pela combinação de dois ou mais elementos armazenadores de energia, ou seja, indutores e capacitores. Diferentes configurações de rede podem ser obtidas alterando a posição dos elementos que a compõem, além da inclusão de dispositivos não lineares, isto é, chaves controladas (IGBT, MOSFET, TBJ) e/ou não controladas (diodos) (SIWAKOTI, PENG e BLAABJERG, 2015). A Figura 1 mostra a configuração geral do conversor baseado em rede de impedância para conversão de energia elétrica.

Figura 1 – Configuração geral do conversor baseado em rede de impedância para conversão de energia.



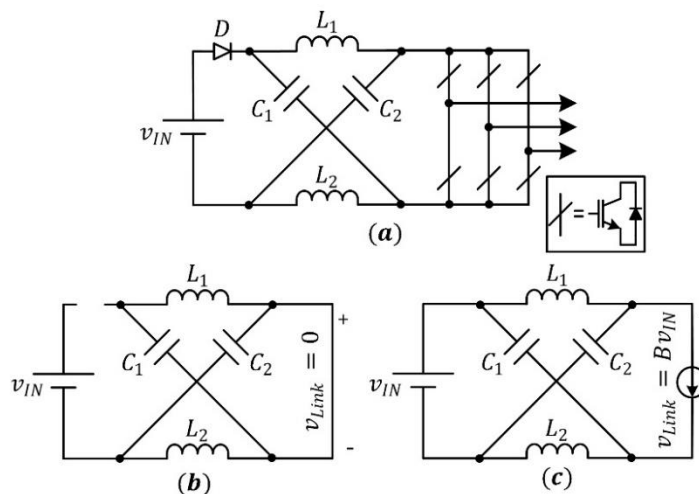
Fonte: Figura adaptada de (SIWAKOTI, PENG e BLAABJERG, 2015).

Apesar dos conversores redes de impedância poderem ser empregados em diferentes tipos de conversão de energia, ou seja, nas conversões CC-CC, CC-CA, CA-CC ou CA-CA, sua aplicação foi introduzida em (PENG, 2002) como forma de superar as limitações das topologias tradicionais dos VSIs e CSIs.

Especificamente o inversor tradicional do tipo VSI, possui como limitação o fato da amplitude da tensão de saída CA não poder exceder a amplitude da tensão do barramento-CC, portanto, apresentando um comportamento abaixador (*buck*) na conversão CC-CA. Além dos interruptores de um mesmo braço do inversor não poderem ser acionados simultaneamente, uma vez que levaria a um curto-circuito no barramento CC danificando os elementos que o compõem.

A publicação de (PENG, 2002), intitulada “Z-source inverter” propôs uma rede de impedância formada por dois indutores e dois capacitores conectados em forma de X, que acopla o barramento CC (v_{IN}) e o conjunto inversor-carga, como mostra a (a). Com o arranjo proposto, o inversor passa a operar com flexibilidade, podendo atuar como elevador ou abaixador de tensão (*buck-boost*), além de permitir a condução conjunta dos interruptores de um mesmo braço do inversor, eliminando assim o artifício de comutação com “tempo morto”.

Figura 2 – Inversor Fonte-Z e circuitos equivalentes das etapas de operação. (a) Inversor trifásico Fonte-Z, (b) estado de *shoot-through*, (c) estado de *non-shoot-through*.



Fonte: O próprio autor.

Para ilustrar o princípio de operação de um conversor empregando rede de impedância, o inversor Fonte-Z é usado como exemplo. Como mostra a (b) e (c), desprezando-se os estágios de transição, a operação do conversor pode ser descrita por dois estados de operação principais: *shoot-through* (em que

ocorre a condução conjunta dos interruptores ativos de potência) e *non-shoot-through*.

No estado de *shoot-through*, a tensão sobre a carga é nula, e ocorre o armazenamento de energia nos elementos indutivos que constituem a rede de impedância. Já no estado de *non-shoot-through*, o diodo D é polarizado diretamente e a fonte de energia é conectada diretamente à carga.

Assumindo que os indutores L_1 e L_2 e os capacitores C_1 e C_2 possuem a mesma indutância e a mesma capacitância, respectivamente, a rede de impedância se torna simétrica. A equação (1) descreve a relação entre a tensão de pico de saída do *link* CC $\hat{v}_{Link}$ e a tensão de entrada v_{IN} em função do período de chaveamento em que ocorre a condução conjunta denominada d_0 (razão cíclica de *shoot-through*).

$$\hat{v}_{Link} = \frac{1}{1 - 2d_0} v_{IN} \quad (1)$$

As redes de impedância propostas foram derivadas da configuração Fonte-Z, através do rearranjo das conexões entre os indutores/transformadores e capacitores e adição de novos dispositivos. As topologias fornecem características diferentes umas das outras, o que resulta em vantagens e desvantagens em determinadas aplicações. Assim, não é possível estabelecer uma única topologia que seja a ideal e leve vantagens em todos os aspectos em relação as outras em todos os tipos de aplicações. Trabalhos como (SIWAKOTI, PENG e BLAABJERG, 2015), (HUSEV, SHULTS, *et al.*, 2019) e (ELLABBAN e ABU-RUB, 2016) apresentam uma ótima revisão sobre as principais topologias propostas.

Mesmo após mais de duas décadas de realizações de pesquisas nesta temática, novas topologias de redes de impedâncias continuam sendo propostas na literatura, sempre em busca dos seguintes aprimoramentos: redução do número de componentes, aumento do ganho de tensão, aumento da densidade de potência, diminuição dos esforços de tensão e corrente nos semicondutores e utilização em novas aplicações (REDDIVARI e JENA, 2022).

De uma maneira geral, é possível determinar o ganho de tensão do conversor empregando uma rede de impedância através da expressão (2):

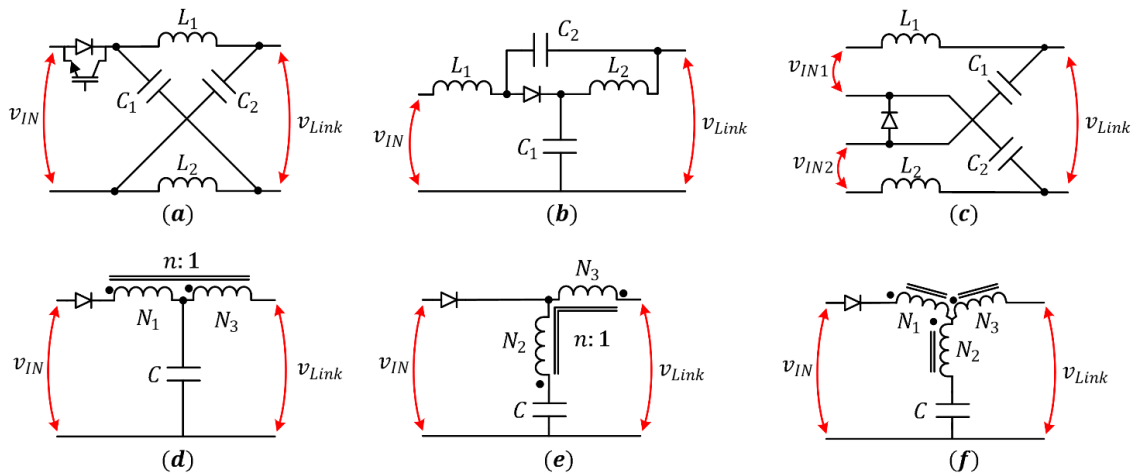
$$\hat{v}_{Link} = \frac{1}{1 - Kd_0} v_{IN} = Bv_{IN} \quad (2)$$

Em que K é um fator determinado para cada rede de impedância, por exemplo, no caso da topologia Fonte-Z, $K = 2$. Igualando o denominador do fator de ganho (B) a zero, obtém-se a possível faixa de operação de d_0 ($0 \leq d_0 < 1/K$), cujo limite superior corresponde, teoricamente, ao ganho infinito de tensão (SIWAKOTI, PENG e BLAABJERG, 2015).

A Figura 3 mostra algumas das principais topologias de redes de impedância que podem ser encontradas na literatura, enquanto a Tabela 1 traz as expressões de ganho de tensão e os componentes das respectivas topologias.

Como proposto por (RABKOWSKI, 2007), a versão básica da topologia ZSI pode ser alterada para um ZSI bidirecional (BZSI), conforme mostrado na Figura 3 (a), através da substituição do diodo de entrada D por uma chave bidirecional em corrente.

Figura 3 – Topologias de conversores com redes de impedância. (a) Fonte Z bidirecional, (b) quasi-Fonte Z, (c) Fonte Z embarcado, (d) T (Trans) Fonte Z, (e) Fonte Γ , (f) Fonte Y



Fonte: O próprio autor.

A rede de impedância quasi-Fonte Z (qZS) proposta por (ANDERSON e PENG, 2008) foi a primeira modificação da Fonte-Z (ZS), justamente para solucionar alguns problemas existentes. Apesar de fornecer mesmo ganho de tensão que a ZS, a rede qZS fornece corrente contínua na entrada, além de diminuir o esforço de tensão no capacitor C_2 .

O ZSI embarcado (EZSI), em (GAO, LOH, *et al.*, 2008), emprega duas fontes de energia na rede Fonte-Z, com cada uma conectada a um indutor (L_1

ou L_2) em série, conforme mostrado na Figura 3 (c). A função de filtro dos indutores em série no EZSI suaviza a corrente da fonte, o que o torna mais adequado em aplicações fotovoltaicas e células a combustível (KHANI, MOHAMMADIAN, *et al.*, 2013).

A rede T(Trans) Fonte Z (STRZELECKI, ADAMOWICZ, *et al.*, 2009), (KUMAR e SHAILAJA, 2012) e (QIAN, PENG e CHA, 2011) faz uso de indutores acoplados magneticamente em sua estrutura para buscar fornecer maior ganho de tensão, com menor número de componentes e menores esforços de tensão sobre os elementos que a compõem em relação ao Fonte-Z.

A rede Fonte Γ (LOH, LI e BLAABJERG, 2013), assim como a rede Fonte T e Trans Z também possui uma estrutura magneticamente acoplada com dois enrolamentos, porém, o ganho de tensão dessa topologia é aumentado a medida que a relação de espiras dos indutores acoplados diminui.

Tabela 1 - Expressões de ganho de tensão e os componentes de topologias de rede de impedância.

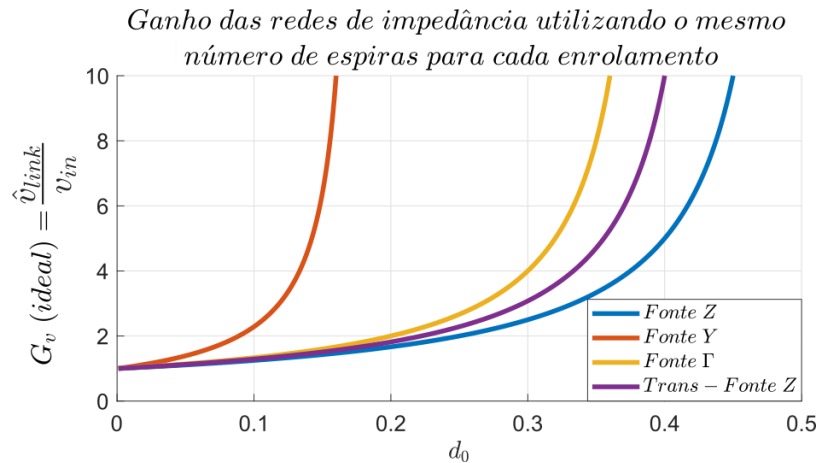
Topologia	Expressão do ganho de tensão	Componentes
Fonte Z, quasi-Fonte Z e Fonte Z embarcado	$\hat{v}_{Link} = \frac{1}{1 - 2d_0} v_{IN}$	2 capacitores, 2 indutores e 1 chave unidirecional ou bidirecional em corrente
Trans Fonte Z	$\hat{v}_{Link} = \frac{1}{1 - (\frac{N_1}{N_3} + 1)d_0} v_{IN}$	1 capacitor e 1 núcleo com 2 indutores acoplados e 1 chave unidirecional em corrente
Fonte Γ	$\hat{v}_{Link} = \frac{1}{1 - (1 + \frac{N_2}{N_3 - N_2})d_0} v_{IN}$	1 capacitor e 1 núcleo com 3 indutores acoplados e 1 chave unidirecional em corrente
Fonte Y	$\hat{v}_{Link} = \frac{1}{1 - (\frac{N_3 + N_1}{N_3 - N_2})d_0} v_{IN}$	1 capacitor e 1 núcleo com 3 indutores acoplados e 1 chave unidirecional em corrente

Fonte: Adaptado de (SIWAKOTI, PENG e BLAABJERG, 2015).

A rede de impedância Fonte-Y, proposta inicialmente por (SIWAKOTI, LOH, *et al.*, 2014), diferentemente das redes Trans Z, T e Γ , possui um 1 núcleo com 3 indutores acoplados, com capacidade de prover ganho de tensão elevado com menores períodos de *shoot-through* em comparação as outras topologias mencionadas anteriormente, como pode ser visto na Figura 4. Para que a com-

paração seja adequada foi adotado o mesmo número de espiras nos enrolamentos nas redes que utilizam acoplamento magnético ($N_1 = 2,08$; $N_2 = 1$ e $N_3 = 1,67$).

Figura 4 – Ganho de tensão ideal das redes de impedância em função do período de *shoot-through* considerando aplicação em conversor CC-CC/CC-CA.



Fonte: O próprio autor.

2.2 Técnicas de Modulação PWM modificada para inversores rede de impedância

A modulação tradicional SPWM (*Sinusoidal Pulse-Width Modulation*) para inversor trifásico fonte de tensão possui seis estados ativos, dois estados nulos e proíbe a existência de um estado em que há condução conjunta dos interruptores de um mesmo braço. Quando o valor da portadora triangular é maior do que o máximo valor ou menor que o mínimo das referências senoidais (modulantes), todas as três chaves superiores ou as três chaves inferiores são ativadas. Durante esse período, são aplicados os estados nulos e a tensão de saída do inversor é zero.

Assim, as técnicas de modulação para poderem ser aplicadas aos inversores redes de impedância precisam ser modificadas. A Figura 5 ilustra um inversor rede de impedância trifásico (que por conveniência foi adotado o Fonte-Y). Basicamente, as alterações consistem em manter os estados de comutação ativos inalterados e substituir quando necessário os estados nulos em estados de *shoot-through*, em que ao menos em um braço da ponte inversora o interruptor superior e o interruptor inferior são acionados simultaneamente.

Dessa forma é possível manter a tarefa de síntese da tensão de saída senoidal pelos estados convencionais e ao mesmo tempo obter o efeito de elevação (*boost*) de tensão no *link* CC a partir da condução conjunta de seus interruptores.

Para incluir o estado de *shoot-through* dentro do período de modulação da SPWM tradicional, diversas técnicas foram discutidas, como em (PENG, 2003) que propôs a *Simple Boost Control* (SBC); em (PENG, SHEN e QIAN, 2005) a *Maximum Boost Control* (MBC) e em (SHEN, WANG, *et al.*, 2006) a *Maximum Constant Boost Control* (MCBC). Em (SANTOS e GONÇALVES, 2021) é apresentada uma completa análise comparativa entre as técnicas citadas. A Figura 6 ilustra as três técnicas de modulações.

O ganho de tensão G de um inversor trifásico rede de impedância é dado pela equação (3):

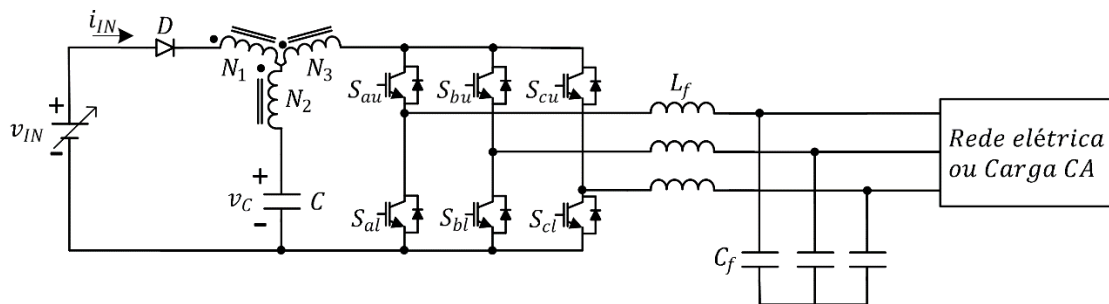
$$G = MB = \frac{2\hat{v}_{AC}}{v_{IN}} \quad (3)$$

E para monofásico:

$$G = MB = \frac{\hat{v}_{AC}}{v_{IN}} \quad (4)$$

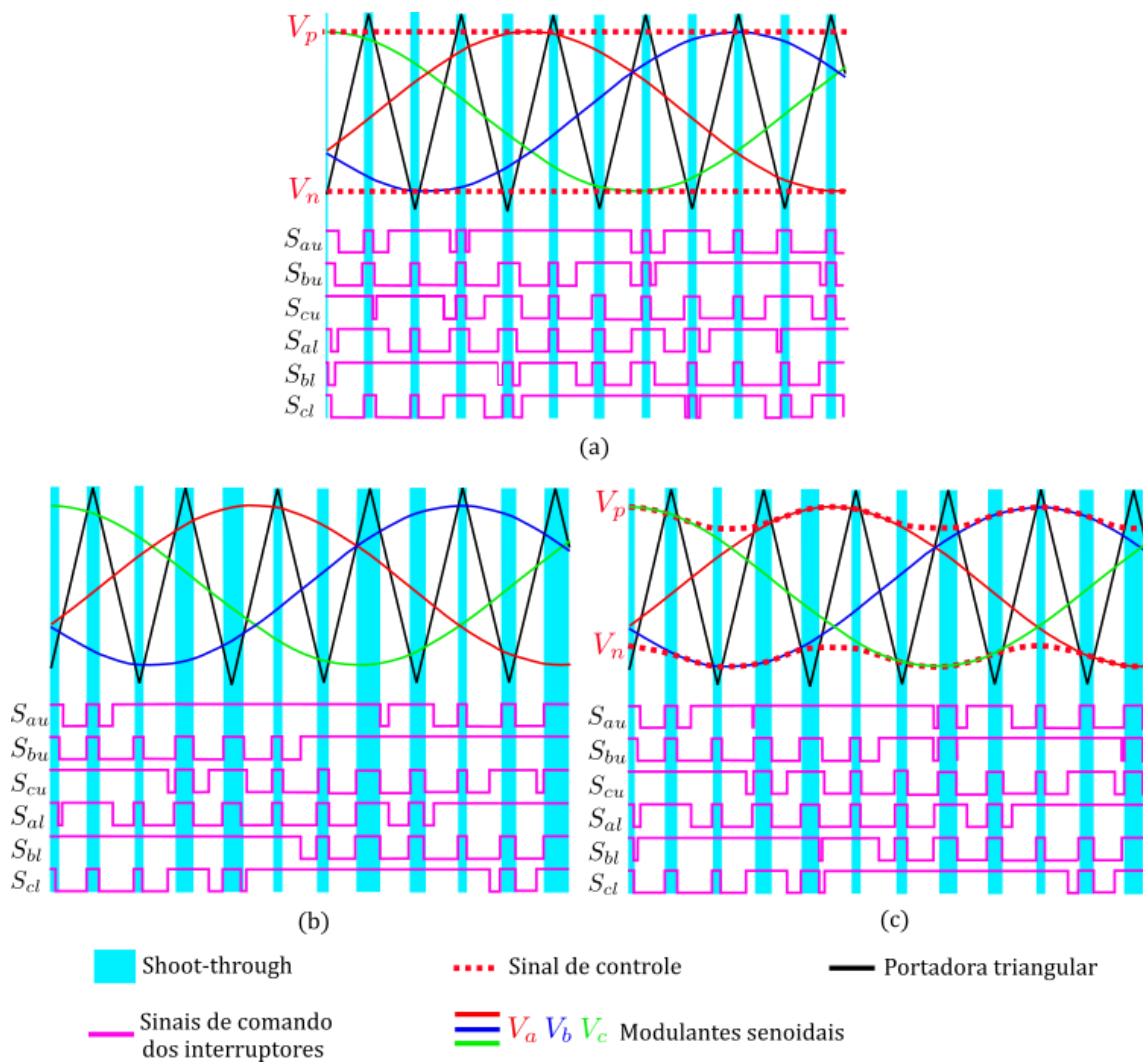
Em que $\hat{v}_{AC}$ é a tensão de pico de fase-neutro do inversor; M é o índice de modulação; B , como já discutido na seção anterior, é o fator de ganho da rede de impedância.

Figura 5 – Inversor Fonte-Y.



Fonte: O próprio autor.

Figura 6 – Técnicas de modulação SPWM modificadas aplicadas a inversores rede de impedância: (a) *Simple Boost Control*, (b) *Maximum Boost Control*, (c) *Maximum Constant Boost Control*.



Fonte: O próprio autor.

2.2.1 *Simple Boost Control (SBC)*

A técnica *Simple Boost Control* emprega dois sinais constantes de controle (V_p e V_n), em que V_p é igual ou maior do que o valor de pico dos sinais modulantes e $V_n = -V_p$. No intervalo de tempo em que a portadora triangular possui magnitude superior a V_p ou magnitude inferior a V_n os interruptores do inversor são levados ao estado de condução conjunta. Caso contrário, o inversor opera normalmente nos seus seis estados ativos, seguindo o comportamento estabelecido pela modulação PWM senoidal tradicional.

Nessa técnica, para que não haja sobreposição dos estados de *shoot-through* sobre os estados ativos, deve ser respeitada a inequação (5) que causa a redução do índice de modulação efetivo disponível.

$$M \leq 1 - d_0 \quad (5)$$

2.2.2 Maximum Boost Control (MBC)

A técnica *Maximum Boost Control* é similar a modulação SPWM tradicional, com a diferença de que todos os estados nulos são transformados em estados de *shoot-through*, ou seja, quando a portadora triangular possuir magnitude superior ou inferior aos três sinais modulantes os interruptores do inversor são levados ao estado de condução conjunta.

Como deduzido em (PENG, SHEN e QIAN, 2005), a razão cíclica média de shoot-through D_0 para essa estratégia é dada pela equação (6):

$$D_0 = \frac{2\pi - 3\sqrt{3}M}{2\pi} \quad (6)$$

Logo o índice M é dado por:

$$M = \frac{2\pi}{3\sqrt{3}}(1 - D_0) \leq 1 \quad (7)$$

2.2.3 Maximum Constant Boost Control (MCBC)

A técnica *Maximum Constant Boost Control*, assim como a técnica SBC, emprega dois sinais de controle (V_p e V_n) e quando a portadora triangular possuir magnitude superior a V_p ou magnitude inferior a V_n os interruptores do inversor são levados ao estado de condução conjunta. Porém, os sinais de controle não são constantes, possuem envoltórias senoidais dadas pelas equações abaixo:

$$V_p = \sqrt{3}M + \sin\left(\theta - \frac{2\pi}{3}\right), 0 < \theta < \frac{\pi}{3} \quad (8)$$

$$V_p = M \sin(\theta), \frac{\pi}{3} < \theta < \frac{2\pi}{3} \quad (9)$$

$$V_n = M \sin\left(\theta - \frac{2\pi}{3}\right), 0 < \theta < \frac{\pi}{3} \quad (10)$$

$$V_n = M \sin(\theta) - \sqrt{3}M, \frac{\pi}{3} < \theta < \frac{2\pi}{3} \quad (11)$$

Como relatado em (SHEN, WANG, *et al.*, 2006), a razão cíclica média de *shoot-through* para a estratégia MBC é constante e dada pela equação (12):

$$D_0 = \frac{2 - \sqrt{3}M}{2} \quad (12)$$

Isolando M da equação (12):

$$M = \frac{2}{\sqrt{3}}(1 - D_0) \leq 1 \quad (13)$$

2.3 Topologias de conversores de potência responsáveis pela conexão entre os geradores distribuídos com a rede elétrica/carga

A utilização de energia proveniente dos geradores distribuídos de forma eficiente não é possível sem uso da eletrônica de potência. Diversas estruturas e topologias de conversores de potência, responsáveis pela conexão entre os geradores distribuídos e a rede elétrica, foram propostas na literatura (SOUZA JUNIOR e FREITAS, 2022), (MOREY, GUPTA, *et al.*, 2023), (PANIGRAHI, MISHRA, *et al.*, 2020). Basicamente, é possível classificar os geradores distribuídos dependendo da natureza da tensão disponível em seus terminais (CC ou CA), os conversores em monofásicos ou trifásicos (dependendo da faixa de potência ou aplicação desejada), e por fim em sistemas de um ou múltiplos estágios (VILLALVA, 2010).

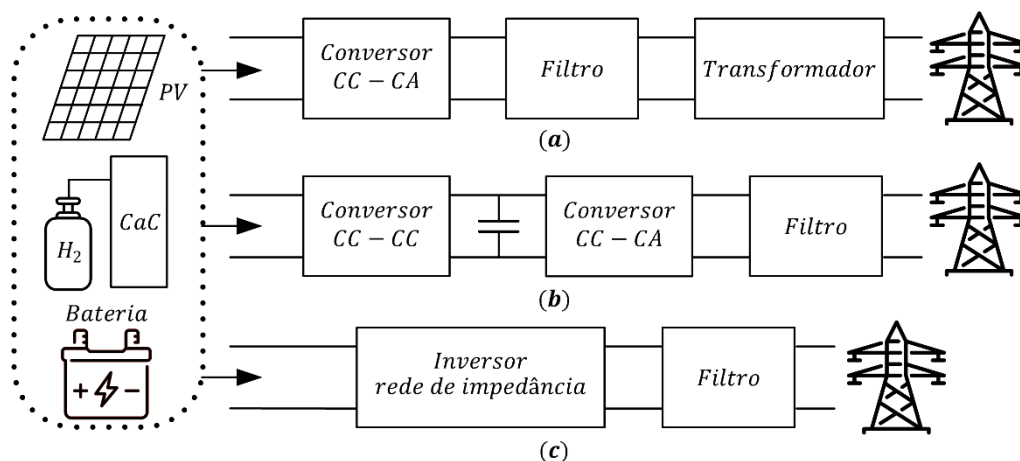
Os painéis fotovoltaicos e as células a combustível possuem além da particularidade de fornecer tensão contínua em seus terminais, também a característica predominante de baixa amplitude de tensão de saída. Logo, o circuito de potência de interface entre a rede elétrica e o GD deve ser capaz de efetuar a conversão CC-CA e a elevação de tensão, se a tensão do GD for menor que a tensão da rede.

No sistema de um estágio a tensão CC do terminal do GD é conectada diretamente na entrada do conversor CC-CA. Normalmente é utilizado um filtro CA para eliminar os harmônicos de corrente e tensão antes da conexão à carga

ou rede. Para que os sistemas de um estágio operem de forma adequada, a tensão terminal do GD deve ser suficientemente alta para permitir alimentação ao conversor CC-CA conectado à rede, ou um transformador elevador de baixa frequência é inserido para a conexão, como mostra a Figura 7 (a).

No sistema de dois estágios é utilizado um conversor CC-CC para elevar a tensão fornecida pelo GD até um nível necessário para a entrada do conversor CC-CA. No caso de sistemas fotovoltaicos, usualmente é aplicado no controle do conversor CC-CC um algoritmo para realizar a operação de MPPT. Nessa topologia normalmente também é inserido um filtro CA entre a rede e a saída do inversor, como mostra a Figura 7 (b).

Figura 7 - Topologias dos conversores que fazem a conexão do GD com a rede elétrica: (a) sistema tradicional de um estágio, (b) sistema de dois estágios, (c) sistema de um estágio empregando rede de impedância.



Fonte: O próprio autor.

Alguns trabalhos na literatura utilizaram topologias denominadas inversores integrados, que surgiram com a finalidade de efetuar a elevação de tensão e conversão CC-CA em um mesmo conversor, tendo como principal vantagem a redução do número de componentes em relação aos sistemas de dois estágios e a simplificação do circuito. Como exemplo, a integração do inversor aos conversores CC-CC Boost, Buck-Boost, Cuk, Zeta, Sepic é mostrada em (BRITO, 2013). A desvantagem das topologias integradas é que apresentam um interruptor ativo a mais em sua estrutura ou não operam de forma adequada quando a tensão de saída é menor do que a de entrada (no caso da topologia integrada Boost).

Outra forma, que vem sendo amplamente discutida na literatura, que também realiza a conexão entre os sistemas fotovoltaicos e a rede elétrica, é a utilização de conversores empregando redes de impedância, como mostra a Figura 7 (c). Assim como os inversores integrados, esse tipo de conversor permite que as ações de conversão relacionadas a elevação de tensão (CC-CC) e inversão (CC-CA) sejam efetuadas de forma por uma única estrutura. Porém, não introduz mais dispositivos de comutação, contribuindo com a possibilidade de melhoria de rendimento devido à minimização de estágios de conversão em cascata, além da redução do volume e custo do sistema (BRADASCHIA, 2012), (HUANG, SHEN, *et al.*, 2006).

Basicamente, o inversor rede de impedância opera como um sistema de um estágio, acoplando a fonte primária CC à ponte inversora. Caso a tensão fornecida pelo GD seja grande o suficiente, a rede de impedância operará como um filtro de entrada adicional e os mesmos métodos de modulação do inversor VSI tradicional podem ser utilizados. Essa característica fornece flexibilidade, fazendo com que o sistema possa lidar de maneira adequada com a ampla faixa de variação da tensão do GD.

2.4 Controle de conversores empregando redes de impedância aplicado a sistemas de geração distribuída

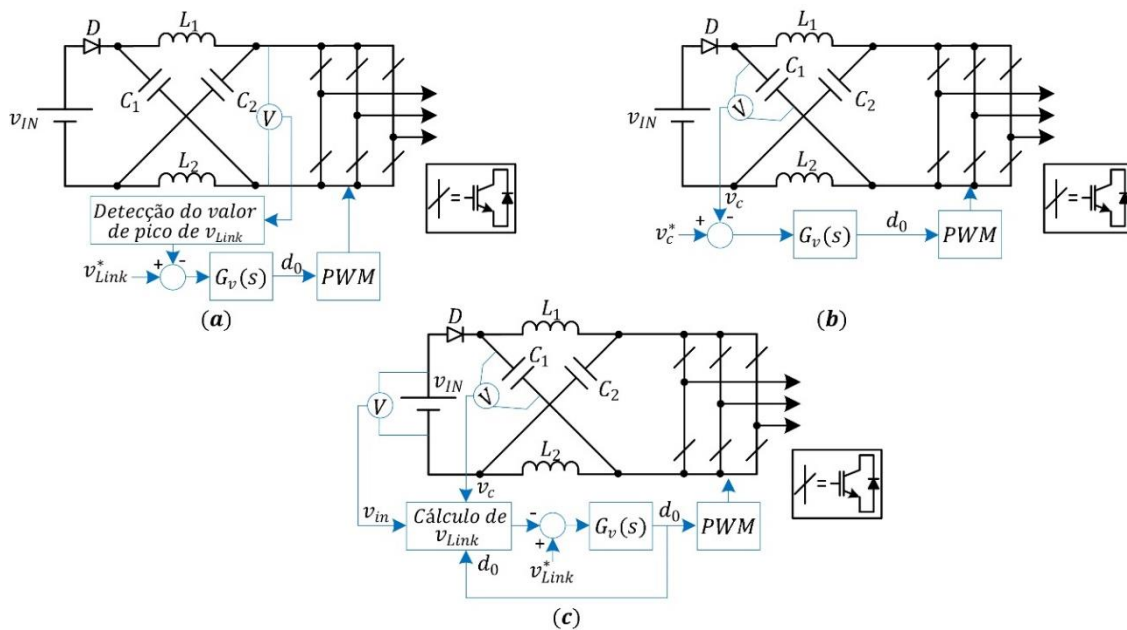
Tipicamente nos sistemas tradicionais de dois estágios, como mostrado na Figura 7(b), entre os conversores CC-CC e CC-CA há um capacitor de desacoplamento. Este capacitor desempenha um papel importante para o equilíbrio de energia entre o lado de entrada CC e o da saída CA. A tensão do capacitor de desacoplamento é normalmente controlada para que seja constante, ao fazer isso, o fluxo de energia através do conversor CC-CC e do inversor pode ser considerado balanceado. Este método também pode ser aplicado aos sistemas que utilizam rede de impedância, efetuando o controle da tensão do *link* CC (v_{Link}).

Assim, como nos sistemas de dois estágios, o valor de v_{Link} deve ser maior do que a amplitude da tensão de pico da rede elétrica e que os estados de *shoot-through* sejam inseridos durante os estados nulos do período de modulação.

Diversos métodos foram propostos na literatura para controlar a tensão do *link* CC (SIWAKOTI, PENG, *et al.*, 2015). Para ilustrar as principais estratégias, um inversor trifásico Fonte-Z é usado como exemplo para a rede de impedância (Figura 8).

Basicamente, a tensão do *link* CC pode ser controlada de forma direta ou indireta. No controle direto é necessário um circuito de sensoriamento especial, como mostra a Figura 8 (a). No controle indireto a tensão do capacitor da rede de impedância é medida e comparada com uma tensão de referência. Há dois tipos de controle indireto. O primeiro tipo efetua a regulação da tensão v_c (Figura 8 (b)), enquanto no segundo tipo as tensões de v_c e v_{IN} são medidas para a estimação do valor de pico de v_{Link} , como mostra a Figura 8 (c).

Figura 8 – Controle da tensão do link CC: (a) direto, (b) indireto através da tensão do capacitor, (c) indireto através da estimação de v_{Link} .



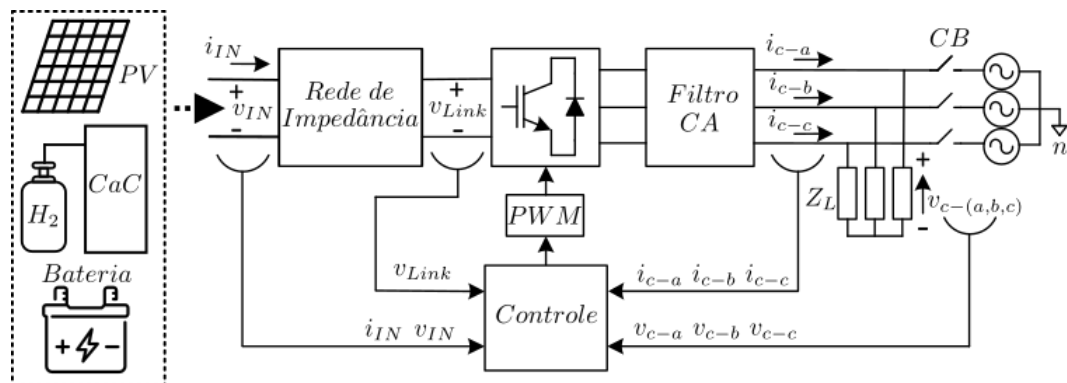
Fonte: Figura adaptada de (SIWAKOTI, PENG, *et al.*, 2015).

A maior dificuldade de implementação do controle direto é devido a envoltória da tensão v_{Link} ter característica pulsante, o que exige esquemas de filtragem/detecção de pico mais complexos. Isso faz com que a implementação do controle indireto seja mais comum na literatura (SIWAKOTI, PENG, *et al.*, 2015).

A Figura 9 mostra o esquema elétrico geral de controle que realiza a conexão entre o gerador distribuído e a rede elétrica/carga utilizando conversor

rede de impedância. CB é o seccionador que quando está aberto, faz com que o sistema opere no modo ilhado, ou seja, atuando como uma fonte de tensão controlada para a carga Z_L . CB fechado faz com que o sistema opere no modo conectado à rede, ou seja, atuando como uma fonte de corrente controlada, com capacidade de injetar potência ativa na rede elétrica. Servem como entrada para o controle os sinais de tensão ($v_{c-(a,b,c)}$) e corrente ($i_{c-(a,b,c)}$) de saída do filtro do inversor, além dos sinais de tensão (v_{IN}) e corrente (i_{IN}) dos terminais do gerador distribuído e a tensão do *link* CC (v_{Link}) da rede de impedância.

Figura 9 - Esquema elétrico geral de controle para a conexão entre o gerador distribuído e a rede elétrica/carga utilizando conversor rede de impedância.



Fonte: O próprio autor.

Dependendo do modo de operação do sistema, ilhado ou conectado à rede, o conversor modifica completamente suas características de operação e, consequentemente, seu sistema de controle. No modo ilhado, o objetivo do inversor é atuar como formador de rede, ou seja, manter a tensão CA $v_{c-(a,b,c)}$ nos níveis adequados. A potência processada pelo inversor depende da carga conectada ao PAC (no caso da Figura 9, a carga Z_L). A função da rede de impedância é garantir que v_{Link} tenha um valor alto o suficiente para que o inversor opere na região linear de modulação. Logo, as variáveis controladas são $v_{c-(a,b,c)}$ e v_{Link} . Por outro lado, no modo conectado à rede, a função do conversor é extrair a máxima potência da fonte primária e fornecê-la para a rede elétrica na forma de corrente ($i_{c-(a,b,c)}$) com fator de potência unitário ou controlado. Assim, o inversor deverá controlar e buscar o valor v_{IN} necessário para alcançar o MPPT. Para também garantir a operação do inversor na região linear de modulação, v_{Link} precisa ser controlado e ter um valor mínimo necessário, sendo portanto outra variável a ser controlada. Em ambos os

métodos de controle há 2 graus de liberdade: a razão cíclica de *shoot-through* d_0 e índice de modulação M .

De uma forma geral, o controle dos sistemas que utilizam geradores distribuídos deve efetuar o rastreamento adequado dos sinais de referência, possuir resposta dinâmica rápida e robustez diante perturbações. Em consequência, diversas estratégias foram propostas na literatura com objetivo de melhorar a qualidade de energia entregue à rede elétrica/carga. Como exemplo, em (LI, JIANG, *et al.*, 2013) foi feito o uso dos tradicionais controladores lineares proporcional-integral (PI); em (ZHOU, LI e LI, 2016) a aplicação de controladores proporcional-ressonante (P+Ress); em (SAJADIAN e AHMADI, 2017) fez uso do modelo de controle preditivo (MPC); enquanto que (ABU-RUB, IQBAL, *et al.*, 2013) propôs uma solução baseada em inteligência artificial. A Tabela 2 traz um resumo de alguns trabalhos na literatura com diferentes estratégias de controle e topologias de redes de impedância aplicadas a sistemas que utilizam GD com natureza CC.

Uma estratégia muito utilizada na literatura para o controle do inversor rede de impedância é a que possui dois estágios: o controle do lado CC e do lado CA, como feito em (LI, JIANG, *et al.*, 2013). Nessa estratégia o controle é desacoplado, possibilitando que os dois lados sejam executados de forma separada. O controle do lado CC é realizado através da regulação de d_0 gerando a elevação de tensão e do lado CA através de M , que é responsável pela conversão CC-CA. Entretanto, ambos os parâmetros M e d_0 são dependentes um do outro, sendo que a mudança em um parâmetro impõe uma limitação do outro, pois o período de *shoot-through* deve ser inserido durante os estados nulos de modulação. Colocar um limite máximo em ambas as variáveis de controle é uma forma de atenuar essa limitação.

No modo ilhado, tipicamente, v_{Link} é controlado por d_0 e a tensão de saída da ponte inversora é controlada pela regulação de M . No modo conectado à rede v_{Link} é mantido constante através do ajuste do índice de modulação M , controlando dessa forma a corrente e a potência injetada na rede, além de i_{IN} ser controlado por d_0 .

Tabela 2 – Resumo de diversas estratégias de controle e topologias de redes de impedância aplicadas a sistemas que utilizam GD.

Referência	Rede de impedância	Estratégia de Controle / Controladores	Comentários
(LI, JIANG, <i>et al.</i> , 2013) e	Quasi Fonte Z	Referencial estacionário abc / PI	Sistema trifásico com controle no modo ilhado e conectado à rede elétrica
(SAJADIAN e AHMADI, 2017)	Fonte Z	<i>Model Predictive Control</i> (MPC)	Sistema trifásico com controle no modo ilhado e conectado à rede elétrica e fornecimento de serviços ancilares como compensação de reativo.
(RASEKH e HOSSEINPOUR, 2020)	Modified-Y-Source	Referencial estacionário abc / PI e P+Ress	Sistema monofásico com operação apenas no modo conectado à rede
(ABU-RUB, IQBAL, <i>et al.</i> , 2013)	Quasi Fonte Z	Estratégia baseada em inteligência artificial	Sistema trifásico com operação apenas no modo ilhado. O fornecimento de potência máxima para a carga é garantido por um sistema de inferência neuro-fuzzy adaptativo (ANFIS) com base no rastreamento no ponto MPPT
(ZHOU, LI e LI, 2016) e (CHUN, LEE, <i>et al.</i> , 2011)	Quasi Fonte Z	Referencial estacionário abc / PI e P+Ress	Sistema monofásico com operação apenas no modo conectado à rede
(REDDIVARI e JENA, 2022)	Improved Gamma type Y-source	-	Sistema monofásico com operação apenas no modo conectado à rede
(LIU, ABU-RUB, <i>et al.</i> , 2012)	Quasi Fonte Z	Referencial estacionário $\alpha\beta$ / PI e P+Ress	Sistema trifásico com operação apenas no modo conectado à rede. É aplicado ao controle a <i>Space Vector</i> PWM (SVPWM)
(LIU, YANG e KEREKES, 2019) e (LIU, GE, <i>et al.</i> , 2013)	Quasi Fonte Z	Referencial síncrono dq / PI	Sistema trifásico com operação apenas no modo conectado à rede
(RASIN, 2015)	Quasi Fonte Z	Referencial síncrono dq / PI	Sistema trifásico com controle no modo ilhado e conectado à rede elétrica e armazenamento de energia por bateria
(JOKIPII, 2016)	Fonte Z	Referencial síncrono dq / PI	Sistema trifásico com operação apenas no modo conectado à rede
(BAJESTAN, SHAHPARA STI e KHABURI, 2013)	Trans Fonte Z	Referencial síncrono dq / PI	Sistema trifásico com controle no modo ilhado e conectado à rede elétrica
(ODAGUIRI, 2018)	Fonte Z	Referencial síncrono dq / PI	Sistema trifásico com operação apenas no modo conectado à rede elétrica

A maioria dos trabalhos encontrados na literatura, que realizaram a conexão entre o gerador distribuído de natureza CC e a rede elétrica/carga trifásica por meio de conversores redes de impedância, utilizou a transformação de coordenadas para o referencial síncrono dq no controle do lado CA, tanto no modo conectado à rede quanto no modo ilhado.

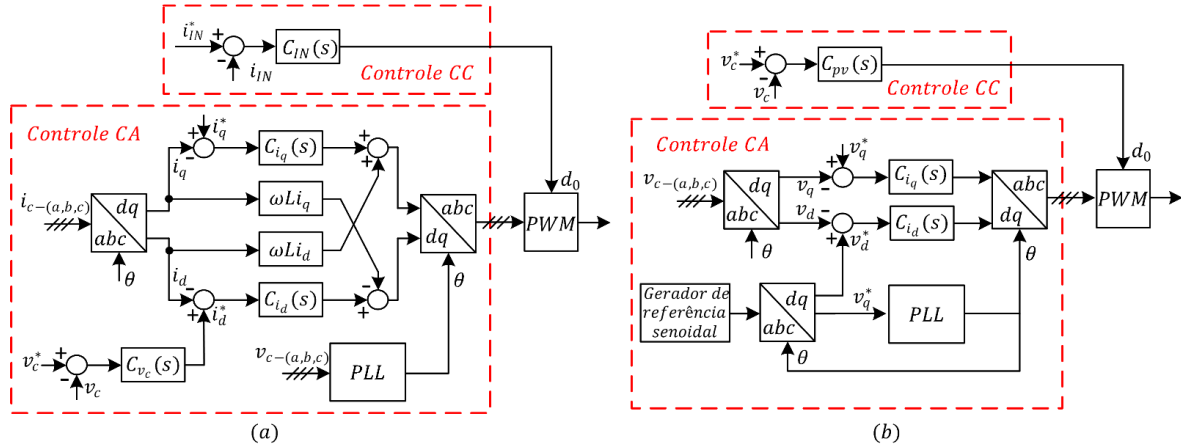
No sistema síncrono dq os sinais de controle alternados no tempo são transformados em sinais contínuos em regime permanente. Isso traz algumas vantagens: conseguem proporcionar erro nulo em regime utilizando controladores PI (proporcional-integral) tradicionais e são necessárias apenas duas estruturas de regulador, uma para o eixo d e outra para o q . A Figura 10 mostra o esquema típico utilizado nos dois modos de controle (ilhado e conectado à rede) com o uso dos eixos de referência síncrono dq , sem o emprego de armazenadores de energia.

No modo conectado à rede, a corrente do gerador distribuído (i_{IN}) é regulada pelo controlador $C_{IN}(s)$ de forma a seguir a referência i_{IN}^* , que no caso de um sistema fotovoltaico é gerada, na maioria dos trabalhos, por um algoritmo MPPT. O controle das correntes injetadas na rede é feito através da transformação para o referencial síncrono dq . Porém, a implementação dessa estratégia apresenta um termo de acoplamento que relaciona as variáveis dos eixos d e q , sendo que esse acoplamento não permite controlar independentemente as variáveis dos eixos (VILLALVA, 2010). Em alguns esquemas de controle (BUSO e MATTAVELLI, 2006) acrescenta-se um artifício para o desacoplamento dos eixos, que consiste em acrescentar dois termos cruzados, calculados a partir das correntes i_d e i_q , como mostra a Figura 10 (a). A corrente de referência (i_d^*) que regula a potência fornecida à rede é definida por um outro controlador externo C_{vc} , que controla a tensão do capacitor da rede de impedância. Os sinais $v_{c-(a,b,c)}$ tipicamente são utilizados para sincronização com a rede elétrica através de um algoritmo PLL.

No modo ilhado o controle é realizado para que o sistema opere como fonte de tensão controlada para a carga Z_L . Logo, a tensão de saída da ponte inversora $v_{c-(a,b,c)}$ é controlada de maneira semelhante ao controle de tensão no VSI convencional (RODRIGUES e SILVA, 2016), como mostra a Figura 10 (b).

Também é realizado o controle da tensão do capacitor da rede de impedância através da regulação de d_0 .

Figura 10 – Possível estratégia de controle para sistemas de GD com de redes de impedância utilizando referencial síncrono dq : (a) modo conectado à rede elétrica, (b) modo ilhado.



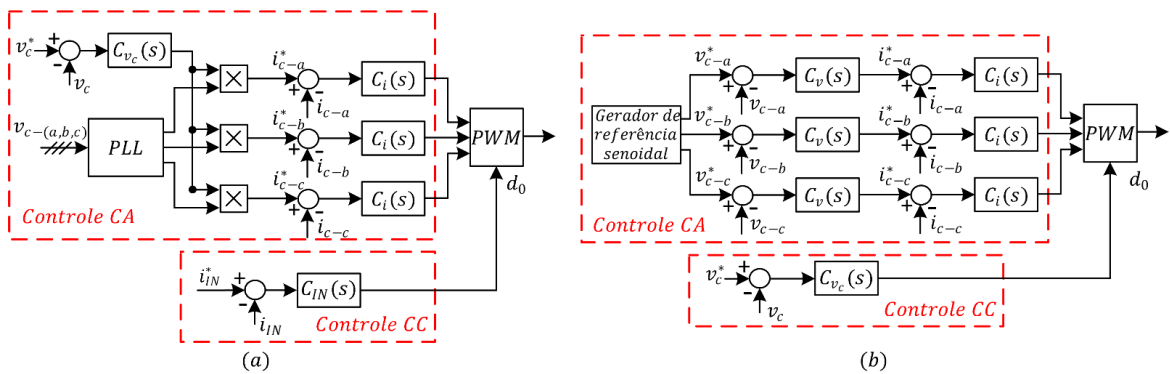
Fonte – O próprio autor.

Alguns trabalhos como (LI, JIANG, *et al.*, 2013) e (ZHOU, LI e LI, 2016) utilizaram o controle do lado CA trabalhando em referencial estacionário abc ou $\alpha\beta$. Foi reportado em (ZMOOD e HOLMES, 2003) que é possível empregar controladores, utilizando referencial estacionário, que possuem o mesmo desempenho em regime transitório e permanente de controladores PI em referencial síncronos, sem utilizar mudanças de coordenadas. O compensador estacionário equivalente é do tipo proporcional e ressonante. Além do benefício de reduzir o esforço computacional que as transformações de coordenadas exigem, os compensadores ressonantes possibilitam erro nulo de regime nas variáveis abc ou $\alpha\beta$, podendo inclusive ser utilizados em sistemas monofásicos, nos quais as transformações de coordenadas dq apenas são aplicáveis se for criado um sistema de coordenadas artificiais.

Como relatado em (LI, JIANG, *et al.*, 2013), a mesma estratégia de controle realizada utilizando nos eixos de referência síncrona é adotada utilizando o referencial estacionário. No modo conectado à rede também há uma malha de controle da corrente de entrada do gerador distribuído (i_{IN}), uma de tensão v_c e uma de controle da corrente de saída do inversor, como mostra a Figura 11 (a). Da mesma forma no modo ilhado, onde tipicamente é utilizado um

sistema multimalhas no controle do lado CA, em que a corrente do capacitor do filtro de saída ou a corrente do indutor do filtro é a variável de realimentação da malha interna e na malha externa é feito o controle da tensão de saída $v_{c-(a,b,c)}$. Além do controle do lado CC em que tensão do capacitor da rede de impedância é regulada através de d_0 , como mostra a Figura 11 (b). A Figura 11 ilustra o emprego de 3 controladores de corrente/tensão, porém utilizando um conversor com 3 braços em um sistema trifásico a 3 fios o número de controladores necessários é de apenas 2.

Figura 11 – Possíveis estratégias de controle para sistemas de GD com conversores de redes de impedância utilizando referencial estacionário abc: (a) modo conectado à rede elétrica, (b) modo ilhado.



Fonte: O próprio autor.

2.5 Emprego de multifuncionalidades em sistemas de geração distribuída

Dependendo do gerador distribuído utilizado, o sistema pode ter um comportamento de geração de energia intermitente ao longo do dia. No caso de um painel fotovoltaico, por exemplo, o desempenho depende da radiação solar e da temperatura, e quando o conversor opera no modo conectado à rede, são poucos os momentos que o inversor trabalha injetando sua potência nominal. Com o objetivo de aproveitar toda a capacidade disponível do conversor de energia e maximizar os benefícios do sistema instalado, é interessante adaptar o controle para que o conversor seja capaz de operar de forma multifuncional, não só injetando potência na rede elétrica, mas também realizando a compensação dos distúrbios relacionados à carga local conectada ao PAC. A possibilidade de oferecer funcionalidades adicionais ao sistema sem modificar

ou acrescentar algo em sua estrutura física (*hardware*), torna o sistema economicamente mais atrativo.

Este cenário foi fortalecido em 2018 com atualização da IEEE Std 1547 (INSTITUTE OF ELECTRICAL AND ELECTRONIC ENGINEERS, 2018), norma que trata da interconexão e interoperabilidade de recursos energéticos distribuídos com interfaces de sistemas de energia elétrica associados, que passou a orientar que os inversores conectados à rede podem e devem desempenhar outras funções sistêmicas além de simplesmente injetar potência ativa.

Alguns trabalhos fizeram essa adaptação no controle, em (SAJADIAN e AHMADI, 2017) e (JAIN, NANDURI, *et al.*, 2017) propuseram sistemas que utilizam GD formados por ZSI (*Z-Source Inverter*) e qZSI (*quasi-Z-Source Inverter*), respectivamente, que injetam potência ativa na rede, bem como potência reativa simultaneamente. Já em (PIRES, CORDEIRO, *et al.*, 2019) opera de forma multifuncional injetando potência ativa e compensando reativos e harmônicos, entretanto não é possível escolher o distúrbio a ser compensado e tampouco, a porcentagem de compensação.

Nesse sentido, é interessante que a estratégia de compensação seja flexível, pois pode ser que os objetivos de compensação mudem ao longo do tempo, para satisfazer algum critério de QEE (Qualidade de Energia Elétrica), como, por exemplo, compensar o fator de deslocamento. Através da Teoria da Potência Conservativa (CPT) (TENTI, PAREDES e MATTAVELLI, 2011), (PAREDES, 2011) é possível fornecer essa flexibilidade ao controle do sistema, pois permite separar cada tipo de distúrbio de forma independente e realizar a compensação seletiva.

A CPT é conhecida no cenário de compensação passiva, ativa e problemas de QEE, entretanto, não existem trabalhos que tratam do uso multifuncional de sistemas de geração distribuída por meio de conversores redes de impedância Fonte-Y utilizando esta teoria.

2.6 Considerações finais

Esse capítulo apresentou uma revisão bibliográfica das principais topologias de redes de impedância propostas na literatura, abordou os modos

de operação básicos baseados nos estados de *shoot-through* e *non-shoot-through*, além do estado da arte contendo as diversas técnicas de controle dessas famílias de conversores aplicados a sistemas de geração distribuída.

Os conversores baseados em redes de impedância, que realizam a interface entre o GD e rede elétrica, possuem um único estágio e operam conduzindo simultaneamente os interruptores de um mesmo braço do inversor, de forma a armazenar energia nos elementos indutivos, permitindo dessa forma a elevação de tensão no *link* CC.

Outro tópico abordado nesse capítulo foi o emprego das multifuncionalidades ao conversor, com o objeto de explorar a capacidade do sistema de operar também como filtro ativo de potência, permitindo executar outras funções, além de injetar potência ativa na rede elétrica. A adaptação do controle para que o inversor Fonte-Y seja capaz de operar de forma multifuncional ainda não foi demonstrada na literatura.

3 MODELAGEM CC DO INVERSOR DO FONTE-Y

Este capítulo discorre sobre a topologia de rede de impedância do tipo Fonte-Y. A seção 3.1 discute as etapas de operação e demonstra a expressão do ganho de tensão do conversor CC-CA baseado na rede de impedância Fonte-Y. A seção 3.2 aborda a modelagem do circuito, considerando não idealidades relacionadas com as perdas parasitas nos elementos que o compõe, além da representação do sistema utilizando o modelo médio em espaço de estados, análise em regime permanente e modelo de pequenos sinais. Por fim, a seção 3.3 traz a metodologia para dimensionamento dos dispositivos da rede de impedância.

3.1 Análise do circuito

Com o objetivo de aplicar a estratégia de controle de dois estágios (detalhada no capítulo 5), o controle do lado CC e do lado CA do conversor são desacoplados. Logo, é necessário obter o modelo de pequenos sinais do lado CC do conversor (rede de impedância), os quais servirão de base para o modelamento das malhas de controle.

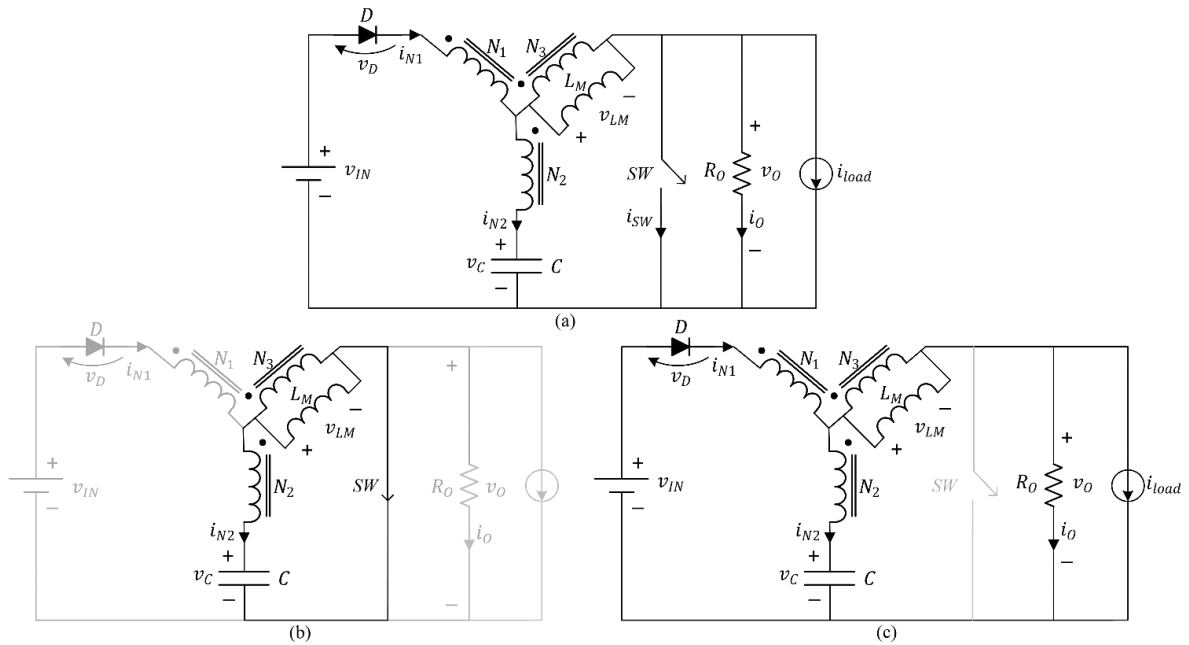
A rede de impedância Fonte-Y, em sua forma elementar, consiste em um diodo D , um capacitor C e três indutores acoplados com enrolamentos N_1 , N_2 e N_3 . Para a modelagem do lado CC, a ponte inversora trifásica (ver Figura 5) é representada por um único interruptor ativo SW , a carga CA por uma resistência R_o em paralelo com uma fonte de corrente I_{load} e os indutores acoplados foram modelados por um transformador ideal com uma indutância de magnetização L_M , como mostra a Figura 12.

Durante o estado de *shoot-through*, os interruptores superiores e inferiores de um dos braços da ponte inversora são curto-circuitados, resultando, portanto, no circuito equivalente da Figura 12 (b). Ao operar em um dos seis estados ativos ou em um dos dois estados nulos convencionais de modulação, o interruptor ativo SW encontra-se aberto, caracterizando o estado de *non-shoot-through*, o qual o circuito equivalente corresponde ao da Figura 12 (c).

Durante o estado de *shoot-through*, além de SW conduzir, D encontra-se reversamente polarizado, sendo portanto formada uma malha composta pelo capacitor C , os enrolamentos N_2 e N_3 e SW . Nesse estado não há corrente

circulando pela fonte de entrada v_{IN} (consequentemente não há corrente no enrolamento N_1) e não há corrente na saída do circuito ($i_o = 0$ [A]).

Figura 12 – Conversor Fonte Y e etapas de operação: (a) Diagrama esquemático do conversor CC-CA Fonte-Y simplificado para a modelagem do lado CC, (b) Estado de *shoot-through*, (c) Estado de *non-shoot-through*.



Fonte: O próprio autor.

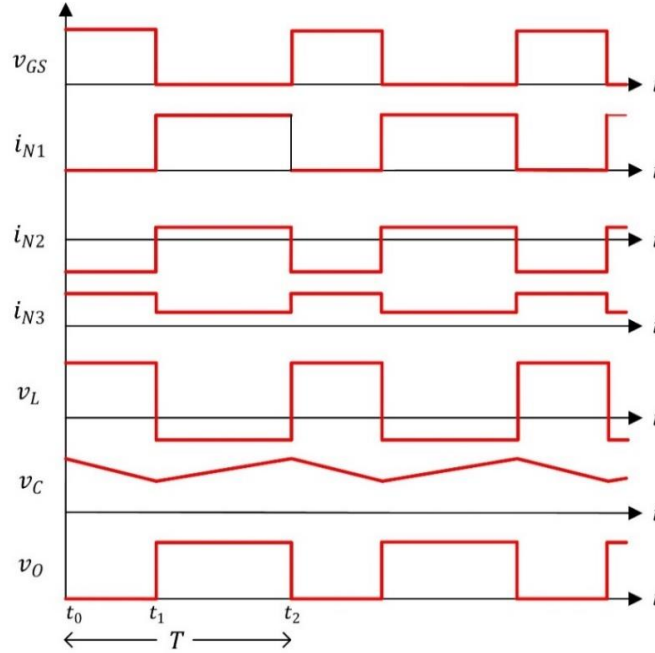
No estado de *non-shoot-through*, SW encontra-se bloqueado e D diretamente polarizado e a malha formada é composta pela fonte v_{IN} , o diodo D , os enrolamentos N_1 e N_2 e o capacitor C . Também é formada uma malha entre v_{IN} , os enrolamentos N_1 e N_3 e a carga R_O .

Baseado no princípio de operação descrito anteriormente, a Figura 13 ilustra as formas de onda características do circuito equivalente da Figura 12, em resposta ao acionamento do interruptor SW (v_{GS}). O ciclo de trabalho do circuito da Figura 12 (a) é d_0 , sendo que o intervalo de t_0 a t_1 corresponde ao estado de *shoot-through* com duração de d_0T segundos. Enquanto o intervalo de t_1 a t_2 corresponde ao estado de *non-shoot-through* com duração de $(1 - d_0)T$ segundos.

Utilizando a lei de Kirchhoff das tensões (LKT) durante o estado de *shoot-through*:

$$\begin{aligned}
 v_C + v_{LM} \left(\frac{N_2}{N_3} \right) - v_{LM} &= 0 \\
 \rightarrow v_{LM} &= v_C \left(\frac{N_3}{N_3 - N_2} \right)
 \end{aligned}
 \tag{14}$$

Figura 13 - Formas de onda características do conversor CC-CA Y Fonte-Y simplificado para a modelagem do lado CC.



Fonte – O próprio autor.

Durante o estado de *non-shoot-through*:

$$\begin{aligned}
 v_{IN} - v_{LM} \left(\frac{N_1}{N_3} \right) - v_{LM} \left(\frac{N_2}{N_3} \right) - v_C &= 0 \\
 \rightarrow v_{LM} &= -v_C \left(\frac{N_3}{N_1 + N_2} \right) + v_{IN} \left(\frac{N_3}{N_1 + N_2} \right)
 \end{aligned}
 \tag{15}$$

Sabendo que a tensão média sobre um indutor durante um período de chaveamento em regime permanente é nula, obtém-se a tensão média sobre o capacitor C :

$$\begin{aligned}
 \bar{v}_{LM} &= \frac{1}{T} \int_0^T v_{LM}(t) dt = 0 \\
 \rightarrow \left(-v_C \left(\frac{N_3}{N_1 + N_2} \right) + v_{IN} \left(\frac{N_3}{N_1 + N_2} \right) \right) (1 - d_0) + v_C \left(\frac{N_3}{N_3 - N_2} \right) d_0 &= 0
 \end{aligned}
 \tag{16}$$

$$\rightarrow v_c = \frac{v_{IN}(1 - d_0)}{1 - Kd_0}$$

Em que $K = (N_1 + N_3)/(N_3 + N_2)$

Através da expressão (16) é possível obter a máxima tensão de saída, dada pela expressão:

$$\hat{v}_o = \frac{v_{IN}}{1 - Kd_0} \quad (17)$$

3.2 Modelagem CC do conversor CC-CA Fonte-Y considerando dispositivos não ideais

A modelagem matemática CC foi realizada considerando as seguintes premissas:

- O circuito completo da estrutura do conversor CC-CA Fonte-Y foi simplificado para que a ponte inversora fosse representada apenas por um interruptor ativo;
- As capacitâncias equivalentes do interruptor ativo e do diodo foram desconsideradas, portanto perdas de comutação foram negligenciadas;
- Durante a condução do interruptor ativo, o mesmo foi modelado por uma resistência série e linear. Durante o bloqueio se comporta como uma resistência de valor infinito (circuito aberto);
- O diodo em condução é modelado por uma fonte de tensão v_D e uma resistência R_D . Em bloqueio é modelado por uma resistência de valor infinito (circuito aberto);
- Os indutores acoplados foram modelados por um transformador ideal com uma indutância de magnetização em paralelo. Na análise do modelo, a indutância de magnetização é tratada como qualquer outro indutor, ou seja, obedecendo as leis de balanço de energia (ERICKSON e MAKSIMOVIC, 2017);
- Foram consideradas as perdas nos enrolamentos dos elementos magnéticos (indutores), as relacionadas a resistência dos fios de cobre utilizados e ao efeito pelicular (*skin effect*);

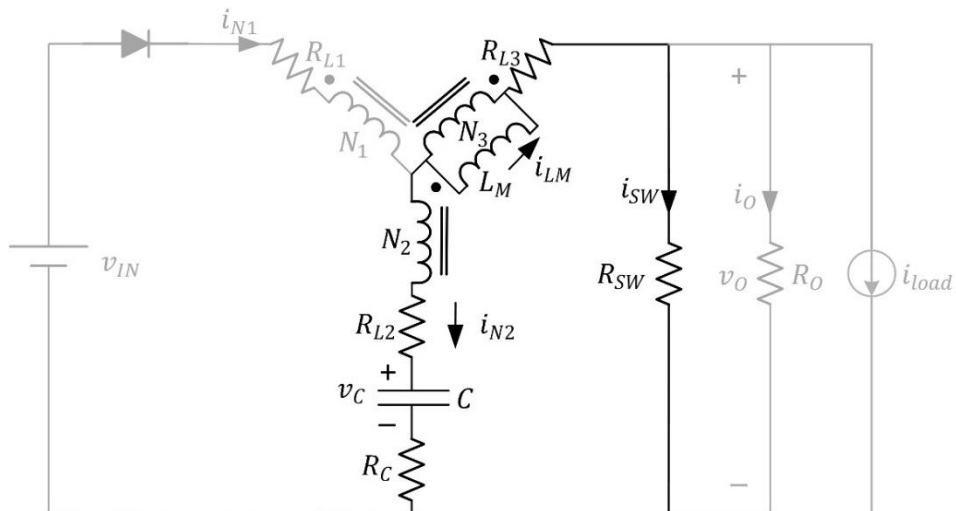
- O fator de acoplamento dos indutores é considerado perfeito, a rede Fonte-Y normalmente exige magnéticos fortemente acoplados (SIWAKOTI, LOH, *et al.*, 2015).
- Para o capacitor foi considerado o modelo com uma resistência série equivalente, responsável pelo aquecimento do dispositivo;
- Os componentes passivos são lineares, invariantes no tempo e independentes da frequência;
- Todas as análises realizadas nas seções seguintes foram feitas considerando o conversor rede de impedância operando no modo de condução contínua (MCC), ou seja, a corrente i_{LM} sempre terá valores superiores a zero durante o período de chaveamento.

3.2.1 Análise durante o estado de shoot-through

Durante o período em que o interruptor ativo SW está conduzindo, o diodo D está bloqueado. Considerando um modelo real do interruptor ativo e dos enrolamentos dos indutores, aplicando LKT através do circuito da , considerando $R_{SW} \ll R_O$ é possível afirmar que:

$$v_C + i_{N2} \cdot (R_{L2} + R_C) + v_{LM} \left(\frac{N_2}{N_3} \right) - v_{LM} - (i_{N3} + i_{LM})(R_{L3} + R_{SW}) = 0 \quad (18)$$

Figura 14 - Circuito equivalente do conversor CC-CA Fonte Y durante o estado de shoot-through.



Fonte – O próprio autor.

Sendo: R_{SW} a resistência série do interruptor ativo em condução; R_C a resistência série do capacitor; R_{L2} e R_{L3} a resistência em série, respectivamente, dos enrolamentos N_2 e N_3 dos indutores.

Aplicando a lei de Kirchhoff das correntes (LKC) no circuito da :

$$i_{N1} = i_{N2} + i_{N3} + i_{LM} \quad (19)$$

Como é conhecido, nos indutores acoplados é válida a seguinte equação:

$$i_{N1} \cdot N_1 + i_{N2} \cdot N_2 + i_{N3} \cdot N_3 = 0 \quad (20)$$

Porém, como não há corrente circulando pelo enrolamento 1, então as equações (19) e (20) ficam:

$$i_{N2} + i_{N3} + i_{LM} = 0 \quad (21)$$

$$i_{N2} \cdot N_2 + i_{N3} \cdot N_3 = 0 \quad (22)$$

A partir das equações (18), (21) e (22) se obtêm as seguintes expressões:

$$\frac{dv_C}{dt} = i_{LM}(\alpha_1) \quad (23)$$

$$\frac{di_{LM}}{dt} = v_C(\alpha_2) + i_{LM}(\alpha_3) \quad (24)$$

Sendo:

$$\begin{aligned} N_{23} = \frac{N_2}{N_3}; \alpha_1 &= \frac{N_3}{C(N_2 - N_3)}; \alpha_2 = \frac{-1}{L_M(N_{23} - 1)}; \alpha_3 \\ &= -\frac{N_3(R_{L2} + R_C + R_{L3} + R_{SW})}{(N_{23} - 1)(N_2 - N_3)L_M} \end{aligned} \quad (25)$$

Além das variáveis de estado é interessante conhecer a corrente de entrada i_{N1} da rede de impedância, porém, durante o período de *shoot-through*:

$$i_{N1} = 0 [A] \quad (26)$$

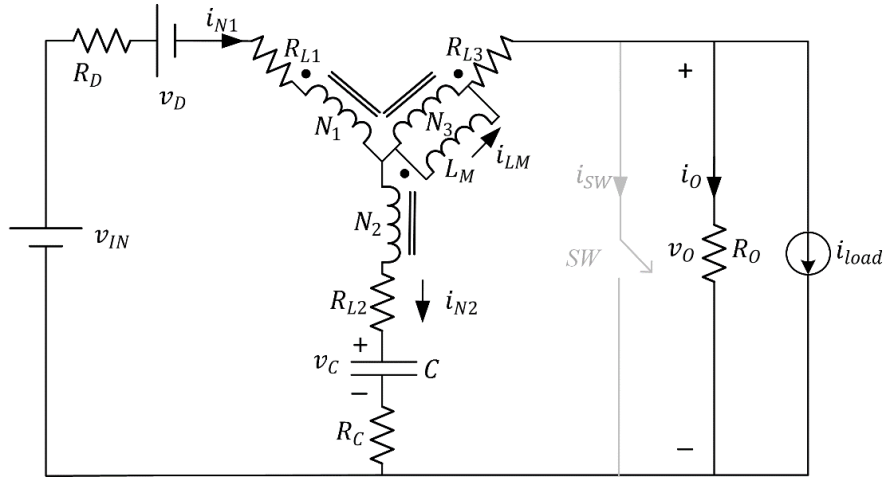
3.2.2 Análise durante o estado de non-shoot-through

Durante o período de *non-shoot-through*, o interruptor SW encontra-se bloqueado e o diodo D conduzindo. Considerando um modelo real do diodo e

dos enrolamentos dos indutores, aplicando LKT através do circuito da Figura 15, é possível afirmar que:

$$\begin{aligned} v_{IN} - v_D - R_D \cdot i_{N1} - R_{L1} \cdot i_{N1} - v_{LM} \left(\frac{N_1}{N_3} \right) - v_{LM} \left(\frac{N_2}{N_3} \right) \\ - i_{N2}(R_{L2} + R_C) - v_C = 0 \end{aligned} \quad (27)$$

Figura 15 - Circuito equivalente do conversor CC-CA Fonte Y durante o estado de *non-shoot-through*.



Fonte – O próprio autor.

Sendo: R_D a resistência série do diodo em condução; v_D a queda de tensão do diodo em condução; R_C a resistência série do capacitor; R_{L1} , R_{L2} e R_{L3} são as resistências série, respectivamente, dos enrolamentos N_1 , N_2 e N_3 dos indutores.

Através do diagrama esquemático presente na Figura 15, também utilizando a LKT, é possível afirmar:

$$\begin{aligned} v_C + i_{N2}(R_{L2} + R_C) + v_{LM} \left(\frac{N_2}{N_3} \right) - v_{LM} - (i_{N3} + i_{LM})R_{L3} \\ - (i_{N3} + i_{LM} - i_{load})R_O = 0 \end{aligned} \quad (28)$$

Assim, como na análise feita durante o período de *shoot-through*, as equações (19) e (20) também são válidas para *SW* bloqueada.

A partir das equações (19), (20), (27) e (28) se obtêm as seguintes expressões:

$$\frac{dv_C}{dt} = v_C(\alpha_{25}) + i_{LM}(\alpha_{26}) + v_{IN}(\alpha_{29}) + v_D(\alpha_{30}) + i_{load}(\alpha_{31}) \quad (29)$$

$$\frac{di_{LM}}{dt} = v_C(\alpha_{27}) + i_{LM}(\alpha_{28}) + v_{IN}(\alpha_{32}) + v_D(\alpha_{33}) + i_{load}(\alpha_{34}) \quad (30)$$

A partir das equações (19), (20), (27) e (28) é possível obter também a equação de i_{N1} em função de v_C , i_{LM} , v_{IN} , v_D e i_{load} durante o período de *non-shoot-through*:

$$i_{N1} = v_C(\alpha_{35}) + i_{LM}(\alpha_{36}) + v_{IN}(\alpha_{37}) + v_D(\alpha_{38}) + i_{load}(\alpha_{39}) \quad (31)$$

Sendo:

$$N_{21} = \frac{N_2}{N_1}; \quad N_{31} = \frac{N_3}{N_1}; \quad N_{23} = \frac{N_2}{N_3} \quad (32)$$

$$\alpha_4 = R_O + R_{L3} + (R_{L2} + R_C) \left(\frac{1 + N_{31}}{1 + N_{21}} \right); \quad \alpha_5 = \frac{R_O + R_{L3} + (R_{L2} + R_C) \left(\frac{1}{1 + N_{21}} \right)}{R_O + R_{L3} + (R_{L2} + R_C) \left(\frac{1 + N_{31}}{1 + N_{21}} \right)} \quad (33)$$

$$\alpha_6 = \frac{(R_{L2} + R_C)(1 + N_{31})}{1 + N_{21}} + (R_D + R_{L1}) \left(-1 + \left(\frac{1 + N_{31}}{1 + N_{21}} \right) \right) \quad (34)$$

$$\alpha_7 = \frac{(R_{L2} + R_C)}{1 + N_{21}} + (R_D + R_{L1}) \left(-1 + \left(\frac{1}{1 + N_{21}} \right) \right) \quad (35)$$

$$\alpha_8 = \frac{k_4 \left(\frac{N_2}{N_3} - 1 \right)}{R_O + R_{L3} + (R_{L2} + R_C) \left(\frac{1 + N_{31}}{1 + N_{21}} \right)} - \left(\frac{N_1 + N_2}{N_3} \right) \quad (36)$$

$$\alpha_9 = \frac{(R_O + R_{L3})(N_{13} + N_{23})}{\frac{N_2}{N_3} - 1}; \quad \alpha_{10} = \frac{N_1 + N_3}{N_{31}(R_D + R_{L1}) - \left(\frac{R_O + R_{L3}}{N_{23} - 1} \right)(N_{13} + N_{23})} \quad (37)$$

$$\begin{aligned} & \alpha_{11} \\ &= N_1 + N_2 - \left(\frac{(N_1 + N_3) \left((N_{21}(R_D + R_{L1}) - (R_{L2})) + \frac{(R_{L2} + R_C)(N_{13} + N_{23})}{(N_{23} - 1)} \right)}{N_{31}(R_D + R_{L1}) - \left(\frac{R_O + R_{L3}}{N_{23} - 1} \right)(N_{13} + N_{23})} \right) \end{aligned} \quad (38)$$

$$\alpha_{12} = \frac{N_1 + N_3}{N_3 - N_2}; \alpha_{13} = \frac{N_3}{N_3 - N_2}; \alpha_{24} = R_D + R_{L1} + (R_{L2} + R_C) \left(\frac{N_1 + N_3}{N_3 - N_2} \right); \alpha_{14} = N_{23} - 1 \quad (39)$$

$$\alpha_{15} = \frac{N_1 + N_2}{N_3}; \alpha_{16} = \alpha_{12} \cdot (R_{L2} + R_C) - (1 - \alpha_{12})(R_O + R_{L3}) \quad (40)$$

$$\alpha_{17} = \alpha_{13} \cdot (R_{L2} + R_C) + (R_O + R_{L3})\alpha_{13} \quad (41)$$

$$\alpha_{18} = (R_{L2} + R_C)\alpha_{13}; \alpha_{19} = -\alpha_{17} \cdot \alpha_{15} + \alpha_{18} \cdot \alpha_{14}; \alpha_{20} = \frac{1}{-\alpha_{16} \cdot \alpha_{15} + \alpha_{24} \cdot \alpha_{14}} \quad (42)$$

$$\alpha_{21} = \frac{R_O \cdot \alpha_6}{\alpha_4}; \alpha_{22} = \frac{R_O}{N_{23} - 1}; \alpha_{23} = \alpha_{22} \cdot (N_{13} + N_{23}) \quad (43)$$

$$\alpha_{29} = \frac{\alpha_{10}}{C \cdot \alpha_{11}}; \alpha_{30} = \frac{-\alpha_{10}}{C \cdot \alpha_{11}}; \alpha_{31} = \frac{\alpha_{10} \cdot \alpha_{23}}{C \cdot \alpha_{11}}; \alpha_{32} = \frac{-1}{L_M \cdot \alpha_8}; \alpha_{33} = \frac{1}{L_M \cdot \alpha_8}; \alpha_{34} = \frac{-\alpha_{21}}{L_M \cdot \alpha_8} \quad (44)$$

$$\alpha_{35} = -\alpha_{20} \cdot (-\alpha_{15} + \alpha_{14}); \alpha_{36} = \alpha_{20} \cdot \alpha_{19}; \alpha_{37} = \alpha_{20} \cdot \alpha_{14} \quad (45)$$

$$\alpha_{38} = -\alpha_{20} \cdot \alpha_{14}; \alpha_{39} = \alpha_{20} \cdot R_O \cdot \alpha_{15} \quad (46)$$

3.2.3 Representação do Modelo em Espaço de Estados

Durante o estado de *shoot-through* ($0 < t < d_0 T$), as equações (23) e (24) da rede de impedância Fonte-Y podem ser representadas da seguinte forma:

$$\frac{dx}{dt} = \mathbf{A}_1 \mathbf{x} + \mathbf{B}_1 \mathbf{u} \quad (47)$$

Em que:

$$\mathbf{x} = [v_C \quad i_{LM}]^T \quad (48)$$

$$\mathbf{u} = [v_{IN} \quad v_D \quad i_{load}]^T \quad (49)$$

$$\mathbf{A}_1 = \begin{bmatrix} 0 & \alpha_1 \\ \alpha_2 & \alpha_3 \end{bmatrix}; \mathbf{B}_1 = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \end{bmatrix} \quad (50)$$

Para simplificar as notações, o índice "(t)" é negligenciado para todas as variáveis que dependem do tempo.

E a equação (26) pode ser representada como:

$$y = \mathbf{C}_1 \mathbf{x} + \mathbf{E}_1 \mathbf{u} \quad (51)$$

Em que:

$$y = i_{N1}; \quad (52)$$

$$\mathbf{C}_1 = [0 \ 0]; \ \mathbf{E}_1 = [0 \ 0 \ 0] \quad (53)$$

Durante o estado de *non-shoot-through* ($d_0 T < t < T$), as equações dinâmicas (29) e (30) podem ser representadas:

$$\frac{d\mathbf{x}}{dt} = \mathbf{A}_2 \mathbf{x} + \mathbf{B}_2 \mathbf{u} \quad (54)$$

Em que:

$$\mathbf{A}_2 = \begin{bmatrix} \alpha_{25} & \alpha_{26} \\ \alpha_{27} & \alpha_{28} \end{bmatrix}; \ \mathbf{B}_2 = \begin{bmatrix} \alpha_{29} & \alpha_{30} & \alpha_{31} \\ \alpha_{32} & \alpha_{33} & \alpha_{34} \end{bmatrix} \quad (55)$$

E a equação (31) pode ser representada como:

$$\mathbf{y} = \mathbf{C}_2 \mathbf{x} + \mathbf{E}_2 \mathbf{u} \quad (56)$$

Em que:

$$\mathbf{C}_2 = [\alpha_{35} \ \alpha_{36}]; \ \mathbf{E}_2 = [\alpha_{37} \ \alpha_{38} \ \alpha_{39}] \quad (57)$$

O modelo médio em espaço de estados que descreve o comportamento do sistema é dado pelas equações (58) e (59):

$$\dot{\mathbf{x}} = \mathbf{A} \mathbf{x} + \mathbf{B} \mathbf{u} \quad (58)$$

$$\mathbf{y} = \mathbf{C} \mathbf{x} + \mathbf{E} \mathbf{u} \quad (59)$$

Onde $\mathbf{A}$ é chamada matriz de estado, $\mathbf{B}$ de matriz de entrada, $\mathbf{C}$ de matriz de saída, e $\mathbf{E}$ de matriz de transmissão direta (OGATA, 2010).

Considerando d_0 , a razão cíclica *shoot-through*, têm-se as equações:

$$\mathbf{A} = \mathbf{A}_1 d_0 + \mathbf{A}_2 (1 - d_0); \ \mathbf{B} = \mathbf{B}_1 d_0 + \mathbf{B}_2 (1 - d_0) \quad (60)$$

$$\mathbf{C} = \mathbf{C}_1 d_0 + \mathbf{C}_2 (1 - d_0); \ \mathbf{E} = \mathbf{E}_1 d_0 + \mathbf{E}_2 (1 - d_0) \quad (61)$$

Em que:

$$\mathbf{A} = \begin{bmatrix} \alpha_{25}(1 - d_0) & \alpha_1 d_0 + \alpha_{26}(1 - d_0) \\ \alpha_2 d_0 + \alpha_{27}(1 - d_0) & \alpha_3 d_0 + \alpha_{28}(1 - d_0) \end{bmatrix} \quad (62)$$

$$\mathbf{B} = \begin{bmatrix} \alpha_{29}(1 - d_0) & \alpha_{30}(1 - d_0) & \alpha_{31}(1 - d_0) \\ \alpha_{32}(1 - d_0) & \alpha_{33}(1 - d_0) & \alpha_{34}(1 - d_0) \end{bmatrix} \quad (63)$$

$$\mathbf{C} = [\alpha_{35}(1 - d_0) \quad \alpha_{36}(1 - d_0)] \quad (64)$$

$$\mathbf{E} = [\alpha_{37}(1 - d_0) \quad \alpha_{38}(1 - d_0) \quad \alpha_{39}(1 - d_0)] \quad (65)$$

Além disso, considera-se que as variáveis envolvidas são definidas por uma soma de componentes: uma de valor médio (letra maiúscula) e outra de valor alternado (com '~'), considerado como uma perturbação. Assim:

$$\mathbf{x} = \mathbf{X} + \tilde{\mathbf{x}} \quad (66)$$

$$\mathbf{u} = \mathbf{U} + \tilde{\mathbf{u}} \quad (67)$$

$$y = Y + \tilde{y} \quad (68)$$

$$d_0 = D_0 + \tilde{d}_0 \quad (69)$$

Logo é possível obter o modelo médio em espaço de estados pelo valor médio no tempo das equações (58) e (59) durante um ciclo de comutação:

$$\dot{\mathbf{X}} + \dot{\tilde{\mathbf{x}}} = \mathbf{A}\mathbf{X} + \mathbf{B}\mathbf{U} + \mathbf{A}\tilde{\mathbf{x}} + \mathbf{B}\tilde{\mathbf{u}} + \mathbf{B}_K \tilde{d}_0 \quad (70)$$

$$Y + \tilde{y} = \mathbf{C}\mathbf{X} + \mathbf{E}\mathbf{U} + \mathbf{C}\tilde{\mathbf{x}} + \mathbf{E}\tilde{\mathbf{u}} + \mathbf{E}_K \tilde{d}_0 \quad (71)$$

Onde:

$$\mathbf{B}_K = (\mathbf{A}_1 - \mathbf{A}_2)\mathbf{X} + (\mathbf{B}_1 - \mathbf{B}_2)\mathbf{U} \quad (72)$$

$$\mathbf{E}_K = (\mathbf{C}_1 - \mathbf{C}_2)\mathbf{X} + (\mathbf{E}_1 - \mathbf{E}_2)\mathbf{U} \quad (73)$$

Sendo:

$$\mathbf{B}_K = \begin{bmatrix} -\alpha_{25} & \alpha_1 - \alpha_{26} \\ \alpha_2 - \alpha_{27} & \alpha_3 - \alpha_{28} \end{bmatrix} \begin{bmatrix} V_C \\ I_{LM} \end{bmatrix} + \begin{bmatrix} -\alpha_{29} & -\alpha_{30} & -\alpha_{31} \\ -\alpha_{32} & -\alpha_{33} & -\alpha_{34} \end{bmatrix} \begin{bmatrix} V_{IN} \\ V_D \\ I_{load} \end{bmatrix} \quad (74)$$

$$\mathbf{E}_K = [-\alpha_{35} \quad -\alpha_{36}] \begin{bmatrix} V_C \\ I_{LM} \end{bmatrix} + [-\alpha_{37} \quad -\alpha_{38} \quad -\alpha_{39}] \begin{bmatrix} V_{IN} \\ V_D \\ I_{load} \end{bmatrix} \quad (75)$$

3.2.3.1 Análise em regime permanente

O comportamento em regime permanente pode ser obtido fazendo-se nulos os termos variáveis no tempo ($\dot{\tilde{x}} = \tilde{x} = \tilde{u} = \tilde{d}_0 = \tilde{y} = 0$). Admitindo-se que a matriz A possui inversa, logo, a equação (70) fica:

$$\begin{aligned} 0 &= \mathbf{A}\mathbf{X} + \mathbf{B}\mathbf{U} \\ \rightarrow \mathbf{X} &= -\mathbf{A}^{-1}\mathbf{B}\mathbf{U} \end{aligned} \quad (76)$$

E a equação (71):

$$\mathbf{Y} = (-\mathbf{C}\mathbf{A}^{-1}\mathbf{B} + \mathbf{E})\mathbf{U} \quad (77)$$

A partir da equação (76), o valor da tensão no capacitor e da corrente de magnetização no indutor:

$$V_C = -[1 \quad 0]\mathbf{A}^{-1}\mathbf{B}\mathbf{U} \quad (78)$$

$$I_{LM} = -[0 \quad 1]\mathbf{A}^{-1}\mathbf{B}\mathbf{U} \quad (79)$$

Logo:

$$\begin{aligned} V_C &= -[V_{IN}(\gamma_{11}\beta_{11} + \gamma_{12}\beta_{21}) + V_D(\gamma_{11}\beta_{12} + \gamma_{12}\beta_{22}) \\ &\quad + I_{load}(\gamma_{11}\beta_{13} + \gamma_{12}\beta_{23})] \end{aligned} \quad (80)$$

$$\begin{aligned} I_{LM} &= -[V_{IN}(\gamma_{21}\beta_{11} + \gamma_{22}\beta_{21}) + V_D(\gamma_{21}\beta_{12} + \gamma_{22}\beta_{22}) \\ &\quad + I_{load}(\gamma_{21}\beta_{13} + \gamma_{22}\beta_{23})] \end{aligned} \quad (81)$$

A partir da equação (77), o valor médio da corrente no enrolamento N_1 é:

$$\begin{aligned} I_{N1} &= (-[\delta_{11}(\gamma_{11}\beta_{11} + \gamma_{12}\beta_{21}) + \delta_{12}(\gamma_{21}\beta_{11} + \gamma_{22}\beta_{21})] + \varepsilon_{11})V_{IN} \\ &\quad + (-[\delta_{11}(\gamma_{11}\beta_{12} + \gamma_{12}\beta_{22}) + \delta_{12}(\gamma_{21}\beta_{12} + \gamma_{22}\beta_{22})] + \varepsilon_{12})V_D \\ &\quad + (-[\delta_{11}(\gamma_{11}\beta_{13} + \gamma_{12}\beta_{23}) + \delta_{12}(\gamma_{21}\beta_{13} + \gamma_{22}\beta_{23})] + \varepsilon_{13})I_{load} \end{aligned} \quad (82)$$

Sendo:

$$\begin{aligned} \gamma_{11} &= \frac{\alpha_3 D_0 + \alpha_{28}(1 - D_0)}{[\alpha_{25}(1 - D_0)(\alpha_3 D_0 + \alpha_{28}(1 - D_0))] - [(\alpha_1 D_0 + \alpha_{26}(1 - D_0))(\alpha_2 D_0 + \alpha_{27}(1 - D_0))]} \end{aligned} \quad (83)$$

$$\gamma_{12} = \frac{-(\alpha_1 D_0 + \alpha_{26}(1 - D_0))}{[\alpha_{25}(1 - D_0)(\alpha_3 D_0 + \alpha_{28}(1 - D_0))] - [(\alpha_1 D_0 + \alpha_{26}(1 - D_0))(\alpha_2 D_0 + \alpha_{27}(1 - D_0))]} \quad (84)$$

$$\gamma_{21} = \frac{-(\alpha_2 D_0 + \alpha_{27}(1 - D_0))}{[\alpha_{25}(1 - D_0)(\alpha_3 D_0 + \alpha_{28}(1 - D_0))] - [(\alpha_1 D_0 + \alpha_{26}(1 - D_0))(\alpha_2 D_0 + \alpha_{27}(1 - D_0))]} \quad (85)$$

$$\gamma_{22} = \frac{(\alpha_{25}(1 - D_0))}{[\alpha_{25}(1 - D_0)(\alpha_3 D_0 + \alpha_{28}(1 - D_0))] - [(\alpha_1 D_0 + \alpha_{26}(1 - D_0))(\alpha_2 D_0 + \alpha_{27}(1 - D_0))]} \quad (86)$$

$$\beta_{11} = \alpha_{29}(1 - D_0); \beta_{12} = \alpha_{30}(1 - D_0); \beta_{13} = \alpha_{31}(1 - D_0) \quad (87)$$

$$\beta_{21} = \alpha_{32}(1 - D_0); \beta_{22} = \alpha_{33}(1 - D_0); \beta_{23} = \alpha_{34}(1 - D_0) \quad (88)$$

$$\delta_{11} = \alpha_{35}(1 - D_0); \delta_{12} = \alpha_{36}(1 - D_0) \quad (89)$$

$$\varepsilon_{11} = \alpha_{37}(1 - D_0); \varepsilon_{12} = \alpha_{38}(1 - D_0); \varepsilon_{13} = \alpha_{39}(1 - D_0) \quad (90)$$

Os parâmetros α são mostrados nas seções 3.2.1 e 3.2.2.

3.2.3.2 Modelo de pequenos sinais

O modelo de espaço de estados de pequenos sinais pode ser obtido fazendo-se nulos os termos em regime permanente ($\dot{\mathbf{X}} = \mathbf{X} = \mathbf{U} = Y = 0$) da equação (70):

$$\tilde{\mathbf{X}} = \mathbf{A}\tilde{\mathbf{X}} + \mathbf{B}\tilde{\mathbf{u}} + \mathbf{B}_K\tilde{d}_0 \quad (91)$$

E da equação (71):

$$\tilde{y} = \mathbf{C}\tilde{\mathbf{X}} + \mathbf{E}\tilde{\mathbf{u}} + \mathbf{E}_K\tilde{d}_0 \quad (92)$$

As funções de transferência são obtidas aplicando a transformada de Laplace nas equações (91) e (92). Assim, obtém-se a expressão para as funções de transferência das variáveis de estado com relação as entradas:

$$\frac{\tilde{\mathbf{x}}(s)}{\tilde{\mathbf{u}}(s)} = (s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B} \quad (93)$$

Que resulta em uma matriz de dimensão 2x3, onde:

$$\frac{\tilde{\mathbf{x}}(s)}{\tilde{\mathbf{u}}(s)} = \begin{bmatrix} \frac{\tilde{v}_C(s)}{\tilde{v}_{IN}(s)} & \frac{\tilde{v}_C(s)}{\tilde{v}_D(s)} & \frac{\tilde{v}_C(s)}{\tilde{i}_{load}(s)} \\ \frac{\tilde{i}_{LM}(s)}{\tilde{v}_{IN}(s)} & \frac{\tilde{i}_{LM}(s)}{\tilde{v}_D(s)} & \frac{\tilde{i}_{LM}(s)}{\tilde{i}_{load}(s)} \end{bmatrix} = \begin{bmatrix} G_{\tilde{v}_{IN}}^{\tilde{v}_C}(s) & G_{\tilde{v}_D}^{\tilde{v}_C}(s) & G_{\tilde{i}_{load}}^{\tilde{v}_C}(s) \\ G_{\tilde{v}_{IN}}^{\tilde{i}_{LM}}(s) & G_{\tilde{v}_D}^{\tilde{i}_{LM}}(s) & G_{\tilde{i}_{load}}^{\tilde{i}_{LM}}(s) \end{bmatrix} \quad (94)$$

As funções de transferência das variáveis de estados com relação a razão cíclica de *shoot-through*:

$$\frac{\tilde{\mathbf{x}}(s)}{\tilde{d}_0(s)} = (s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B}_K \quad (95)$$

Que resulta em uma matriz de dimensão 2x1, onde:

$$\frac{\tilde{\mathbf{x}}(s)}{\tilde{d}_0(s)} = \begin{bmatrix} \frac{\tilde{v}_C(s)}{\tilde{d}_0(s)} \\ \frac{\tilde{i}_{LM}(s)}{\tilde{d}_0(s)} \end{bmatrix} = \begin{bmatrix} G_{\tilde{d}_0}^{\tilde{v}_C}(s) \\ G_{\tilde{d}_0}^{\tilde{i}_{LM}}(s) \end{bmatrix} \quad (96)$$

As funções de transferência da saída com relação as entradas:

$$\frac{\tilde{y}(s)}{\tilde{\mathbf{u}}(s)} = \mathbf{C}(s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B} + \mathbf{E} \quad (97)$$

Que resulta em uma matriz de dimensão 1x3, onde:

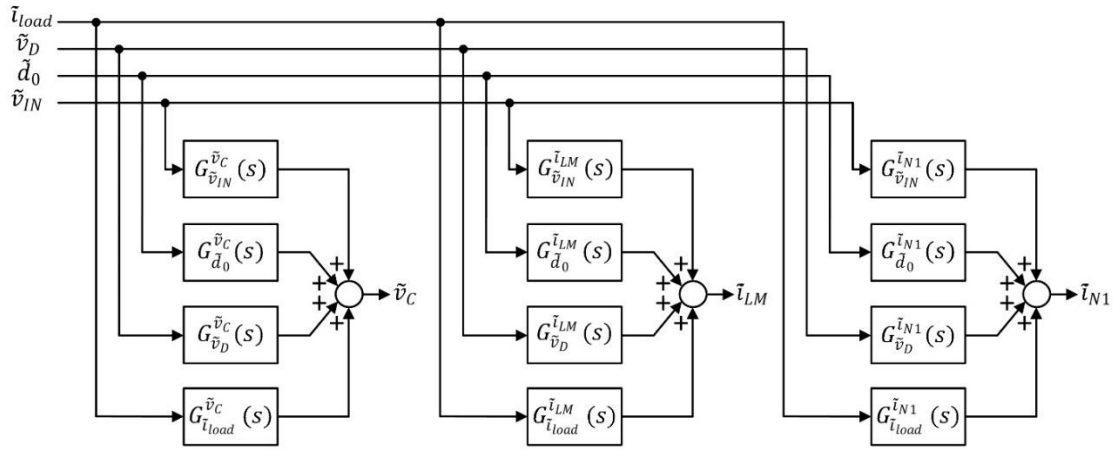
$$\frac{\tilde{y}(s)}{\tilde{\mathbf{u}}(s)} = \begin{bmatrix} \frac{\tilde{i}_{N1}(s)}{\tilde{v}_{IN}(s)} & \frac{\tilde{i}_{N1}(s)}{\tilde{v}_D(s)} & \frac{\tilde{i}_{N1}(s)}{\tilde{i}_{load}(s)} \end{bmatrix} = \begin{bmatrix} G_{\tilde{v}_{IN}}^{\tilde{i}_{N1}}(s) & G_{\tilde{v}_D}^{\tilde{i}_{N1}}(s) & G_{\tilde{i}_{load}}^{\tilde{i}_{N1}}(s) \end{bmatrix} \quad (98)$$

A função de transferência da saída com relação a razão cíclica de *shoot-through*:

$$\frac{\tilde{y}(s)}{\tilde{d}_0(s)} = \mathbf{C}(s\mathbf{I} - \mathbf{A})^{-1}\mathbf{B}_K + \mathbf{E}_K = \frac{\tilde{i}_{N1}(s)}{\tilde{d}_0(s)} = G_{\tilde{d}_0}^{\tilde{i}_{N1}}(s) \quad (99)$$

O modelo de pequenos sinais do conversor CC-CA Fonte-Y é mostrado na Figura 16. O modelo contém quatro entradas ($\tilde{v}_{IN}$, $\tilde{v}_D$, $\tilde{d}_0$ e $\tilde{i}_{load}$) e três saídas ($\tilde{v}_C$, $\tilde{i}_{LM}$, $\tilde{i}_{N1}$). Supondo que três das entradas do sistema sejam nulas, pode-se obter as funções de transferência do modelo de pequenos sinais da variável de entrada restante não nula em relação as variáveis de estado.

Figura 16 - Modelo de pequenos sinais do conversor CC-CA Fonte-Y.



Fonte – O próprio autor.

O modelo de pequeno sinal é de suma importância pois fornece a função de transferência para o projeto do controlador, além de uma visão detalhada da dinâmica, ajudando a entender os limites do sistema.

3.3 Metodologia para dimensionamento dos indutores acoplados, capacitor e semicondutores

Com base nos circuitos das e Figura 15 e nos valores médios em regime permanente da tensão V_C e da corrente I_{LM} (obtidos através das expressões (80) e (81)), é possível estimar o valor máximo e eficaz de tensão e corrente em todos os elementos que compõem a rede de impedância Fonte-Y e por fim dimensioná-los de forma apropriada.

A Figura 17 ilustra as formas de onda de corrente e tensão características da rede de impedância, juntamente com os valores correspondentes durante o período de *shoot-through* e *non-shoot-through*.

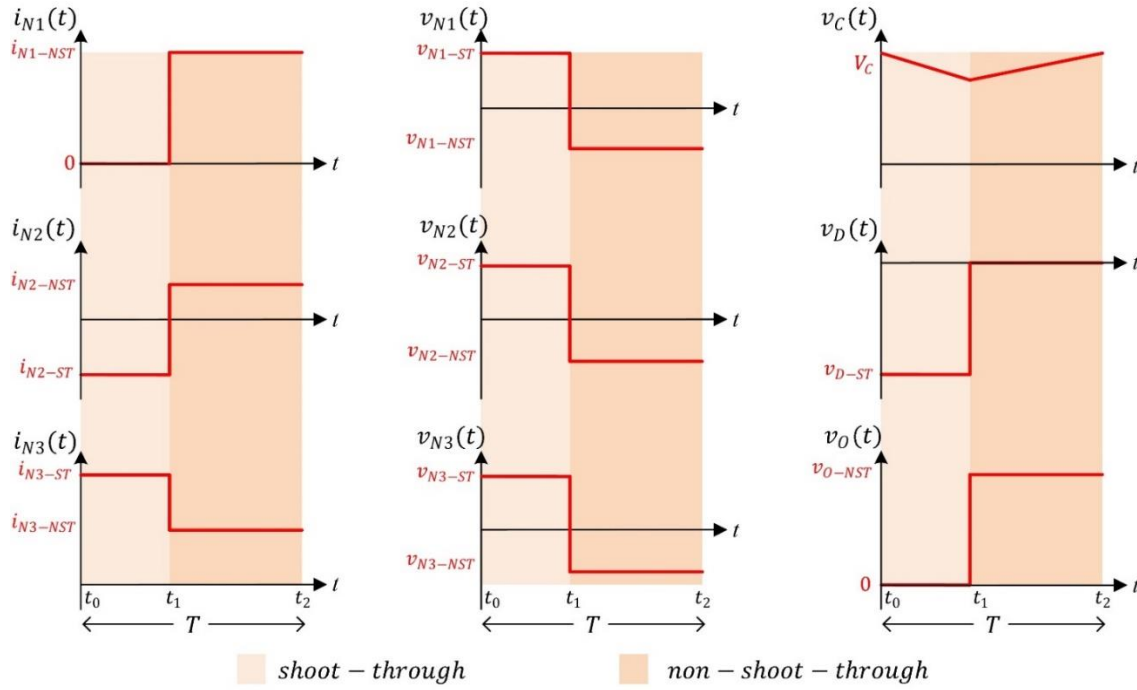
Existem algumas importantes notações utilizadas nesse trabalho que devem ser ressaltadas. O subscrito “ST” indica o valor da grandeza durante o período de *shoot-through* e subscrito “NST” durante o período de *non-shoot-through*, por exemplo, o termo i_{N2-ST} corresponde ao valor da corrente sobre o enrolamento N_2 durante o período de *shoot-through* e i_{N2-NST} durante o período de *non-shoot-through*.

A expressão (100) fornece o valor da corrente do capacitor C (que é

mesma corrente do enrolamento N_2) durante o período de *shoot-through*:

$$i_{C-ST} = i_{N2-ST} = I_{LM} \left(\frac{N_3}{N_2 - N_3} \right) \quad (100)$$

Figura 17 – Formas de onda de corrente e tensão nos elementos da rede de impedância Fonte-Y.



Fonte – O próprio autor.

Sabendo que a variação resultante de carga no capacitor durante um período de chaveamento do conversor deve ser zero, portanto, a corrente média no capacitor C deve ser nula durante um período T . Como a corrente que circula pelo capacitor é a mesma corrente no enrolamento N_2 :

$$\begin{aligned} \langle i_C \rangle = \langle i_{N2} \rangle &= \frac{1}{T} \int_0^T i_C(t) dt = \frac{1}{T} \left(\int_0^{d_0 T} i_{C-ST} dt + \int_{d_0 T}^{T-d_0 T} i_{C-NST} dt \right) \\ &= 0 \end{aligned} \quad (101)$$

Logo:

$$\langle i_C \rangle = \langle i_{N2} \rangle = i_{C-ST} \cdot d_0 + i_{C-NST} \cdot (1 - d_0) = 0 \quad (102)$$

Substituindo a equação (100) na (102), obtém-se (103), que determina a corrente que flui pelo enrolamento N_2 durante o período de *non-shoot-through*.

$$i_{C-NST} = i_{N2-NST} = -\frac{I_{LM} \cdot d_0 \cdot N_3}{(N_2 - N_3)(1 - d_0)} \quad (103)$$

Utilizando as equações (19), (20) e (103), obtém-se (104):

$$i_{N3-NST} = I_{LM} \left(\frac{-N_1 + \left(\frac{d_0 \cdot N_3 (N_1 + N_2)}{(N_2 - N_3)(1 - d_0)} \right)}{(N_1 + N_3)} \right) \quad (104)$$

Enquanto a corrente que flui pelo enrolamento N_1 durante o período de *non-shoot-through* pode ser determinada por (105).

$$i_{N1-NST} = I_{LM} \left(-\frac{d_0 \cdot N_3}{(N_2 - N_3)(1 - d_0)} + \left(\frac{-N_1 + \left(\frac{d_0 \cdot N_3 (N_1 + N_2)}{(N_2 - N_3)(1 - d_0)} \right)}{(N_1 + N_3)} \right) + 1 \right) \quad (105)$$

De posse das correntes nos enrolamentos, da tensão média V_C e da corrente média de magnetização I_{LM} é possível obter as tensões sobre os enrolamentos dos indutores acoplados (expressões (106) a (111)), e a tensão máxima de saída da rede de impedância $\hat{v}_O$ (expressão (112)).

$$v_{N3-NST} = \frac{v_{IN} - v_D - V_C - (R_D + R_{L1})i_{N1-NST} - (R_{L2} + R_C) \cdot i_{N2-NST}}{N_{13} + N_{23}} \quad (106)$$

$$v_{N2-NST} = v_{N3-NST} \left(\frac{N_2}{N_3} \right) \quad (107)$$

$$v_{N1-NST} = v_{N3-NST} \left(\frac{N_1}{N_3} \right) \quad (108)$$

$$v_{N3-ST} = \frac{V_C + (R_{L2} + R_C) \cdot i_{N2-ST} - (R_{L3} + R_{SW})(i_{N3-ST} + I_{LM})}{1 - N_{23}} \quad (109)$$

$$v_{N2-ST} = v_{N3-ST} \left(\frac{N_2}{N_3} \right) \quad (110)$$

$$v_{N1-ST} = v_{N3-ST} \left(\frac{N_1}{N_3} \right) \quad (111)$$

$$\hat{v}_O = v_{O-NST} = V_C + (R_{L2} + R_C) \cdot i_{N2-NST} + (N_{23} - 1)v_{N3-NST} - R_{L3}(i_{N3-NST} + I_{LM}) \quad (112)$$

3.3.1 Especificação do diodo D

A tensão máxima reversa (v_{D-max}) que deve ser suportada pelo diodo D ocorre durante o estado de *shoot-through* e dada por (113).

$$v_{D-max} = v_{IN} - v_{N3-ST}(N_{13} + N_{23}) - (R_{L2} + R_C) \cdot i_{N2-ST} - V_C \quad (113)$$

A corrente máxima que circula pelo diodo (i_{D-max}) é igual a corrente do enrolamento N_1 durante o estado de *non-shoot-through* (i_{N1-NST}) dada pela equação (105):

$$i_{D-max} = i_{N1-NST} \quad (114)$$

3.3.2 Especificação do Interruptor SW

A tensão máxima (v_{SW-max}) que deve ser suportada pela chave SW ocorre durante o estado de *non-shoot-through* e é igual a tensão máxima de saída da rede de impedância ($\hat{v}_O$) dada pela equação (112).

$$v_{SW-max} = \hat{v}_O \quad (115)$$

A corrente máxima que circula pela chave SW (i_{SW-max}) é igual a corrente do enrolamento N_2 durante o estado de *shoot-through* (i_{N2-ST}) dada pela equação (100):

$$i_{SW-max} = i_{N2-ST} \quad (116)$$

Apesar da simplificação utilizada na seção 3.1, em que a ponte inversora é representada por um único interruptor SW , a equação (115) se mantém válida para os interruptores do conversor CC-CA Fonte-Y, considerando que é desprezível a queda de tensão dos interruptores da ponte inversora em condução ($\hat{v}_O \gg v_{SW-ON}$).

3.3.3 Projeto do capacitor C

Através da equação (100), que determina a magnitude da corrente em C durante o estado de *shoot-through* e sabendo que a corrente em um capacitor varia em relação ao valor de sua capacitância e da derivada de sua tensão no tempo, então obtém-se (117).

$$C = \frac{I_{LM} \left(\frac{N_3}{N_2 - N_3} \right) d_0 T}{\Delta V_C} \quad (117)$$

Sendo: ΔV_C a amplitude máxima da ondulação de tensão no capacitor C e T o período de chaveamento da rede de impedância.

Como usualmente a ondulação de tensão no capacitor é calculada em função de uma específica porcentagem ($\Delta V_C \%$) da tensão em regime permanente, tem-se:

$$C \geq \frac{I_{LM} \left(\frac{N_3}{N_2 - N_3} \right) d_0 T}{\frac{\Delta V_C \% V_C}{100}} \quad (118)$$

3.3.4 Projeto dos indutores acoplados

A indutância de magnetização L_M , vista pelo enrolamento N_3 do indutor acoplado, pode ser projetada a partir do estado de *shoot-through*. Considerando que as quedas de tensões nos elementos parasitas R_{L2} , R_C , R_{L3} e R_{SW} são muito menores que a tensão v_C , então é possível estabelecer (119).

$$v_{LM} = v_C \left(\frac{N_3}{N_3 - N_2} \right) \quad (119)$$

Através da equação (119) e sabendo que a tensão em um indutor varia em relação ao valor de sua indutância e da derivada de sua corrente no tempo, obtém-se (120).

$$L_M = \frac{v_C \left(\frac{N_3}{N_3 - N_2} \right) d_0 T}{\Delta I_{LM}} \quad (120)$$

Sendo ΔI_{LM} a amplitude máxima da ondulação de corrente no indutor de

magnetização.

Para que o conversor opere no modo de condução contínua (MCC), é usual que a ondulação de corrente no indutor de magnetização seja calculada em função de uma específica porcentagem ($\Delta I_{LM} \%$) da corrente em regime permanente, conforme (121).

$$L_M \geq \frac{v_c \left(\frac{N_3}{N_3 - N_2} \right) d_0 T}{\frac{\Delta I_{LM} \% I_{LM}}{100}} \quad (121)$$

As correntes e tensões durante os estados de *shoot-through* e *non-shoot-through* que os enrolamentos devem suportar são dadas pelas equações (100) a (105) e (106) a (111), respectivamente.

Por sua vez, as correntes eficazes são dadas por (122) a (124):

$$i_{N1-ef} = \sqrt{\frac{1}{T} \int_0^T i_{N1}^2(t) dt} = i_{N1-NST} \sqrt{1 - D_0} \quad (122)$$

$$i_{N2-ef} = \sqrt{\frac{1}{T} \int_0^T i_{N2}^2(t) dt} = \sqrt{i_{N2-ST}^2 D_0 + i_{N2-NST}^2 (1 - D_0)} \quad (123)$$

$$i_{N3-ef} = \sqrt{\frac{1}{T} \int_0^T i_{N3}^2(t) dt} = \sqrt{i_{N3-ST}^2 D_0 + i_{N3-NST}^2 (1 - D_0)} \quad (124)$$

3.4 Efeito da dispersão de fluxo magnético nos indutores acoplados

Como já discutido na seção 2.1, a classe de topologias de redes de impedância magneticamente acopladas tem a vantagem de possuir um grau de liberdade a mais para a obtenção do ganho de tensão no *link* CC, fazendo o uso da relação entre o número de espiras dos indutores acoplados como outra forma de elevar o ganho.

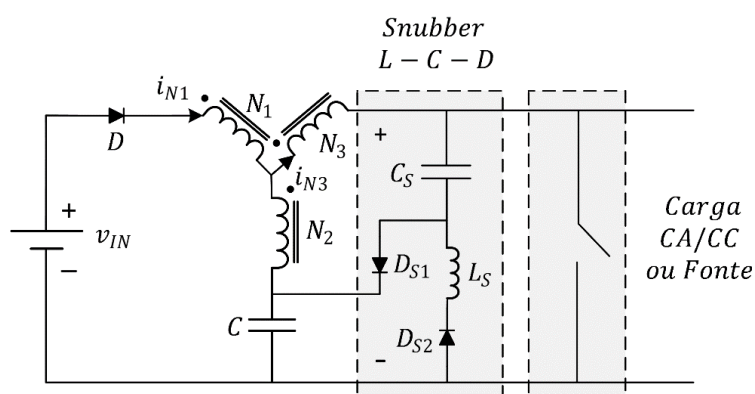
Porém, como em componentes reais o acoplamento dos fluxos magnéticos produzidos pelos enrolamentos dos indutores não é ideal, sendo

esse efeito representado por indutâncias de dispersão. As indutâncias de dispersão nessas topologias induzem grandes picos de tensão no *link* CC, o que aumenta o estresse de tensão nos semicondutores. Além disso, o rendimento dos inversores é degradado pelas perdas associadas a essas indutâncias parasitas.

Uma forma de mitigar esse problema, além claro de cuidados especiais para diminuição dessas indutâncias na construção dos elementos magnéticos e das placas de circuito impresso, é a utilização de *snubbers* no *link* CC, como forma de suavizar esses picos de tensão. Todavia, existem poucos trabalhos na literatura até o momento que discutem esses problemas (FOROUZESH, ABDELHAKIM, *et al.*, 2018) e (CHA, LI e PENG, 2016).

Em (FOROUZESH, ABDELHAKIM, *et al.*, 2018) foi proposto um *snubber* regenerativo do tipo L-C-D (indutor-capacitor-diodo) conectado ao *link* CC (ver Figura 18), como forma de mitigar esses altos picos de tensão. De acordo com os autores, o *snubber* proposto pode ser utilizado em todas as redes de impedância magneticamente acopladas sem qualquer modificação no circuito original. O *snubber* reutiliza a energia da indutância de dispersão, o que não apenas evita os picos de tensão na entrada da ponte do inversora, mas também melhora o rendimento do sistema. Assim, esse tipo de *snubber* foi incluído nos resultados experimentais e de simulação (ver capítulo 6).

Figura 18 – Conversor genérico Fonte-Y com *snubber* do tipo L-C-D.



Fonte – O próprio autor.

3.5 Considerações finais

Esse capítulo apresentou a modelagem CC do conversor CC-CA baseado na rede de impedância Fonte-Y, utilizando-se a técnica de modelo médio em

espaço de estados, pela qual pode-se obter o comportamento em regime permanente e dinâmico das variáveis de estado e saídas do modelo. A derivação do modelo levou em consideração as resistências série equivalente de todos os componentes que formam o conversor, com o objetivo de se avaliar o impacto que as não idealidades ocasionam no desempenho do mesmo.

Embora a rede de impedância Fonte-Y possua apenas dois elementos armazenadores de energia e, portanto, a ordem do sistema não seja alta, devido a contabilização dos termos não ideais, as expressões resultantes do modelo derivado são grandes e com muitos termos, sendo conveniente o uso de *software* matemático para auxiliar a obtenção das funções de transferência.

4 INVERSOR FONTE-Y: ANÁLISE DE PERDAS, RENDIMENTO E DESEMPENHO

Esse capítulo apresenta na seção 4.1 os parâmetros de potência que fornecem uma orientação para escolha dos componentes utilizados no inversor Fonte-Y. Com o circuito definido, a seção 4.2 apresenta a obtenção dos parâmetros elétricos que modelam as perdas dos componentes escolhidos. Na seção 4.3 são estimadas, por meio de equações, as perdas dos componentes e o rendimento do conversor. A seção 4.4 ilustra e compara curvas de desempenho do inversor Fonte-Y considerando dois casos: o primeiro com o circuito ideal, sem perdas, e o segundo contabilizando perdas em todos os elementos. A seção 4.5 traz a validação do modelo CC do inversor Fonte-Y, comprovando as equações deduzidas para a operação em regime permanente, além da validação do modelo de pequenos sinais, através da elaboração de diagramas de Bode e análises no domínio do tempo por meio da resposta ao degrau. A seção 4.6 apresenta expressões que determinam o valor de tensão mínimo de *link* CC necessário para que o sistema opere de forma adequada. Por fim, a seção 4.7 traz uma metodologia que pode auxiliar o projetista a escolher o valor do fator de acoplamento K adequado da rede de impedância de modo que diferentes requisitos de projeto possam ser atendidos.

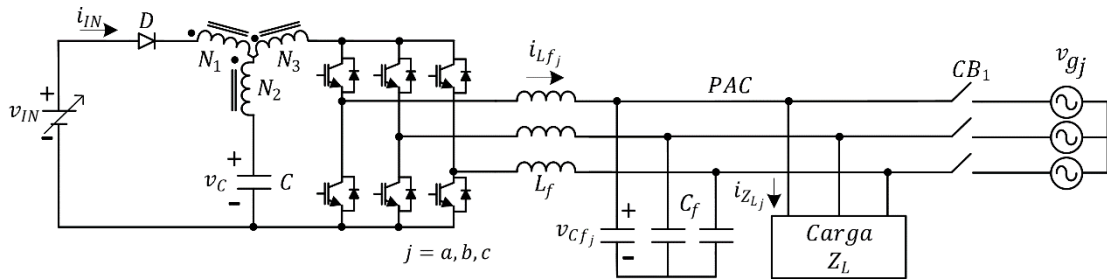
4.1 Considerações para o projeto do conversor

Com o objetivo de efetuar análise teórica e experimental para avaliar a performance do inversor Fonte-Y em aplicações de DER (*Distributed Energy Resources*), foi necessário definir alguns parâmetros que forneçam uma diretriz para a escolha do *hardware* utilizado.

A Figura 19 ilustra a configuração do inversor Fonte-Y proposto para aplicações em geração distribuída. Quando os contatos de CB_1 estão abertos o YSI opera no modo formador de rede, alimentando a carga Z_L . No entanto, com os contatos de CB_1 fechados o YSI opera no modo seguidor de rede, ou seja, atuando como uma fonte de corrente controlada.

Como o conversor deve operar na rede trifásica de baixa tensão, a tensão de linha considerada foi de $V_{g_{linha}} = 220 \text{ V}$ e frequência $f_g = 60 \text{ Hz}$. A faixa de tensão CC adotada para a fonte de energia renovável conectada a entrada do inversor Fonte-Y é $v_{IN} = 120 \text{ V} - 250 \text{ V}$ e a potência de saída de 500 W.

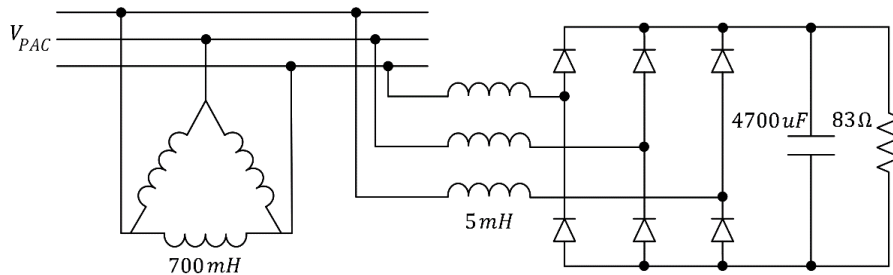
Figura 19 - Configuração do inversor Fonte-Y proposto para aplicações em geração distribuída.



Fonte: O próprio autor

Operando no modo seguidor de rede, o conversor deverá ser capaz além de injetar potência ativa, compensar simultaneamente os distúrbios na corrente causados pela carga Z_L local conectada ao PAC. Com o objetivo de permitir as demonstrações desejadas, a carga escolhida é formada pela associação em paralelo de um retificador trifásico a diodo com filtro de saída capacitivo e indutores de 700 mH conectados em delta, como mostra a Figura 20.

Figura 20 – Carga Z_L responsável pelo consumo de corrente harmônica e reativa.



Fonte: O próprio autor

A carga resulta no consumo de potência reativa, causando a defasagem entre a tensão e a corrente, além de possuir a característica de distorção de corrente (produção de corrente harmônica). Tomando como base a teoria CPT (TENTI, PAREDES e MATTAVELLI, 2011) (ver Apêndice A) e considerando que a tensão que alimenta a carga é puramente senoidal, é possível decompor a corrente total consumida pela carga $i_{Z_L}(t)$ como a soma de uma parcela ativa $i_{Z_L-a}(t)$, reativa $i_{Z_L-r}(t)$ e por k – ésimas componentes harmônicas de corrente $i_{Z_Lk}(t)$ (corrente void).

$$i_{Z_L}(t) = i_{Z_L-a}(t) + i_{Z_L-r}(t) + i_{Z_Lk}(t) \quad (125)$$

$$i_{Z_L}(t) = I_{Z_L-a} \sin(\omega t) + I_{Z_L-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} I_{Z_Lk} \sin(k\omega t + \theta_k)$$

Em que I_{Z_L-a} e I_{Z_L-r} são, respectivamente, os valores de pico das componentes ativa e reativa da corrente $i_{Z_L}(t)$. I_{Z_Lk} e θ_k são os valores de pico e os ângulos de fase das k – ésimas componentes harmônicas de $i_{Z_L}(t)$. Considerando a carga da Figura 20, é possível determinar a amplitude de cada parcela de corrente e os ângulos de fases das componentes de 5ª e 7ª ordens, como lista a Tabela 3.

Tabela 3 - Amplitude e ângulo de fase de cada parcela de corrente da carga Z_L .

I_{Z_L-a}	3,8A	θ_{5^a}	93,6°
I_{Z_L-r}	3A	$I_{Z_L7^a}$	0,4A
$I_{Z_L5^a}$	1,3A	θ_{7^a}	148,2°

Fonte: O próprio autor

Logo, o valor máximo da corrente i_{L_f} é:

$$\hat{I}_{Z_L} = \max\{i_{Z_L}(t)\} = 6,32A$$

Considerando o conversor operando de forma multifuncional, ou seja, compensando os distúrbios causados pela carga local conectada ao PAC, é possível definir a corrente que fluí através do indutor do filtro de saída L_f da seguinte forma:

$$i_{L_f}(t) = i_{L_f-a}(t) + i_{L_f-r}(t) + i_{L_fk}(t)$$

$$i_{L_f}(t) = I_{L_f-a} \sin(\omega t) + I_{Z_L-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} I_{Z_Lk} \sin(k\omega t + \theta_k) \quad (126)$$

Em que I_{L_f-a} e I_{L_f-r} são, respectivamente, os valores de pico das componentes ativa e reativa da corrente $i_{L_f}(t)$. I_{L_fk} e θ_k são os valores de pico e os ângulos de fase das k – ésimas componentes harmônicas de $i_{L_fk}(t)$. As componentes reativa e *void* da corrente i_{L_f} são iguais as da corrente i_{Z_L} , ou seja, $i_{L_f-r}(t) = i_{Z_L-r}(t)$ e $i_{L_fk}(t) = i_{Z_Lk}(t)$. Apenas a parcela ativa da corrente i_{L_f} não

depende da carga e sim da potência extraída do gerador distribuído. Como $P_{OUT} = 500\text{ W}$, o valor de pico da corrente ativa que flui pelos indutores do filtro de saída é:

$$I_{L_f-a} = \frac{\sqrt{2} \cdot P}{\sqrt{3} \cdot v_{glinha}} = \frac{\sqrt{2} \cdot 500}{\sqrt{3} \cdot 220} \cong 1,855\text{ A} \quad (127)$$

O valor máximo da corrente i_{L_f} é:

$$\hat{I}_{L_f} = 5,18\text{ A}$$

Outro parâmetro importante a ser estabelecido é a frequência de chaveamento f_{sw} , que está atrelada a escolha da tecnologia dos interruptores de potência da ponte inversora e da largura de banda dos controladores empregados. Foi utilizada uma frequência de chaveamento de 18 kHz ($f_{sw} = 18\text{ kHz}$) para viabilizar a utilização de IGBTs como interruptores de potência. Ademais, também pelo fato do valor ser múltiplo da frequência da rede f_g , aspecto conveniente para minimizar erros periódicos de cálculos no DSP.

Assim como os VSIs convencionais que operam com técnica PWM, o inversor rede de impedância apresenta em sua saída uma tensão pulsada, causadas pela comutação dos semicondutores. Com o objetivo de atenuar as componentes harmônicas de alta frequência, são utilizados filtros na saída da ponte inversora, que garantem o cumprimento de requisitos de distorção harmônica tanto na conexão do conversor com a rede elétrica (no modo seguidor de rede), quanto com a carga ilhada (formador de rede). Nesse trabalho, o filtro de saída utilizado no inversor Fonte-Y foi do tipo LC.

Um critério que deve ser levado em conta no dimensionamento do filtro é a ondulação máxima da corrente na frequência de chaveamento, nesse caso aplicado apenas ao indutor L_f . De acordo com (FENILI, 2007), valor do indutor pode ser calculado por:

$$L_f \geq \frac{0,25 \cdot \hat{v}_{Link}}{2 \cdot \frac{f_{sw}}{2} \cdot \hat{I}_{L_f} \cdot \Delta \hat{I}_{L_f}} \quad (128)$$

Analisando a equação (128), observa-se que o valor da indutância L_f é diretamente proporcional a tensão de *link* CC na entrada da ponte inversora, ou

seja, a medida em que $\hat{v}_{Link}$ aumenta, L_f também deverá aumentar na mesma proporção para que o *ripple* máximo da corrente não ultrapasse o máximo permitido em projeto.

Como ainda não foi definido o valor de $\hat{v}_{Link}$ que será adotado no projeto (apenas na seção 4.6 é discutido como determinar a tensão de *link* CC adequada), foi adotado inicialmente $\hat{v}_{Link} = 600V$. Considerando que a ondulação máxima permitida é $\Delta\hat{I}_{Lf} = 5\%$ de $\hat{I}_{Lf}$, aplicando a equação (128) obtém-se $L_f \geq 6,21mH$. Portanto, foi adotado $L_f = 10mH$.

Considerando a operação no modo formador de rede, o valor do capacitor do filtro deve ser suficientemente alto para suportar afundamentos ou elevações de tensão diante de transitórios de carga. Ao mesmo tempo, o valor de C_f deve escolhido de forma a que a frequência de ressonância do filtro LC seja muito menor que a frequência de comutação do conversor. Portanto, foi adotado para o projeto $C_f = 15\mu F$.

A Tabela 4 mostra os parâmetros nominais do conversor, em que v_{glinha} , V_{glinha} , f_g são, respectivamente, a tensão eficaz de linha, a tensão de pico de linha e a frequência da rede elétrica.

Tabela 4 - Parâmetros nominais do conversor.

P_{OUT}	500 W	f_{sw}	18 kHz
v_{glinha}	220 V	L_f	10 mH
$V_{glinha-pico}$	311 V	C_f	15 μF
f_g	60 Hz	$\hat{I}_{Lf}$	5,18 A
v_{IN}	120 V-250 V	$\hat{I}_{ZL}$	6,32 A

Fonte: O próprio autor

A partir dessas especificações e das equações da seção 3.3 foi possível definir os componentes que formam o conversor. Foi utilizada uma ponte inversora trifásica composta por 6 IGBTs modelo IRG4PF50WD. Para compor a rede de impedância Fonte-Y foi usado para o diodo D o modelo GC2X5MPS12, o capacitor C foi implementado com dois ALA7DA651DE45 em paralelo, resultando em 1120 μF . Por fim, os indutores acoplados foram construídos com um núcleo toroidal de material Sendust, com enrolamentos de 37, 112, e 186 espiras, a qual a relação normalizada é de 1:3:5, que permite diferentes

combinações para N_1 , N_2 e N_3 . A Tabela 5 apresenta os modelos e valores dos componentes utilizados.

Tabela 5 - Modelos e valores dos componentes utilizados.

Componente/Descrição	Valor/Modelo
Interruptores Ponte Inversora	IGBT IRG4PF50WD
Diodo D	Diodo Schottky SiC GC2X5MPS12
Capacitor C	2 capacitores ALA7DA651DE45 em paralelo, $C = 1120\mu F$
Indutores Acoplados / Relação de espiras	Núcleo toroidal Sendust MMTS60T13325 com relação 1:3:5 (37:112:186) espiras
Indutância de Magnetização L_M	5,7mH correspondente a bobina com maior quantidade de espiras

Fonte – O próprio autor

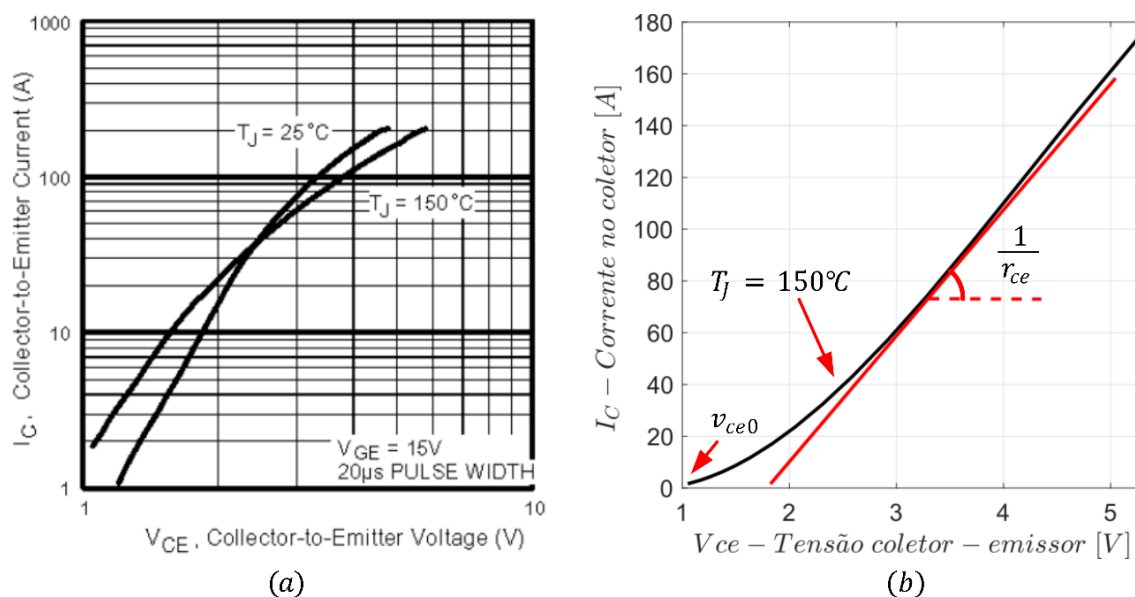
4.2 Obtenção dos parâmetros elétricos que modelam as perdas em condução

Essa seção descreve a metodologia utilizada para determinar os parâmetros que modelam as perdas dos componentes reais utilizados. Para a obtenção das resistências série dos enrolamentos dos indutores, foram utilizados valores proporcionais a um valor base e ao respectivo número de espiras normalizado, da seguinte forma: $R_{LX} = N_X \cdot R_{L_BASE}$, onde $X \in \{1,2,3\}$. Para a resistência série do capacitor C foi utilizado 10 mΩ. Os elementos parasitas dos interruptores de potência tanto da ponte inversora quanto da rede de impedância foram estimados a partir das informações dos *datasheets* de seus fabricantes (INTERNATIONAL RECTIFIER, 2004) e (GENESIC, 2020), como consta nas seções seguintes.

4.2.1 IGBT IRG4PF50WD

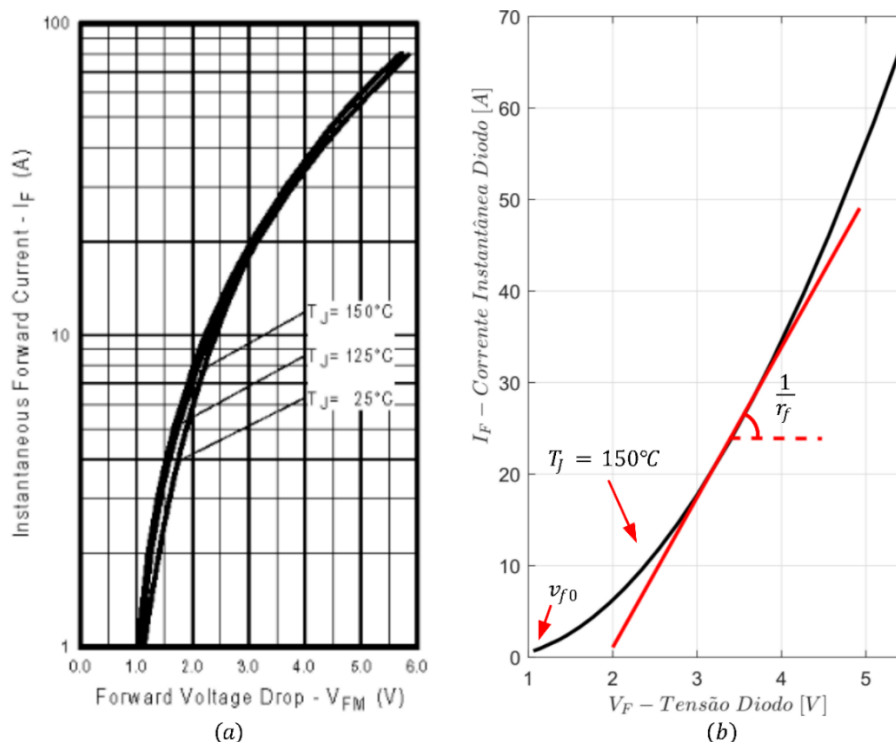
Com a Figura 21 é possível determinar parâmetros elétricos que modelam as perdas em condução do IGBT, como v_{CE0} (queda de tensão coletor-emissor) e r_{CE} (resistência série equivalente). A Figura 21 (a) apresenta a curva característica, extraída de seu *datasheet*, da corrente do coletor I_C em função da tensão V_{CE} em escala logarítmica do IGBT utilizado (INTERNATIONAL RECTIFIER, 2004). A Figura 21 (b) mostra a mesma curva (em preto) juntamente com sua linearização (em vermelho) para determinação dos parâmetros parasitas.

Figura 21 - Curva característica de condução I_C vs V_{CE} do transistor IGBT IRG4PF50WD.



Fonte: Adaptada de (INTERNATIONAL RECTIFIER, 2004).

Figura 22 - Curva característica de condução I_F vs V_F do diodo intrínseco ao IGBT IRG4PF50WD.



Fonte: Adaptada de (INTERNATIONAL RECTIFIER, 2004).

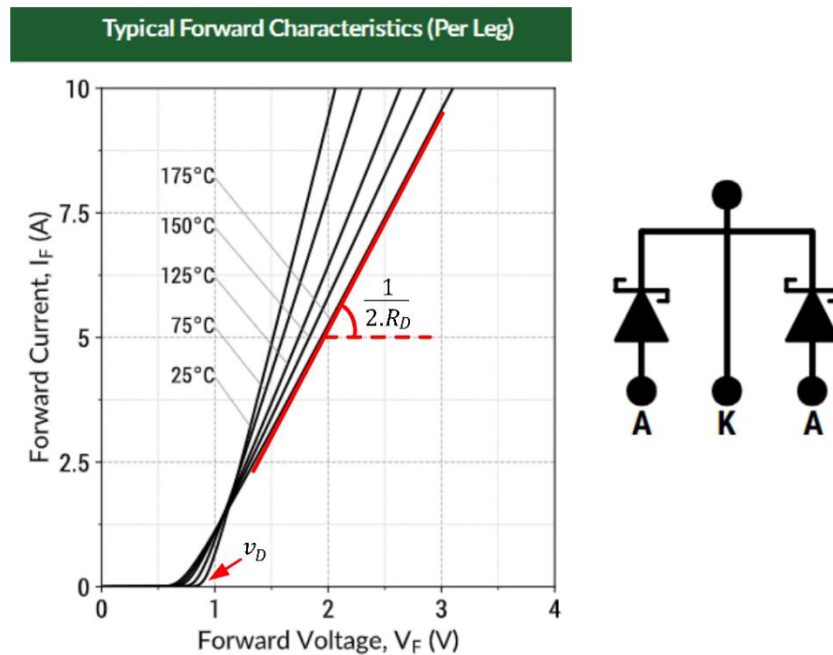
Com a Figura 22 é possível determinar parâmetros elétricos que modelam

as perdas em condução do diodo intrínseco ao IGBT IRG4PF50WD, como v_{f0} (queda de tensão do diodo) e r_f (resistência série equivalente). Da mesma forma que na Figura 21, a Figura 22 (a) apresenta a curva característica, extraída de seu *datasheet*, em escala logarítmica e a Figura 22 (b) mostra a mesma curva juntamente com sua linearização para estimativa dos parâmetros parasitas.

4.2.2 Diodo GC2X5MPS12

De forma similar ao que foi realizado na seção 4.2.1, é possível determinar os parâmetros que modelam o diodo da rede de impedância. A Figura 23 mostra as curvas de corrente direta *versus* tensão direta do diodo GC2X5MPS12 para diferentes temperaturas de operação. Por meio da Figura 23 define-se a tensão direta do diodo em corrente nula v_D e sua resistência série equivalente R_D , dada pela variação de tensão sobre a variação de corrente na curva.

Figura 23 - Curva característica de condução I_F *vs* V_F do diodo GC2X5MPS12.



Fonte: Adaptada de (GENESIC, 2020).

É importante ressaltar que o modelo GC2X5MPS12 é um diodo SiC Schottky, então é possível desprezar as perdas de chaveamento relacionadas com a recuperação reversa, o que contribui para melhorar o rendimento do conversor. A mostra todos os elementos parasitas que modelam as perdas em condução do inversor Fonte-Y.

Tabela 6 - Elementos parasitas dos componentes do inversor Fonte-Y.

r_{CE}	20 mΩ	v_D	0,9 V
v_{CE0}	1 V	R_D	100 mΩ
r_f	60 mΩ	R_C	10 mΩ
v_{f0}	1 V	R_{L_BASE}	29 mΩ

Fonte: O próprio autor.

4.3 Análise de perdas e rendimento

A análise teórica das perdas em cada componente é realizada nesta seção, sendo possível determinar a estimacão do rendimento do conversor considerando parâmetros reais dos dispositivos. Foram estimadas também as perdas no núcleo em que foram montados os indutores acoplados, no *snubber* RC do diodo, além das perdas em condução e de chaveamento na ponte inversora trifásica. Estas ainda não haviam sido contabilizadas no modelo desenvolvido na seção 3.2.

4.3.1 Perdas em condução nos interruptores da ponte inversora trifásica

As perdas em condução são causadas quando a corrente está sendo conduzida pelo transistor ou pelo diodo presentes no módulo semicondutor. Assim como feito em (GRAOVAC e PÜRSCHER, 2009), o IGBT em condução é modelado como uma fonte de tensão CC v_{ce0} (representando a tensão de coletor-emissor de corrente nula) em série com uma resistência coletor-emissor r_{ce} :

$$v_{ce} = v_{ce0} + r_{ce} \cdot i_C \quad (129)$$

Analogamente, o diodo em antiparalelo é modelado conforme a equação (130):

$$v_D = v_{f0} + r_f \cdot i_D \quad (130)$$

A perda total em condução da ponte inversora pode ser determinada considerando as perdas durante o período de *shoot-through* e *non shoot-through*, conforme (131).

$$P_{INV_{cond}} = P_{INV_{cond-st}} + P_{INV_{cond-nst}} \quad (131)$$

4.3.2 Perdas em condução na ponte inversora durante o período de *non shoot-through*

Como demonstrado em (SOARES, 2017) e (BIERHOFF e FUCHS, 2004) as perdas em condução nos transistores e nos diodos dos 6 IGBTs de uma ponte inversora trifásica durante os estados ativos de modulação (período de *non shoot-through*) são dadas por (132).

$$\begin{aligned} P_{T_{cond-nst}} &= 6 \left(v_{ce0} \cdot \hat{i}_c \left(\frac{1}{2\pi} + \frac{M}{8} \cos \theta \right) + r_{ce} \cdot \hat{i}_c^2 \left(\frac{1}{8} + \frac{M}{3\pi} \cos \theta \right) \right) \\ P_{D_{cond-nst}} &= 6 \left(v_{f0} \cdot \hat{i}_c \left(\frac{1}{2\pi} - \frac{M}{8} \cos \theta \right) + r_f \cdot \hat{i}_c^2 \left(\frac{1}{8} - \frac{M}{3\pi} \cos \theta \right) \right) \end{aligned} \quad (132)$$

Em que $\hat{i}_c$ é o valor de pico da corrente senoidal que circula pela ponte inversora, M é o índice de modulação e θ representa o deslocamento angular entre as formas de ondas de corrente e tensão.

Portanto, as perdas totais em condução são dadas pela equação (133):

$$P_{INV_{cond-nst}} = P_{T_{cond-nst}} + P_{D_{cond-nst}} \quad (133)$$

4.3.3 Perdas em condução na ponte inversora durante o período de *shoot-through*

As perdas em condução na ponte inversora durante o período de *shoot-through* dependem da resistência coletor-emissor r_{ce} do IGBT e de sua corrente eficaz e podem ser estimadas pela equação (134), considerando que apenas um braço da ponte inversora está realizando *shoot-through*.

$$P_{INV_{cond-st}} = 2 \cdot r_{ce} \cdot D_0 \left(\frac{I_{LM} \cdot N_3}{N_2 - N_3} \right)^2 \quad (134)$$

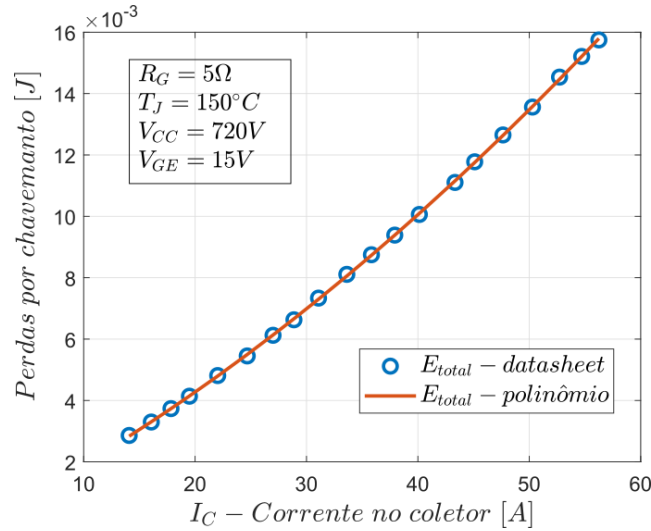
O fator multiplicador 2 encontrado na equação (134) é devido a ocorrência da condução de dois interruptores de potência simultaneamente.

4.3.4 Perdas de chaveamento na ponte inversora trifásica

A Figura 24 ilustra a curva de perda total de energia durante o chaveamento do semiconductor IGBT IRG4PF50WD em função da corrente do

coletor. É possível observar a curva fornecida pelo fabricante (*datasheet*) e o modelo de perdas representado por um polinômio de segunda ordem, obtido por meio de regressão linear dos pontos presentes no *datasheet*.

Figura 24 - Curva característica de perda de energia do semiconductor IRG4PF50WD IGBT.



Fonte: O próprio autor.

A curva disponibilizada pelo fabricante corresponde a soma das energias dissipadas durante a entrada em condução, correspondendo a energia E_{on} , as perdas por comutação durante o bloqueio, E_{off} e as perdas no diodo (em antiparalelo) devido a recuperação reversa E_{rr} , ou seja:

$$E_{total} = E_{on} + E_{off} + E_{rr} \quad (135)$$

Após de realizada a interpolação da curva de energia, a equação (136) ilustra o polinômio característico de energia do *datasheet*:

$$E_{total} = 1,766 \cdot 10^{-6} \cdot I_c^2 + 1,824 \cdot 10^{-4} \cdot I_c - 8,426 \cdot 10^{-5} \quad (136)$$

Além da soma das energias associadas as comutações do semiconductor (entrada em bloqueio e condução), as perdas de chaveamento dependem da frequência f_{sw} :

$$P_{chav} = f_{sw} \cdot (E_{on} + E_{off} + E_{rr}) \quad (137)$$

A curva característica de perda de energia fornecida pelos *datasheets* são dadas para uma determinada tensão de teste v_{teste} (que para o semiconductor

IRG4PF50WD é de 720V) e que é igual a tensão de bloqueio do IGBT no instante da comutação. Como as perdas são diretamente proporcionais a essa tensão, é feito um ajuste na equação (137), assim como feito em (SOARES, 2017) multiplicando a razão $\hat{v}_{Link}/v_{teste}$ pela mesma (sendo que $\hat{v}_{Link}$ a tensão real presente no *link* CC do inversor). Logo, as perdas de chaveamento durante o estado de *shoot-through* podem ser estimadas por:

$$P_{INV_{chav-ST}} = 2 \cdot f_{SW} \cdot (E_{on} + E_{off} + E_{rr}) \frac{\hat{v}_{Link}}{v_{teste}} \quad (138)$$

A equação (138) inclui apenas as perdas durante o estado de *shoot-through*. Logo, similarmente como foi demonstrado em (SOARES, 2017) e (BIERHOFF e FUCHS, 2004), a expressão que determina as perdas de chaveamento nos IGBTs de um inversor trifásico, durante os estados ativos de modulação (período de *non-shoot-through*) é dada pela equação (139).

$$P_{INV_{chav-NST}} = \frac{6}{\pi} \cdot \frac{f_{SW}}{2} (E_{on} + E_{off} + E_{rr}) \frac{\hat{v}_{Link}}{v_{teste}} \quad (139)$$

É importante salientar na equação (139) que o fator f_{SW} é dividido por 2, pois a frequência CA de modulação é metade da frequência de *shoot-through*.

Portanto, a perda total de chaveamento na ponte inversora trifásica é dada pela equação (140):

$$P_{INV_{chav}} = P_{INV_{chav-ST}} + P_{INV_{chav-NST}} \quad (140)$$

4.3.5 Perdas no núcleo dos indutores acoplados

Com o conversor operando no modo de condução contínua é possível expressar a densidade de fluxo magnético B_{mag} por uma componente CC (determinada pelo valor CC da corrente de magnetização I_{LM}), mais um valor CA ΔB_{mag} (determinado pelo *ripple* de I_{LM}) (ERICKSON e MAKSIMOVIC, 2017).

O valor ΔB_{mag} também pode ser obtido através da lei de Faraday, conhecendo a área de seção transversal A_c do núcleo e a tensão sobre o indutor de magnetização durante o período de *shoot-through*:

$$\Delta B_{mag} = \frac{v_c D_0 T}{2 A_c (N_3 - N_2)} \quad (141)$$

Para o núcleo dos indutores acoplados foi utilizado o modelo MMTS60T13325 (MAGMATTEC, 2009), que é feito do material Sendust e possui geometria toroidal. Como $T = \frac{1}{f_{SW}} = \frac{1}{18 \text{ kHz}}$ e para o núcleo em estudo $A_c = 6,71 \text{ cm}^2$, logo a equação (141) resulta em (142):

$$\Delta B_{mag} = \frac{v_c \cdot D_0 \cdot 10^4}{2 \cdot 6,71 \cdot 10^{-4} (N_3 - N_2) \cdot 18 \cdot 10^3} \quad (142)$$

Por fim, para estimar as perdas no núcleo é necessário examinar os dados do *datasheet* do fabricante, especificamente as curvas que indicam a densidade de perda do material ρ_L , dado em W/cm^3 , pelo valor calculado da variação de densidade de fluxo magnético ΔB_{mag} . A perda total no núcleo $P_{núcleo}$ será igual densidade de perda multiplicado pelo volume do núcleo:

$$P_{núcleo} = \rho_L A_c l_m \quad (143)$$

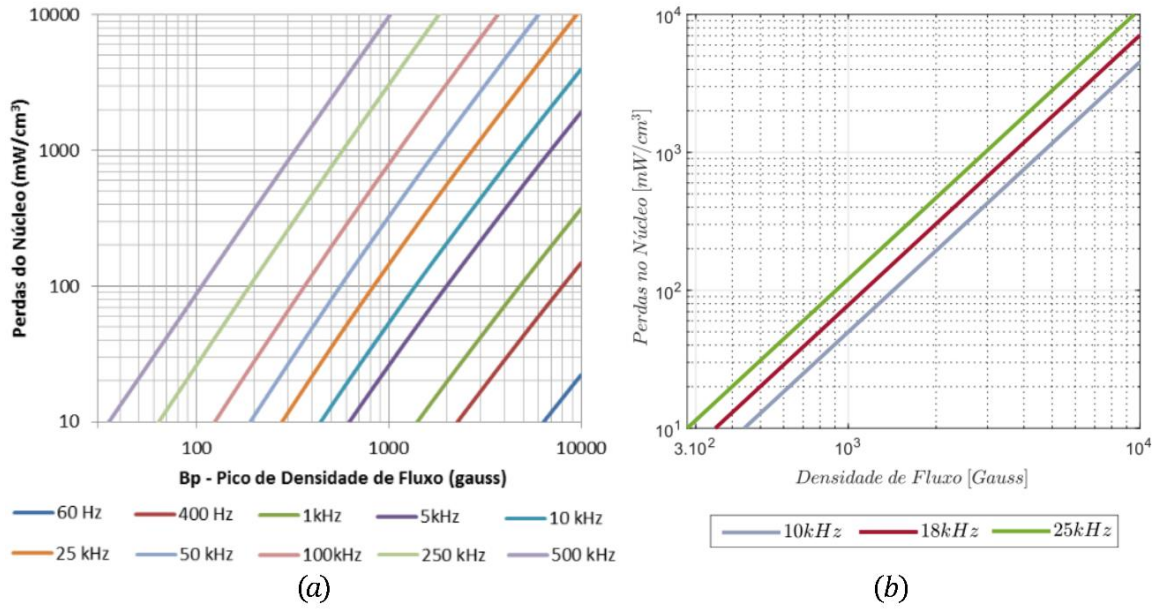
Em que $l_m = 32,4 \text{ cm}$ e representa o comprimento médio do caminho magnético do núcleo.

A Figura 25 (a) apresenta as curvas de densidade de perda do material do núcleo MMTS60T13325 em função da densidade de potência de fluxo, extraída de seu *datasheet*. Nota-se que em escala logarítmica existe uma relação linear entre ambas as variáveis e então é conveniente representá-las por uma função do tipo potência que possui a seguinte forma: $f(x) = A \cdot x^b$.

Através da figura fornecida pelo fabricante do núcleo é possível constatar a medida em que a frequência de trabalho/comutação se altera, apenas o coeficiente A das curvas se modificam, portanto, é mantido o mesmo coeficiente b . Logo, mesmo que o fabricante não forneça a curva para a frequência de comutação utilizada nesse trabalho (18 kHz) é possível estimá-la, a traçando entre as curvas de 10 kHz e 25 kHz, como ilustra a Figura 25 (b). A equação que representa a curva estimada de densidade de perda do material em 18 kHz é:

$$\rho_L = 1,048 \cdot 10^{-04} \Delta B_{mag}^{1,957} \quad (144)$$

Figura 25 - Curvas de densidade de perda do material do núcleo MMTS60T13325 em função da densidade de potência de fluxo.



Fonte – Adaptada de (MAGMATTEC, 2009).

Substituindo as equações (142) e os valores de l_m e A_c na equação (143), obtém-se a equação (145), que estima as perdas no núcleo.

$$P_{\text{núcleo}} = 2,27839 \cdot 10^{-05} \left(\frac{v_c \cdot D_0}{241,56 \cdot 10^3 (N_3 - N_2)} \right)^{1,957} \quad (145)$$

4.3.6 Perdas ôhmicas nos enrolamentos dos indutores acoplados

A perda ôhmica total nos enrolamentos dos indutores acoplados depende da magnitude da corrente eficaz em cada enrolamento e da respectiva resistência série equivalente R_{Lx} (onde $x \in \{1,2,3\}$), e pode ser obtida por:

$$P_{CU} = R_{L1} \left(\frac{I_{N1}^2}{1 - D_0} \right) + R_{L2} \left(D_0 \left(\frac{I_{LM} \cdot N_3}{N_2 - N_3} \right)^2 + \left(\frac{D_0 \cdot I_{LM} \cdot N_3}{(N_2 - N_3) \sqrt{(1 - D_0)}} \right)^2 \right) + R_{L3} \left(\frac{D_0 \left(\frac{I_{LM} \cdot N_3}{N_2 - N_3} \right)^2}{+(D_0 - 1) \left(\frac{-N_1 \cdot I_{LM} - \frac{-D_0 \cdot I_{LM} \cdot N_3}{(N_2 - N_3)(1 - D_0)} (N_1 + N_2)}{N_1 + N_3} + I_{LM} \right)^2} \right) \quad (146)$$

4.3.7 Perdas em condução no diodo

As perdas em condução do diodo da rede de impedância dependem da resistência série equivalente r_d , da queda de tensão direta v_d e da corrente

eficaz que flui através do diodo, podendo ser determinada por (147):

$$P_{D_{cond}} = r_d \left(\frac{I_{N1}^2}{1 - D_0} \right) + v_d I_{N1} \quad (147)$$

4.3.8 Perdas de chaveamento no diodo

As perdas de chaveamento do diodo são predominantemente causadas por sua entrada em bloqueio e podem ser calculadas pela equação (148):

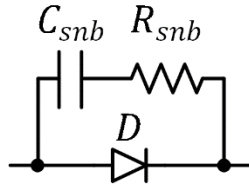
$$P_{D_{chav}} = Q_{rr} \cdot V_{rr} \cdot f_{SW} = \frac{Q_{rr} (V_{IN} - V_C) f_{SW}}{D_0} \quad (148)$$

Sendo Q_{rr} a carga associada a recuperação reversa do diodo e V_{rr} tensão do diodo no momento da recuperação reversa.

4.3.9 Perdas no Snubber RC do diodo

Com a finalidade de limitar os esforços de tensão dentro de valores seguros de operação, durante o bloqueio do diodo D da rede de impedância foi utilizado um “snubber dissipativo”, composto por uma associação série de um capacitor $C_{snb} = 15nF$ e uma resistência $R_{snb} = 260\Omega$, como mostra a Figura 26.

Figura 26 – Snubber RC utilizado no diodo.

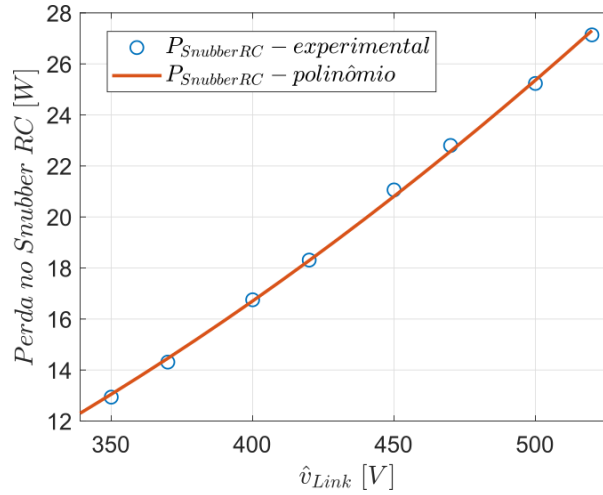


Fonte: O próprio autor.

A Figura 27 mostra as perdas no snubber RC do diodo em função da variação de tensão no link CC. É possível observar a curva formada pelos pontos coletados experimentalmente no protótipo e a curva do modelo de perdas do snubber, representado por um polinômio de segunda ordem, dado por (149), obtido por meio de regressão linear dos pontos coletados.

$$P_{Snubber RC} = 8,947 \cdot 10^{-5} \cdot \hat{v}_{Link}^2 + 6,013 \cdot 10^{-3} \cdot \hat{v}_{Link} - 1,478 \cdot 10^{-2} \quad (149)$$

Figura 27 - Perdas no *Snubber* RC do diodo em função da variação de tensão no *link* CC.



Fonte: O próprio autor.

4.3.10 Perdas em condução associada ao capacitor

Através da resistência série equivalente é possível estimar o mecanismo de perda no capacitor, que leva em conta as perdas associadas ao dielétrico, ao eletrólito (em capacitor eletrolítico) e até mesmo aos terminais de conexão do componente. A equação abaixo estima as perdas de R_C :

$$P_{R_C} = R_C \left(D_0 \left(\frac{I_{LM} \cdot N_3}{N_2 - N_3} \right)^2 + \left(\frac{D_0 \cdot I_{LM} \cdot N_3}{(N_2 - N_3) \sqrt{(1 - D_0)}} \right)^2 \right) \quad (150)$$

4.3.11 Cálculo do rendimento do conversor

As perdas totais no conversor são representadas pelo somatório das perdas em todos os componentes, como indica a equação (151):

$$P_{Loss} = P_{INV_{cond}} + P_{INV_{chav}} + P_{núcleo} + P_{CU} + P_{D_{cond}} + P_{D_{chav}} + P_{Snubber RC} \quad (151)$$

Em que:

$$P_{OUT} = P_{IN} - P_{Loss}$$

E a eficiência do conversor é expressa por:

$$\eta = \frac{P_{OUT}}{P_{IN}} = \frac{1}{1 + (P_{Loss}/P_{OUT})} \quad (152)$$

4.4 Curvas características do inversor Fonte-Y

Com o objetivo de analisar o desempenho do inversor Fonte-Y, tomando o modelo matemático (apresentando na seção 3.2) e também as demais perdas não contabilizadas previamente no modelo (descritas na seção 4.3), foram obtidas curvas características em função do ciclo de trabalho d_0 e do fator de enrolamento, K , em que:

$$K = \frac{N_3 + N_1}{N_3 - N_2} \quad (153)$$

Foram estabelecidos dois casos de análise. O primeiro com o circuito ideal, sem perdas, e o segundo contabilizando as perdas em todos os elementos do circuito. Assim, é possível estimar o quanto os elementos parasitas afetam o comportamento do conversor.

A contém os elementos parasitas que modelam as perdas do conversor. É importante destacar que em regime permanente o valor do indutor de magnetização L_M e do capacitor C não interferem nos resultados, contanto que o conversor se mantenha operando no modo de condução contínua.

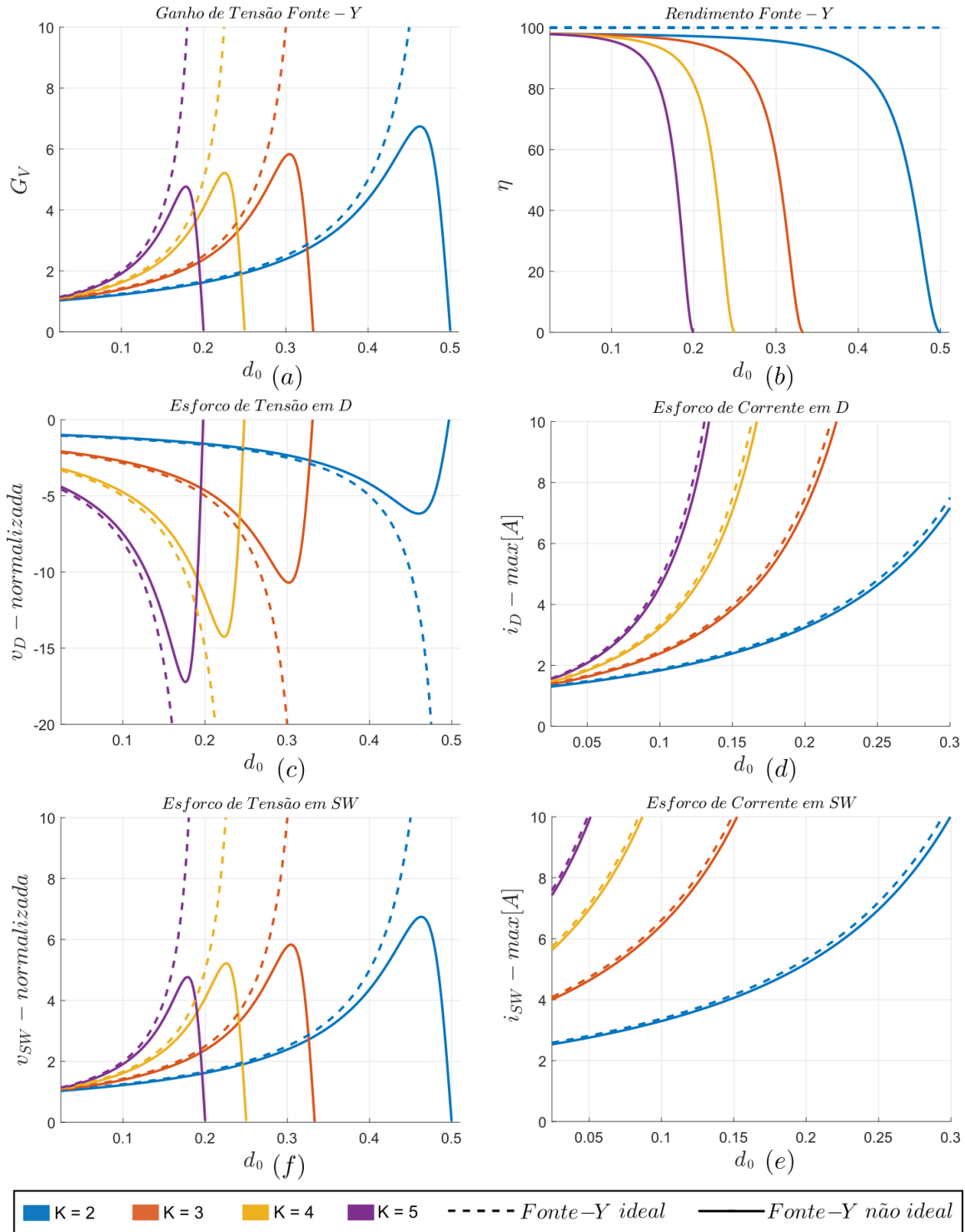
As curvas características mostradas na Figura 28 ilustram o comportamento do ganho de tensão G_V , dos esforços máximos de corrente e tensão normalizados em relação a tensão de entrada v_{IN} nos semicondutores D e SW . Para obtenção da curvas, foi mantido v_{IN} fixo e feito a variação de d_0 , ocasionando, conseqüentemente, a mudança de G_V resultante do inversor Fonte-Y.

O conversor em sua forma ideal, se mostra capaz de prover alto ganho de tensão com razão cíclica de trabalho relativamente baixa, quando comparado a outros conversores elevadores de tensão na literatura (SIWAKOTI, LOH, *et al.*, 2015). Todavia, esta capacidade é denegrida com a contabilização do circuito não idealizado.

Através da Figura 28 fica evidente a importância da modelagem considerando os elementos parasitas do conversor. Quando não considerados o modelo simplificado não tem capacidade de representar adequadamente o comportamento real em toda a sua faixa de operação. Especialmente a propriedade de ganho de tensão é seriamente comprometida, dependendo do ponto de operação. Além disso, a adoção do modelo simplificado pode levar o

projetista a escolher pontos impraticáveis do conversor em um cenário real.

Figura 28 - Curvas características do inversor Fonte-Y com o circuito ideal (sem considerar a contabilização de perdas) e não ideal (contabilizando as perdas em todos os elementos).



Fonte: O próprio autor.

É possível também concluir que quanto maior o ganho de tensão requerido pelo projetista, maior será a razão cíclica de *shoot-through* exigida para atingir o

ganho necessário de projeto, que por sua vez ocasionará uma diminuição expressiva do rendimento do conversor.

4.5 Validação do modelo CC do inversor Fonte-Y

Essa seção traz a validação do modelo CC do inversor Fonte-Y desenvolvido no capítulo 3, confrontando os resultados obtidos com o de simulações do conversor. Foram comprovadas as equações em regime permanente, além da validação do modelo de pequenos sinais obtido, através da elaboração de diagramas de Bode e análises no domínio do tempo por meio da resposta ao degrau. Os parâmetros utilizados nas simulações das seções 4.5.1, 4.5.2 e 4.5.3 para validação do modelo CC do inversor Fonte-Y estão listados na Tabela 7.

Tabela 7 – Parâmetros utilizados para validação do modelo CC do inversor Fonte-Y.

V_{IN}	150 [V]	D_0	0,1237
C	1m [F]	R_{L_BASE}	50m [Ω]
L_M	500 μ [H]	R_{SW}	10m [Ω]
N_1	1	R_D	10m [Ω]
N_2	1	V_D	1 [V]
N_3	1,5	I_{load}	0 [A]
R_O	32 [Ω]		

Fonte: O próprio autor.

4.5.1 Validação do modelo em regime permanente

Para comprovar a validade das equações em regime permanente modeladas no trabalho, simulações conduzidas utilizando o *software* PSIM foram desenvolvidas. A Tabela 8 mostra a comparação dos valores de corrente e tensão encontrados no modelo com os do PSIM.

Analisando a Tabela 8, é possível concluir que os resultados obtidos no modelo são muito próximos dos obtidos em simulação no PSIM, validando assim o modelo e as equações apresentadas no capítulo 3.

Tabela 8 - Comparação dos valores de corrente e tensão encontrados no modelo com os de simulação no PSIM.

	Modelo	Simulação (PSIM)		Modelo	Simulação (PSIM)
V_C	313,8 [V]	313,7 [V]	v_{N3-NST}	-125,5 [V]	-125,6 [V]
I_{LM}	42,6 [A]	42,5 [A]	v_{N1-ST}	593,1 [V]	592,9 [V]
I_{N1}	25,4 [A]	25,5 [A]	v_{N2-ST}	593,1 [V]	592,9 [V]
i_{N1-ST}	0 [A]	0 [A]	v_{N3-ST}	889,7 [V]	889,4 [V]
i_{N2-ST}	-127,6 [A]	-127,6 [A]	v_{D-max}	-1350,1 [V]	-1343,3 [V]
i_{N3-ST}	85,0 [A]	85,1 [A]	i_{D-max}	29,1 [A]	29,1 [A]
i_{N1-NST}	29,1 [A]	29,1 [A]	v_{SW-max}	355,6 [V]	355,5 [V]
i_{N2-NST}	18,02 [A]	18,01 [A]	i_{SW-max}	127,6 [A]	127,6 [A]
i_{N3-NST}	-31,4 [A]	-31,5 [A]	i_{N1-ef}	27,1 [A]	27,2 [A]
v_{N1-NST}	-83,7 [V]	-837,5 [V]	i_{N2-ef}	48,0 [A]	48,1 [A]
v_{N2-NST}	-83,7 [V]	-837,5 [V]	i_{N3-ef}	41,9 [A]	42,0 [A]

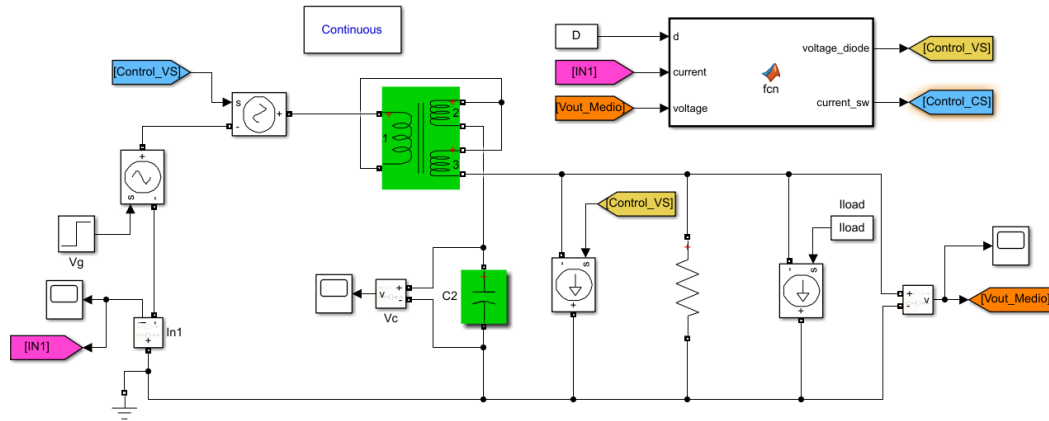
Fonte: O próprio autor.

4.5.2 Validação do modelo de pequenos sinais: Análise no domínio da frequência

Com o intuito de validar as funções de transferências obtidas empregando o modelo médio em espaço de estados obtidas na seção 3.2.3.2, foi realizado a técnica *circuit averaging*, que consiste em substituir as chaves do conversor por fontes de tensão e corrente, para obter uma topologia de circuito invariante no tempo. As formas de onda das fontes de tensão e corrente são definidas para serem idênticas às formas de onda dos interruptores do conversor original. Uma vez que um circuito invariante no tempo é obtido, então as formas de onda do conversor podem ser calculadas em um período de comutação para remover os harmônicos de comutação. Quaisquer elementos não lineares no modelo de circuito médio podem então ser perturbados e linearizados, obtendo o modelo de pequenos sinais (ERICKSON e MAKSIMOVIC, 2017).

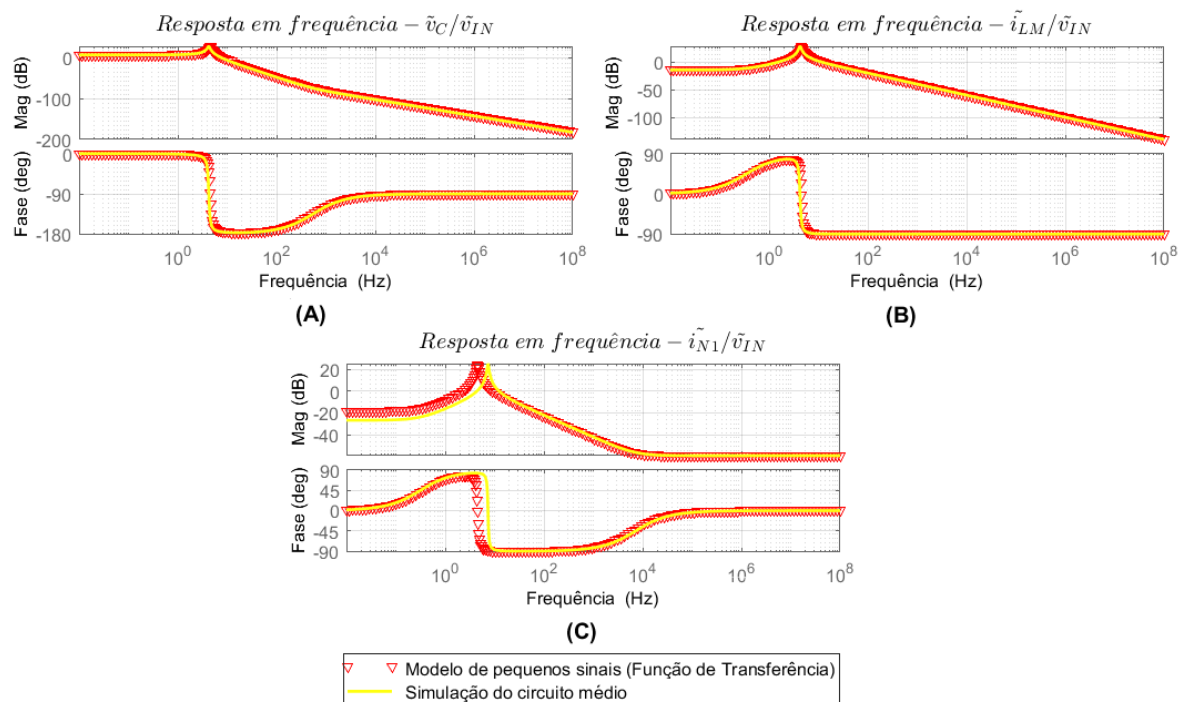
A Figura 29 mostra a implementação do circuito equivalente do lado CC inversor Fonte-Y no Simulink já com as chaves substituídas por fontes de corrente e tensão. O circuito médio (modelo linear) simplifica a análise do conversor e fornece uma boa compreensão intuitiva do estado estacionário e das propriedades dinâmicas do conversor.

Figura 29 - Modelo linear (circuito médio) do lado CC do inversor Fonte-Y implementado em Simulink.



Fonte – O próprio autor.

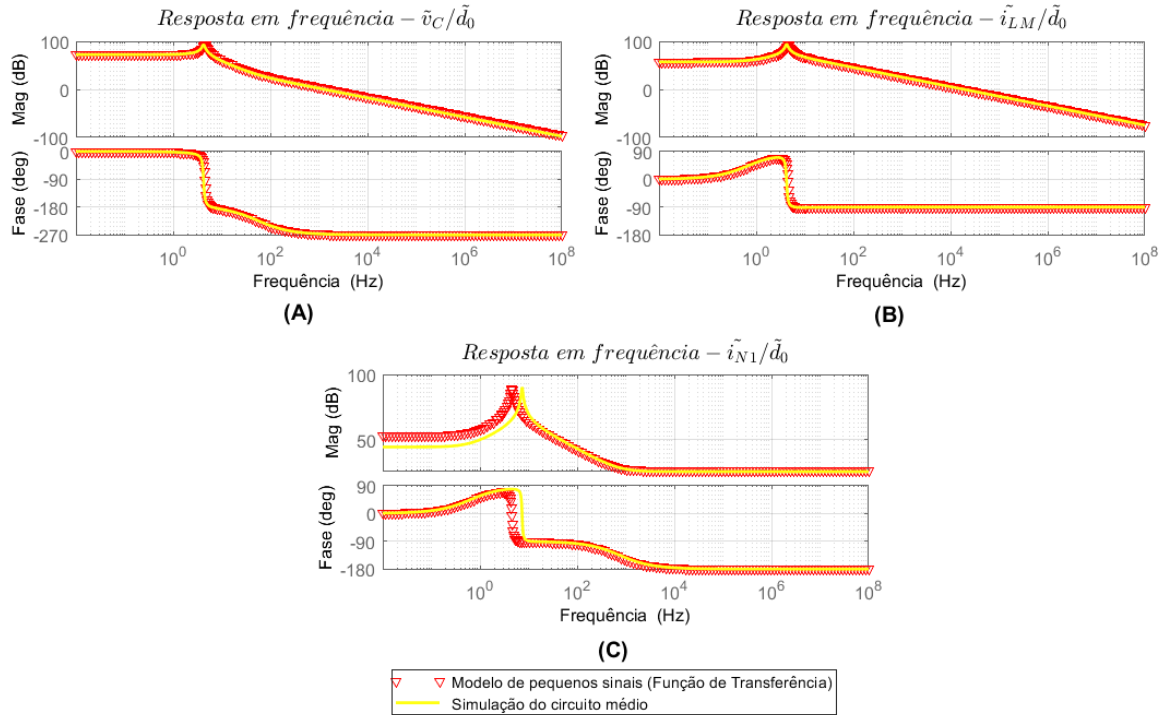
Figura 30 - Resposta em frequência do modelo de pequenos sinais de $G_{\tilde{v}_{IN}}^{\tilde{v}_C}(s)$, $G_{\tilde{v}_{IN}}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{v}_{IN}}^{\tilde{i}_{N1}}(s)$ e da simulação do circuito médio do lado CC do inversor Fonte-Y.



Fonte – O próprio autor.

Figura 31 - Resposta em frequência do modelo de pequenos sinais de $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$, $G_{\tilde{d}_0}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{d}_0}^{\tilde{i}_{N1}}(s)$ e da simulação do circuito médio do lado CC do inversor

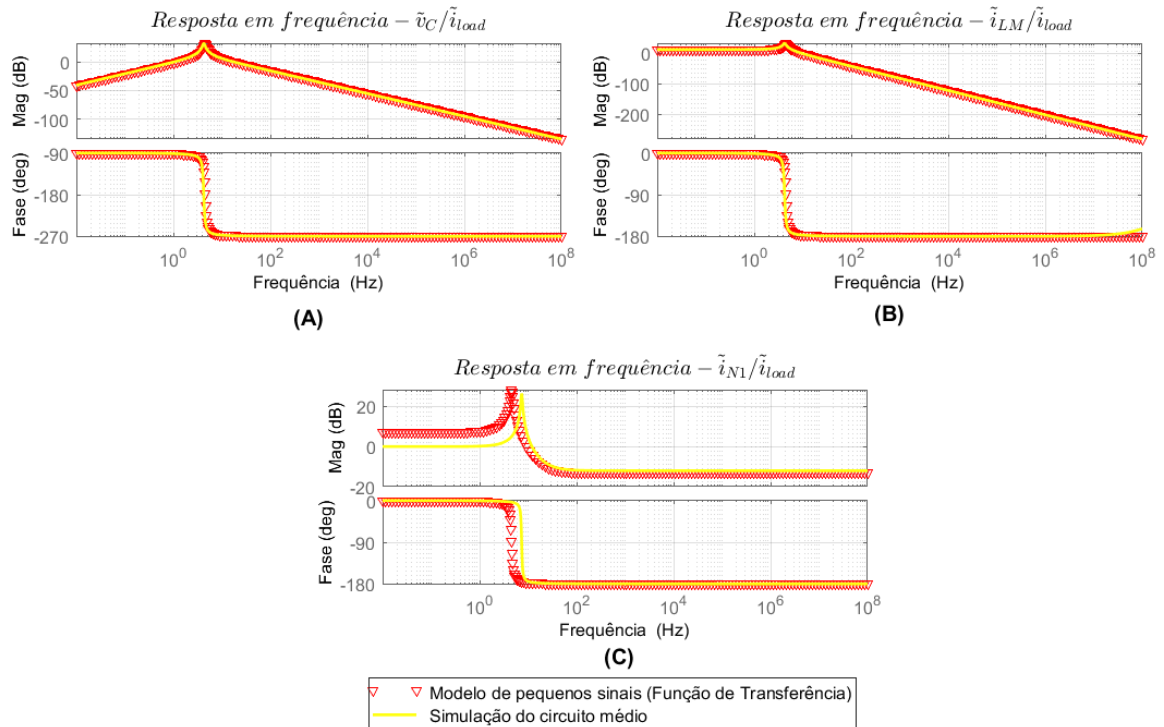
Fonte-Y.



Fonte – O próprio autor.

Figura 32 - Resposta em frequência do modelo de pequenos sinais de $G_{\tilde{i}_{load}}^{\tilde{v}_C}(s)$, $G_{\tilde{i}_{load}}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{i}_{load}}^{\tilde{i}_{N1}}(s)$ e da simulação do circuito médio do lado CC do inversor

Fonte-Y.



Fonte – O próprio autor.

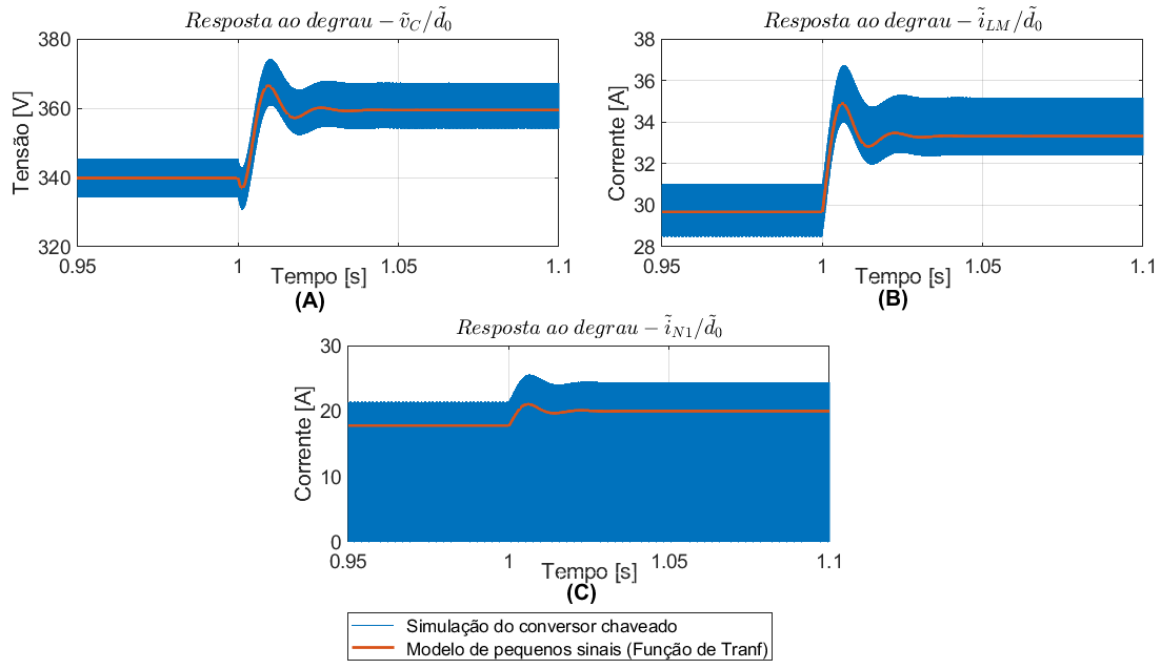
Através da Figura 30, Figura 31 e Figura 32 é possível comparar os diagramas de Bode do modelo de pequenos sinais com os diagramas de Bode do modelo linear (circuito médio) do lado CC do inversor Fonte-Y implementado em Simulink. A Figura 30 ilustra as respostas em frequência das funções de transferência $G_{\tilde{v}_{IN}}^{\tilde{v}_C}(s)$, $G_{\tilde{v}_{IN}}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{v}_{IN}}^{\tilde{i}_{N1}}(s)$, a Figura 31 de $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$, $G_{\tilde{d}_0}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{d}_0}^{\tilde{i}_{N1}}(s)$ e a Figura 32 de $G_{\tilde{i}_{load}}^{\tilde{v}_C}(s)$, $G_{\tilde{i}_{load}}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{i}_{load}}^{\tilde{i}_{N1}}(s)$.

A partir dos diagramas de Bode mostrados nessa seção é possível concluir, através do confronto entre os gráficos de módulo e fase das respostas em frequência, que o modelo desenvolvido para pequenos sinais é válido para estimar o comportamento do lado CC do inversor Fonte-Y devido a aderência resultante.

4.5.3 Validação do modelo de pequenos sinais: Análise do domínio do tempo

Para a análise do domínio do tempo foi comparada a resposta dinâmica do conversor chaveado com o modelo de pequenos sinais obtido. A Figura 33 (a), (b) e (c) mostra, respectivamente, a resposta dinâmica de $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$, $G_{\tilde{d}_0}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{d}_0}^{\tilde{i}_{N1}}(s)$ a uma variação em d_0 de 0,1237 para 0,1287.

Figura 33 - Resposta dinâmica ao degrau das funções de transferência $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$, $G_{\tilde{d}_0}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{d}_0}^{\tilde{i}_{N1}}(s)$ e do circuito chaveado.

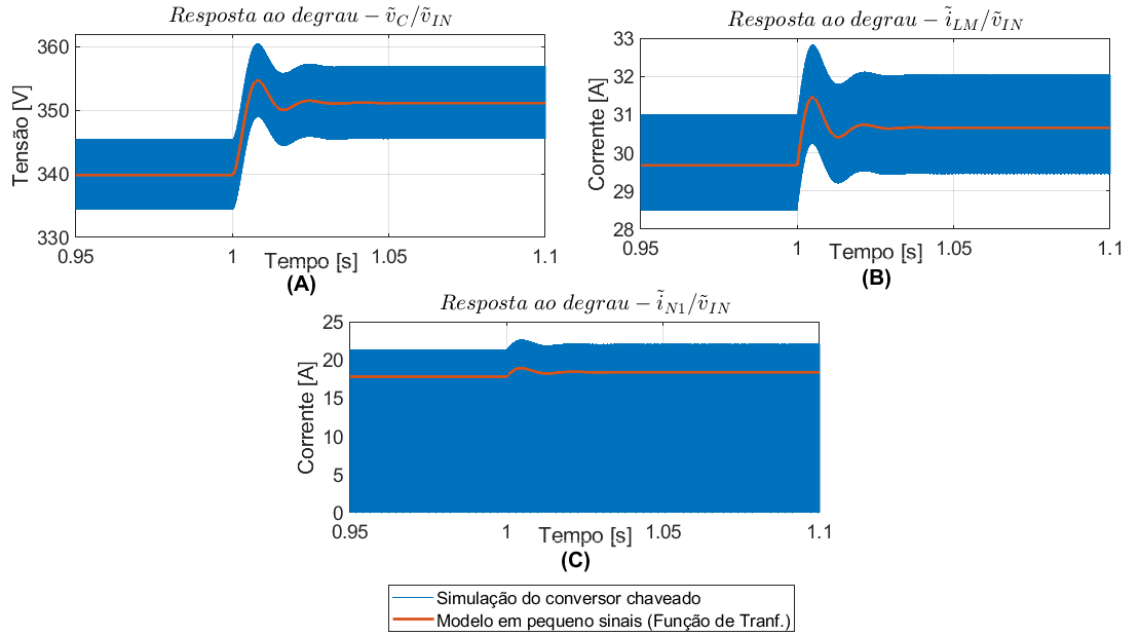


Fonte – O próprio autor.

A Figura 34 (a), (b) e (c) mostra, respectivamente, a resposta dinâmica de $G_{\tilde{v}_{IN}}^{\tilde{v}_C}(s)$, $G_{\tilde{v}_{IN}}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{v}_{IN}}^{\tilde{i}_{N1}}(s)$ a uma variação em v_{IN} de 150 V para 155 V. A Figura

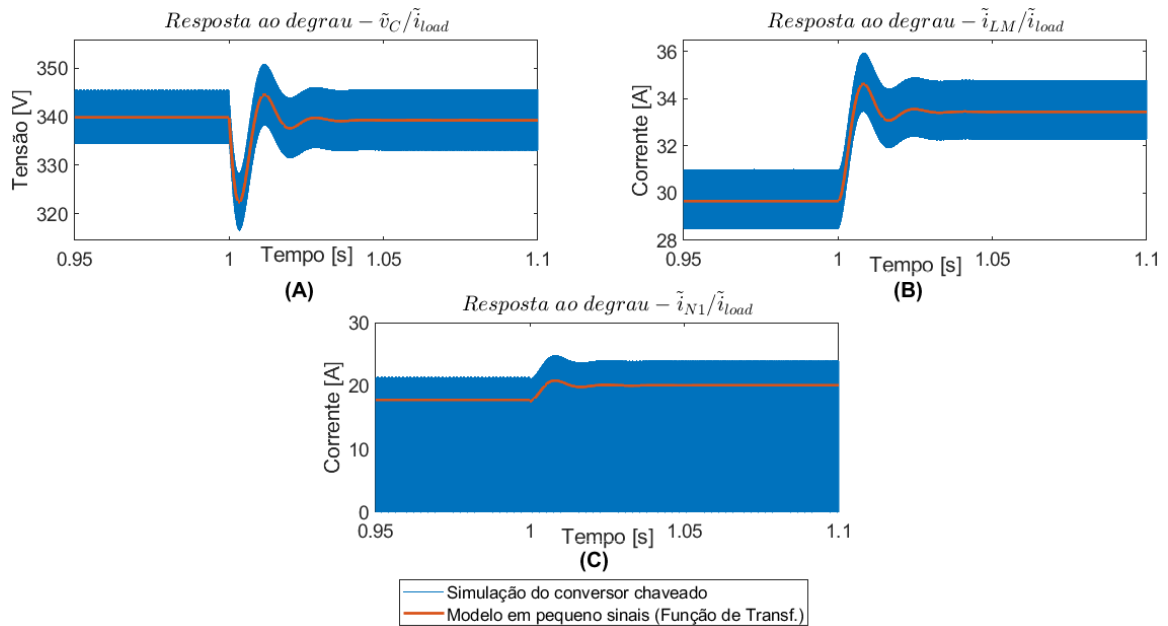
35 (a), (b) e (c) mostra, respectivamente, a resposta dinâmica de $G_{i_{load}}^{\tilde{v}_C}(s)$, $G_{i_{load}}^{\tilde{i}_{LM}}(s)$ e $G_{i_{load}}^{\tilde{i}_{N1}}(s)$ a uma variação em i_{load} de 1 A. Todos os degraus (steps) de entradas foram realizados no instante $t = 1s$.

Figura 34 - Resposta dinâmica ao degrau das funções de transferência $G_{\tilde{v}_{IN}}^{\tilde{v}_C}(s)$, $G_{\tilde{v}_{IN}}^{\tilde{i}_{LM}}(s)$ e $G_{\tilde{v}_{IN}}^{\tilde{i}_{N1}}(s)$ e do circuito chaveado.



Fonte – O próprio autor.

Figura 35 - Resposta dinâmica ao degrau das funções de transferência $G_{i_{load}}^{\tilde{v}_C}(s)$, $G_{i_{load}}^{\tilde{i}_{LM}}(s)$ e $G_{i_{load}}^{\tilde{i}_{N1}}(s)$ e do circuito chaveado.



Fonte: O próprio autor.

Conforme indicado nas figuras, as linhas azuis são as respostas do con-

versor chaveado e as linhas vermelhas são a respostas das funções de transferência do modelo de pequenos sinais. É possível constatar a boa aderência entre ambos os comportamentos.

4.5.4 Análise com variação paramétrica

Dentre as várias funções de transferências do sistema obtidas através do modelo de pequenos sinais (equações (93) a (99)), $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$ que determina a dinâmica da tensão do capacitor C sobre a razão cíclica de *shoot-through*, merece uma maior atenção. Segundo (FOROUZESH, SIWAKOTI, *et al.*, 2016), várias técnicas de controle para os conversores baseados em rede de impedância se baseiam na observação do comportamento dinâmico do capacitor.

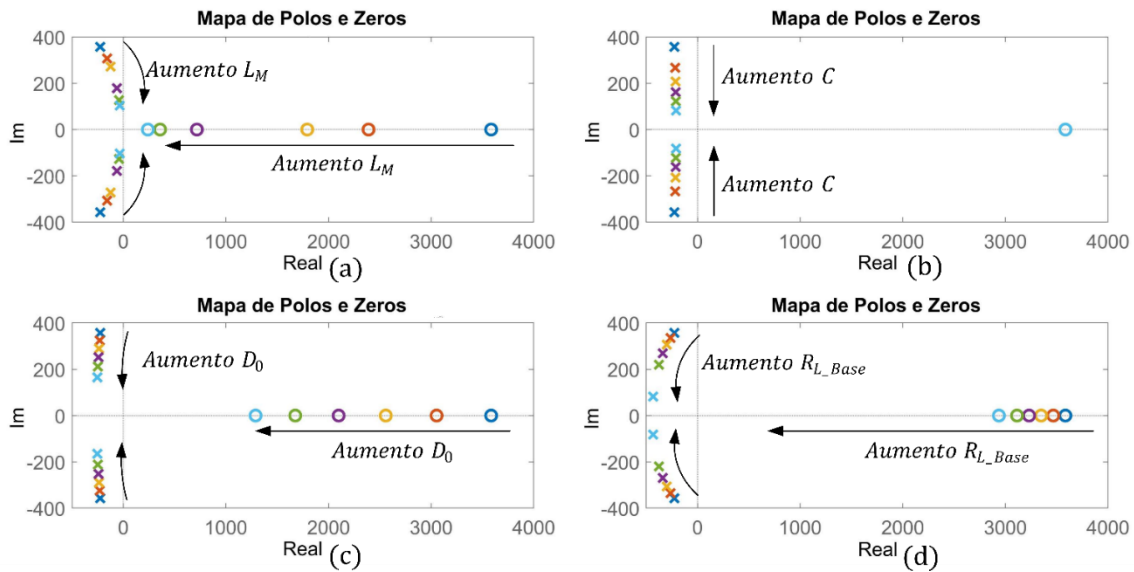
Como é possível observar através das características da resposta em frequência da Figura 31 (a), e também como foi constatado em (FOROUZESH, SIWAKOTI, *et al.*, 2016), o modelo de pequenos sinais de $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$ possui um zero no semiplano direito. A presença de zeros no semiplano direito indica sistemas de fase não mínima, em que a tensão do capacitor cai antes de subir em resposta ao aumento de d_0 , geralmente tendendo a desestabilizar sistemas de malha fechada com grande largura de banda, o que impõem maiores restrições no controle em malha fechada.

Para uma melhor avaliação das características dinâmicas de $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$ frente a variações paramétricas, a Figura 36 mostra mapas de polos e zeros considerando a variação dos seguintes parâmetros: L_M , C , D_0 e R_{L_Base} .

As simulações foram realizadas alterando-se apenas um parâmetro por vez. Nas análises considerou-se o comportamento da planta $G_{\tilde{d}_0}^{\tilde{v}_C}(s)$ em malha aberta, sem a atuação de nenhum compensador.

A Figura 36 (a) mostra a trajetória dos polos e zeros com o aumento da indutância de magnetização. Pode ser observado que o aumento de L_M faz com que o zero do semiplano direito e os polos complexos conjugados movam-se em direção a origem. Nesse sentido, há um aumento do efeito de fase não mínima, e maiores restrições no controle em malha fechada, além de aumentar os tempos de pico, acomodação e subida, tornando o sistema mais lento.

Figura 36 - Diagramas de polos e zeros para $G_{\tilde{d}_0}^{\tilde{v}_c}(s)$ com variações dos parâmetros: (a) L_M , (b) C , (c) D_0 e (d) R_{L_Base}



Fonte – O próprio autor.

O aumento da capacitância de C , mostrado na Figura 36 (b), faz com que os polos complexos conjugados se aproximem do eixo real, porém os zeros do semiplano direito ficam estagnados. Portanto, não há alteração sob o efeito de fase não mínima. Ocorre um aumento do tempo de pico e de subida e a estagnação do tempo de acomodação.

A Figura 36 (c) mostra a trajetória dos polos e zeros com o aumento da razão cíclica de *shoot-through*. Pode ser observado que o aumento de D_0 faz com que o zero do semiplano direito se mova em direção a origem e os polos complexos conjugados movam-se em direção a eixo real e se afastem do eixo imaginário. Logo, há um aumento do efeito de fase não mínima e maiores restrições no controle em malha fechada, além de aumentar os tempos de pico e subida e diminuir o tempo de acomodação. Conclusões semelhantes são observadas com um aumento em R_{L_Base} da Figura 36 (d).

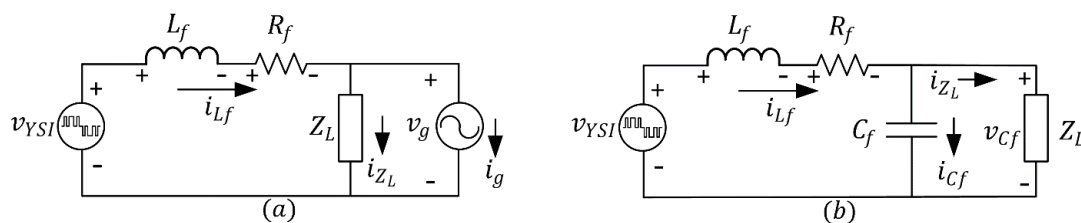
A trajetória de polos e zeros fornece uma direção importante para a seleção dos componentes da rede de impedância, embora grandes valores de L_M e C sejam preferidos para que ondulações de tensão e corrente em regime permanente sejam baixas, deve ser levado em conta o impacto que esses componentes trazem à dinâmica em malha fechada da rede de impedância.

4.6 Análise da tensão $\hat{v}_{Link}$ mínima para operação adequada do sistema

A tensão produzida no *link* CC $\hat{v}_{Link}$ da rede de impedância determina a capacidade do sistema operar tanto em modo seguidor quanto no formador de rede. Portanto, $\hat{v}_{Link}$ deve ser mantido em valor alto o suficiente para garantir que o YSI alimente a carga com tensão nominal operando no modo formador de rede e injele potência ativa, compense reativos e harmônicos no modo seguidor de rede. No entanto, a alta tensão do *link* CC requer que os componentes da ponte inversora suportem maior capacidade de tensão, além de ocasionar aumento das perdas na comutação das chaves e a possibilidade de aumento de ruído (maior irradiação EMI) (WANG e XIE, 2014).

Nesse contexto, foi realizada uma análise matemática detalhada do sistema nos dois modos de operação, indicando a relação entre a tensão do *link* CC e os parâmetros do circuito (filtro CA de saída do inversor, a magnitude e a ordem harmônica da corrente circulante pelo conversor, a potência ativa entregue pelo gerador distribuído, o fator de enrolamento K da rede de impedância Fonte-Y, entre outros), de modo que foi possível estabelecer expressões de projeto que determinam o valor mínimo necessário de tensão para que o sistema opere de forma adequada.

Figura 37 - Circuito equivalente monofásico do YSI: (a) no modo seguidor de rede e (b) formador de rede.



Fonte: O próprio autor.

Considerando que no circuito da Figura 19 os três indutores L_f e os três capacitores C_f são iguais e que as correntes i_{Lf} possuem o mesmo valor de amplitude, porém defasadas entre si de 120° , pode-se obter equações por fase do circuito, sendo cada fase eletricamente independente uma da outra. Os circuitos da (a) e (b) ilustram, respectivamente, o circuito equivalente monofásico do YSI no modo seguidor de rede e no modo formador de rede em que o conjunto rede

de impedância e ponte inversora foi substituído por uma fonte de tensão equivalente v_{YSI} .

Analisando os circuitos da e aplicando LKT e LKC são obtidas as equações (154) e (155) para o modo seguidor de rede e formador, respectivamente.

$$v_{YSI}(t) = R_f \cdot i_{Lf}(t) + L_f \frac{di_{Lf}(t)}{dt} + v_g(t) \quad (154)$$

$$v_{YSI}(t) = R_f \left(i_{ZL}(t) + i_g(t) \right) + L_f \frac{d \left(i_{ZL}(t) + i_g(t) \right)}{dt} + v_g(t)$$

$$v_{YSI}(t) = R_f \cdot i_{Lf}(t) + L_f \frac{di_{Lf}(t)}{dt} + v_{cf}(t) \quad (155)$$

Considerando uma carga genérica conectada ao PAC, consumindo potência de diferentes naturezas, como ativa, reativa e residual (esta última devido as não linearidades entre as formas de ondas da tensão e corrente) é possível descrever a corrente $i_{ZL}(t)$ pela equação (125), convenientemente repetida abaixo:

$$\begin{aligned} i_{ZL}(t) &= i_{ZL-a}(t) + i_{ZL-r}(t) + i_{ZLk}(t) \\ i_{ZL}(t) &= I_{ZL-a} \sin(\omega t) + I_{ZL-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) \\ &\quad + \sum_{k=2}^{\infty} I_{ZLk} \sin(k\omega t + \theta_k) \end{aligned} \quad (156)$$

A corrente $i_{Lf}(t)$ sintetizada pelo YSI é descrita pela equação (126), também convenientemente repetida abaixo:

$$\begin{aligned} i_{Lf}(t) &= i_{Lf-a}(t) + i_{Lf-r}(t) + i_{Lfk}(t) \\ i_{Lf}(t) &= I_{Lf-a} \sin(\omega t) + I_{Lf-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) \\ &\quad + \sum_{k=2}^{\infty} I_{Lfk} \sin(k\omega t + \theta_k) \end{aligned} \quad (157)$$

Por sua vez, as correntes que circulam pelo capacitor C_f e na rede v_g são

descritas pelas equações (158) e (159).

$$i_{C_f}(t) = I_{C_f} \sin\left(\omega t + \frac{\pi}{2}\right) \quad (158)$$

$$i_g(t) = I_g \sin(\omega t) \quad (159)$$

4.6.1 Tensão mínima de link CC para o modo seguidor de rede

Considerando o cenário do sistema operando conectado à rede atuando de forma multifuncional, o conversor deve fornecer a corrente necessária para compensar os distúrbios relacionados à carga local conectada ao PAC e injetar potência ativa à rede elétrica. Presumindo que toda corrente relacionada aos distúrbios é compensada e que a corrente ativa fundamental injetada depende da extração de potência do gerador distribuído e que possui magnitude de I_{L_f-a} , logo a partir das equações (156) e (157) a corrente $i_{L_f}(t)$ pode ser reescrita como:

$$i_{L_f}(t) = I_{L_f-a} \sin(\omega t) + I_{Z_L-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} I_{Z_Lk} \sin(k\omega t + \theta_k) \quad (160)$$

Em que as componentes reativa e *void* da corrente i_{L_f} são iguais as da corrente i_{Z_L} , ou seja, $i_{L_f-r}(t) = i_{Z_L-r}(t)$ e $i_{L_fk}(t) = i_{Z_Lk}(t)$. Apenas a parcela ativa da corrente i_{L_f} não depende da carga e sim da potência extraída do gerador distribuído.

Substituindo a equação (160) em (154) e sendo $v_g(t) = V_{AC} \sin(\omega t)$, a tensão sintetizada pelo YSI é:

$$\begin{aligned} v_{YSI}(t) = R_f \left[I_{L_f-a} \sin(\omega t) + I_{Z_L-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} I_{Z_Lk} \sin(k\omega t + \theta_k) \right] + \\ \omega L_f \left[I_{L_f-a} \cos(\omega t) + I_{Z_L-r} \cos\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} k \cdot I_{Z_Lk} \cos(k\omega t + \theta_k) \right] + \\ + V_{AC} \sin(\omega t) \end{aligned} \quad (161)$$

Assumindo que a faixa de operação da razão cíclica de *shoot-through* da rede de impedância é de $0 \leq d_0 < 1/K$ e utilizando as equações (2) (3) e (161) é obtida a equação (162), que determina a tensão mínima de *link* CC necessária para que o inversor Fonte-Y opere de forma adequada no modo seguidor de rede.

$$\hat{v}_{Link} \geq \frac{T_M \cdot 2 \cdot K \cdot \max\{v_{YSI}(t)\} - V_{IN}}{K - 1} \quad (162)$$

Em que T_M representa o fator relacionado com a técnica de modulação SPWM modificadas aplicadas aos inversores rede de impedância, conforme consta na Tabela 9.

Tabela 9 – Valores do fator T_M (Técnica de Modulação).

	Simple Boost Control (SBC)	Maximum Boost Control (MBC)	Maximum Constant Boost Control (MCBC)
T_M	1	$\frac{3\sqrt{3}}{2\pi}$	$\frac{\sqrt{3}}{2}$

Fonte: O próprio autor.

A tensão de *link* CC sintetizada pela rede de impedância deve exceder a magnitude imposta pelo lado direito da equação (162), de modo a fornecer potência ativa e compensar completamente os distúrbios gerados pela carga no PAC.

Analisando a equação (162), pode-se concluir que:

- Quanto maior a magnitude e maior a ordem harmônica da corrente circulante pela carga não linear, maior a tensão que deve ser sintetizada no *link* CC do YSI;
- A magnitude da tensão do *link* CC depende também do filtro passa-baixa de saída, razão pela qual deve ser levada em conta no projeto; além da estratégia de modulação aplicada a ao inversor de impedância;
- A tensão do *link* CC $\hat{v}_{Link}$ é um dos parâmetros que determina a capacidade do inversor rede de impedância operar de forma satisfatória.

Juntamente com a capacidade de rastreamento dos controladores de corrente e tensão empregados, nota-se que $\hat{v}_{Link}$ influencia no desempenho do inversor rede de impedância. A diminuição de $\hat{v}_{Link}$ pode deteriorar a performance do sistema, da mesma forma que qualquer alteração em L_f , R_f , C_f , no fator de enrolamento K , amplitude da corrente fundamental (ativa e reativa), amplitude e ordem da corrente harmônica podem impor mudança no desempenho do YSI.

4.6.2 Tensão mínima de link CC para o modo formador de rede

De forma semelhante, com o sistema operando no modo formador de rede, o conversor deverá fornecer a corrente total da carga (fundamental (ativa + reativa) e harmônicas) e a tensão do PAC deve ter a mesma magnitude da tensão nominal da rede elétrica, logo a partir das equações (156)-(158), a corrente $i_{L_f}(t)$ deve ser igual a soma da corrente $i_{Z_L}(t)$ com $i_{C_f}(t)$:

$$i_{L_f}(t) = I_{C_f} \sin\left(\omega t + \frac{\pi}{2}\right) + I_{Z_L-a} \sin(\omega t) + I_{Z_L-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} I_{Z_Lk} \sin(k\omega t + \theta_k) \quad (163)$$

A tensão sintetizada pelo YSI é:

$$v_{YSI}(t) = R_f \left[I_{C_f} \sin\left(\omega t + \frac{\pi}{2}\right) + I_{Z_L-a} \sin(\omega t) + I_{Z_L-r} \sin\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} I_{Z_Lk} \sin(k\omega t + \theta_k) \right] + \omega L_f \left[I_{C_f} \cos\left(\omega t + \frac{\pi}{2}\right) + I_{Z_L-a} \cos(\omega t) + I_{Z_L-r} \cos\left(\omega t \pm \frac{\pi}{2}\right) + \sum_{k=2}^{\infty} k \cdot I_{Z_Lk} \cos(k\omega t + \theta_k) \right] + V_{AC} \sin(\omega t) \quad (164)$$

Considerando o valor de pico da tensão sintetizada pelo YSI como $\max\{v_{YSI}(t)\}$ e T_M o valor correspondente a técnica de modulação empregada, conforme consta na Tabela 9; a equação que determina a tensão de *link* CC mínima do YSI operando no modo formador de rede é:

$$\hat{v}_{Link} \geq \frac{T_M \cdot 2 \cdot K \cdot \max\{v_{YSI}(t)\} - V_{IN}}{K - 1} \quad (165)$$

4.7 Determinação do fator K da rede de impedância Fonte-Y: Diretriz ao projetista

Considerando que a rede de impedância Fonte-Y possui dois graus de liberdade para alcançar o ganho de tensão desejável, ou seja, período de *shoot-through* e fator de acoplamento K , é conveniente escolhê-los de forma que o

conversor possua o melhor rendimento possível e ainda atenda as restrições de esforços de tensão e corrente em todos os seus componentes. Essa seção traz um procedimento para a escolha dos parâmetros de funcionamento do conversor, servindo como orientação ao projetista independentemente do nível de potência empregado, ou seja, comum a qualquer projeto.

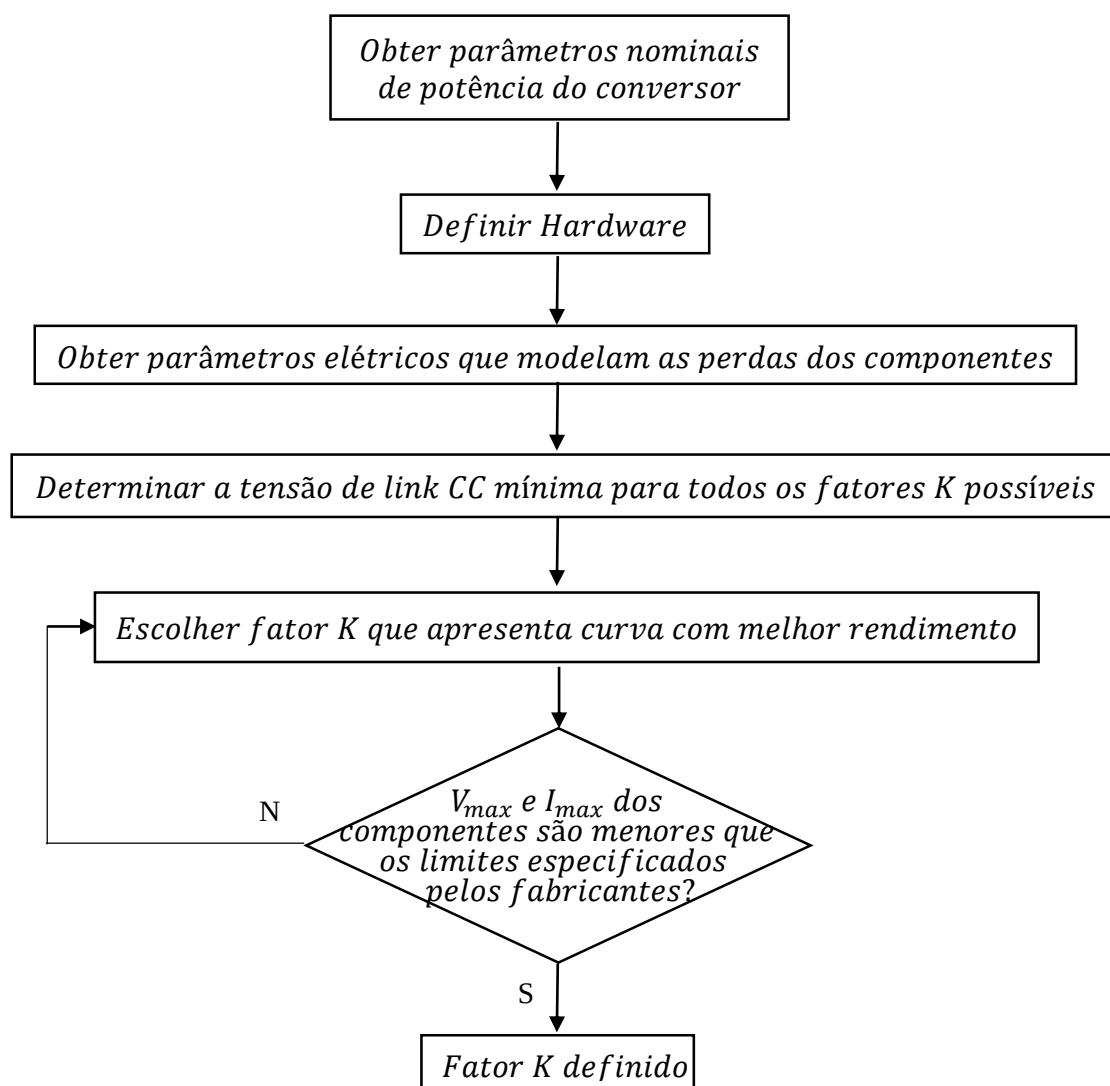
Como a fonte de entrada da rede de impedância é proveniente de um gerador distribuído, de natureza intermitente, foi definida uma faixa de operação de v_{IN} que é de 120 a 250V, conforme estabelecido na seção 4.1. Devido a variabilidade de v_{IN} , o conversor não permanecerá em um ponto específico de operação e sim dentro de uma faixa de funcionamento.

Levando em conta que é inviável a alteração da ordem das bobinas dos indutores acoplados durante o funcionamento do conversor, a razão cíclica de *shoot-through* é o parâmetro que se modifica e acompanhará as alterações em v_{IN} e portanto o fator K se manterá invariável. Logo, essa seção traz um método para a escolha do fator K , sendo o procedimento ilustrado na Figura 38.

Inicialmente é necessário a obtenção dos parâmetros nominais de potência do conversor/sistema para realizar a escolha do *hardware*, conforme foi definido na seção 4.1. Dessa forma é possível obter os elementos parasitas que modelam as perdas dos componentes (seção 4.2).

Conforme também detalhado previamente na seção 4.1, os indutores acoplados escolhidos possuem enrolamentos de 37, 112, e 186 espiras, a qual a relação normalizada é de 1:3:5. Como a única restrição existente para os enrolamentos dos indutores acoplados da rede de impedância Fonte-Y é que $N_3 > N_2$, o que permite 3 combinações de N_1, N_2 e N_3 e consequentemente 3 fatores K ($K = 2, 3$ ou 4).

O próximo passo é, a partir da equação que determina a tensão de *link* CC mínima para que o sistema opere adequadamente, obter as curvas que indicam a tensão mínima de *link* CC em função da tensão de entrada v_{IN} e do fator de K , como as ilustradas na Figura 39. O pior caso, isto é, a maior tensão de *link* CC necessária ocorrerá quando a tensão v_{IN} for a menor possível, ou seja, 120V. A Figura mostra que, utilizando a estratégia de modulação *Simple Boost Control*, para $K = 2$ a maior tensão de *link* necessária é de 624 V, para $K = 3$ é de 500 V e para $K = 4$ é de 456 V.

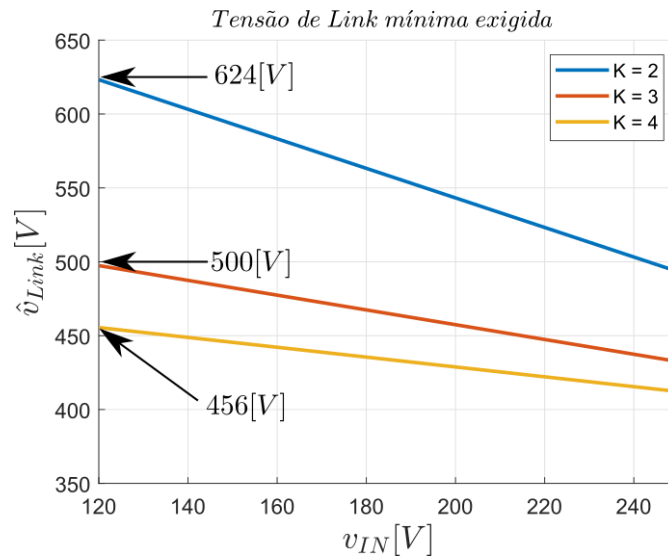
Figura 38 – Procedimento para escolha do fator K .

Fonte: O próprio autor.

A partir das maiores tensões exigidas para cada fator de K e mantendo a potência constante em 500 W, é possível obter as curvas de rendimento do conversor em função da variação de v_{IN} e então escolher qual fator K resulta em melhor desempenho.

Por fim, basta verificar se com o fator K escolhido os limites de corrente e tensão de todos os componentes da rede de impedância serão menores que os estabelecidos por seus respectivos fabricantes. Caso algum limite seja infringido, é reconsiderada a escolha do fator K até que todos sejam devidamente respeitados.

Figura 39 - Tensão de *link* CC mínima exigida para que o sistema opere adequadamente.

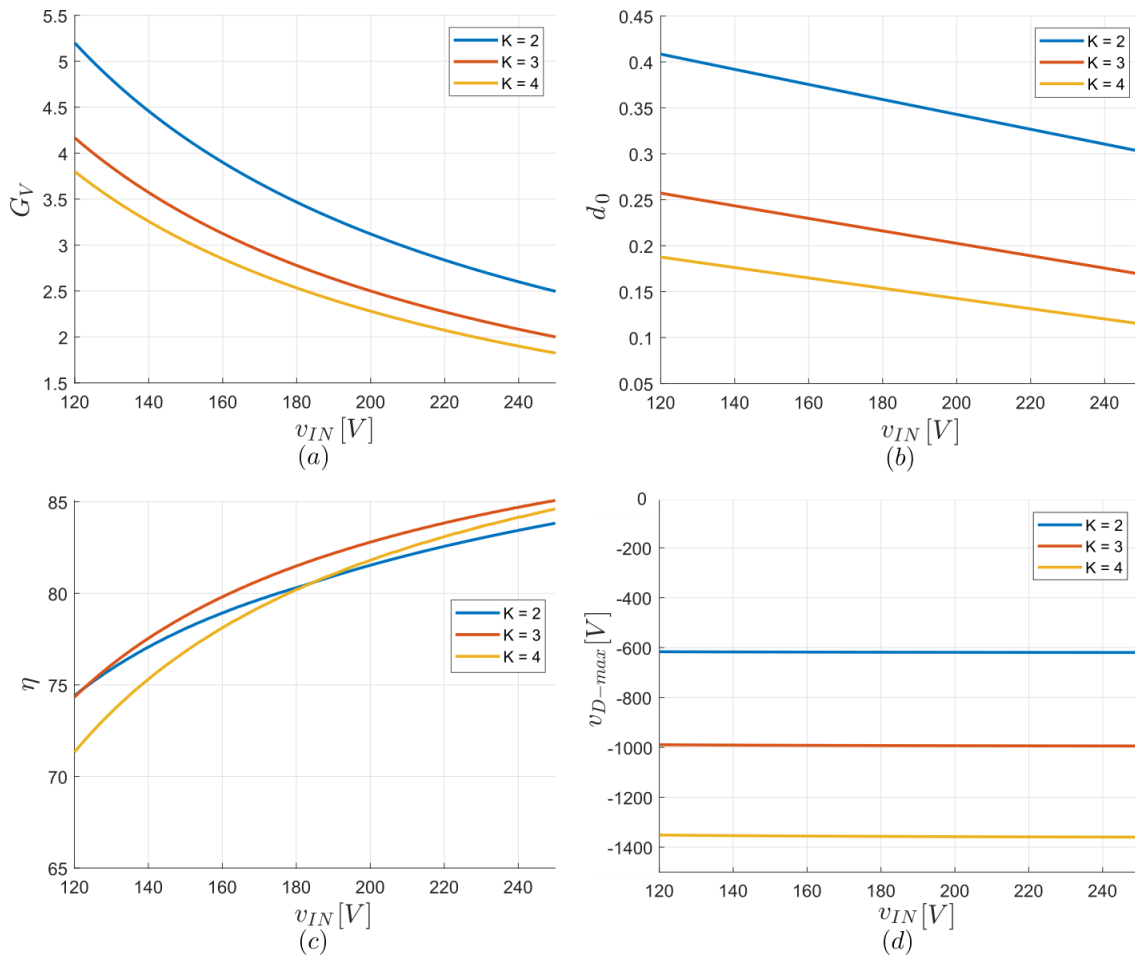


Fonte: O próprio autor.

A Figura 40 (a), (b), (c) e (d) mostra as curvas, respectivamente, de G_V , d_0 , rendimento do conversor e v_{D-max} do conversor em função da variação de v_{IN} e de K . Analisando a Figura 40 (a) e (b) é possível concluir, não apenas de forma específica ao conversor desse trabalho, mas estendendo a inversores rede de impedância magneticamente acoplados que é necessário um maior valor de tensão de *link* CC ou maior ganho de tensão com o emprego de K menores. Com K menores é necessário um maior intervalo de tempo, dentro do período de modulação, para realizar o *shoot-through*, restando consequentemente um menor tempo para a aplicação dos seis estados ativos de modulação senoidal trifásica.

Por um lado, é interessante empregar um valor de K elevado, resultando em um pequeno período de *shoot-through* para se obter um maior intervalo de tempo, dentro do período de modulação, para sintetização do sinal senoidal estabelecido como referência. Por outro lado, o valor de K elevado resulta em um esforço excessivo de tensão no diodo D da topologia, conforme pode ser visto pela Figura 40 (d), portanto deve haver um compromisso na escolha do fator K empregado.

Figura 40 – Curvas de G_V (a), d_0 (b), η (c) e v_{D-max} (d) do conversor em função da variação de v_{IN} e de K .



Fonte: O próprio autor.

Utilizando o procedimento descrito na Figura 38 para a rede de impedância desse trabalho, o fator empregado foi $K = 3$ por oferecer a curva com melhor rendimento, além de apresentar uma margem segura nos esforços de tensão e corrente em todos os seus componentes. A margem de segurança é importante e deve ser presente, pois, os esforços máximos de tensão calculados não levam em conta os *spikes* causados pelas indutâncias parasitas presentes na placa e nos indutores acoplados da rede de impedância. Por exemplo, o diodo D utilizado modelo GC2X5MPS12 possui como limite de tensão -1700V e a curva teórica da Figura 40 (d) mostra que $v_{D-max} \approx -1000V$.

Por fim, como orientam os comentários anteriores, a determinação de K visa um interessante compromisso entre rendimento do conversor, tensão mínima de *link* CC e cumprimento de restrições operacionais. Portanto, não é uma tarefa trivial e envolve a consideração de diversos fenômenos associados aos

parâmetros da rede de impedâncias. Assim, considerando a flexibilidade imposta pelos indutores acoplados na rede de impedância Fonte-Y, em que diferentes valores de K para os mesmos indutores acoplados são possíveis, a metodologia proposta, baseada no procedimento da Figura 38, pode ser usada como uma ferramenta valiosa que facilita o processo de tomada de decisão de projeto, permitindo a avaliação de diferentes cenários operacionais de forma objetiva. Assim, esta metodologia pode auxiliar o projetista a escolher o valor de K adequado, de modo que os diferentes requisitos de projeto possam ser atendidos.

4.8 Considerações finais

Esse capítulo abordou as justificativas sobre a escolha dos componentes que formam o conversor e as equações que estimam as perdas e a eficiência. Também foi realizada a obtenção de curvas características de desempenho da rede de impedância Fonte-Y, considerando componentes reais (sujeito a perdas ôhmicas em todos os elementos) e analisado o desempenho perante a essas não idealidades.

O capítulo também apresentou o comportamento dinâmico das diversas funções de transferências obtidas, efetuando análises no domínio da frequência através de diagramas de Bode e no domínio do tempo através da resposta ao degrau. O comportamento em específico da função de transferência $G_{\tilde{d}_0}^{\tilde{v}_c}(s)$ é avaliado por se tratar de um sistema de fase não mínima, o que impõem maiores restrições no controle em malha fechada. Portanto é investigada a trajetória dos polos e zeros dessa função perante variações dos parâmetros da rede de impedância. Essa análise pode proporcionar uma orientação para as escolhas dos componentes do circuito.

Foi realizada uma análise matemática do sistema, provendo a relação existente entre a tensão do *link* CC da rede impedância e os parâmetros do circuito, de modo em que se obteve expressões que implicam no valor mínimo necessário de tensão para que o sistema opere de forma adequada. A aplicação desta análise nos inversores baseado em redes de impedância é inédita e fornece a dimensão do quanto as alterações dos parâmetros elétricos do sistema interferem na tensão mínima exigida no *link* CC.

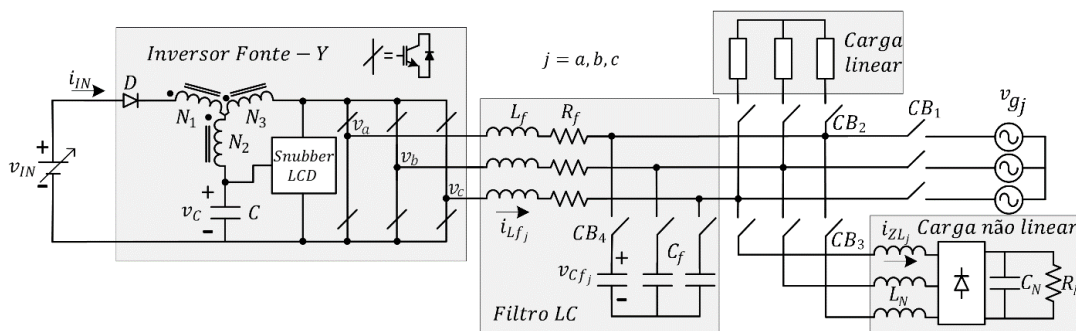
Por fim, considerando a flexibilidade imposta pelos indutores acoplados

na rede de impedância Fonte-Y, não é uma tarefa trivial determinar a melhor configuração para N_1 , N_2 e N_3 e envolve a consideração de diversos fenômenos associados aos parâmetros da rede de impedância. Portanto, o capítulo trouxe uma metodologia que auxilia o projetista a determinar o valor do fator de acoplamento K adequado, de modo que diferentes requisitos de projeto possam ser atendidos.

5 MODELAGEM CA E CONTROLE DO INVERSOR FONTE-Y

A Figura 41 mostra o esquema elétrico do sistema que utiliza o YSI (Y-Source Inverter) proposto, com v_{IN} representando a fonte de energia renovável na entrada. L_f e C_f são, respectivamente, o indutor e capacitor do filtro de saída. CB_1 é o seccionador que quando está aberto, faz com que o YSI opere no modo formador de rede, ou seja, atuando como uma fonte de tensão controlada para a carga linear/não linear. Com CB_1 fechado faz com que o YSI opere no modo seguidor de rede, ou seja, atuando como uma fonte de corrente controlada, com capacidade de injetar potência ativa na rede elétrica e compensar, simultaneamente e seletivamente, os distúrbios na corrente causados pela carga conectada ao PAC.

Figura 41 - Configuração conversor Fonte-Y proposto para aplicações em GD.

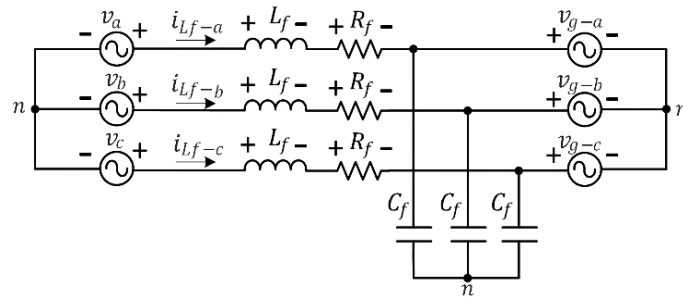


Fonte: O próprio autor.

5.1 Modelagem do inversor Fonte-Y

Com o objetivo de facilitar a modelagem do conversor é considerado que todas as correntes e tensões nas saídas do conversor possuem o mesmo módulo e defasamento de 120° umas das outras, ou seja, são equilibradas. Com isso é possível considerar a existência de três neutros virtuais de mesmo potencial, um do lado do conversor, um do lado da rede elétrica e outro no centro estrela dos capacitores C_f . A conexão virtual desses neutros permite obter equações por fase do circuito. O circuito da Figura 41 pode ser representado pelo da Figura 42, que corresponde a um modelo equivalente em que o conjunto rede de impedância e ponte inversora são substituídos por fontes de tensão equivalentes v_a , v_b e v_c .

Figura 42 – Circuito equivalente do conversor proposto.



Fonte: O próprio autor.

Sendo R_f as resistências série equivalentes que modelam as perdas do indutor L_f ; v_a , v_b e v_c são as tensões fase-neutro na saída do YSI e v_{g-a} , v_{g-b} e v_{g-c} são as tensões fase-neutro da rede elétrica, é possível obter a equação (166).

$$\begin{aligned}
 -v_a + R_f i_a + L_f \frac{d}{dt} i_a + v_{g-a} &= 0 \\
 -v_b + R_f i_b + L_f \frac{d}{dt} i_b + v_{g-b} &= 0 \\
 -v_c + R_f i_c + L_f \frac{d}{dt} i_c + v_{g-c} &= 0
 \end{aligned} \tag{166}$$

Fazendo uso da transformada de Laplace, a equação (166) podem ser modeladas no domínio da frequência resultando na equação (167).

$$\begin{aligned}
 -v_a(s) + R_f i_{L_f-a}(s) + L_f \frac{d}{dt} i_{L_f-a}(s) + v_{g-a}(s) &= 0 \\
 -v_b(s) + R_f i_{L_f-b}(s) + L_f \frac{d}{dt} i_{L_f-b}(s) + v_{g-b}(s) &= 0 \\
 -v_c(s) + R_f i_{L_f-c}(s) + L_f \frac{d}{dt} i_{L_f-c}(s) + v_{g-c}(s) &= 0
 \end{aligned} \tag{167}$$

Sabendo que a frequência de chaveamento dos interruptores é muito maior que a frequência da rede elétrica, durante um ciclo de chaveamento é considerado que a tensão da rede elétrica v_g é constante. Com o objetivo de controlar a corrente de saída através da tensão fornecida pelo YSI, na equação

(167), a tensão v_g representa um distúrbio. Assim, desprezando o distúrbio, pode-se escrever:

$$G_p(s) = \frac{i_{Lf-a}(s)}{v_a(s)} \Big|_{v_{g-a}=0} = \frac{i_{Lf-b}(s)}{v_b(s)} \Big|_{v_{g-b}=0} = \frac{i_{Lf-c}(s)}{v_c(s)} \Big|_{v_{g-c}=0} = \frac{1}{sL_f + R_f} \quad (168)$$

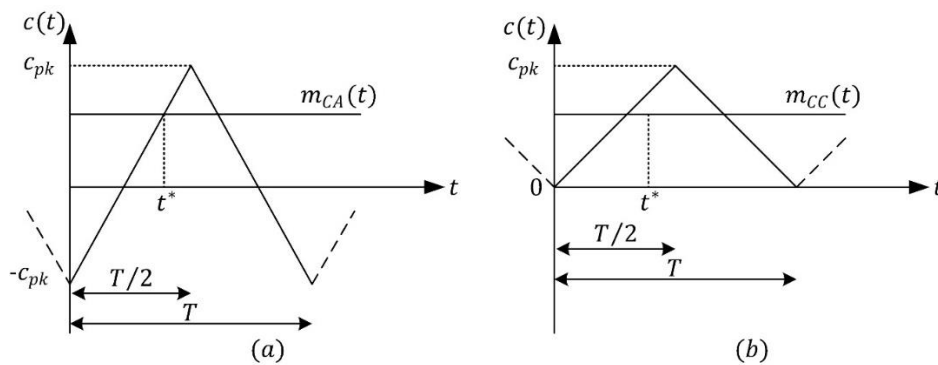
5.2 Modelagem do PWM

A modulação PWM (*Pulse Width Modulation*) é uma das alternativas mais adotadas na literatura para geração de comandos de disparo dos interruptores dos conversores de energia, permitindo que as saídas de tensão e corrente sintetizadas rastreiem um sinal desejado. A geração do sinal de disparo é realizada comparando um sinal modulante com uma portadora, que geralmente é um sinal de forma triangular ou dente de serra (ALONSO, 2018).

Dependendo da portadora vários moduladores por largura de pulso diferentes podem ser obtidos. Para a modelagem considera-se que dentro do período de comutação T a moduladora $m(t)$ permanece constante, pois, a frequência da portadora $c(t)$ é muito maior do que a frequência de $m(t)$.

A portadora para o controle do lado CA nesse trabalho é definida como sendo uma forma de onda triangular sem *offset*, como representado na Figura 43(a). Enquanto para o controle do lado CC a portadora também é definida como uma forma de onda triangular, porém com valores apenas positivos (Figura 43(b)) (BRANDÃO, 2013).

Figura 43 – Modulador por largura de pulso: (a) portadora para o controle CA, (b) portadora para o controle CC.



Fonte: O próprio autor.

Como mostrado em (BRANDÃO, 2013), a função de transferência que representa o ganho do modulador PWM para o controle CA é dado por:

$$PWM_{CA}(s) = \frac{d(s)}{m_{CA}(s)} = \frac{1}{2c_{PK}} \quad (169)$$

E o modulador PWM para o controle CC é:

$$PWM_{CC}(s) = \frac{d_0(s)}{m_{CC}(s)} = \frac{1}{c_{PK}} \quad (170)$$

Onde c_{PK} é o valor de pico da portadora triangular.

5.3 Transdutores

O sensoriamento das grandezas a serem controladas em qualquer sistema é fundamental para o funcionamento adequado em malha fechada. Porém, geralmente, a magnitude de tais grandezas (corrente e tensão no caso deste trabalho) é grande e não podem ser utilizadas diretamente nos sistemas de controle. Isso ocorre devido ao fato de os controladores serem implementados digital e eletronicamente, apresentando, nos casos mais gerais, conversores analógico-digital (ADC) como interfaces para as medições de entrada. Entretanto, os ADCs normalmente lidam com sinais dentro de uma faixa de 3-5 volts, sendo necessário o uso de circuitos condicionadores de sinais (ALONSO, 2018).

Tabela 10 - Ganho dos transdutores.

Ganho do transdutor de tensão do capacitor C (H_{v_C})	$\frac{1}{450}$
Ganho do transdutor de corrente do indutor L_f ($H_{i_{L_f}}$)	$\frac{1}{10}$
Ganho do transdutor de tensão do capacitor C_f ($H_{v_{C_f}}$)	$\frac{1}{350}$
Ganho do transdutor de tensão da rede elétrica (H_{v_g})	$\frac{1}{350}$
Ganho do transdutor de corrente da carga Z_L (H_{Z_L})	$\frac{1}{10}$

Fonte: O próprio autor.

Portanto, os ganhos dos transdutores foram escolhidos de tal forma que quando a quantidade atinja sua amplitude máxima (com uma margem de segurança)

o valor em p.u. (por unidade) seja unitário. A Tabela 10 apresenta os valores de ganho dos transdutores utilizados.

5.4 Realização de compensadores discretos

Os compensadores lineares projetados podem ser realizados como compensadores digitais discretos no tempo. Os compensadores foram discretizados através do método Backward Euler (controlador PI) e da transformação de Tustin ou transformação bilinear (controlador proporcional-ressonante). Sendo que T_s , m e Z^{-1} são, respectivamente, o tempo de amostragem, o sinal modulante e o atraso unitário da amostra k .

O compensador PI pode ser implementado utilizando as seguintes equações:

$$\begin{cases} m_I(k) = K_I \cdot T_s \cdot e_i(k) + m_I(k-1) \\ m(k) = K_P \cdot e_i(k) + m_I(k) \end{cases} \quad (171)$$

O compensador proporcional-ressonante em sua forma discreta é dado por:

$$m(z^{-1}) = a_h \cdot e_i(z^{-1}) - a_h \cdot e_i(z^{-1}) \cdot Z^{-2} + b_h \cdot m(z^{-1}) \cdot Z^{-1} - m(z^{-1}) + K_P \cdot e_i(z^{-1}) \quad (172)$$

em que coeficientes a_h e b_h são determinados por:

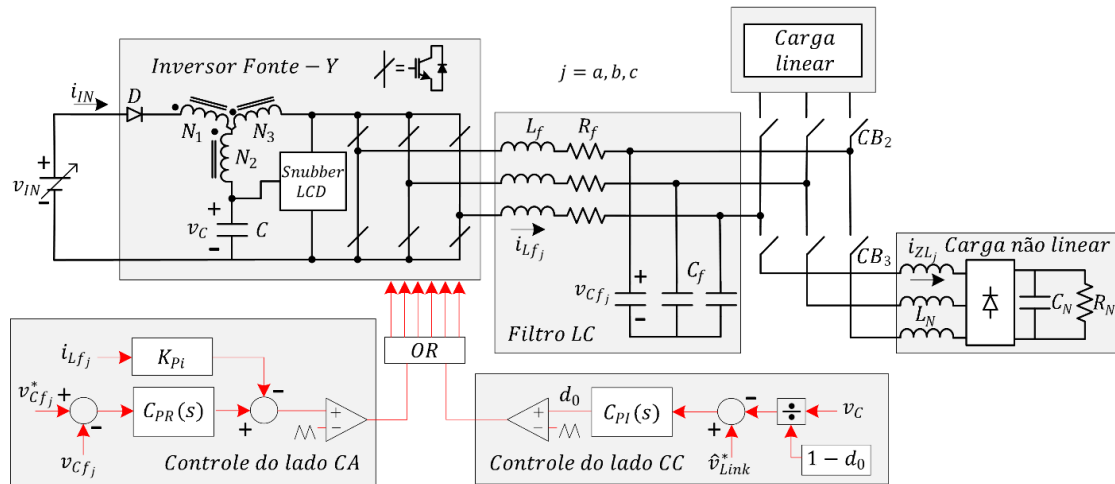
$$a_h = \frac{2 \cdot K_{Ih} \cdot T_s}{4 + (h \cdot w_o)^2 \cdot T_s^2}, \quad b_h = \frac{-8 + 2 \cdot (h \cdot w_o)^2 \cdot T_s^2}{4 + (h \cdot w_o)^2 \cdot T_s^2} \quad (173)$$

5.5 Controle no modo formador de rede

Foi adotada a estratégia de executar separadamente o controle do lado CC e do lado CA no modo ilhado, como mostrado na Figura 44. Com essa separação é possível desacoplar as malhas devido a grande diferença entre as bandas passantes. Os pulsos gerados pelo controle do lado CC, responsáveis pelo aumento da tensão, e os gerados pelo controle do lado CA, para conversão CC-CA são combinados em uma lógica OR para disparo dos transistores. A estratégia de modulação utilizada é a *Simple Boost Control*, logo para que o controle atue de forma satisfatória, a sobreposição de d_0 e M deve ser evitada de acordo com a seguinte inequação:

$$M \leq 1 - d_0 \quad (174)$$

Figura 44 - Controle do inversor Fonte-Y operando no modo formador de rede.



Fonte – O próprio autor.

A ferramenta básica de projeto dos controladores utilizada neste trabalho foi o diagrama de Bode, usando o critério de margem de fase em malha aberta para analisar a estabilidade do sistema. Também foi analisada a banda passante, relacionada ao tempo de resposta do sistema compensado em malha fechada.

5.5.1 Controle CC

Para o controle CC no modo formador de rede é feita a regulação da tensão do *link* CC, porém essa tensão é controlada de forma indireta, medindo-se a tensão v_c e conhecendo o período de *shoot-through* d_0 . É possível estimar $\hat{v}_{Link}$ da seguinte forma:

$$\hat{v}_{Link} = \frac{v_c}{1 - d_0} \quad (175)$$

Portanto, o sinal de entrada do controlador é o sinal de erro ou diferença entre o valor de referência da tensão $\hat{v}_{Link}^*$ e a tensão estimada $\hat{v}_{Link}$, que é obtida através de d_0 e da leitura de v_c multiplicada por H_{v_c} , que representa o ganho do sensor de tensão sobre o capacitor C , como mostra a Figura 45.

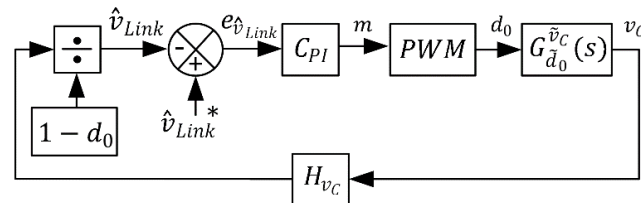
O controlador utilizado nessa malha é do tipo Proporcional-Integral (PI), cuja função de transferência é dada por:

$$C_{PI}(s) = K_P + \frac{K_I}{s} \quad (176)$$

Em que K_P e K_I representam, respectivamente, os ganhos proporcional e integral.

O controlador, por sua vez, gera o sinal modulante m que aciona o modulador PWM produzindo a razão cíclica de *shoot-through* d_0 . A dinâmica de v_c em relação a d_0 pode ser obtida pela função de transferência $G_{\tilde{v}_c}^{\tilde{d}_0}(s)$, determinada pela equação (96).

Figura 45 – Diagrama de blocos do controle CC no modo formador de rede.



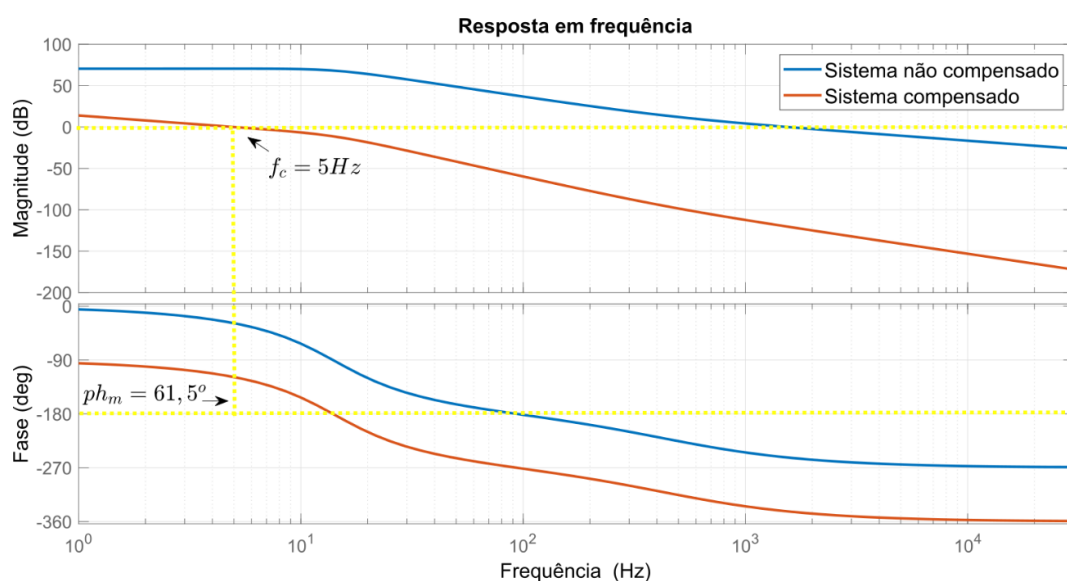
Fonte: O próprio autor.

Portanto, a função de transferência de malha aberta de controle CC no modo formador de rede é dada por:

$$G_{OL_{v_c}}(s) = \left(K_P + \frac{K_I}{s}\right) \cdot \left(\frac{1}{c_{PK}}\right) \cdot G_{\tilde{v}_c}^{\tilde{d}_0}(s) \cdot H_{v_c} \quad (177)$$

Fazendo $c_{PK} = 1$ e utilizando o controlador com os ganhos $K_P = 0$ e $K_I = 0,009339$, obtém-se margem de fase ph_m de $61,5^\circ$ e frequência de cruzamento por zero dB de f_c de 5 Hz da resposta em frequência em malha aberta, como mostra a Figura 46.

Figura 46 - Resposta em frequência da função de transferência em malha aberta (do sistema compensado e não compensado) do controle CC no modo formador de rede.



Fonte: O próprio autor.

Utilizando como frequência de amostragem 18 kHz é aplicada a equação (171) para determinar o compensador digital discreto equivalente.

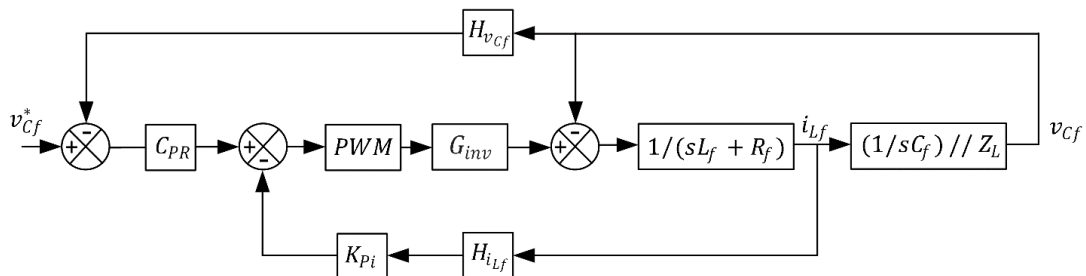
5.5.2 Controle CA

A principal função do controle do inversor rede de impedância no modo formador de rede é fornecer tensão com baixa taxa de distorção harmônica e frequência constante independentemente da natureza da carga e das variações na amplitude de tensão na fonte de entrada.

Existem diferentes estratégias de controle para que inversor atue como uma fonte de tensão controlada, de forma simplificada pode-se dividir em sistemas de uma única malha de realimentação e multimalhas. No sistema de uma única malha, há somente um sinal de realimentação, que é o sinal da tensão de saída do inversor. A implementação desta técnica é mais simples, porém, para ter um sistema com desempenhos transitórios e de estado estacionário aprimorados, o controle multimalhas pode ser usado. Neste tipo de controle uma malha interna de corrente possibilita atingir maior velocidade de resposta a variável de controle, embora aumente o custo de implementação devido a inclusão de mais sensores (LI, 2009).

Pelas razões citadas anteriormente foi adotada a estratégia de controle com duas malhas de realimentação, como mostra a Figura 47. A malha interna para controlar a corrente através do indutor L_f é realizada por meio de um controlador proporcional K_{pi} , que é projetado de forma a criar uma resistência virtual, como realizado em (GUERREIRO, 2020) e (ZHONG e HORNIK, 2012). Para a malha de controle externa, a tensão de saída sobre o capacitor C_f é regulada usando controladores proporcionais e ressonantes.

Figura 47 - Diagrama de blocos do controle CA no modo formador de rede.



Fonte: O próprio autor.

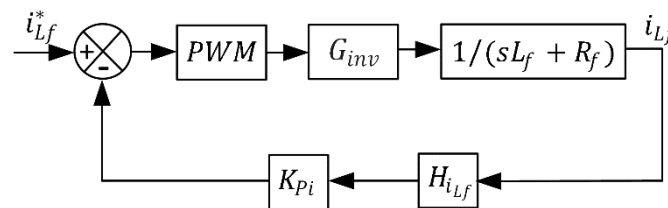
No controle implementado, a malha de corrente é a interna, a qual é mais rápida, com banda passante em frequência maior, enquanto a malha de tensão é a malha externa, lenta, com frequência menor.

5.5.2.1 Malha interna

A Figura 48 ilustra a malha interna de corrente do formador de rede, que faz parte do sistema de controle completo apresentado na Figura 47. Essa malha atua para regular correntes de alta frequência que circulam através do indutor L_f , como correntes harmônicas. Conforme discutido anteriormente, K_{pi} pode ser interpretado como um resistor virtual e pode ser usado para impor uma largura de banda a malha de corrente.

Valores baixos de K_{pi} levam a uma compensação pobre das componentes de alta frequência da corrente do indutor, enquanto ganhos altos podem resultar oscilações excessivas e até instabilidade. Portanto, por um lado, a frequência de corte f_c deve ser pelo menos quatro vezes menor que a frequência da portadora PWM e ao mesmo tempo, a mesma largura de banda não deve estar abaixo de duas vezes a frequência de corte da malha de tensão (GUERREIRO, 2020).

Figura 48 – Diagrama de blocos da malha interna do controle CA no modo formador de rede.



Fonte: O próprio autor.

Considerando o uso da técnica de modulação *Simple Boost Control*, é possível aproximar a relação entre a tensão de fase na saída do YSI e o sinal sintetizado pelo modulador PWM pelo ganho:

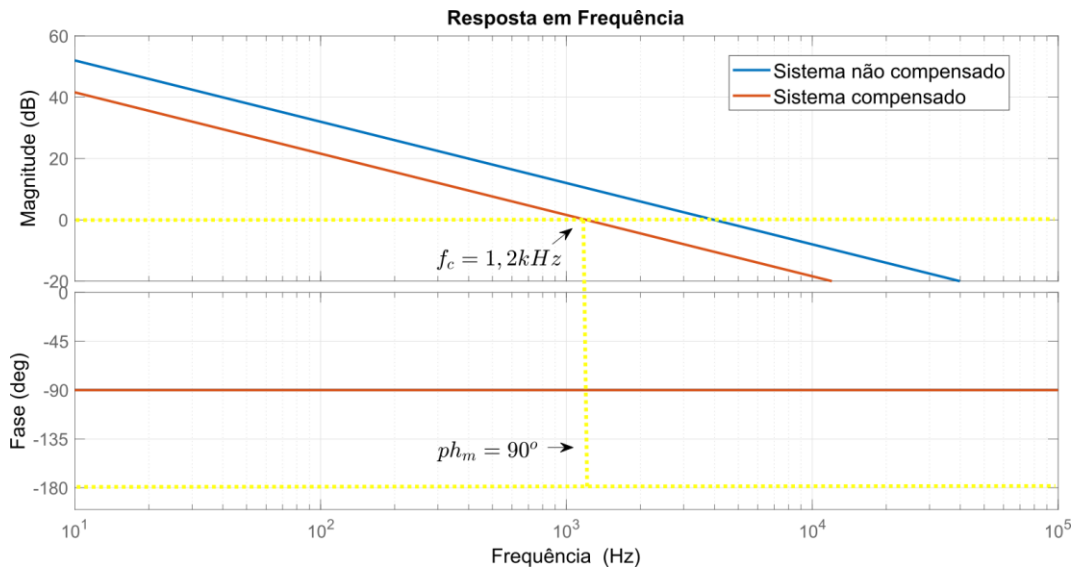
$$G_{inv} = \hat{v}_{Link} \quad (178)$$

Assim, a função de transferência de malha aberta de laço interno do controle CA no modo formador de rede é dada por:

$$G_{OL_{i_{Lf}}}(s) = K_{Pi} \cdot H_{i_{Lf}} \left(\frac{1}{2c_{PK}} \right) \left(\frac{\hat{v}_{Link}}{sL_f + R_f} \right) \quad (179)$$

Utilizando o controlador com $K_p = 0,30159$, obtém-se margem de fase ph_m de 90° e frequência de cruzamento por zero dB de f_c de 1,2 kHz da resposta em frequência em malha aberta, como mostra a Figura 49.

Figura 49 - Resposta em frequência da função de transferência em malha aberta do laço interno (do sistema compensado e não compensado) do controle CA no modo formador de rede.



Fonte: O próprio autor.

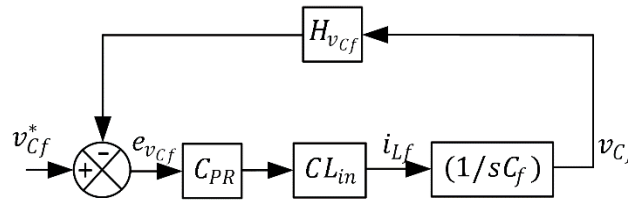
5.5.2.2 Malha externa

Para o projeto do controlador da malha externa de tensão é necessário conhecer o laço interno de corrente, levando em conta as diversas funções de transferência envolvidas (modelo PWM, ganho do transdutor de corrente, modelo do inversor). A função de transferência de malha fechada da malha interna de corrente é dada pela equação abaixo:

$$CL_{in}(s) = \frac{\hat{v}_{Link}}{2c_{PK}(sL_f + R_f) + K_{Pi} \cdot H_{i_{Lf}} \cdot \hat{v}_{Link}} \quad (180)$$

A Figura 50 mostra o diagrama de blocos do controle da tensão no lado CA no modo formador de rede. O controlador opera tentando minimizar o erro $e_{v_{cf}}$ gerado pela diferença entre o sinal de tensão desejado v_{cf}^* e o sinal real de tensão v_{cf} multiplicado pelo ganho do transdutor de tensão $H_{v_{cf}}$.

Figura 50 - Diagrama de blocos do controle da tensão do lado CA no modo formador de rede.



Fonte: O próprio autor.

O controlador utilizado nesse caso é do tipo Proporcional-Ressonante (P+Ress), cuja função de transferência é dada por:

$$C_{PR}(s) = K_P + \sum_{h=1,5,7,\dots} \frac{2K_{Ih}s}{s^2 + (h \cdot \omega_o)^2} \quad (181)$$

onde, K_P é o ganho proporcional, K_{Ih} o ganho integral de cada termo ressonante e ω_o é a frequência de ressonância.

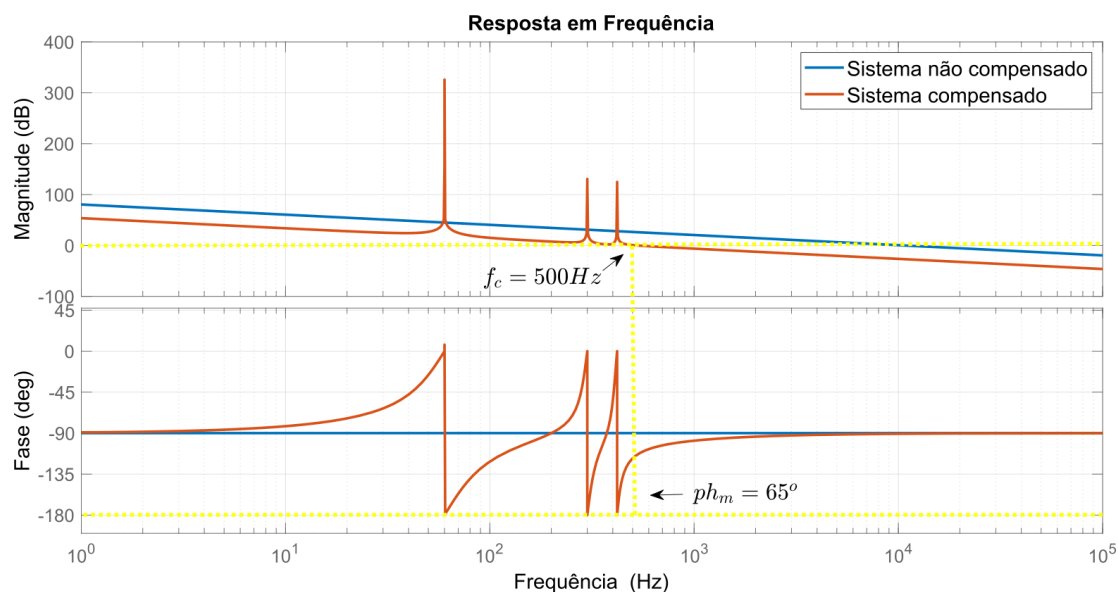
A função de transferência de malha aberta do diagrama de blocos da Figura 50 é:

$$G_{OLv_{cf}}(s) = \frac{H_{v_{cf}}}{sC_f} \left(K_P + \sum_{h=1,5,7,\dots} \frac{2K_{Ih}s}{s^2 + (h \cdot \omega_o)^2} \right) \left(\frac{\hat{v}_{Link}}{2C_{PK}(sL_f + R_f) + K_{Pi} \cdot H_{i_{L_f}} \cdot \hat{v}_{Link}} \right) \quad (182)$$

A Figura 51 mostra os diagramas de Bode da função de transferência de malha aberta e da mesma função compensada com o compensador ressonante, com $K_P = 0,045518$ e $K_{Ih} = 6,295$ (para as frequências de 60 Hz, 300 Hz e 420 Hz, ou seja, na frequência fundamental, 5ª e 7ª harmônica). Obtendo-se margem de fase ph_m de 65° e frequência de cruzamento f_c por zero dB de 500Hz da resposta em frequência em malha aberta.

Utilizando como frequência de amostragem 18 kHz, os coeficientes do controlador P+Ressonante foram determinados a partir da expressão (173) e são mostrados na Tabela 11.

Figura 51 - Resposta em frequência da função de transferência em malha aberta do laço externo (do sistema compensado e não compensado) do controle CA no modo formador de rede.



Fonte: O próprio autor.

Tabela 11 - Coeficientes discretizados do controlador P+Ressonante.

Coeficientes discretizados do controlador P+Ressonante				
Termos Ressonantes	a_h	Valor	b_h	Valor
60Hz	a_1	0,0000349636328611402	b_1	1,999561399013488
300Hz	a_5	0,0000348718638578105	b_5	1,989063755223672
420Hz	a_7	0,0000347805753253549	b_7	1,978621073480031

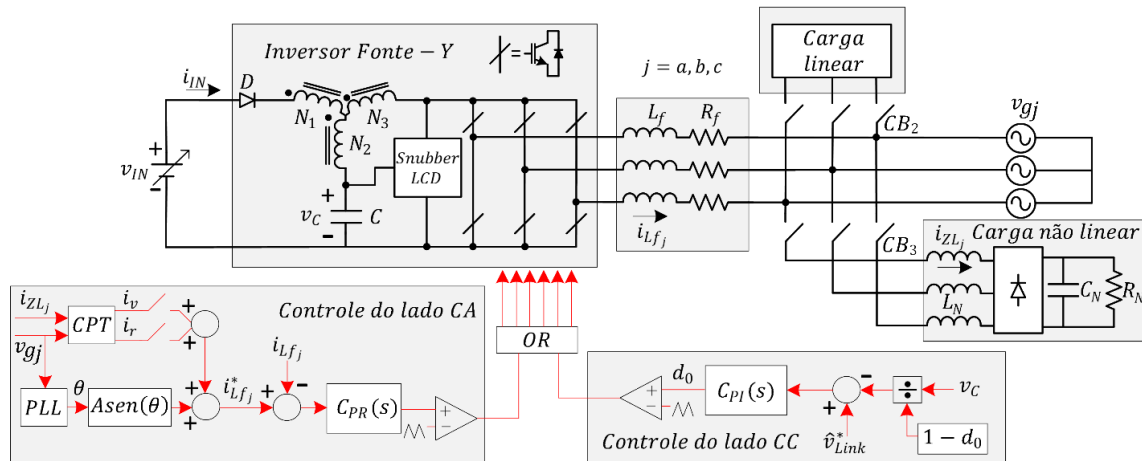
Fonte: O próprio autor.

5.6 Controle no modo seguidor de rede

A Figura 52 mostra a estratégia de controle do YSI no modo seguidor de rede. Assim como no formador de rede, o controle do lado CC e do lado CA são executados separadamente. Para que o controle atue de forma satisfatória e não haja a sobreposição de d e M , também deve ser satisfeita a inequação (174).

No controle do lado CA é regulada a corrente de saída do conversor i_{Lf} . Também é utilizado um algoritmo PLL (*Phase-Locked Loop*) cuja função é sintetizar um sinal em fase com tensão da rede elétrica para a injeção de potência ativa na rede. Nesse trabalho, a dinâmica do algoritmo PLL não foi considerada para o projeto do controlador, sendo assumida como ideal.

Figura 52 - Controle do inversor Fonte-Y operando no modo seguidor de rede.



Fonte – O próprio autor.

O controle CC no modo seguidor de rede é igual ao realizado no modo formador de rede, ou seja, é efetuada a regulação da tensão do link CC, porém controlada de forma indireta, medindo-se a tensão v_c e conhecendo o período de *shoot-through* d_0 , como indicado na equação (175). Logo, pelo fato do controle não ter distinção do apresentando na seção 5.5.1, não é descrito no modo seguidor de rede.

Em diversos trabalhos na literatura (LI, JIANG, *et al.*, 2013), (JOKIPII, 2016), (RASIN, 2015) o sistema formado pelo conjunto gerador distribuído-inversor opera injetando potência na rede elétrica com fator de potência unitário. Porém, dependendo da natureza desse GD e sua característica intermitente de geração, não são todos os momentos que o inversor trabalha injetando sua potência nominal. Desta forma, o inversor apresenta uma capacidade não explorada ao longo do ciclo diário de funcionamento (CUPERTINO, DOMINGOS, *et al.*, 2014)

Neste contexto, devido também a presença de carga não-lineares ou cargas que consomem energia reativa, que por sua vez reduzem a eficiência dos circuitos elétricos, provocando um valor baixo de fator de potência, foi implementado, adicionalmente ao sistema, a capacidade de operar também como filtro ativo de potência (FAP).

A geração dos sinais de referência para compensação dos distúrbios de corrente é realizada através teoria CPT (TENTI, PAREDES e MATTAVELLI, 2011) e (PAREDES, 2011). Essa teoria, explicada no apêndice desse trabalho,

permite que a corrente de carga seja decomposta em parcelas ortogonais relacionadas as características elétricas específica da carga, tais como: consumo de energia, armazenamento de energia, não linearidades e desbalanço.

Desta forma, o sistema proposto nesse trabalho, operando no modo seguidor de rede, atua de forma multifuncional e seletiva. O sistema injeta potência ativa à rede quando disponível, concomitantemente, atua como filtro ativo, compensando ao menos parte dos distúrbios causados pela carga.

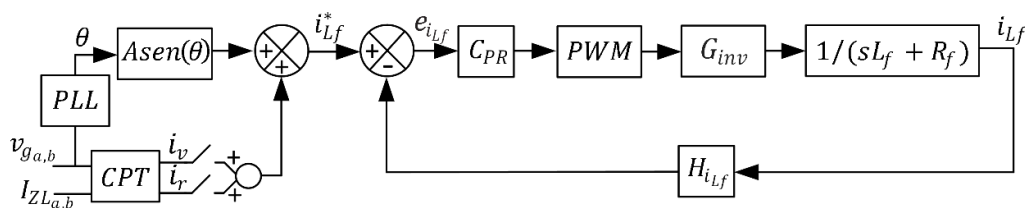
5.6.1 Controle CA

A Figura 53 mostra o diagrama de blocos do controle CA no modo seguidor de rede. O algoritmo PLL gera um sinal em fase com a tensão da rede elétrica v_g , que somado com o sinal sintetizado pela teoria CPT serve como referência de corrente i_{Lf}^* , que por vez é comparada com a corrente i_{Lf} multiplicada pelo ganho do transdutor de corrente $H_{i_{Lf}}$, gerando o erro $e_{i_{Lf}}$.

Basicamente, o PLL é um algoritmo em malha fechada utilizado para a detecção precisa e rápida da frequência e do ângulo de fase da componente fundamental de um sinal. O principal conceito de várias estruturas PLL é baseado na propriedade de ortogonalidade, em que é efetuado o rastreamento da frequência fundamental do sinal e realizado sua integração para obtenção do ângulo de fase. O algoritmo implementado nesse trabalho é o mesmo proposto por (PADUA, DECKMANN e MARAFÃO, 2005). Como mostra a Figura 53, o ângulo de fase detectado pelo PLL serve para sintetizar um sinal senoidal cuja amplitude é multiplicada por um fator “A”, que por sua vez é responsável por determinar a potência ativa que é extraída do gerador distribuído.

O controlador utilizado é do tipo P+Res, cuja função de transferência é dada pela equação (181), mostrada anteriormente nesse trabalho.

Figura 53 - Diagrama de blocos do controle CA no modo seguidor de rede.

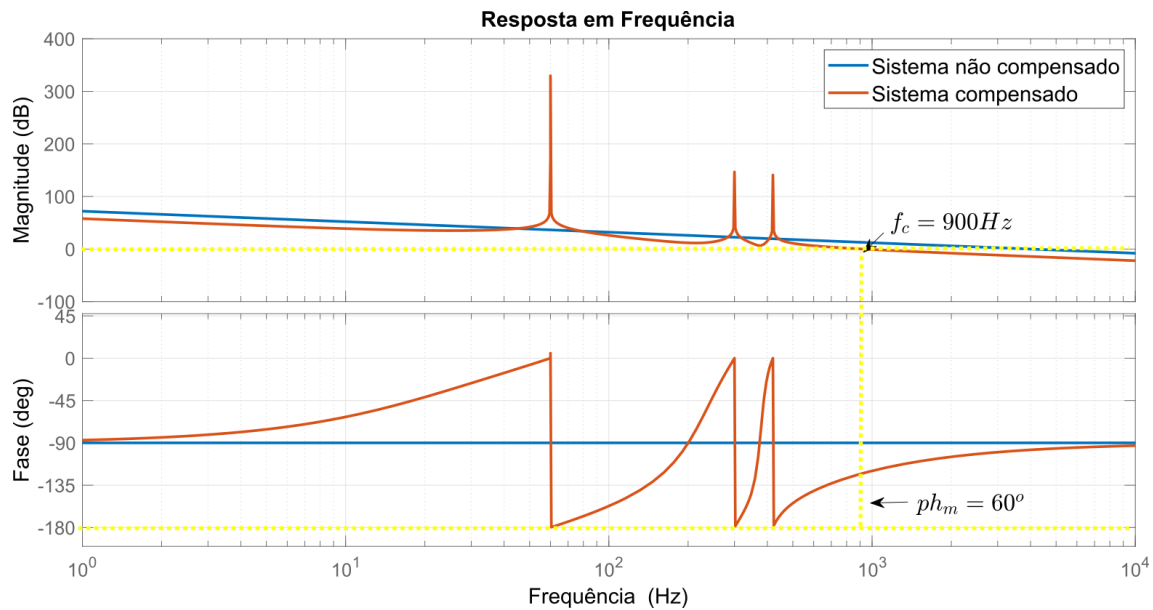


Fonte: O próprio autor.

Sendo G_{inv} o ganho dado pela equação (178), a função de transferência de malha aberta do controle CA no modo seguidor de rede é dada por:

$$G_{OL_{i_{Lf}}}(s) = \left(K_P + \sum_{h=1,5,7 \dots} \frac{2K_{Ih}s}{s^2 + (h \cdot \omega_o)^2} \right) \left(\frac{1}{2c_{PK}} \right) \left(\frac{\hat{v}_{Link}}{sL_f + R_f} \right) H_{i_{Lf}} \quad (183)$$

Figura 54 - Resposta em frequência da função de transferência em malha aberta (do sistema compensado e não compensado) do controle CA no modo seguidor de rede.



Fonte: O próprio autor.

Nesse trabalho os termos ressonantes do controlador foram sintonizados nas frequências de 60 Hz, 300 Hz e 420 Hz, ou seja, na frequência fundamental, 5ª e 7ª harmônica. Foi utilizado $K_P = 0,19589$, $K_{Ih} = 106,1$ (para todas as frequências sintonizadas), obtendo-se margem de fase ph_m de 60° e frequência de cruzamento por zero dB f_c de 900 Hz da resposta em frequência em malha aberta, como mostra a Figura 54.

Tabela 12 - Coeficientes discretizados do controlador P+Ressonante.

Coeficientes discretizados do controlador P+Ressonante				
Termos Ressonantes	a_h	Valor	b_h	Valor
60 Hz	a_1	0,005894797258729	b_1	1,999561399013488
300 Hz	a_5	0,005879325191754	b_5	1,989063755223672
420 Hz	a_7	0,005863934131191	b_7	1,978621073480031

Fonte: O próprio autor.

Utilizando como frequência de amostragem 18 kHz, os coeficientes do controlador P+Ressonante foram determinados a partir da expressão (173) e são mostrados na Tabela 12.

5.7 Considerações finais

Esse capítulo abordou a estratégia de controle aplicada tanto no modo de formador de rede, quanto seguidor de rede, que consiste em separar o controle do lado CC e do lado CA do conversor e desacoplar as malhas. Destaca-se o emprego de multifuncionalidades ao conversor com capacidade de injetar potência ativa na rede elétrica e compensar, simultaneamente e seletivamente, os distúrbios na corrente causados pela carga conectada ao PAC.

As diversas funções de transferência de malha aberta dos laços de controle foram apresentadas, que por sua vez orientam o projeto dos controladores. A ferramenta básica de projeto dos controladores utilizada foi o diagrama de Bode, usando o critério de margem de fase em malha aberta para analisar a estabilidade do sistema. Também foi analisada a banda passante, relacionada ao tempo de resposta do sistema compensado em malha fechada.

6 RESULTADOS

O objetivo deste capítulo é fornecer detalhes da construção do protótipo e apresentar os resultados experimentais do inversor rede de impedância Fonte-Y que permite a conexão de um gerador distribuído com uma carga ilhada ou com a rede elétrica de baixa tensão 127 V / 220 V. Na seção 6.1 é feita a descrição do hardware utilizado para obtenção dos resultados experimentais. A seção 6.2 mostra resultados experimentais e de simulação computacional do conversor nos dois modos de operação. Por fim a seção 6.3 apresenta os resultados de eficiência e perdas do YSI e os compara com os resultados estimados pela metodologia descrita na seção 4.3.

6.1 Descrição do hardware utilizado

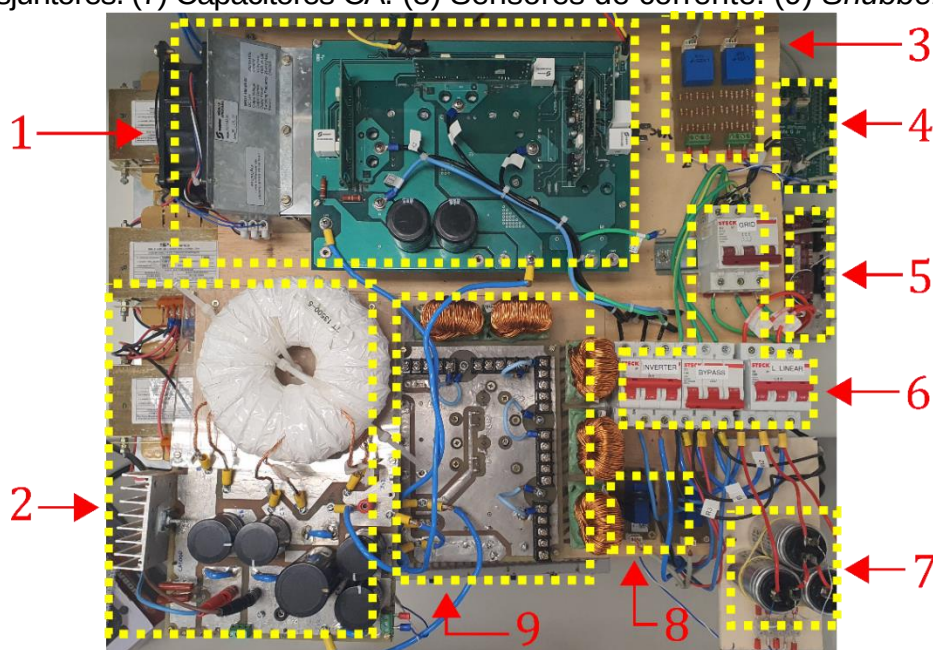
A Figura 55 apresenta a organização dos componentes do protótipo. Os sinais de saída dos transdutores (1) de tensão e corrente servem de entrada para a placa de condicionamento de sinais analógico (2), responsável por amplificar, filtrar (*anti-aliasing*) e adicionar nível de *offset* aos sinais que são lidos pelo conversor analógico-digital do processador digital de sinais (DSP) (3). O DSP, por sua vez, executa a lógica de controle implementada e envia os pulsos PWM de acionamento, que servem de entrada para a placa (4), que realiza a função de *level shift*, garantindo que os sinais de baixa tensão provenientes do DSP (3,3V) acionem adequadamente os *drivers* (5) que disparam os IGBTs da ponte inversora. Além da função de adequar os níveis de tensão, a placa (4) também tem a função de executar a lógica OR do pulso de *shoot-through* com os seis estados ativos de modulação.

A entrada da rede de impedância (7) é alimentada por uma fonte CC (6) e sua saída conectada a ponte inversora (8) juntamente com o filtro LC (9). A conexão do conversor com a rede elétrica (13) é feita através de seccionadores (12) e resistores série (10). Os resistores série são usados para evitar surtos de corrente na inicialização da malha de controle e consequentemente proteger os semicondutores presentes. Após a inicialização, a corrente é desviada pelo seccionador (11). São conectados ao PAC cargas lineares (15) e não lineares (17) e seus respectivos seccionadores (14) e (16).

Como já descrito na seção 4.1, na rede de impedância foi utilizado o diodo modelo GC2X5MPS12, dois capacitores ALA7DA651DE45 em paralelo e os

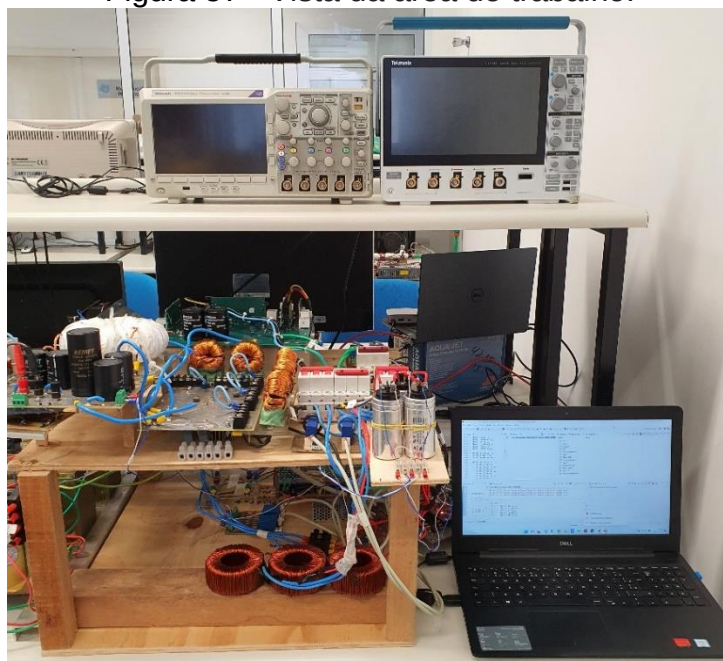
processador digital de sinais de ponto flutuante TMS320F28379D. Este é um processador de 32 bits e capacidade de *clock* de 200 MHz, possui duas CPUs, memória flash de 1 MB e memória RAM 204 kB. Possui também entradas e saídas digitais, além de 16 entradas analógicas de ADCIN de 16 ou 12 bits, duas saídas analógicas de 12 bits e 24 saídas PWM (TI, 2013). A Figura 58 ilustra o LaunchPad F28379D.

Figura 56 - Protótipo construído. (1) Ponte inversora trifásica. (2) Rede de impedância Fonte-Y. (3) Sensores de tensão. (4) Placa de condicionamento de sinais. (5) DSP. (6) Disjuntores. (7) Capacitores CA. (8) Sensores de corrente. (9) *Snubber* LCD.



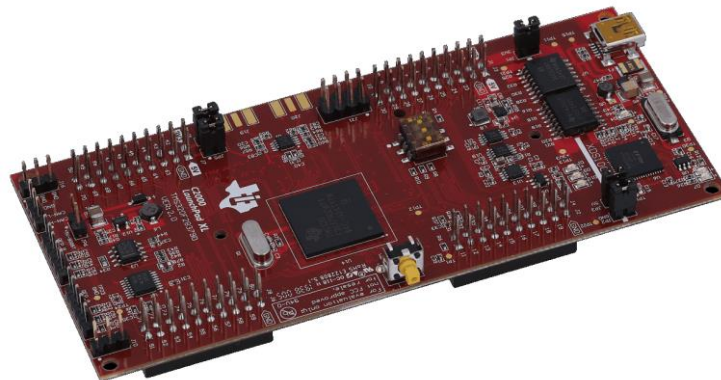
Fonte: O próprio autor.

Figura 57 - Vista da área de trabalho.



Fonte: O próprio autor.

Figura 58 – LaunchPad F28379D.



Fonte: (TI, 2013)

6.2 Resultados experimentais e de simulação

Para validar o projeto da rede de impedância, as estratégias de controle, o emprego das multifuncionalidades no modo seguidor de rede e as limitações do conversor em função da tensão mínima de *link* CC, são apresentados resultados experimentais do protótipo construído, além da simulação do sistema através do software PSIM versão 2021b.

Todos os resultados foram obtidos para o menor valor de projeto da tensão de entrada conectada ao inversor Fonte-Y ($v_{IN} = 120\text{ V}$), que representa o pior caso de operação do conversor devido a rede de impedância ser responsável, por sintetizar o maior ganho de tensão preestabelecido em projeto.

Para avaliar o desempenho dinâmico dos controladores operando no modo formador de rede, o sistema foi submetido a testes com degrau de carga linear e não linear, além de variações na tensão de entrada do conversor. Para todos os casos foram avaliadas as DHT da tensão de saída do conversor.

Com o sistema no modo seguidor de rede foram realizados ensaios em diferentes cenários: a) Sem carga conectada ao PAC, efetuando degrau na amplitude da corrente injetada na rede elétrica (degrau de potência ativa); b) Com o sistema também sem carga conectada ao PAC, porém realizando degrau na amplitude da tensão de entrada v_{IN} ; c) Com a carga não linear Z_L conectada ao PAC, fazendo a injeção de potência ativa na rede e simultaneamente atuando de forma multifuncional, compensando seletivamente os distúrbios causados pela carga.

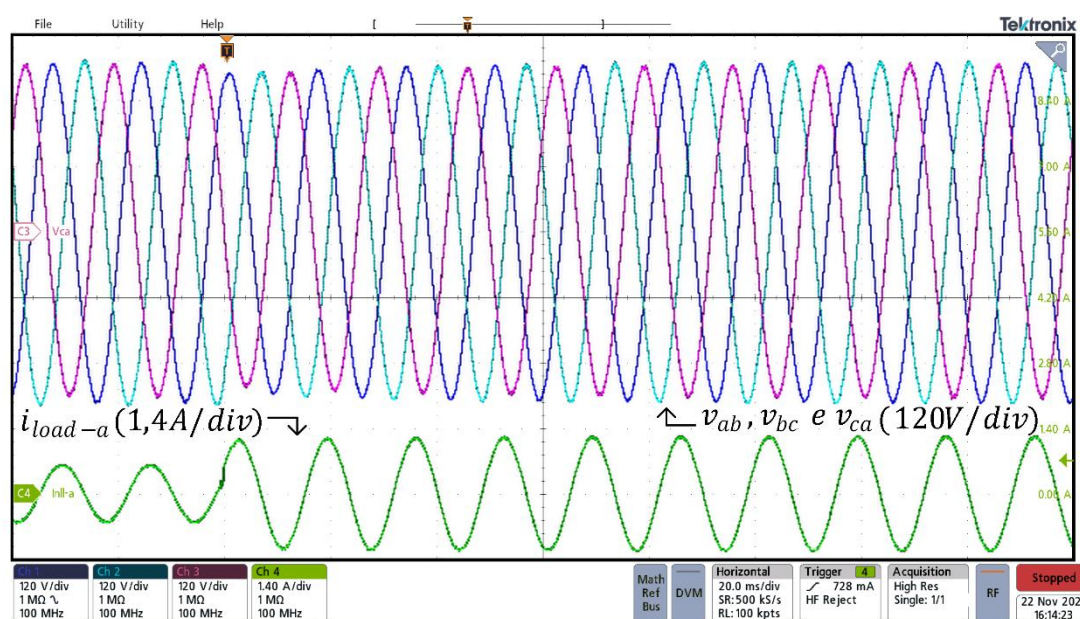
Também foram obtidos resultados com a finalidade de validar as equações (162) e (165), que determinam as condições de tensão de *link* CC

mínimas para que o conversor opere apropriadamente. São apresentados também resultados que demonstram como a variação de alguns parâmetros do sistema podem afetar o desempenho do conversor.

6.2.1 Formador de Rede - Degrau de carga linear

A Figura 59 e Figura 60 apresentam, respectivamente, o resultado experimental e de simulação do conversor operando como formador de rede durante um degrau de carga puramente resistiva, conectada em estrela, de valor ôhmico de $R_L = 292 \, \Omega$ para $R_L = 147 \, \Omega$, o que corresponde a um aumento de carga de aproximadamente de 100 %. A parte superior das figuras contém os sinais trifásicos de tensão linha no PAC e a parte inferior ilustra o sinal da corrente de carga da fase “a”. A taxa de distorção harmônica dos sinais de tensão fornecido à carga foi de 0,59 % antes do degrau de carga e 0,67 % depois, para o resultado experimental.

Figura 59 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga resistiva.

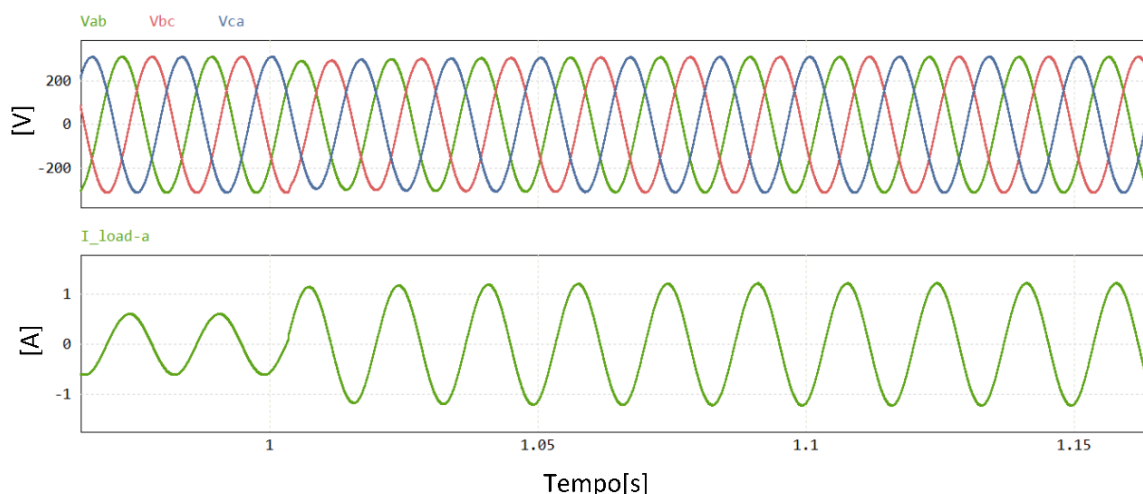


Fonte: O próprio autor.

A Figura 61 e a Figura 62 também apresentam o resultado experimental e de simulação do conversor operando como formador de rede durante o mesmo degrau de carga resistiva. Porém, os sinais mostrados, de cima para baixo, em ambas as figuras são: a tensão no diodo D da rede de impedância, a tensão de

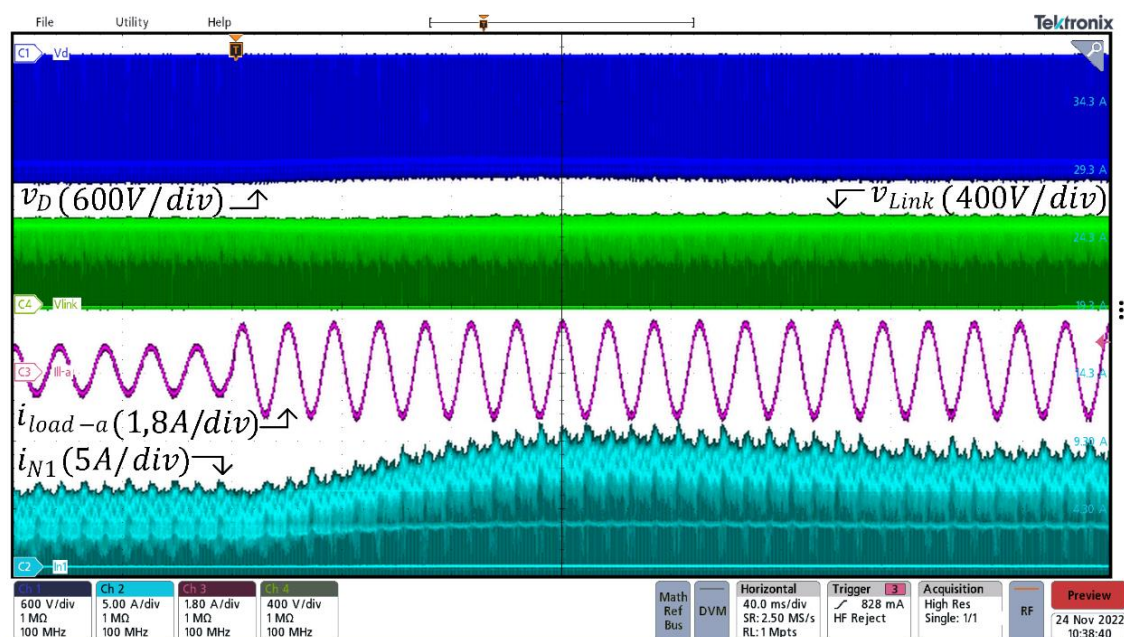
link CC, corrente de carga da fase “a” e por fim a corrente no enrolamento N_1 do indutor acoplado. A Figura 63 e a Figura 64 apresentam os detalhes das tensões v_D e v_{Link} e da corrente i_{N1} , em regime permanente, após o aumento de carga.

Figura 60 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga resistiva.



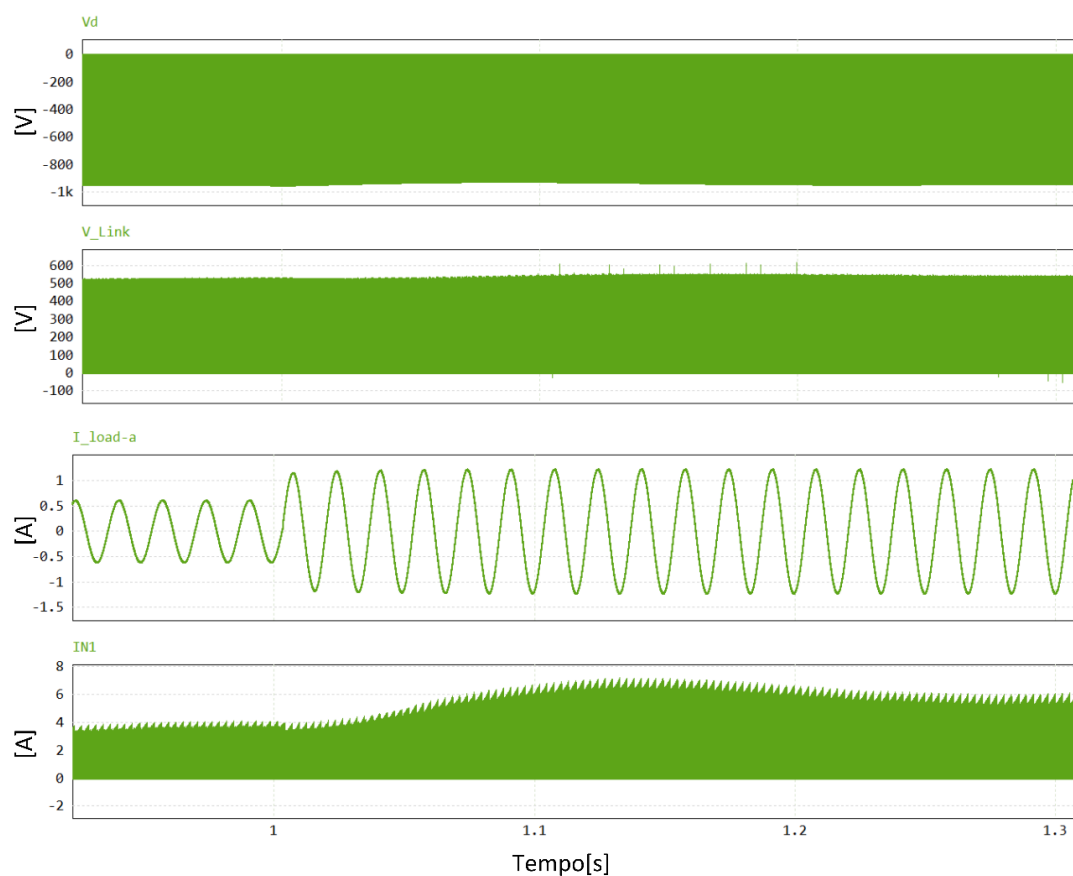
Fonte: O próprio autor.

Figura 61 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga resistiva.



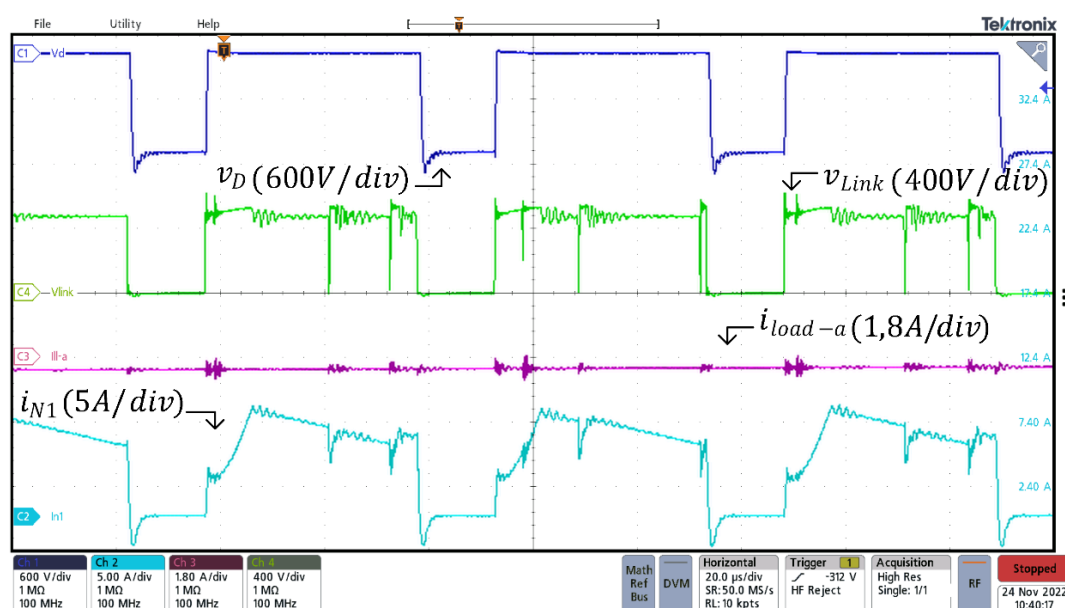
Fonte: O próprio autor.

Figura 62 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga resistiva.



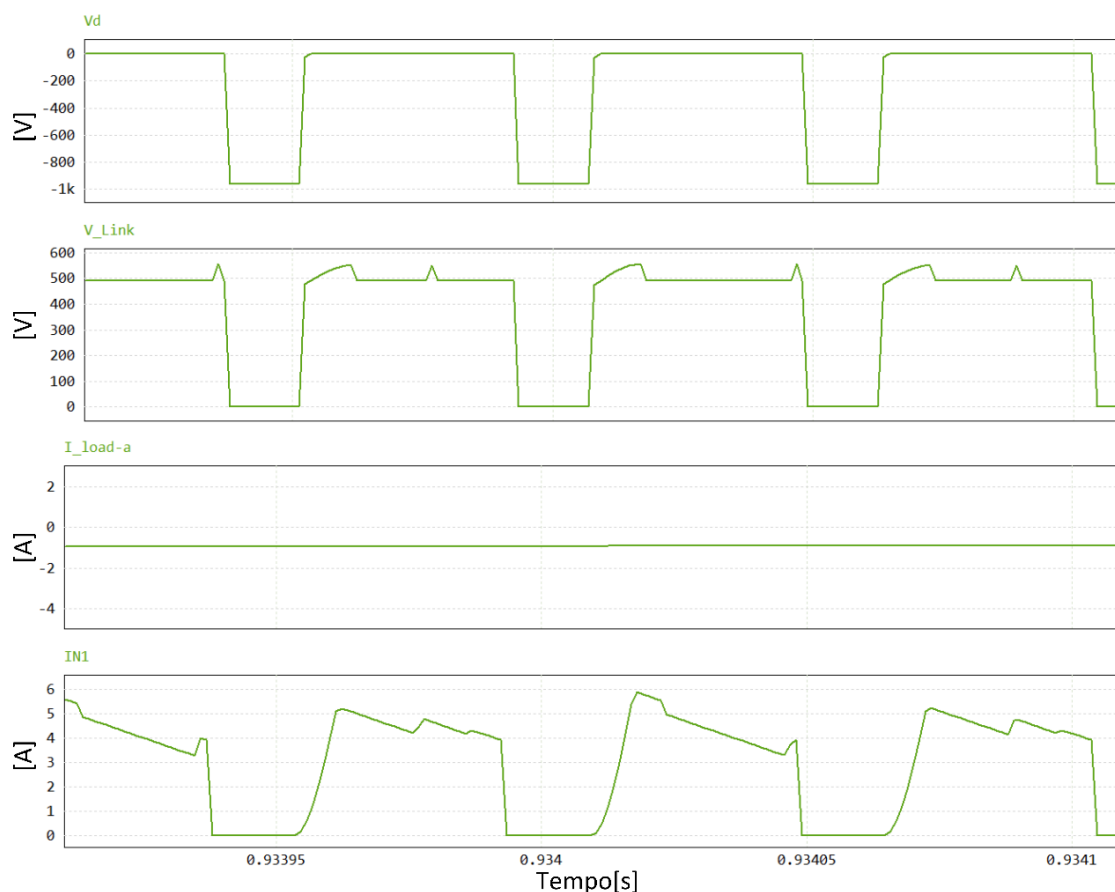
Fonte: O próprio autor.

Figura 63 - Detalhes das formas de onda de tensão e corrente para o resultado experimental do conversor, operando como formador de rede.



Fonte: O próprio autor.

Figura 64 – Detalhes das formas de onda de tensão e corrente durante simulação do conversor, operando como formador de rede.



Fonte: O próprio autor.

Observando os resultados obtidos, pode-se concluir que a estratégia de controle permitiu uma baixa distorção harmônica da tensão fornecida à carga (menor que 1%), embora durante o transitório, houve um pequeno afundamento (*undershoot*) da tensão senoidal trifásica.

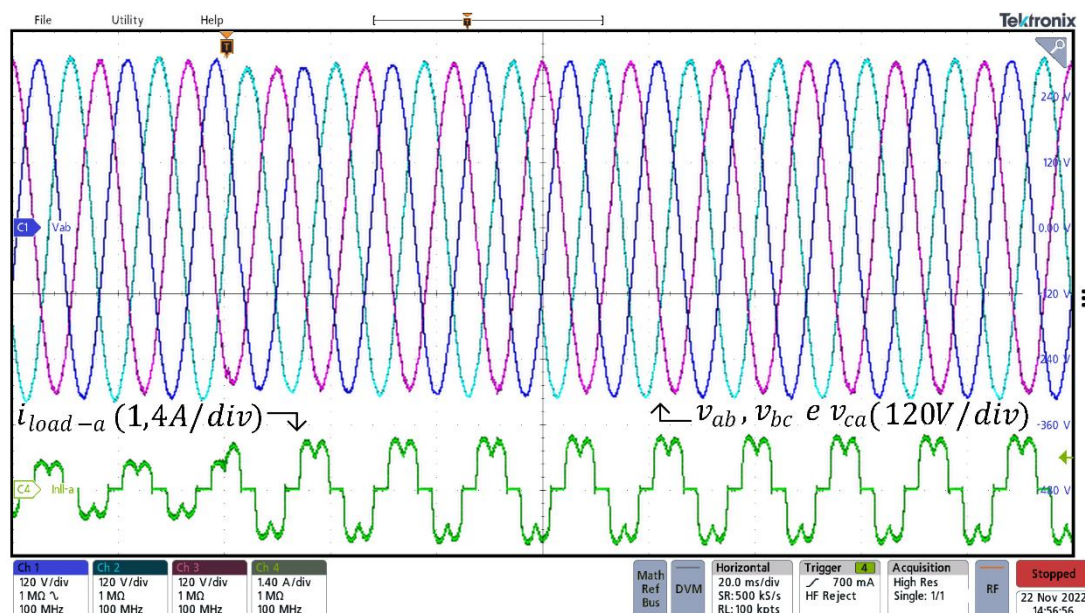
6.2.2 Formador de Rede - Degrau de carga não linear

A Figura 65 e Figura 66 contém o resultado dinâmico de controle do conversor, durante um degrau de carga, operando como formador de rede alimentando uma carga não linear composta por uma ponte de diodos trifásica com filtro capacitivo na saída, onde ocorre a variação de carga de $R_N = 584 \Omega$ para $R_N = 294 \Omega$.

A parte superior da Figura 65 e da Figura 66 contém os sinais trifásicos de tensão linha no PAC e a parte inferior ilustra o sinal da corrente de carga da

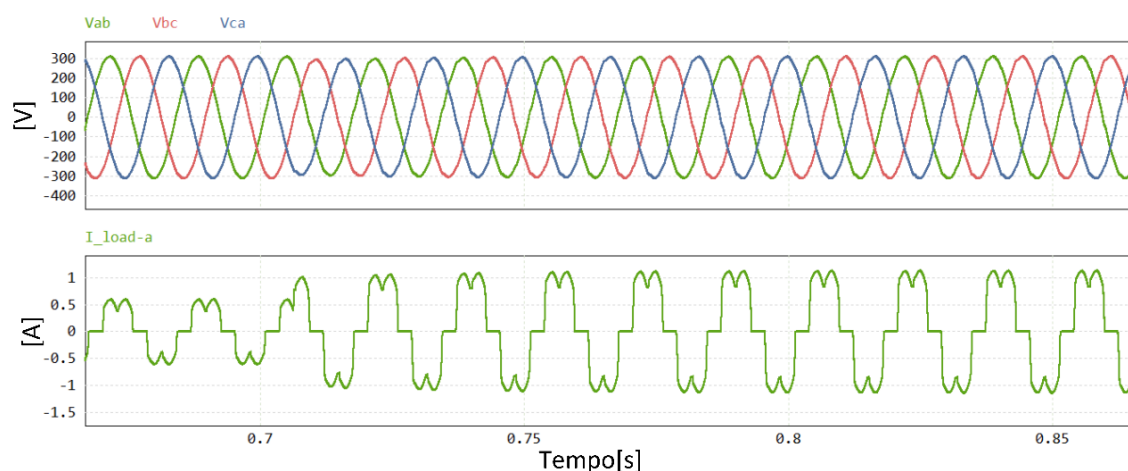
fase “a”. A taxa de distorção harmônica do resultado experimental do sinal de tensão fornecido à carga foi de 0,79 % antes do degrau de carga e 1,19 % após.

Figura 65 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga não linear.



Fonte: O próprio autor.

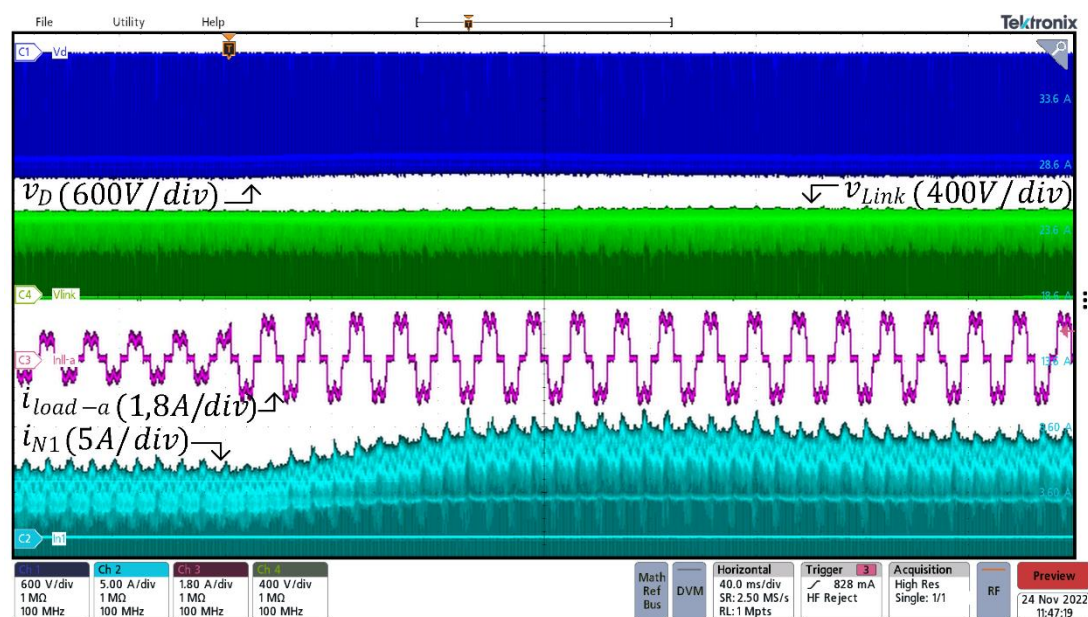
Figura 66 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga não linear.



Fonte: O próprio autor.

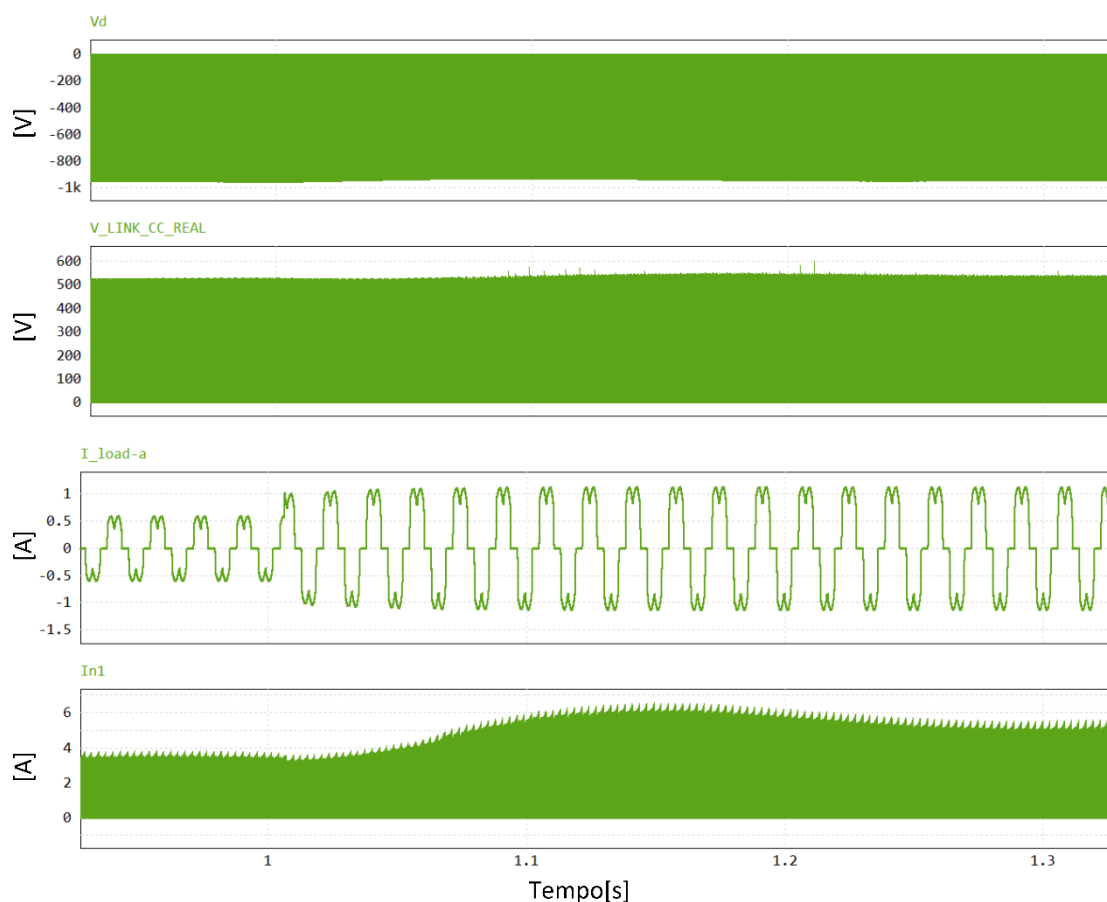
Enquanto na Figura 67 e Figura 68 os sinais mostrados de cima para baixo são: a tensão no diodo D da rede de impedância, a tensão de *link* CC, corrente de carga da fase “a” e por fim a corrente no enrolamento N_1 do indutor acoplado.

Figura 67 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de carga não linear.



Fonte: O próprio autor.

Figura 68 - Resultado de simulação do conversor, operando como formador de rede, durante um degrau de carga não linear.



Fonte: O próprio autor.

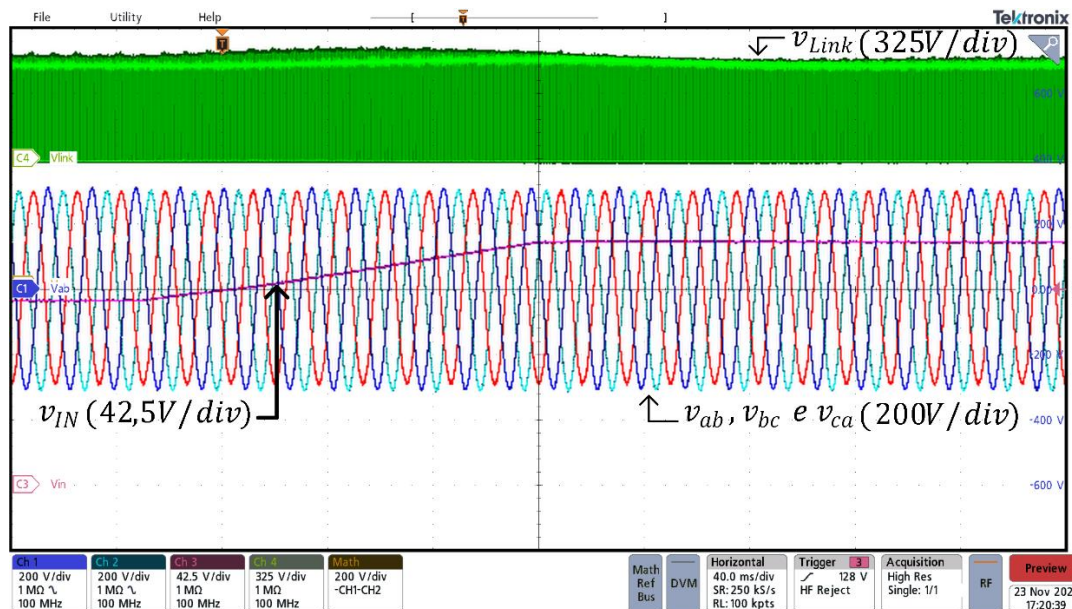
Apesar dos sinais trifásicos de tensão apresentarem maior taxa de

distorção harmônica em comparação aos resultados obtidos com carga linear, pode-se afirmar que o objetivo do ensaio foi alcançado, fornecendo desempenho adequado no rastreamento dos sinais de tensão e também apresentando boa regulação na malha de controle da tensão do *link* CC.

6.2.3 Formador de Rede - Variação de v_{IN}

A Figura 69 e a Figura 70 apresentam, respectivamente, o resultado experimental e de simulação do conversor operando como formador de rede durante uma variação da tensão de entrada $v_{IN} = 120\text{ V}$ para $v_{IN} = 160\text{ V}$. No ensaio o conversor está alimentando uma carga linear composta por resistores de $147\ \Omega$ conectados em estrela. Os sinais mostrados, de cima para baixo, em ambas as figuras são: a tensão de *link* CC, os sinais trifásicos de tensão linha no PAC e a tensão v_{IN} . A taxa de distorção harmônica dos sinais de tensão fornecido à carga foi de 0,59 % antes do degrau e 0,83 % depois, para o resultado experimental.

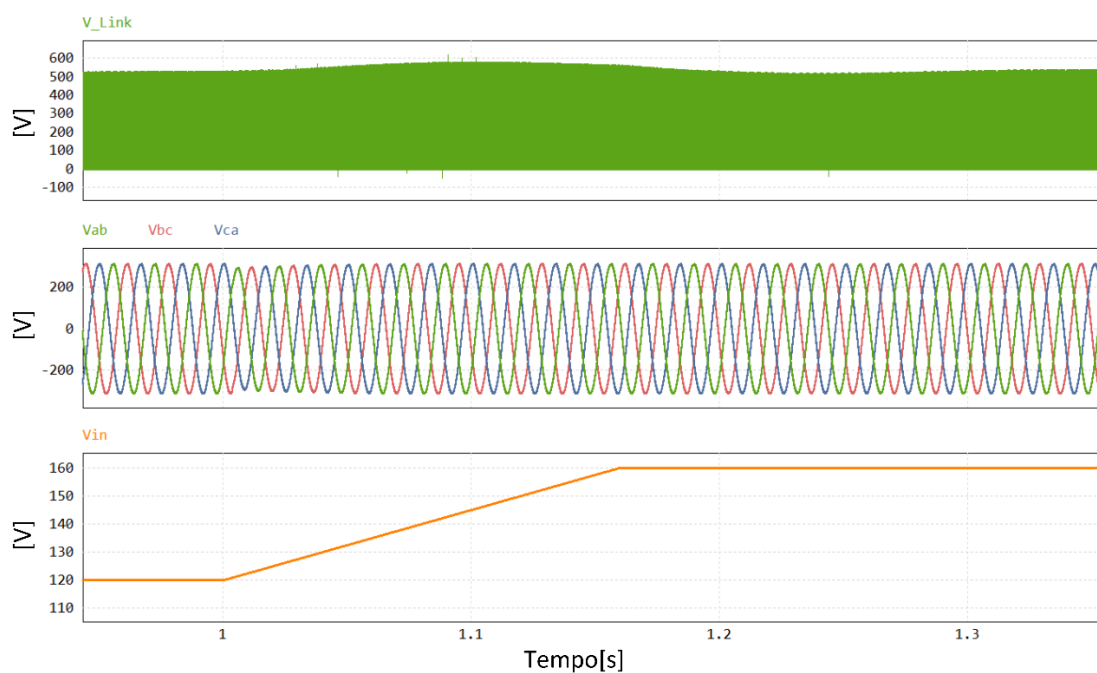
Figura 69 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de v_{IN} .



Fonte: O próprio autor.

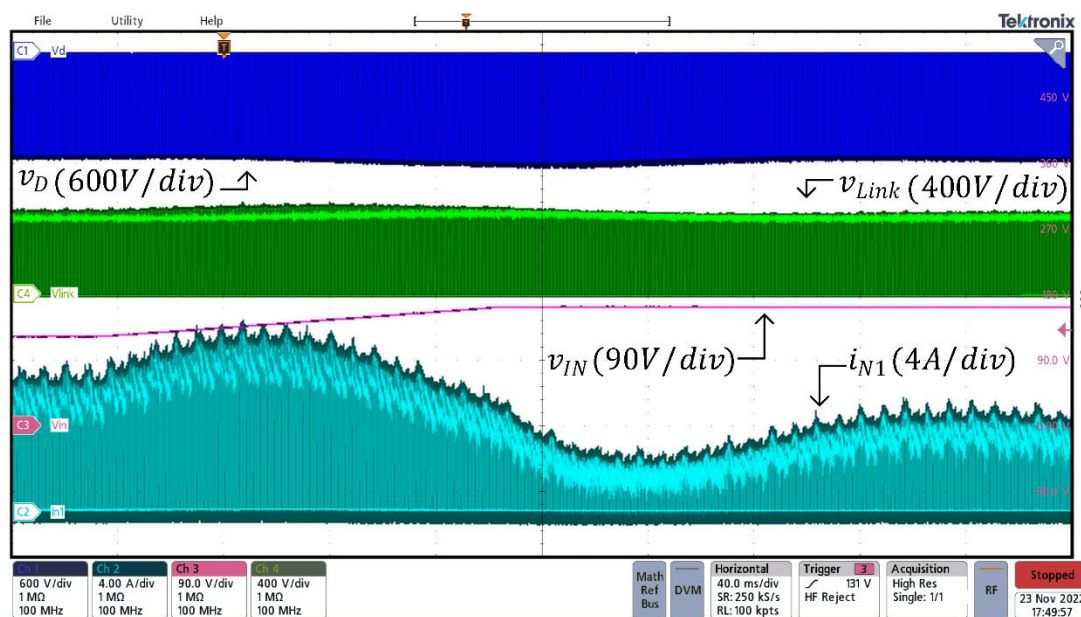
Na Figura 71 e na Figura 72 os sinais mostrados de cima para baixo são: a tensão no diodo D da rede de impedância, a tensão de *link* CC, tensão v_{IN} e por fim a corrente no enrolamento N_1 do indutor acoplado.

Figura 70 - Simulação do conversor, operando como formador de rede, durante um degrau de v_{IN} .



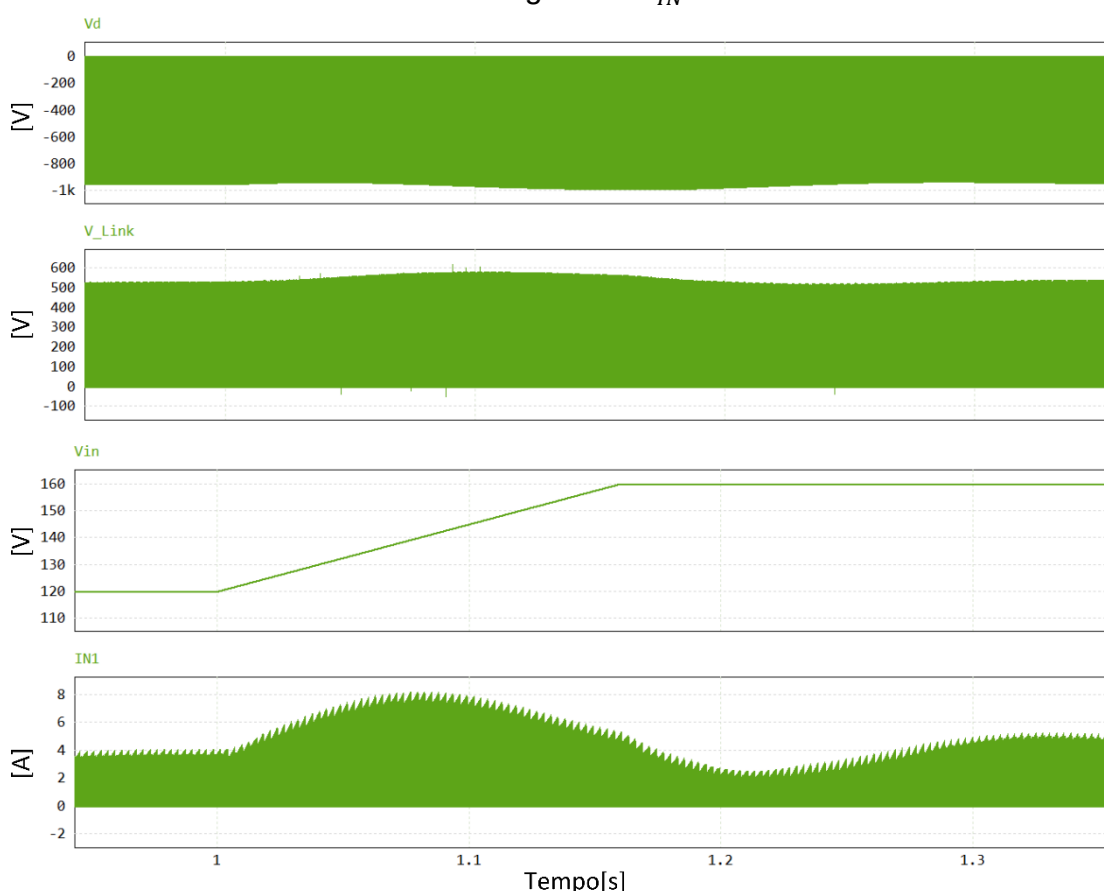
Fonte: O próprio autor.

Figura 71 - Resultado experimental do conversor, operando como formador de rede, durante um degrau de v_{IN} .



Fonte: O próprio autor.

Figura 72 - Simulação do conversor, operando como formador de rede, durante um degrau de v_{IN} .



Fonte: O próprio autor.

O objetivo desse ensaio foi demonstrar que o conversor atende a carga mediante perturbações (variações) no estágio de entrada, emulando uma fonte de energia intermitente, tal como é o caso de diversas fontes de energias renováveis, como PV e CaC. Como pode ser observado nos resultados obtidos, o controle do lado CC e do lado CA conseguem se manter estáveis perante a variação, indicando uma regulação adequada.

6.2.4 Seguidor de Rede - Degrau de Potência Ativa

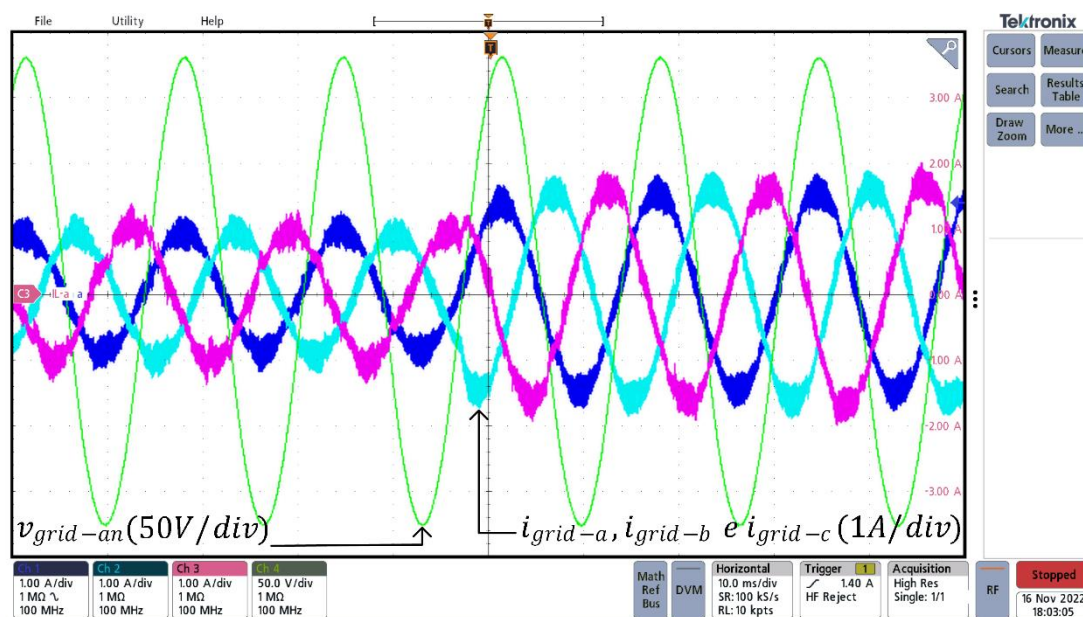
Nessa seção são apresentados o desempenho do conversor operando no modo seguidor de rede, sem carga no PAC, durante variação de potência ativa entregue a rede elétrica. A Figura 73 e a Figura 74 mostram, respectivamente, o resultado experimental e o de simulação durante a variação de potência de $P_{OUT} = 260\text{ W}$ para $P_{OUT} = 500\text{ W}$.

Conforme discutido na seção 4.7, a tensão de *link* CC utilizada foi de $\hat{v}_{Link} = 500\text{ V}$ e como nesse ensaio a tensão de entrada da rede de impedância

foi $v_{IN} = 120 \text{ V}$, logo o ganho de tensão imposto pela rede de impedância foi de $G_V = 4,16$.

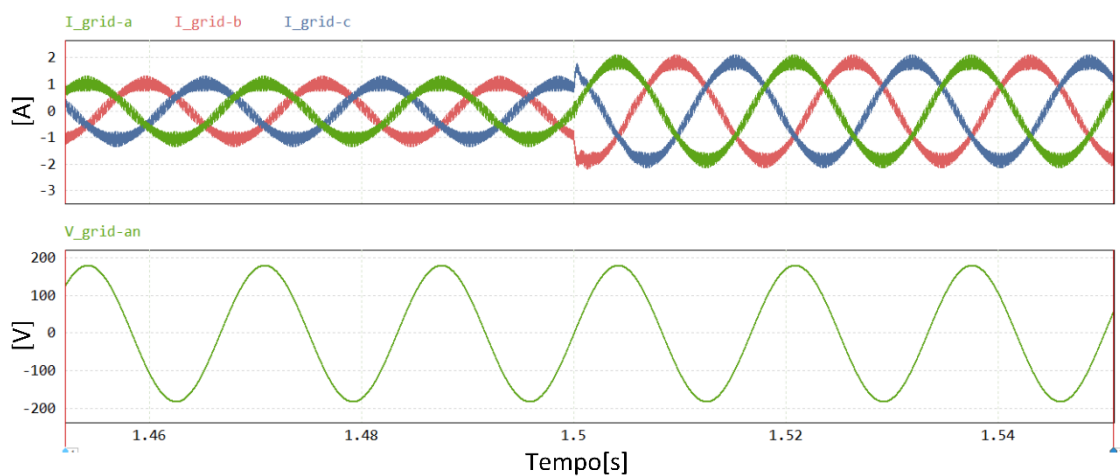
Os sinais ilustrados na Figura 73 e Figura 74 são: as correntes das três fases nos indutores de filtro de saída do conversor e a tensão fase-neutro da rede elétrica. A taxa de distorção harmônica dos sinais de corrente foi de 2,37 % antes do degrau e 2,08 % após, para os resultados experimentais.

Figura 73 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

Figura 74 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.

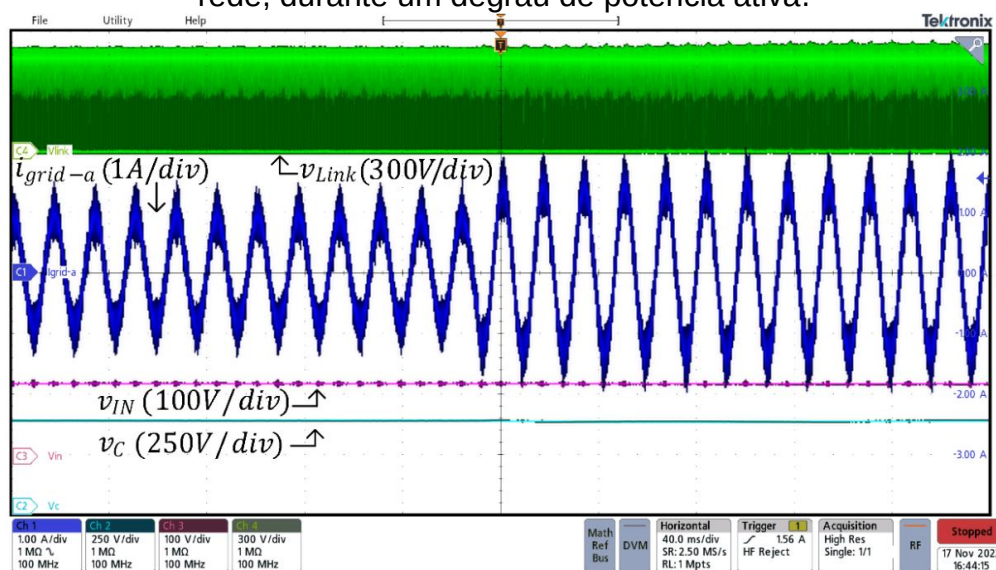


Fonte: O próprio autor.

Nota-se que o sinal da corrente da fase “a” da rede elétrica está em fase com a tensão da fase “a” com o neutro ($v_{grid-an}$). Portanto é possível concluir que o algoritmo PLL implementado realiza o sincronismo adequado com a rede.

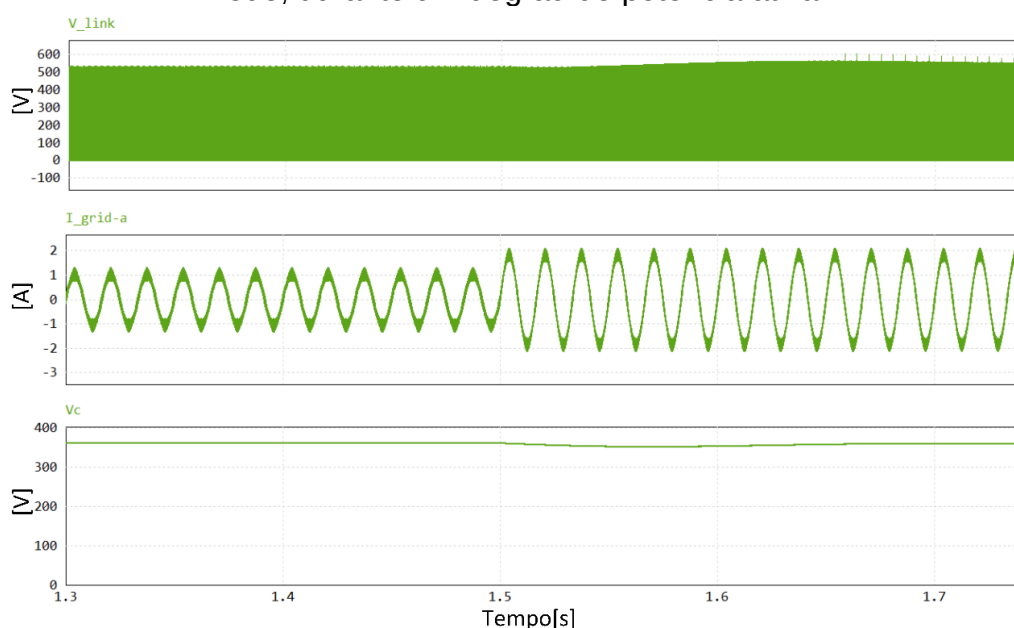
A Figura 75 e Figura 76 também apresentam o resultado experimental e de simulação do conversor operando no modo seguidor de rede durante variação de potência ativa entregue a rede elétrica. Porém, os sinais mostrados de cima para baixo em ambas as figuras são: a tensão de *link* CC da rede de impedância, a corrente da fase “a” injetada na rede elétrica e a tensão v_C do capacitor da rede de impedância.

Figura 75 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

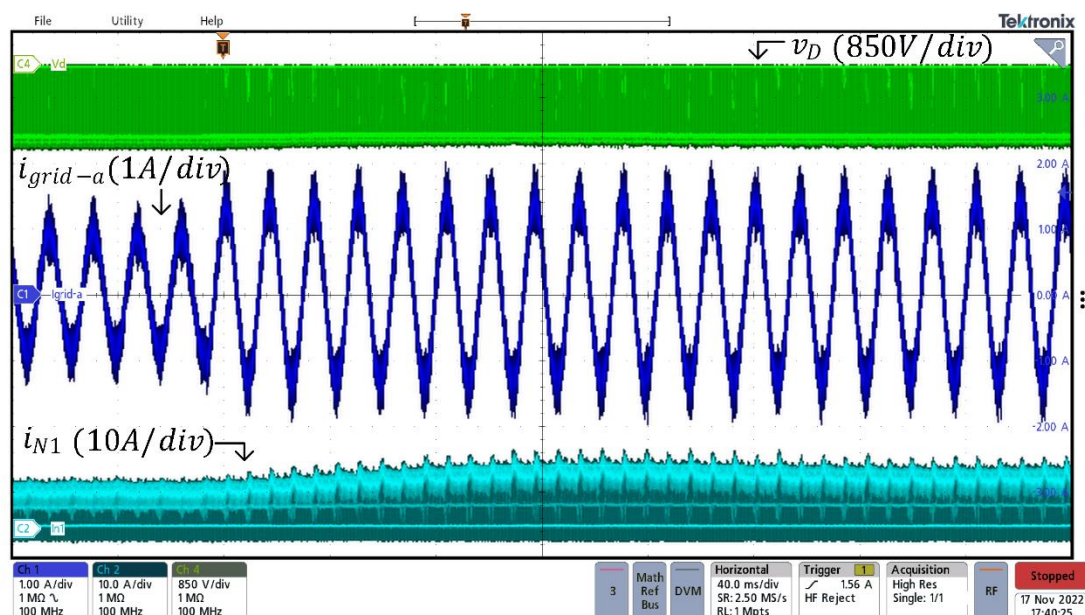
Figura 76 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

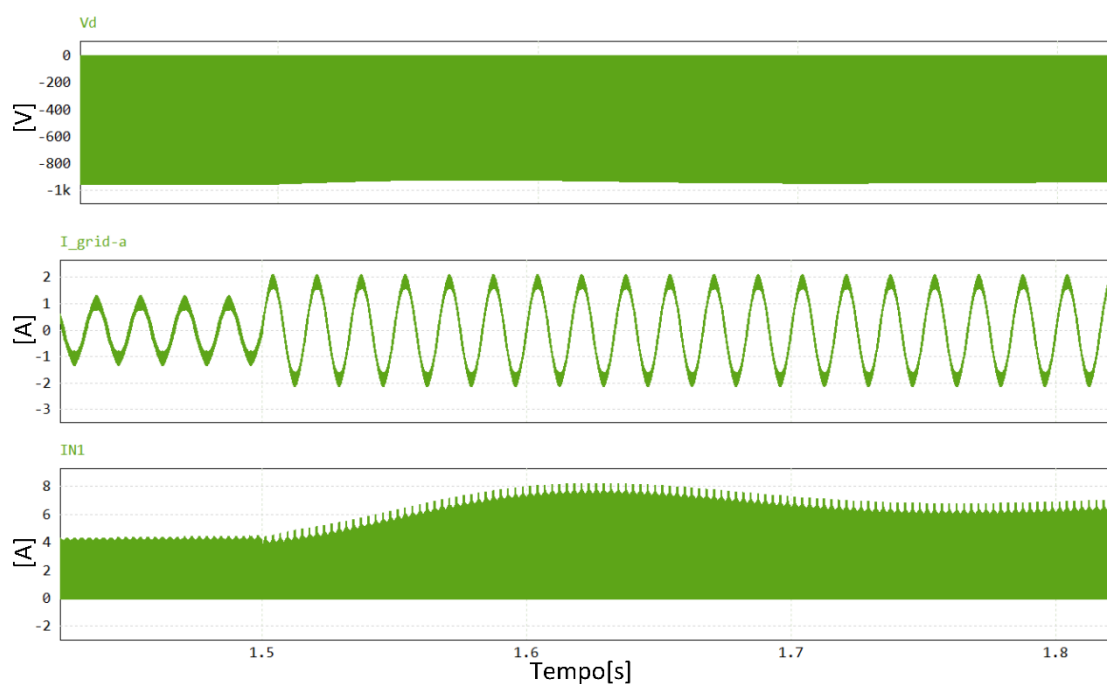
Na Figura 77 e Figura 78 os sinais mostrados de cima para baixo são: a tensão no diodo D da rede de impedância, corrente da fase “a” injetada na rede elétrica e a corrente no enrolamento N_1 do indutor acoplado.

Figura 77 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

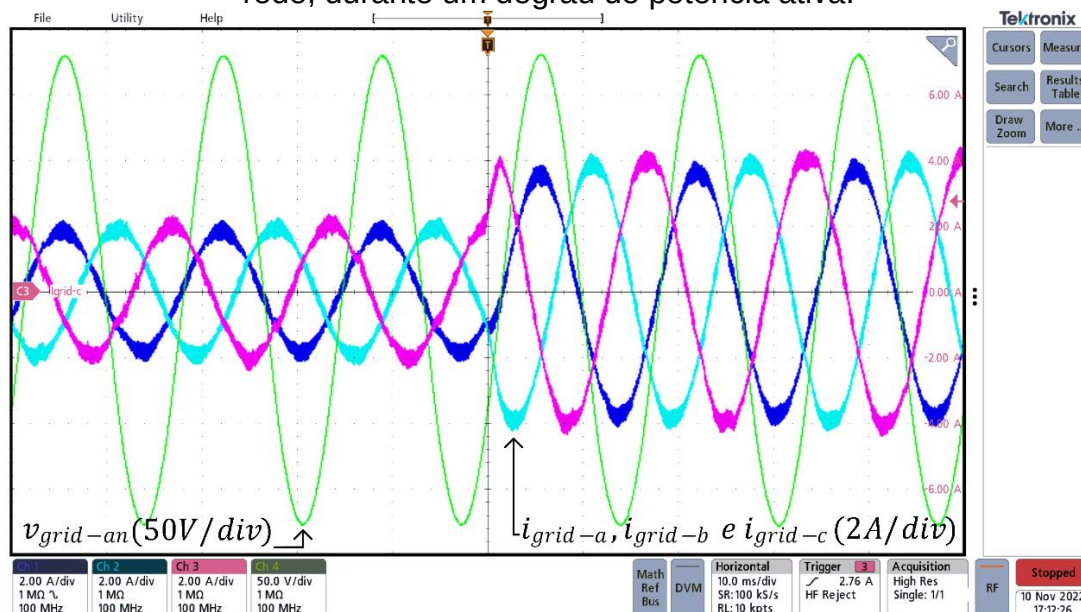
Figura 78 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

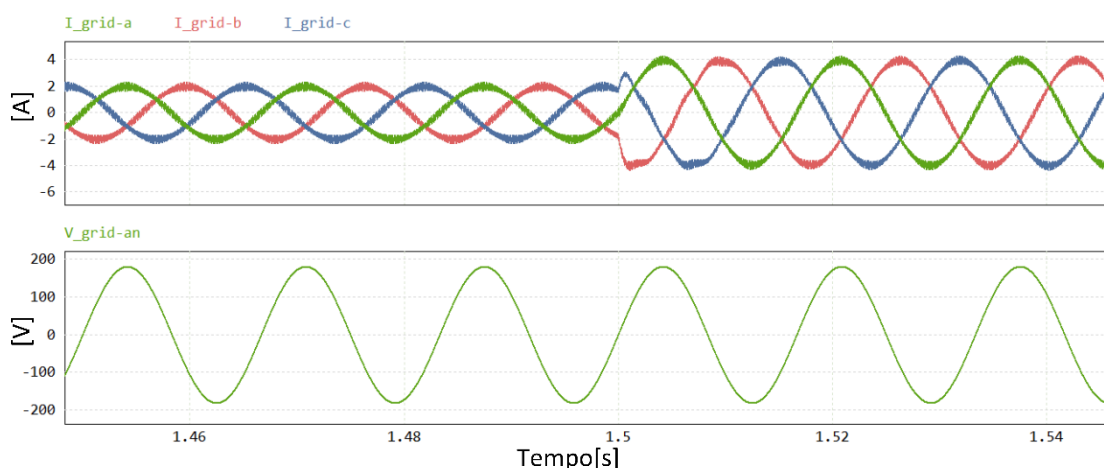
Também foram coletados resultados de variação de potência ativa com a tensão $v_{IN} = 250\text{ V}$, o que resulta no ganho de tensão $G_V = 2$ praticado pela rede de impedância. A Figura 79 e a Figura 80 mostram, respectivamente, o resultado experimental e o de simulação durante a variação de potência de $P_{OUT} = 530\text{ W}$ para $P_{OUT} = 1077\text{ W}$. A taxa de distorção harmônica dos sinais da corrente injetada na rede foi de 1,95 % antes do degrau e 0,89 % após.

Figura 79 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

Figura 80 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de potência ativa.



Fonte: O próprio autor.

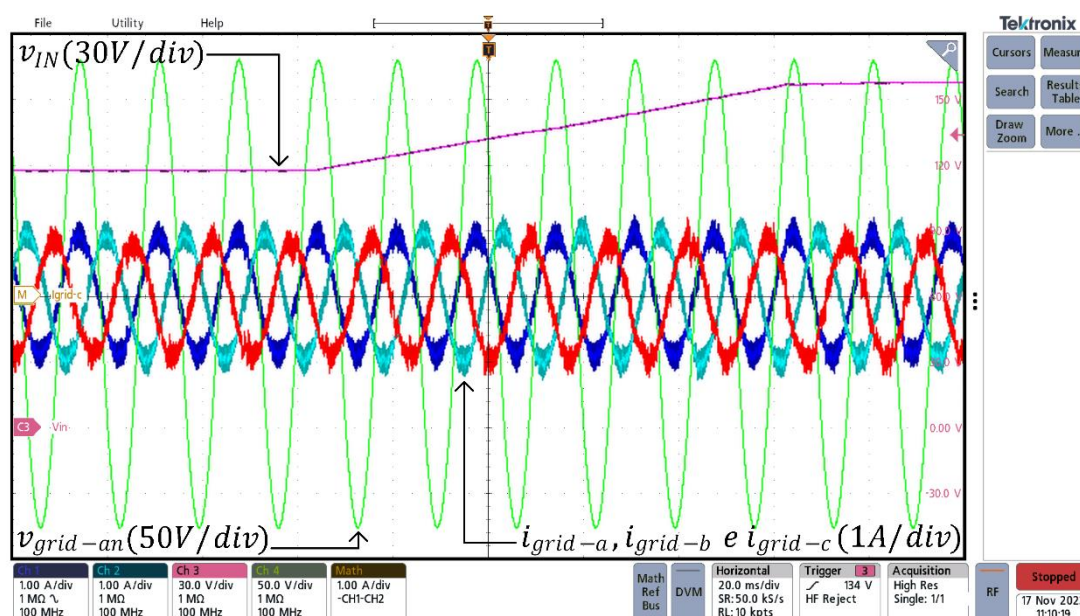
Observando os resultados obtidos, nota-se que a distorção harmônica total na corrente foi menor empregando $G_V = 2$. Isso se deu devido a maior potência ativa injetada na rede elétrica. Portanto, quanto maior potência injetada,

menor será a THD de corrente, pois maior será a componente fundamental em relação as outras componentes harmônicas.

6.2.5 Seguidor de Rede - Variação de v_{IN}

Nessa seção são apresentados os resultados de desempenho do conversor operando no modo seguidor de rede, sem carga no PAC, durante variação da tensão de entrada v_{IN} . A Figura 81 e a Figura 82 mostram, respectivamente, o resultado experimental e o de simulação durante a variação de $v_{IN} = 120\text{ V}$ para $v_{IN} = 160\text{ V}$. Os sinais ilustrados nas figuras são: a tensão v_{IN} , as correntes das três fases injetadas na rede elétrica e sua tensão fase-neutro. A taxa de distorção harmônica dos sinais de corrente foi de 2,08 % para $v_{IN} = 120\text{ V}$ e 1,97 % para $v_{IN} = 160\text{ V}$, para os resultados experimentais.

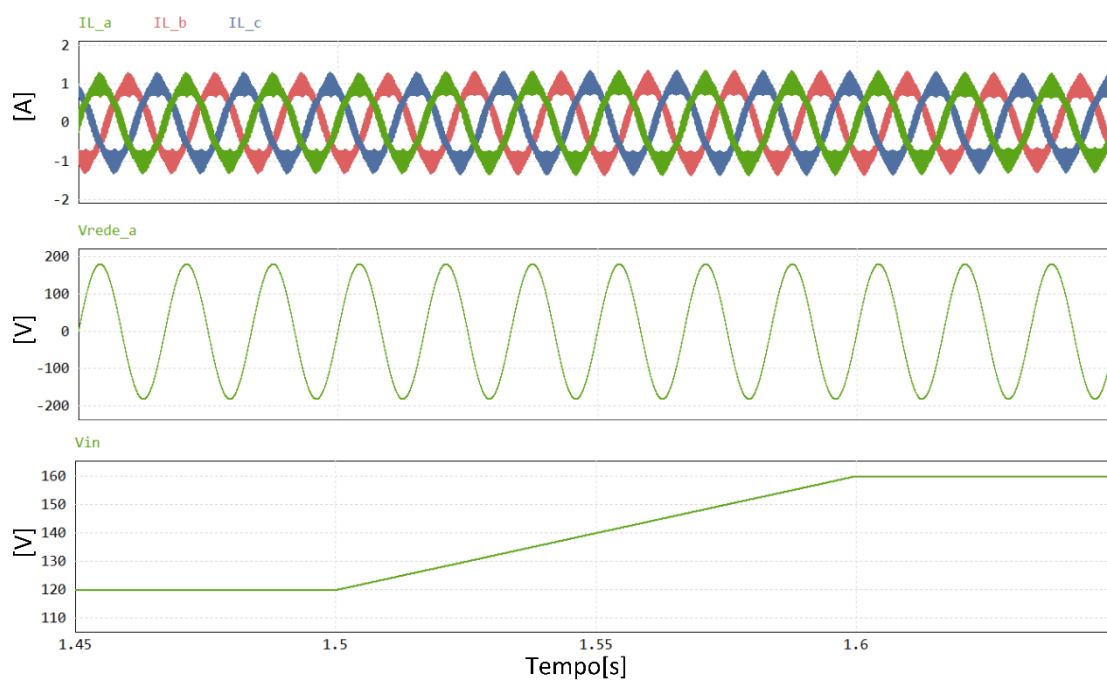
Figura 81 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de v_{IN} .



Fonte: O próprio autor.

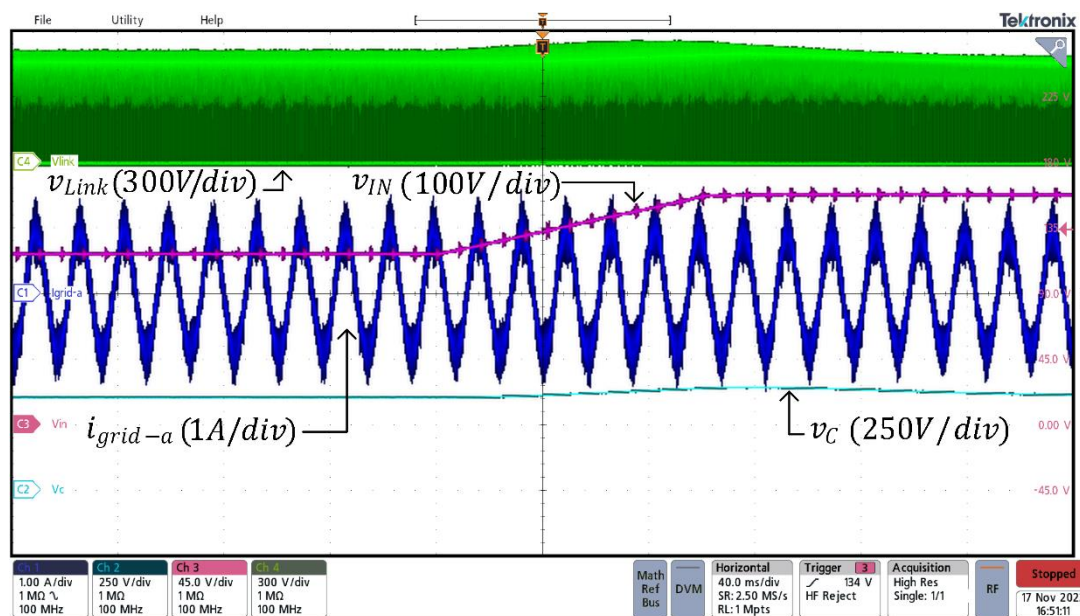
A Figura 83 e a Figura 84 também apresentam o resultado experimental e de simulação do conversor operando no modo seguidor de rede durante variação de v_{IN} . Porém, os sinais mostrados de cima para baixo em ambas as figuras são: a tensão de *link* CC da rede de impedância, a corrente da fase “a” injetada na rede elétrica, a tensão v_{IN} e a tensão do capacitor v_C da rede de impedância.

Figura 82 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de v_{IN} .



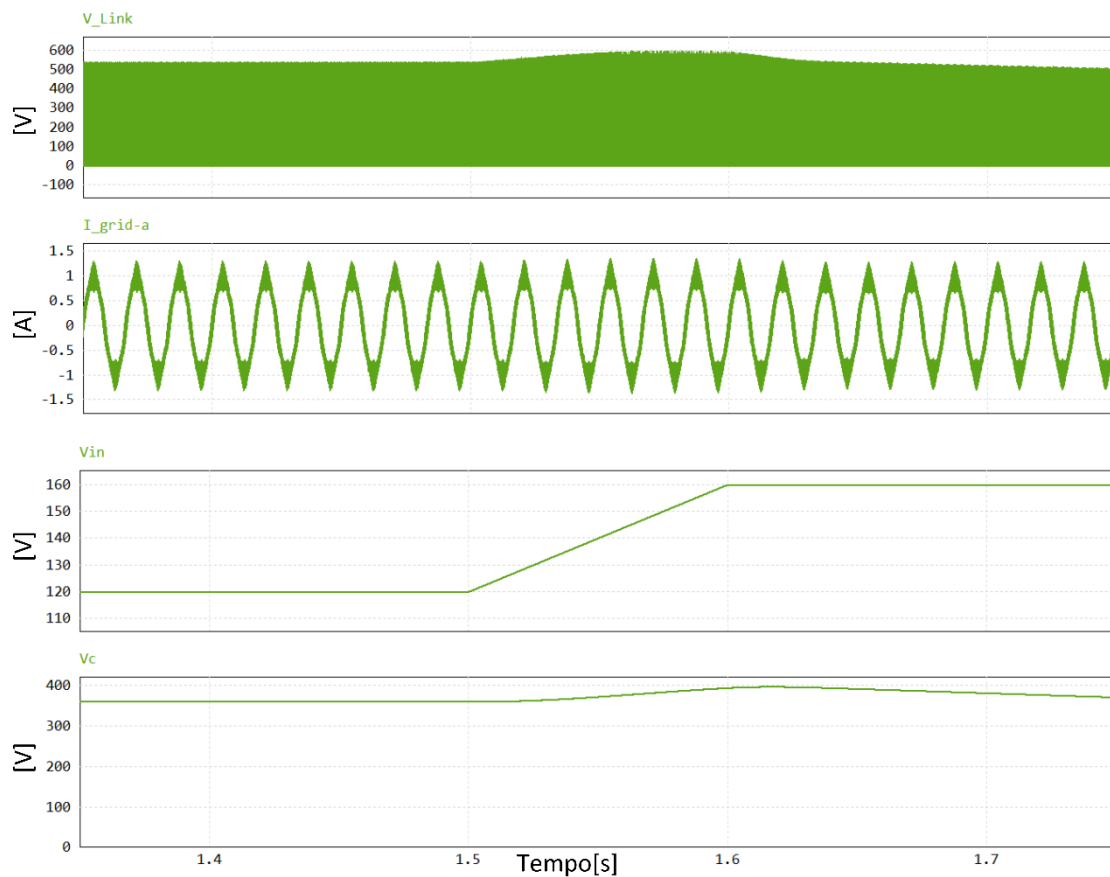
Fonte: O próprio autor.

Figura 83 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de v_{IN} .



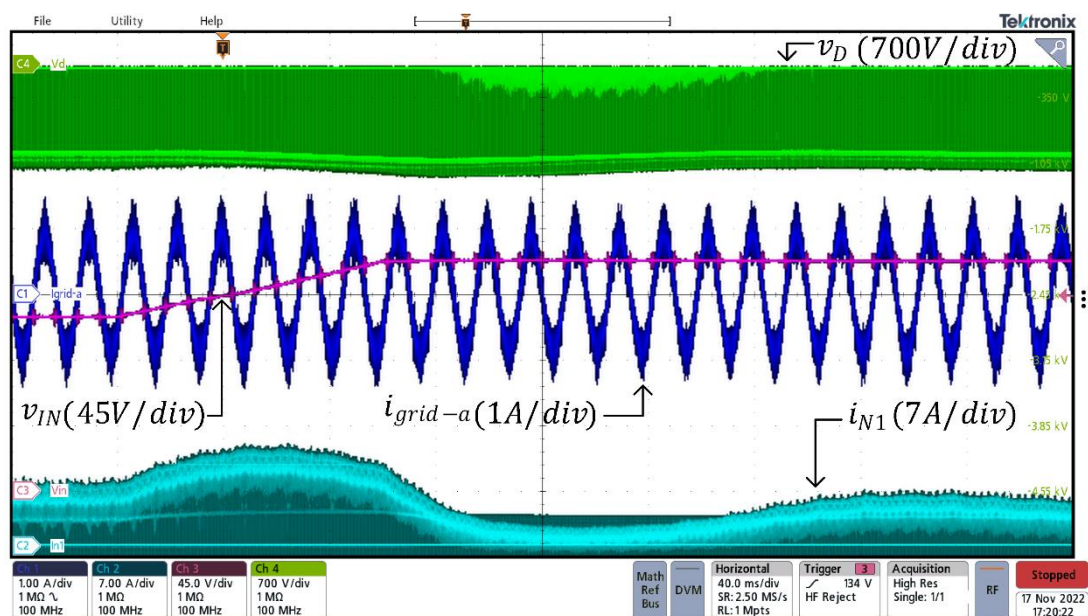
Fonte: O próprio autor.

Figura 84 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de v_{IN} .



Fonte: O próprio autor.

Figura 85 - Resultado experimental do conversor, operando como seguidor de rede, durante um degrau de v_{IN} .

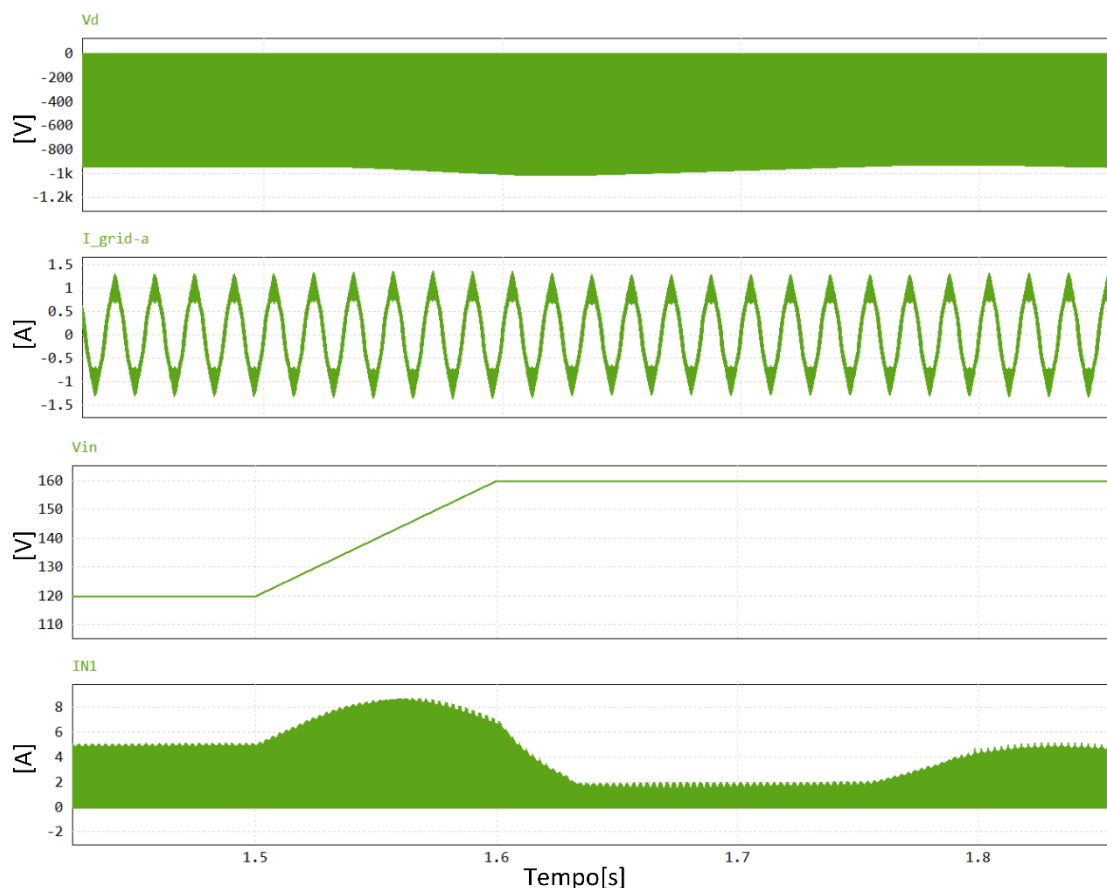


Fonte: O próprio autor.

Na Figura 85 e na Figura 86 os sinais mostrados de cima para baixo são:

a tensão no diodo D da rede de impedância, corrente da fase “a” injetada na rede elétrica, a tensão v_{IN} e a corrente no enrolamento N_1 do indutor acoplado.

Figura 86 - Resultado de simulação do conversor, operando como seguidor de rede, durante um degrau de v_{IN} .



Fonte: O próprio autor.

O objetivo desse ensaio é o conversor fornecer potência constante à rede elétrica, mediante variações na tensão de entrada, assim como ocorre por exemplo com fonte alternativas de energia na presença de variações climáticas. Portanto, de forma geral pode-se dizer que a Figura 81 a Figura 86 apresentam comportamento adequado da malha de controle, regulando simultaneamente a tensão de *link* CC e a corrente trifásica injetada na rede elétrica.

6.2.6 Seguidor de Rede – Compensação de corrente harmônica

Nessa e nas próximas duas seções são apresentados resultados mostrando a resposta dinâmica do conversor operando no modo seguidor de rede, fornecendo potência ativa e realizando simultaneamente a compensação de distúrbios da carga Z_L . Além da carga Z_L também está conectado ao PAC um banco resistivo trifásico em estrela de $R = 72 \, \Omega$. Essa carga demanda uma

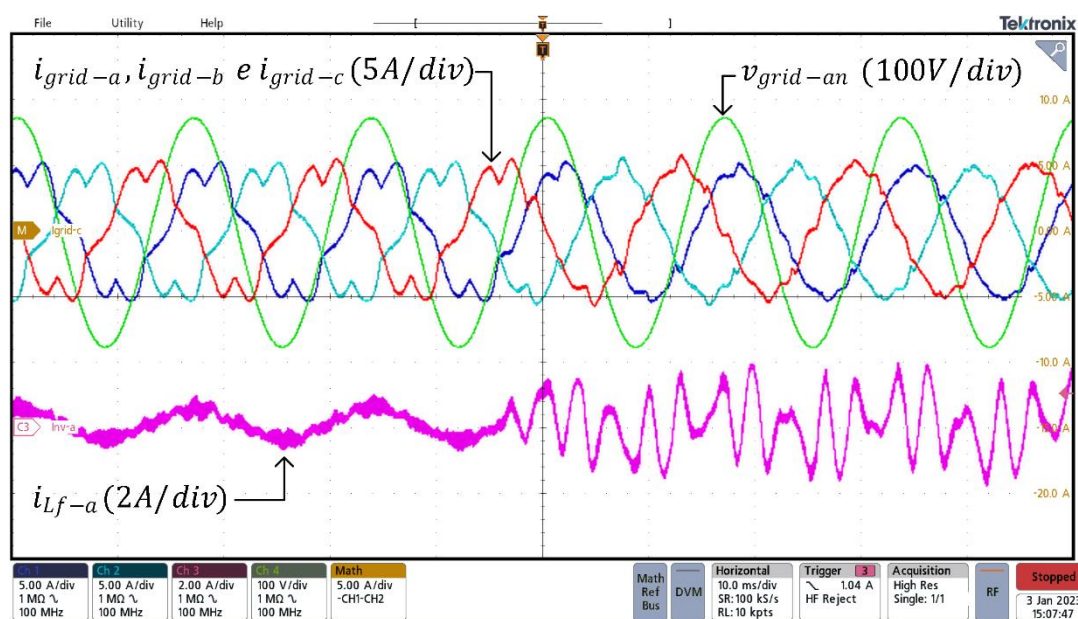
potência maior que v_{IN} (gerador distribuído) é capaz de gerar, logo a rede elétrica deverá fornecer a energia restante para a carga.

O objetivo das seções é mostrar a flexibilidade da compensação seletiva, realizada por meio da decomposição da corrente da carga em parcelas ortogonais, através do uso da Teoria de Potência Conservativa.

Nessa seção é mostrada apenas a compensação da corrente i_v (tipicamente relacionada com componentes harmônicas e não linearidades da carga), o subscrito " v " indica o termo *void*. A Figura 87 e a Figura 88 apresentam o resultado experimental e de simulação do conversor operando como seguidor de rede, fazendo a injeção de potência ativa e realizando simultaneamente a compensação apenas de i_v .

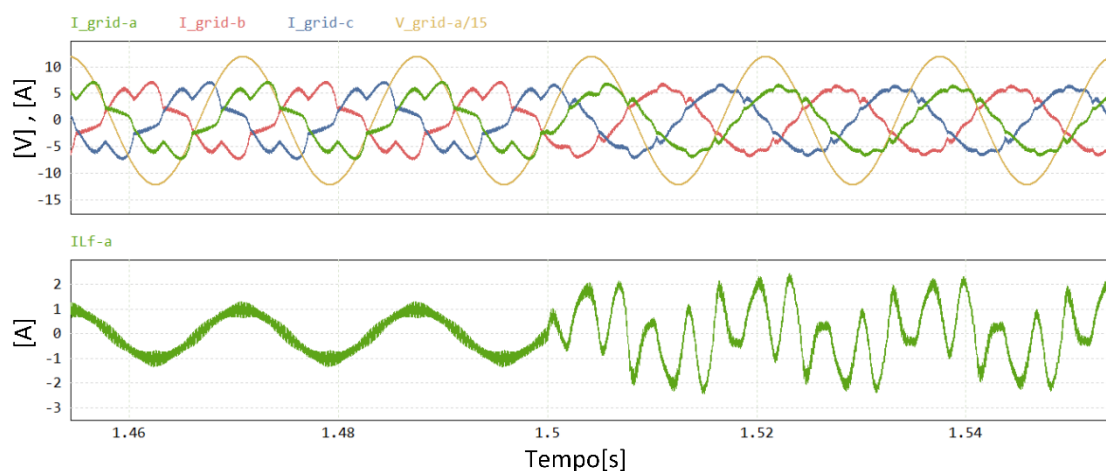
A parte superior das figuras contém os sinais trifásicos de corrente da rede elétrica e sua tensão fase-neutro. A parte inferior ilustra o sinal da corrente da fase "a" sintetizada pelo YSI. A taxa de distorção harmônica dos sinais de corrente da rede elétrica é de 18 % antes da compensação e 4,1 % após, para os resultados experimentais.

Figura 87 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente *void* da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

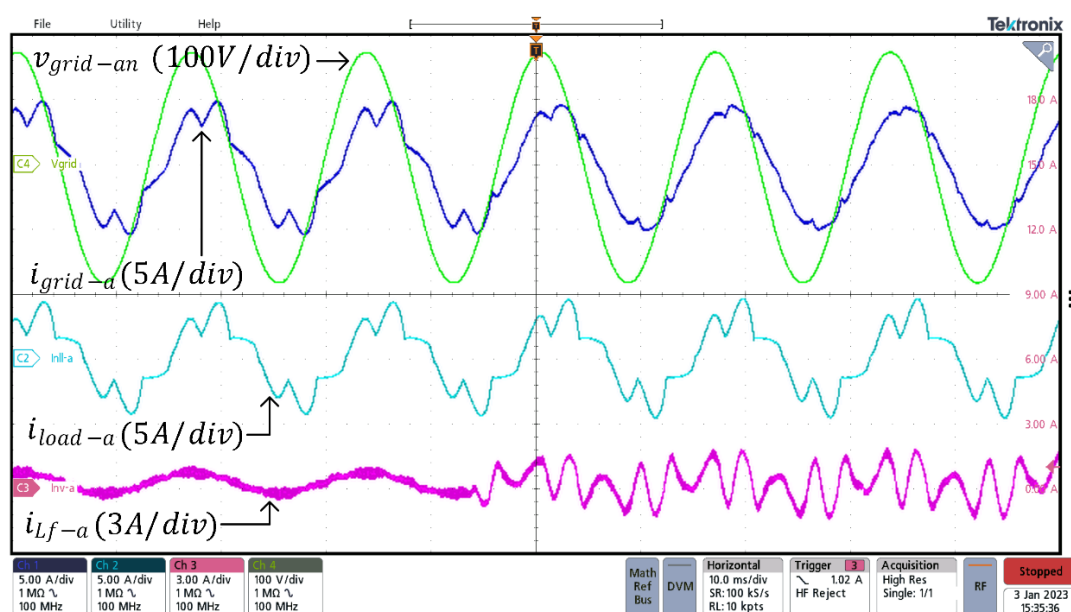
Figura 88 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente *void* da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

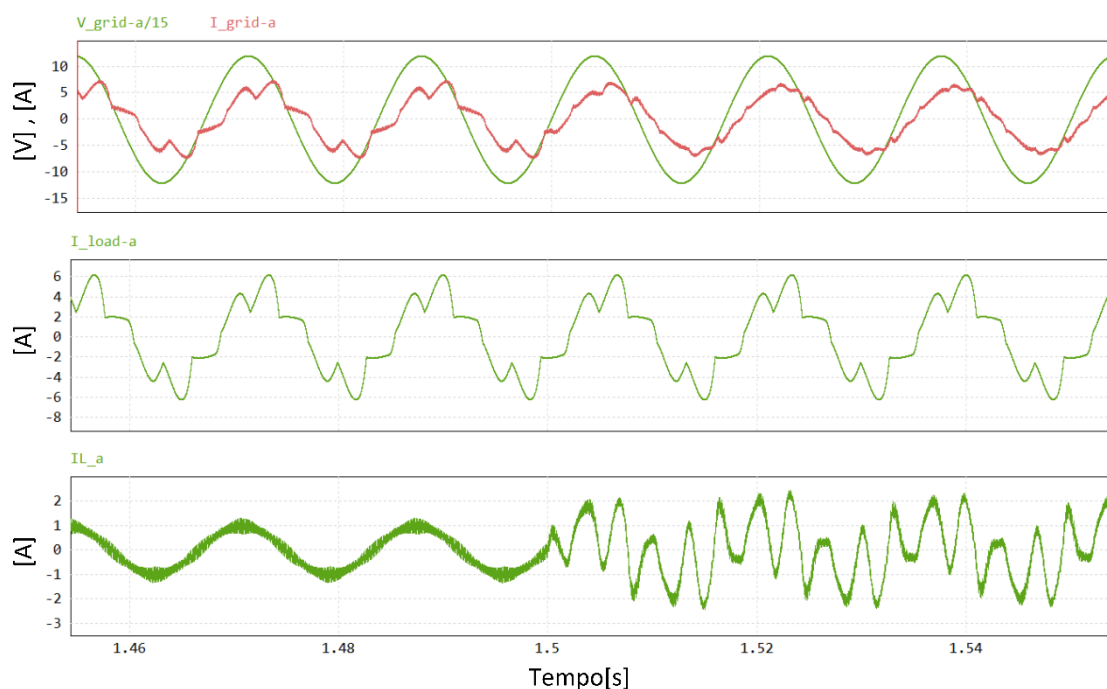
Observa-se que, após a compensação, apesar da distorção harmônica da corrente pela rede ser minimizada, o deslocamento de fase entre a corrente e tensão ainda permanece, ou seja, não foram compensados os reativos da carga. Com o objetivo de evidenciar e mostrar com maior clareza a compensação do distúrbio, a Figura 89 e a Figura 90 ilustram também o resultado do YSI realizando a compensação de i_v , porém são ilustrados apenas os sinais da fase “a” de: i_{grid} , v_{grid} , i_{load} e i_{Lf} .

Figura 89 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente *void* da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

Figura 90 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente *void* da carga Z_L conectada ao PAC.



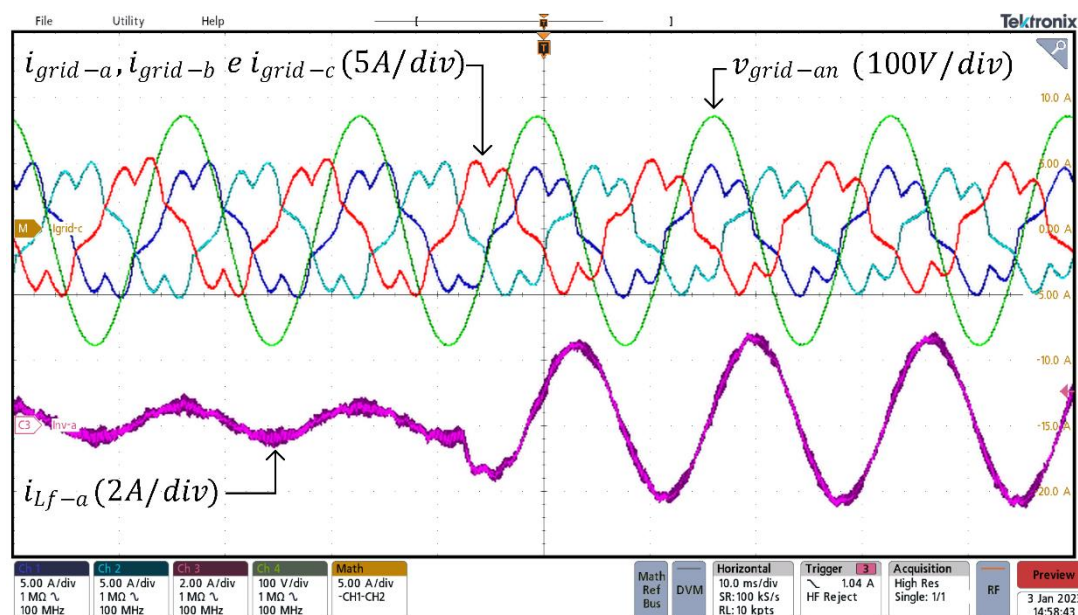
Fonte: O próprio autor.

6.2.7 Seguidor de Rede – Compensação de corrente reativa

Nessa seção é mostrada apenas a compensação da corrente i_r , o subscrito "r" indica o termo reativo. A Figura 91 e a Figura 92 apresentam, respectivamente, o resultado experimental e de simulação do conversor operando como seguidor de rede, fazendo a injeção de potência ativa e realizando simultaneamente a compensação de i_r .

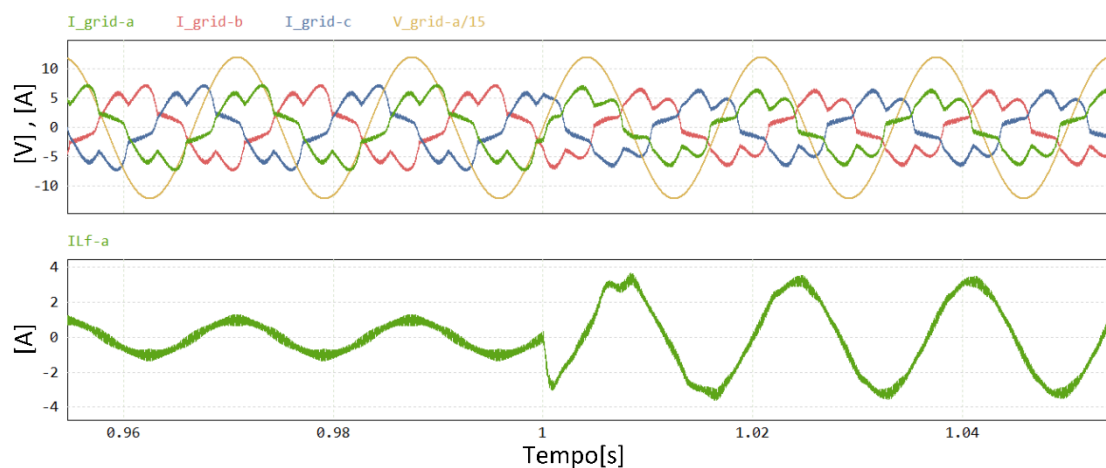
A parte superior das figuras contém os sinais trifásicos de corrente da rede elétrica e sua tensão fase-neutro. A parte inferior ilustra o sinal da corrente da fase "a" sintetizada pelo YSI. A taxa de distorção harmônica dos sinais de corrente da rede elétrica é de 18 % antes da compensação e 20,5 % após, para os resultados experimentais. Após a compensação é possível observar que a corrente pela rede e a tensão estão em fase, entretanto, a distorção harmônica gerada pela carga continua afetando a rede, sendo a taxa de distorção ligeiramente superior, em função da redução da corrente fundamental da rede.

Figura 91 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

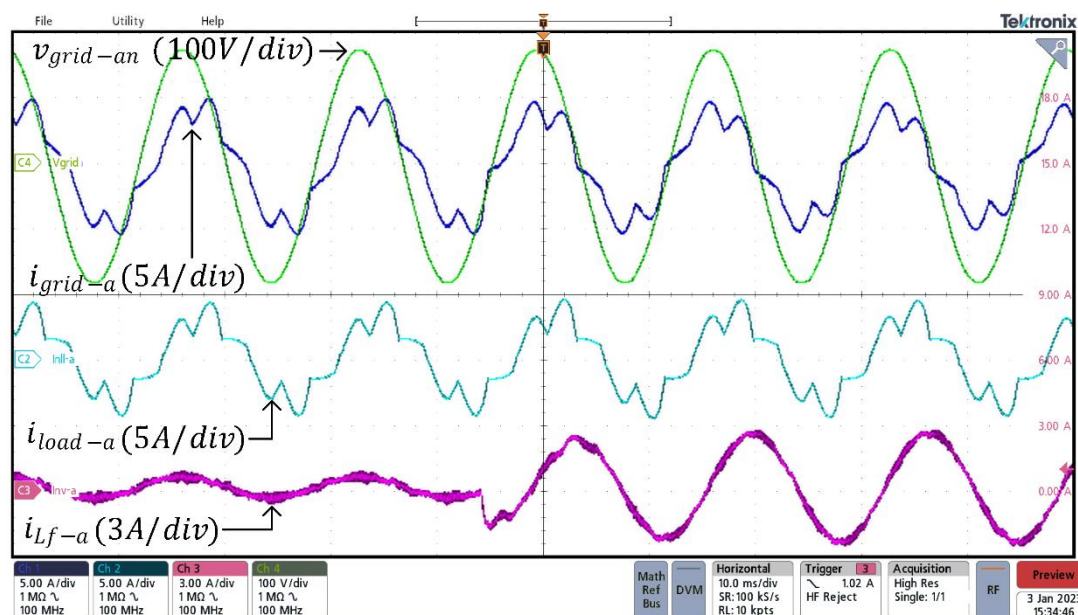
Figura 92 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

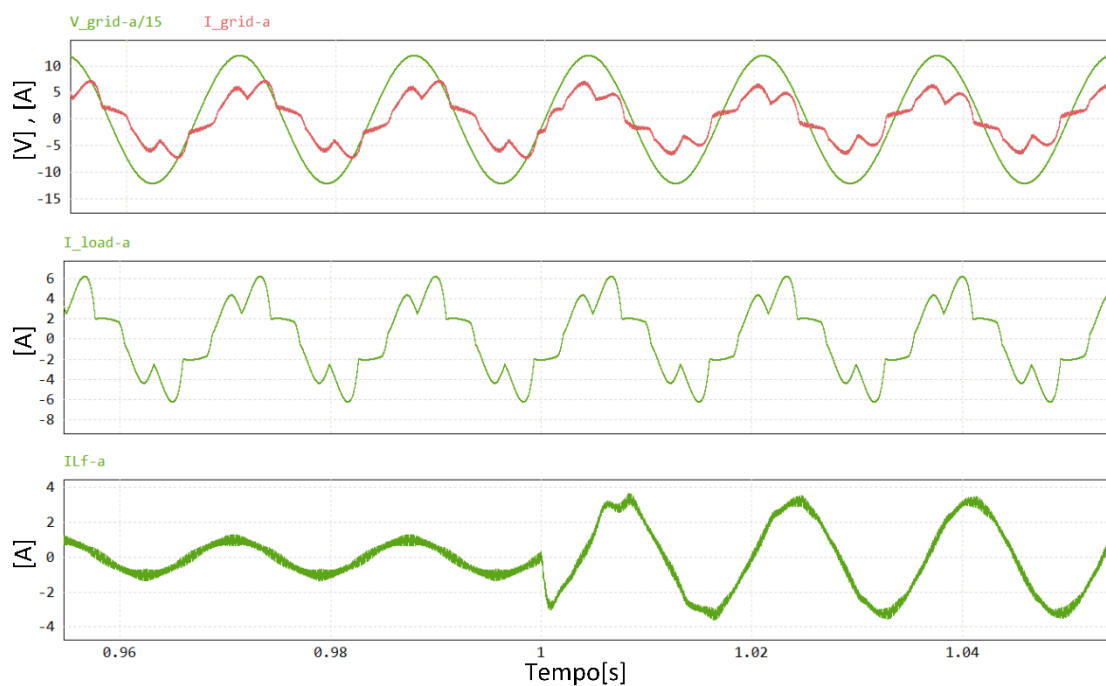
Para mostrar com maior clareza a compensação do distúrbio, a Figura 93 e a Figura 94 ilustram também o resultado do YSI realizando a compensação de i_r , porém são ilustrados apenas os sinais da fase “a” de: i_{grid} , v_{grid} , i_{load} e i_{Lf} .

Figura 93 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

Figura 94 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação da corrente reativa da carga Z_L conectada ao PAC.



Fonte: O próprio autor.

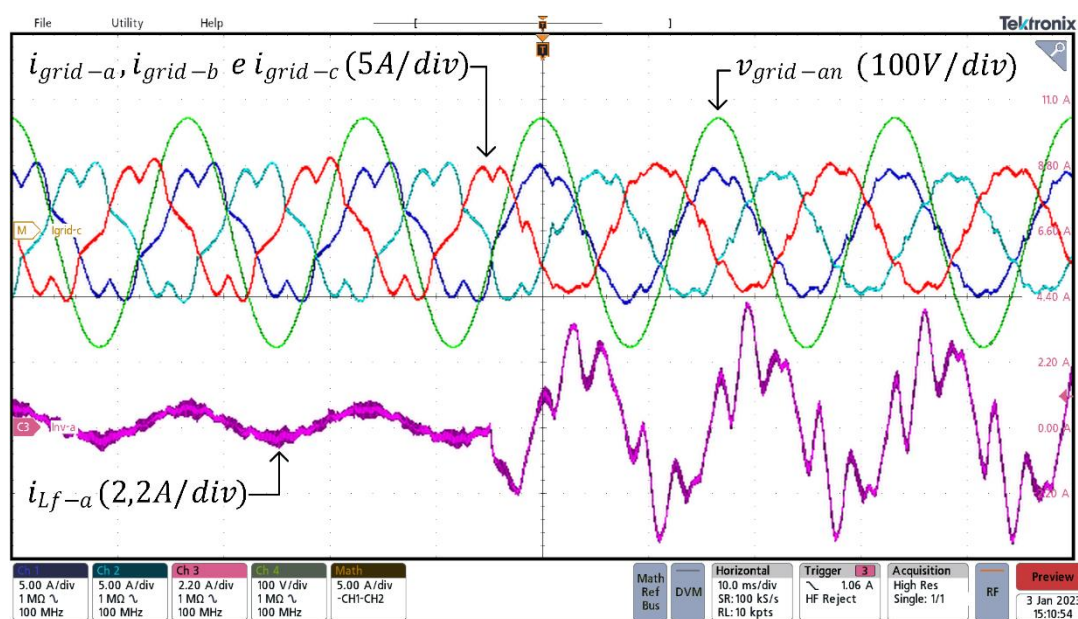
6.2.8 Seguidor de Rede – Compensação total dos distúrbios da carga

A Figura 95 e a Figura 96 apresentam o resultado experimental e de simulação do conversor operando como seguidor de rede, fazendo a injeção de potência ativa e realizando simultaneamente a compensação de todos os distúrbios na corrente causados pela carga Z_L , ou seja, a compensação da corrente não ativa, resultando a corrente pela rede menos distorcida e praticamente em fase com a tensão.

A parte superior das figuras contém os sinais trifásicos de corrente da rede elétrica e sua tensão fase-neutro. A parte inferior ilustra o sinal da corrente da fase “a” sintetizada pelo YSI. A taxa de distorção harmônica dos sinais de corrente da rede elétrica é de 18 % antes da compensação e 5 % após, para os resultados experimentais.

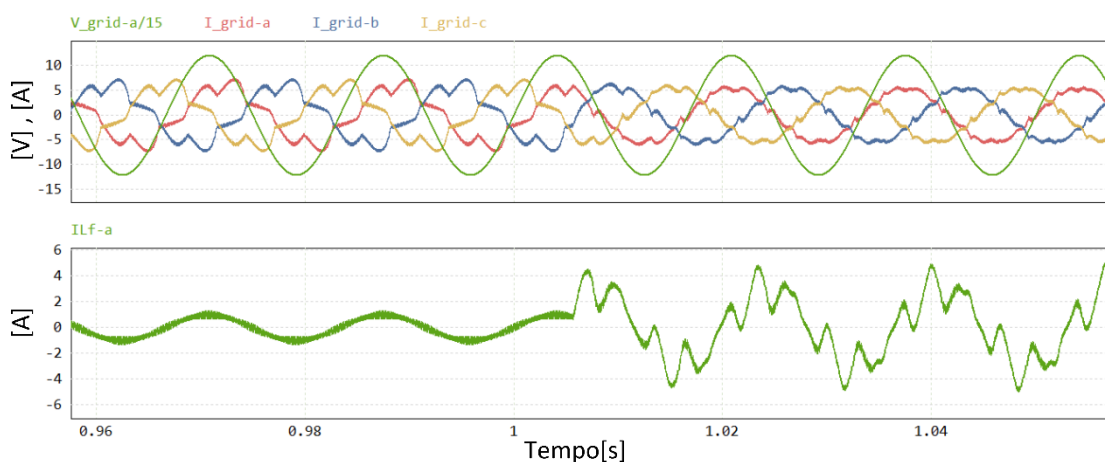
A partir dos resultados obtidos após a compensação, pode-se constatar que além da corrente i_{grid-a} encontrar-se em fase com a tensão fase-neutro, a sua forma de onda apresenta um formato mais parecido com o formato ideal da forma de onda da corrente senoidal esperada.

Figura 95 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.



Fonte: O próprio autor.

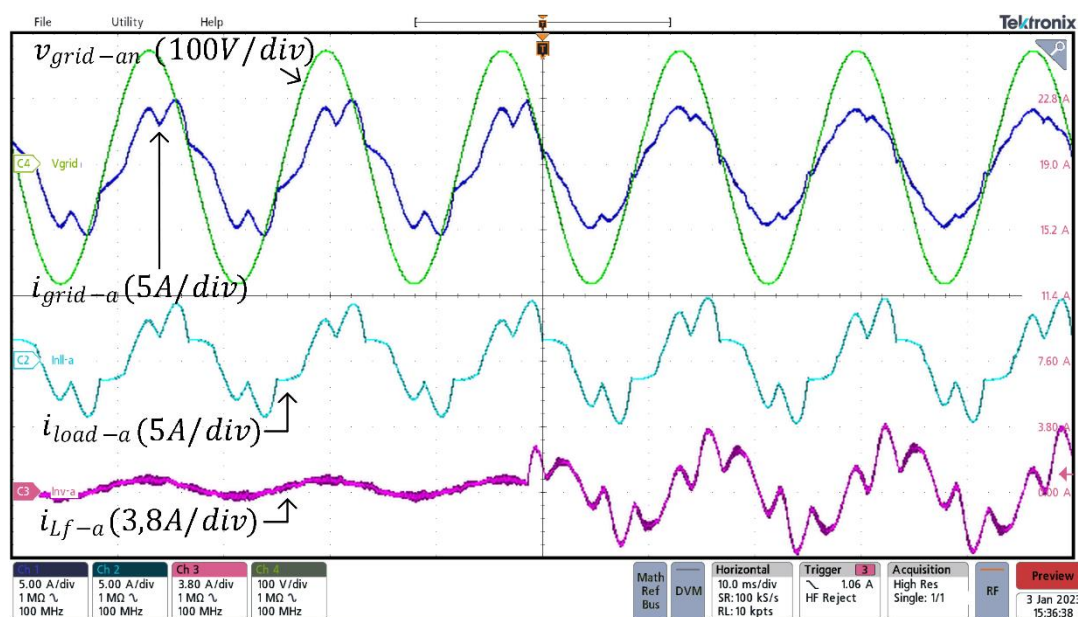
Figura 96 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.



Fonte: O próprio autor.

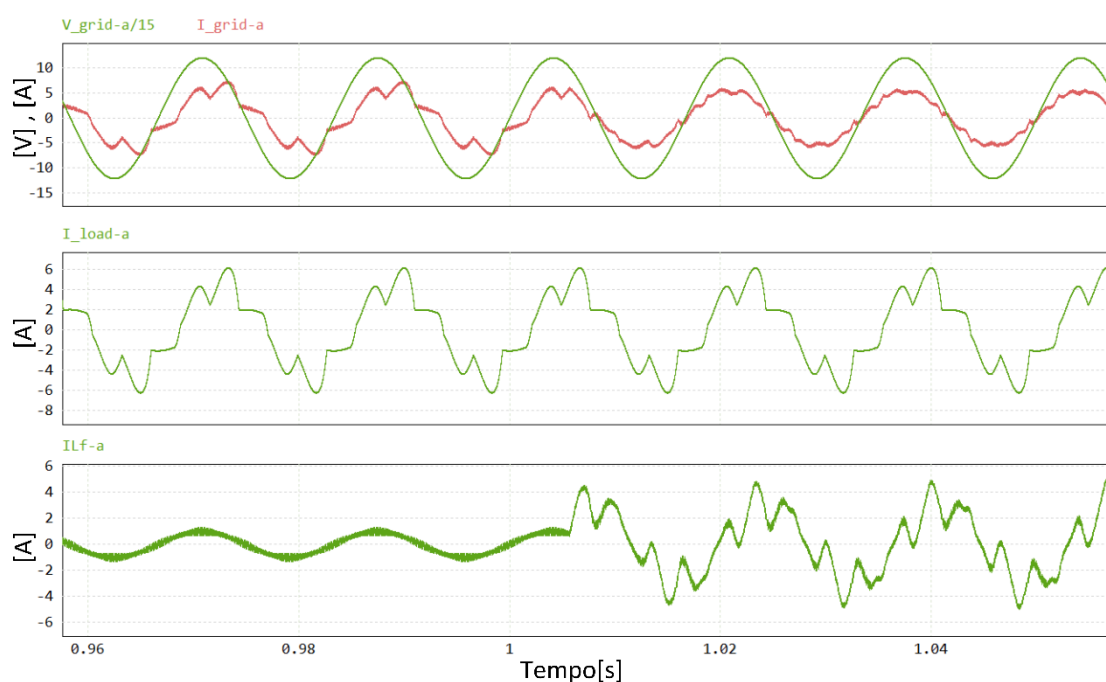
Para mostrar com maior clareza a compensação do distúrbio, a Figura 97 e a Figura 98 ilustram também o resultado do YSI realizando a compensação total ($i_r + i_v$), porém são ilustradas apenas os sinais da fase “a” de: i_{grid} , v_{grid} , i_{load} e i_{Lf} .

Figura 97 - Resultado experimental do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.



Fonte: O próprio autor.

Figura 98 - Resultado de simulação do conversor operando como seguidor de rede e realizando a compensação total dos distúrbios gerados pela carga Z_L conectada ao PAC.



Fonte: O próprio autor.

Com a finalidade de caracterizar diferentes aspectos de operação da carga no PAC que afetam o fator de potência, foram calculados os índices de desempenho λ , λ_D e λ_Q , relacionados à CPT (como apresentado no Apêndice A). Em operação ideal, o fator de distorção λ_D é zero, semelhante a DHT, pois expressa a ausência de componentes harmônicas. O fator de reatividade λ_Q é zero, enquanto o fator de potência λ é unitário em condições ideais.

O objetivo em demonstrar esses resultados é validar a eficácia e a flexibilidade da estratégia proposta, visando, por exemplo, atender objetivos de compensação de distúrbios para satisfazer algum critério de QEE, como compensação apenas de reativos, ou apenas de harmônicos ou ambos simultaneamente. A dinâmica de operação do sistema é descrita em relação à tensão e as componentes de corrente geradas pela teoria CPT. A Tabela 13 sintetiza os valores dos índices (λ , λ_D e λ_Q) para cada condição apresentada anteriormente.

Tabela 13 - Resumo dos índices da CPT para cada tipo de compensação.

Fatores CPT	Sem compensação	Compensação de harmônico (seção 6.2.6)	Compensação de reativo (seção 6.2.7)	Compensação total (seção 6.2.8)
λ_D	0,2443	0,0669	0,2900	0,0806
λ_Q	0,5582	0,5606	0,0094	0,0182
λ	0,8045	0,8263	0,9570	0,9966

Fonte: O próprio autor.

6.2.9 Resultados referentes as limitações operacionais do conversor em função da tensão mínima de link CC

O objetivo dessa seção é validar as equações, anteriormente apresentadas nesse trabalho, que determinam a tensão mínima de *link* CC para que o conversor opere adequadamente. Foram considerados dois casos para efetuar a validação: o “Cenário 1” e o “Cenário 2”. Em ambos foram coletados resultados do conversor operando no modo seguidor de rede, porém no “Cenário 1” o conversor faz a injeção de potência ativa e realiza simultaneamente a compensação de todos os distúrbios na corrente causados pela carga Z_L . No “Cenário 2” o inversor rede de impedância efetua apenas a injeção de potência ativa na rede elétrica, mas sem operar no provimento de serviços ancilares.

6.2.9.1 Cenário 1

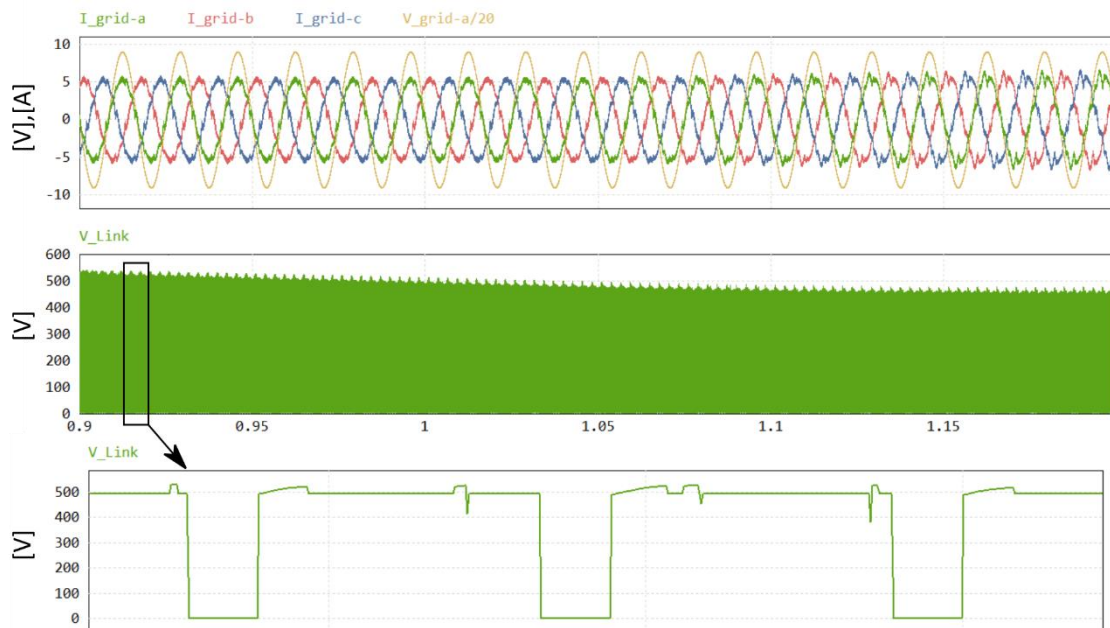
Nesse caso o conversor realiza duas funções: faz a injeção da energia produzida pelo gerador distribuído local e a compensação de todos os distúrbios na corrente causados pela carga Z_L conectada ao PAC, passando a operar também como um filtro ativo de potência.

Para o YSI realizar as duas funções descritas, foi adotado $\hat{v}_{Link} = 500 V$ como valor mínimo, conforme discutido na seção 4.7. É esperado que a performance do sistema seja deteriorada com valores menores de tensão.

A Figura 99 apresenta os resultados de simulação do “Cenário 1” durante a variação da tensão de $\hat{v}_{Link} = 500 V$ para $\hat{v}_{Link} = 430 V$. A parte superior da figura contém os sinais trifásicos de corrente e também a tensão de fase da rede elétrica. Os dois últimos sinais são a tensão de *link* CC, na parte intermediária da figura ilustrando a variação de amplitude e na inferior o detalhe do sinal. A taxa de distorção harmônica dos sinais de corrente injetadas na rede foi de 5 % para de $\hat{v}_{Link} = 500 V$ e 20,8 % para de $\hat{v}_{Link} = 430 V$.

A partir da equação (162), é possível identificar a capacidade teórica máxima do conversor em efetuar a compensação das correntes reativa e de 5ª e 7ª ordem harmônica, mantendo $\hat{v}_{Link}$ fixo em 500 V. A Figura 100 (a) mostra essa capacidade a partir da variação de v_{AC} . Quando o sistema opera sob condição nominal da tensão da rede elétrica $v_{AC} = 127 V$, os valores de pico da corrente de compensação podem chegar a $I_{Z_L-r} = 3 A$, $I_{Z_L5^a} = 1,3 A$ e $I_{Z_L7^a} = 0,4 A$. Quando o valor eficaz da tensão fase-neutro da rede diminui, por exemplo, para $v_{AC} = 101,116V$, os valores de pico da corrente de compensação aumentam e podem chegar a no máximo $I_{Z_L-r} = 11,23 A$, $I_{Z_L5^a} = 4,49 A$ e $I_{Z_L7^a} = 1,31 A$.

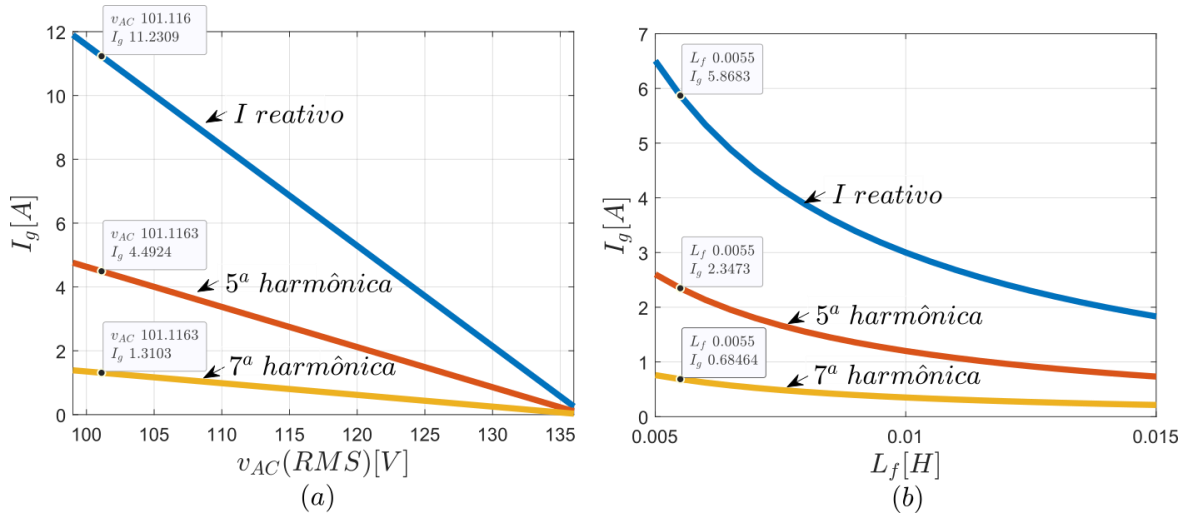
Figura 99 - Resultado de simulação do conversor durante variação de $\hat{v}_{Link}$ para o Cenário 1.



Fonte: O próprio autor.

A Figura 100 (b) mostra o comportamento a partir da variação do indutor L_f . Se o valor de L_f é de 10 mH os valores de pico das correntes podem chegar a $I_{Z_L-r} = 3 A$, $I_{Z_L5^a} = 1,3 A$ e $I_{Z_L7^a} = 0,4 A$. Caso o valor de L_f diminua para 5,5 mH, os valores de pico das correntes aumentam e podem chegar a no máximo a $I_{Z_L-r} = 5,86 A$, $I_{Z_L5^a} = 2,34 A$ e $I_{Z_L7^a} = 0,68 A$.

Figura 100 - Capacidade máxima do conversor operando como seguidor de rede para a compensação de corrente reativa e harmônicas diante a variação de v_{AC} (a) e de L_f (b).



Fonte: O próprio autor.

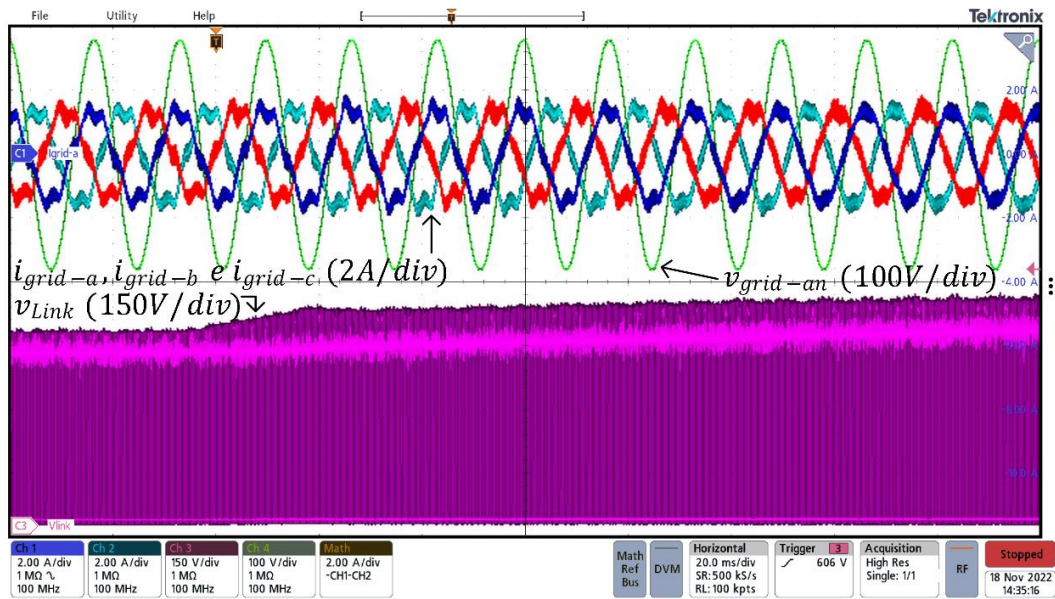
6.2.9.2 Cenário 2

Nesse caso o inversor rede de impedância efetuou apenas a injeção de potência ativa na rede elétrica, não havendo carga conectada ao PAC. Recalculando a tensão de *link* mínima (equação (162)) para o conversor desconsiderando a compensação dos distúrbios da carga Z_L e levando em conta que $v_{IN} = 120$ V, $K = 3$ e que a estratégia de modulação é a *Simple Boost Control*, obtém-se $\hat{v}_{Link} = 480$ V. A Figura 101 e Figura 102 apresentam os resultados experimentais e os de simulação durante a variação da tensão de $\hat{v}_{Link} = 420$ V para $\hat{v}_{Link} = 480$ V.

A parte superior das figuras contém os sinais trifásicos de corrente e a tensão de fase da rede elétrica. Na parte inferior ilustra o sinal da tensão de link CC. A taxa de distorção harmônica dos sinais de corrente injetadas na rede foi de 13,7 % para $\hat{v}_{Link} = 420$ V e 2,0 % para $\hat{v}_{Link} = 480$ V, para o resultado experimental.

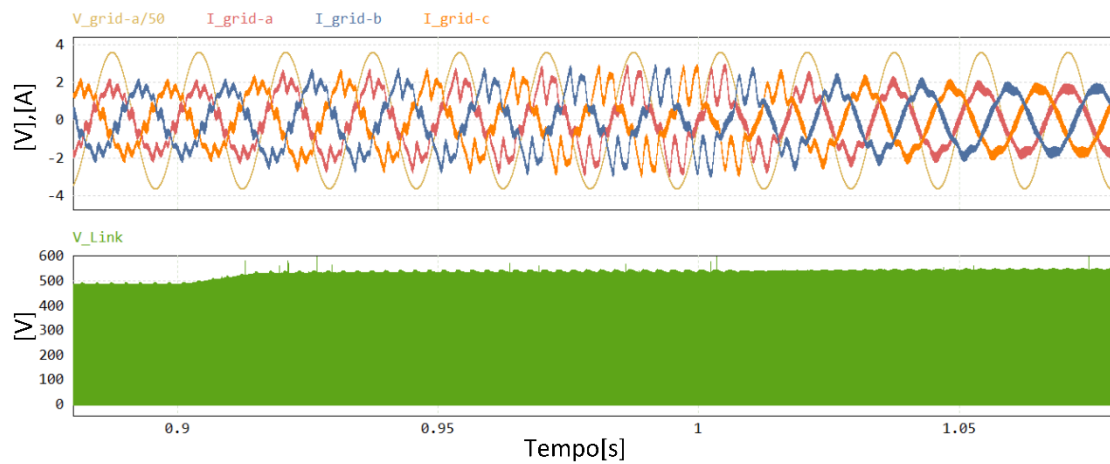
A Tabela 14 mostra os valores dos índices de desempenho da corrente injetada na rede elétrica pelo YSI com diferentes tensões do *link* CC obtidas através dos resultados experimentais para o “Cenário 2”. Foram calculadas as DHT e os fatores de performance λ , λ_D e λ_Q relacionados à CPT para os diferentes valores de $\hat{v}_{Link}$.

Figura 101 – Resultado experimental do conversor durante variação de $\hat{v}_{Link}$ para o Cenário 2.



Fonte: O próprio autor.

Figura 102 - Resultado de simulação do conversor durante variação de $\hat{v}_{Link}$ para o Cenário 2.



Fonte: O próprio autor.

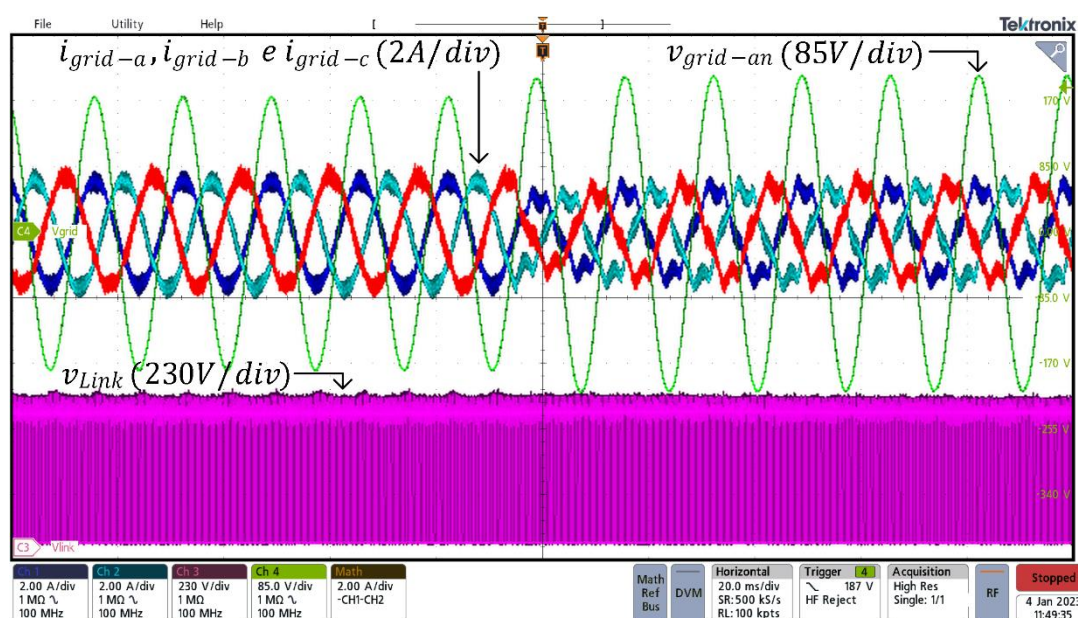
Tabela 14 - Resultados de DHT e fatores CPT para diferentes valores de $\hat{v}_{Link}$

DHT e Fatores CPT	$\hat{v}_{Link}$							
	380 V	400 V	420 V	440 V	460 V	480 V	500 V	520 V
DHT de corrente	25,1 %	19,2 %	13,7 %	8,3 %	3,2 %	2,0 %	2,1 %	2,0 %
λ_D	0,29	0,22	0,16	0,09	0,04	0,03	0,03	0,03
λ_Q	0,01	0,01	0,01	0,01	0,01	0,01	0,01	0,01
λ	0,95	0,97	0,98	0,99	0,99	0,99	0,99	0,99

Fonte: O próprio autor.

A Figura 105 (a) ilustra, baseada nos dados da Tabela 14, a relação das diferentes tensões do *link* CC com os índices de desempenho da corrente injetada. É possível observar o deterioramento da DHT, λ_D e do fator de potência λ com a diminuição do valor da tensão do *link* CC mínimo a partir do valor previamente projetado (480 V). Porém, aumentar $\hat{v}_{Link}$ a partir desse limite não resulta em melhora significativa na performance dos índices monitorados. A partir do limite estabelecido, o desempenho dos índices pode ser melhorado ajustando os parâmetros do controlador, aplicando melhores algoritmos de controle ou aumentando a ordem do filtro passa-baixa de saída ao invés do aumento de $\hat{v}_{Link}$.

Figura 103 - Resultado experimental do conversor durante variação de v_{AC} para o Cenário 2.

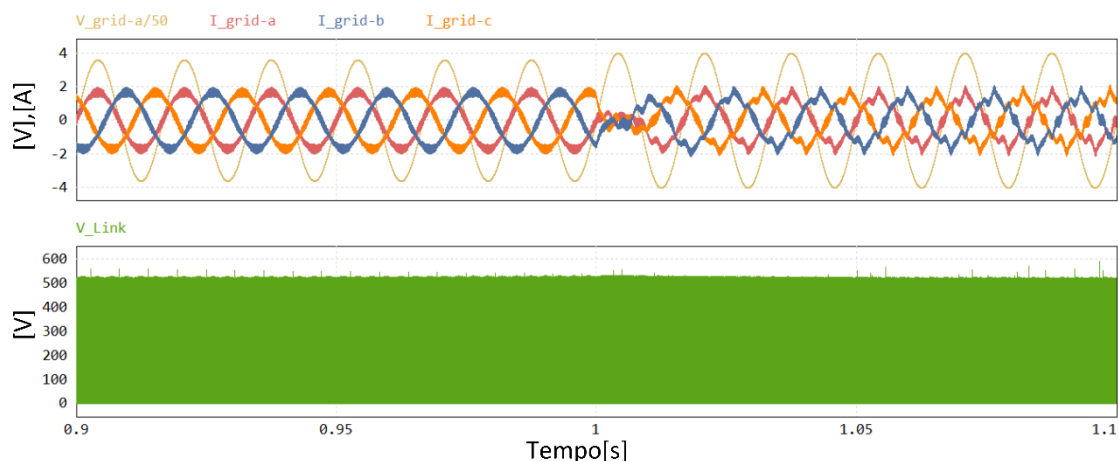


Fonte: O próprio autor.

De forma análoga a análise anterior, foram coletados resultados do conversor diante a variação do valor eficaz da tensão de fase da rede elétrica de $v_{AC} = 127\text{ V}$ para $v_{AC} = 147\text{ V}$, conforme ilustra a Figura 103 (resultado experimental) e Figura 104 (resultado de simulação). Porém, nesse ensaio $\hat{v}_{Link}$ foi mantido fixo em 480 V. Em ambas as figuras, o YSI opera no modo seguidor de rede e efetuando apenas a injeção de potência ativa na rede elétrica.

A taxa de distorção harmônica dos sinais de corrente injetada na rede foi de 2,0 % para de $v_{AC} = 127 \text{ V}$ e 16,1 % para de $v_{AC} = 147 \text{ V}$, para o resultado experimental.

Figura 104 - Resultado de simulação do conversor durante variação de v_{AC} para o Cenário 2.



Fonte: O próprio autor.

A Tabela 15 mostra os valores dos índices de desempenho da corrente injetada na rede pelo YSI com a variação do valor eficaz da tensão de fase da rede elétrica, obtidas através dos resultados experimentais.

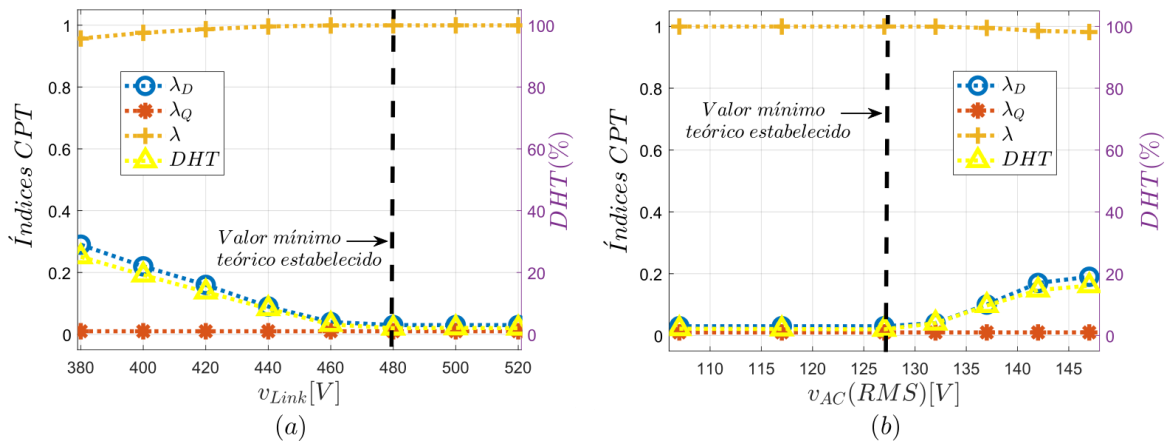
Tabela 15 - Resultados de DHT e fatores CPT para diferentes valores de v_{AC} .

<i>DHT e Fatores CPT</i>	<i>v_{AC} (Valor eficaz da tensão de fase da rede elétrica)</i>						
	107 V	117 V	127 V	132 V	137 V	142 V	147 V
<i>DHT</i>	2,2 %	2,1 %	2,0 %	4,0 %	9,7 %	14,7 %	16,1 %
λ_D	0,03	0,03	0,03	0,04	0,10	0,16	0,18
λ_Q	0,01	0,01	0,01	0,01	0,01	0,01	0,01
λ	0,99	0,99	0,99	0,99	0,99	0,98	0,98

Fonte: O próprio autor.

A partir dos dados da Tabela 15 foi construído o gráfico da Figura 105 (b). É possível observar o deterioramento da DHT, λ_D e do fator de potência λ com o aumento da tensão eficaz a partir do valor especificado em projeto (127 RMS). Porém, diminuir v_{AC} a partir desse limite não resulta em melhora significativa na performance dos índices monitorados da corrente injetada.

Figura 105 - DHT e fatores da CPT para a corrente injetada na rede elétrica para diferentes valores de tensão de $\hat{v}_{Link}$ (a) e de v_{AC} (b).



Fonte: O próprio autor.

6.3 Resultados de eficiência e perdas do conversor

Essa seção tem o objetivo de mostrar os resultados de perdas e eficiência do inversor rede de impedância. Através da aplicação da metodologia de perdas proposta na seção 4.3, foram estimadas as curvas de rendimento do inversor rede de impedância operando no modo seguidor de rede. Os resultados são expostos na Figura 106 em função da variação da potência de saída. Na Figura são comparados os resultados do modelo teórico com o experimental, considerando a rede de impedância impondo diferentes ganhos de tensão: a) $G_V = 4,167$ ($v_{IN} = 120$ V) e b) $G_V = 2$ ($v_{IN} = 250$ V).

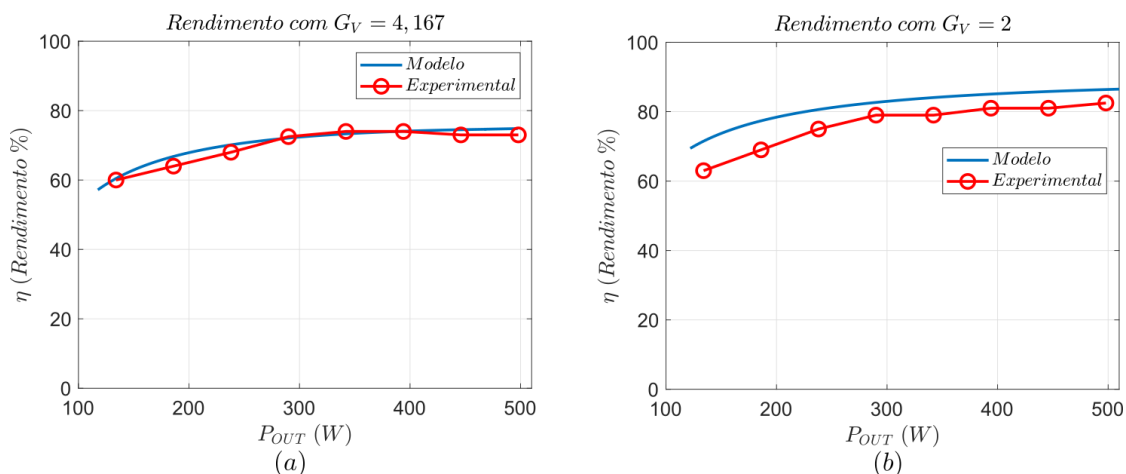
Nota-se que a curva de rendimento para $G_V = 4,167$ apresenta desempenho inferior em comparação com a curva de rendimento para $G_V = 2$. Isso se dá pela maior magnitude de corrente de *shoot-through* necessária para a rede de impedância impor maior ganho de tensão.

A partir também das equações apresentadas na seção 4.3, foi possível plotar gráficos de estimativa de distribuição de perdas entre os elementos do conversor YSI. As perdas podem ser divididas em perdas por condução, chaveamento e perdas no *snubber* RC. A Figura 107 (a) ilustra a porcentagem de distribuição dessas perdas e a Figura 107 (b) a distribuição das perdas entre os componentes do conversor, ambas com o conversor operando com $G_V = 2$ e $P_{OUT} = 500$ W. Nota-se que a soma das perdas na ponte inversora e no *snubber* RC correspondem a quase 90 % do total. Isso se deve ao fato da magnitude da

corrente de *shoot-through* não ser tão alta, por razão de G_V ser baixo e consequentemente as perdas por condução serem pequenas.

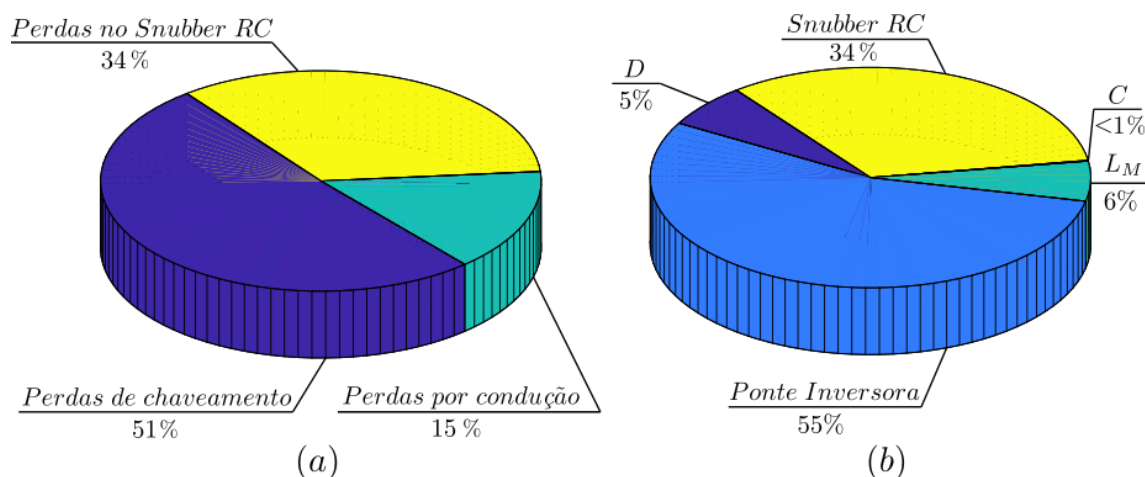
Figura 106 - Curvas de rendimento experimental e do modelo do inversor

Fonte-Y: (a) $G_V = 4,167$ e (b) $G_V = 2$.



Fonte: O próprio autor.

Figura 107 – Estimativa de distribuição de perdas do conversor com $G_V = 2$ e $P_{OUT} = 500\text{ W}$: (a) perdas por condução, chaveamento e no *snubber* RC, (b) perdas entre os componentes.

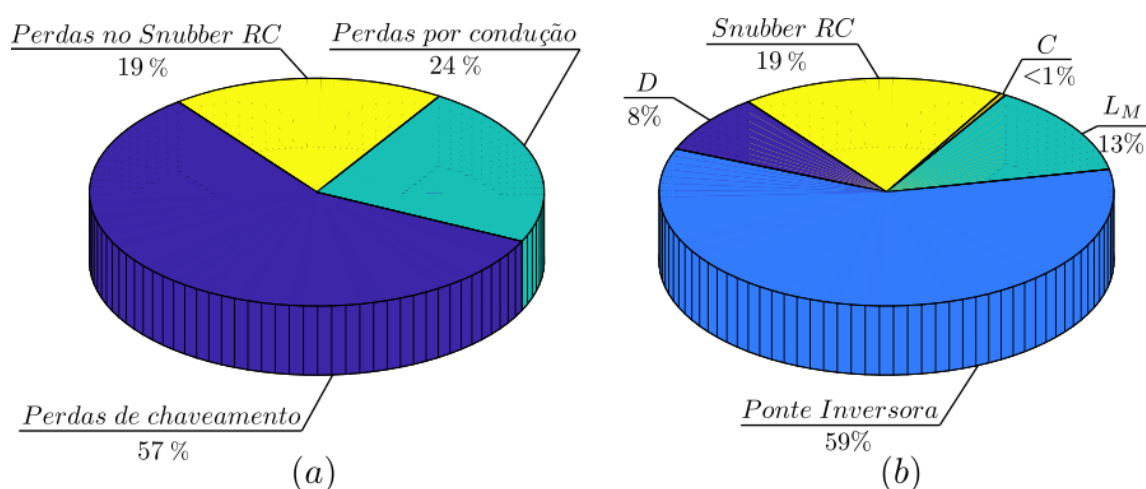


Fonte: O próprio autor.

De forma similar, a Figura 108 mostra a distribuição das perdas com o conversor operando com $G_V = 4,167$ e $P_{OUT} = 500\text{ W}$. É possível constatar que as perdas por condução e por chaveamento são maiores do que as da Figura 107, em virtude da maior magnitude de corrente de *shoot-through* necessária para impor um maior ganho de tensão ao conversor.

Para efeito de comparação, as perdas totais da Figura 107 correspondem a 73,5 W e a da Figura 108 a 131,5 W. Assim, conclui-se que as perdas no *snubber* RC para ambas as figuras são equivalentes (aproximadamente 25 W), o que é razoável, já que as perdas no *snubber* RC do diodo são estimadas em função da tensão no *link* CC (equação (149)), que é de $\hat{v}_{Link} = 500\text{ V}$ para conversor operando em ambos os ganhos de tensão.

Figura 108 - Estimativa de distribuição de perdas do conversor com $G_V = 4,167$ e $P_{OUT} = 500\text{ W}$: (a) perdas por condução, chaveamento e no *snubber* RC, (b) perdas entre os componentes.



Fonte: O próprio autor.

Por fim, analisando ambas as estimativas de distribuição de perdas, pode-se concluir que as perdas mais significantes são as de chaveamento da ponte inversora. Possíveis alternativas para mitigar essas perdas são por exemplo o emprego de técnicas diferentes de modulação, como a SVPWM (*Space Vector Pulse Width Modulation*) ou troca de tecnologia dos interruptores da ponte inversora, como por exemplo as de SiC (Carbeto de Silício).

6.4 Considerações finais

Nesse capítulo foram obtidos resultados experimentais e de simulação do conversor atuando como formador de rede (modo ilhado) e como seguidor de rede (conectado à rede), em que pôde-se concluir que a modelagem, estratégia e projeto dos controladores foi eficiente, uma vez que os resultados práticos possuem boa aderência com os estimados teoricamente. Destaca-se nesse cenário, a capacidade do sistema de operar de distintas formas:

- Modo formador de rede alimentando cargas lineares e não-lineares;
- Modo seguidor de rede, efetuando a injeção de potência ativa na rede elétrica
- Capacidade de atuar como filtro ativo de potência seletivo, quando conectado à rede;
- Capacidade de injeção de potência ativa e compensar, simultaneamente e seletivamente, os distúrbios na corrente causados por cargas conectadas ao PAC.

7 CONCLUSÃO

A utilização da energia proveniente de fontes renováveis tem aumentado significativamente nas últimas décadas, devido principalmente ao esgotamento e impacto ao meio ambiente causados pelas matrizes de geração baseadas no emprego de combustíveis fósseis, além do interesse em ampliar os tipos de fonte para a produção de energia, o que agrega maior flexibilidade ao sistema energético, que passa a contar com várias formas de geração.

A utilização de energia proveniente dos geradores distribuídos de forma eficiente não é possível sem uso da eletrônica de potência, que fornece a interface entre a fonte local com a carga ou rede elétrica. No caso específico dos painéis fotovoltaicos e das células a combustível, o circuito de potência de interface deve ser capaz de efetuar a conversão CC-CA e a elevação de tensão (se a tensão do GD for menor que a tensão da rede elétrica).

Considerando o número de estágios de conversão de energia, o circuito de potência pode ser classificado em dois tipos: conversor de estágio único e de dois estágios. No sistema de dois estágios, tradicional na literatura, é utilizado um conversor CC-CC para elevar a tensão fornecida pelo GD até um nível necessário para a entrada do conversor CC-CA. O emprego desse conversor elevador CC-CC, em geral, aumenta a complexidade do controle, diminui a eficiência e aumenta o custo do sistema.

Uma forma que vem sendo discutida na literatura, que também realiza a conexão entre os GD com carga ou rede elétrica, é a utilização de conversores empregando redes de impedância. Esse tipo de topologia de conversor permite que as ações de conversão relacionadas a elevação de tensão (CC-CC) e inversão (CC-CA) sejam efetuadas por uma única estrutura sem introduzir mais interruptores de potência controlados.

Apesar dos inversores empregando redes de impedância serem objeto de diversos estudos recentes e se mostrarem promissores em diversas aplicações, especificamente conversores empregando redes magneticamente acopladas do tipo Fonte-Y ainda apresentam desafios operacionais a serem resolvidos. A presença dos indutores magneticamente acoplados na rede de impedância introduz obstáculos para o dimensionamento e projeto de controle do conversor, devido à problemas de sobretensão (especialmente nos semicondutores)

ocasionadas pela presença de indutância de dispersão. Uma forma de mitigar esse problema, além claro de cuidados especiais na fabricação das PCBs e dos elementos magnéticos que integram esses circuitos, é a utilização de *snubbers* no *link* CC, como forma de suavizar os picos de tensão, apesar de existirem poucos trabalhos na literatura até o momento que discutem esse problema. Outra dificuldade encontrada é assegurar a execução de mais de uma função sobre um único conversor, por meio da mesma variável de controle, o que aumenta a complexidade de controle, sendo adotada nesse trabalho a estratégia de utilização de multimalhas de controle com estágios desacoplados.

Nesse contexto, esse trabalho contribui com o estado do conhecimento na temática de conversores empregando redes de impedância magneticamente acopladas da classe Fonte-Y, preenchendo lacunas e desafios ainda existentes na literatura, relacionadas com determinação e aprimoramento de limitações operacionais, metodologias de projeto do estágio de potência, metodologia de projeto dos controladores, e ainda a exploração considerando características operacionais relacionadas com o provimento de serviços ainda não demonstrados para esta topologia na literatura.

Este trabalho apresenta a análise, o projeto e o desenvolvimento de conversores baseados no emprego da rede de impedância do tipo fonte-Y, com o objetivo de utilização em sistemas de geração distribuída de energia elétrica em redes de baixa tensão, operando como formador de rede (modo ilhado) ou seguidor de rede (conectado à rede elétrica). Além disso, há a proposição de estratégias de controle multifuncional, fundamentadas pela Teoria de Potência Conservativa, que viabilizam a operação de tais conversores como prestadores de serviços ancilares.

No modo conectado à rede, além da injeção potência ativa fornecida pelo dispositivo pela fonte de entrada, é adicionado junto ao controle a capacidade de o sistema operar de forma multifuncional, agregando funcionalidades relacionadas ao tratamento de problemas de qualidade da energia elétrica, atuando como um filtro ativo de potência, compensando ao menos parte dos distúrbios causados por cargas locais não-lineares ou que consomem energia reativa.

A estratégia de controle aplicada para o inversor rede de impedância nesse

trabalho possui dois estágios: o controle do lado CC e do lado CA. Nessa estratégia o controle é desacoplado, possibilitando que os dois lados sejam executados de forma separada. O controle do lado CC é realizado através da regulação de período de *shoot-through* gerando a elevação de tensão e do lado CA através da regulação do índice de modulação M , que é responsável pela conversão CC-CA. Ainda há a característica típica de fase não mínima apresentada por conversores que empregam redes de impedância magneticamente acoplados, aspecto que restringe a resposta dinâmica do conversor, dificultando a operação.

No trabalho é detalhada a modelagem dos conversores eletrônicos, na qual utilizou-se a técnica média de espaço de estados, pela qual foi possível realizar a análise em regime permanente e da resposta dinâmica do modelo desenvolvido. Foram apresentadas equações que determinam as perdas nos semicondutores, magnéticos e capacitores do conversor e que estimam a eficiência do conversor. Foram feitas análises comparando o desempenho do conversor ideal (sem perdas) com outro considerando parâmetros reais, sendo possível estimar quanto as não idealidades dos componentes interferem no desempenho da rede de impedância. Destacam-se também como contribuições as análises no domínio do tempo e frequência, avaliando as implicações de mudanças paramétricas dos componentes da rede de impedância, em questões relacionadas à complexidade de controle, estabilidade relativa e comportamento dinâmico.

Com o objetivo de determinar as regiões limites de operação do inversor rede de impedância, foi realizada uma análise matemática com a finalidade de encontrar a tensão mínima de *link* CC exigida em uma determinada aplicação, seja ela conectada à rede elétrica ou de forma ilhada, para que o conversor opere de forma adequada. Concluiu-se que a tensão mínima de *link* CC depende de diversos fatores, dentre os quais o filtro CA de saída do inversor, a magnitude e a ordem harmônica da corrente circulante pelo conversor, a potência extraída do GD, o fator de enrolamento K da rede de impedância Fonte-Y, entre outros.

Como a rede de impedância Fonte-Y possui dois graus de liberdade para alcançar o ganho de tensão desejável (fator K e d_0) é necessário escolhê-los de forma apropriada. Portanto, foi proposta uma metodologia para a determinação

de seu ponto de operação de forma que possam ser atendidos simultaneamente diferentes requisitos de projeto, com o conversor operando com a tensão mínima de *link* CC permitida, com melhor rendimento possível e ainda não ultrapassando os limites máximos de tensão e corrente em seus componentes.

Por fim, foram obtidos resultados experimentais e de simulação computacional do conversor pelos quais pode-se validar os esquemas de controle propostos em ambos os modos de operação. No modo formador de rede, o conversor foi submetido a testes com degrau de carga e variações na tensão de entrada. Com o sistema no modo seguidor de rede foram realizados ensaios com variação na potência ativa entregue a rede elétrica e atuando de forma multifuncional, compensando seletivamente os distúrbios na corrente causados pela carga conectada ao PAC.

7.1 Perspectivas de trabalhos futuros

Como propostas de continuidade do trabalho, destacam-se:

- Realização de projeto otimizado dos componentes que formam a rede de impedância com o objetivo de alcançar um melhor rendimento do conversor;
- Agregar ao sistema um dispositivo de armazenamento de energia para garantir a alimentação das cargas no modo formador de rede, caso um GD de natureza intermitente (por exemplo painéis fotovoltaicos) esteja conectado ao sistema;
- Emprego de outra estratégia de modulação ao inversor rede de impedância que apresenta maior ganho de tensão, menores esforços nos semicondutores e menores perdas de chaveamento;
- Emprego de outra topologia de *snubber* no diodo da rede de impedância que não seja dissipativa, de forma a melhorar o rendimento do conversor.
- Emprego de outras topologias de redes de impedância magneticamente acopladas que promovem corrente de entrada contínua (ideais para aplicações que utilizam PV e CaC), menores esforços de tensão e corrente nos componentes e que efetuem o grampeamento da tensão de

link CC, absorvendo os altos picos de tensão gerados pela indutância de dispersão presente nos indutores acoplados.

- Considerar a influência de cargas desbalanceadas para dedução das expressões que determinam a tensão mínima de *link* CC da rede de impedância Fonte-Y para ambos os modos de operação (ilhado e conectado à rede elétrica).

BIBLIOGRAFIA

ABU-RUB, H. et al. Quasi-Z-Source Inverter-Based Photovoltaic Generation System With Maximum Power Tracking Control Using ANFIS. **IEEE Transactions on Sustainable Energy**, v. 4, p. 11-20, Janeiro 2013.

AHL, Amanda et al. Review of blockchain-based distributed energy: Implications for institutional development. **Renewable and Sustainable Energy Reviews**, v. 107, p. 200-211, 2019.

ALONSO, Augusto M. D. S. Distributed Harmonic Compensation in Single-Phase Low-Voltage Microgrids. **Universidade Estadual Paulista "Julio de Mesquita Filho"**, 2018.

ANDERSON, J.; PENG, F. Z. Four quasi-Z-Source inverters. **2008 IEEE Power Electronics Specialists Conference**, Rhodes, p. 2743-2749, 2008.

ARANGO, E. et al. Asymmetrical Interleaved DC/DC Switching Converters for Photovoltaic and Fuel Cell Applications—Part 1: Circuit Generation, Analysis and Design. **Energies**, p. 4590-4623, 2012.

BADACHI, C.; LAAD, P. S. Modelling and Analysis of Magnetically Coupled Impedance Source Inverter for Solar Photovoltaic Systems. **International Conference on Inventive Computation Technologies (ICICT)**, Coimbatore, India, p. 335-339, 2021.

BAJESTAN, M. M.; SHAHPARASTI, M.; KHABURI, D. A. Application of trans Z-source inverter in photovoltaic systems. **2013 21st Iranian Conference on Electrical Engineering (ICEE)**, Mashhad, Irã, p. 1-6, 2013.

BIERHOFF, M. H.; FUCHS, F. W. Semiconductor losses in voltage source and current source IGBT converters based on analytical derivation. **2004 IEEE 35th Annual Power Electronics Specialists Conference**, Aachen, Alemanha, 2004. 2836-2842.

BONALDO, J. P.; PAREDES, H. K. M.; POMILIO, J. A. Control of Single-Phase Power Converters Connected to Low-Voltage Distorted Power Systems With Variable Compensation Objectives. **IEEE Transactions on Power Electronics**, v. 31, p. 2039-2052, Março 2016.

BRADASCHIA, Fabrício. Conversores fonte Z para sistemas fotovoltaicos e monofásicos-trifásicos. **Tese (Doutorado) – Universidade Federal de Pernambuco**, 2012.

BRANDÃO, Danilo I. Sistema de geração fotovoltaico multifuncional. **Universidade Estadual Paulista "Júlio de Mesquita Filho"**, Janeiro 2013.

BRITO, Moacyr A. G. D. Inversores Integrados Monofásicos e Trifásicos para Aplicações Fotovoltaicas: Técnicas para obtenção de MPPT, detecção e proteção de ilhamento, sincronização e paralelismo com a rede de distribuição de energia elétrica. **Tese de doutorado**, Universidade Estadual Paulista, 2013.

BUBALO, M. et al. Experimental Investigation of a Standalone Wind Energy System with a Battery-Assisted Quasi-Z-Source Inverter. **Energies**, v. 14, 2021.

BUSO, Simone; MATTAVELLI, Paolo. **Digital Control in Power Electronics**. 1ª. ed.

CHA, H.; LI, Y.; PENG, F. Z. Practical Layouts and DC-Rail Voltage Clamping Techniques of Z-Source Inverters. **IEEE Transactions on Power Electronics**, v. 31, p. 7471-7479, Nov. 2016.

CHEN, Danpeng; GAN, Shihong. Grid connection of Y-source inverters for photovoltaic power vessels. **International Core Journal of Engineering**, v. 7, p. 486-493, 2021.

CHITRA, K. et al. Switched Inductor Z-Source Inverter with Modified Space Vector. **International Review of Electrical Engineering (I.R.E.E.)**, v. 16, p. 368-376, 2021.

CHUN, T. W. et al. Power control for a PV generation system using a single-phase grid-connected quasi Z-source inverter. **8th International Conference on Power Electronics - ECCE Asia**, Jeju, Coreia do Sul, p. 889-893, 2011.

CUPERTINO, A. F. et al. Inversores multifunconais para sistemas fotovoltaicos conectados à rede elétrica. **V Congresso Brasileiro de Energia Solar**, Recife, Brasil, 2014.

DABOUR, S.M. et al. A Comprehensive Review on Common-Mode Voltage of Three-Phase Quasi-Z Source Inverters for Photovoltaic Applications. **Energies**, v. 16, 2023.

ELLABBAN, O.; ABU-RUB, H. Z-Source Inverter: Topology Improvements Review. **IEEE Industrial Electronics Magazine**, v. 10, p. 6-24, Março 2016.

ERICKSON, R. W.; MAKSIMOVIC, D. **Fundamentals of power electronics**.

FARD, A. Y.; NAJMI, E. S.; BABAEI, E. An energy stored improved Y-source single-phase inverter for photovoltaic system applications. **2018 IEEE 12th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG 2018)**, Doha, Catar, 2018.

FARHANGI, B.; FARHANGI, S. Comparison of z-source and boost-buck inverter topologies as a single phase transformer-less photovoltaic grid-connected power conditioner. **2006 37th IEEE Power Electronics Specialists Conference**, Jeju, Coreia do Sul, 2006. 1-6.

FARRET, Felix A.; SIMOES, M. Godoy. **Integration of Alternative Sources of Energy**.

FENILI, M. D. P. Estudo e Implementação de um Filtro Ativo Paralelo Monofásico de 8kVA. **Dissertação de Mestrado**, Universidade Federal de Santa Catarina, 2007.

FOROUZESH, M. et al. Small-Signal Modeling and Comprehensive Analysis of Magnetically Coupled Impedance-Source Converters. **IEEE Transactions on Power Electronics**, v. 31, p. 7621-7641, Novembro 2016.

FOROUZESH, M. et al. Analysis and design of an energy regenerative snubber for magnetically coupled impedance source converters. **2018 IEEE Applied Power Electronics Conference and Exposition (APEC)**, p. 2555-2561, 2018.

FOROUZESH, M.; BAGHRAMIAN, A.; SALAVATI, N. Improved Y-source inverter for distributed power generation. **2015 23rd Iranian Conference on Electrical Engineering**, Tehran, Irã, 2015. 1677-1681.

GAO, F. et al. Operational analysis and comparative evaluation of embedded Z-Source inverters. **2008 IEEE Power Electronics Specialists Conference**,

Rhodes, Grécia, 2008. 2757-2763.

GENESIC, 2020. Disponível em: <<https://genesicsemi.com/zh/sic-schottky-mps/GC2X5MPS12-247/GC2X5MPS12-247.pdf>>. Acesso em: 10 Maio 2023.

GHAHDERIJANI, M. M.; DEHKORDI, B. M. Comprehensive Robust and Fast Control of Z-Source-Inverter-Based Interior Permanent Magnet Synchronous Motor Drive System. **IEEE Transactions on Industrial Electronics**, v. 68, p. 11783-11793, 2021.

GRAOVAC, Dušan; PÜRSCHHEL, Marco. IGBT power losses calculation using the data-sheet parameters. **Application note**, 2009.

GRGIĆ, I. et al. Optimal Control of a Standalone Wind-Solar-Battery Power System with a Quasi-Z-Source Inverter. **International Conference on Renewable Energy Research and Application (ICRERA)**, Glasgow, p. 61-66, 2020.

GUERREIRO, Joel F. AC Power Electronic Systems: Impedance-based Stability. **Universidade Estadual de Campinas**, Faculdade de Engenharia Elétrica e de Computação, 2020.

GUO, M. et al. Dual, Three-Level, Quasi-Z-Source, Indirect Matrix Converter for Motors With Open-Ended Windings. **IEEE Transactions on Energy Conversion**, v. 38, p. 64-74, 2023.

HUANG, Y. et al. Z-Source Inverter for Residential Photovoltaic Systems. **IEEE Transactions on Power Electronics**, v. 21, p. 1776-1782, Novembro 2006.

HUSEV, O. et al. Comprehensive Comparative Analysis of Impedance-Source Networks for DC and AC Application. **Electronics 2019**, 2019.

INSTITUTE OF ELECTRICAL AND ELECTRONIC ENGINEERS. **IEEE Standard for Interconnection and Interoperability of Distributed Energy Resources with Associated Electric Power Systems Interfaces: in IEEE Std 1547-2018**. [S.l.], p. 1-138. 2018.

INTERNATIONAL RECTIFIER, 2004. Disponível em: <www.infineon.com/dgdl/irg4pf50wdpbf.pdf?fileId=5546d462533600a401535647eed32305>. Acesso em: 10 Maio 2023.

JAIN, S. et al. Direct decoupled active and reactive predictive power control of grid-tied quasi-Z-source inverter for photovoltaic applications. **2017 IEEE Energy Conversion Congress and Exposition (ECCE)**, Cincinnati, OH, p. 4582-4588, 2017.

JOKIPII, J. Dynamic Characteristics of Grid-Connected Three-Phase Z-Source Inverter in Photovoltaic. **Tampere University of Technology**, 2016.

JUNG, J.-W.; DAI, M.; KEYHANI, A. Modeling and control of a fuel cell based Z-source converter. **Twentieth Annual IEEE Applied Power Electronics Conference and Exposition (APEC)**, Austin, EUA, v. 2, p. 1112-1118, 2005.

KATARAY, Tarun et al. Integration of smart grid with renewable energy sources: Opportunities and challenges – A comprehensive review. **Sustainable Energy Technologies and Assessments**, v. 58, 2023.

KHANI, S. et al. Application of embedded Z-Source inverters in Grid connected photo-voltaic systems. **Proc. 18th Conf. Electrical Power Distribution Networks (EPDC)**, 1–5 Maio 2013.

- KUMAR, Sheeja P.; SHAILAJA, P. T-Shaped Z-Source Inverter. **International Journal of Engineering Research & Technology (IJERT)**, v. 1, p. 1-6, Novembro 2012.
- KUMLE, A. N.; FATHI, S. H.; INANLOO, M. Z-source online UPS. **The 6th Power Electronics, Drive Systems & Technologies Conference (PEDSTC2015)**, Tehran, Irã, p. 621-626, 2015.
- LI, Y. et al. Controller design for quasi-Z-source inverter in photovoltaic systems. **IEEE Energy Conversion Congress and Exposition**, Atlanta, GA, EUA, p. 3187-3194, 2010.
- LI, Y. et al. Modeling and Control of Quasi-Z-Source Inverter for Distributed Generation Applications. **IEEE Transactions on Industrial Electronics**, v. 60, p. 1532-1541, Abril 2013.
- LI, Y. W. Control and Resonance Damping of Voltage-Source and Current-Source Converters With LC Filters. **IEEE Transactions on Industrial Electronics**, Maio 2009. 1511-1521.
- LIU, H. et al. A Modified Single-Phase Transformerless Y-Source PV Grid-Connected Inverter. **IEEE Access**, v. 6, p. 18561-18569, 2018.
- LIU, W.; YANG, Y.; KEREKES, T. Characteristic Analysis of the Grid-Connected Impedance-Source Inverter for PV Applications. **2019 IEEE 10th International Symposium on Power Electronics for Distributed Generation Systems (PEDG)**, Xi'an, China, p. 874-880, 2019.
- LIU, Y. et al. Control System Design of Battery-Assisted Quasi-Z-Source Inverter for Grid-Tie Photovoltaic Power Generation. **IEEE Transactions on Sustainable Energy**, v. 4, p. 994-1001, Outubro 2013.
- LIU, Yushan et al. An improved MPPT method for quasi-Z-source inverter based grid-connected photovoltaic power system. **2012 IEEE International Symposium on Industrial Electronics**, Hangzhou, China, p. 1754-1758, 2012.
- LOH, Poh C.; LI, Ding; BLAABJERG, Frede. Γ -Z-Source Inverters. **IEEE Transactions on Power Electronics**, v. 28, p. 4880-4884, 2013.
- MAGMATTEC, 2009. Disponível em: <https://www.magmattec.com.br/wp-content/uploads/2019/09/SENDUST_01.pdf>. Acesso em: 10 Maio 2023.
- MANDE, D. et al. Dual-Source Bidirectional Quasi-Z-Source Inverter Development for Off-Road Electric Vehicles. **World Electric Vehicle Journal**, v. 13, 2022.
- MARTINS, Alex D. S. Análise e projeto do conversor fonte-y para uso em sistemas de geração de energia fotovoltaica de baixa tensão. **Universidade Estadual Paulista "Júlio de Mesquita Filho"**, Instituto de Ciência e Tecnologia (Câmpus de Sorocaba), 2017.
- MOREY, Meghraj et al. A comprehensive review of grid-connected solar photovoltaic system: Architecture, control, and ancillary services. **Renewable Energy Focus**, v. 45, p. 307-330, 2023.
- NAIR, D. A.; JOHNY, L. M. K; MATHEW, J. A Three-Phase Enhanced Boost Switched Inductor Z-Source Based Three-level Inverter-fed Induction Motor Drive. **2020 IEEE International Conference on Power Electronics, Drives and Energy Systems (PEDES)**, p. 1-5, 2020.

ODAGUIRI, Vitor Telles. Modelagem e estratégia de controle do inversor Fonte Z. **Dissertação de Mestrado**, Universidade do Estado de Santa Catarina, 2018.

OGATA, KATSUHIKO. **Engenharia de Controle Moderno**. 5^a. ed.

PADUA, M. S.; DECKMANN, S. M.; MARAFÃO, F. P. Frequency-Adjustable Positive Sequence Detector for Power Conditioning Applications. **2005 IEEE 36th Power Electronics Specialists Conference**, Dresden, Alemanha, p. 1928-1934, 2005.

PANIGRAHI, R. et al. Grid Integration of Small-Scale Photovoltaic Systems in Secondary Distribution Network—A Review. **IEEE Transactions on Industry Applications**, v. 56, p. 3178-3195, 2020.

PAREDES, H. K. M. Teoria de Potência Conservativa: Uma nova abordagem para o controle cooperativo de condicionadores de energia e considerações sobre atribuição de responsabilidades. **Tese de Doutorado**, UNICAMP, 2011.

PAREDES, H. K. M. et al. Application of Conservative Power Theory to load and line characterization and revenue metering. **IEEE International Workshop on Applied Measurements for Power Systems (AMPS) Proceedings**, Aachen, Alemanha, p. 1-6, 2012.

PENG, F. Z. Z-source inverter. **Proc. Ind. Appl. Conf**, 2, Outubro 2002. 775–781.

PENG, Fang Z. Z-source inverter. **IEEE Transactions on Industry Applications**, v. 39, p. 504-510, Março-Abril 2003.

PENG, Fang Z.; SHEN, Miaosen; QIAN, Zhaoming. Maximum boost control of the Z-source inverter. **IEEE Transactions on Power Electronics**, v. 20, p. 833-838, Julho 2005.

PIRES, V. F. et al. Control Strategy for a Four-Wire T-Type qZSI based PV System to Support Grids with Unbalanced Non-Linear Loads. **2019 IEEE 13th International Conference on Compatibility, Power Electronics and Power Engineering (CPE-POWERENG)**, Sonderborg, Dinamarca, p. 1-6, 2019.

QIAN, W.; PENG, F. Z.; CHA, H. Trans-Z-Source Inverters. **IEEE Transactions on Power Electronics**, v. 26, p. 3453-3463, Dezembro 2011.

RABKOWSKI, J. The bidirectional Z-source inverter for energy storage application. **2007 European Conference on Power Electronics and Applications**, Aalborg, Dinamarca, p. 1-10, 2007.

RAFIQ, Muhammad A. et al. Design and Control of a Quasi-Z Source Multilevel Inverter Using a New Reaching Law-Based Sliding Mode Control. **Energies**, v. 15, 2022.

RAN, Y. et al. A power decoupling solution for improved single-phase Y-Source inverter. **2017 IEEE Transportation Electrification Conference and Expo, Asia-Pacific (ITEC Asia-Pacific)**, Harbin, 2017. 1-5.

RASEKH, Navid; HOSSEINPOUR, Majid. LCL filter design and robust converter side current feedback control for grid-connected Proton Exchange Membrane Fuel Cell system. **International Journal of Hydrogen Energy**, v. 45, p. 13055-13067, 2020.

RASIN, Zulhani B. Grid-connected quasi-Z-source photovoltaic inverter with energy storage. **University of New South Wales**, Abril 2015.

REDDIVARI, Reddiprasad; JENA, Debashisha. Correlative Investigation of Impedance Source Networks: A Comprehensive Review. **IETE Technical Review**, p. 506-539, 2022.

REDDIVARI, Reddiprasad; JENA, Debashisha. Improved Gamma type Y-source inverter for rooftop PV based V-G applications. **International Journal of Electrical Power & Energy Systems**, v. 142, 2022.

RODRIGUES, Marcus V. M.; SILVA, Newton da. Multiloop Controller To Single Phase Inverter And Static Transfer Switch Control Applied To Uninterruptible Power Supplies. **Revista Eletrônica de Potência**, v. 21, p. 52-62, 2016.

SAJADIAN, S.; AHMADI, R. Model predictive control of dual-mode operations Z-source inverter: Islanded and grid-connected. **IEEE Energy Conversion Congress and Exposition (ECCE)**, Cincinnati, OH, p. 4971-4977, 2017.

SANTOS, R.; GONÇALVES, F.A.S. Sinusoidal PWM Techniques Comparison for the Quasi-Y-Source Inverter. **Journal of Control, Automation and Electrical Systems**, p. 1399–1407, 2021.

SHARIFI, T. et al. An Asymmetrical Cascaded Single-phase quasi Z-Source Multilevel Inverter with Reduced Number of Switches and Lower THD. **Power Electronics, Drive Systems, and Technologies Conference (PEDSTC)**, Tehran, Irã, p. 1-5, 2020.

SHEN, Miaosen et al. Constant boost control of the Z-source inverter to minimize current ripple and voltage stress. **IEEE Transactions on Industry Applications**, v. 42, p. 770-778, Maio-Junho 2006.

SIGAMANI, T.; PONRAJ, R. P.; RAVINDRAN, V. Modified Single Phase Matrix Converter with Z-Source for Renewable Energy Systems. **International Conference on Smart Systems and Inventive Technology (ICSSIT)**, Tirunelveli, India, p. 601-607, 2020.

SIWAKOTI, Y. P. et al. Y-source impedance network. **IEEE Transactions on Power Electronics**, v. 29, p. 3250-3254, Julho 2014.

SIWAKOTI, Y. P. et al. Impedance-Source Networks for Electric Power Conversion Part II: Review of Control and Modulation Techniques. **IEEE Transactions on Power Electronics**, v. 30, p. 1887-1906, Abril 2015.

SIWAKOTI, Y. P. et al. Y-Source Boost DC/DC Converter for Distributed Generation. **IEEE Transactions on Industrial Electronics**, v. 62, p. 1059-1069, Fevereiro 2015.

SIWAKOTI, Y. P.; PENG, F. Z.; BLAABJERG, F. Impedance-Source Networks for Electric Power Conversion Part I: A Topological Review. **IEEE Transactions on Power Electronics**, 30, Fevereiro 2015. 699-716.

SOARES, Marcelo N. Estratégia de Minimização de Perdas Para um Gerador de Indução Duplamente Alimentado. **Dissertação Mestrado**, Rio de Janeiro: UFRJ/COPPE, 2017.

SOUZA JUNIOR, M.E.T.; FREITAS, L.C.G. Power Electronics for Modern Sustainable Power Systems: Distributed Generation, Microgrids and Smart Grids—A Review. **Sustainability**, v. 14, 2022.

STRZELECKI, R. et al. New type T-Source inverter. **2009 Compatibility and Power Electronics**, Badajoz, Espanha, p. 191-195, 2009.

TENTI, P.; PAREDES, H. K. M.; MATTAVELLI, P. Conservative Power Theory, a Framework to Approach Control and Accountability Issues in Smart Microgrids. **IEEE Transactions on Power Electronics**, v. 26, p. 664-673, Março 2011.

TI. TMS320F2837xD Dual-Core Microcontrollers datasheet. **Texas Instrument**, Dezembro 2013. Disponível em: <https://www.ti.com/lit/ds/symlink/tms320f28379d.pdf?ts=1688102367909&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FTMS320F28379D%253FkeyMatch%253DF28379D>.

TIROLI, Marcelo Nogueira. Projeto e desenvolvimento de um conversor CC-CC multicelular com operação assimétrica no modo de condução crítica. **Tese de doutorado**, Universidade Estadual Paulista (Unesp), 2022.

VILATHGAMUWA, D. M.; GAJANAYAKE, C. J.; LOH, P. C. Modulation and Control of Three-Phase Paralleled Z-Source Inverters for Distributed Generation Applications. **IEEE Transactions on Energy Conversion**, v. 24, p. 173-183, Março 2009.

VILLALVA, Marcelo G. Conversor eletrônico de potência trifásico para sistema fotovoltaico conectado à rede elétrica. **Universidade Estadual de Campinas**, Campinas, SP, 2010.

WANG, Y.; XIE, Y.-X. Adaptive DC-link Voltage Control for Shunt Active Power Filter. **Journal of Power Electronics**, v. 14, p. 764–777, 2014.

XU, P. et al. Study of Z-source inverter for grid-connected PV systems. **2006 37th IEEE Power Electronics Specialists Conference**, Jeju, Coreia do Sul, 2006. 1-5.

YADAV, A. et al. A Topological Advancement Review of Magnetically Coupled Impedance Source Network Configurations. **Sustainability**, v. 14, 2022.

YANG, Zhichun et al. Review on optimal planning of new power systems with distributed generations and electric vehicles. **Energy Reports**, v. 9, p. 501-509, 2023.

YE, Y. et al. Quasi-Z-Source-Fed Switched-Capacitor Multilevel Inverters Without Inrush Charging Current. **IEEE Transactions on Industrial Electronics**, v. 70, p. 1115-1125, 2023.

ZHONG, Q.-C.; HORNIK, T. **Control of Power Inverters in Renewable Energy and Smart Grid Integration**.

ZHOU, Y.; LI, H.; LI, H. A Single-Phase PV Quasi-Z-Source Inverter With Reduced Capacitance Using Modified Modulation and Double-Frequency Ripple Suppression Control. **IEEE Transactions on Power Electronics**, v. 31, p. 2166-2173, Março 2016.

ZMOOD, D. N.; HOLMES, D. G. Stationary frame current regulation of PWM inverters with zero steady-state error. **IEEE Transactions on Power Electronics**, v. 18, p. 814-822, Maio 2003.

APÊNDICE A – TEORIA DA POTÊNCIA CONSERVATIVA

A Teoria da Potência Conservativa (TENTI, PAREDES e MATTAVELLI, 2011), (PAREDES, 2011) é uma teoria de potência cuja abordagem é inteiramente no domínio do tempo, que pode ser aplicada a circuitos monofásicos ou polifásicos, independentemente de os sinais de corrente e tensão estarem sob condição senoidal, assimétrico e/ou distorcido.

A CPT faz a decomposição da corrente e potência em parcelas ortogonais, onde cada parcela está relacionada a um fenômeno físico. Uma das decomposições são as correntes ativas de cada fase $i_{a\mu}$ (o subscrito "a" indica o termo ativo e o subscrito "μ" se aplica a cada fase), que são definidas como as correntes mínimas necessárias para transmitir potência ativa P_μ por fase através de uma rede e pode ser expressa por:

$$i_{a\mu} = \frac{\langle v_\mu, i_\mu \rangle}{V_\mu^2} v_\mu = \frac{P_\mu}{V_\mu^2} v_\mu \quad (184)$$

É possível decompor a corrente ativa em componentes balanceadas e desbalanceadas. As correntes ativas balanceadas $\underline{i}_a^b$ (o sobrescrito "b" indica o termo balanceado) são dadas por:

$$\underline{i}_a^b = \frac{\langle \underline{v}, \underline{i} \rangle}{\|\underline{v}\|^2} \underline{v} = \frac{P}{V^2} \underline{v} = G^b \underline{v} \quad (185)$$

onde $P = \langle \underline{v}, \underline{i} \rangle$ é a potência ativa coletiva, V é o valor eficaz coletivo da tensão e o termo G^b é a condutância equivalente balanceada, idêntica para todas as fases.

As correntes ativas desbalanceadas $\underline{i}_a^u$ (o sobrescrito "u" indica o termo desbalanceado) podem ser calculadas da seguinte forma:

$$\underline{i}_a^u = \underline{i}_a - \underline{i}_a^b \quad (186)$$

As correntes reativas de cada fase $i_{r\mu}$ (o subscrito "r" indica o termo reativo e o subscrito "μ" se aplica a cada fase), são definidas como as correntes mínimas, necessárias para transmitir energia reativa $W_{r\mu}$ por fase através da rede. E podem ser expressas como:

$$i_{r\mu} = \frac{\langle \hat{v}_\mu, i_\mu \rangle}{\|\hat{v}_\mu\|^2} \hat{v}_\mu = \frac{W_{r\mu}}{\hat{V}_\mu^2} \hat{v}_\mu = B_\mu \hat{v}_\mu \quad (187)$$

em que $\hat{V}_\mu = \|\hat{v}_\mu\|$ é o valor eficaz da integral imparcial da tensão de cada fase, $\langle \hat{v}_\mu, i_\mu \rangle$ é o produto interno da corrente e da integral imparcial da tensão por fase, que por sua vez é igual a energia reativa $W_{r\mu}$ por fase e B_μ é a reatidade equivalente de fase.

É possível decompor a corrente reativa em componentes balanceadas e desbalanceadas. As correntes reativas balanceadas $\underline{i}_r^b$ são dadas por:

$$\underline{i}_r^b = \frac{\langle \underline{\hat{v}}, \underline{i} \rangle}{\|\underline{\hat{v}}\|^2} \underline{\hat{v}} = \frac{W_r}{\hat{V}^2} \underline{\hat{v}} = B^b \underline{\hat{v}} \quad (188)$$

onde $W_r = \langle \underline{\hat{v}}, \underline{i} \rangle$ é a energia reativa total, $\hat{V}$ é o valor eficaz coletivo da integral imparcial da tensão e o termo B^b é a reatidade balanceada, idêntica para todas as fases.

As correntes reativas desbalanceadas $\underline{i}_r^u$ podem ser calculadas da seguinte forma:

$$\underline{i}_r^u = \underline{i}_r - \underline{i}_r^b \quad (189)$$

Existem correntes residuais ou correntes *void* $\underline{i}_v$ (o subscrito "v" indica o termo *void*) que não transmitem nem potência ativa, nem energia reativa e são definidas como:

$$\underline{i}_v = \underline{i} - \underline{i}_a - \underline{i}_r \quad (190)$$

É possível decompor as correntes de fase em corrente ativa, reativa e residual:

$$\underline{i} = \underline{i}_a + \underline{i}_r + \underline{i}_v \quad (191)$$

Como todos os termos são ortogonais, é possível afirmar que:

$$I^2 = I_a^2 + I_r^2 + I_v^2 \quad (192)$$

Decompondo a corrente ativa em corrente ativa balanceada e corrente ativa desbalanceada; similarmente decompondo a corrente reativa em corrente reativa balanceada e corrente reativa desbalanceada, é possível dividir as correntes de fase da seguinte forma:

$$\underline{i} = \underline{i}_a^b + \underline{i}_a^u + \underline{i}_r^b + \underline{i}_r^u + \underline{i}_v \quad (193)$$

Como todos os termos são ortogonais, é possível afirmar que:

$$I^2 = I_a^{b^2} + I_a^{u^2} + I_r^{b^2} + I_r^{u^2} + I_v^2 \quad (194)$$

Como cada componente de corrente está relacionada com um termo de potência específico, a potência aparente é decomposta em: potência ativa P , potência reativa Q , potência ativa de desbalanço U_a , potência reativa de desbalanço U_r e potência residual D (*void*) da seguinte forma:

$$A^2 = P^2 + Q^2 + U_a^2 + U_r^2 + D^2 \quad (195)$$

Em que:

$$P^2 = V^2 I_a^{b^2}; Q^2 = V^2 I_r^{b^2}; U_a^2 = V^2 I_a^{u^2}; U_r^2 = V^2 I_r^{u^2}; D^2 = V^2 I_v^2$$

I_a , I_r e I_v correspondem, respectivamente, o valor eficaz de i_a , i_r e i_v .

De acordo com (PAREDES, MARAFÃO, *et al.*, 2012) (BONALDO, PAREDES e POMILIO, 2016) é possível definir o fator de potência λ dado pela expressão (196)

$$\lambda = \frac{P}{A} = \frac{I_a^b}{\sqrt{I_a^{b^2} + I_r^{b^2} + I_a^{u^2} + I_r^{u^2} + I_v^2}} \quad (196)$$

O valor eficaz da corrente void pode ser usado para calcular o fator de distorção λ_D , que é equivalente a DHT em condições não senoidais:

$$\lambda_D = \frac{D}{A} = \frac{I_v}{\sqrt{I_a^{b^2} + I_r^{b^2} + I_a^{u^2} + I_r^{u^2} + I_v^2}} \quad (197)$$

O fator de assimetria λ_U é definido como:

$$\lambda_U = \frac{U}{\sqrt{P^2 + Q^2 + U^2}} = \frac{\sqrt{I_a^{u^2} + I_r^{u^2}}}{\sqrt{I_a^{b^2} + I_r^{b^2} + I_a^{u^2} + I_r^{u^2}}} \quad (198)$$

Outro índice definido por (PAREDES, MARAFÃO, *et al.*, 2012) para caracterizar um sistema é o fator de reatividade λ_Q dado por:

$$\lambda_Q = \frac{Q}{\sqrt{P^2 + Q^2}} = \frac{I_r^b}{\sqrt{I_a^{b^2} + I_r^{b^2}}} \quad (199)$$