

---

# NOVOS CONVERSORES RETIFICADORES SEPIC ZCS-PWM, OPERANDO COMO ABAIXADORES DE TENSÃO, COM ELEVADOS RENDIMENTO E FATOR DE POTÊNCIA – UM ESTUDO COMPARATIVO

Lourival T. S. Sobrinho   Roger A. Kitamura   Fabio T. Wakabayashi   Carlos A. Canesin

Universidade Estadual Paulista  
UNESP – FEIS – DEE  
Cx. Postal 31  
CEP 15385-000 – Ilha Solteira SP  
Fax: (0XX18) 762 2735

---

**Resumo:** Este artigo apresenta os principais resultados comparativos para um novo retificador Sepic com comutação não-dissipativa do tipo com corrente nula (ZCS – zero-current-switching) e modulação por largura de pulso (PWM – pulse-width-modulated), operando como abaixador de tensão, empregando dois diferentes métodos de controle para a obtenção de elevado fator de potência com reduzida taxa de distorção harmônica (TDH) na corrente de entrada, quais sejam: (a) controle por corrente de pico com compensação de rampa, e (b) controle por corrente média imposta.

A nova célula de comutação ZCS-PWM utilizada propicia entrada em condução com corrente nula (ZC – zero-current) e bloqueio com corrente e tensão nulas (ZCZV – zero-current-zero-voltage) para os interruptores ativos. Além deste fato, os diodos presentes na nova célula comutam com tensão nula (ZV – zero-voltage) e os seus efeitos de recuperação reversa sobre os interruptores ativos são reduzidos. Adicionalmente, esta nova célula de comutação propicia condições para a isolação do conversor, assim como a obtenção de múltiplas saídas isoladas.

As técnicas utilizadas e analisadas comparativamente neste trabalho para a correção do fator de potência são as técnicas para operação no modo de condução contínua por corrente média e por corrente de pico. Obtém-se com estas técnicas elevado fator de potência para o retificador proposto, atendendo-se completamente às normas IEC 61000-3-2 (IEC – International Electrotechnical Commission).

O princípio de operação, a análise teórica, o exemplo de projeto e os principais resultados experimentais provenientes de um protótipo para o novo retificador Sepic ZCS-PWM, operando com condições nominais de 300W de potência de saída, 220V de tensão eficaz de entrada, 51V de tensão média de saída e frequência de chaveamento de 20kHz, são apresentados para ambas as técnicas de controle propostas.

**Palavras Chaves:** Retificador Sepic ZCS-PWM, controle por corrente de pico com compensação de rampa, controle por corrente média imposta, elevado fator de potência.

**Abstract:** This paper presents a comparative evaluation regarding to a new zero-current-switching (ZCS) pulse-width-modulated (PWM) Sepic rectifier, operating in voltage step-down mode, employing two different control techniques, in order to obtain high power-factor and reduced total harmonic distortion (THD) at the input current: (a) peak-current mode control with slope compensation and (b) average-current mode control.

The new ZCS-PWM commutation-cell provides zero-current (ZC) turn-on and zero-current-zero-voltage (ZCZV) turn-off at active switches. Moreover, the diodes of this commutation cell are turned on in zero-voltage (ZV) and their reverse-recovery effects over the active switches are negligible. In addition, this new soft-commutation cell provides conditions to obtain an isolated converter, and multiple isolated outputs.

The techniques used in this paper to provide power-factor correction are those in continuous-current mode operation, known as peak-current mode control with slope compensation, and average-current mode control. These techniques provide high power-factor to the proposed rectifier, attending the IEC 61000-3-2 standards (IEC – International Electrotechnical Commission).

The principle of operation, the theoretical analysis, a design example and the main experimental results from a laboratory prototype of the new ZCS-PWM Sepic rectifier, operating at nominal conditions of 300W output power, 220V<sub>rms</sub> input voltage, 51V<sub>dc</sub> output voltage and 20kHz switching frequency, are presented for both proposed control techniques.

**Keywords:** ZCS-PWM Sepic rectifier, peak-current mode control with slope compensation, average-current mode control, high power-factor.

## 1 INTRODUÇÃO

Com a diversificação das aplicações dos conversores estáticos, desde os equipamentos de entretenimento às aplicações embarcadas, tornou-se necessária a redução de suas dimensões (volume e peso), buscando-se um significativo aumento na densidade de potência dos mesmos. Além do aspecto físico, há uma crescente preocupação com a qualidade da energia processada por estes conversores, principalmente para o

---

Artigo Submetido em 29/06/99

1a. Revisão em 05/01/2000

Aceito sob recomendação do Ed. Consultor Prof. Dr. Edson H. Watanabe

conversor CA/CC (Corrente alternada/Corrente contínua – retificador) que em sua forma mais simples é composto por um retificador a diodos (ponte completa), ou diodos e tiristores (ponte mista), com elevado volume de filtro capacitivo na saída. Portanto, tais cargas drenam correntes não-senoidais da rede elétrica de alimentação, injetando elevados níveis de conteúdo harmônico de corrente no sistema de distribuição de corrente alternada, resultando num reduzido fator de potência.

Uma das alternativas para solucionar o problema da compactação desejada é o aumento da frequência de operação dos conversores. Contudo, com o aumento da frequência tem-se um aumento proporcional das perdas durante as comutações, além do aumento das derivadas de tensão ( $dv/dt$ ) e corrente ( $di/dt$ ) nos semicondutores, com conseqüente aumento das interferências de origem eletromagnética (EMI – Electromagnetic Interference). Desta forma, como proposta para redução de tais problemas, surgem as técnicas de comutação não-dissipativa, conforme análise de Lee (1988), propiciando conversores com melhores rendimentos e possibilitando a compactação. Contudo, apesar das técnicas de comutação não-dissipativa com tensão nula (ZVS – zero-voltage-switching) e com corrente nula (ZCS – zero-current-switching) propostas permitirem a operação com frequências elevadas e favorecerem a compactação, estas resultavam em maiores esforços de tensão e/ou corrente nos semicondutores, além da modulação com frequência variável (FM – frequency modulation).

Desta forma, nas últimas duas décadas, várias técnicas de comutação não-dissipativa têm sido apresentadas com os objetivos de proporcionarem perdas nulas durante as comutações, com menores esforços adicionais de tensão e corrente, permitindo elevado rendimento em larga faixa de variação de carga, e modulação com frequência constante (PWM – pulse-width-modulation).

Além deste fato, para potências elevadas e/ou para tensões acima de 500V sobre os interruptores ativos, o IGBT (Insulated-Gate Bipolar Transistor) tem sido adotado como elemento interruptor no processamento de potência. Entretanto, para o IGBT, a técnica de comutação recomendada é a ZCS, em função das perdas durante o bloqueio dos mesmos representarem a maior parcela de suas perdas totais. Além disso, o emprego da técnica ZCS elimina os problemas de redispáro indevido do interruptor durante a presença da corrente de cauda, principalmente para aplicações em elevadas potências e elevadas frequências de operação, aliviando portanto os esforços que poderiam levar o componente a violar a região de segurança de polarização reversa (RBSOA – reverse bias safe operating area), com conseqüente ruptura do mesmo, conforme analisado por Lee e outros (1994) e Canesin e Barbi (1997).

Neste sentido, Canesin e Barbi (1997) propõem uma nova célula de comutação ZCS-PWM que proporciona comutações não-dissipativas (tanto na entrada em condução quanto no bloqueio) para os interruptores ativos, resultando em elevado rendimento. Contudo, apesar da eliminação das perdas durante as comutações e operação com frequência constante, a célula proposta não permite a isolamento dos conversores Buck-Boost, Sepic e Zeta e de suas derivações.

Assim, Sobrinho e outros (1998) apresentam um novo conversor CC/CC ZCS-PWM Sepic com possibilidades de isolamento através do indutor de acumulação ( $L_M$ ), baseado na nova família de conversores ZCS-PWM apresentada por

Wakabayashi e Canesin (1999), permitindo a eliminação de um dos problemas da célula original proposta por Canesin e Barbi (1997).

Portanto, este trabalho analisa o novo conversor ZCS-PWM Sepic, apresentado por Sobrinho e outros (1998), derivado da nova célula proposta por Wakabayashi e Canesin (1999), com possibilidades de isolamento e obtenção de múltiplas saídas isoladas com grande facilidade, operando como retificador abaixador de tensão. Observa-se ainda que, nesta nova célula, os esforços de tensão sobre o capacitor ressonante são reduzidos, em relação à célula original proposta por Canesin e Barbi (1997), permitindo redução de custos para a estrutura.

Desta forma, torna-se importante ressaltar o fato de que, apesar de simples, a modificação topológica proposta por Wakabayashi e Canesin (1999) acarreta alterações significantes em relação à célula de comutação original apresentada por Canesin e Barbi (1997), justificando-se então a denominação de “nova” célula de comutação.

Apresenta-se ainda um estudo comparativo entre duas diferentes técnicas de controle, aplicadas ao novo retificador Sepic ZCS-PWM com o intuito de se obter elevado fator de potência e reduzida taxa de distorção harmônica na corrente de entrada. Tais técnicas são conhecidas como técnica de controle por corrente de pico com compensação de rampa (Canesin e Barbi, 1996), e técnica de controle por corrente média imposta (Dixon, 1988).

Salienta-se o fato de que, no Brasil, atualmente (Agosto de 2000) não existe o estabelecimento formal de normas para a limitação da distorção harmônica da corrente de entrada de fontes de alimentação. Assim sendo, os resultados experimentais obtidos para o novo retificador Sepic são confrontados com a norma internacional IEC 61000-3-2.

## 2 O NOVO CONVERSOR SEPIC E O SEU PRINCÍPIO DE OPERAÇÃO

Na Figura 1 apresenta-se a nova célula de comutação do tipo ZCS-PWM proposta por Wakabayashi e Canesin (1999). Esta célula é composta por dois interruptores ativos ( $S_p$  – interruptor principal, e  $S_a$  – interruptor auxiliar), dois diodos ( $D_1$  e  $D_2$ ), dois indutores ressonantes com reduzidos volumes ( $L_{r1}$  e  $L_{r2}$ ) e um capacitor ressonante ( $C_r$ ). Incorporando-se esta nova célula aos conversores CC/CC básicos (Buck, Boost, Buck-Boost, Cuk, Zeta e Sepic), gerados com a inclusão de elementos com características de fonte de tensão entre os nós a (ativo) e p (passivo), e com características de fonte de corrente no nó c (comum), obtém-se a nova família de conversores ZCS-PWM, apresentada por Wakabayashi e Canesin (1999).

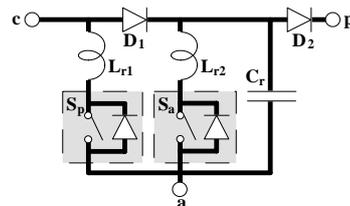
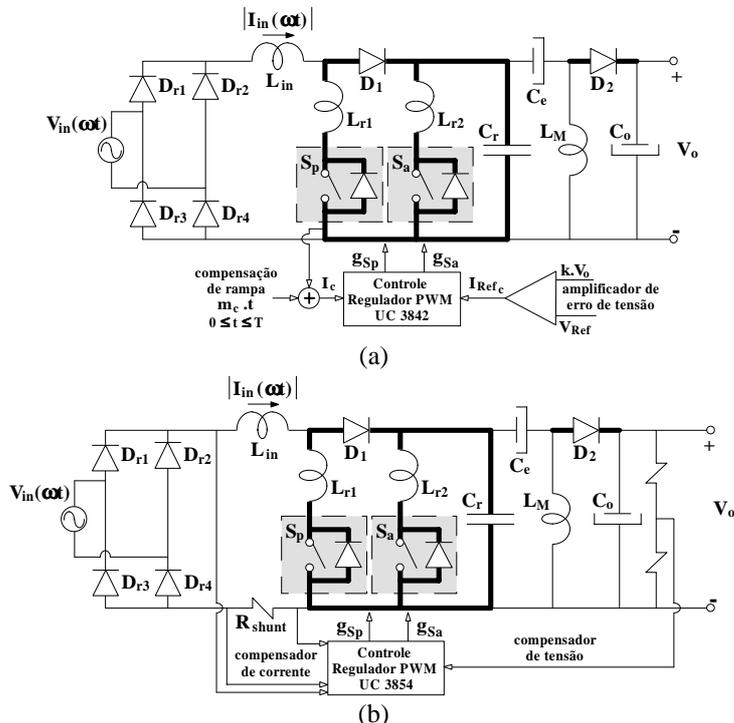


Figura 1 – Célula ZCS-PWM.

Dentre os novos conversores ZCS-PWM, as estruturas Buck-Boost, Sepic e Zeta tornam viável a obtenção de isolamento a partir da simples substituição do indutor de acumulação ( $L_M$ ) por um transformador. Informa-se que este fato não é possível quando da utilização da célula ZCS-PWM analisada por Canesin e Barbi (1997).

Desta forma, aplicando-se o novo conversor Sepic ZCS-PWM, originado desta nova célula, na conversão CA/CC, apresentam-se na Figura 2 os circuitos esquemáticos para este retificador proposto, com correção ativa do fator de potência através das técnicas de controle por corrente de pico com compensação de rampa, Figura 2.a, e por corrente média instantaneamente imposta, Figura 2.b.



**Figura 2 – Conversor CA/CC Sepic ZCS-PWM com elevado fator de potência controlado pela técnica de:**  
**(a) corrente de pico com compensação de rampa, e**  
**(b) corrente média imposta.**

A técnica de controle por corrente de pico com compensação de rampa possui as seguintes características básicas:

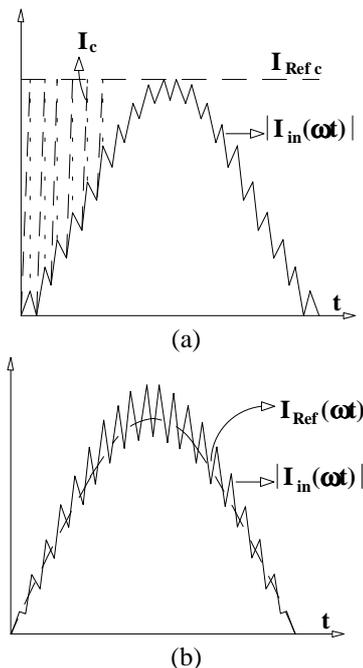
- Não necessita de circuito multiplicador e emprega apenas compensador de tensão, tornando a implementação do circuito bastante simples;
- O sensoriamento da corrente é através do interruptor, reduzindo as perdas associadas a este sensor (comparada à técnica por valores médios);
- Apresenta proteção intrínseca contra sobrecorrente, aumentando sua confiabilidade;
- Uma maior TDH na corrente de entrada, quando comparada à técnica de controle por corrente média imposta;
- Limitação da faixa de variação da tensão de alimentação, impossibilitando o emprego desta técnica para aplicações em uma faixa universal de variação de tensão ( $95V_{ef}$  a  $260V_{ef}$ ), em função do aumento da TDH e problemas com a regulação de linha.

Quanto às características da técnica de controle por corrente média imposta, em comparação com a técnica de controle por valores de pico com compensação de rampa, pode-se citar:

- A necessidade de circuito multiplicador, empregando compensadores de tensão e corrente, aumentando a complexidade e o custo de implementação do circuito;
- O sensoriamento da corrente é através do indutor de entrada, acarretando maiores perdas, em função do maior valor eficaz de corrente que flui através do sensor;
- Uma menor TDH na corrente de entrada, resultando em elevado fator de potência para o retificador, mesmo para grandes variações de carga e/ou da tensão de alimentação;

- Um menor volume para o filtro de entrada;
- Melhores regulações de carga e de linha, permitindo a fácil aplicação numa faixa de variação universal de tensão de alimentação.

A Figura 3 apresenta as formas de onda características para as técnicas de controle adotadas.



**Figura 3 – Formas de onda características para as técnicas de controle: (a) por corrente de pico com compensação de rampa, e (b) por corrente média imposta.**

Para simplificar a análise de funcionamento do retificador Sepic ZCS-PWM proposto, admite-se as seguintes condições simplificadoras:

- Todos os componentes são ideais;
- O conversor encontra-se operando em regime permanente, com frequência de chaveamento ( $f_s$ ) constante (período de chaveamento ( $T_s$ ) constante);
- A frequência de chaveamento é muito maior do que a frequência da rede ( $f_{rede}$ ) de corrente alternada (CA) de alimentação;
- A fonte de tensão de entrada ( $V_{in}(\omega t)$ ) é considerada senoidal, sendo que sua associação com o retificador de entrada e indutor  $L_{in}$  pode ser considerada como sendo equivalente a uma fonte de corrente senoidal retificada  $|I_{in}(\omega t)|$ . Para um período genérico de chaveamento ( $T_i = T_s$ ), o valor da fonte de corrente equivalente será considerado constante e igual a  $|I_{in}(\omega T_i)|$ ;
- A tensão de saída ( $V_o$ ) é considerada constante;
- A corrente de pico de referência ( $I_{Ref\ c}$ ) é considerada constante durante um período da rede ( $T_{rede}$ ) de corrente alternada, para a técnica de controle por valores de pico;
- O capacitor de acumulação  $C_e$  é admitido como uma fonte de tensão constante  $V_{Ce}$ ;
- O indutor de acumulação  $L_M$  é admitido como uma fonte de corrente constante  $I_M$ .

A Figura 4 apresenta as etapas de funcionamento para o retificador Sepic proposto, idênticas para ambas as técnicas de controle, de acordo com as condições simplificadoras adotadas, para um período genérico de chaveamento ( $T_i$ ).

Nas Figuras 5.a e 5.b são apresentadas as principais formas de ondas relevantes, para as técnicas de controle adotadas, obtidas da análise do conversor proposto.

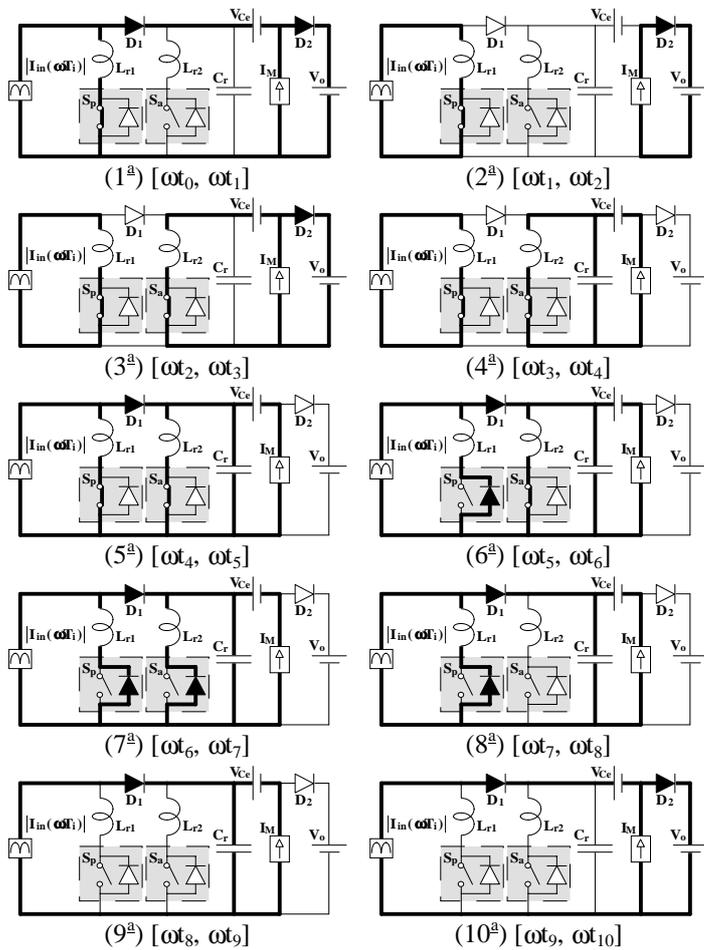
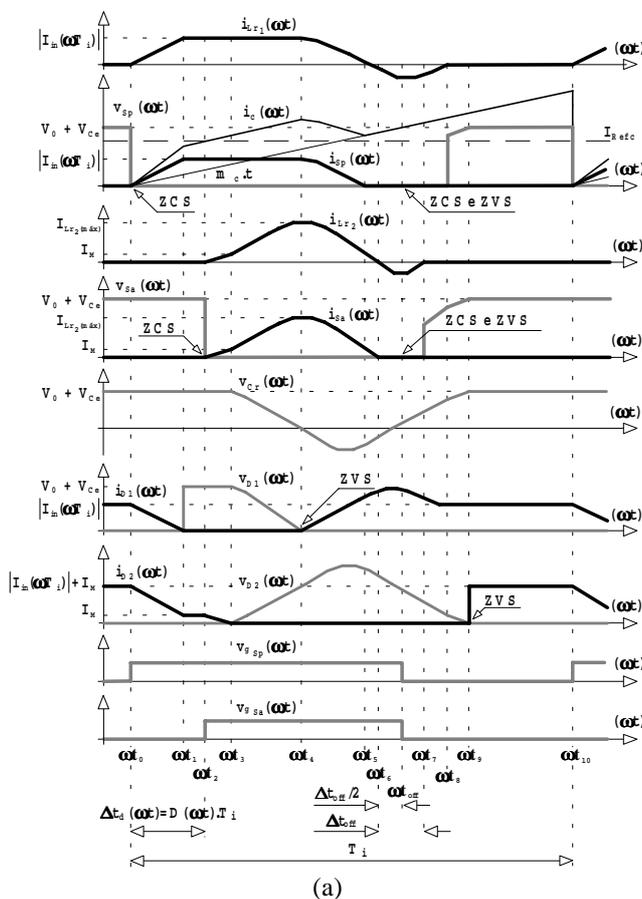


Figura 4 – Etapas de funcionamento para o novo retificador Sepic ZCS-PWM, durante um período genérico de chaveamento.



Observa-se que as formas de onda são idênticas em ambas as técnicas, diferindo-se apenas na ação de controle que proporciona a entrada em condução do interruptor auxiliar. Pode-se verificar que ocorrem comutações não-dissipativas tipo ZCS, na entrada em condução, tanto para  $S_p$  quanto para  $S_a$ . Além disso, as comutações são do tipo ZCS e ZVS durante o bloqueio dos mesmos.

Cabe salientar que a corrente através de  $S_p$  ( $|I_{in}(\omega t)|$ ) é menor do que aquela no conversor Sepic convencional ( $|I_{in}(\omega t)| + I_0$ ), propiciando a redução das perdas em condução e operação com elevado rendimento em larga faixa de variação de carga, como se verificará nos resultados experimentais deste artigo.

Conforme Figura 5.a, para a técnica de controle por valores de pico, a ação de controle que propicia a entrada em condução do interruptor auxiliar, em  $\omega t = \omega t_2$ , ocorre quando  $i_c(\omega t) = I_{Ref c}$ .

Em ambas as técnicas, os interruptores principal e auxiliar serão bloqueados simultaneamente em  $\omega t = \omega t_{off}$ , tornando mais simples o projeto da lógica de controle para os interruptores  $S_p$  e  $S_a$ .

A seguir são apresentadas as descrições das etapas de funcionamento, conforme Figuras 4 e 5.

1ª etapa ( $\omega t_0, \omega t_1$ ): Inicia-se quando o interruptor  $S_p$  é comandado à condução com corrente nula (ZCS), devido à presença em série de  $L_{r1}$  com o mesmo. A corrente através de  $L_{r1}$  evolui linearmente até que se iguale a  $|I_{in}(\omega T_i)|$ , quando  $D_1$  é bloqueado;

2ª etapa ( $\omega t_1, \omega t_2$ ): Durante esta etapa não ocorrem mudanças nas variáveis de estado do conversor, permanecendo constantes as condições finais da primeira etapa. Em oposição ao conversor Sepic convencional, o diodo  $D_1$

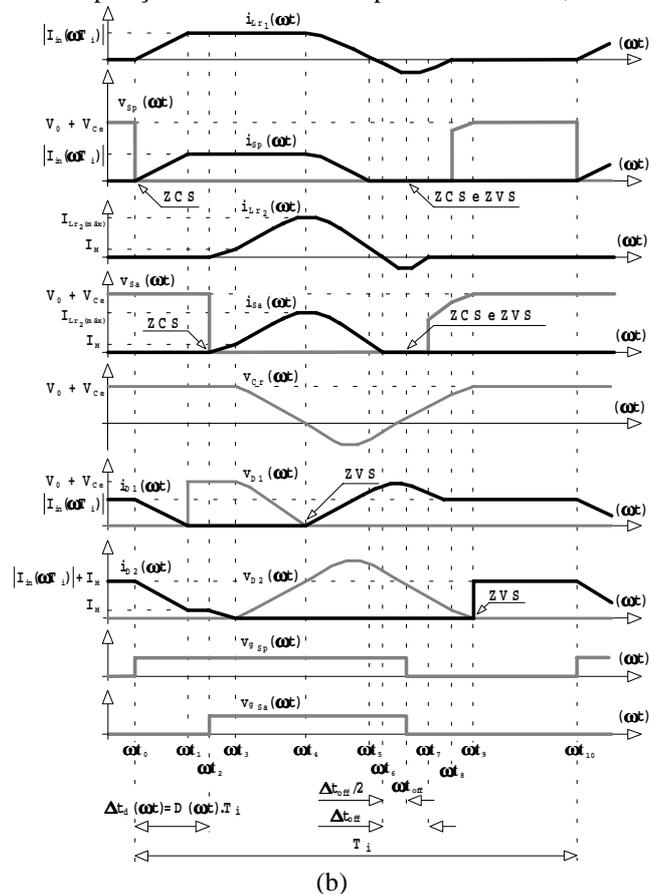


Figura 5 - Principais formas de onda idealizadas durante um período genérico de chaveamento ( $T_i$ ), para: (a) controle por corrente de pico com compensação de rampa e (b) controle por corrente média imposta.

impede que a corrente  $I_M$  passe a circular por  $S_p$ , mantendo-se  $D_2$  em condução durante esta etapa;

3ª etapa ( $\omega_2, \omega_3$ ): Tem seu início quando o interruptor  $S_a$  é comandado à condução com corrente nula (ZCS), devido à presença em série de  $L_{r2}$  com  $S_a$ . Desta forma, a corrente através de  $L_{r2}$  evolui linearmente até que se iguale a  $I_M$ , quando então o diodo  $D_2$  é bloqueado;

4ª etapa ( $\omega_3, \omega_4$ ): Começa a ocorrer a ressonância entre  $L_{r2}$  e  $C_r$ , até que, no final desta etapa tenha-se  $v_{Cr}(\omega_4) = 0$  e  $D_1$  entra em condução com tensão nula (ZVS);

5ª etapa ( $\omega_4, \omega_5$ ): Com a entrada em condução de  $D_1$ , tem-se  $L_{r1}$  e  $L_{r2}$  associados em paralelo, e a ressonância dos mesmos com  $C_r$ , até que em  $\omega t = \omega_5$  a corrente através de  $L_{r1}$  se anule;

6ª etapa ( $\omega_5, \omega_6$ ): Com a tendência de inversão ressonante da corrente através de  $L_{r1}$ , nesta etapa o diodo em anti-paralelo com  $S_p$  entra em condução, assumindo  $i_{Lr1}$ . Em  $\omega t = \omega_6$  a corrente através de  $L_{r2}$  torna-se nula;

7ª etapa ( $\omega_6, \omega_7$ ): Devido à inversão ressonante da corrente através de  $L_{r2}$ , o diodo em anti-paralelo com  $S_a$  entra em condução. Portanto, durante esta etapa os interruptores  $S_p$  e  $S_a$  são bloqueados, conjuntamente, com corrente e tensão nulas (ZCZVS). Em  $\omega t = \omega_7$  a corrente através de  $L_{r2}$  torna-se nula, com conseqüente bloqueio do diodo em anti-paralelo com  $S_a$ , retirando o ramo de  $L_{r2}$  do circuito;

8ª etapa ( $\omega_7, \omega_8$ ): A corrente através de  $L_{r1}$  continua a evoluir de forma ressonante, até tornar-se nula em  $\omega t = \omega_8$ , quando o diodo em anti-paralelo com  $S_p$  é bloqueado, fazendo com que o ramo de  $L_{r1}$  seja retirado do circuito;

9ª etapa ( $\omega_8, \omega_9$ ): Nesta etapa ocorre a carga linear de  $C_r$  com corrente constante ( $|I_{in}(\omega T_1)| + I_M$ ), até que a tensão sobre seus terminais se iguale a  $V_0 + V_{Ce}$ . Desta forma, em  $\omega t = \omega_9$ , o diodo  $D_2$  entra em condução com tensão nula (ZVS);

10ª etapa ( $\omega_9, \omega_{10}$ ): Esta é a principal etapa de transferência de potência para a carga, permanecendo as variáveis de estado inalteradas e iguais às condições finais da nona etapa, até que  $S_p$  seja comandado novamente à condução, iniciando-se um novo período de funcionamento.

### 3 ANÁLISE DA COMUTAÇÃO

Para que o conversor Sepic proposto opere com comutação do tipo ZCS em ambos os interruptores, para toda a faixa de variação de carga estabelecida em projeto, é necessário que as restrições impostas pelas equações (1), (2) e (3) sejam atendidas conjuntamente, considerando-se a operação do conversor no modo de condução contínua.

$$\beta = \frac{L_{r1}}{L_{r2}} < 1 \quad (1)$$

$$\alpha_{1m\acute{a}x} < \beta \cdot (1 + \alpha_{2m\acute{a}x}) \quad (2)$$

$$\alpha_{2m\acute{a}x} < \frac{(1 - \beta)}{(1 + \beta)} \quad (3)$$

$$\text{com: } \alpha_{1m\acute{a}x} = \frac{I_p}{(V_0 + V_{Ce})} \cdot \sqrt{\frac{L_{r2}}{C_r}} \quad (4)$$

$$\alpha_{2m\acute{a}x} = \frac{I_{0nom}}{(V_0 + V_{Ce})} \cdot \sqrt{\frac{L_{r2}}{C_r}} \quad (5)$$

$$\text{sendo: } I_p = \frac{\sqrt{2} \cdot P_{0nom}}{\eta \cdot V_{in\text{ef}}(\text{mín})} \quad (6)$$

$I_{0nom}$  = valor médio nominal da corrente de carga;

$I_p$  = valor de pico da corrente de entrada;

$\eta$  = rendimento mínimo adotado, para carga nominal;

$P_{0nom}$  = potência média nominal na carga;

$V_{Ce}$  = valor médio da tensão sobre o capacitor  $C_e$ ;

$V_{in\text{ef}}(\text{mín})$  = valor eficaz mínimo da tensão de entrada;

$V_0$  = valor médio nominal da tensão sobre a carga.

O intervalo de tempo destinado ao bloqueio conjunto de ambos os interruptores  $S_p$  e  $S_a$  ( $\Delta t_{off}$ ) é dado pela equação (7).

$$\Delta t_{off} = \Delta t_7 = \frac{2}{\omega_{02} \cdot \sqrt{1 + \beta}} \left\{ \pi - \arccos[-(\beta + \alpha_2 \cdot (1 + \beta))] \right\} \quad (7)$$

Portanto, tem-se que o intervalo de tempo ( $\Delta T$ ), destinado ao controle do interruptor auxiliar  $S_a$  é dado pela equação (8).

$$\Delta T = \frac{1}{\omega_{02}} \left\{ \alpha_2 + \frac{\pi}{2} + \frac{\pi}{\sqrt{1 + \beta}} \right\} \quad (8)$$

$$\text{sendo: } \omega_{02} = \frac{1}{\sqrt{L_{r2} \cdot C_r}} \quad (9)$$

Com base na equação (8) verifica-se que a atuação da chave auxiliar depende dos parâmetros ressonantes e da corrente de carga normalizada ( $\alpha_2$ ). Desta forma, deve-se proporcionar através de projeto que o intervalo  $\Delta T$  seja garantido para a condição mais crítica, ou seja, carga nominal ( $\alpha_{2m\acute{a}x}$ ) e mínima tensão de entrada.

### 4 GANHO ESTÁTICO

O ganho estático para o retificador Sepic proposto é definido pela equação (10).

$$q = \frac{V_0}{V_{in\text{ef}}} \quad (10)$$

Portanto, na Figura 6 apresentam-se algumas curvas para o ganho estático do novo conversor retificador Sepic ZCS-PWM, em função da corrente de carga normalizada ( $\alpha_2$ ), tomando-se  $D_{ef}$  (razão cíclica eficaz) e  $V_{Ce}$  como parâmetros, para determinados valores de  $\alpha_{1ef}$  (corrente eficaz de entrada normalizada),  $\alpha_{1m\acute{a}x}$ ,  $\beta$  e  $f$ .

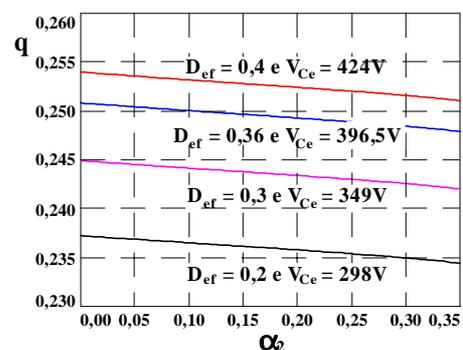


Figura 6 – Ganho estático teórico, considerando:  $\alpha_{1ef}=0,101$ ;  $\alpha_{1m\acute{a}x}=0,144$ ;  $\beta=0,4$  e  $f=0,15$ .

$$\text{sendo: } \alpha_{1ef} = \frac{I_{in\,ef}}{(V_0 + V_{C_e})} \sqrt{\frac{L_{r2}}{C_r}} \quad (11)$$

$$f = \frac{f_s}{f_{02}} \quad (12)$$

$$f_{02} = \frac{1}{2 \cdot \pi \sqrt{L_{r2} \cdot C_r}} \quad (13)$$

$I_{in\,ef}$  = valor eficaz da corrente de entrada.

Como se verifica na Figura 6, quanto maior o valor do parâmetro  $q$ , maior o valor de  $V_{C_e}$ , pois a tensão média no capacitor  $C_e$  é igual à tensão média no capacitor ressonante  $C_r$ . Tal fato acarreta maiores esforços de tensão nos dispositivos semicondutores. Portanto, da análise, recomenda-se a operação como abaixador de tensão para  $q \leq 1/3$ .

Além disso, informa-se que os parâmetros  $\beta$  e  $f$  exercem influência direta sobre a característica PWM do conversor Sepic ZCS-PWM proposto. Aumentando-se o valor de  $\beta$ , e/ou reduzindo-se o valor de  $f$ , é possível proporcionar a preponderância da característica PWM sobre a ressonância, fato este desejável. Por outro lado, elevar o valor de  $\beta$  significa aumentar o volume dos elementos reativos, enquanto que reduzir o valor  $f$  implica em elevar a frequência de ressonância, podendo resultar em problemas de interferências eletromagnéticas e/ou perdas consideráveis nos elementos magnéticos.

Portanto, os valores de  $\beta$  e  $f$  devem ser adotados de forma a garantir o correto funcionamento da célula de comutação ZCS-PWM proposta, além da redução da influência da ressonância sobre as características PWM do conversor (recomendável em torno de 5 a 10%), impedindo que os problemas citados causem prejuízo ao desempenho da estrutura.

## 5 RESULTADOS EXPERIMENTAIS

Um exemplo de projeto para o retificador Sepic ZCS-PWM é apresentado, adotando-se os seguintes dados de entrada e saída:

$$\begin{aligned} V_{in\,ef} &= 220V \pm 15\%, f_{rede} = 60\text{Hz}, V_0 = 51V, P_{0\,nom} = 300W, \\ \eta &= 95\% \text{ (rendimento mínimo adotado, para carga nominal),} \\ &\text{e } f_s = 20\text{kHz}. \end{aligned}$$

A determinação dos indutores ressonantes e do capacitor ressonante é feita a partir de valores adotados para os parâmetros  $\beta$ ,  $\alpha_{1\,máx}$  e  $\alpha_{2\,máx}$ , de tal forma que satisfaçam às restrições impostas pelas inequações (1), (2) e (3), respectivamente. Desta forma, adotando-se  $\beta=0,40$ ;  $\alpha_{1\,máx}=0,10$ ;  $\alpha_{2\,máx}=0,35$  e  $f=0,15$ , obtém-se:

$$L_{r1} = 80\mu\text{H}; L_{r2} = 32\mu\text{H} \text{ e } C_r = 44\text{nF}.$$

A indutância do filtro de entrada ( $L_{in}$ ) é obtida de acordo com a metodologia proposta por Dixon (1988). Portanto, adota-se:

$$L_{in} = 6\text{mH}.$$

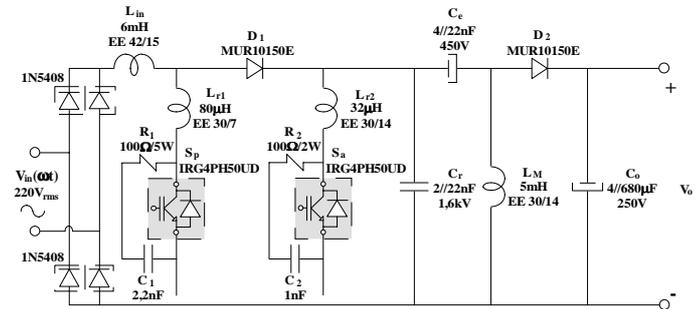
A indutância de acumulação ( $L_M$ ) é adotada com um valor próximo àquele para a indutância do filtro de entrada ( $L_{in}$ ), de tal forma que as ondulações de corrente através destes indutores possam valores próximos. A especificação do capacitor de acumulação ( $C_e$ ) deve atender às exigências de necessidade de reduzida ondulação de tensão em elevada frequência e também reduzida TDH na corrente de entrada. Portanto, especificam-se:

$$L_M = 5\text{mH} \text{ e } C_e = 88\mu\text{F}.$$

A capacitância do filtro de saída ( $C_o$ ) é calculada admitindo-se uma ondulação máxima de tensão de 6% do valor nominal de  $V_0$ . Desta forma:

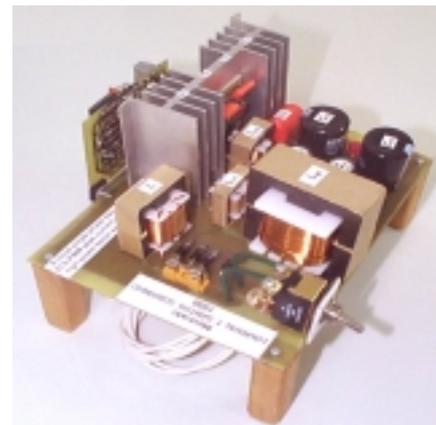
$$C_o = 2720\mu\text{F}.$$

A Figura 7 apresenta o circuito de potência para o novo conversor retificador Sepic ZCS-PWM implementado.

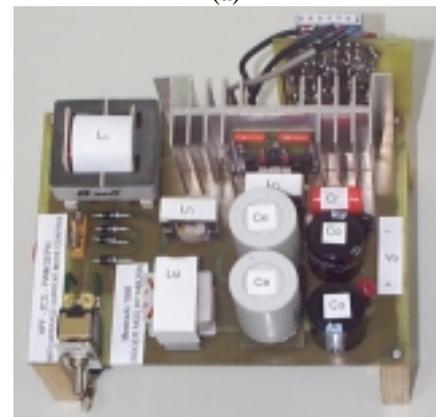


**Figura 7 – Circuito de potência para o conversor retificador Sepic ZCS-PWM.**

Os conversores retificadores Sepic ZCS-PWM implementados são apresentados na Figura 8, empregando a técnica de controle por corrente de pico com compensação de rampa (Figura 8.a) e a técnica de controle por corrente média imposta (Figura 8.b). Observa-se que o “snubber”, utilizado tanto para  $S_b$  ( $R_1$  e  $C_1$ ) quanto para  $S_a$  ( $R_2$  e  $C_2$ ), se deve ao elevado tempo da recuperação reversa (164ns) do diodo em anti-paralelo com os mesmos.



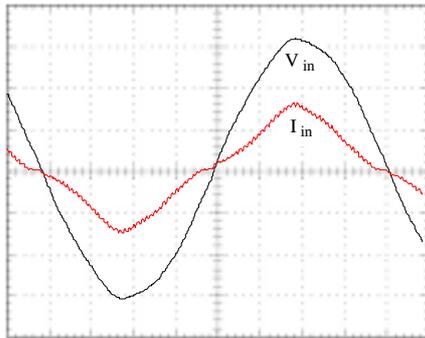
(a)



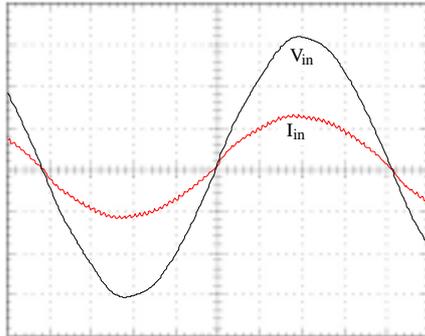
(b)

**Figura 8 – Protótipos implementados para o novo retificador Sepic ZCS-PWM, com: (a) controle por corrente de pico com compensação de rampa, e (b) controle por corrente média imposta.**

A Figura 9 apresenta os resultados experimentais para a corrente e tensão de entrada, na situação de carga nominal, para ambas as técnicas de controle empregadas.



(a) Tensão: 100V/div, corrente: 2A/div, tempo: 2ms/div.



(b) Tensão: 100V/div, corrente: 2A/div, tempo: 2ms/div.

**Figura 9 - Corrente e tensão de entrada, para carga nominal: (a) Controle por corrente de pico, e (b) Controle por corrente média imposta.**

Como se verifica nos resultados apresentados na Figura 9, com ambas as técnicas de controle se obtém uma corrente de entrada de “elevada qualidade”, ou seja, reduzida taxa de distorção harmônica, e, conseqüentemente, elevado fator de potência. Observa-se que, na técnica de controle por corrente média, a corrente de entrada reflete a emulação de uma carga com características praticamente resistivas, resultando num fator de potência maior, com uma conseqüente menor taxa de distorção harmônica na corrente de entrada, em relação à técnica de controle por corrente de pico.

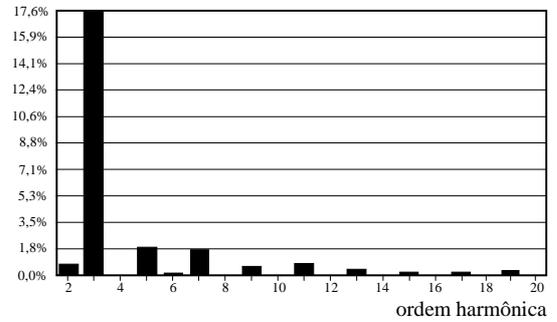
Os espectros harmônicos para a corrente de entrada são apresentados na Figura 10, conforme resultados da Figura 9, para as técnicas de controle em análise.

Na tabela T.1 apresentam-se os principais resultados obtidos da análise das formas de onda apresentadas na Figura 9, quais sejam: taxas de distorção harmônica para a corrente ( $TDH_{I_{in}}$ ) e tensão de entrada ( $TDH_{V_{in}}$ ), ângulo de deslocamento ( $\phi$ ) entre as componentes fundamentais de corrente e tensão de entrada e o fator de potência (FP) calculado em decorrência dos resultados obtidos.

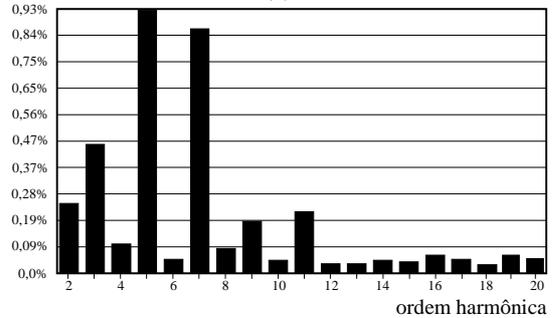
**Tabela T.1 – TDH da corrente e tensão de entrada, deslocamento angular e fator de potência calculado, para carga nominal.**

Novo Conversor Retificador Sepic ZCS-PWM				
Modo de controle	$TDH_{I_{in}}$ (% da componente fundamental)	$TDH_{V_{in}}$ (% da componente fundamental)	$\phi$ (graus)	FP
Corrente de pico	17,92%	1,61%	4,98°	0,983
Corrente média	3,88%	1,42%	3,21°	0,999

De acordo com os resultados apresentados na tabela T.1, verifica-se que os melhores resultados são obtidos com o controle por corrente média, conforme análise prévia das formas de ondas apresentadas na Figura 9.



(a)



(b)

**Fig. 10 – Espectro harmônico da corrente de entrada, valores em % da componente fundamental, para a técnica de: (a) Controle por corrente de pico e (b) Controle por corrente média imposta; para carga nominal.**

Na tabela T.2 apresentam-se o conteúdo harmônico para a corrente de entrada, em ambas as técnicas, em relação à norma IEC 61000-3-2.

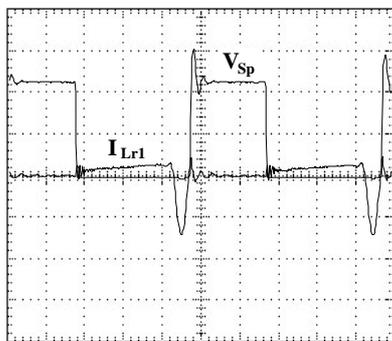
**Tabela T.2 – Valores eficazes absolutos do conteúdo harmônico para a corrente de entrada, impostos pela norma IEC 61000-3-2 e os resultados obtidos experimentalmente, na situação de carga nominal.**

Ordem Harmônica	Valor máximo por componente harmônica (valores eficazes)	Valor eficaz por componente harmônica	
	IEC 61000-3-2 (A)	Controle por Corrente de Pico (A)	Controle por Corrente Média (A)
3	1,02	0,316	0,0524
5	0,57	0,037	0,026
7	0,3	0,031	0,027
9	0,15	0,012	0,0075
11	0,105	0,014	0,0109
13	0,0888	0,009	0,0061
15	0,0468	0,004	0,0064

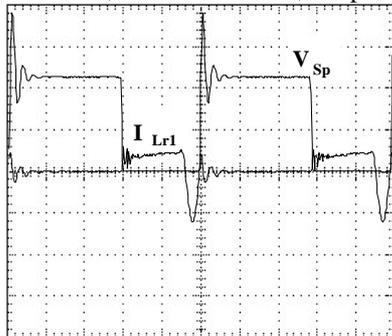
Conforme resultados apresentados na tabela T.2, apesar da técnica de controle por corrente de pico apresentar maior taxa de distorção na corrente de entrada, maior deslocamento ( $\phi$ ), e, em conseqüência, menor fator de potência, nota-se que esta técnica atende integralmente à norma IEC 61000-3-2, classe D, tanto quanto à técnica por valores médios.

Desta forma, para a potência proposta neste trabalho (300W), no que se refere ao atendimento à IEC 61000-3-2, a técnica de controle por corrente de pico torna-se interessante, em função de sua simplicidade e menor custo de implementação prática.

Na Figura 11 apresentam-se os detalhes das comutações para o interruptor principal para a técnica de controle por corrente de pico, e, na Figura 12, os detalhes das comutações para a técnica de controle por corrente média imposta.



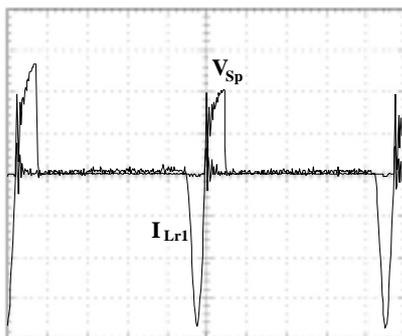
(a) Tensão: 200V/div, corrente: 2A/div, tempo: 10µs/div.



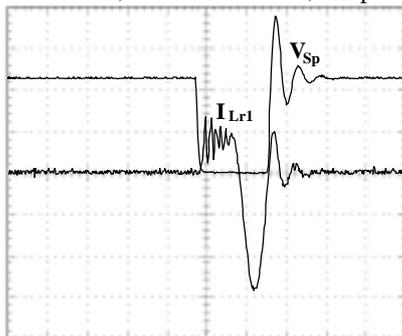
(b) Tensão: 200V/div, corrente: 2A/div, tempo: 10µs/div.

**Fig. 11 – Tensão sobre o interruptor principal  $S_p$  e corrente através de  $L_{r1}$ , com carga nominal para o controle por corrente de pico com compensação de rampa:**

(a) próximo a  $V_{in}(\omega t)=0$ , e (b) próximo a  $V_{in}(\omega t)=V_p$ .



(a) Tensão: 100V/div, corrente: 2A/div, tempo: 10µs/div.



(b) Tensão: 200V/div, corrente: 2A/div, tempo: 5µs/div.

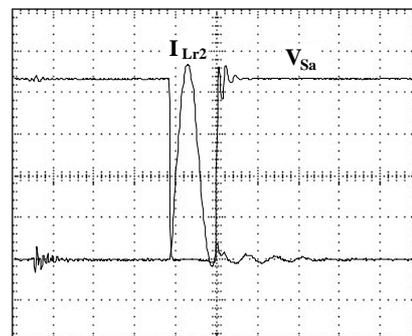
**Fig. 12 – Tensão sobre o interruptor principal  $S_p$  e corrente através de  $L_{r1}$ , com carga nominal para o controle por corrente média imposta:** (a) próximo a  $V_{in}(\omega t)=0$ , e

(b) próximo a  $V_{in}(\omega t)=V_p$ .

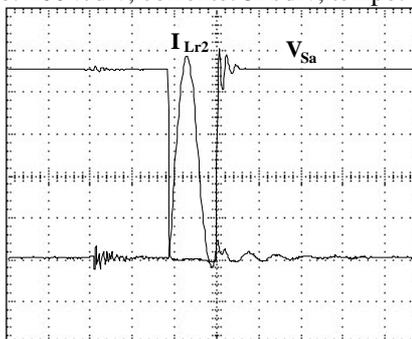
De acordo com os resultados apresentados nas Figuras 11 e 12, verifica-se que as comutações para  $S_p$  são preservadas durante todo o período da tensão CA de alimentação, sendo ZCS na entrada em condução e ZCZVS durante o bloqueio. Ainda com base nestas figuras, é possível notar a existência de sobretensão no interruptor principal durante seu processo de bloqueio, presente em ambas as técnicas de controle. Tal fato ocorre em função da considerável corrente reversa que flui através do diodo associado em anti-paralelo com este interruptor.

Melhores resultados podem ser obtidos com a utilização de diodos do tipo ultra-rápidos e “soft-recovery”.

As Figuras 13 e 14 apresentam os resultados obtidos para a tensão sobre o interruptor auxiliar e a corrente através de  $L_{r2}$ , para as técnicas de controle por corrente de pico com compensação de rampa e controle por corrente média imposta, respectivamente, evidenciando-se as comutações do tipo ZCS na entrada em condução e ZCZVS durante o bloqueio de  $S_a$ .



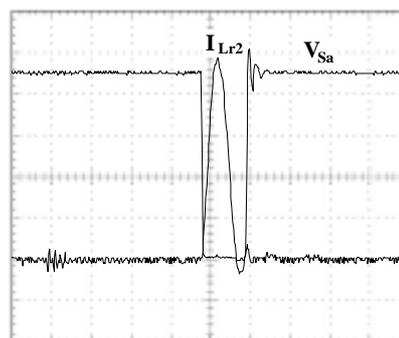
(a) Tensão: 100V/div, corrente: 5A/div, tempo: 5µs/div.



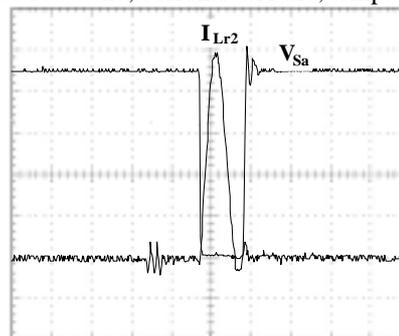
(b) Tensão: 100V/div, corrente: 5A/div, tempo: 5µs/div.

**Fig. 13 – Tensão sobre o interruptor auxiliar  $S_a$  e corrente através de  $L_{r2}$ , com carga nominal para o controle por corrente de pico com compensação de rampa:**

(a) próximo a  $V_{in}(\omega t)=0$ , e (b) próximo a  $V_{in}(\omega t)=V_p$ .



(a) Tensão: 100V/div, corrente: 5A/div, tempo: 5µs/div.



(b) Tensão: 100V/div, corrente: 5A/div, tempo: 5µs/div.

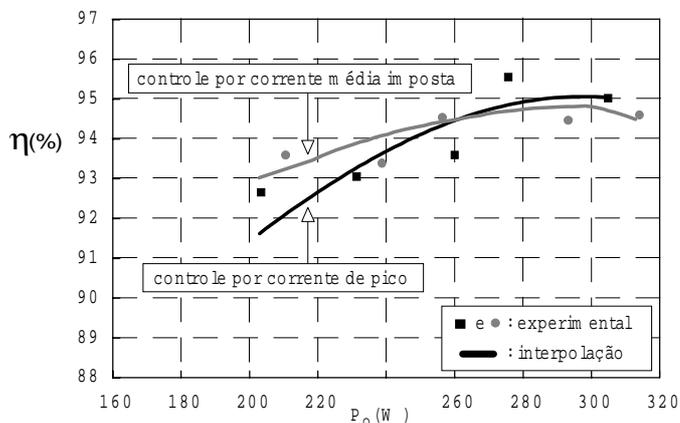
**Fig. 14 – Tensão sobre o interruptor auxiliar  $S_a$  e corrente através de  $L_{r2}$ , com carga nominal para o controle por corrente média imposta:** (a) próximo a  $V_{in}(\omega t)=0$ , e

(b) próximo a  $V_{in}(\omega t)=V_p$ .

Portanto, como se esperava, as diferentes técnicas de controle não possuem influência nas comutações impostas pela célula ZCS-PWM proposta.

Adicionalmente observa-se que o comportamento da corrente através do indutor  $L_{r2}$  é praticamente constante durante todo o período de rede ( $T_{rede}$ ), considerando-se que a tensão de saída permaneça regulada e praticamente constante.

Na Figura 15 apresentam-se os resultados experimentais para o rendimento em função da potência de saída, para ambas as técnicas de controle.



**Fig. 15 – Rendimento experimental para o novo retificador Sepic ZCS-PWM, em função da potência de saída, para ambas as técnicas de controle em análise.**

O rendimento experimental obtido foi de 94,8% no modo de controle por corrente média e de 95% para o modo de controle por corrente de pico, ambos para carga nominal. Isto se explica pelo fato de que o sensor de corrente, para a técnica de controle por corrente de pico, está em série com o interruptor principal, resultando em menores perdas em condução nesta técnica para cargas mais próximas da nominal, em relação ao controle por valores médios (sensor de corrente em série com a corrente de entrada retificada). Adicionalmente, observa-se que para menores correntes de carga a técnica de controle por corrente média apresenta melhor resultado para o rendimento, devido ao aumento acentuado da TDH da corrente de entrada na técnica de controle por valores de pico.

## 6 CONCLUSÕES

Da análise dos resultados experimentais apresentados para o retificador Sepic ZCS-PWM proposto, operando como abaixador de tensão e implementado com dois distintos métodos de controle para obtenção de elevado fator de potência, podemos apresentar as seguintes conclusões principais:

- As comutações são não-dissipativas e do tipo ZCS na entrada em condução e do tipo ZCZVS durante o bloqueio para ambos os interruptores comandados ( $S_p$  e  $S_a$ ), e tais comutações são independentes da técnica de controle adotada para a correção do fator de potência;
- A entrada em condução dos diodos  $D_1$  e  $D_2$  é do tipo ZVS, enquanto que seus efeitos de recuperação reversa sobre os interruptores principal e auxiliar são reduzidos;
- Com a eliminação das perdas durante as comutações (perdas de chaveamento), o conversor poderá operar com frequências mais elevadas empregando-se IGBTs como interruptores de potência;

- A frequência de chaveamento é constante (modulação PWM);
- Ambas as técnicas de controle adotadas demonstraram a possibilidade de obtenção de uma corrente de entrada de “elevada qualidade” (elevado fator de potência e reduzida taxa de distorção harmônica);
- O conversor opera como abaixador de tensão, possibilitando a obtenção de estruturas isoláveis a partir do indutor de acumulação ( $L_M$ );
- Os esforços de corrente no interruptor principal são menores, em relação ao conversor Sepic convencional, resultando em menores perdas em condução. Este fato associado à eliminação das perdas durante as comutações propicia a obtenção de elevado rendimento em larga faixa de variação de carga;
- Com a redução das derivadas de corrente e tensão nos dispositivos semicondutores, existe a conseqüente possibilidade de redução das interferências eletromagnéticas;
- Em função dos esforços adicionais de tensão, a operação deverá ser restrita como abaixador de tensão, recomendando-se ganhos estáticos menores do que 1/3;
- Na técnica de controle por corrente de pico com compensação de rampa tem-se proteção intrínseca de sobrecorrente para o interruptor principal, além de uma circuitagem de comando mais simples e de menor custo, em relação à técnica de controle por valores médios;
- A técnica de controle por valores médios apresenta melhores resultados para o fator de potência, com menor taxa de distorção harmônica na corrente de entrada. Adicionalmente, informa-se que a regulação de tensão na técnica de controle por valores médios também é melhor, permitindo-se a operação numa faixa universal de variação de tensão de entrada.

Portanto, o conversor retificador Sepic ZCS-PWM proposto, além de apresentar elevado rendimento em larga faixa de variação de carga, em função da técnica de comutação proposta, torna-se uma opção para a retificação com características abaixadoras de tensão, através de um único estágio de processamento de energia, oferecendo elevado fator de potência e a possibilidade de isolamento entre a fonte de alimentação e a carga, assim como, a obtenção de múltiplas saídas isoladas, empregando-se IGBTs como interruptores de potência.

## REFERÊNCIA BIBLIOGRÁFICA

- Canesin, C. A. e I. Barbi (1996). Analysis and Design of Constant-Frequency Peak-Current-Controlled High-Power-Factor Boost Rectifier with Slope Compensation. *Proc. of the Applied Power Electronics Conference*, San Jose - EUA, pp. 807-813.
- Canesin, C. A. e I. Barbi (1997). Novel Zero-Current-Switching PWM Converters. *IEEE Transactions on Industrial Electronics* (Junho), Vol. 44, No. 3, pp. 372-381.
- Dixon, L. (1988). High Power-Factor Preregulators for Off-line Power Supplies. *Unitrode Seminar*, Tópico 6, pp. 6.1-6.16.
- Lee, F. C. (1988). High-Frequency Quasi-Resonant Converter Topologies. *Proceedings of the IEEE*, pp. 377-390.

- Lee, F. C., K. Wang, G. Hua e D. Borojevic (1994). A comparative Study of switching losses of IGBTs under Hard-Switching, Zero-Voltage-Switching and Zero-Current-Switching. *Proc. of the Power Electronics Specialists Conference*, Taipei - Taiwan, pp. 1196-1204.
- Silva, C. S. (1990). Power Factor Correction with the UC3854. *Application Note U-125*, Unitrode Corporation, pp. 287-296.
- Sobrinho, L. T. S., R. A. Kitamura e C. A. Canesin (1998). Novel Zero-Current-Switching PWM Step-Down Sepic Converter. *Proc. of the International Conference on Power Electronics Drives and Energy Systems for Industrial Growth*, Perth - Austrália, pp. 717-722.
- Wakabayashi, F. T. e C. A. Canesin (1999). A New Family of Zero-Current-Switching PWM Converters and a Novel HPF-ZCS-PWM Boost Rectifier. *Proc. of the Applied Power Electronics Conference*, Dallas - EUA, pp. 605-611.