



UNIVERSIDADE ESTADUAL PAULISTA
"JÚLIO DE MESQUITA FILHO"
Instituto de Ciência e Tecnologia
Campus de Sorocaba

FELIPE BARROS LEMOS

Projeto e Implementação de Filtros para um Amplificador de Áudio Classe D

Sorocaba

2022

FELIPE BARROS LEMOS

PROJETO E IMPLEMENTAÇÃO DE FILTROS PARA UM
AMPLIFICADOR DE ÁUDIO CLASSE D

Trabalho de Conclusão de Curso apresentado
ao Instituto de Ciência e Tecnologia de
Sorocaba, Universidade Estadual Paulista
(UNESP), como parte dos requisitos para
obtenção do grau de Bacharel em Engenharia
de Controle e Automação.

Orientador: Prof. Dr. Everson Martins

Sorocaba

2022

L557p	Lemos, Felipe Projeto e Implementação de Filtros para um Amplificador de Áudio Classe D / Felipe Lemos. -- Sorocaba, 2022 100 p. Trabalho de conclusão de curso (Bacharelado - Engenharia de Controle e Automação) - Universidade Estadual Paulista (Unesp), Instituto de Ciência e Tecnologia, Sorocaba Orientador: Everson Martins 1. Conversores Analógicos-Digitais. 2. Modulação de Duração de Pulso. 3. Amplificadores de Audiofrequência. 4. Filtros Elétricos. I. Título.
-------	---



UNIVERSIDADE ESTADUAL PAULISTA
“JÚLIO DE MESQUITA FILHO”
Instituto de Ciência e Tecnologia
Campus de Sorocaba

PROJETO E IMPLEMENTAÇÃO DE FILTROS PARA UM
AMPLIFICADOR DE ÁUDIO CLASSE D

FELIPE BARROS LEMOS

ESTE TRABALHO DE GRADUAÇÃO FOI JULGADO ADEQUADO
COMO PARTE DO REQUISITO PARA A OBTENÇÃO DO GRAU DE
BACHAREL EM ENGENHARIA DE CONTROLE E AUTOMAÇÃO.

Prof. Dr. Mauricio Becerra Vargas
Coordenador

BANCA EXAMINADORA:

Prof. Dr. Everson Martin
Orientador / UNESP – Campus Sorocaba

Prof. Dr. Ivando Severino Diniz
UNESP – Campus Sorocaba

Prof. ^a Dr. ^a Maria Glória Caño de Andrade
UNESP – Campus Sorocaba

Julho de 2022

LEMOS, F. Projeto e implementação de filtros para um amplificador de áudio classe D. Trabalho de Graduação em Engenharia de Controle e Automação – Instituto de Ciência e Tecnologia de Sorocaba, Universidade Estadual Paulista, Sorocaba, 2022.

RESUMO

A consolidação de sistemas eletrônicos começa e se desenvolve com a concepção de sistemas de amplificação de sinais, o que possibilita a implementação de circuitos em baixas valores de corrente e, conseqüentemente, operações em alta frequência. Na crescente crise energética enfrentada por diversos setores produtivos, o aproveitamento de energia é um fator fundamental para a continuidade de processos tecnológicos. Nesse caminho, sendo a eletrônica fundamento dos equipamentos utilizados nesses processos, os amplificadores classe D são ferramentas de alto rendimento que podem contribuir para esta nova etapa do desenvolvimento tecnológico. Este trabalho apresenta uma aplicação específica dessa classe de amplificadores, o áudio. Abordar-se-á as principais topologias de amplificadores utilizadas em sistemas de áudio, a relação destas com o desempenho e eficiência do amplificador classe D e características desse sistema que pode elevar o aproveitamento energético e melhorar a resposta em frequência dos amplificadores, uma vez que para aplicações em áudio esse parâmetro é de fundamental importância, para evitar distorções na informação sonora do usuário. O dispositivo será simulado no *software* Multisim™ para geração de um protótipo para, posteriormente, ser implementado e seus parâmetros devidamente apresentados e discutidos.

Palavras-chave: Conversores Analógicos-Digitais, Modulação de Duração de Pulso, Amplificadores de Audiofrequência, Filtros Elétricos.

LEMOS, F. Filters design and implementation for a class D amplifier. Final Paper for Automation and Control Engineering – Sorocaba Institute of Science and Technology, São Paulo State University, Sorocaba, 2022.

ABSTRACT

The consolidation of electronic systems starts and develop with the concept of signal amplification systems, that enable the implementation of low current circuits and, therefore, high frequency operations. With the increasing energetic crises faced by several productive sectors, the energy saving is a fundamental factor for the pursuance of technological processes. This way, being the electronic the foundation of equipment utilized in these processes, the class D amplifiers are tools of high efficiency that can contribute for this new stage of technological development. This work presents a specific application of this class of amplifiers: audio. It will approach the main topologies of audio purpose amplifiers, the relation of these with the performance and efficiency of the class D amplifier and the characteristics of this system that may enhance the energy use and improve the quality of the amplifiers' frequency response, once for audio purposes this is a very important parameter to avoid sound distortions. The amplifier will be implemented in numerical computational simulations Multisim™ software for a prototype design and finally implemented and have its parameters properly presented and discussed.

Keywords: Analog-Digital Converters, Pulse Duration Modulation, Audio Frequency Amplifiers, Electric Filters.

LISTA DE ABREVIATURAS

AC	- <i>Alternating Current</i>
AD	- Modulação Bipolar
BD	- Modulação Unipolar
<i>dB</i>	- Decibels
DC	- Direct Current
DS	- <i>Double Ramp</i>
EMI	- <i>Interferência eletromagnética</i>
IGBT	- <i>Insulated Gate Bipolar Transistor</i>
IMD	- <i>Intermodular Distortion</i>
MOSFET	- <i>Metal Oxide Semiconductor Field Effect Transistor</i>
PAM	- <i>Pulse Amplitude Modulation</i>
$\Delta\Sigma$	- <i>Delta-Sigma Modulation</i>
PAM	- <i>Pulse Amplitude Modulation</i>
PMA	- <i>Pulse Modulation Amplifier</i>
PWM	- <i>Pulse Width Modulation</i>
RMS	- <i>Root Mean Square</i>
SNR	- <i>Signal to Noise ratio</i>
SS	- <i>Single Ramp</i>
TBJ	- Transistor Bipolar de Junção
THD	- <i>Total Harmonic Distortion</i>

LISTA DE SÍMBOLOS

α	- Ganho do amplificador
γ_n	- Lei de comutação do braço n
τ	- Tempo de resposta
φ	- Fase
A_s	- Fator de inclinação do filtro Butterworth
BV_{DSS}	- Tensão de alimentação do MOSFET
C_{ISS}	- Capacidade de entrada do MOSFET
C_{out}	- Capacitor da saída para eliminar tensão DC
C_{boot}	- Capacitor de <i>bootstrap</i>
D	- Razão cíclica
F_s	- Frequência de amostragem
f_{tri}	- Frequência da onda triangular
G	- Ganho do amplificador
h	- Número de harmônicos
I_{RMS}	- Corrente RMS
$i(t)$	- Corrente no domínio do tempo
K	- Ganho de entrada do amplificador
ma	- Índice de modulação
N	- Amplitude no ruído de saída
P_{med}	- Potência média

Q	- Resolução
Q_g	- Capacitância do MOSFET
R_{Load}	- Impedância da carga
R_{on}	- Resistencia de condução do MOSFET
S	- Amplitude do sinal de saída
T	- Período
t_f	- Tempo de descida da corrente no MOSFET
T_{min}	- Período mínimo de comutação
t_{on}	- Tempo do pulso PWM em nível alto
t_r	- Tempo de descida da corrente no MOSFET
T_S	- Período de amostragem
V_{BE}	- Tensão base-emissor no TBJ
V_{cc}	- Tensão contínua de alimentação
V_{DD}	- Tensão de alimentação
V_i	- Tensão de referencia – a amplificar
V_o	- Tensão de saída pós amplificação
V_{RMS}	- Tensão RMS
$v(t)$	- Tensão no domínio do tempo
y_1	- Valor eficaz da frequência fundamental
y_h	- Valor eficaz total da h-ésima harmônica
Z	- Fator de escala da impedância

LISTA DE FIGURAS

Figura 1 – Esquema do Audion de Lee de Forest.	19
Figura 2 – Amplificador classe A.....	20
Figura 3 – Amplificador classe B.....	21
Figura 4 – Amplificador classe AB.	22
Figura 5 – Amplificador classe D.....	23
Figura 6 – Forma da onda portadora e sinal modulado.	24
Figura 7 – Exemplo de um diagrama de Bode.	28
Figura 8 – Modulação PAM em onda senoidal.	29
Figura 9 – Modelo de um sistema de modulação $\Delta\Sigma$ de primeira ordem.....	30
Figura 10 – Representação aproximada da função de transferência do sinal, em vermelho, e do ruído, em azul, para um modulador $\Delta\Sigma$	31
Figura 11 – Exemplo do comportamento da modulação PWM como uma onda triangular, verde, em uma onda senoidal, vermelho, e seu resultado, em azul.	32
Figura 12 – Exemplo do comportamento da modulação PWM bipolar, AD.	33
Figura 13 – Exemplo do comportamento da modulação PWM unipolar, BD.	34
Figura 14 – Resposta em frequência para PWM bipolar, AD.	34
Figura 15 – Resposta em frequência para PWM unipolar, BD.	35
Figura 16 – Esquemático de um circuito em meia ponte.	36
Figura 17 – Esquemático de um circuito em ponte completa.	37
Figura 18 – Esquemático de um circuito de acionamento, driver.	40
Figura 19 – Esquemático de um filtro ativo.	41
Figura 20 – Esquemático de um filtro passivo.	42
Figura 21 – Esquemático de um filtro balanceado.	43
Figura 22 – Esquemático de um filtro de uma saída.	43
Figura 23 – Resposta em frequência do THD para diferentes demodulações.....	45
Figura 24 – Resposta em diferença de frequência do IMD para diferentes demodulações.....	45
Figura 25 – Diagrama de blocos do amplificador classe D desenvolvido.....	47
Figura 26 – Circuito implementado para o regulador de tensão.....	50
Figura 27 – Circuito desenvolvido para o pré-amplificador de entrada.	50
Figura 28 – Esquemático simplificado do circuito integrado NE555.	52
Figura 29 – Circuito desenvolvido para o gerador de onda triangular.	53

Figura 30 – Circuito comparador para gerar o PWM.....	54
Figura 31 – Circuito desenvolvido para o gerador de tempo morto e inversão do sinal PWM.	55
Figura 32 – Circuito desenvolvido <i>driver</i>	57
Figura 33 – Circuito desenvolvido para integração do <i>driver</i> na topologia de meia ponte.....	59
Figura 34 – Característica de atenuação para filtros Butterworth.	61
Figura 35 – Circuito projetado para o filtro de saída.....	64
Figura 36 – Circuito completo simulado.	65
Figura 37 – Formas de onda obtidas para o sinal de entrada, em laranja, a saída do pré- amplificador, em azul e para a onda triangular gerada, em vermelho.....	66
Figura 38 – Cálculo de frequência da onda triangular.....	66
Figura 39 – Formas de onda obtidas para o sinal na saída do comparador, em verde, e para o sinal pré-amplificador, em azul.	67
Figura 40 – Formas de onda obtidas para o sinal de saída do sistema, em roxo, e o sinal de entrada do amplificador em laranja.	68
Figura 41 – Diagrama de Bode para o filtro de saída.....	68
Figura 42 – Osciloscópio Tektronix MSO4054B utilizado nos testes.	70
Figura 43 – Gerador de função Agilent 33210A utilizado nos testes.....	70
Figura 44 – Circuito do amplificador classe D implementado em <i>protoboard</i>	71
Figura 45 – Formas de onda obtidas para a sinal de entrada, em amarelo, e para a saída do pré- amplificador, em rosa.	71
Figura 46 – Forma de onda obtida para a onda triangular.....	72
Figura 47 – Forma de onda obtida na saída do pré-amplificador, em rosa, e na saída do comparador para geração PWM, em azul.....	73
Figura 48 – Forma de onda obtida para a saída PWM+, em azul, e PWM-, em rosa.	74
Figura 49 – Forma de onda obtida na saída do <i>driver</i> para o MOSFET superior, em rosa, e do inferior, em azul.....	75
Figura 50 – Forma de onda obtida na saída do circuito dos MOSFETs.....	76
Figura 51 – Forma de onda obtida na saída do circuito do filtro.	77
Figura 52 – Resposta em frequência do circuito.	79
Figura 53 – Resposta em frequência do TDA7498.	81

LISTA DE TABELAS

Tabela 1 – Parâmetros pré-definidos para o projeto do amplificador	48
Tabela 2 – Parâmetros para escolha dos MOSFETs.....	60
Tabela 3 – Amplitude das primeiras harmônicas ímpares.....	78

SUMÁRIO

1. INTRODUÇÃO	16
1.1. OBJETIVOS	18
1.1.1. GERAIS	18
1.1.2. ESPECÍFICOS	18
2. INTRODUÇÃO À TECNOLOGIA DE AMPLIFICADORES	19
2.1. AMPLIFICADOR CLASSE A	20
2.2. AMPLIFICADOR CLASSE B	21
2.3. AMPLIFICADOR CLASSE AB	22
2.4. AMPLIFICADOR CLASSE D	23
3. O AMPLIFICADOR CLASSE D	25
3.1. PARÂMETROS DE ANÁLISE	25
3.1.1. POTÊNCIA DE SAÍDA	25
3.1.2. DISTORÇÃO	26
3.1.2.1. THD	26
3.1.2.2. IMD	26
3.1.3. RUÍDO	27
3.1.4. RESPOSTA EM FREQUÊNCIA	27
3.2. MODULADORES	28
3.2.1. MODULAÇÃO PAM – PULSE AMPLITUDE MODULATION	29
3.2.2. MODULAÇÃO $\Delta\Sigma$ – DELTA-SIGMA	30
3.2.3. MODULAÇÃO PWM – PULSE WIDTH MODULATION	32
3.2.4. TEOREMA DE NYQUIST-SHANNON	35
3.3. ESTÁGIO DE POTÊNCIA	36
3.3.1. TOPOLOGIAS	36
3.3.1.1. AMPLIFICADORES EM MEIA PONTE	36
3.3.1.2. AMPLIFICADOR EM PONTE COMPLETA	37
3.3.2. TRANSISTORES DE POTENCIA	38
3.3.3. CIRCUITO DE DRIVER	39
3.4. DEMODULAÇÃO	40
3.4.1. FILTROS ATIVOS OU PASSIVOS	41
3.4.2. FILTROS DE UMA SAÍDA OU BALANCEADOS	42
3.4.3. DEMODULAÇÃO SEM FILTROS	44

3.5.	TRABALHOS RELACIONADOS	46
4.	MATERIAIS E MÉTODOS	47
4.1.	FONTE DE ALIMENTAÇÃO	48
4.2.	PRÉ-AMPLIFICADOR DE ENTRADA.....	50
4.3.	MODULAÇÃO	51
4.3.1.	CIRCUITO GERADOR DE ONDA TRIANGULAR.....	52
4.3.2.	CIRCUITO COMPARADOR - PWM.....	54
4.4.	GERAÇÃO DE TEMPO MORTO	55
4.5.	CIRCUITO DE <i>DRIVER</i>	56
4.5.1.	ALIMENTAÇÃO E RESISTORES DE GATE	57
4.5.2.	CIRCUITO DE BOOTSTRAP.....	58
4.5.3.	DESCARGA DAS CAPACITÂNCIAS DOS MOSFETS	58
4.6.	ESTÁGIO DE POTÊNCIA	59
4.6.1.	SELEÇÃO DO MODELO DO MOSFET.....	60
4.7.	FILTRO DE SAÍDA	60
4.7.1.	FILTRO BUTTERWORTH DE TERCEIRA ORDEM.....	62
4.7.2.	DESACOPLAMENTO DC.....	63
5.	RESULTADOS E DISCUSSÕES.....	65
5.1.	SIMULAÇÕES.....	65
5.2.	RESULTADOS EXPERIMENTAIS.....	69
5.2.1.	CIRCUITO PRÉ-AMPLIFICADOR	71
5.2.2.	CIRCUITO GERADOR DE ONDA TRIANGULAR.....	72
5.2.3.	CIRCUITO COMPARADOR - PWM.....	73
5.2.4.	CIRCUITO GERADOR DE TEMPO MORTO	74
5.2.5.	CIRCUITO DO DRIVER	75
5.2.6.	CIRCUITO AMPLIFICADOR - MOSFETS	76
5.2.7.	CIRCUITO DE FILTRO	77
5.3.	ANÁLISE DE PARÂMETROS DO AMPLIFICADOR.....	77
5.3.1.	THD	78
5.3.2.	SLEW RATE	78
5.3.3.	RESPOSTA EM FREQUÊNCIA	79
5.3.4.	EFICIÊNCIA	80
5.4.	DISCUSSÕES	80
6.	CONCLUSÃO	82

7. REFERÊNCIAS BIBLIOGRÁFICAS	83
ANEXO A: FOLHA DE DADOS – LM358	87
ANEXO B: FOLHA DE DADOS – NE555	89
ANEXO C: FOLHA DE DADOS – LM311.....	90
ANEXO D: FOLHA DE DADOS – 74LS04	92
ANEXO E: FOLHA DE DADOS – IR2110.....	94
ANEXO F: FOLHA DE DADOS – IRFZ48N	98
ANEXO G: VALORES NORMALIZADOS PARA FILTRO BUTTERWORTH.....	100

1. INTRODUÇÃO

A vibração de objetos faz com que o ar ao seu redor seja deslocado, gerando um fenômeno conhecido como som (PIRES 2010). Para os seres humanos, a capacidade de interpretar o som se restringe a uma faixa específica de frequências do deslocamento da massa de ar. A faixa audível aos humanos se restringe, em média, entre 20 Hz e 20 kHz (RODRIGUES; COLLINO, 2008). Com o passar do tempo, os sinais sonoros passaram a ser amplificados a fim de transmitir sua intenção a um número mais de ouvintes em um mesmo local (RODRIGUES; COLLINO, 2008).

Antes do desenvolvimento tecnológico da eletrônica, os meios de amplificação do som eram mecânicos. Nos anfiteatros gregos e nas igrejas medievais a arquitetura das construções era desenvolvida a fim de gerar uma perfeita distribuição da energia sonora pelo local, com conchas acústicas e grandes edifícios (CHOURMOUZIADOU; KANG, 2008). Com o desenvolvimento da eletrônica, os amplificadores eletrônicos de áudio ganharam um importante espaço, bem como a captação elétrica dos sinais sonoros.

No início do desenvolvimento eletroeletrônico, os amplificadores de áudio se restringiam a aparelhos de rádio e a aplicações em grandes eventos. Todavia, na atualidade, tais amplificadores ganharam inúmeras aplicações, como: reprodução de mídias digitais, sonorização doméstica, telefonia móvel, sonorização automotiva, performances musicais, dentre outras. Estando embutidos em diversos equipamentos eletrônicos móveis, esses dispositivos necessitam um tamanho reduzido, leveza e alta eficiência (RUMSEY; MCCORMICK, 2009).

Os primeiros amplificadores, desenvolvidos com base em sistemas valvulados, ainda são valorizados pela resposta característica que produzem em sinais sonoros, mesmo tendo um alto custo, baixa eficiência e dimensões consideráveis. Contudo, a eletrônica encontrou outras maneiras de se projetar e construir amplificadores, agora baseados em circuitos transistorizados (FONSECA, 2013).

Com o desenvolvimento dos semicondutores e, consequentemente, dos transistores, novos sistemas de amplificação foram surgindo e com características e aplicações diversas. A maioria dos equipamentos de sonorização existentes, tem por base os amplificadores lineares transistorizados de classe A, B e AB. Porém sua baixa eficiência na conversão de potência, de no máximo 75%, para o caso de um amplificador classe AB, permanecem como desvantagem desse tipo de topologia (PUTZEYS, 2003).

Dentre os amplificadores lineares, o mais simples é a classe A, sendo a melhor opção na busca por fidelidade na reprodução de áudio (SELF, 2002). Apesar de uma excelente resposta linear, o amplificador apresenta um rendimento de apenas 25%, o que é considerado muito baixo para as aplicações atuais. Em contrapartida, o amplificador classe D, pode alcançar um rendimento superior a 90%, em função da operação dos transistores (MIONI et al., 2007).

Os amplificadores de classe D, ao contrário dos lineares, operam apenas em duas condições: corte ou condução, por isso são conhecidos como amplificadores chaveados. Por funcionarem em apenas dois estados, sua amplificação requer que o sinal passe por uma modulação. Comumente usam a modulação PWM – *Pulse Width Modulation* ou modulação por largura de pulso, gerada pela comparação entre o sinal de áudio e uma onda triangular. Para o áudio é necessário que a frequência dessa modulação seja ao menos uma década maior que a frequência 20 kHz (RODRIGUES, 2008).

Com o sinal amplificado, após uma filtragem ele pode reproduzir o sinal de entrada. Contudo, devido a não-linearidade da modulação PWM, deve-se ter uma atenção especial no projeto do circuito de controle e do filtro de saída. Os filtros passa-baixas utilizados, comprometem a eficiência do amplificador, seu custo e sua qualidade sonora. A eliminação do filtro LC, só pode ser implementada em potências específicas, pois apresenta menor rendimento em baixas potências, além de uma maior suscetibilidade a interferências eletromagnéticas, EMI (TAVARES, 2010).

Para todo amplificador de áudio, um parâmetro fundamental para sua qualificação é o *THD*, ou *Total Harmonic Distortion*, que em tradução livre quer dizer distorção harmônica total. Esse parâmetro é de summa importância, uma vez que sinais sonoros nada mais são do que ondas periódicas que podem ser representadas por funções senos e cossenos, sendo que ao se provocar uma alteração no sinal de entrada, poderão aparecer componentes harmônicas destas ondas, criando um padrão distinto (BORTONI, 2012). Esse parâmetro deve ser observado atentamente por não só influenciar na característica sonora produzida, bem como no rendimento do sistema e não deve ser superior a 1% para ser considerado um sistema de alta fidelidade (HEERDT, 1997).

1.1.OBJETIVOS

1.1.1. *GERAIS*

O objetivo deste trabalho é estudar, projetar e implementar um amplificador classe D em uma aplicação voltada para sistemas de áudio e sonorização em baixas potências, de 1 a 5 W.

1.1.2. *ESPECÍFICOS*

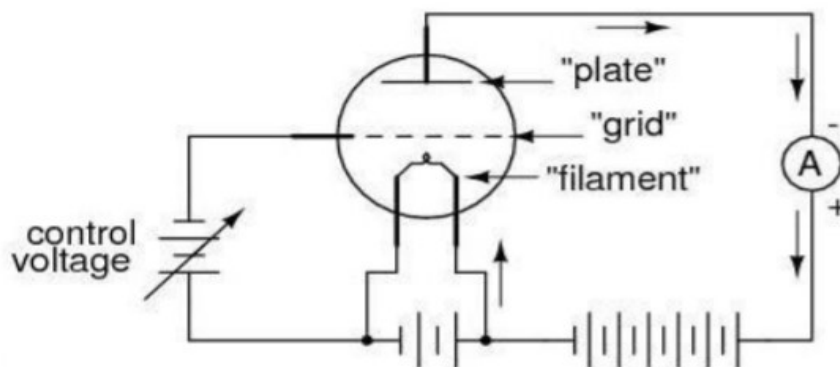
- Estudo das características das diferentes classes de amplificadores;
- Compreensão das partes componentes de um amplificador classe D;
- Realização de análises qualitativas para avaliação do impacto de diferentes filtros de saída.

2. INTRODUÇÃO À TECNOLOGIA DE AMPLIFICADORES

No início do século XX, surge um novo dispositivo que seria capaz de revolucionar a tecnologia da época. Se baseando e dando continuidade ao trabalho de Thomas Edson (IEEE, 2017), Ambrose Fleming desenvolveu um dispositivo que permitia a corrente elétrica passar em único sentido, que viria a ser conhecido como válvula de Fleming, o primeiro diodo. Pouco mais tarde, no ano de 1907, Lee de Forest patenteou um dispositivo que agora tinha não dois eletrodos, mas sim três, a válvula tríodo. Ela permitiu que, variando uma tensão em um de seus terminais, era possível controlar a corrente que passava entre o ânodo e o cátodo desta válvula, o que permitia que um sinal de tensão, de pequena amplitude, controlasse um alto fluxo entre os terminais (IEEE, 2017).

Na Figura 1, encontra-se um esquemático do Audion de Lee de Forest. Este dispositivo foi patenteado com o nome de Audion que, mais tarde, seria conhecido como tríodo, o primeiro sistema de amplificação da história.

Figura 1 – Esquema do Audion de Lee de Forest.



Fonte: (ALL ABOUT CIRCUITS, 2019).

Com o início da tecnologia de amplificadores, passaram a surgir os primeiros sistemas de amplificação sonora, iniciando-se pela amplificação rudimentar de vozes até a amplificação de diversos instrumentos em shows para grandes públicos. Assim, a necessidade de produzir sistemas mais potentes para amplificação dos sinais de baixa tensão, cerca de 0,01 V, captados por microfones, levou ao desenvolvimento de novos dispositivos capazes de realizar esse processo e topologias para a utilização deles (BALLOU, 2013). O desenvolvimento de transistores permitiu que esses sistemas de amplificação ficassem mais baratos, menores e mais eficientes, sendo que, ao contrário das válvulas que possuíam cerca de 10 cm, estes possuem

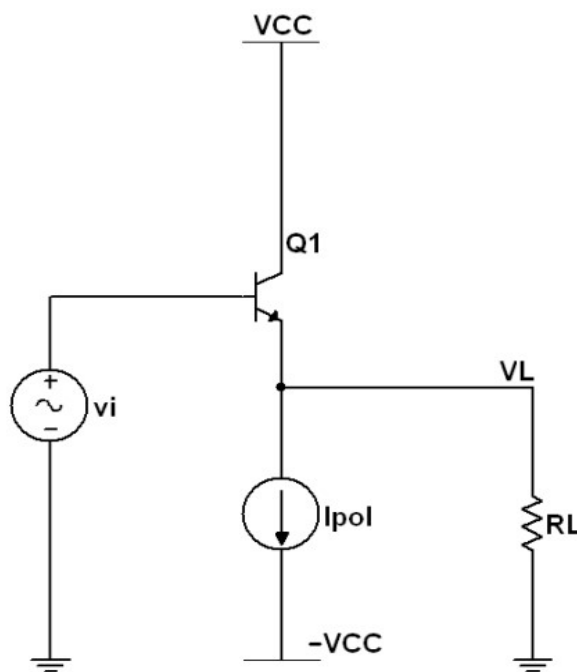
cumprimento da ordem dos nanômetros (ADLER, et. al, 1984). Desta forma, os amplificadores de áudio podem ser integrados a inúmeros dispositivos como *smartphones*, televisores e *notebooks*.

Essa integração dos sistemas de áudio com outros dispositivos mais complexos, exige uma alta eficiência dos amplificadores e é neste momento que as classes dos amplificadores têm papel fundamental no desenvolvimento de sistemas específicos, no caso deste trabalho, áudio (RUMSEY; MCCORMICK, 2009).

2.1. AMPLIFICADOR CLASSE A

Os amplificadores classe A, foram os primeiros modelos a serem projetados e construídos no início do desenvolvimento da eletrônica. Essa classe, de construção simples como apresentado na Figura 2, possui como principal característica a linearidade do sistema.

Figura 2 – Amplificador classe A.



Fonte: (PIRES, 2010).

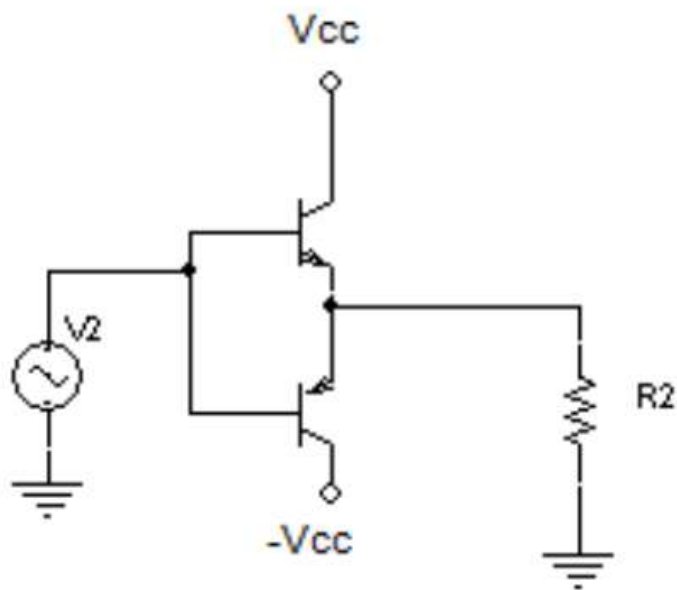
Como uma característica primordial de seu funcionamento, esta classe possui uma corrente de polarização maior que o sinal de corrente amplificado, ou seja, o transistor opera polarizado na região linear. Desta forma, o transistor conduz, com um ângulo de 360° , durante todo o ciclo do sinal entrada, mesmo que este sinal seja nulo, garantindo uma baixa distorção no sinal de saída (CORDEL, 2011).

Mesmo que possua uma baixa distorção no sinal, característica muito relevante para aplicações relacionadas a áudio, o amplificador classe A, possui um rendimento baixo, não compatível com as tecnologias atuais. A corrente de polarização constante no andar de saída, faz com que o rendimento real desta classe não passe dos 20% (SEDRA; SMITH, 2007).

2.2. AMPLIFICADOR CLASSE B

Posterior à classe apresentada anteriormente, o amplificador classe B foi desenvolvido abordando o problema de uma outra maneira, atento ao rendimento do sistema. Neste amplificador os estágios do sinal de entrada são separados em dois transistores, como apresenta o diagrama da Figura 3.

Figura 3 – Amplificador classe B.



Fonte: (SILVA, 2008).

No circuito da Figura 3, nota-se a presença de um transistor complementares npn e um outro pnp. Cada um destes transistores vai conduzir durante um semiciclo apenas, compartilhando a operação do sistema (SILVA, 2008).

Neste caso, para $V_i = 0$, nenhum dos dois estarão em condução, não há tensão suficiente de polarização. Aqui se apresenta a questão sobre sua utilização. Em geral, a tensão de polarização dos transistores TBJ é de $V_{BE} = 0,7 \text{ V}$, o que significa que, para a amplificação de pequenos sinais, a chamada distorção de cruzamento, terá impacto significativo no sistema.

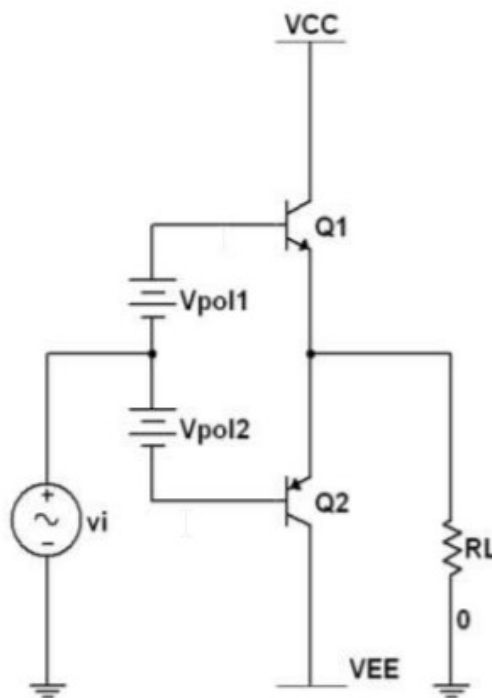
Para sinais de áudio, isso significa tem um elevado THD, o que prejudicando o resultado amplificado do sinal.

Mesmo com um rendimento maior que o classe A, com o máximo de 78,5% (SILVA, 2008), essa topologia tem uma distorção tão significativa, que em aplicações de áudio se torna uma construção não tão comum.

2.3.AMPLIFICADOR CLASSE AB

Com a necessidade de unir o melhor dos dois mundos, foi desenvolvido o amplificador classe AB. Esta topologia, representada na Figura 4, pretendia resolver o problema de perda energética sem causar grandes distorções ou ruídos no sinal de saída do circuito de amplificação.

Figura 4 – Amplificador classe AB.



Fonte: (PIRES, 2010).

O classe AB, se utiliza do funcionamento do classe A, amplificando o sinal sem introduzir não-linearidades, juntamente com o do B, utilizando dois transistores para realizar a operação em semiciclo diferentes (ELIOTT, 2014).

Para seu funcionamento, os dois transistores devem ficar polarizados no momento de $V_i = 0$. Assim, é necessário introduzir uma baixa tensão de polarização nos dois transistores, a

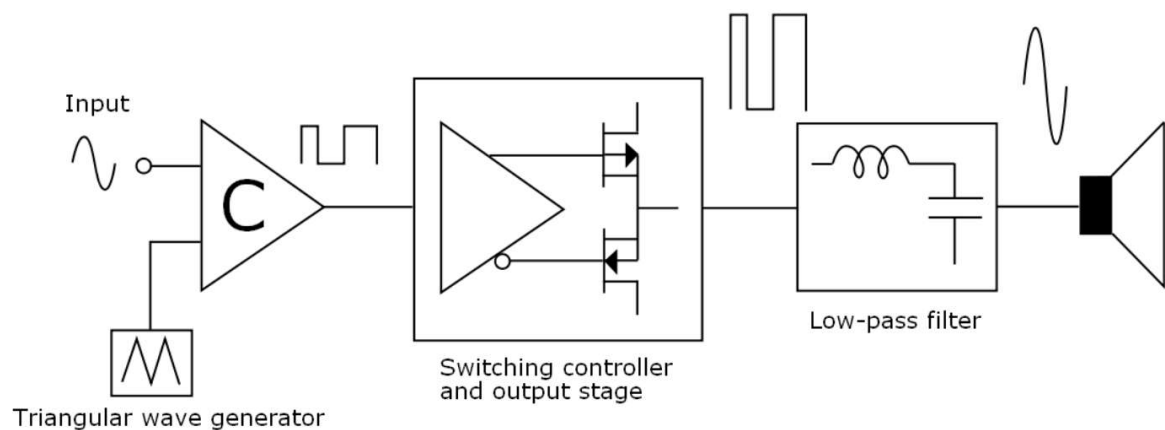
fim de eliminar a distorção de cruzamento. Desta forma, cada interruptor conduz durante pouco mais da metade de cada ciclo completo, fazendo com o sinal amplificado continue linear (SILVA, 2008).

O rendimento do amplificador classe AB aproxima-se de 75%, o que é razoável se comparado ao classe B, mas sem o prejuízo da distorção de cruzamento (PECCERINI, 2016).

2.4.AMPLIFICADOR CLASSE D

Com o avanço da tecnologia eletrônica, dois problemas muito importantes que tiveram de ser enfrentados foram a eficiência energética e o tamanho dos circuitos e de seus componentes. Neste cenário, por volta de 1960, surge o amplificador classe D, ilustrado na Figura 5.

Figura 5 – Amplificador classe D.



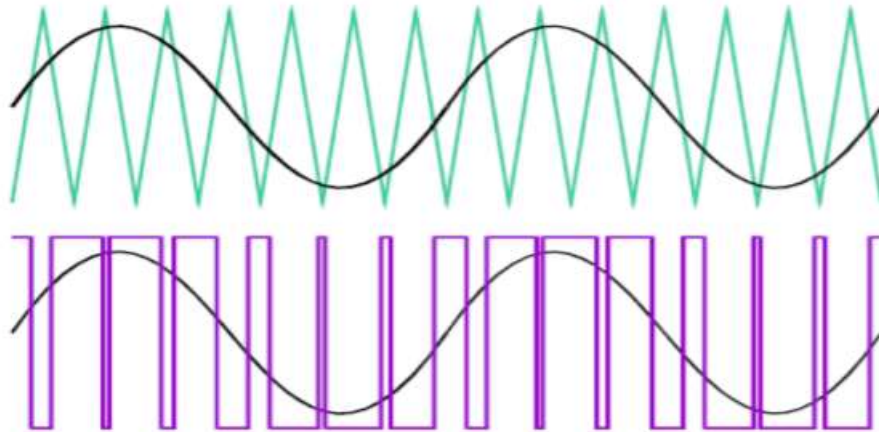
Fonte: (COX, DURST, & SILVIA, 2008)

Diferentemente das outras classes, esta topologia não opera de forma linear, ela utiliza de modulações para operar de forma chaveada, comutando entre os modos de saturação e corte. Essa modulação deve ocorrer em altas frequências, assim somente com o surgimento dos transistores de efeito de campo, os FET e MOSFET, ela pode ser empregada com mais facilidade e eficiência.

Primeiramente, no amplificador classe D, o sinal de entrada deve ser comparado ao sinal de uma onda portadora de frequência elevada, geralmente uma onda triangular, para ser realizada a modulação do sinal, como ilustrado na Figura 6. Essa modulação pode ocorrer através de alguns métodos a serem analisados, como a modulação por amplitude de pulso ou a modulação por largura de pulso, PWM, a forma mais encontrada para este tipo de aplicação.

Quanto a onda portadora, o teorema de Nyquist-Shannon diz que sua frequência deve ser no mínimo duas vezes maior que a frequência máxima do sinal, que para aplicações de áudio consideramos 20 kHz (MORENO, 2005).

Figura 6 – Forma da onda portadora e sinal modulado.



Fonte: (BORTONI, 2012).

Com a modulação, o sinal resultante será uma onda com alguma de suas propriedades, como a largura, proporcional à amplitude do sinal de entrada. Desta forma, o sinal resultante pode ser amplificado com mínima perda na informação original, modulada. Após a amplificação, é necessária a reconversão, ou a de modulação do sinal produzido, com o auxílio de filtros passa baixa ativos ou passivos, a fim de eliminar as altas frequências do sinal modulado, devolvendo a resposta em frequência o mais próximo possível do sinal de entrada.

Como os transistores operam como fontes chaveadas, o rendimento deste tipo de circuito é alto, idealmente 100% (CORDEL, 2011). Na prática, devido aos tempos de comutação dos transistores e à sua resistência de condução, R_{on} , o rendimento alcança valores de até 90%. Além disso, esse tempo de comutação, implica nos níveis de THD do dispositivo, o que para aplicações de áudio tem sérias consequências, apenas 40 ns pode criar 2% de THD (HONDA, ADAMS, 2005).

Devido às altas frequências de comutação, alguns pontos devem ser levados em conta, para melhor dimensionamento do amplificador classe D:

- A topologia do circuito;
- A escolha correta do semiconductor com menor tempo morto e R_{on} possíveis;
- As emissões de ruído eletromagnético pelas altas frequências do sistema e o sistema de filtragem dessas emissões.

3. O AMPLIFICADOR CLASSE D

3.1. PARÂMETROS DE ANÁLISE

O projeto e estudo de amplificadores requerem métodos de avaliação do funcionamento e da qualidade de seu sistema, para determinar, por expressões e valores numéricos, se seu comportamento está conforme o esperado. Fatores como potência, resposta em frequência e distorção são alguns dos parâmetros que possibilitam essa análise (SELF, 2002).

3.1.1. POTÊNCIA DE SAÍDA

A potência de saída dos amplificadores, quando se trata de aplicações voltadas ao áudio, tem alta relevância. Com este parâmetro, pode-se avaliar o volume de som que o amplificador pode oferecer tendo como base uma mesma fonte de sinal (HEERDT, 1997).

Uma vez que a como frequência, THD, a carga e a tensão de alimentação são parâmetros para a medição e especificação do valor de potência, estes devem ser informados junto ao valor final obtido. Preferencialmente, esses valores são dados para garantir a máxima potência sobre as melhores condições.

Essa classificação visa definir a potência elétrica transferida de um amplificador de áudio para saídas, conversores eletromecânicos, os alto-falantes. Importante ressaltar a diferença desta para a potência acústica, que depende do sistema sonofletor e do ambiente para ser medida. Já a potência de áudio, pode ser medida através da potência média, P_{med} , fornecida ao sistema sonorelfetor, como ilustra a Equação 1, onde $v(t)$ é a equação da tensão no tempo, $i(t)$ a da corrente no tempo e T um intervalo de medição (SADIKU, 2013).

$$P_{med} = \frac{1}{T} \int_0^T v(t) \cdot i(t) \cdot dt \quad (1)$$

Frequentemente, os alto-falantes são considerados uma carga puramente resistiva, assim utilizando uma frequência específica para realizar as medições (geralmente de 1 kHz), pode-se simplificar a equação de potência média segundo a Equação 2 (SADIKU, 2013).

$$P_{med} = V_{RMS} I_{RMS} \quad (2)$$

Essa nova maneira de obter a potência média, facilita sua aferição, pois a tensão eficaz e corrente eficaz são de fácil aquisição.

3.1.2. *DISTORÇÃO*

O amplificador classe D, tem como característica ser linear, ou seja, a forma de onda de tensão de saída é proporcional ao sinal de entrada, tendo somente a amplitude alterada, sem alterações nos valores de frequência e fase. Todavia, é sabido que sistemas reais não são totalmente eficazes, assim deve-se atenção às distorções do sistema, principalmente em se tratando de um amplificador para áudio, ramo onde fase e frequência têm impacto direto na qualidade do sistema.

Nos amplificadores classe D, a distorção harmônica total, THD, e a distorção por intermodulação, IMD, são indicadores de impactos importantes no sinal de saída do sistema amplificado.

3.1.2.1. *THD*

A distorção harmônica total, do inglês, *Total Harmonic Distortion*, pode ser definida pela Equação 3, de acordo com a norma IEC 61000-2-2:

$$THD = \frac{\sum_{h=2}^{\infty} y_h^2}{y_1} \quad (3)$$

onde, y_h é o valor eficaz total da h-ésima harmônica e y_1 o valor eficaz da fundamental.

A norma permite limitar o valor de h dos harmônicos em 50. Um dispositivo de alta fidelidade, objetivo das amplificações de áudio, tem por volta de -60 dB ou menos de *THD* (PASCUAL et al., 2003), o que em porcentagem seria equivalente a $THD \leq 0,1\%$ (GE, CHANG, 2010).

3.1.2.2. *IMD*

A distorção por intermodulação, do inglês, *Intermodulation Distortion*, é uma outra forma de medir distorções em circuitos eletrônicos com dois ou mais sinais com frequências fundamentais diferentes. Estas fundamentais vão interagir entre si, somando, criando ou destruindo componentes espectrais.

Para aferir esta distorção, o teste realizado utiliza um sinal de baixa frequência com grande amplitude, se chocando com um de alta frequência e baixa amplitude, podendo assim verificar como o sinal de alta frequência é afetado pelo de baixa (DUNCAN, 1997).

3.1.3. *RUIDO*

Em sistemas eletrônicos reais, certamente o sinal de saída apresentara um erro que não está presente e tampouco se relaciona com o sinal de entrada do circuito. Esse erro, conhecido como ruído, pode ser causado por fatores internos ou externos como interferências eletromagnéticas; pode ter natureza aleatória, como presente nos ruídos térmicos, ou determinística, como modulações no sinal de rede elétrica (HEERDT, 1997).

Para observar esse ruído e poder analisá-lo, uma medida importante se faz necessária, a SNR, *Signal To Noise Ratio*, do inglês relação ruído/sinal. Esse parâmetro, dado pela Equação 4, expressa a relação entre o sinal amplificado e o ruído inserido:

$$SNR_{dB} = 20 \cdot \log \left(\frac{S}{N} \right) \quad (4)$$

onde, S é a amplitude do sinal e N a amplitude do ruído (SEDRA, SMITH, 2007).

Para amplificadores, é um caminho lógico buscar uma elevada SNR, indicando que no sinal de áudio pouco ruído está presente.

3.1.4. *RESPOSTA EM FREQUÊNCIA*

Em se tratando de medir a potência de saída do circuito, determina-se uma frequência para avaliar tal parâmetro. Todavia, para diversas aplicações e, principalmente, em áudio, é de suma importância avaliar o comportamento do sistema em uma determinada faixa de frequências. Nas aplicações de áudio, observar o comportamento da amplitude e fase nas frequências de 20 Hz a 20 kHz é fundamental para entender a qualidade e funcionamento do amplificador, bem como propor correções em sua saída (BORTONI, 2012).

Para a amplitude do sinal, utilizamos o sistema com metade da potência máxima, - 3 dB, para medir a relação entre o sinal de entrada e o de saída, conhecido como ganho, G, para cada frequência da banda escolhida. Tal valor, pode ser obtido utilizando a Equação 5:

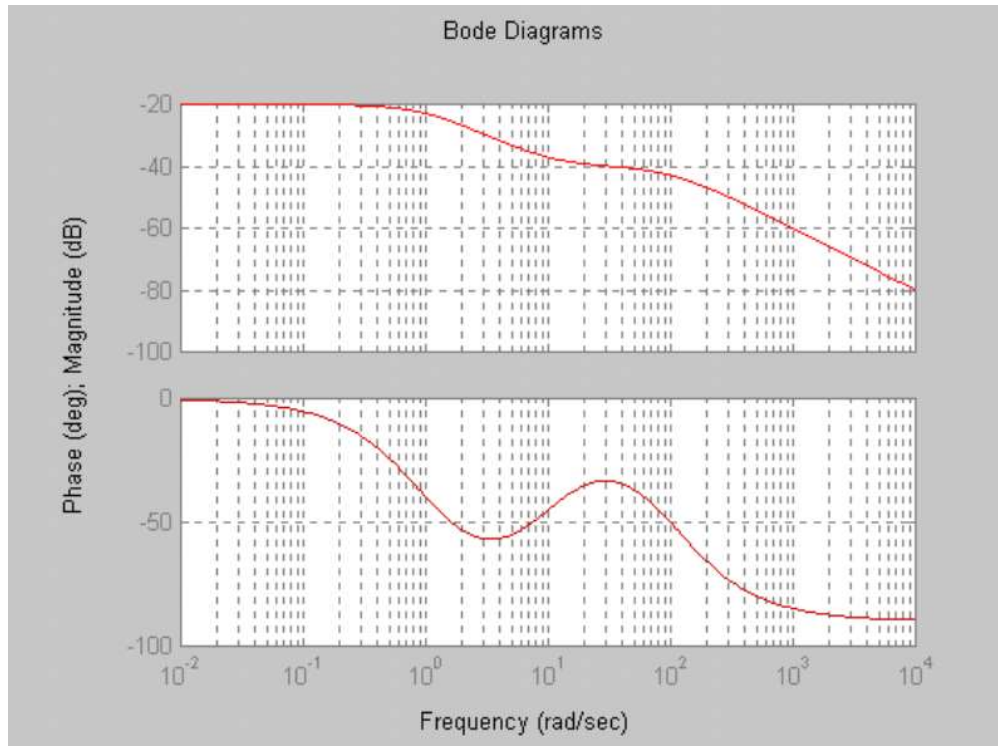
$$G_{dB} = 20 \cdot \log \left(\frac{S}{N} \right) \quad (5)$$

onde, S é a amplitude do sinal de saída e N do sinal de entrada (SEDRA, SMITH, 2007).

Para a fase dos sinais do sistema, desenvolve-se o mesmo raciocínio e mede-se a diferença, em graus, do sinal de entrada com o sinal de saída para a banda escolhida, no áudio de 20 Hz a 20 kHz.

Com essas duas medidas, pode-se criar um gráfico em escala mono-log, conhecido como diagrama de Bode, ilustrado na Figura 7, para melhor visualizar o impacto do sistema na banda de frequências.

Figura 7 – Exemplo de um diagrama de Bode.



Fonte: Arquivo pessoal, 2022.

Desta forma, pode-se observar como uma única figura se o comportamento do sistema é linear, ou aproximadamente linear, e onde ele tem maior desvio.

3.2. MODULADORES

Nos amplificadores classe D, a primeira grande etapa no projeto de seu circuito é o estágio de modulação. A escolha do modelo a ser implementado tem grande impacto na qualidade da saída do sistema. Sendo o primeiro estágio do sistema, qualquer informação no sinal de entrada original que for perdida durante a modulação, seja por atenuações desnecessárias, ou por excesso de ruídos no sistema, criará uma distorção significativa no estágio de saída do amplificador (MOREY; VASUDEVAN; WOLOSCHIN, 2008).

Algumas técnicas de modulação podem ser utilizadas para o projeto de um amplificador classe D, que, por sua vez, se diferenciam quanto a simplicidade do circuito, efetividade e custo para implantações em larga escala. Tendo como foco um SNR maior 90 dB e distorção de

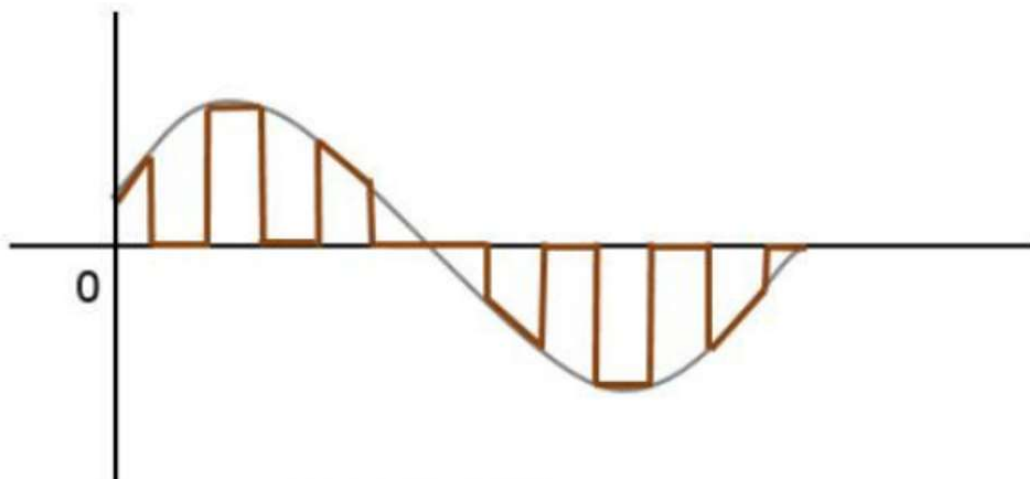
menos de 1%, a efetividade do sistema tem grande valor na escolha do sistema de modulação. Além disso, a simplicidade do circuito e seu custo são características fundamentais para a aplicação desse tipo de amplificação em produtos comerciais e não devem ter menor prioridade nas análises. Com isso, podemos analisar ao menos três circuitos de modulação: PAM, PWM e $\Delta\Sigma$ (WHITE, 2012).

3.2.1. MODULAÇÃO PAM – PULSE AMPLITUDE MODULATION

Um dos métodos de modulação mais comum são os chamados PMA, *Pulse Modulation Amplifier*, ou amplificador por modulação de pulso, sendo que essa denominação abrange algumas técnicas específicas, como é o caso da PAM e do PWM (NIELSEN, 1998).

Para o caso em questão, a modulação por amplitude de pulso, PAM, o sinal de entrada a ser amplificado é convertido em uma série de impulsos modulados em amplitude. O sinal modulado segue a amplitude do sinal original, enquanto absorve o traçado da forma de onda completa. A Figura 8 ilustra o comportamento desse tipo de modulação.

Figura 8 – Modulação PAM em onda senoidal.



Fonte: (SASARAM, 2020).

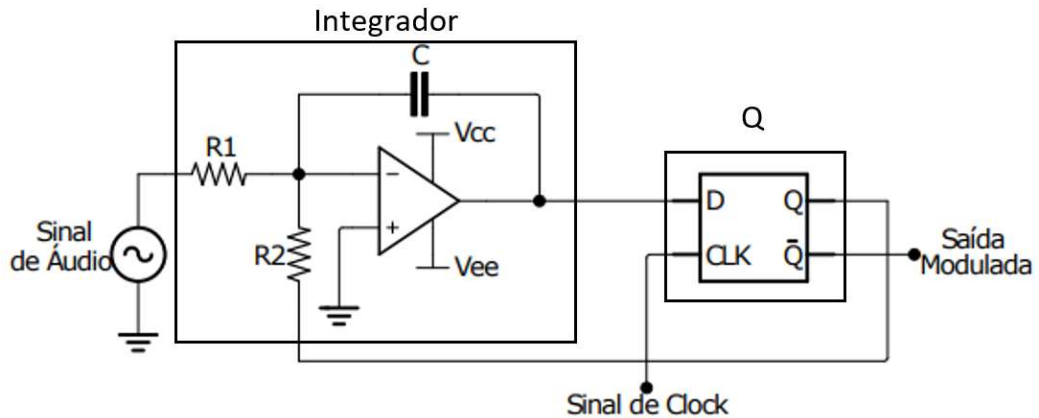
Após o sinal ser modulado, sua reconversão ocorre através de filtros passa baixa. Esse tipo de modulação tem como obstáculo o desenvolvimento de um estágio de potência eficiente e com a resolução necessária. Isso acarreta em prejuízos significativos e distorções no sinal de saída e não é recomendada para este tipo de aplicação.

3.2.2. MODULAÇÃO $\Delta\Sigma$ – DELTA-SIGMA

A fim de obter um amplificador digital de alta qualidade, pode-se recorrer a técnicas conhecidas como *Noise Shaping* (HSIEH, CHEN, LIU, 2005). Para tal, utiliza-se sistemas de ordens elevadas juntamente com taxas de amostragem muito superiores à banda escolhida no projeto. Para isso, os moduladores $\Delta\Sigma$ são uma opção viável pela sua simplicidade.

A modulação $\Delta\Sigma$ é um outro método que pode ser utilizado em aplicações como amplificadores classe D. Ela tem um circuito relativamente simples que envolve um integrador e um *Latch D*. Nesse tipo de modulação, o sinal de áudio é tratado como a entrada de um integrador. Ao passar de um determinado *threshold* (limite), reinicia o integrador e aciona o *latch D* criando como saída um pulso de largura definida. Esse pulso criado representa a amplitude instantânea do sinal de entrada original (MOREY; VASUDEVAN; WOLOSCHIN, 2008). A Figura 9 apresenta o esquema de um modulador $\Delta\Sigma$.

Figura 9 – Modelo de um sistema de modulação $\Delta\Sigma$ de primeira ordem.



Fonte: Adaptado de (SCHWAAB, 2012).

Sendo o quantizador, Q , apresentado na Figura 9, um elemento não-linear, sua simulação apresenta um grave problema. Assim, ele deve ser substituído por um quantizador com um pequeno ruído aditivo, ε , a fim de solucionar este impasse. A análise desse sistema se resume nas Equações 6 e 7:

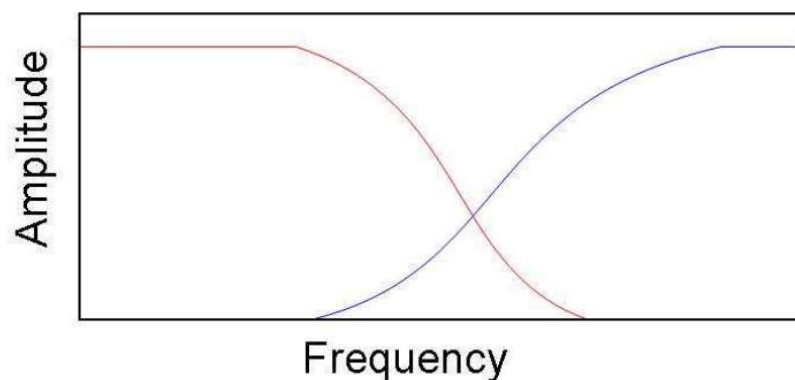
$$V_{OUT} = (V_{IN} - V_{OUT}) \frac{1}{s\tau} + \varepsilon \quad (6)$$

$$V_{OUT} = \left[\frac{1}{1 + s\tau} \right] V_{IN} + \left[\frac{s\tau}{1 + s\tau} \right] \varepsilon \quad (7)$$

onde, V_{OUT} é a tensão de saída e V_{IN} a tensão de entrada (MOREY; VASUDEVAN; WOLOSCHIN, 2008).

A Figura 10 apresenta o gráfico resultado das funções transferência apresentadas na Equação 7. Em vermelho, observa-se a função transferência obtida com a primeira parte da equação, a função transferência para o sinal em si, enquanto, em azul, a curva representa a segunda parte da equação em V_{OUT} , a função para o ruído adicionado ao sistema.

Figura 10 – Representação aproximada da função de transferência do sinal, em vermelho, e do ruído, em azul, para um modulador $\Delta\Sigma$.



Fonte: (MOREY; VASUDEVAN; WOLOSCHIN, 2008).

Como já abordado anteriormente, em aplicações de áudio os sistemas devem ser mais lineares possíveis e com ruído longe da banda de áudio determinada. No caso da modulação $\Delta\Sigma$, esses parâmetros vão ser afetados pelo coeficiente de integração e pela ordem do sistema. Aumentando a ordem de $\Delta\Sigma$, a SNR melhora, mas aumentam os problemas de estabilidade (SOUZA et. al, 2009). Além disso, a frequência de modulação determina a posição da função transferência no domínio da frequência, ou seja, frequências maiores irão colocar o sinal de ruído mais distante da banda de áudio (MOREY; VASUDEVAN; WOLOSCHIN, 2008).

A demodulação do sistema é feita através de filtros passa-baixas. Por ter o ruído do sistema deslocado a altas frequências, esse método traz vantagens significativas quanto à SNR do sistema (GAALAAS, 2006). Todavia, para atingir requisitos de projeto em amplificadores classe D, o chaveamento necessita ser incrivelmente rápido, exigindo escolha de componente elaborados e gerando perdas no chaveamento relevantes (MOREY; VASUDEVAN; WOLOSCHIN, 2008). Em sistemas de baixas potências, componentes e circuitos elaborados tem impacto significativo e a escolha de tal método é algo a ser questionado.

3.2.3. MODULAÇÃO PWM – PULSE WIDTH MODULATION

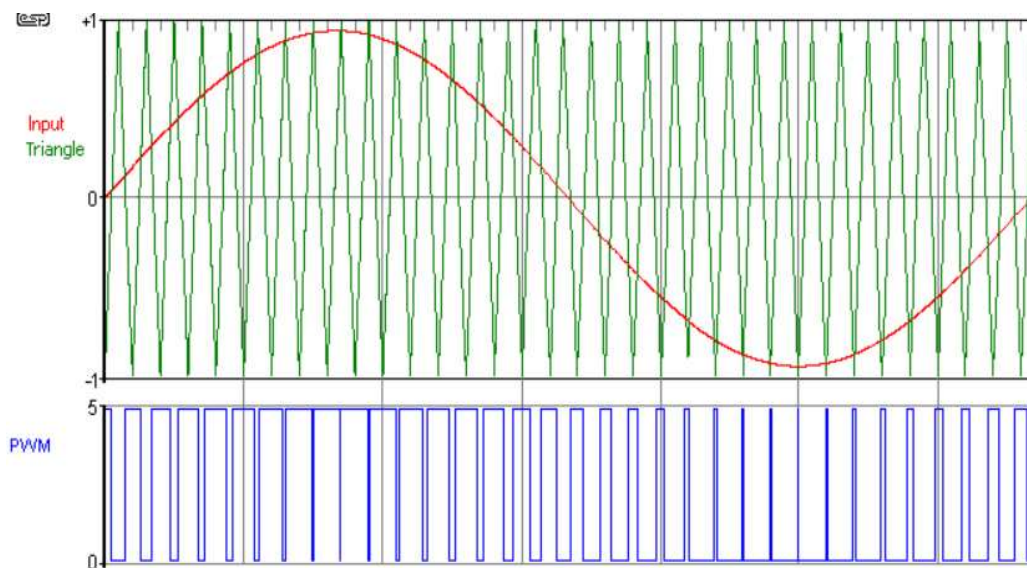
A modulação por largura de pulsos, PWM, é uma técnica consolidada quase se trata de modulação de sinais, bem como para o acionamento de fontes chaveadas (MELLO, 1996). Em termos gerais, a modulação PWM compara o sinal de áudio a uma onda portadora pré-determinada gerando uma sequência de impulsos de largura proporcional à amplitude do sinal de entrada. Quando a amplitude do sinal de áudio for maior que o valor da portadora, o sinal modulado terá valor máximo; no caso contrário, o valor do sinal de entrada for menor que da portadora, terá o seu valor mínimo, sendo uma comparação de caráter binário. O tempo em que o pulso está em nível lógico alto e baixo é chamado de razão cíclica, D, e é dado pela Equação 8:

$$D = \frac{t_{on}}{T} \quad (8)$$

onde, t_{on} é o tempo que o pulso permanece em nível lógico alto e T o período total do pulso.

Uma das formas de onda comumente utilizadas como portadora é a onda triangular. A Figura 11 ilustra esse processo comparativo entre uma onda senoidal, a portadora e o sinal modulado resultante.

Figura 11 – Exemplo do comportamento da modulação PWM como uma onda triangular, verde, em uma onda senoidal, vermelho, e seu resultado, em azul.



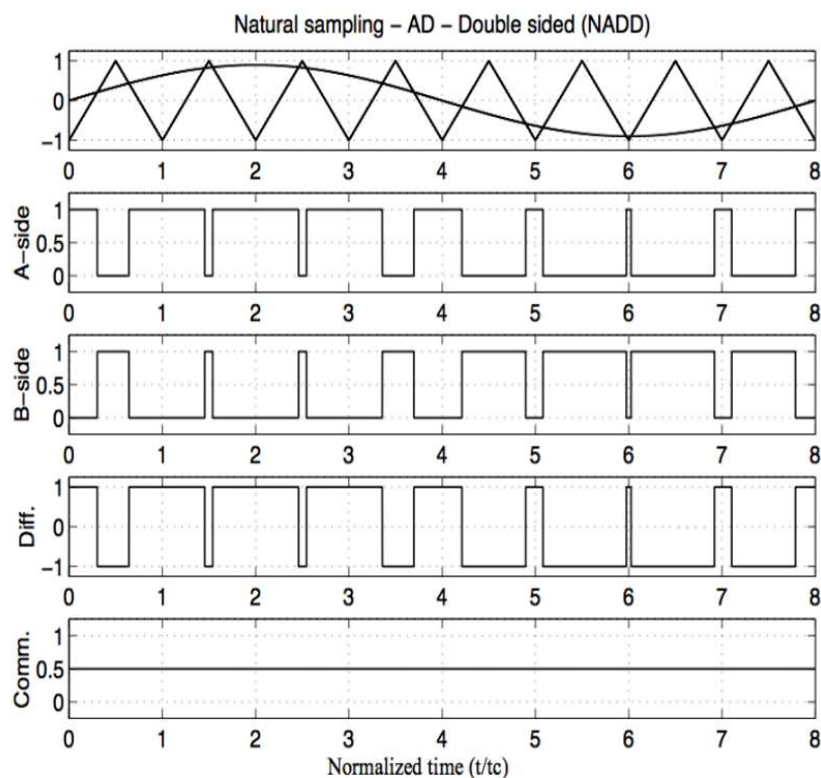
Fonte: (MORENO, 2005).

Na modulação PWM analógica, alguns diferentes métodos de aplicação estão disponíveis para o projeto do circuito e são classificados de acordo com sua natureza e

complexidade. O ponto para a escolha desses métodos é o conteúdo harmônico gerado no processo que impacta significativamente a etapa de demodulação posterior (NIELSEN, 1998). A primeira decisão a ser tomada é quanto à forma de onda a ser utilizada na onda portadora, sendo uma rampa simples, SS, ou rampa dupla, DS. Visando eliminar componentes harmônicos, reduzindo componentes de distorção por intermodulação, a opção de rampa dupla é a indicada (NIELSEN, 1998).

Outra maneira de diferenciar as modulações PWM possíveis é quanto ao número de níveis de saída. A modulação bipolar, AD, tem uma saída diferencial com dois pulsos defasados em 180° . A amplitude dos pulsos varia do valor de referência, 0 V, ao valor máximo, V_{cc} , e a saída diferencial variando entre $-V_{cc}$ a V_{cc} , ou seja, dois níveis de saída. A Figura 12 ilustra o comportamento e formas de ondas desse tipo de modulação, com rampa dupla.

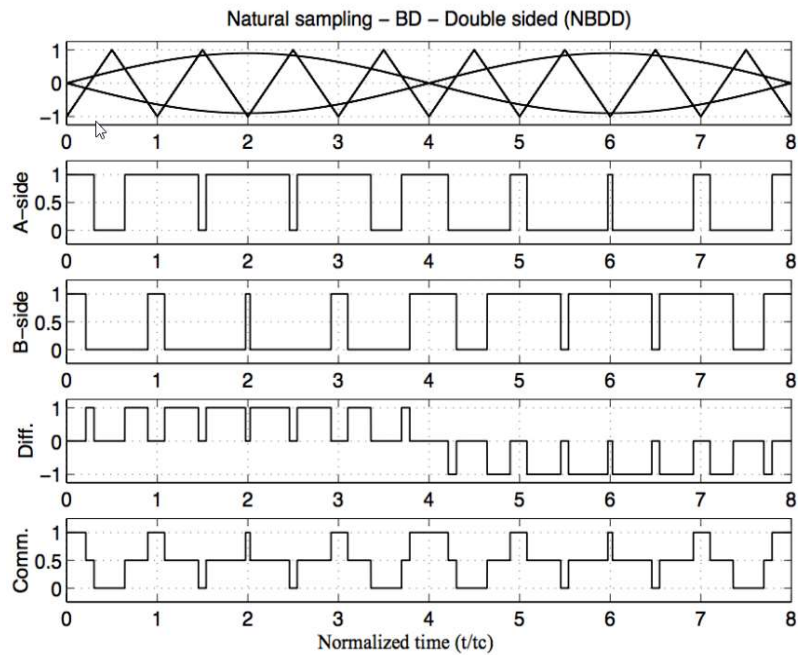
Figura 12 – Exemplo do comportamento da modulação PWM bipolar, AD.



Fonte: (NIELSEN, 1998)

Para a modulação unipolar, BD, a saída diferencial tem três níveis de saída, variando entre 0 V e $\pm V_{cc}$. A Figura 13, ilustra o comportamento e formas de ondas desse tipo de modulação, com rampa dupla.

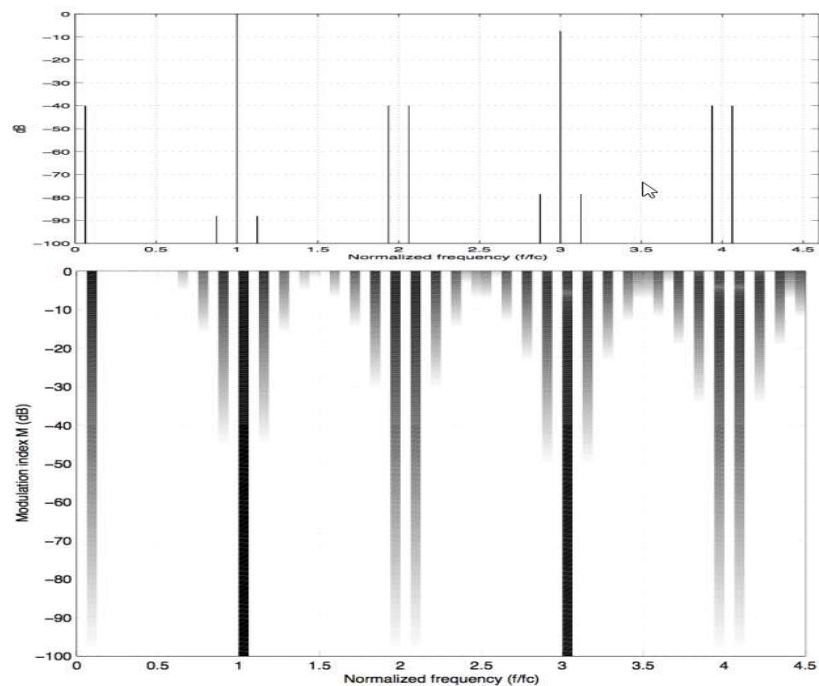
Figura 13 – Exemplo do comportamento da modulação PWM unipolar, BD.



Fonte: (NIELSEN, 1998)

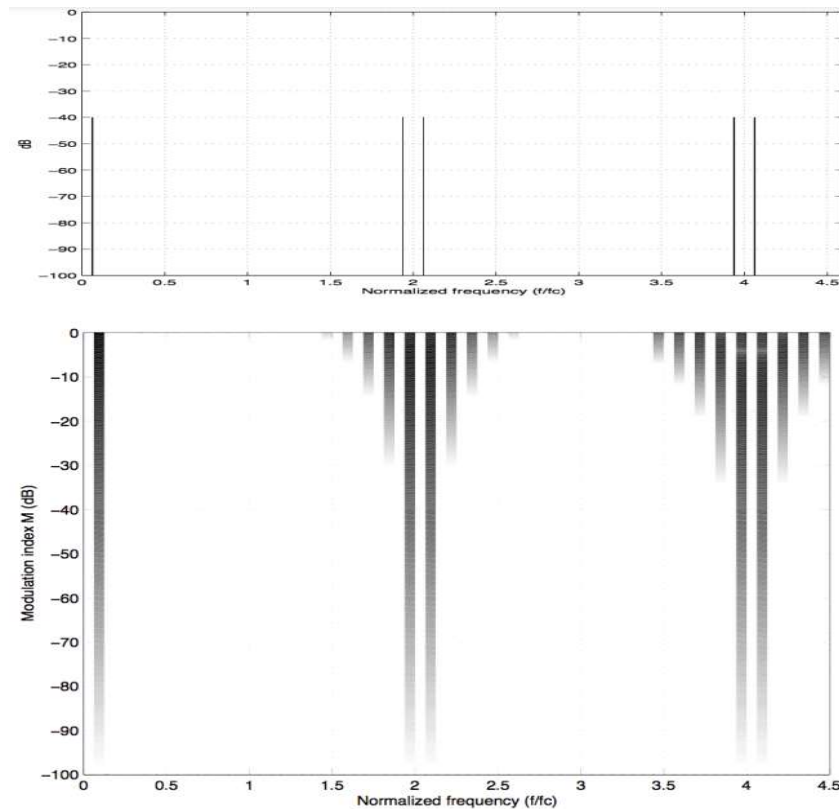
Utilizando a modulação de rampa dupla unipolar, pode-se reduzir a frequência da portadora pela metade sem perder qualidade no sinal demodulado. As Figuras 14 e 15 ilustram a resposta em frequência para o PWM, em rampa dupla, bipolar e unipolar, respectivamente.

Figura 14 – Resposta em frequência para PWM bipolar, AD.



Fonte: (NIELSEN, 1998)

Figura 15 – Resposta em frequência para PWM unipolar, BD.



Fonte: (NIELSEN, 1998)

Para sinais de áudio, um circuito PWM bipolar exigiria uma frequência da onda portadora, $f_{bipolar} \approx 400 \text{ kHz}$, mas com um PWM unipolar tem-se que, $f_{unipolar} \approx 200 \text{ kHz}$, sendo o projeto mais preciso com uma frequência menor (CAMBRAIA, 2017).

3.2.4. TEOREMA DE NYQUIST-SHANNON

Conhecido como Teorema de Nyquist, o Teorema da amostragem de Nyquist-Shannon, é um dos fundamentos mais importantes no processamento de sinais e processos discretos. Este teorema foi desenvolvido em trabalhos sobre codificação de sinais analógicos para digitais, sendo neste processo o cuidado com a amostragem na aquisição um detalhe fundamental (CASTRO, 2008).

Foi observado que, para uma boa amostragem digital de um sinal analógico, a frequência de amostragem deve ser no mínimo duas vezes maior que a maior frequência contida no sinal que está sendo processado. Dessa forma, o sinal poderá ser reproduzido sem que ocorra o erro de *aliasing* (LSHAUEN, 2000).

3.3. ESTÁGIO DE POTÊNCIA

Dos estágios que compõem um amplificador classe D, modulação, potência e filtro de saída, certamente o estágio de potência é mais relevante, pois é quem de fato vai elevar o sinal de entrada ao nível desejado. Primeiramente, é necessário analisar as topologias disponíveis para o projeto, bem como o tipo de transistor a ser utilizado e seus requisitos de projeto.

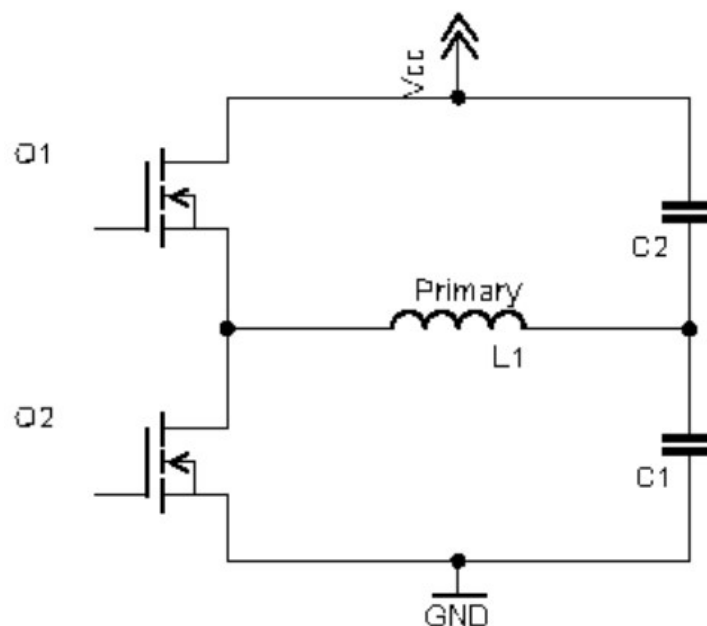
3.3.1. TOPOLOGIAS

A escolha da topologia no amplificador classe D tem um grande impacto na escolha dos componentes deste. Dois métodos se destacam em se tratando desta classe e devem ser discutidos para se obter o método mais eficiente ao projeto.

3.3.1.1. AMPLIFICADORES EM MEIA PONTE

Uma das configurações para o estágio de potência são os amplificadores em meia ponte. Essa topologia conta com apenas duas chaves e pode ser alimentada de forma unipolar ou bipolar. Seu uso é mais comum em sistemas de baixas potências, pelo seu altíssimo rendimento, mais de 90%, e em projetos onde o tamanho do circuito é relevante por necessitar de apenas um braço com chaves complementares (SCHWAAB, 2012). A Figura 16 apresenta um esquema simplificado dessa topologia.

Figura 16 – Esquemático de um circuito em meia ponte.



Fonte: (CANÔNICO, 2011)

Nessa configuração, dois transistores são utilizados e funcionam de forma alternada, nunca estando ligados simultaneamente. No circuito em meia ponte alimentado de forma unipolar, uma tensão DC se apresenta constante na saída, causando uma perda de energia para o sistema, e deve ser corrigida com capacitores para filtrar essa corrente contínua (GAALAAS, 2006). Os capacitores afetam a resposta em frequência do sistema, além de contribuírem para uma menos SNR.

Além disso, outro problema comum na implementação de tal topologia é o fenômeno conhecido como *bus pumping*. Quando o amplificador envia sinais de baixa frequência para a carga, sinais abaixo dos 100 Hz, flutuações na tensão de alimentação deste ocorre (SHORT 2005).

Uma maneira de evitar esses fenômenos, a introdução de um capacitor no fim do circuito para evitar a corrente DC e o *bus pumping*, é através de uma corrente bidirecional na frente de um conversor DC-DC.

3.3.1.2. AMPLIFICADOR EM PONTE COMPLETA

Uma outra topologia que pode ser utilizada no projeto de amplificadores classe D é a ponte completa. Essa topologia conta com quatro interruptores, dispostos dois a dois, em cada braço. Dois transistores estão ligados simultaneamente, ocorrendo uma inversão dos pares em determinadas situações. A Figura 17 apresenta um esquemático deste tipo de topologia.

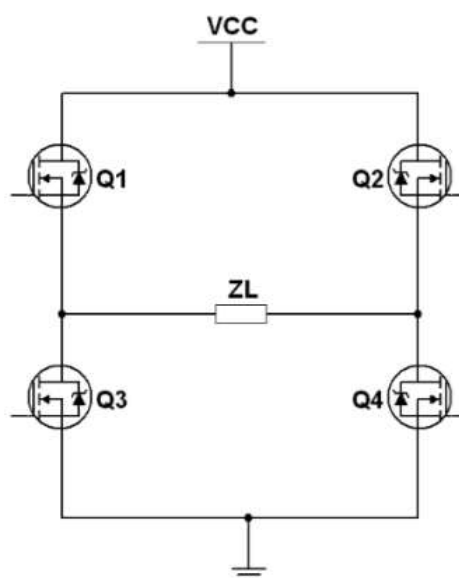


Figura 17 – Esquemático de um circuito em ponte completa.

Fonte: (PIRES, 2010)

Diferentemente de um meia-ponte, esse amplificador pode atingir três estados diferentes, não mais somente dois, sendo eles: positivo, negativo e neutro. Quando Q1 e Q4 estão em condução, a tensão na carga tem um valor positivo e, com Q2 e Q3, tem valores negativos. Um estado onde os dois pares estão ligados cria uma tensão negativa da carga (SCHWAAB, 2012).

Todavia a mesma tensão de alimentação forneça quatro vezes a potência que um meia-ponte, ele possui o dobro de componentes. Além disso, requer uma fonte simétrica, suportando uma alimentação unipolar, o que melhora o desempenho das técnicas de modulação e demodulação disponíveis.

3.3.2. TRANSISTORES DE POTENCIA

Alguns fatores importantes devem ser analisados na escolha dos transistores a serem utilizados em um amplificador classe D. A primeira delas o tipo de transistor a ser utilizado: TBJ, MOSFET ou IGBT. No TBJ, seu controle de interrupção é dado pela corrente e deve ser injetada na base do transistor quando ele necessitar conduzir. Essa corrente possui valores elevados em diversos modelos de TBJ, o que ocasiona grandes perdas para o sistema e, em sendo esta uma categoria fundamental de projeto, deve ser evitada a todo tempo (BARKHORDARIAN, 2011).

Nos MOSFETs, o controle é feito por tensão. Desta forma, um circuito de *driver* fornece uma tensão ao *gate*. Esta tensão deve ter referência no terminal *source* do MOSFET e, além disso, fornecer e retirar a corrente necessária para a carga e descarga da capacitância de *gate*. Esse tipo de transistor possui uma velocidade de comutação entre modo de condução e modo de corte muito superior ao TBJ, sendo seu uso mais usual para amplificadores classe D.

Outros fatores que devem ser considerados nesta etapa, são: a tensão mínima de alimentação dos terminais, BV_{DSS} ; a resistência de condução R_{ON} ; a quantidade de corrente máxima associada, I_{ef} ; os tempos de comutação do MOSFET.

O transistor escolhido necessita uma tensão de bloqueio ao menos duas vezes a do barramento DC, para suportar tensões dos laços indutivos no circuito de potência. Além disso, baixos tempos de comutação reduzem perdas no chaveamento do sistema. As perdas de comutação são compostas pelas perdas na transição de estados e perdas na capacitância, a Equação 9 representa essa perda, P_{com} :

$$P_{com} = \left(C_{oss} \cdot E^2 + 0,5 \left(I_{Def} \cdot E (t_f + t_r) \right) \right) \cdot f_{sw} \quad (9)$$

onde, C_{oss} é a capacitância entre dreno e fonte, E a tensão do barramento, I_{Def} a corrente que circula pelo MOSFET, t_f o tempo de descida da corrente, t_r , o de subida e f_{sw} a frequência de chaveamento (HONDA, ADAMS, 2012).

Quanto às perdas no MOSFET, podemos ainda citar a perda na condução, P_{cond} dada na resistência de condução, R_{ON} , e expressa na Equação 10. Além da perda no *gate*, P_{gate} , dada na Equação 11 (PIRES, 2010).

$$P_{cond} = I_{Def}^2 \cdot R_{on} \quad (10)$$

$$P_{gate} = Q_g \cdot V_{GS} \cdot f_{sw} \quad (11)$$

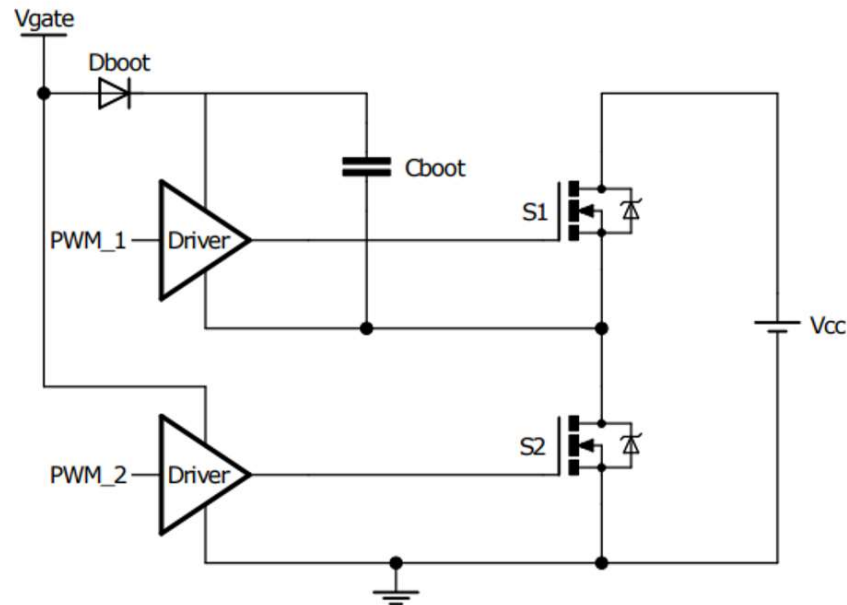
Assim, o MOSFET a ser escolhido deve possuir BV_{DSS} maior que o valor máximo da tensão de barramento, mas não tão alto que influencie em maiores perda de condução. Q_g não deve ter um valor alto para ter uma alta frequência de comutação, requisito fundamental (CEREZO, 2009).

3.3.3. CIRCUITO DE DRIVER

Com o tipo e modelo do transistor selecionado, deve-se atentar ao circuito de *driver* a ser implementado para supri-lo. O *driver* deve fornecer corrente necessária para carregar as capacitâncias do MOSFET e dissipar a energia necessária, na velocidade estipulada, sem comprometer a integridade do sistema (PIRES, 2010).

Para um amplificador classe D, quanto maior a frequência de comutação escolhida, o circuito de acionamento, *driver*, deve ganhar robustez para drenar a corrente em um tempo menor. A Figura 18 apresenta o esquemático para um circuito de *driver*.

Figura 18 – Esquemático de um circuito de acionamento, driver.



Fonte: (SCHWAAB, 2012)

O circuito da Figura 18, tem uma parte conhecida como circuito de *bootstrap*, que tem como função adicional ao acionamento, garantir a referência do *gate* ao valor encontrado no meio do braço. O capacitor, C_{boot} , enquanto a chave S_2 conduz, se carrega com $V_{gate} - V_{boot}$ e quando entra em corte e o capacitor que fornece a referência de tensão para S_1 .

3.4.DEMODULAÇÃO

O amplificador classe D, como já visto, também é conhecido como amplificador chaveado, ou seja, sua amplificação não ocorre de forma linear sendo necessário a modulação do sinal de entrada como ferramenta a melhorar sua eficiência. Com esta etapa de discretização da informação, o processo contrário, a demodulação, se apresenta como uma parte importante a ser discutida no seu projeto.

Com os objetivos de deixar as frequências que correspondem ao sinal de áudio e atenuar o conteúdo de altas frequências obtidas no processo de modulação, este processo é fundamental no classe D. O método mais comum utilizado para isso é a implementação de um filtro passa baixas na saída do amplificador, como uma indutância à frequência da portadora, impedindo a corrente de oscilar junto à tensão, também como método de limitar EMI (HIGASHI, 2006).

Todavia, um outro método já explorado é a não utilização de filtros eletrônicos, em aplicações para áudio, entregando então todo a banda de frequência amplificada ao alto-falante.

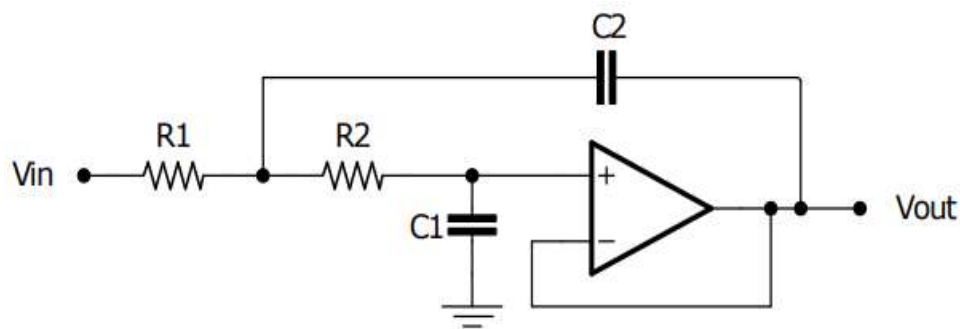
Neste método, o que comportará como filtro é o próprio ouvido humano. Como a percepção auditiva varia entre ouvintes, esse processo garante que cada indivíduo terá acesso à toda banda de frequências, sem que componentes eletrônicos interfiram nesse processo, entregando uma fidelidade maior ao sistema. Deve-se ressaltar os riscos e implicações que a utilização desse método causa no circuito, bem como a especificação do alto-falante a ser utilizado (SCORE, 1999).

3.4.1. *FILTROS ATIVOS OU PASSIVOS*

Primeiramente, deve-se fazer uma distinção entre tipos dos filtros eletrônicos existentes. A primeira análise a ser feita é se o filtro é ativo ou passivo, baseado nos componentes que envolvem seu circuito.

Os filtros ativos recebem essa nomenclatura justamente por utilizarem elementos ativos, como amplificadores e transistores, associados a elementos passivos, como resistores e capacitores. Esse tipo de filtro é comumente utilizado em aplicações onde se deseja filtrar frequências de até 1 MHz, para poder eliminar o uso de indutores do circuito, elementos que nesta banda de frequência teriam alto custo e tamanho físico. A Figura 19 apresenta o esquemático de um filtro ativo convencional.

Figura 19 – Esquemático de um filtro ativo.

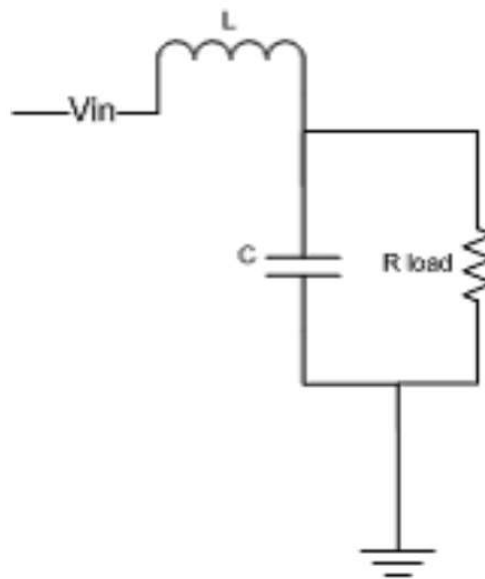


Fonte: (KUGELSTADT, 2008).

Em tendo um componente de amplificação no circuito, esse filtro possui ganho não unitário, mas realiza o processo com maior precisão (MOREY; VASUDEVAN; WOLOSCHIN, 2008). Todavia tenha suas vantagens, esse tipo de filtro necessita alimentação externa e tem resposta em frequência limitada, além de necessariamente possuírem resistores dissipando potência no amplificador.

Agora, os filtros passivos, não possuem elementos como transistores e amplificadores no seu circuito e contam apenas com resistores, capacitores e indutores. Seu uso é mais empregado em frequências maiores que 1 MHz, pelo tamanho dos indutores necessários em projetos de menor frequência. A Figura 20 apresenta o esquemático desse tipo de filtro eletrônico.

Figura 20 – Esquemático de um filtro passivo.



Fonte: (MOREY; VASUDEVAN; WOLOSCHIN, 2008).

No projeto de filtros passivos, existem opções que eliminam a necessidade de resistores dissipadores de potência, como visto na Figura 20. Entretanto, os indutores tornam seu projeto mais delicado e com uma precisão mais baixa, o que em amplificadores classe D, podem ficar em segundo plano, sendo a potência uma característica mais importante que esta.

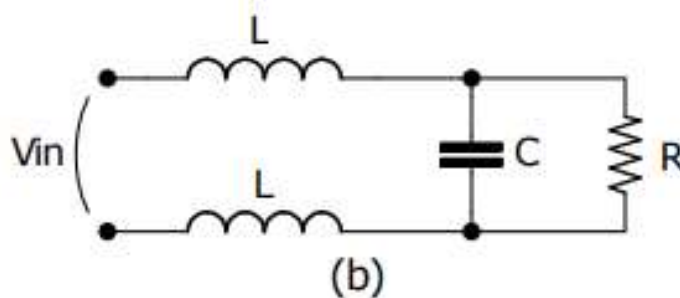
3.4.2. FILTROS DE UMA SAÍDA OU BALANCEADOS

Em se tratando de filtros passivos, uma decisão importante a ser feita é quanto ao modelo destes a ser escolhido. Nesta etapa, deve-se determinar se apenas um dos lados do circuito será filtrado, com um filtro de uma saída, ou se ambos irão passar por esse processo, com os filtros balanceados atingindo os dois lados do sinal (MOREY; VASUDEVAN; WOLOSCHIN, 2008).

Nos filtros balanceados, o circuito se comporta como um indutor a fim de manter a corrente de saída constante, deixando a tensão comutar. Isso elimina um problema comum na saída do amplificador, pois caso ele veja uma carga indutiva na frequência da portadora, o valor da corrente aumenta de fora a torna instável todo o sistema (SCORE, 1999). Altas

indutâncias na saída irão diminuir o valor da corrente para entrada nula. A Figura 21 apresenta um modelo de filtro balanceado.

Figura 21 – Esquemático de um filtro balanceado.

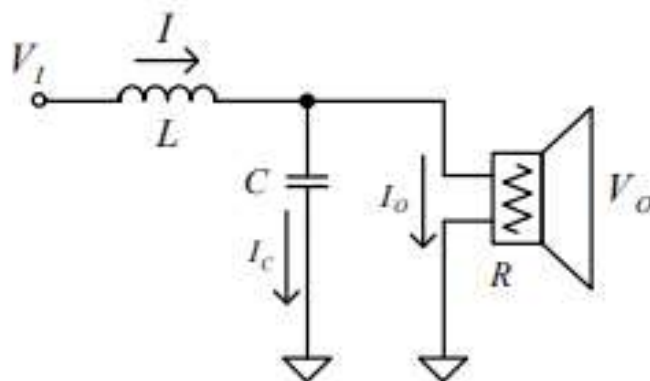


Fonte: (BODANESE, 2017).

Uma característica desse tipo de filtro é que, apesar de contar com mais elementos, ele elimina o *offset* de corrente, centralizando o sinal de saída sem a necessidade de um barramento negativo (PALMER, 1999). Além disso, essa configuração reduz a emissão de EMI no sistema (SCORE, 1999).

Um outro modelo proposto é o de filtro com apenas uma saída, como apresentado no circuito da Figura 22.

Figura 22 – Esquemático de um filtro de uma saída.



Fonte: (BODANESE, 2017).

No filtro de uma saída, por contar com apenas um indutor, seu valor deve ser dobrado de forma a manter a frequência de corte. Mesmo com a retirada do componente, esse circuito ainda se comporta de maneira indutiva na frequência da portadora, uma vez que o capacitor se comporta como um curto em todas as frequências (SCORE, 1999).

Uma outra característica importante desse modelo, é que a corrente em entrada nula, é reduzida ainda mais, além de que os terminais de saída veem uma carga puramente indutiva, reduzindo perdas na filtragem. Por fim, por não atenuar o sinal de *offset* da corrente, deve-se atentar à EMI e maneiras de reduzi-las ou projetos que esta característica não seja primordial para seu bom funcionamento.

3.4.3. DEMODULAÇÃO SEM FILTROS

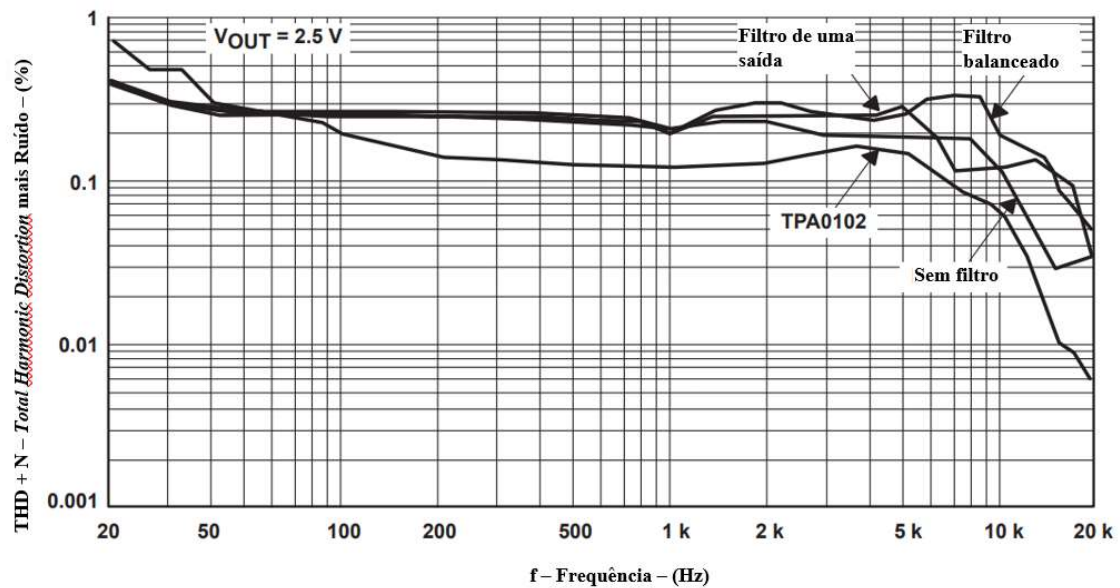
No processo de demodulação do amplificador classe D, geralmente os filtros são o método mais utilizado nessa etapa. Porém, em aplicações de baixa potência e sensíveis aos custos a despesa com o indutor pode ser um grande impasse no projeto desses filtros (OLIVEIRA, MOURA, 2015). Além disso, projetos onde o custo e espaço são fatores primordiais, eliminar uma etapa inteira do circuito pode ser algo desejado. Por isso, amplificadores classe D podem ser projetados sem a necessidade de filtro de saída. Para que seja possível a utilização desse método, os alto-falantes devem ser altamente indutivos, como amplificadores com foco em frequências médias (200 Hz a 5 kHz), como os encontrados em telefones celulares (GAALAAS, 2006).

Como a saída de um amplificador classe D é uma onda quadrada, a soma da frequência da portadora com o sinal de entrada, o sinal que será entregue ao alto-falante contém tanto a faixa de áudio como sinais acima de 20 kHz provenientes daquela. Dessa forma, o ouvido humano se comporta como um filtro passa faixa e, mesmo que o sistema reproduza essas frequências maiores que a faixa de áudio, elas serão inaudíveis e não afetaram na qualidade de entrega do som, apesar do processo afetar outras etapas do sistema.

Quando se utiliza de um sistema sem filtro para esta classe de amplificadores, a potência da onda portadora é toda dissipada no alto-falante. Em sendo resistivo e reativo, o alto-falante, ao contrário do filtro LC que é puramente reativo, o valor da corrente para o sistema em repouso é bem mais elevado. Assim o uso de um alto-falante mais indutivo com bobinas de multicamadas torna-se um requisito de projeto (SCORE, 1999). Certamente, sistemas altamente indutivos criam EMI ao seu redor, gerando necessidade de o amplificador estar bem próximo ao falante e que EMI não interfiram no restante do produto projetado, A fim de evitar danos ao alto-falantes, causados pela onda portadora, a alto-falante deve ser escolhido a fim de suportar um valor de potência adicional.

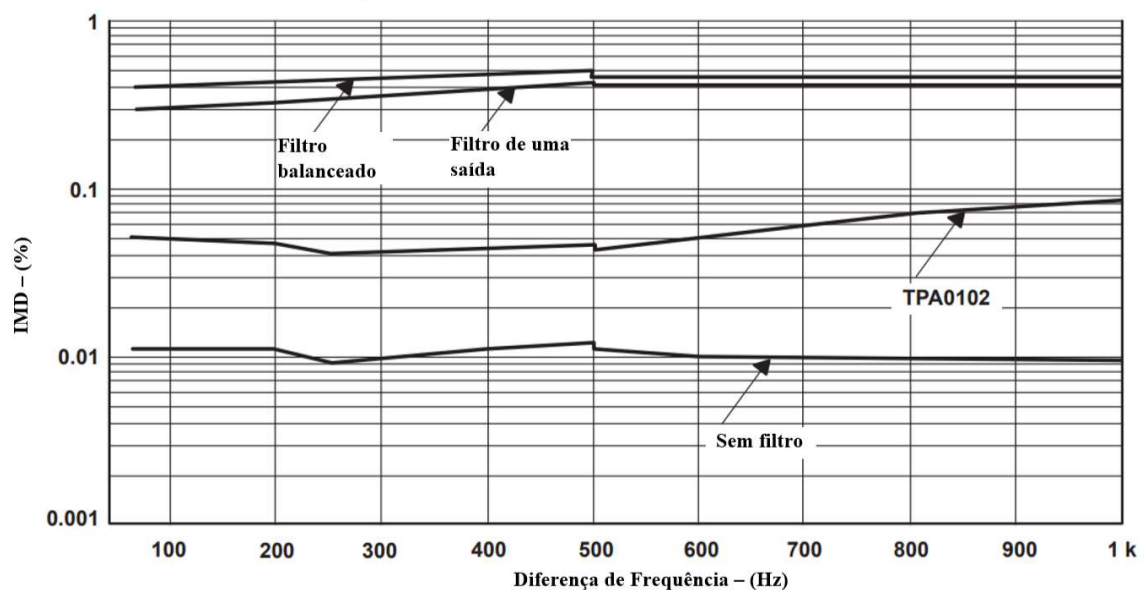
A fim de comparar os modelos de demodulação com filtro de uma saída, filtro balanceado e sem filtros, as Figuras 23 e 24 apresentam a resposta em frequência do THD e da IMD, respectivamente, para cada um dos casos.

Figura 23 – Resposta em frequência do THD para diferentes demodulações.



Fonte: Adaptado de (SCORE, 2009).

Figura 24 – Resposta em diferença de frequência do IMD para diferentes demodulações.



Fonte: Adaptado de (SCORE, 2009).

Observando o comportamento das curvas nos gráficos das Figuras 23 e 24, pode-se observar que a resposta de fidelidade e qualidade em sistema sem filtro é superior a sistemas com filtros passivos. Quanto ao THD, os três métodos se comportam de maneira parecida até frequências médias, sendo que para altas frequências, maiores que 5 kHz, o comportamento do sistema sem filtros supera os demais, com o filtro de uma saída ainda com uma resposta pouco melhor que o balanceado. Em se tratando da IMD, pode-se dizer que o sistema sem filtro não

apresenta tal distorção se comparado aos demais, com valores mil vezes menores, e que sistemas com filtros não apresentam diferença significativa na resposta.

3.5. TRABALHOS RELACIONADOS

Há na literatura uma vasta quantidade de trabalhos que utilizam amplificadores classe D como alternativa a amplificadores de áudio. Os trabalhos utilizam diversas topologias para as etapas do classe D para desenvolver o circuito de acordo com as especificações de cada projeto e o nível de complexidade exigido. Os circuitos mais simples visam verificar apenas em projetos de simulação o comportamento de novos componentes e redes de controle para o amplificador. Enquanto isso, sistemas mais complexos visam reduzir ao máximo os valores de THD e aumentar a eficiência do sistema.

Rigoli (2018) utilizou a topologia em meia ponte para desenvolver um amplificador classe D voltado também para aplicações de áudio focando no uso para guitarras elétricas. O objetivo do estudo era implementar um amplificador de 50 W RMS alimentando uma carga de 8 ohms e obter maior eficiência possível, próximo a 90%. O autor utilizou um circuito integrado para gerar o sinal da onda portadora sem o uso de amplificadores operacionais, para demonstrar o bom funcionamento da interação do classe D com sistemas externos. E utilizou um filtro passa baixa de segunda ordem para realizar a demodulação do sinal de saída.

Schwaab (2012) utilizou um circuito integrado específico contendo um amplificador classe D como base do projeto, a fim de projetar e analisar o resultado dos componentes externos ao CI. O trabalho teve como objetivo caracterizar o uso dos circuitos integrados específicos para esse tipo de aplicação e verificar o THD em diferentes níveis de potência consumidos na carga, variando esses valores de 100 W a 80 W, e com filtro de segunda ordem na saída do sistema.

Fantinel (2009) utilizou a modulação PWM para projetar um sistema de amplificação classe D e aplicar métodos de controle ao sistema. O trabalho utiliza um método chamado de *One-Cycle Control* para realizar a operação de modulação.

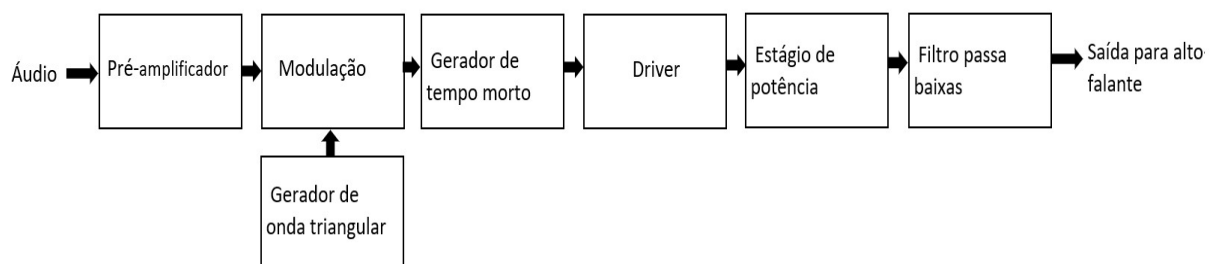
4. MATERIAIS E MÉTODOS

Amplificadores de áudio devem reproduzir o sinal injetado da forma mais fiel possível, principalmente na sua resposta em frequência. Assim, embasado na bibliografia disponível, para o projeto do amplificador classe D, deve-se analisar e discutir as diversas partes de seu sistema, são essas:

- Circuito pré-amplificador;
- Circuito de modulação;
- Circuito de geração de tempo morto;
- Circuito de driver dos MOSFETs;
- Circuito de amplificação de potência;
- Circuito de filtro de saída.

Cada uma dessas etapas do que constitui um amplificador classe D deve ser projetado com extrema cautela para garantir o casamento de impedâncias de entrada e saída de cada módulo, bem como a rejeição a ruídos a fim de não comprometer a qualidade do sinal de áudio. Como forma de melhor visualizar as etapas e suas conexões, a Figura 25 ilustra o diagrama de blocos do sistema.

Figura 25 – Diagrama de blocos do amplificador classe D desenvolvido.



Fonte: Autoria própria, 2022.

Com o diagrama de blocos da Figura 25, pode-se observar a complexidade do classe D, bem como o sistema proposto neste trabalho. Com objetivo de ser um dispositivo de alta-fidelidade, THD inferior a 1%, alta eficiência, próximo de 90%, custo baixo e de baixa potência, 5 W a 6 Ω , as etapas do circuito tiveram topologia e componentes definidos com base nessas restrições de projeto, de forma a simplificar a implementação e custo do sistema. A Tabela 1 apresenta os parâmetros pré-definidos para o amplificador projetado.

Tabela 1 - Parâmetros pré-definidos para o projeto do amplificador

	Valor	Unidade
Tensão de alimentação	127	V_{RMS}
Tensão de barramento	9	V_{RMS}
Potência nominal de saída	5	W_{RMS}
Rendimento Mínimo	80	%
Índice de modulação	90	%
Impedância carga	6	Ω
Frequência de chaveamento	200	kHz
Distorção harmônica total	<1	%

Fonte: Autoria própria, 2022.

Cada etapa do circuito proposto foi simulada no *software* Multisim™ da National Instruments, a fim de verificar seu correto funcionamento. Posteriormente, implementado e validado fisicamente.

4.1. FONTE DE ALIMENTAÇÃO

A primeira discussão a ser realizada no projeto de um amplificador é sobre sua fonte de alimentação, tanto para o circuito de controle, quanto para o estágio de potência. Assim, deve ser calculada, a partir da potência estipulada a ser entregue na carga, a tensão de alimentação mínima necessária para o amplificador. Além disso, deve-se considerar para o projeto do circuito se a fonte a ser utilizada será simétrica ou assimétrica, o que tem grande impacto no projeto e na escolha dos componentes do sistema de modulação.

Considerando a topologia de meia ponte escolhida, fato a ser discutido no item 4.7, a potência máxima é dada pela Equação 12:

$$P = \frac{V_{dd}^2 \cdot ma}{2 \cdot R_{Load}} \quad (12)$$

onde, P é a potência máxima, V_{dd} a tensão de alimentação, R_{Load} a impedância do alto falante e ma o índice de modulação.

Considerando a potência máxima desejada de 5 W a uma carga de 6 Ω e índice de modulação $ma = 0.9$, tem-se que:

$$5 = \frac{V_{dd}^2 \cdot 0.9}{2 \cdot 6} \quad (13)$$

$$V_{dd} = \frac{\sqrt{2 \cdot 6 \cdot 5}}{0.9} \quad (14)$$

$$V_{dd} = 8.6 \text{ V} \quad (15)$$

Dessa forma, foi escolhida uma fonte de alimentação de 9 V, para suportar a potência a ser entregue na carga contando com um fator de segurança a fim de evitar a saturação do amplificador durante transitórios.

Em sequência, com a Equação 16, pode ser calculado o valor da corrente de pico que circulará pela carga:

$$I_{pico} = \sqrt{\frac{2 \cdot P}{R_{Load}}} \quad (16)$$

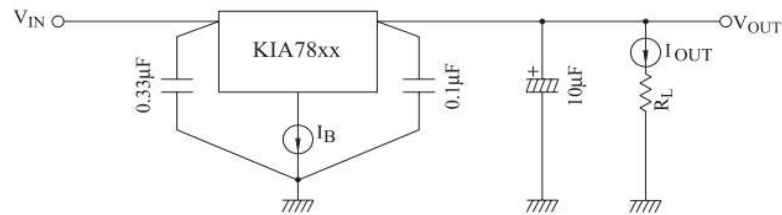
$$I_{pico} = \sqrt{\frac{2 \cdot 5}{6}} \quad (17)$$

$$I_{pico} = 1.3 \text{ A} \quad (18)$$

Sendo requisito de projeto a redução de custo e tamanho, foi escolhida uma fonte de alimentação não simétrica estabilizada, 9 V/ 1.5 A, como dispositivo de alimentação. Assim, sendo uma alimentação não simétrica, o projeto das etapas do circuito, principalmente das que envolvem amplificadores operacionais, devem ser feitas com atenção aos modelos selecionados para que o funcionamento ocorra como o esperado.

Além disso, outro fator importante para o funcionamento do circuito é a disponibilidade de uma fonte de tensão de 5 V para os circuitos integrados a serem utilizados. Para isso, foi utilizado o regulador de tensão KIA7805A, que permite valores de corrente de saída de até 1.5 A (KIA, 2001), montado sobre o circuito da Figura 26.

Figura 26 – Circuito implementado para o regulador de tensão.



Fonte: KIA, 2001.

Considerando um projeto para baixas potências, tamanho reduzido e baixo custo, a fonte de alimentação não simétrica pode ser utilizada, bem como baterias.

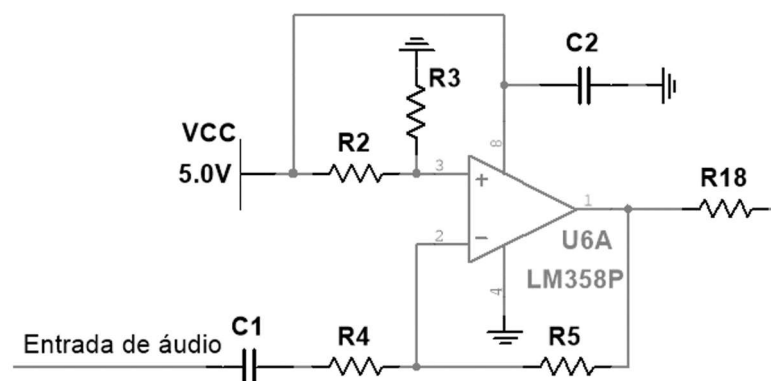
4.2. PRÉ-AMPLIFICADOR DE ENTRADA

Em geral, o sinal de áudio proveniente de dispositivos como celulares e computadores são fornecidos com uma tensão de ± 0.15 V. No estágio de modulação, a onda senoidal de entrada irá ser comparada a uma onda portadora triangular. Todavia, essa onda triangular possui um *offset* de 2.5 V, o que não ocorre no sinal de áudio de entrada.

Para que o sinal de entrada tenha seu centro no mesmo local que a portadora, um pré-amplificador de entrada com um pequeno ganho e *offset* foi desenvolvido. Desta forma, a comparação no estágio seguinte pode ser feita de forma correta e sem a necessidade de amplificar com ganho alto o sinal nesta etapa.

A Figura 27, ilustra o circuito desenvolvido para esta etapa, que utiliza um LM358 da Texas Instruments, especificado no Anexo A, para realizar a operação. Tal circuito integrado foi escolhido por operar em uma fonte não simétrica e ter sua faixa de frequência compatível a do áudio.

Figura 27 – Circuito desenvolvido para o pré-amplificador de entrada.



Fonte: Autoria própria, 2022.

Pode-se observar no circuito da Figura 27, que o amplificador se comporta como um amplificador inversor. Outra observação importante, é o divisor de tensão proposto na entrada não inversora do amplificador, com $R_2 = R_3 = 100\text{ k}\Omega$, isso garante que todo sinal de áudio na entrada inversora ganhe um *offset* DC igual a $V_{CC}/2$, ou seja, de 2.5 V. Desta forma, garantimos na saída dessa etapa um sinal compatível com o da onda triangular para a etapa de modulação.

Ainda sobre o circuito, deve ser calcular o valor dos resistores R_4 , R_5 e R_6 . Admitindo $R_4 = 33\text{ k}\Omega$, para um ganho $A_V = 3$, tem-se:

$$R_5 = R_4 \cdot A_V = 33\text{ k} \cdot 3 \quad (19)$$

$$R_5 = 100\text{ k}\Omega \quad (20)$$

Os capacitores C_1 e C_2 são capacitores de acoplamento. O capacitor C_1 serve de acoplamento para o sinal de áudio e tem valor $C_1 = 10\text{ nF}$; já C_2 evita que ruídos sejam direcionados terra do sistema, sendo $C_2 = 1\text{ nF}$.

4.3. MODULAÇÃO

Explorados os métodos de modulação no item 3.2, pode-se concluir e observar que a modulação PWM, por largura de pulso, é a mais indicada e a mais comum para este tipo de amplificador. Esta técnica de modulação apresenta uma baixa dissipação de potência, além de contribuir para um menor THD do sistema. Dessa forma, foi escolhido o modelo de modulação bipolar com rampa dupla, ADDS. A rampa dupla reduz componentes de distorção por intermodulação e a modulação bipolar permite que o sistema seja implementado em com uma fonte não simétrica, requisito do projeto.

Com o modelo de modulação definido, deve-se projetar um sistema amparado no Teorema de Nyquist-Shannon. Ou seja, a frequência de amostragem deve ser no mínimo o dobro da frequência máxima do sinal de entrada. Todavia, ao fim do circuito do amplificador, o projeto do filtro de saída deve eliminar essa componente portadora da onda final. Este fato, obriga que a frequência da portadora seja cerca de dez vezes maior que a frequência máxima, para facilitar esse processo de demodulação.

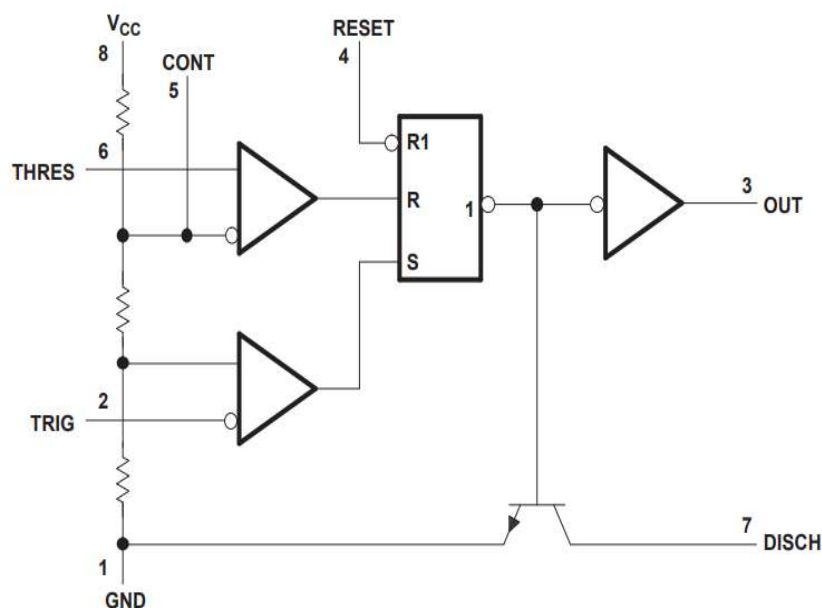
Sendo, a banda de frequência do áudio de 20 Hz a 20 kHz, foi determinada uma onda triangular com uma frequência de 200 kHz como onda portadora, cumprindo os requisitos que esta etapa do amplificador classe D exige.

4.3.1. CIRCUITO GERADOR DE ONDA TRIANGULAR

Definido o modelo de modulação, deve-se projetar o circuito gerador da onda de rampa dupla. Também chamada de onda triangular, a onda portadora foi projetada com uma frequência de 200 kHz e utilizou-se o circuito integrado NE555, especificado no Anexo B, como gerador dessa onda.

O CI NE555 é conhecido como temporizador e é utilizado em diversos projetos por ter uma implementação simples e ser barato, mas com uma boa precisão. Ele pode operar como um multivibrador monoestável, biestável ou estável. A Figura 28 ilustra uma versão simplificada do esquemático interno do CI.

Figura 28 – Esquemático simplificado do circuito integrado NE555.

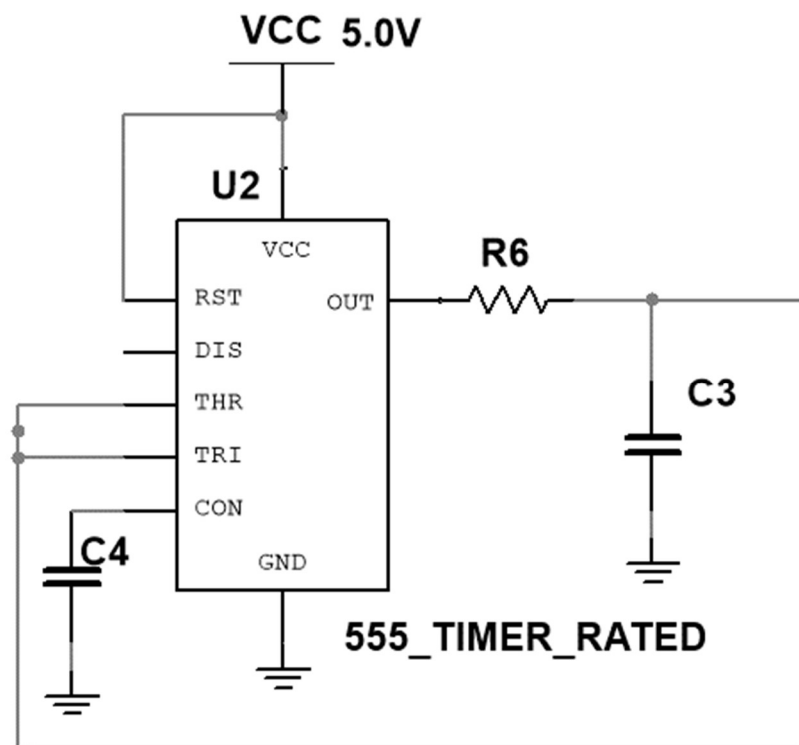


Fonte: (TI, 2022).

Com o diagrama da Figura 28, podemos observar três entradas importantes: o THRES, ou *threshold*; o TRIG, ou *trigger* e o RESET. Ao receber um pulso negativo no pino TRIG, o circuito ativa o *flip-flop* interno, causando uma mudança na saída de nível baixo para nível alto. Já o pino THRES tem função de *reset* no *flip-flop*, assim que a tensão sobre ele atinge $\frac{2}{3}$ de V_{cc} , alterando a saída de alto para nível baixo. Por fim, o pino RESET tem função de *reset* no *flip-flop*, sendo uma entrada ativada em nível baixo.

Para utilizar o NE555 como gerador de onda triangular, deve-se configura-lo em modo estável. Para tal, conecta-se o pino THRES ao TRIG, desta forma o circuito se auto aciona. Além disso, deve-se conectar a saída, OUT, do circuito ao nó TRIG/THRES criado. Com essa ligação e se valendo de um resistor e um capacitor, pode-se controlar o *duty cycle* circuito, neste cenário de 50% para criar uma onda triangular. Nessa configuração o capacitor se carrega e descarrega entre a tensão de *threshold*, $\frac{2}{3} * V_{cc}$, e a tensão de *trigger*, $\frac{1}{3} * V_{cc}$. A Figura 29 ilustra o circuito projetado para o gerador de onda triangular.

Figura 29 – Circuito desenvolvido para o gerador de onda triangular.



Fonte: Autoria própria, 2022.

Observa-se na Figura 29, o pino RESET conectado à alimentação do CI, para garantir que ele não atue durante a operação. Além disso, nota-se a presença de um capacitor, $C_4 = 10 \text{ nF}$, conectado ao pino COM, para evitar ruídos entrando no circuito.

Para criar uma onda com frequência de 200 kHz, deve-se projetar um circuito RC conforme a Equação 21 (TI, 2022).

$$f_{tri} = \frac{0.72}{R \cdot C}$$

(21)

Definindo $C_5 = 1 \text{ nF}$, encontra-se o valor de R .

$$200000 = \frac{0.72}{R \cdot 1 \cdot 10^{-9}} \quad (22)$$

$$R = 3600 \, \Omega \quad (23)$$

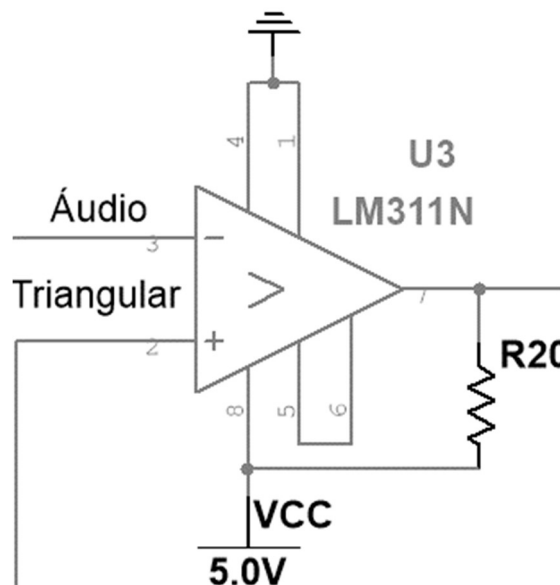
Assim, devido a disponibilidade comercial, foi escolhido um valor de $R_6 = 3.3 \text{ k}\Omega$ para o resistor do circuito gerador de onda triangular.

4.3.2. CIRCUITO COMPARADOR - PWM

Para completar a etapa de modulação do sinal de entrada, ou seja, realizar a conversão de um sinal contínuo em um sinal discreto, valendo-se de um amplificador comparador para realizar essa operação. O sinal da onda triangular é aplicado à entrada não-inversora do comparador e o sinal de áudio à entrada inversora. Dessa forma, o sinal de áudio pré-amplificador é comparado a portadora e enquanto seu valor for maior que este, o sinal de saída tem nível alto, 5 V.

O comparador utilizado deve ser rápido o suficiente para que a onda quadrada gerada na saída seja da mesma ordem que a da portadora, ou seja, 200 kHz. O modelo escolhido para essa etapa foi o LM 311 da Texas Instruments, especificado no Anexo C, que possui *slew rate* de $4.5 \, \mu\text{V/s}$ e tempo de subida e descida de cerca de 50 ns , valores satisfatórios para essa aplicação. A Figura 30 ilustra o circuito desenvolvido para o comparador.

Figura 30 – Circuito comparador para gerar o PWM.



Fonte: Autoria própria, 2022.

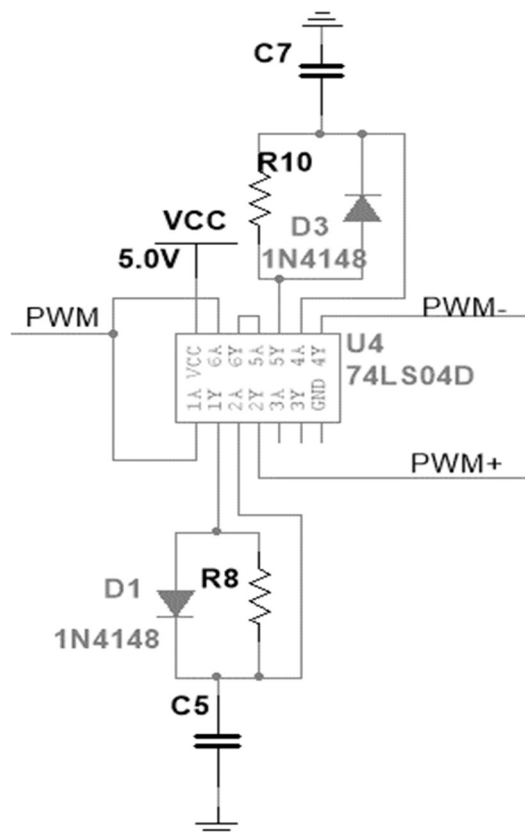
Pode-se observar no circuito da Figura 30 que o amplificador necessita de um resistor conectando sua saída ao V_{cc} . Segundo o próprio fabricante, o valor desse resistor deve ser $R_{20} = 2.2\text{ k}\Omega$.

4.4. GERAÇÃO DE TEMPO MORTO

Com a modulação do sinal de entrada projetada, uma etapa fundamental em se tratando do chaveamento de MOSFETs é o projeto de um circuito conhecido como gerador tempo morto. Este circuito é responsável por garantir que as chaves de saída não sejam acionadas no mesmo instante, pois isso pode gerar uma avalanche de corrente caso ambas se desliguem ao mesmo tempo. Além disso, juntamente ao tempo morto, o circuito deve criar dois sinais PWM inversos, PWM+ e PWM-, fato exigido na operação dos *drivers*.

Para o projeto do circuito gerador de tempo morto, foi utilizado o circuito integrado porta lógica inversora SN74LS04 da Texas Instruments, especificado no Anexo D. Na Figura 31 pode-se observar o circuito proposto para essa operação.

Figura 31 – Circuito desenvolvido para o gerador de tempo morto e inversão do sinal PWM.



Fonte: Autoria própria, 2022.

No circuito da Figura 31, observa-se que a parte superior do CI é responsável pela geração do sinal PWM- e a inferior pelo sinal PWM+. O SN74LS04 inverte o sinal digital de entrada duas vezes para a saída positiva, três para a negativa e conta com um circuito RC para obter um pequeno atraso no momento em que o circuito comuta para positivo, carregando o capacitor. Além disso, um diodo, 1N4148, encontra-se polarizado para garantir que o capacitor descarregue rapidamente na comutação negativa. O tempo de resposta do circuito RC é dado pela Equação 24, onde τ é o tempo para o capacitor carregar 62% da tensão.

$$\tau = R \cdot C \quad (24)$$

Para ser funcional o circuito precisa atender $\tau < T$, onde T é o período do sinal da onda portador, ou seja, $T = 5 \mu s$. Assim, projeta-se $\tau = 50 ns$, fazendo $C = 120 pF$, tem-se:

$$R = \frac{\tau}{C} \quad (25)$$

$$R = \frac{50 \cdot 10^{-9}}{120 \cdot 10^{-12}} \quad (26)$$

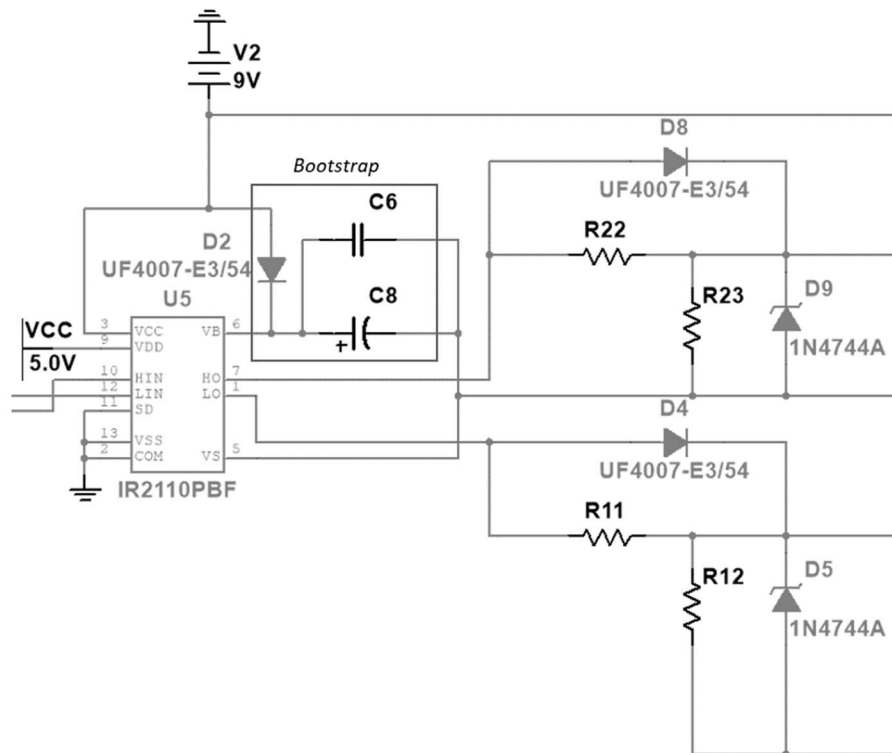
$$R = 416 \Omega \quad (27)$$

Atendendo a valores comerciais, foi definido $R = 470 \Omega$.

4.5. CIRCUITO DE DRIVER

Os transistores do tipo MOSFET nesse tipo de aplicação, exigem um circuito de *driver* para realizar seu acionamento de maneira correta. Para esse projeto foi escolhido o circuito integrado IR2110S da Infineon Technologies, especificado no Anexo E. Ele suporta tensões de até 500 V, mais que o suficiente para os requisitos deste projeto. A Figura 32 apresenta o circuito desenvolvido para o driver.

Figura 32 – Circuito desenvolvido *driver*.



Fonte: Autoria própria, 2022.

Observa-se uma maior complexidade no projeto do circuito de *driver*, que envolve algumas etapas para garantir a melhor integração com os MOSFET e devem ser projetadas com certo rigor.

4.5.1. ALIMENTAÇÃO E RESISTORES DE GATE

O *driver* requer duas alimentações diferentes, sendo uma delas V_{CC} e a outra a tensão V_{DD} , a tensão de alimentação dos MOSFET. Para limitar a corrente fornecida na saída do *driver*, é inserido uma malha diodo e resistor para que quando o sinal estiver em nível alto, carregando a capacitância do gate, o diodo se polarize reversamente e bloqueie, protegendo o CI. O diodo utilizado nessa operação deve suportar uma frequência de comutação relativamente alta, por isso foi escolhido o modelo UF4007, que opera segundo as condições necessárias para um correto chaveamento.

Para projetar o resistor de gate, deve-se justamente levar em consideração essa tensão V_{DD} e a corrente de saída do *driver*, I_{DD} . O valor do resistor de gate R_{DD} é dado pela Equação 29 (INTERNATIONAL RECTIFIER, 2019).

$$R_{DD} \geq \frac{V_{DD}}{2.2 * I_{DD}} \quad (29)$$

$$R_{DD} \geq \frac{9}{2.2 * 2} \quad (30)$$

$$R_{DD} \geq 2.04 \Omega \quad (31)$$

Ainda, de acordo com o fabricante o outro par de resistores de gate, R_{11} e R_{22} , não devem ultrapassar o valor da faixa de 10Ω para evitar picos de corrente que eventualmente possam danificar o circuito integrado. Desta forma, foi definido com o valor recomendado $R_{11} = R_{22} = 10 \Omega$.

4.5.2. CIRCUITO DE BOOTSTRAP

O circuito de *bootstrap* é composto por um diodo e dois capacitores, como indicado na Figura 32. Novamente, esse diodo deve ser de rápida recuperação, portanto o mesmo modelo citado na seção 4.5.1 foi escolhido. O valor da capacitância de *bootstrap* é definido em equações empíricas variadas, o que, por vezes, cria a necessidade de estimar valores. Sendo assim, foi seguido testes recomendados pelo fabricante do CI utilizado, definiu-se $C_6 = 220 \text{ pF}$ e $C_8 = 22 \mu\text{F}$.

4.5.3. DESCARGA DAS CAPACITÂNCIAS DOS MOSFETs

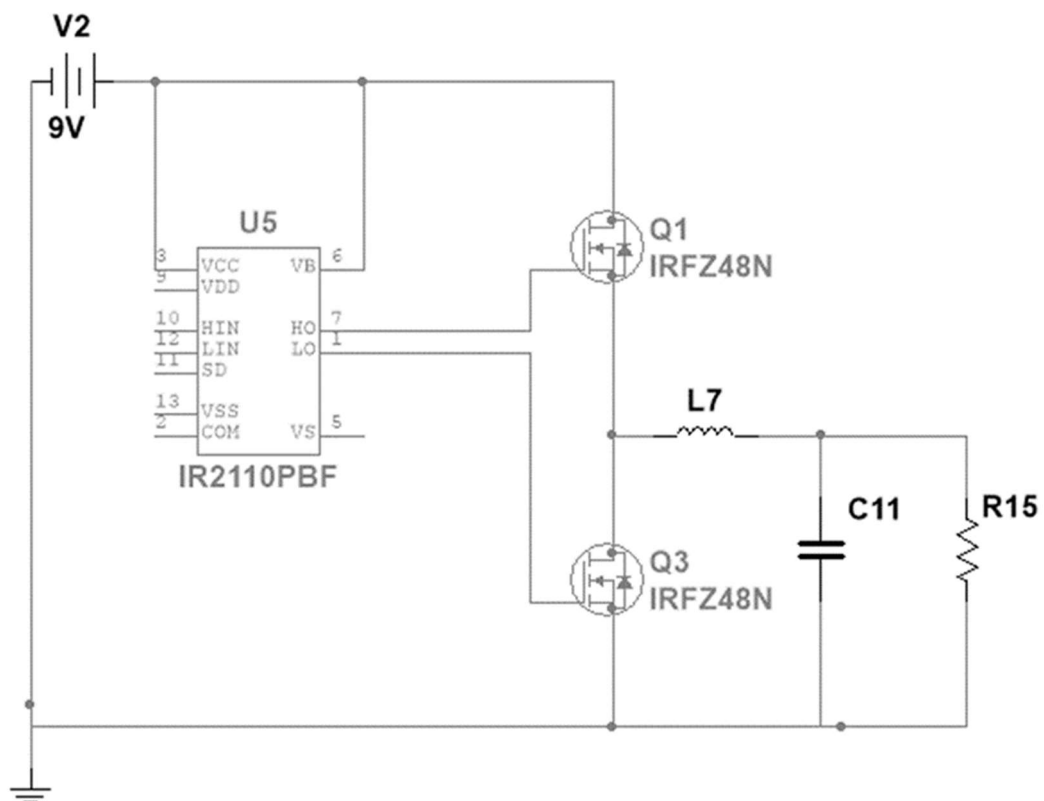
Tensões negativas no meio do braço geram à carga um esforço maior que o projeto o que pode danificar o sistema, além de interferirem no funcionamento da chave inferior. Para isso deve-se garantir que a corrente se mantenha suficientemente grande para acionar a chave sem dificuldades fornecidas por essa possível tensão, causada pela descarga dos MOSFETs.

Para garantir que os MOSFETs se iniciem em modo de corte e o gate de mantenha descarregado, deve-se utilizar um resistor que forneça um caminho para as capacitâncias internas do MOSFET de descarregarem caso o acionamento apresente algum erro ou falha. Por ser um resistor de descarga seu valor pode ser alto para evitar perdas excessivas, assim tem-se $R_{12} = R_{23} = 33 \text{ k}\Omega$.

4.6. ESTÁGIO DE POTÊNCIA

A escolha da topologia do amplificador classe D tem impacto em todas as etapas de seu desenvolvimento. Das duas topologias mais comuns, em meia ponte ou em ponte completa, foi escolhida a topologia em meia ponte para o desenvolvimento do amplificador. A Figura 33 ilustra a integração dessa topologia com o circuito de *driver* discutido na seção 4.5.

Figura 33 – Circuito desenvolvido para integração do *driver* na topologia de meia ponte.



Fonte: Autoria própria, 2022.

Esse tipo de topologia é geralmente utilizado justamente em aplicações em baixa potência, pois o nível de tensão na carga pode ser duas vezes menor. Além disso, essa estrutura requer duas vezes menos componentes, operando com dois MOSFETs, um único driver para seu acionamento e também um único filtro de saída, etapa que encarece o projeto de amplificadores classe D (MAXIM INTEGRATED, 2007).

4.6.1. SELEÇÃO DO MODELO DO MOSFET

Como visto, o circuito de amplificação de potência tem grande impacto no desempenho do amplificador. Com isso, até mesmo a escolha do modelo do MOSFET a ser escolhido deve passar por avaliação rigorosa, para que a saída reproduza com maior fidelidade possível o sinal de entrada do amplificador.

Na escolha desses componentes, deve-se levar em conta a tensão mínima que seus terminais suportam, fato que para aplicações de baixa potência se torna secundário, a resistência do dispositivo quando em modo de condução, que deve ser a menor possível e, principalmente, o tempo de comutação na região de frequência de interesse. A Tabela 2, traz a comparação de diferentes modelos disponíveis de MOSFET, comparando alguns parâmetros, como: corrente máxima, I_D ; tensão de avalanche entre fonte e dreno, BV_{DSS} ; resistência em condução, $R_{DS(on)}$; carga do gate, Q_g .

Tabela 2 – Parâmetros para escolha dos MOSFETs.

	IRFZ48N	IRF540	IRF640
I_D [A]	64	28	18
BV_{DSS} [V]	55	100	200
Q_g [nC]	81	72	70
$R_{DS(on)}$ [mΩ]	14	77	780

Fonte: Autoria própria, 2022.

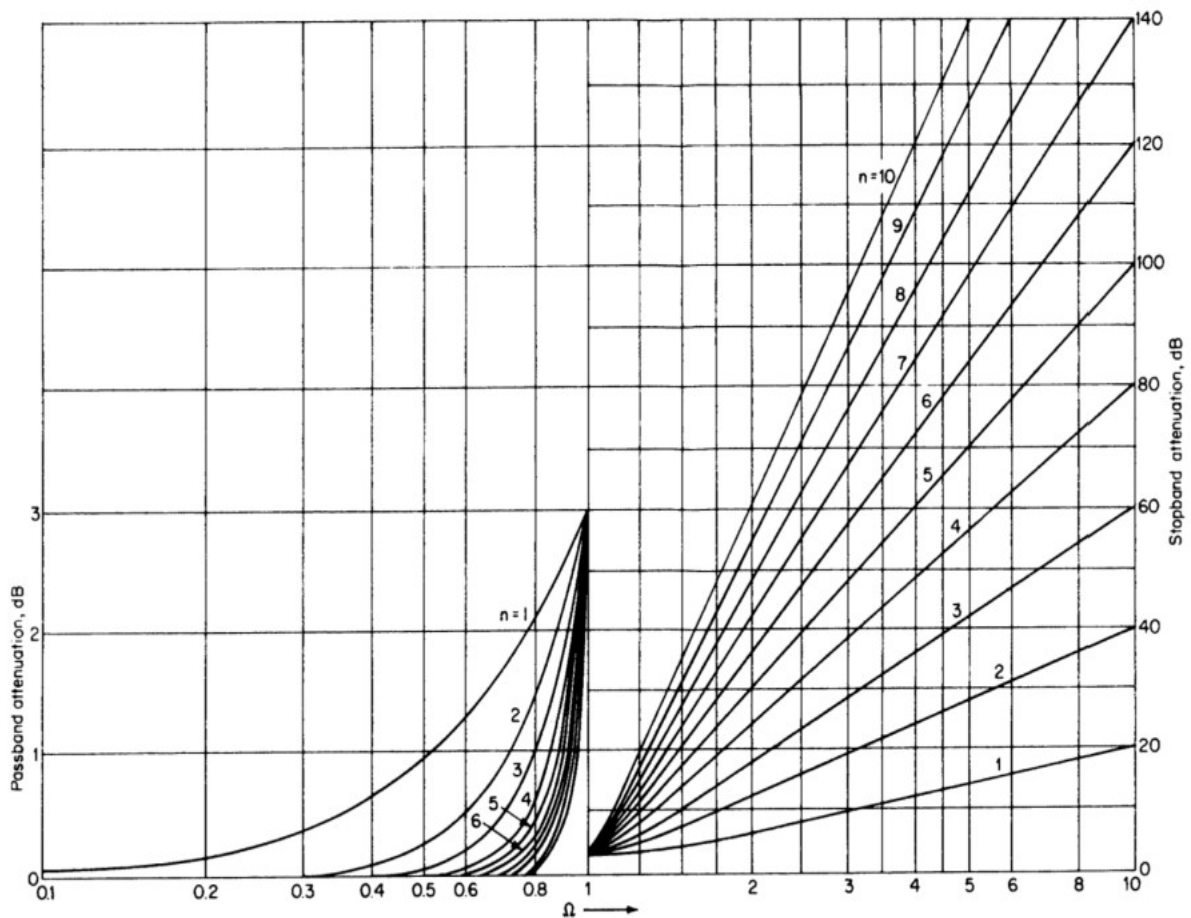
Com base na Tabela 2, foi escolhido o IRFZ48N, especificado no Anexo F, como MOSFET do circuito. Apesar de possuir maior Q_g , o valor da resistência é muito menor que dos outros modelos disponíveis para o amplificador.

4.7. FILTRO DE SAÍDA

O projeto do filtro de saída é um dos estágios mais relevantes no projeto de um amplificador classe D. Um filtro mal dimensionado pode causar sérios danos ao alto falante que irá reproduzir o sinal de saída. O chaveamento, base da operação de um classe D, introduz muito ruído nas frequências mais altas da faixa de áudio. Essa componente da onda triangular no nó de saída, além de gerar menor qualidade de reprodução, gera uma interferência eletromagnética muito alta no sistema, por isso deve ser eliminada através de filtros passa baixas, sem prejudicar o sinal de entrada.

Para o projeto do filtro, um circuito LC é escolhido em geral, para que o mínimo de potência seja dissipado do estágio de saída. Para as características presentes em um amplificador de áudio o filtro Butterworth é o mais recomendado por possuir uma resposta em frequência aproximadamente linear na faixa passante. Além disso, a atenuação na frequência de corte do filtro é facilmente ajustada pela ordem do filtro conforme necessário ao projeto. A Figura 34 traz as características de atenuação para os filtros do tipo Butterworth.

Figura 34 – Característica de atenuação para filtros Butterworth.



Fonte: (ZVEREV, 1967).

Projetando uma atenuação de 0 dB até a frequência de corte, $f_0 = 30 \text{ kHz}$, e de 48 dB na frequência de amostragem $f_a = 200 \text{ kHz}$, pode-se calcular o fator de inclinação, A_s , pela Equação 32 (ZVEREV, 1967).

$$A_s = \frac{f_a}{f_0} = \frac{200 \text{ k}}{30 \text{ k}} = 6.6$$

(32)

Observando a Figura 34, para uma atenuação de até 3 dB na frequência de corte, pelo fator de inclinação observa-se que o filtro deve ser no mínimo de terceira ordem para garantir uma boa filtragem da onda portadora.

4.7.1. *FILTRO BUTTERWORTH DE TERCEIRA ORDEM*

Determinada a ordem necessária para o filtro, este deve ser projetado segundo valores normalizados, presentes no Anexo G. Um filtro de terceira ordem conta com dois indutores, L_1 e L_3 , e um capacitor, C_2 .

Primeiramente deve-se calcular, pela Equação 33, a relação entre impedâncias, R_s , sendo elas a de entrada do filtro, que no caso será a impedância de saída dos MOSFETs, $R_{DS(on)} = 0.014 \Omega$, e a impedância da carga, $R_{carga} = 6 \Omega$.

$$\frac{1}{R_s} = \frac{R_{DS(on)}}{R_{carga}} \quad (33)$$

$$\frac{1}{R_s} = \frac{0.014}{6} \quad (34)$$

$$\frac{1}{R_s} = 0,002 \quad (35)$$

De acordo com o Anexo G, para valores muito pequenos de $1/R_s$, os valores normalizados para os indutores e o capacitor são dados pelas Equações 36, 37 e 38, respectivamente, onde Z é o fator de escala de impedância, $Z = 6 \Omega$, e f_0 o fator de escala de frequência, a própria frequência de corte (ZVEREV, 1967).

$$L_1 = \frac{L'_1 \cdot Z}{2\pi f_0} = \frac{1.5000 \cdot 6}{2 \cdot \pi \cdot 30000} = 48 \mu H \quad (36)$$

$$L_3 = \frac{L'_3 \cdot Z}{2\pi f_0} = \frac{0.5000 \cdot 6}{2 \cdot \pi \cdot 30000} = 16 \mu H \quad (37)$$

$$C_2 = \frac{C'_2}{2\pi f_0 \cdot Z} = \frac{1,3333}{2 \cdot \pi \cdot 30000 \cdot 6} = 1.1 \mu F \quad (38)$$

Devido aos valores de capacitores e indutores disponíveis, os valores dos componentes do filtro serão: $L_1 = 50 \mu H$, $L_3 = 15 \mu H$ e $C_2 = 1 \mu F$. Sendo valores bem próximos ao ideal, espera-se que a resposta em frequência do filtro seja satisfatória.

4.7.2. DESACOPLAMENTO DC

Em topologias do tipo meia ponte, uma tensão DC aparece na saída para a carga e deve ser eliminada para não danificar o alto falante. Para tal, um capacitor eletrolítico, C_{out} , é colocado em série com a carga. Esse capacitor estabelece um terra virtual como referência à carga.

Para dimensionar o valor do capacitor deve-se observar que essa configuração se comporta como um filtro passa altas, portanto seu valor deve ser escolhido de forma a minimizar o impacto na resposta em frequência do filtro, com uma constante de tempo alta. Estipulando uma frequência de corte $f_0^+ = 30 \text{ Hz}$ e com $R = R_{carga} = 6 \Omega$, a Equação 39 dá o valor necessário para o capacitor de saída.

$$f_0^+ = \frac{1}{2\pi RC} \quad (39)$$

$$C = \frac{1}{2\pi \cdot R \cdot f_0^+} \quad (40)$$

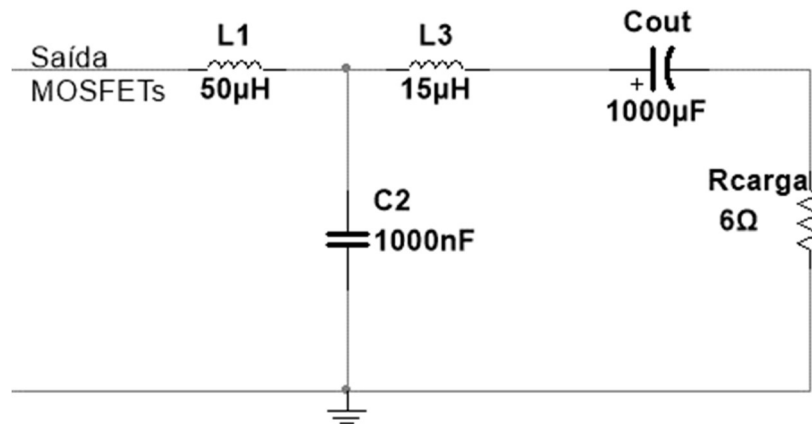
$$C = \frac{1}{2\pi \cdot 6.3} \quad (41)$$

$$C = 884 \mu F \quad (42)$$

Devido aos valores de capacitores disponíveis, o valor do escolhido para o capacitor eletrolítico foi de $C_{out} = 1 \mu F$.

Com o valor do último componente do filtro de saída determinado, pode-se implementar o circuito junto ao restante dos componentes do amplificador classe D. A Figura 35 ilustra o circuito implementado.

Figura 35 – Circuito projetado para o filtro de saída.



Fonte: Autoria própria, 2022.

Com isso, conclui-se o projeto do amplificador classe D. O circuito será primeiramente simulado e testado no *software* Multisim™ da National Instruments. Com a validação dos circuitos desenvolvidos, será implementado fisicamente para testes utilizando um gerador de funções e um osciloscópio para a aquisição das formas de onda dos estágios do amplificador. Esses dados experimentais serão comparados com os valores obtidos nas simulações, bem como com figuras de mérito de fabricante de amplificadores classe D em meia ponte.

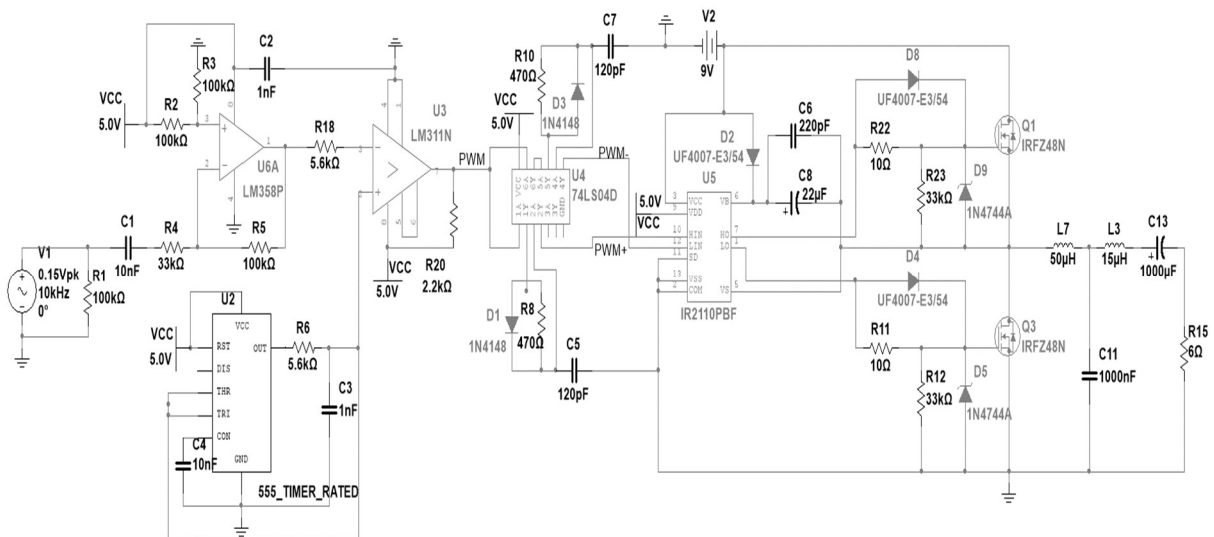
5. RESULTADOS E DISCUSSÕES

Após o projeto do amplificador e da escolha dos seus componentes, o circuito foi simulado e seu desempenho foi avaliado. Posteriormente, foi implementado um protótipo do circuito e coletados gráficos e formas de onda de cada etapa do sistema, a fim de validar experimentalmente o amplificador desenvolvido, bem como definir e comparar seus parâmetros de qualidade com figuras de mérito de fabricantes de dispositivos similares ao desenvolvido para ao amplificador classe D.

5.1. SIMULAÇÕES

Antes de se implementar circuito proposto, ele foi simulado a fim de garantir que todas as etapas que envolvem a classe do amplificador discutido operassem em conjunto da maneira esperada. Na simulação foram usados componentes não-lineares, modelos dos componentes reais para os amplificadores, *driver* e até mesmo os MOSFETs, a fim de obter formas de onda mais próximas a uma implementação física. A Figura 36 ilustra o circuito completo simulado, com todos os componentes utilizados e seus respectivos valores.

Figura 36 – Circuito completo simulado.

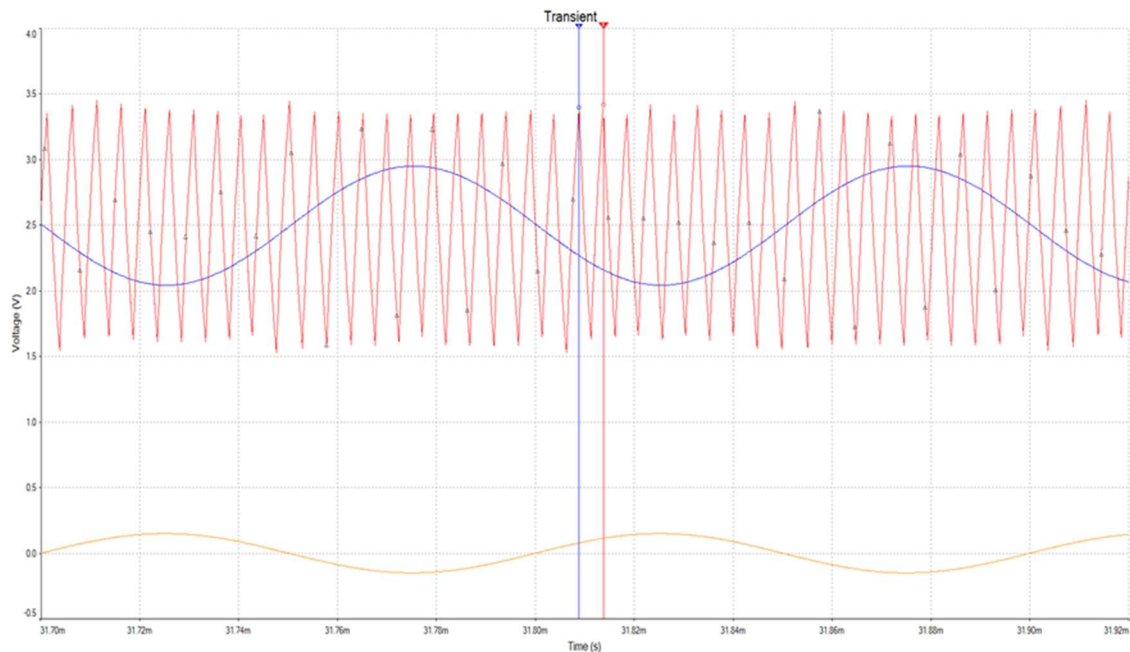


Fonte: Autoria própria, 2022.

A fonte de tensão V1 representa o sinal de entrada de áudio com 0.15 mV de pico e foi configurada com uma frequência senoidal de 10 kHz. O resistor $R_{15} = 6 \Omega$, tem o objetivo de representar a carga do alto falante com a impedância utilizada no projeto do circuito do amplificador.

O primeiro teste realizado na simulação foi observar o comportamento até o estágio de modulação. A Figura 37 mostra o sinal de entrada, em laranja, a saída do pré-amplificador, em azul e a onda triangular gerada, em vermelho.

Figura 37 – Formas de onda obtidas para o sinal de entrada, em laranja, a saída do pré-amplificador, em azul e para a onda triangular gerada, em vermelho.



Fonte: Autoria própria, 2022.

Com a Figura 37 pode-se notar o correto projeto dos parâmetros iniciais, observando o *offset* e ganho produzido no pré-amplificador. Além disso, pode-se calcular o valor da frequência da onda triangular, representado na Figura 38 por $1/d_x$.

Figura 38 – Cálculo de frequência da onda triangular.

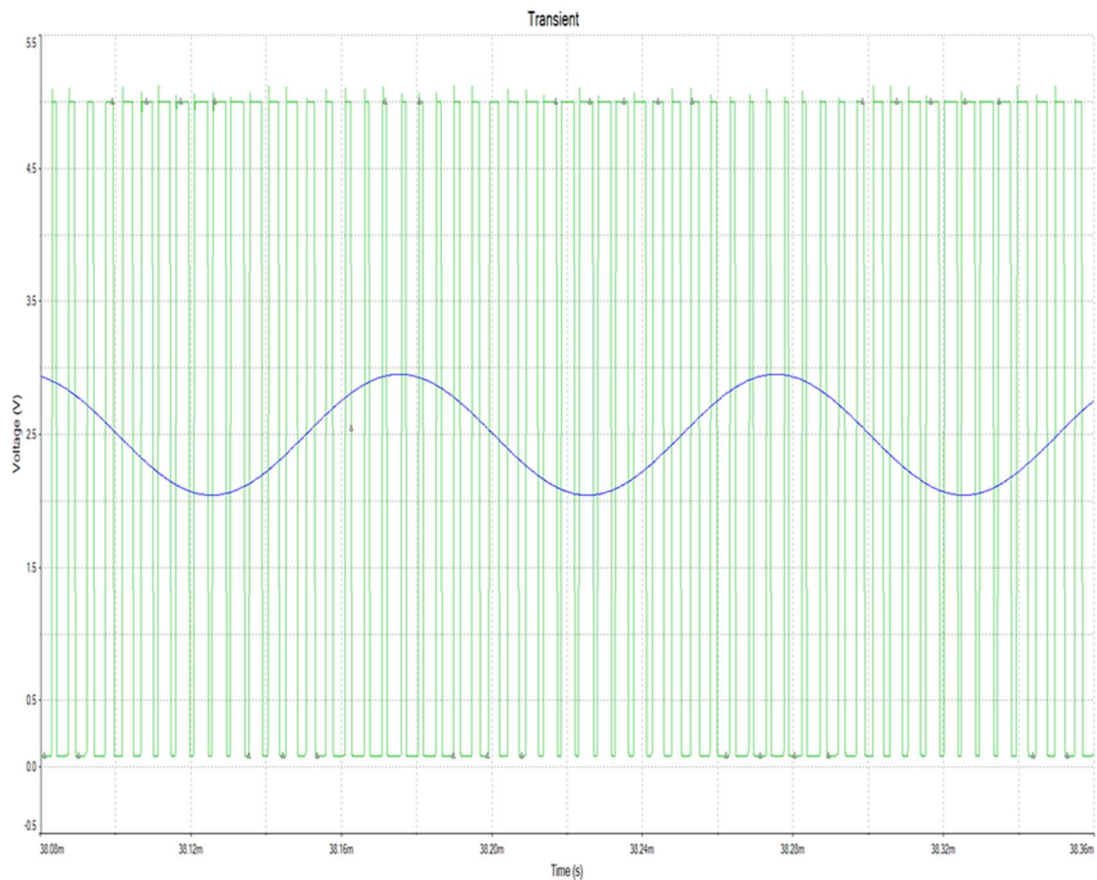
Cursor		x
		<u>V(tri)</u>
x1	17.9024m	
y1	3.4187	
x2	17.9073m	
y2	3.3882	
dx	4.8741μ	
dy	-30.4809m	
dy/dx	-6.2537k	
1/dx	205.1670k	

Fonte: Autoria própria, 2022.

A frequência obtida para a onda portadora, de 205 kHz, bem próximo ao valor de 200 kHz estipulado no projeto.

Sendo uma etapa fundamental ao amplificador classe D, um gráfico importante na simulação é o processo de modulação PWM. Assim, a Figura 39 representa a forma de onda obtida na saída do comparador, em verde, comparado ao sinal pré-amplificador, em azul.

Figura 39 – Formas de onda obtidas para o sinal na saída do comparador, em verde, e para o sinal pré-amplificador, em azul.

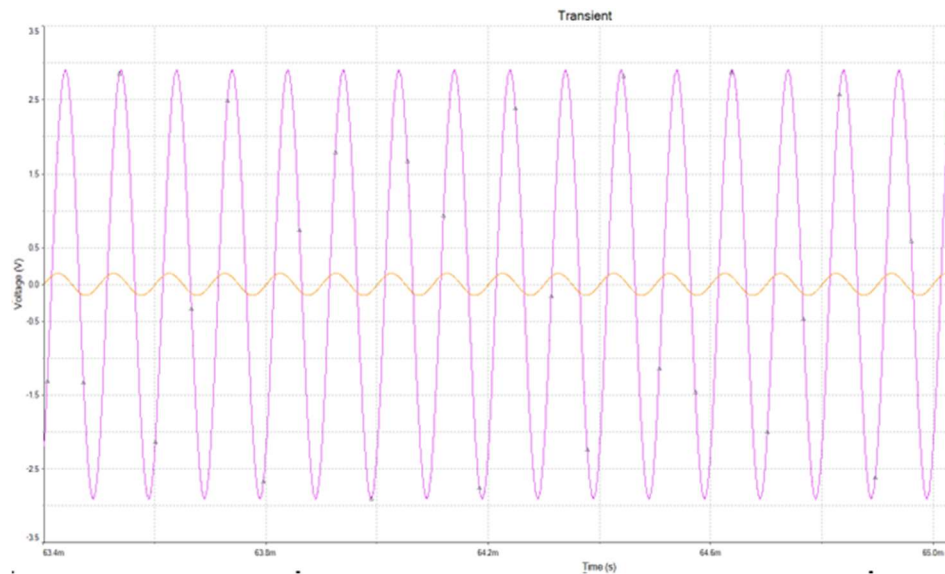


Fonte: Autoria própria, 2022.

Pela Figura 39, nota-se o comportamento adequado do circuito de modulação PWM, bem como ruídos produzidos pela não linearidade do sistema, fato esperado e que demonstra a fidelidade do *software* com um sistema real.

Um outro gráfico importante de se obter no ambiente de simulação é a forma de onda na saída para a carga. A Figura 40 apresenta as formas de onda para o sinal de saída do sistema, em roxo, e o sinal de entrada do amplificador em laranja.

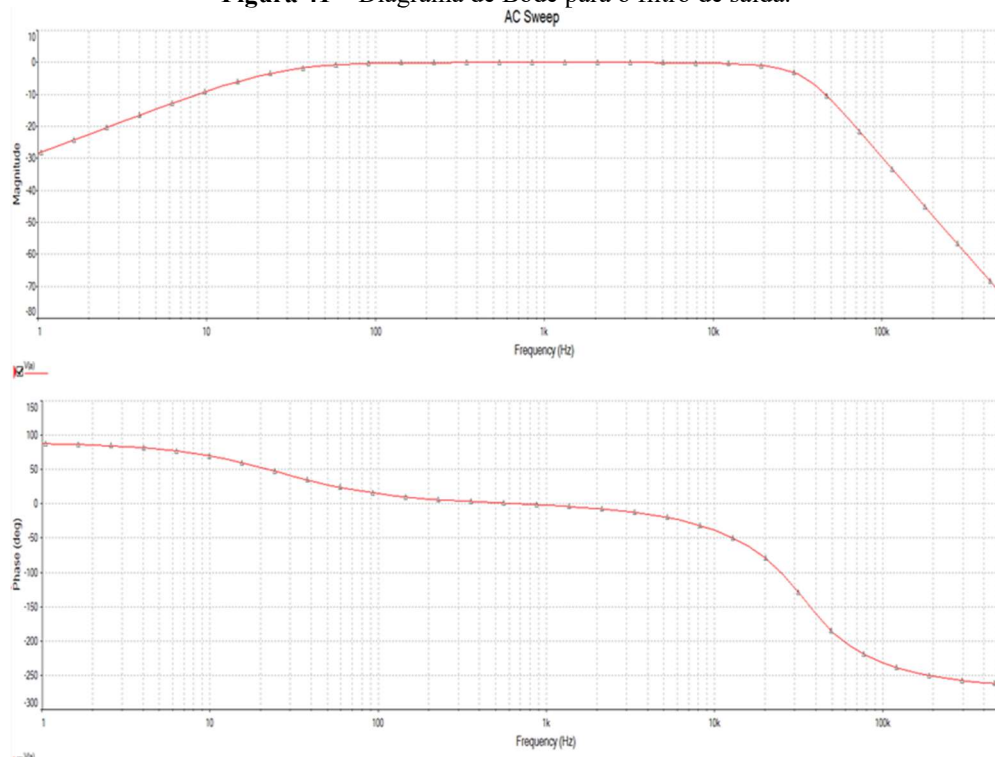
Figura 40 – Formas de onda obtidas para o sinal de saída do sistema, em roxo, e o sinal de entrada do amplificador em laranja.



Fonte: Autoria própria, 2022.

Assim, como pode ser visto, o amplificador entrega uma onda de 2.9 V na saída para uma entrada de 0.15 V, produzindo um ganho de 19.3 V/V. Pela Figura 40 pode-se perceber o comportamento do filtro de saída eliminando a componente triangular da onda de entrada. A Figura 41 representa o diagrama de Bode para o filtro projetado.

Figura 41 – Diagrama de Bode para o filtro de saída.



Fonte: Autoria própria, 2022.

Pelo diagrama da Figura 41, observa-se o corte de baixas frequências pelo capacitor em série com a carga, causa da eliminação da tensão DC na saída do filtro. Além disso, o comportamento do filtro de terceira ordem ocorre como esperado, com uma atenuação de 3.1 dB na frequência de corte, 30 kHz, próximo aos 3 dB projetados. Por fim, pode-se notar um deslocamento de fase que ocorre nas baixas frequências, até 40 Hz, e nas altas frequências acima de 3 kHz.

Uma importante medida a ser realizada no desenvolvimento de sistemas de áudio é a quantidade de distorção harmônica gerada pelo circuito. Assim, a fim de se comparar com os resultados experimentais, o valor para a distorção harmônica total, THD, foi calculado no ambiente de simulação, através da Equação 3. Com uma onda de 1 kHz na entrada do sistema, foi realizada a transformada de Fourier da onda de saída do circuito e então pode-se obter o THD do sistema. Para o ambiente de simulação o THD encontrado foi de $THD = 1.83 \%$.

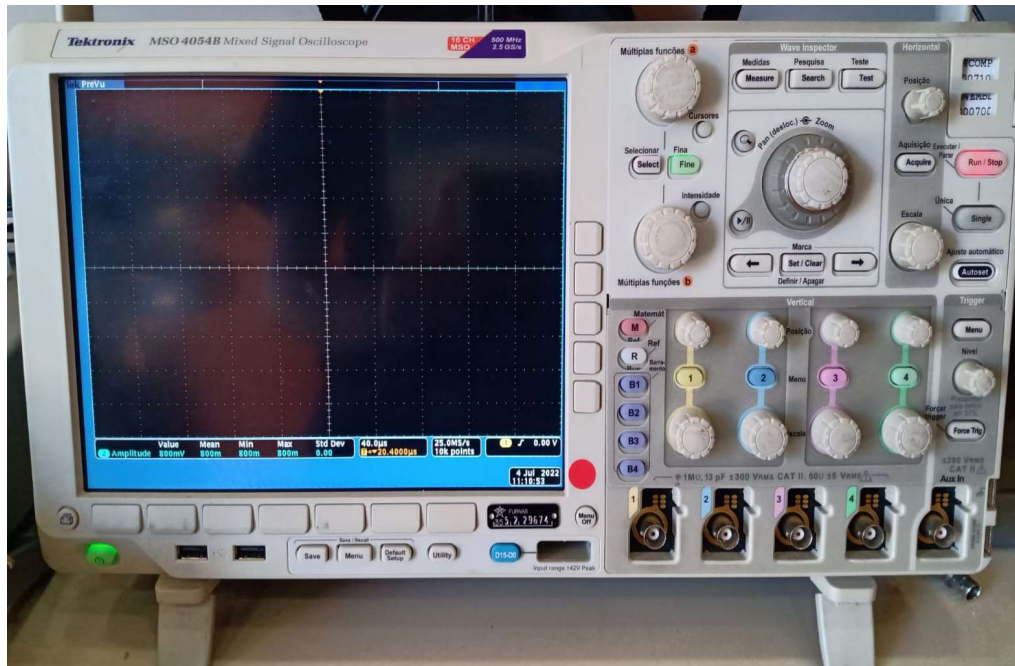
O valor encontrado para a THD do circuito é maior que o 1% esperado no projeto. No ambiente de simulação, por se tratar de um sistema com componentes analógicos e digitais, alguns parâmetros de simulação tiveram que ser alterados para o funcionamento da simulação que exige alto poder de processamento para convergir. Tal fato, produziu erros de convergência em uma das etapas, o que acarretou em uma alta taxa de distorção, fato a ser analisado na implementação prática.

Com o circuito completo simulado e verificando que ele atende às expectativas de projeto, o sistema de amplificação classe D foi implementado para validação experimental das etapas que compõem um amplificador.

5.2. RESULTADOS EXPERIMENTAIS

Depois de apresentados os resultados obtidos com a simulação do circuito desenvolvido, deve-se apresentar sua implementação prática, coletar formas de onda e valores que comprovem o funcionamento do sistema físico construído. Como protótipo, o circuito para o amplificador classe D, foi implementado em *proto-board* e as etapas que o compõem foram testadas com um osciloscópio Tektronix MSO4054B, representado na Figura 42. Os testes foram realizados no laboratório de alta tensão do Centro Técnico de Ensaios e Medições da empresa Furnas Centrais Elétricas SA.

Figura 42 – Osciloscópio Tektronix MSO4054B utilizado nos testes.



Fonte: Autoria própria, 2022.

Para o gerar as formas de onda dos testes, foi utilizado o gerador de funções Agilent 33210A, representado na Figura 43.

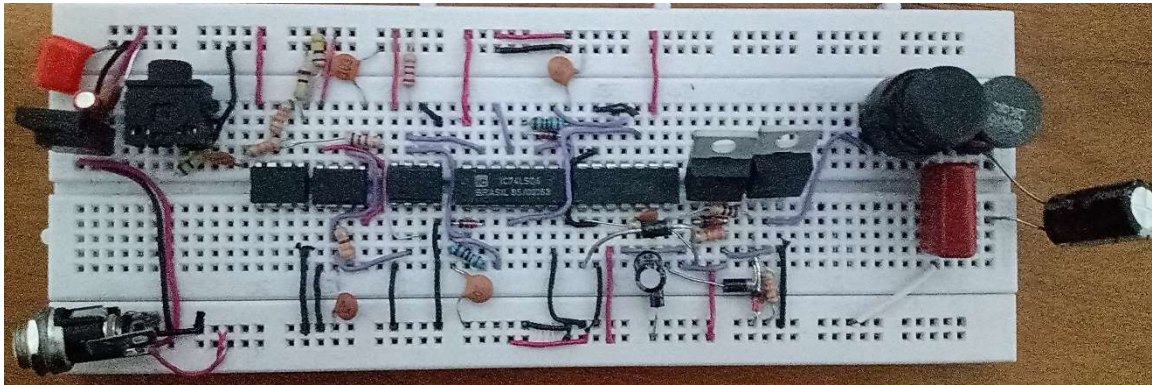
Figura 43 – Gerador de função Agilent 33210A utilizado nos testes.



Fonte: Autoria própria, 2022.

O gerador de função foi conectado na entrada inversora do pré-amplificador do sistema, atuando como uma entrada de áudio com mesma amplitude e frequências dentro da banda de áudio, até 20 kHz. O aterramento do sistema foi feito em ponto único para melhorar a estabilidade da operação e medição do circuito. A Figura 44 ilustra o circuito implementado em protoboard.

Figura 44 – Circuito do amplificador classe D implementado em *proto*board.



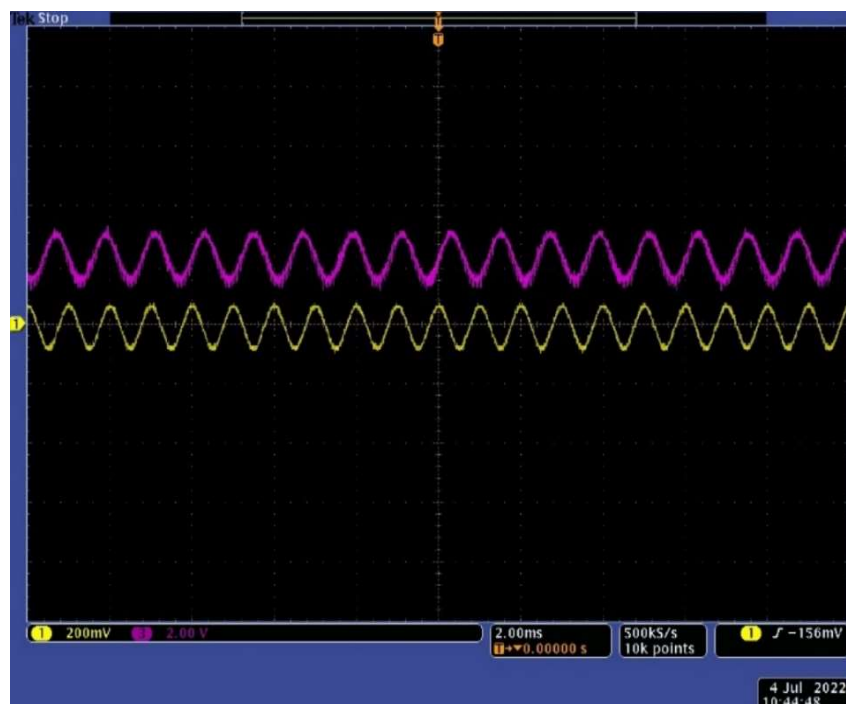
Fonte: Autoria própria, 2022.

As formas de onda utilizadas foram todas obtidas via osciloscópio e os valores de tensão e corrente através de um multímetro.

5.2.1. CIRCUITO PRÉ-AMPLIFICADOR

Como primeira etapa do amplificador, o pré-amplificador gera um pequeno ganho e um *offset* no sinal de entrada, gerado no gerador de função a 1 kHz e 0.15 V de pico. A Figura 45 ilustra as formas de onda gerada para o sinal entrada, em amarelo, e para a saída do pré-amplificador, em rosa.

Figura 45 – Formas de onda obtidas para a sinal de entrada, em amarelo, e para a saída do pré-amplificador, em rosa.



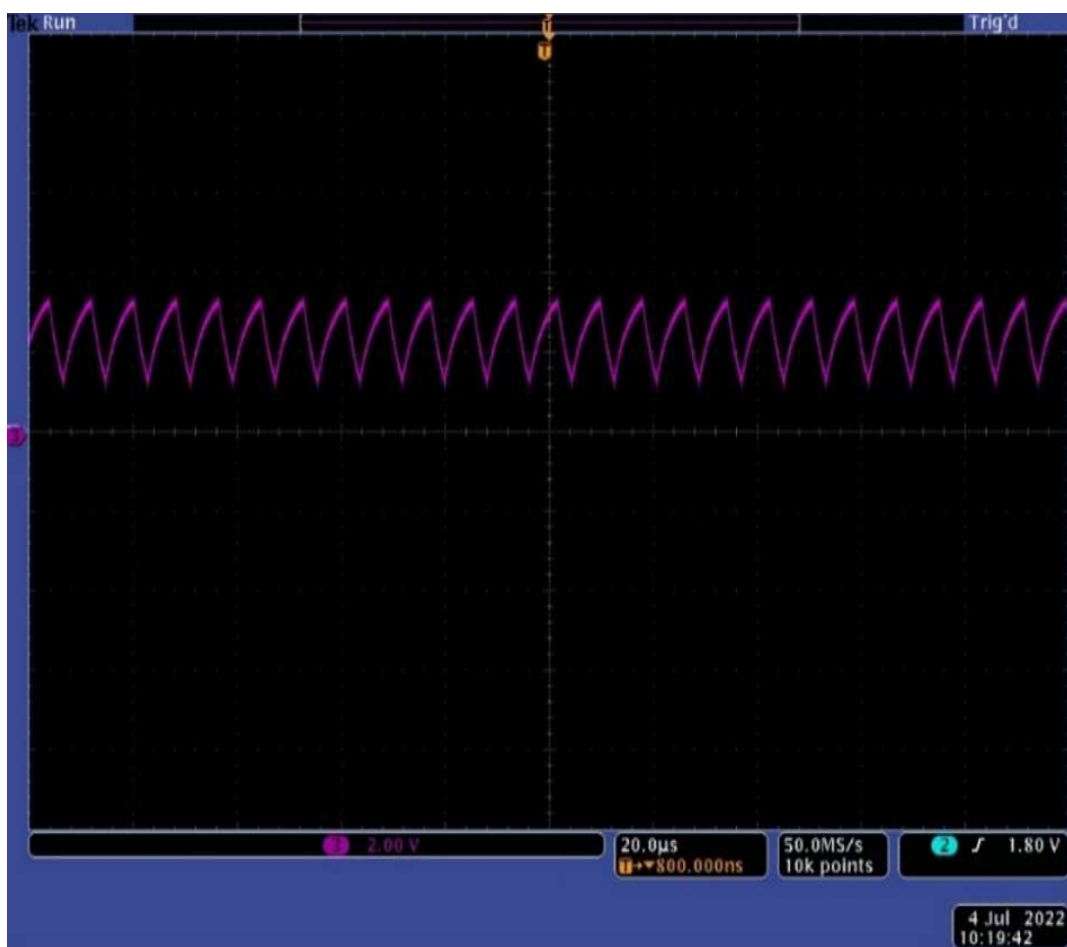
Fonte: Autoria própria, 2022.

Com o circuito desenvolvido, nota-se que o primeiro estágio cumpre sua função, deslocando a onda com um *offset* de 2.5 V e gerando um ganho saída do 3 vezes o sinal gerado na entrada.

5.2.2. CIRCUITO GERADOR DE ONDA TRIANGULAR

A Figura 46 traz a forma de onda obtida para o sinal da onda triangular gerada, em amarelo, e o cálculo da frequência obtida.

Figura 46 – Forma de onda obtida para a onda triangular.



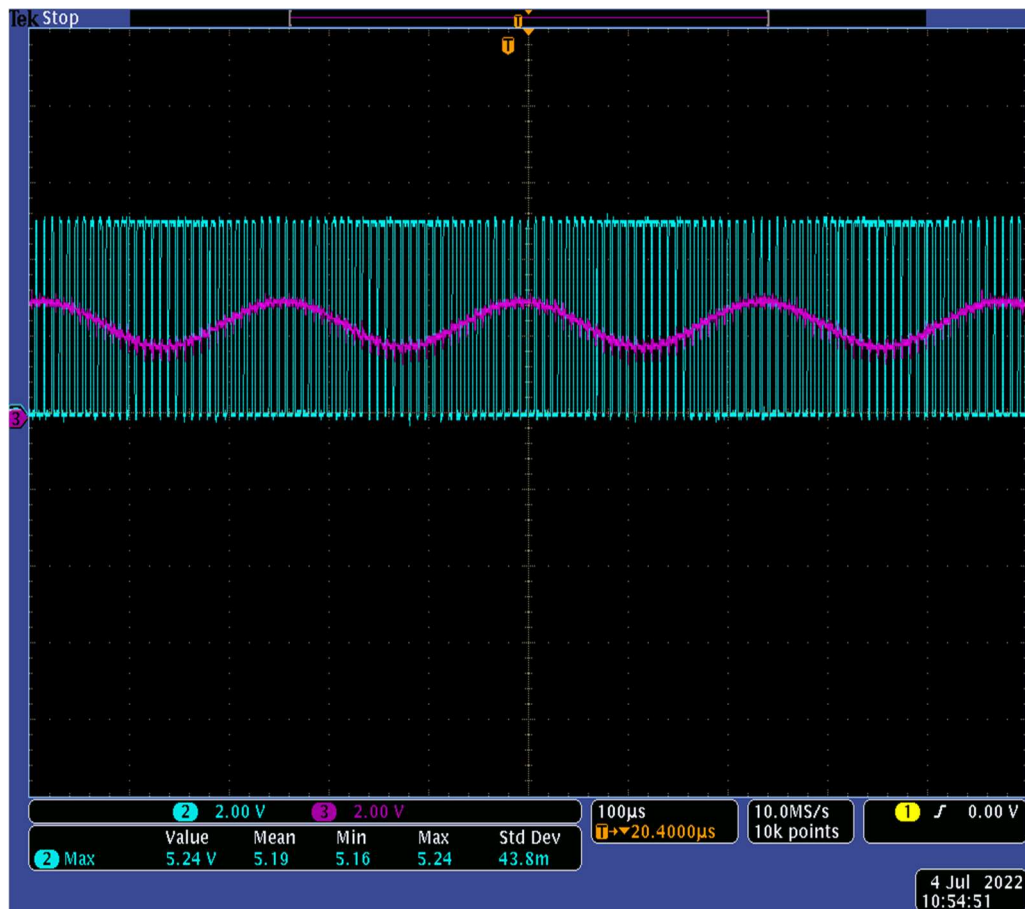
Fonte: Autoria própria, 2022.

O valor obtido para a frequência da onda portadora, foi de 186 kHz, valor próximo ao esperado no projeto de 200 kHz. Além disso, observa-se o offset da onda triangular, bem como esperado pelo funcionamento do NE555.

5.2.3. CIRCUITO COMPARADOR - PWM

Com o sinal pré-amplificado e a onda triangular, foi possível gerar o sinal PWM na saída do circuito comparador. A Figura 47 representa a forma de onda obtida na saída do pré-amplificador, em rosa, e na saída do comparador para geração PWM, em azul.

Figura 47 – Forma de onda obtida na saída do pré-amplificador, em rosa, e na saída do comparador para geração PWM, em azul.



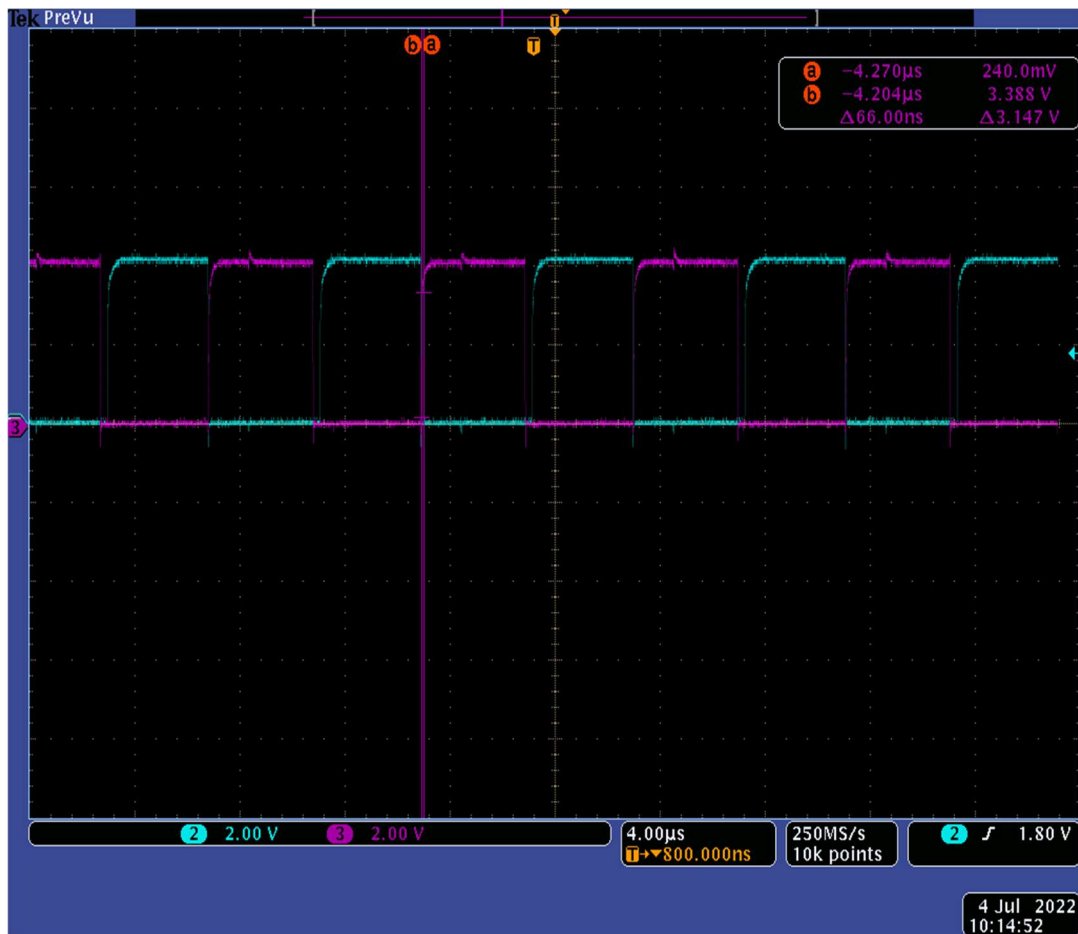
Fonte: Autoria própria, 2022.

O sinal obtido tem tensão de pico de 5.24 V, pouco maior que o projetado para a saída do LM311 em *pull-up*. Além disso, pode-se comprovar o comportamento variável da largura dos pulsos obtidos em função da onda senoidal de 1 kHz. O comportamento do comparador se mostra inverso ao teórico, ou seja, a largura do pulso é maior na região negativa da onda, devido à topologia inversora utilizada no projeto do comparador. Tal fato que não interfere no correto funcionamento do sistema, uma vez que esse sinal será convertido em dois, criando justamente o sinal inverso.

5.2.4. CIRCUITO GERADOR DE TEMPO MORTO

Gerado o sinal PWM, ele deve ser introduzido no circuito de tempo morto. Neste circuito, o sinal de entrada deve ser duplicado, com valores invertidos e com um atraso de tempo entre eles para a entrada no driver dos MOSFETs. A Figura 48 ilustra as formas de onda obtidas para a saída PWM+, em azul, e PWM-, em rosa.

Figura 48 – Forma de onda obtida para a saída PWM+, em azul, e PWM-, em rosa.



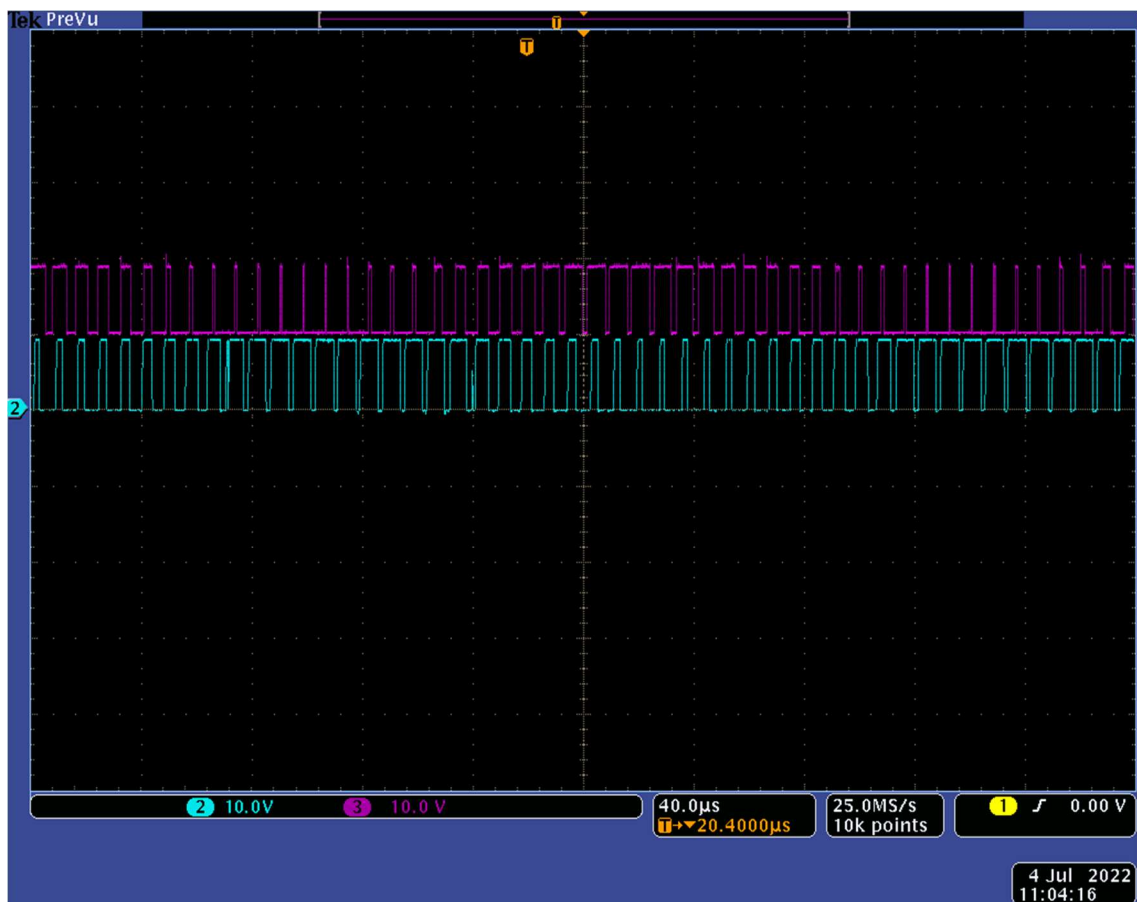
Fonte: Autoria própria, 2022.

O valor esperado para o tempo morto gerado era de 50 ns, e foi medido um valor de 66 ns para o circuito implementado, valor pouco maior, mas que atende aos requisitos de operação do *driver* e dos MOSFET. Pode-se notar também um comportamento exponencial na borda de subida, já evidenciando alguma perda na comutação de sinais.

5.2.5. CIRCUITO DO DRIVER

Com os sinais PWM+ e PWM- gerados, estes puderam ser introduzidos no *driver* IR2110, onde o sinal será condicionado para o acionamento e chaveamento dos MOSFETs. Assim, como no circuito do item 5.2.4., este deve produzir duas saídas, uma para o *gate* de cada MOSFET. A Figura 49 ilustra a saída para o MOSFET superior, em rosa, e do inferior, em azul.

Figura 49 – Forma de onda obtida na saída do *driver* para o MOSFET superior, em rosa, e do inferior, em azul.



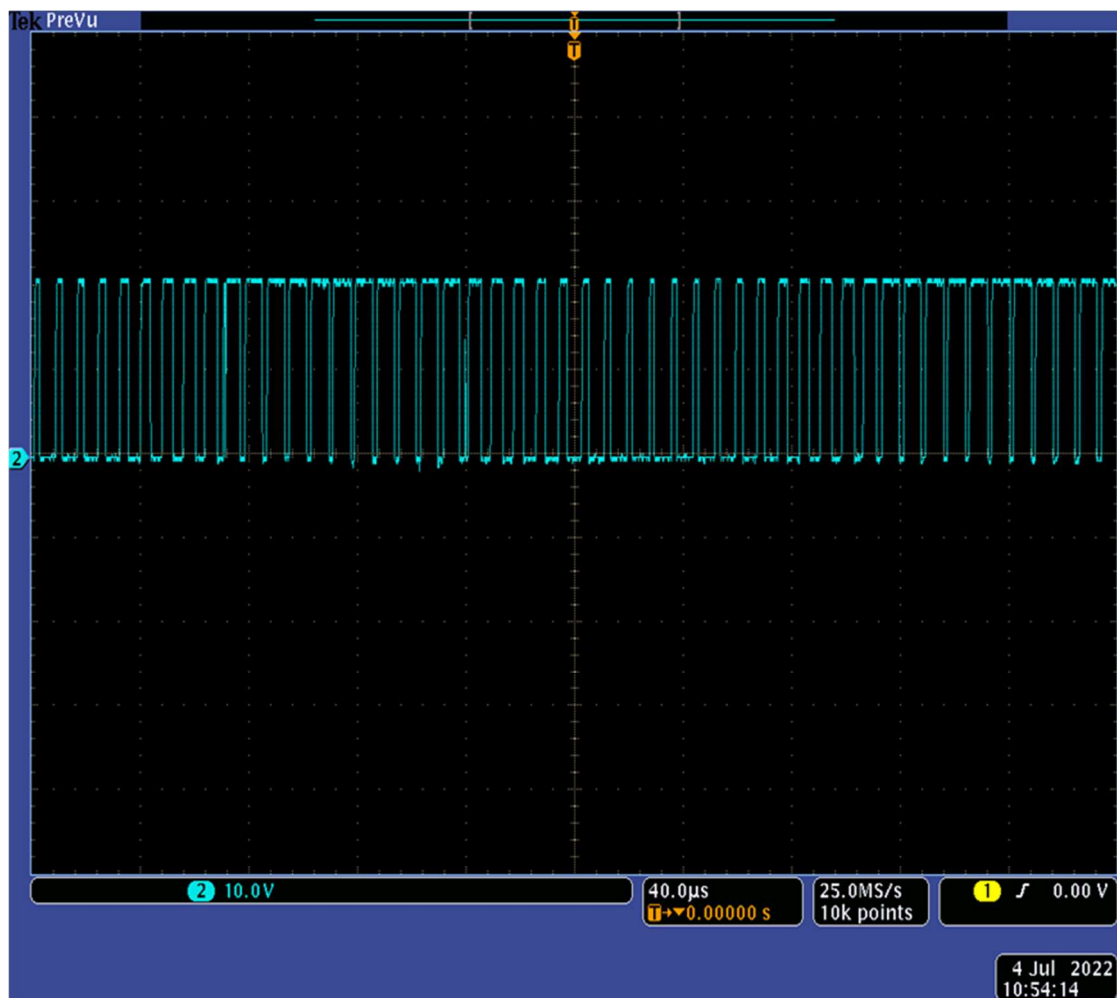
Fonte: Autoria própria, 2022.

Nota-se que a saída para o MOSFET superior tem um *offset* de 9 V, comparado à outra forma de onda. Tal comportamento era esperado, uma vez que o MOSFET superior opera com um ponto flutuante e demonstra o funcionamento do circuito de *bootstrap*, que tem como função garantir a operação segura desse ponto.

5.2.6. CIRCUITO AMPLIFICADOR - MOSFETs

Com o condicionamento dos sinais de comando gerados no *driver*, os MOSFETs podem operar como chave e produzir na sua saída, o nó entre fonte do superior e dreno do inferior, um sinal quadrado para acionar o alto falante. A Figura 50 representa a forma de onda obtida na saída do circuito dos MOSFETs antes do filtro de saída.

Figura 50 – Forma de onda obtida na saída do circuito dos MOSFETs



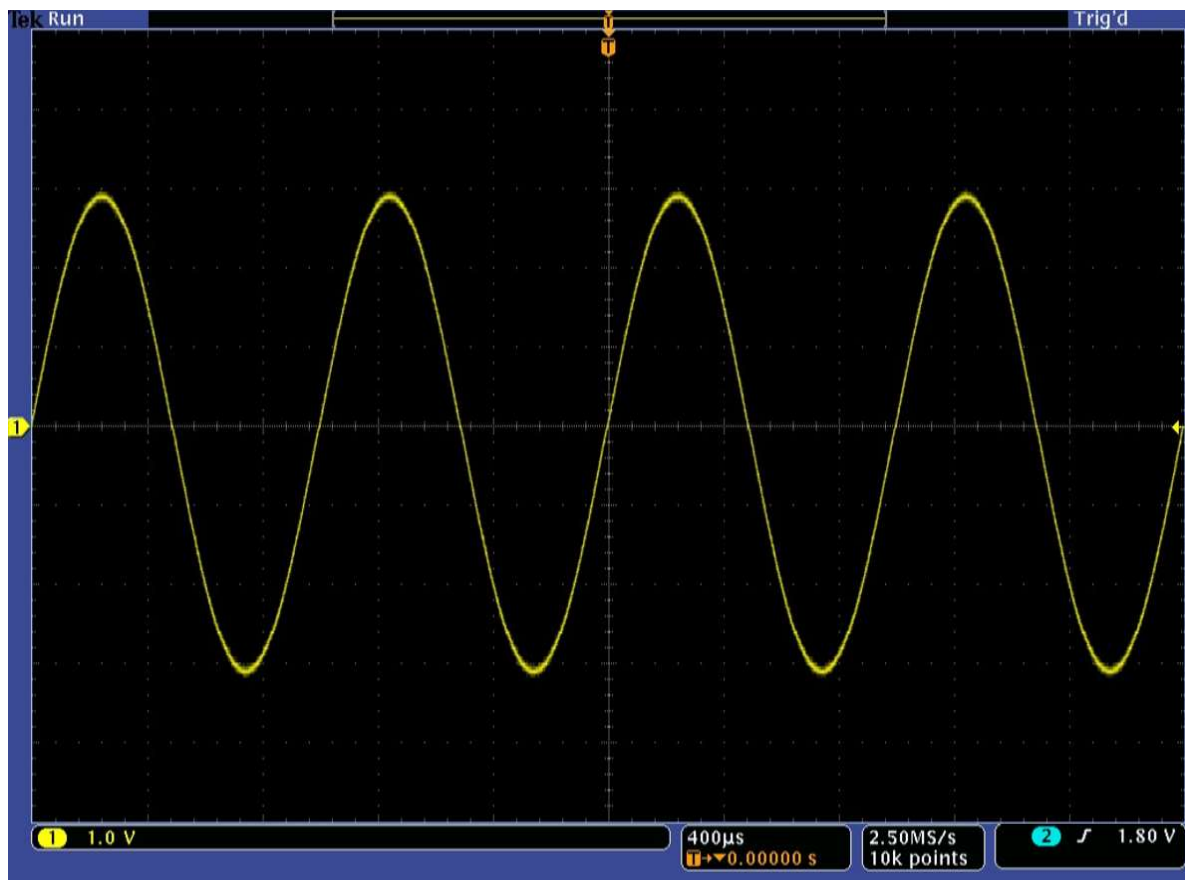
Fonte: Autoria própria, 2022.

Pode-se observar um sinal quadrado com pouca oscilação, mas com um ruído presente na borda de subida e descida do chaveamento causado pelas perdas, de calor e de chaveamento dos MOSFETs.

5.2.7. CIRCUITO DE FILTRO

O filtro de saída tem papel fundamental no amplificador classe D. ele deve desmodular o sinal PWM, reconvertendo num sinal de mesma frequência do sinal de entrada com maior amplitude de tensão e corrente. Para ilustrar o comportamento do filtro, foi gerada Figura 51 contendo a forma de onda obtida na saída o filtro de terceira ordem.

Figura 51 – Forma de onda obtida na saída do circuito do filtro.



Fonte: Autoria própria, 2022.

Percebe-se que o filtro recompõe o sinal de entrada, bem com retira o *offset* DC presente na saída da topologia em meia ponte. O valor encontrado para tensão de pico foi de 2.95 V, bem próximo aos 3 V encontrados em simulação.

5.3. ANÁLISE DE PARÂMETROS DO AMPLIFICADOR

Obtidas as formas de onda para cada etapa do circuito, deve-se tomar medidas dos parâmetros importantes para a validação dos amplificadores classe D. Essas medidas visam comprovar a qualidade e eficiência do circuito proposto.

5.3.1. THD

Como primeira medida a ser realizada, injetando um sinal de 1 kHz na entrada o amplificador, foi realizada na saída do sistema uma análise de Fourier, FFT. Assim, gerou-se a Tabela 3, para calcular a distorção harmônica total do circuito, utilizando a magnitude das seis primeiras harmônicas ímpares segundo a Equação 3.

Tabela 3 – Amplitude das primeiras harmônicas ímpares.

Ordem	Frequência [kHz]	Magnitude [dB]
1	1	25.3
3	3	-8.6
5	5	-15.1
7	7	-18.9
9	9	-19.5
11	11	-20.4

Fonte: Autoria própria, 2022.

O valor obtido para a distorção harmônica total foi de $THD = 2.44 \%$. O valor alto para a distorção pode ser o dimensionamento do circuito gerador de tempo morto, do circuito de modulação ou até do filtro de saída que não atenua completamente as frequências não desejadas da onda portadora, causando interferências no sinal.

O valor encontrado para a THD do sistema físico é maior que o encontrado no ambiente de simulação, que foi de 1.83% . Todavia, mesmo com os desafios presentes na implementação prática do circuito, esse valor é próximo ao encontrado na simulação, demonstrando o bom compromisso entre o projeto e a implementação.

5.3.2. SLEW RATE

Uma outra medida importante a um amplificador classe D é chamada de *slew rate*. Ela informa o tempo de resposta do sistema a um pulso na entrada. O teste foi realizado aplicando um sinal quadrado de 1 kHz na entrada do amplificador.

Foram medidos os valores de tensão para 10 % e 90 % da tensão máxima e verificado a variação de tempo entre os dois pontos. A Equação 43 foi utilizada para calcular o valor do *slew rate*.

$$SR = \frac{\Delta V}{\Delta t} \quad (43)$$

$$SR = \frac{2.4}{1.1 \mu} \quad (44)$$

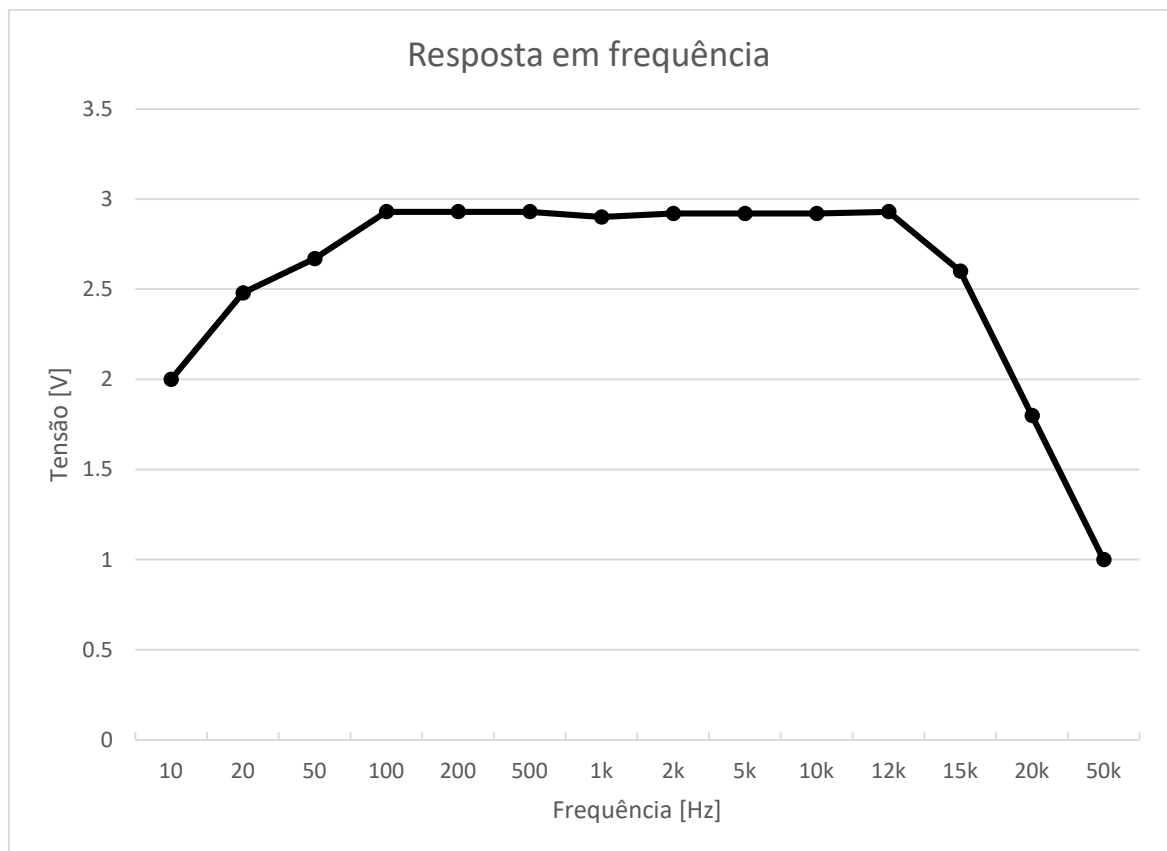
$$SR = 2.2 V/\mu s \quad (45)$$

O valor encontrado para o *slew rate* é relativamente baixo o que torna o sistema não recomendável para aplicações com grande faixa de variação dinâmica. Em amplificadores comerciais esse valor se dá na casa dos $15 V/\mu s$.

5.3.3. RESPOSTA EM FREQUÊNCIA

Para obter a resposta em frequência do circuito do amplificador, foi utilizado o gerador de frequências para observar o valor da tensão de saída do sistema em diversas frequências, de 10 Hz a 50 kHz. A Figura 52 ilustra o gráfico obtido para a resposta em frequência do circuito.

Figura 52 – Resposta em frequência do circuito.



Fonte: Autoria própria, 2022.

Nota-se que para frequências mais baixas, a tem-se uma atenuação causada pelo capacitor eletrolítico em serie com a carga, pois, além de filtra a componente DC, ele afeta as frequências

até 60 Hz. Além disso, percebe-se o decaimento considerável em frequências acima de 12 kHz, demonstrando a atuação do filtro passa baixas.

5.3.4. EFICIÊNCIA

Os amplificadores classe D são conhecidos pela possibilidade de altos valores de eficiência do sistema. Faz-se então fundamental calcular a eficiência encontrada para o circuito projetado. O amplificador apresentou um consumo de 5.71 W e gerou sobre a carga de 6 ohms uma potência de 4.68 W. Dessa forma, foi obtida uma eficiência de 82.1 % para o amplificador, valor próxima aos 90% esperados no projeto, mas satisfatório levando em conta a fonte de alimentação do sistema.

5.4. DISCUSSÕES

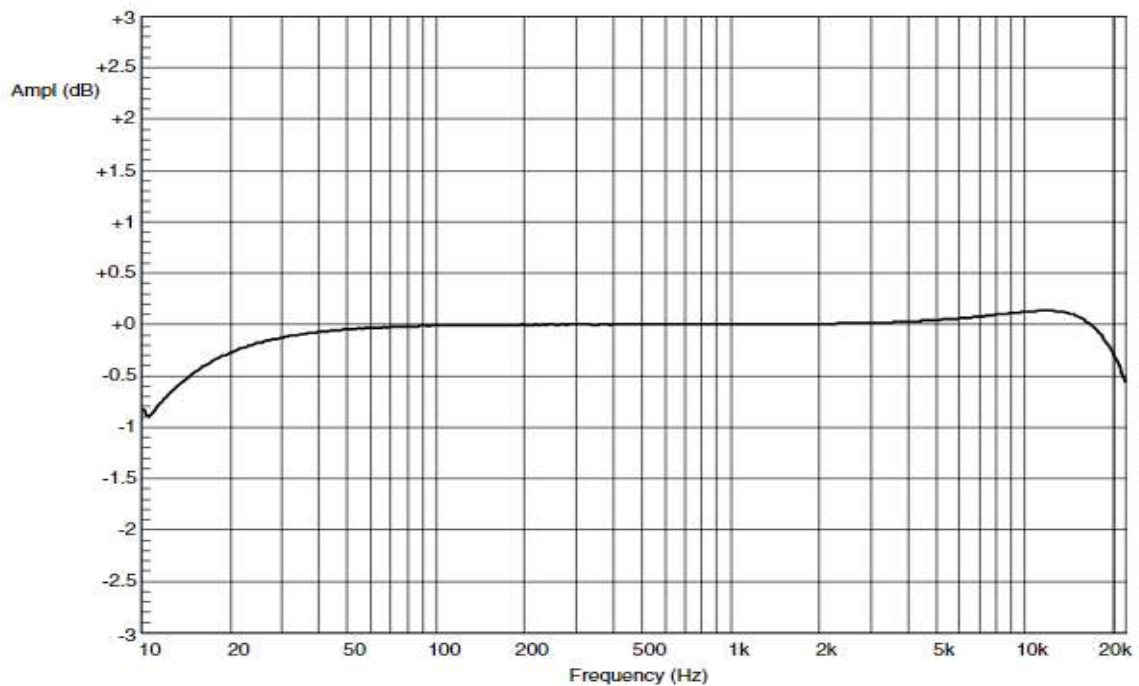
Os trabalhos citados na seção 3.5. utilizaram topologias em meia ponte e circuitos para amplificadores classe D semelhantes ao desenvolvido neste trabalho. Além desses, os trabalhos de Almeida (2020), Diehl (2021) e Pires (2010) estudaram a integração dessas topologias com modelos de *feedback* para melhorar a estabilidade nos amplificadores, obtendo melhores valores para THD, se comparado aos modelos em malha aberta. Este trabalho pode identificar o funcionamento esperado do circuito proposto e simplificar a topologia meia ponte para o classe D, bem como o processo de filtragem para essa topologia que requer uma atenção maior. Assim, foi possível validar a sistema desenvolvido e comprovar o seu funcionamento através dos parâmetros importantes dos amplificadores de áudio.

De volta ao trabalho de Rigoli (2018), mesmo utilizando a topologia em meia ponte, ele demonstra a possibilidade de obter rendimento superior aos 90% esperados por esse projeto, chegando ao valor 96.5% no valor nominal de potência. Todavia, seu trabalho não reproduz o impacto do filtro de saída na qualidade do sinal produzido pelo amplificador, sendo um ponto bem dimensionado neste trabalho. Pelo trabalho de Schwaab (2012), pode-se comparar o THD dos dispositivos, sendo que seu trabalho obteve valores mais baixos para a mesma frequência, utilizando um circuito integrado específico para essa aplicação. Todavia, verifica-se o melhor desempenho dos filtros de terceira ordem, que neste trabalho não apresentaram frequência de *ripple* alta o suficiente para comprometer o funcionamento correto do circuito em toda a banda de frequência para o áudio.

Outro método de construção de amplificadores classe D é com a simples implementação de dispositivos passivos a CIs voltados a essa aplicação específica. O TDA7498, da

STMicroelectronics, é um circuito integrado em meia ponte e filtro de segunda ordem. Seu sistema produz uma melhor eficiência de 90%, todavia seu THD chega a 10% em potências nominal e carga de 6 ohms. Além disso, a resposta em frequência do dispositivo, ilustrada na Figura 53, apresenta pior desempenho em baixas frequências e uma atenuar menor nas frequências acima de 20 kHz.

Figura 53 – Resposta em frequência do TDA7498.



Fonte: STMICROELETRONICS, 2011.

Em trabalhos futuros, o modelo desse trabalho pode ser refinado com a implementação do circuito em placas de circuito impresso e circuito de controle em malha fechada. Além disso, pode-se implementar melhor sistema de geração da onda portadora a fim de melhorar o desempenho do THD e *slew rate* do circuito.

6. CONCLUSÃO

O amplificador classe D desenvolvido é uma boa alternativa para sistemas que exigem alta eficiência energética. No cenário industrial contemporâneo, sistema sem fio e alimentados por baterias se tornaram dominantes nos projetos e produtos desenvolvidos. Assim, os amplificadores classe D com alta eficiência e alimentação não simétrica se tornam uma saída sofisticada e simples em sua composição para sistemas de áudio encontrados em celulares, computadores e aparelhos auditivos, dispositivos de baixa potência, alimentados por baterias nos quais o aquecimento do amplificador é extremamente preocupante.

Nesse contexto, as etapas que compõem o amplificador foram corretamente dimensionadas e os resultados obtidos foram parcialmente alcançados. O desenvolvimento de um sistema alimentado por uma fonte não simétrica torna o projeto mais desafiador, principalmente nas etapas de amplificação operacional. A onda portadora, foi desenvolvida num sistema que possibilitasse essa aplicação e teve bom resultado alcançando 186 kHz de amostragem, valor bem maior que o teorema de amostragem previa, de duas vezes a maior frequência de entrada, no caso 40 kHz.

Com a amostragem realizada de forma correta, o amplificador apresentou um bom funcionamento prático, quando ligado a sistema reprodutores de áudio. A fidelidade do sistema atingiu um bom nível, de 2.44 %, quando comparada a outros trabalhos, fato que pode ser melhorado futuramente com a confecção de placas de circuito impresso, que aumenta a qualidade do circuito como um todo, fato que fica prejudicado pela robustez de implementações de prototipagem em *protoboards*. Tal fato foi observado na baixa taxa de *slew rate* obtida no amplificador projetado.

O projeto do filtro de saída do sistema, tomado como ponto importante do projeto, teve resposta satisfatória e pode ser comprovada na execução de sinais de áudio bem como na resposta em frequência obtida para o sistema. Em se tratando de um amplificador em meia-ponte, o valor DC presente na carga pode ser eliminado de forma correta, apresentando pouco prejuízo ao sinal de saída com corte em frequências de até 40 Hz somente. Assim, ficou demonstrado que a topologia pode ser utilizada em aplicações nas quais o tamanho do circuito, custo e consumo energético é primordial.

Como proposta futura para o circuito, destaca-se a implantação em placas de circuito impressos, a fim de melhorar as conexões entres os componentes. Além disso, um melhor dimensionamento do tempo morto pode contribuir para um melhor valor de *slew rate* e *THD*.

7. REFERÊNCIAS BIBLIOGRÁFICAS

ADLER M. S., OWYANG K. W., BALIGA B. J. and KOKOSA R. A. The evolution of power device technology. **IEEE Transactions on Electron Devices**, vol. 31, no. 11, pp. 1570-1591, 1984.

BALLOU, G. **Handbook for Sound Engineers**. Routledge; 5 ed. Abingdon, Inglaterra, 2013. 1780 p. ISBN-13: 978-0415842938.

BARKHORDARIAN, V. **Power MOSFET Basics**. International Rectifier Reference Design, 13 p. El Segundo, Estados Unidos, 2011.

BODANESE E. **Projeto e implementação de um amplificador de áudio classe D**. [s.n.]. Universidade Tecnológica Federal do Paraná, Pato Branco, Brasil, 2017.

BORTONI, R. Amplificadores de Potência - **Encontro de Sistemas de Áudio** - Studio r / Selenium, 2012.

CAMBRAIA P. **Projeto e construção de um sistema de potência para áudio utilizando amplificadores classe D**. [s.n.]. Universidade Federal de Minas Gerais, Belo Horizonte, Brasil, 2017.

CANÔNICO R. **Amplificador de áudio tipo classe D, resposta em frequência 20 Hz a 20 kHz, alta fidelidade e modulação multiplexada**. [s.i.]. Universidade Federal de Londrina, Londrina, Brasil, 2011.

CASTRO, M. **Fundamentos de Comunicação de Dados**. [s.n.]. Pontifícia Universidade Católica do Rio Grande do Sul, Porto Alegre, Brasil, 2008.

CEREZO, Jorge. **Class D Audio Amplifier Performance Relationship to MOSFET Parameters**. Application Note AN-1070, International Rectifier, 14 p. El Segundo, Estados Unidos, 2009.

CORDEL, B. **Designing Audio Power Amplifiers**. McGraw-Hill/TAB Electronics1. ed. Nova York, 2011. 772 p. ISBN-13 : 978-0071640244.

COX, J., DURST, J., & SILVIA, J. **Class D Audio Amplifier**. [s.n.]. Worcester Polytechnic Institute, Worcester, Estados Unidos, 2008.

CHOURMOUZIAOUDOU, K; KANG, J. **Acoustic evolution of ancient Greek and Roman theatres. Applied Acoustics**. [s.n.]. University of Sheffield, Sheffield, UK, 2006.

DUNCAN, B. **High performance audio power amplifiers, for music performance and reproduction**. Newnes; Revised ed. Boston, Estados Unidos, 1997. 463 p. ISBN-13: 978-0750626293.

EARLY Tube History, **All About Circuits**, 2019. Disponível em: <<https://www.allaboutcircuits.com/textbook/semiconductors/chpt-13/early-tube-history/>>. Acesso em: 29 jun. 2022.

ELIOTT, R. **Amplifier Classes**. Elliott Sound Products. 1 p. Sydney, Australia, 2014. Disponível em: <<https://sound-au.com/articles/amp-classes.htm>>. Acesso em: 29 jun. 2022.

FANTINEL W. **Projeto de diplomação Amplificador de áudio PWM**. [s.i.]. Universidade Federal do Rio Grande do Sul, Porto Alegre, Brasil, 2009

FLEMING Valve. **IEEE Global History Network**, 2017. Disponível em: <https://ethw.org/Fleming_Valve>. Acesso em: 29 jun. 2022.

FONSECA, J. **Amplificadores Valvulados para Guitarra Elétrica - História, Teoria e Construção**. 1 ed. Edição Própria. Brasília, Brasil, 2013. 346 p. ISBN-13: 978-85-914884-0-7.

GAALAAS, E. **Class D Audio Amplifiers: What, Why, and How**. Analog Dialog vol. 40, 7 p. Norwood, EUA, 2006. Disponível em: <<https://www.analog.com/media/en/analog-dialogue/volume-40/number-2/articles/class-d-audio-amplifiers.pdf>>. Acesso em: 29 jun. 2022.

GE T., CHANG J.S. **Filterless class D amplifiers: power-efficiency and power dissipation**. Circuits, Devices & Systems, IET. 4. 48 – 56, 2010.

HEERDT, F. W. **Amplificadores Chaveados Para Aplicações em áudio** - Tese (Doutorado). [s.n.]. Universidade Federal de Santa Catarina, Florianópolis, Brasil, 1997.

HIGASHI, R. **Filterless Class D Amplifiers**. Application Note AN- 1497, Texas Instruments, 8 p. Dallas, Estados Unidos, 2013.

HONDA, J., ADAMS, J. **Class D Audio Amplifier Basics**, IRF Application Note AN-1071. El Segundo, Estados Unidos, 2005.

HSIEH G., CHEN H., LIU P. Realization Study of Class D Power Amplifier by Sigma-Delta Modulation. **International Conference on Power Electronics and Drives Systems**, 2005, pp. 1429-1434.

INTERNATIONAL RECTIFIER. **High and low side driver – IR2110/IR2113**. PD60147, International Rectifier, 17 p., El Segundo, Estados Unidos, 2019.

INTERNATIONAL RECTIFIER. **HEXFET® Power MOSFET - IRFZ48NPbF**. PD94991B, International Rectifier, 9 p., El Segundo, Estados Unidos, 2010.

KIA. **Semiconductor technical data KIA7805AP/KIA7824AP** Bipolar linear integrated circuit, KEC, 16 p. [S.I.], 2006.

KUGELSTADT, T. **Active Filter Design Techniques**. Excerpted from: Op Amps for Everyone, Texas Instruments, 16-1, 285-464. Dallas, Estados Unidos, 2008.

LEE de Forest. **IEEE Global History Network**, 2017. Disponível em: <https://ethw.org/Lee_De_Forest>. Acesso em: 29 jun. 2022.

MAXIM INTEGRATED. **Class D Amplifiers: Fundamentals of Operation and Recent Developments**, Application Note 3977, Maxim IntegratedProducts, 12 p. San José, Estados Unidos, 2017.

MELLO L. F. P. **Projetos de fontes chaveadas: Teoria e prática**. Érica 1 ed., 288 p. São Paulo, Brasil, 1996. ISBN-13: 978-8536503370.

MIONI, P.; FINCO S.; POMÍLIO J. Experimental results for a Low Voltage and High Efficiency Audio Power Amplifier Designed for Hearing Aids Applications. **9 Congresso Brasileiro de Eletrônica de Potência**, pp. 978-983, 2008.

MORENO, S. S. **Class D audio amplifiers: theory and design**. Elliott Sound Products. 1 p. Sydney, Australia, 2015. Disponível em: <<https://sound-au.com/articles/pwm.htm>>. Acesso em: 29 jun. 2022.

MOREY, B.; VASUDEVAN, R.; WOLOSCHIN, I.. **Class D Audio Amplifier**. [s.n.]. Worcester Polytechnic Institute, Worcester, Estados Unidos, 2008.

NIELSEN, K. **Audio Power Amplifier Techniques With Energy Efficient Power Conversion**. [s.n.]. University of Denmark, Lyngby, Denmark, 1998.

OLIVEIRA L., MOURA E. **Estudo e caracterização de operação de amplificadores de áudio classe-D**. [s.n.]. Universidade Federal de Uberlândia, Uberlândia, Brasil, 2015.

PALMER, R. **Design Considerations for Class-D Audio Power Amplifiers**. Application Report SLOA031, Texas Instruments, 28 p. Dallas, Estados Unidos, 1999.

PASCUAL C., SONG Z., KREIN P.T., SARWATE D. V., MIDYA P., ROECKNER W. J. High-fidelity PWM inverter for digital audio amplification: spectral analysis, real-time DSP implementation, and results. **IEEE Trans. on Power Electron.**, vol. 18, no. 1, pp. 473-485, 2003.

PECCERINI, L. **Classes de Operação dos Amplificadores de Áudio**. [s.n.]. Universidade Federal de Pernambuco, Recife, Brasil, 2016.

PIRES, F. Dissertação de Mestrado: Amplificador de Áudio Classe D. **Faculdade de Engenharia da Universidade do Porto**, Porto, Portugal, 2010.

PUTZEYS, B. Digital audio's final frontier. **IEEE spectrum**, vol. 40, no. 3, pp. 34-41, 2003.

RODRIGUES, F; COLLINO, R. Tópicos em topologia comparativa - V Curso de Inverno. **Universidade de São Paulo**, São Paulo, Brasil, 2008.

RODRIGUES, M. Dissertação de Mestrado: **Topologia Inversora Baseada no Conversor Push-Pull com Modulação SPWM**. Universidade Estadual de Londrina, Londrina, Brasil, 2008.

RUMSEY, F; MCCORMICK, T. **Sound and Recording**. Focal Press; 6 ed. New York, EUA, 2009. , 656 p. ISBN-13: 978-0240521633.

SADIKU, M., ALEXANDER C. Fundamentos de Circuitos Elétricos, AMGH; 5ª ed., 2013. Ohio, Estados Unidos. 896 p. ISBN-13 : 978-8580551723 .

SASARAM. Analog Pulse Modulation – Class notes. [s.n.]. Sersshah Engineering College, Patanawa, India, 2020.

SCHWAAB, E. **Estudo e Implementação de um Amplificador de Áudio Classe D**. [s.n.]. Universidade do Estado de Santa Catarina, Florianópolis, Brasil, 2012.

SCORE M. **Reducing and Eliminating the Class D Output Filter**. Application Report SLOA023, Texas Instruments, 32 p. Dallas, Estados Unidos, 1999.

SEDRA, A. S.; SMITH, K. C. **Microeletrônica**. Oxford University Press, 5ª ed. Oxônia, Reino Unido, 2007. 1488 p. ISBN-13: 978-0199339136.

SELF, D. **Audio Power Amplifier Design Handbook**. Focal Press, 6 ed. Burlington, EUA, 2002. 718 p., ISBN-13: 978-0240526133.

SHORT M. **High Power Class D Audio Amplifier Design using IR2011S**. International Rectifier Reference Design, 22 p. El Segundo, Estados Unidos, 2005.

SILVA, M. M. **Circuitos com Transistores Bipolares e Mos**. Fundação Calouste Gulbenkian 3rd ed. Lisboa, Portugal, 2008. 526 p. ISBN-13: 978-9723108408.

SOUSA S., PIRES V., ANTUNES V., SILVA J. F. Implementation of a New Structure for a Closed-Loop Class D amplifier, PowerEng. Instituto Politécnico Setúbal, Setúbal, Portugal, 2009.

STMICROELECTRONICS. **TDA7498**. 16107 Rev 8 Application Report STMicroelectronics. Genebra, Suíça, 2011.

TAVARES, C. **Interface do Amplificador Classe D com Alto-falante: Estudo e modelagem. Forma de interação destas unidades para integração em caixas ativas**. [s.n.]. Universidade Federal de Minas Gerais, Belo Horizonte, Brasil, 2010.

TEXAS INSTRUMENTS. **Industry-Standard Dual Operational Amplifiers LMx58**. SLOS068AA, Texas Instruments, 66 p. Dallas, Estados Unidos, 2022.

TEXAS INSTRUMENTS. **LM111-N/LM211-N/LM311-N Voltage Comparator**. SNOSBJ1E, Texas Instruments, 33 p. Dallas, Estados Unidos, 2013.

TEXAS INSTRUMENTS. **Hex Inverters – XX74X04**. SDLS029C, Texas Instruments, 27 p. Dallas, Estados Unidos, 2004.

TI. Texas Instruments **xx555 Precision Timers**. SLFS022I, Texas Instruments, 38 p. Dallas, Estados Unidos, 2022.

WHITE, J.. **How to Design a Class-D Amplifier**. Hephaestus Audio 11 p. Webster, Estados Unidos, 2009.

ZVEREV A. **Handbook of Filter Synthesis**, Wiley-Interscience 1 ed., 592 p. New York, Estados Unidos, 1967. ISBN-13: 978-0471749424.

ANEXO A: FOLHA DE DADOS – LM358



LM158, LM158A, LM258, LM258A
LM2904, LM2904B, LM2904BA, LM2904V
LM358, LM358A, LM358B, LM358BA
SLOS068AA – JUNE 1976 – REVISED MARCH 2022

Industry-Standard Dual Operational Amplifiers

1 Features

- Wide supply range of 3 V to 36 V (B, BA versions)
- Quiescent current: 300 μ A/ch (B, BA versions)
- Unity-gain bandwidth of 1.2 MHz (B, BA versions)
- Common-mode input voltage range includes ground, enabling direct sensing near ground
- 2-mV input offset voltage max. at 25°C (BA version)
- 3-mV input offset voltage max. at 25°C (A, B versions)
- Internal RF and EMI filter (B, BA versions)
- On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

2 Applications

- Merchant network and server power supply units
- Multi-function printers
- Power supplies and mobile chargers
- Motor control: AC induction, brushed DC, brushless DC, high-voltage, low-voltage, permanent magnet, and stepper motor
- Desktop PC and motherboard
- Indoor and outdoor air conditioners
- Washers, dryers, and refrigerators
- AC inverters, string inverters, central inverters, and voltage frequency drives
- Uninterruptible power supplies
- Electronic point-of-sale systems

3 Description

The LM358B and LM2904B devices are the next-generation versions of the industry-standard operational amplifiers (op amps) LM358 and LM2904, which include two high-voltage (36 V) op amps. These devices provide outstanding value for cost-sensitive applications, with features including low

offset (300 μ V, typical), common-mode input range to ground, and high differential input voltage capability.

The LM358B and LM2904B op amps simplify circuit design with enhanced features such as unity-gain stability, lower offset voltage maximum of 3 mV (2 mV maximum for LM358BA and LM2904BA), and lower quiescent current of 300 μ A per amplifier (typical). High ESD (2 kV, HBM) and integrated EMI and RF filters enable the LM358B and LM2904B devices to be used in the most rugged, environmentally challenging applications.

The LM358B and LM2904B amplifiers are available in micro-sized packaging, such as the SOT23-8, as well as industry standard packages including SOIC, TSSOP, and VSSOP.

Device Information

PART NUMBER ⁽¹⁾	PACKAGE	BODY SIZE (NOM)
LM358B, LM358BA, LM2904B, LM2904BA, LM358, LM358A, LM2904, LM2904V, LM258, LM258A	SOIC (8)	4.90 mm $\times$ 3.90 mm
LM358B, LM358BA, LM2904B, LM2904BA, LM358, LM358A, LM2904, LM2490V	TSSOP (8)	3.00 mm $\times$ 4.40 mm
LM358B, LM358BA, LM2904B, LM2904BA, LM358, LM358A, LM2904, LM2904V, LM258, LM258A	VSSOP (8)	3.00 mm $\times$ 3.00 mm
LM358B, LM358BA, LM2904B, LM2904BA	SOT-23 (8)	2.90 mm $\times$ 1.60 mm
LM358, LM2904	SO (8)	5.20 mm $\times$ 5.30 mm
LM358, LM2904, LM358A, LM258, LM258A	PDIP (8)	9.81 mm $\times$ 6.35 mm
LM158, LM158A	CDIP (8)	9.60 mm $\times$ 6.67 mm
LM158, LM158A	LCCC (20)	8.89 mm $\times$ 8.89 mm

Family Comparison

Specification	LM358B LM358BA	LM2904B LM2904BA	LM358 LM358A	LM2904	LM2904V LM2904AV	LM258 LM258A	LM158 LM158A	Units
Supply voltage	3 to 36	3 to 36	3 to 30	3 to 26	3 to 30	3 to 30	3 to 30	V
Offset voltage (max, 25°C)	± 3 ± 2	± 3 ± 2	± 7 ± 3	± 7	± 7 ± 2	± 5 ± 3	± 5 ± 2	mV
Input bias current (typ / max)	10 / 35	10 / 35	20 / 250 15 / 100	20 / 250	20 / 250	20 / 150 15 / 80	20 / 150 15 / 50	nA
Gain bandwidth product	1.2	1.2	0.7	0.7	0.7	0.7	0.7	MHz
Supply current (typ, per channel)	0.3	0.3	0.35	0.35	0.35	0.35	0.35	mA
ESD (HBM)	2000	2000	500	500	500	500	500	V
Operating ambient temperature	-40 to 85	-40 to 125	0 to 70	-40 to 125	-40 to 125	-25 to 85	-55 to 125	°C

(1) For all available packages, see the orderable addendum at the end of the data sheet.



An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

LM158, LM158A, LM258, LM258A
 LM2904, LM2904B, LM2904BA, LM2904V
 LM358, LM358A, LM358B, LM358BA
 SLOS068AA – JUNE 1976 – REVISED MARCH 2022



5 Pin Configuration and Functions

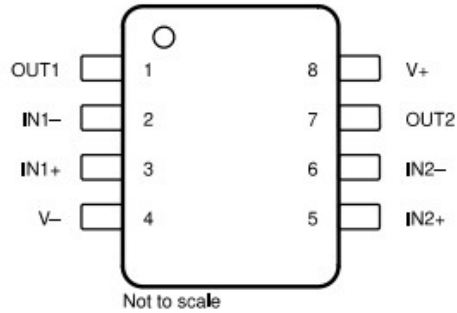
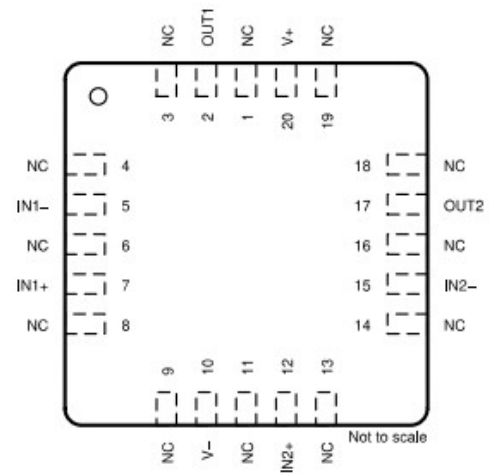


Figure 5-1. D, DDF, DGK, P, PS, PW, and JG Package
8-Pin SOIC, SOT23-8, VSSOP, PDIP, SO, TSSOP,
and CDIP
Top View



NC - No internal connection

Figure 5-2. FK Package
20-Pin LCCC
Top View

Table 5-1. Pin Functions

NAME	PIN		I/O	DESCRIPTION
	LCCC ⁽¹⁾	SOIC, SOT23-8, VSSOP, CDIP, PDIP, SO, TSSOP, CFP ⁽¹⁾		
IN1-	5	2	I	Negative input
IN1+	7	3	I	Positive input
IN2-	15	6	I	Negative input
IN2+	12	5	I	Positive input
OUT1	2	1	O	Output
OUT2	17	7	O	Output
V-	10	4	—	Negative (lowest) supply or ground (for single-supply operation)
NC	1, 3, 4, 6, 8, 9, 11, 13, 14, 16, 18, 19	—	—	No internal connection
V+	20	8	—	Positive (highest) supply

(1) For a listing of which devices are available in what packages, see Section 3.

ANEXO B: FOLHA DE DADOS – NE555



NA555, NE555, SA555, SE555

SLFS022I – SEPTEMBER 1973 – REVISED SEPTEMBER 2014

xx555 Precision Timers

1 Features

- Timing From Microseconds to Hours
- Astable or Monostable Operation
- Adjustable Duty Cycle
- TTL-Compatible Output Can Sink or Source Up to 200 mA
- On Products Compliant to MIL-PRF-38535, All Parameters Are Tested Unless Otherwise Noted. On All Other Products, Production Processing Does Not Necessarily Include Testing of All Parameters.

2 Applications

- Fingerprint Biometrics
- Iris Biometrics
- RFID Reader

3 Description

These devices are precision timing circuits capable of producing accurate time delays or oscillation. In the time-delay or mono-stable mode of operation, the timed interval is controlled by a single external resistor and capacitor network. In the a-stable mode of operation, the frequency and duty cycle can be controlled independently with two external resistors and a single external capacitor.

The threshold and trigger levels normally are two-thirds and one-third, respectively, of V_{CC} . These levels can be altered by use of the control-voltage terminal. When the trigger input falls below the trigger level, the flip-flop is set, and the output goes high. If the trigger input is above the trigger level and the threshold input is above the threshold level, the flip-flop is reset and the output is low. The reset (RESET) input can override all other inputs and can be used to initiate a new timing cycle. When RESET goes low, the flip-flop is reset, and the output goes low. When the output is low, a low-impedance path is provided between discharge (DISCH) and ground.

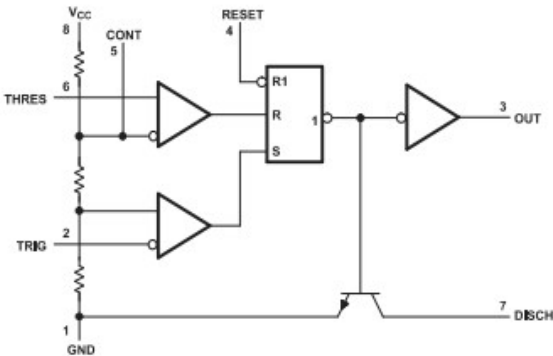
The output circuit is capable of sinking or sourcing current up to 200 mA. Operation is specified for supplies of 5 V to 15 V. With a 5-V supply, output levels are compatible with TTL inputs.

Device Information⁽¹⁾

PART NUMBER	PACKAGE	BODY SIZE (NOM)
xx555	PDIP (8)	9,81 mm × 6,35 mm
	SOP (8)	6,20 mm × 5,30 mm
	TSSOP (8)	3,00 mm × 4,40 mm
	SOIC (8)	4,90 mm × 3,91 mm

(1) For all available packages, see the orderable addendum at the end of the datasheet.

4 Simplified Schematic



 An IMPORTANT NOTICE at the end of this data sheet addresses availability, warranty, changes, use in safety-critical applications, intellectual property matters and other important disclaimers. PRODUCTION DATA.

ANEXO C: FOLHA DE DADOS – LM311



LM111-N, LM211-N, LM311-N

www.ti.com

SNOSBJ1E –MAY 1999–REVISED MARCH 2013

LM111-N/LM211-N/LM311-N Voltage Comparator

Check for Samples: LM111-N, LM211-N, LM311-N

FEATURES

- Operates From Single 5V Supply
- Input Current: 150 nA Max. Over Temperature
- Offset Current: 20 nA Max. Over Temperature
- Differential Input Voltage Range: $\pm 30V$
- Power Consumption: 135 mW at $\pm 15V$

DESCRIPTION

The LM111-N, LM211-N and LM311-N are voltage comparators that have input currents nearly a thousand times lower than devices like the LM106 or LM710. They are also designed to operate over a wider range of supply voltages: from standard $\pm 15V$ op amp supplies down to the single 5V supply used for IC logic. Their output is compatible with RTL, DTL and TTL as well as MOS circuits. Further, they can drive lamps or relays, switching voltages up to 50V at currents as high as 50 mA.

Both the inputs and the outputs of the LM111-N, LM211-N or the LM311-N can be isolated from system ground, and the output can drive loads referred to ground, the positive supply or the negative supply. Offset balancing and strobe capability are provided and outputs can be wire OR'ed. Although slower than the LM106 and LM710 (200 ns response time vs 40 ns) the devices are also much less prone to spurious oscillations. The LM111-N has the same pin configuration as the LM106 and LM710.

The LM211-N is identical to the LM111-N, except that its performance is specified over a $-25^{\circ}C$ to $+85^{\circ}C$ temperature range instead of $-55^{\circ}C$ to $+125^{\circ}C$. The LM311-N has a temperature range of $0^{\circ}C$ to $+70^{\circ}C$.

Typical Applications

NOTE

Pin connections shown in Schematic Diagram and Typical Applications are for the LMC TO-99 package.

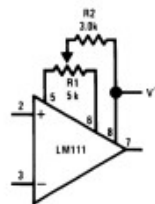
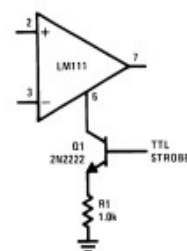


Figure 1. Offset Balancing



Do Not Ground Strobe Pin. Output is turned off when current is pulled from Strobe Pin.

Figure 2. Strobing



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

PRODUCTION DATA information is current as of publication date. Products conform to specifications per the terms of the Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

Copyright © 1999–2013, Texas Instruments Incorporated

LM111-N, LM211-N, LM311-N



SNOSBJ1E –MAY 1999–REVISED MARCH 2013

www.ti.com

Absolute Maximum Ratings for the LM111-N/LM211-N⁽¹⁾⁽²⁾

Total Supply Voltage (V_{84})			36V
Output to Negative Supply Voltage (V_{74})			50V
Ground to Negative Supply Voltage (V_{14})			30V
Differential Input Voltage			$\pm 30V$
Input Voltage ⁽³⁾			$\pm 15V$
Output Short Circuit Duration			10 sec
Operating Temperature Range	LM111-N	-55°C to 125°C	
	LM211-N	-25°C to 85°C	
Lead Temperature (Soldering, 10 sec)			260°C
Voltage at Strobe Pin			$V^{+}-5V$
Soldering Information	Dual-In-Line Package	Soldering (10 seconds)	260°C
	Small Outline Package	Vapor Phase (60 seconds)	215°C
		Infrared (15 seconds)	220°C
ESD Rating ⁽⁴⁾			300V

(1) Refer to RETS111X for the LM111H, LM111J and LM111J-8 military specifications.

(2) If Military/Aerospace specified devices are required, please contact the Texas Instruments Sales Office/ Distributors for availability and specifications.

(3) This rating applies for ± 15 supplies. The positive input voltage limit is 30V above the negative supply. The negative input voltage limit is equal to the negative supply voltage or 30V below the positive supply, whichever is less.(4) Human body model, 1.5 k Ω in series with 100 pF.**Electrical Characteristics⁽¹⁾ for the LM111-N and LM211-N**

Parameter	Conditions	Min	Typ	Max	Units
Input Offset Voltage ⁽²⁾	$T_A=25^{\circ}\text{C}$, $R_S \leq 50\text{k}$		0.7	3.0	mV
Input Offset Current	$T_A=25^{\circ}\text{C}$		4.0	10	nA
Input Bias Current	$T_A=25^{\circ}\text{C}$		60	100	nA
Voltage Gain	$T_A=25^{\circ}\text{C}$	40	200		V/mV
Response Time ⁽³⁾	$T_A=25^{\circ}\text{C}$		200		ns
Saturation Voltage	$V_{IN} \leq -5\text{ mV}$, $I_{OUT}=50\text{ mA}$ $T_A=25^{\circ}\text{C}$		0.75	1.5	V
Strobe ON Current ⁽⁴⁾	$T_A=25^{\circ}\text{C}$		2.0	5.0	mA
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT}=35V$, $T_A=25^{\circ}\text{C}$, $I_{STROBE}=3\text{ mA}$		0.2	10	nA
Input Offset Voltage ⁽²⁾	$R_S \leq 50\text{ k}$			4.0	mV
Input Offset Current ⁽²⁾				20	nA
Input Bias Current				150	nA
Input Voltage Range	$V^{+}=15V$, $V^{-}=-15V$, Pin 7 Pull-Up May Go To 5V	-14.5	13.8-14.7	13.0	V
Saturation Voltage	$V^{+} \geq 4.5V$, $V^{-}=0$, $V_{IN} \leq -6\text{ mV}$, $I_{OUT} \leq 8\text{ mA}$		0.23	0.4	V
Output Leakage Current	$V_{IN} \geq 5\text{ mV}$, $V_{OUT}=35V$		0.1	0.5	μA
Positive Supply Current	$T_A=25^{\circ}\text{C}$		5.1	6.0	mA
Negative Supply Current	$T_A=25^{\circ}\text{C}$		4.1	5.0	mA

(1) These specifications apply for $V_S=\pm 15V$ and Ground pin at ground, and $-55^{\circ}\text{C} \leq T_A \leq +125^{\circ}\text{C}$, unless otherwise stated. With the LM211-N, however, all temperature specifications are limited to $-25^{\circ}\text{C} \leq T_A \leq +85^{\circ}\text{C}$. The offset voltage, offset current and bias current specifications apply for any supply voltage from a single 5V supply up to $\pm 15V$ supplies.(2) The offset voltages and offset currents given are the maximum values required to drive the output within a volt of either supply with a 1 mA load. Thus, these parameters define an error band and take into account the worst-case effects of voltage gain and R_S .

(3) The response time specified (see definitions) is for a 100 mV input step with 5 mV overdrive.

(4) This specification gives the range of current which must be drawn from the strobe pin to ensure the output is properly disabled. Do not short the strobe pin to ground; it should be current driven at 3 to 5 mA.

ANEXO D: FOLHA DE DADOS – 74LS04

SN5404, SN54LS04, SN54S04, SN7404, SN74LS04, SN74S04 HEX INVERTERS

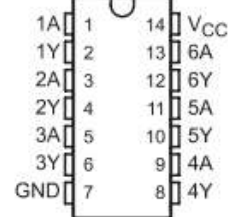
SDLS029C – DECEMBER 1983 – REVISED JANUARY 2004

- Dependable Texas Instruments Quality and Reliability

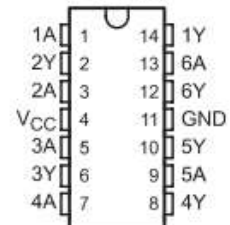
description/ordering information

These devices contain six independent inverters.

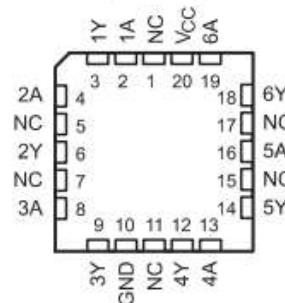
SN5404 ... J PACKAGE
SN54LS04, SN54S04 ... J OR W PACKAGE
SN7404, SN74S04 ... D, N, OR NS PACKAGE
SN74LS04 ... D, DB, N, OR NS PACKAGE
(TOP VIEW)



SN5404 ... W PACKAGE
(TOP VIEW)



SN54LS04, SN54S04 ... FK PACKAGE
(TOP VIEW)



NC – No internal connection



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

PRODUCTION DATA Information is current as of publication date. Products conform to specifications per the terms of Texas Instruments standard warranty. Production processing does not necessarily include testing of all parameters.

**TEXAS
INSTRUMENTS**

POST OFFICE BOX 655303 • DALLAS, TEXAS 75265

Copyright © 2004, Texas Instruments Incorporated
On products compliant to MIL-PRF-38535, all parameters are tested unless otherwise noted. On all other products, production processing does not necessarily include testing of all parameters.

SN5404, SN54LS04, SN54S04, SN7404, SN74LS04, SN74S04 **HEX INVERTERS**

SDLS029C – DECEMBER 1983 – REVISED JANUARY 2004

switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ (see Figure 1)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SN5404 SN7404			UNIT
				MIN	TYP	MAX	
t_{PLH}	A	Y	$R_L = 400\ \Omega$, $C_L = 15\text{ pF}$		12	22	ns
t_{PHL}					8	15	

recommended operating conditions (see Note 3)

		SN54LS04			SN74LS04			UNIT
		MIN	NOM	MAX	MIN	NOM	MAX	
V_{CC}	Supply voltage	4.5	5	5.5	4.75	5	5.25	V
V_{IH}	High-level input voltage	2			2			V
V_{IL}	Low-level input voltage			0.7			0.8	V
I_{OH}	High-level output current			-0.4			-0.4	mA
I_{OL}	Low-level output current			4			8	mA
T_A	Operating free-air temperature	-55		125	0		70	$^\circ\text{C}$

NOTE 3: All unused inputs of the device must be held at V_{CC} or GND to ensure proper device operation. Refer to the TI application report, *Implications of Slow or Floating CMOS Inputs*, literature number SCBA004.

electrical characteristics over recommended operating free-air temperature range (unless otherwise noted)

PARAMETER	TEST CONDITIONS†		SN54LS04			SN74LS04			UNIT
			MIN	TYP‡	MAX	MIN	TYP‡	MAX	
V_{IK}	$V_{CC} = \text{MIN}$, $I_I = -18\text{ mA}$				-1.5			-1.5	V
V_{OH}	$V_{CC} = \text{MIN}$, $V_{IL} = \text{MAX}$, $I_{OH} = -0.4\text{ mA}$		2.5	3.4		2.7	3.4		V
V_{OL}	$V_{CC} = \text{MIN}$, $V_{IH} = 2\text{ V}$	$I_{OL} = 4\text{ mA}$		0.25	0.4			0.4	V
		$I_{OL} = 8\text{ mA}$					0.25	0.5	
I_I	$V_{CC} = \text{MAX}$, $V_I = 7\text{ V}$				0.1			0.1	mA
I_{IH}	$V_{CC} = \text{MAX}$, $V_I = 2.7\text{ V}$				20			20	μA
I_{IL}	$V_{CC} = \text{MAX}$, $V_I = 0.4\text{ V}$				-0.4			-0.4	mA
$I_{OS}§$	$V_{CC} = \text{MAX}$		-20		-100	-20		-100	mA
I_{CCH}	$V_{CC} = \text{MAX}$, $V_I = 0\text{ V}$			1.2	2.4		1.2	2.4	mA
I_{CCL}	$V_{CC} = \text{MAX}$, $V_I = 4.5\text{ V}$			3.6	6.6		3.6	6.6	mA

† For conditions shown as MIN or MAX, use the appropriate value specified under recommended operating conditions.

‡ All typical values are at $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$.

§ Not more than one output should be shorted at a time, and the duration of the short-circuit should not exceed one second.

switching characteristics, $V_{CC} = 5\text{ V}$, $T_A = 25^\circ\text{C}$ (see Figure 2)

PARAMETER	FROM (INPUT)	TO (OUTPUT)	TEST CONDITIONS	SN54LS04 SN74LS04			UNIT
				MIN	TYP	MAX	
t_{PLH}	A	Y	$R_L = 2\text{ k}\Omega$, $C_L = 15\text{ pF}$		9	15	ns
t_{PHL}					10	15	

ANEXO E: FOLHA DE DADOS – IR2110

International
IR Rectifier

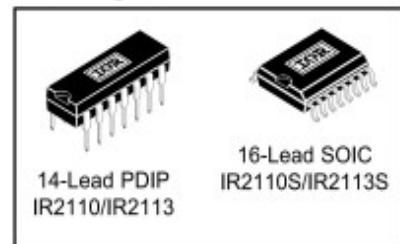
Data Sheet No. PD60147 rev.V

IR2110(S)PbF/IR2113(S)PbF**HIGH AND LOW SIDE DRIVER****Features**

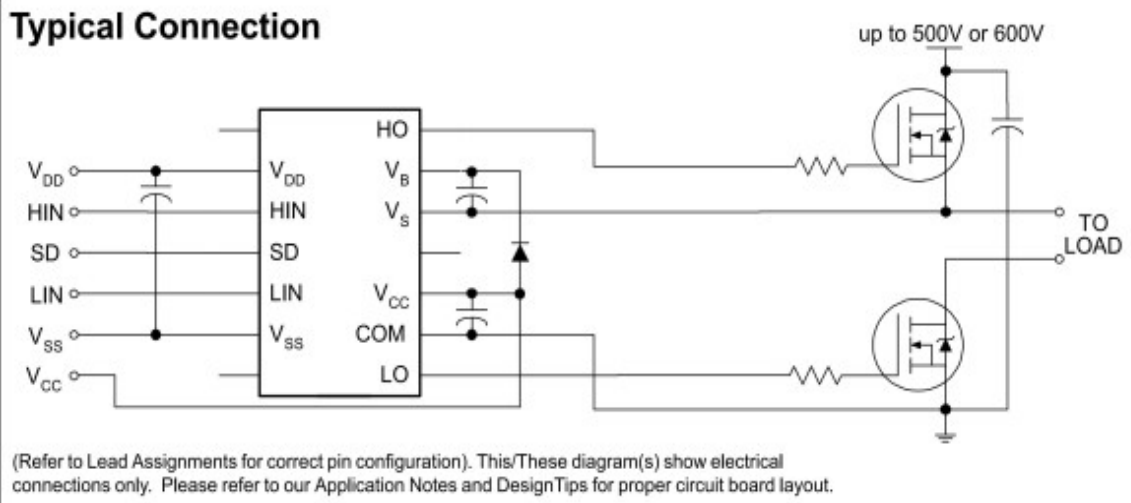
- Floating channel designed for bootstrap operation
Fully operational to +500V or +600V
Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Product Summary

V_{OFFSET} (IR2110)	500V max.
(IR2113)	600V max.
$I_{O+/-}$	2A / 2A
V_{OUT}	10 - 20V
$t_{\text{on/off}}$ (typ.)	120 & 94 ns
Delay Matching (IR2110)	10 ns max.
(IR2113)	20ns max.

Packages**Description**

The IR2110/IR2113 are high voltage, high speed power MOSFET and IGBT drivers with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL output, down to 3.3V logic. The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 500 or 600 volts.

Typical Connection

IR2110(S)PbF/IR2113(S)PbF

International
IR Rectifier

Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply voltage (IR2110)	-0.3	525	V
	(IR2113)	-0.3	625	
V_S	High side floating supply offset voltage	$V_B - 25$	$V_B + 0.3$	
V_{HO}	High side floating output voltage	$V_S - 0.3$	$V_B + 0.3$	
V_{CC}	Low side fixed supply voltage	-0.3	25	
V_{LO}	Low side output voltage	-0.3	$V_{CC} + 0.3$	
V_{DD}	Logic supply voltage	-0.3	$V_{SS} + 25$	
V_{SS}	Logic supply offset voltage	$V_{CC} - 25$	$V_{CC} + 0.3$	
V_{IN}	Logic input voltage (HIN, LIN & SD)	$V_{SS} - 0.3$	$V_{DD} + 0.3$	
dV_g/dt	Allowable offset supply voltage transient (figure 2)	—	50	V/ns
P_D	Package power dissipation @ $T_A \leq +25^\circ\text{C}$ (14 lead DIP)	—	1.6	W
	(16 lead SOIC)	—	1.25	
R_{THJA}	Thermal resistance, junction to ambient (14 lead DIP)	—	75	$^\circ\text{C}/\text{W}$
	(16 lead SOIC)	—	100	
T_J	Junction temperature	—	150	$^\circ\text{C}$
T_S	Storage temperature	-55	150	
T_L	Lead temperature (soldering, 10 seconds)	—	300	

Recommended Operating Conditions

The input/output logic timing diagram is shown in figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in figures 36 and 37.

Symbol	Definition	Min.	Max.	Units
V_B	High side floating supply absolute voltage	$V_S + 10$	$V_S + 20$	V
V_S	High side floating supply offset voltage (IR2110)	Note 1	500	
	(IR2113)	Note 1	600	
V_{HO}	High side floating output voltage	V_S	V_B	
V_{CC}	Low side fixed supply voltage	10	20	
V_{LO}	Low side output voltage	0	V_{CC}	
V_{DD}	Logic supply voltage	$V_{SS} + 3$	$V_{SS} + 20$	
V_{SS}	Logic supply offset voltage	-5 (Note 2)	5	
V_{IN}	Logic input voltage (HIN, LIN & SD)	V_{SS}	V_{DD}	$^\circ\text{C}$
T_A	Ambient temperature	-40	125	

Note 1: Logic operational for V_S of -4 to +500V. Logic state held for V_S of -4V to $-V_{BS}$. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When $V_{DD} < 5\text{V}$, the minimum V_{SS} offset is limited to $-V_{DD}$.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
t_{on}	Turn-on propagation delay	7	—	120	150	ns	$V_S = 0V$
t_{off}	Turn-off propagation delay	8	—	94	125		$V_S = 500V/600V$
t_{sd}	Shutdown propagation delay	9	—	110	140		$V_S = 500V/600V$
t_r	Turn-on rise time	10	—	25	35		
t_f	Turn-off fall time	11	—	17	25		
MT	Delay matching, HS & LS turn-on/off	(IR2110) (IR2113)	—	—	—		10 20

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IN} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

Symbol	Definition	Figure	Min.	Typ.	Max.	Units	Test Conditions
V_{IH}	Logic "1" input voltage	12	9.5	—	—	V	
V_{IL}	Logic "0" input voltage	13	—	—	6.0		
V_{OH}	High level output voltage, $V_{BIAS} - V_O$	14	—	—	1.2		$I_O = 0A$
V_{OL}	Low level output voltage, V_O	15	—	—	0.1		$I_O = 0A$
I_{LK}	Offset supply leakage current	16	—	—	50	μA	$V_B = V_S = 500V/600V$
I_{QBS}	Quiescent V_{BS} supply current	17	—	125	230		$V_{IN} = 0V$ or V_{DD}
I_{QCC}	Quiescent V_{CC} supply current	18	—	180	340		$V_{IN} = 0V$ or V_{DD}
I_{QDD}	Quiescent V_{DD} supply current	19	—	15	30		$V_{IN} = 0V$ or V_{DD}
I_{IN+}	Logic "1" input bias current	20	—	20	40		$V_{IN} = V_{DD}$
I_{IN-}	Logic "0" input bias current	21	—	—	1.0		$V_{IN} = 0V$
V_{BSUV+}	V_{BS} supply undervoltage positive going threshold	22	7.5	8.6	9.7	V	
V_{BSUV-}	V_{BS} supply undervoltage negative going threshold	23	7.0	8.2	9.4		
V_{CCUV+}	V_{CC} supply undervoltage positive going threshold	24	7.4	8.5	9.6		
V_{CCUV-}	V_{CC} supply undervoltage negative going threshold	25	7.0	8.2	9.4		
I_{O+}	Output high short circuit pulsed current	26	2.0	2.5	—	A	$V_O = 0V$, $V_{IN} = V_{DD}$ $PW \leq 10 \mu s$
I_{O-}	Output low short circuit pulsed current	27	2.0	2.5	—		$V_O = 15V$, $V_{IN} = 0V$ $PW \leq 10 \mu s$

ANEXO F: FOLHA DE DADOS – IRFZ48N

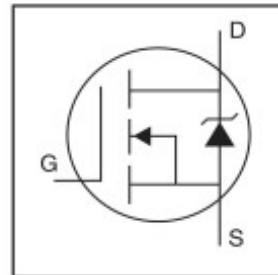
International
IR Rectifier

PD - 94991B

IRFZ48NPbF

HEXFET® Power MOSFET

- Advanced Process Technology
- Ultra Low On-Resistance
- Dynamic dv/dt Rating
- 175°C Operating Temperature
- Fast Switching
- Fully Avalanche Rated
- Lead-Free



$$V_{DS} = 55V$$

$$R_{DS(on)} = 14m\Omega$$

$$I_D = 64A$$

Description

Advanced HEXFET® Power MOSFETs from International Rectifier utilize advanced processing techniques to achieve extremely low on-resistance per silicon area. This benefit, combined with the fast switching speed and ruggedized device design that HEXFET power MOSFETs are well known for, provides the designer with an extremely efficient and reliable device for use in a wide variety of applications.

The TO-220 package is universally preferred for all commercial-industrial applications at power dissipation levels to approximately 50 watts. The low thermal resistance and low package cost of the TO-220 contribute to its wide acceptance throughout the industry.



TO-220AB

Absolute Maximum Ratings

	Parameter	Max.	Units
I_D @ $T_C = 25^\circ C$	Continuous Drain Current, V_{GS} @ 10V	64	A
I_D @ $T_C = 100^\circ C$	Continuous Drain Current, V_{GS} @ 10V	45	
I_{DM}	Pulsed Drain Current ①	210	
P_D @ $T_C = 25^\circ C$	Power Dissipation	130	W
	Linear Derating Factor	0.83	W/°C
V_{GS}	Gate-to-Source Voltage	± 20	V
I_{AR}	Avalanche Current ①	32	A
E_{AR}	Repetitive Avalanche Energy ①	13	mJ
dv/dt	Peak Diode Recovery dv/dt ③	5.0	V/ns
T_J	Operating Junction and	-55 to + 175	°C
T_{STG}	Storage Temperature Range		
	Soldering Temperature, for 10 seconds	300 (1.6mm from case)	
	Mounting torque, 6-32 or M3 screw	10 lbf•in (1.1N•m)	

Thermal Resistance

	Parameter	Typ.	Max.	Units
$R_{\theta JC}$	Junction-to-Case	—	1.15	°C/W
$R_{\theta CS}$	Case-to-Sink, Flat, Greased Surface	0.50	—	
$R_{\theta JA}$	Junction-to-Ambient	—	62	

www.irf.com

1

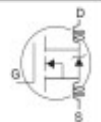
09/30/10

IRFZ48NPbF

International
IOR Rectifier

Electrical Characteristics @ $T_J = 25^\circ\text{C}$ (unless otherwise specified)

	Parameter	Min.	Typ.	Max.	Units	Conditions
$V_{(BR)DSS}$	Drain-to-Source Breakdown Voltage	55	—	—	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta V_{(BR)DSS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	0.058	—	V/ $^\circ\text{C}$	Reference to $25^\circ\text{C}, I_D = 1mA$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	—	14	m Ω	$V_{GS} = 10V, I_D = 32A$ ④
$V_{GS(th)}$	Gate Threshold Voltage	2.0	—	4.0	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
g_{fs}	Forward Transconductance	24	—	—	S	$V_{DS} = 25V, I_D = 32A$ ④
I_{DSS}	Drain-to-Source Leakage Current	—	—	25	μA	$V_{DS} = 55V, V_{GS} = 0V$
		—	—	250		$V_{DS} = 44V, V_{GS} = 0V, T_J = 150^\circ\text{C}$
I_{GSS}	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS} = 20V$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS} = -20V$
Q_g	Total Gate Charge	—	—	81	nC	$I_D = 32A$
Q_{gs}	Gate-to-Source Charge	—	—	19		$V_{DS} = 44V$
Q_{gd}	Gate-to-Drain ("Miller") Charge	—	—	30		$V_{GS} = 10V$, See Fig. 6 and 13
$t_{d(on)}$	Turn-On Delay Time	—	12	—	ns	$V_{DD} = 28V$
t_r	Rise Time	—	78	—		$I_D = 32A$
$t_{d(off)}$	Turn-Off Delay Time	—	34	—		$R_G = 0.85\Omega$
t_f	Fall Time	—	50	—		$V_{GS} = 10V$, See Fig. 10 ④
L_D	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6mm (0.25in.) from package and center of die contact
L_S	Internal Source Inductance	—	7.5	—		
C_{iss}	Input Capacitance	—	1970	—	pF	$V_{GS} = 0V$
C_{oss}	Output Capacitance	—	470	—		$V_{DS} = 25V$
C_{rss}	Reverse Transfer Capacitance	—	120	—		$f = 1.0MHz$, See Fig. 5
E_{AS}	Single Pulse Avalanche Energy ②	—	700 ⑤	190 ⑥	mJ	$I_{AS} = 32A, L = 0.37mH$



Source-Drain Ratings and Characteristics

	Parameter	Min.	Typ.	Max.	Units	Conditions
I_S	Continuous Source Current (Body Diode)	—	—	64	A	MOSFET symbol showing the integral reverse p-n junction diode.
I_{SM}	Pulsed Source Current (Body Diode) ①	—	—	210		
V_{SD}	Diode Forward Voltage	—	—	1.3	V	$T_J = 25^\circ\text{C}, I_S = 32A, V_{GS} = 0V$ ④
t_{rr}	Reverse Recovery Time	—	68	100	ns	$T_J = 25^\circ\text{C}, I_F = 32A$
Q_{rr}	Reverse Recovery Charge	—	220	330	nC	$di/dt = 100A/\mu s$ ④
t_{on}	Forward Turn-On Time	Intrinsic turn-on time is negligible (turn-on is dominated by $L_S + L_D$)				

Notes:

① Repetitive rating; pulse width limited by max. junction temperature. (See fig. 11)

② Starting $T_J = 25^\circ\text{C}, L = 0.37mH$
 $R_G = 25\Omega, I_{AS} = 32A$. (See Figure 12)

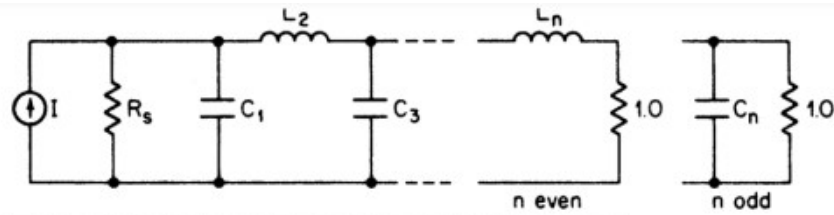
③ $I_{SD} \leq 32A, di/dt \leq 220A/\mu s, V_{DD} \leq V_{(BR)DSS}, T_J \leq 175^\circ\text{C}$

④ Pulse width $\leq 400\mu s$; duty cycle $\leq 2\%$.

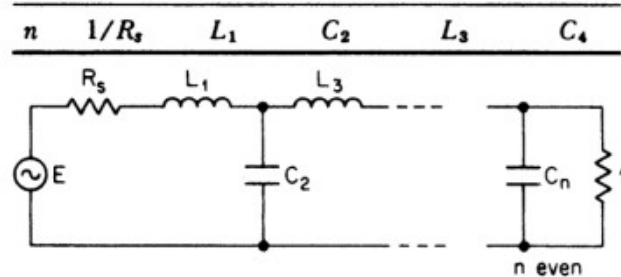
⑤ This is the destructive value not limited to the thermal limit.

⑥ This is the thermal limited value.

ANEXO G: VALORES NORMALIZADOS PARA FILTRO BUTTERWORTH



n	R_s	C_1	L_2	C_3	L_4
2	1.0000	1.4142	1.4142		
	1.1111	1.0353	1.8352		
	1.2500	0.8485	2.1213		
	1.4286	0.6971	2.4387		
	1.6667	0.5657	2.8284		
	2.0000	0.4483	3.3461		
	2.5000	0.3419	4.0951		
	3.3333	0.2447	5.3126		
	5.0000	0.1557	7.7067		
	10.0000	0.0743	14.8138		
	Inf.	1.4142	0.7071		
3	1.0000	1.0000	2.0000	1.0000	
	0.9000	0.8082	1.6332	1.5994	
	0.8000	0.8442	1.3840	1.9259	
	0.7000	0.9152	1.1652	2.2774	
	0.6000	1.0225	0.9650	2.7024	
	0.5000	1.1811	0.7789	3.2612	
	0.4000	1.4254	0.6042	4.0642	
	0.3000	1.8380	0.4396	5.3634	
	0.2000	2.6687	0.2842	7.9102	
	0.1000	5.1672	0.1377	15.4554	
	Inf.	1.5000	1.3333	0.5000	
4	1.0000	0.7654	1.8478	1.8478	0.7654
	1.1111	0.4657	1.5924	1.7439	1.4690
	1.2500	0.3882	1.6946	1.5110	1.8109
	1.4286	0.3251	1.8618	1.2913	2.1752
	1.6667	0.2690	2.1029	1.0824	2.6131
	2.0000	0.2175	2.4524	0.8826	3.1868
	2.5000	0.1692	2.9858	0.6911	4.0094
	3.3333	0.1237	3.8826	0.5072	5.3381
	5.0000	0.0804	5.6835	0.3307	7.9397
	10.0000	0.0392	11.0942	0.1616	15.6421
	Inf.	1.5307	1.5772	1.0824	0.3827



* Reprinted from A. I. Zverev, *Handbook of Filter Synthesis*, John Wiley and Sons, New York, 1967.

Fonte: (ZVEREV, 1967).