

UNIVERSIDADE ESTADUAL PAULISTA – UNESP
FACULDADE DE ENGENHARIA DE ILHA SOLTEIRA – FEIS
PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

Guilherme de Azevedo e Melo

“Um sistema eletrônico de 2kW para
emulação/simulação experimental da característica
estática de saída, tensão (versus) corrente, de sistemas de
geração com células combustível tipo PEM”

Orientador:

Prof. Dr. Carlos Alberto Canesin

Dissertação apresentada à Faculdade de
Engenharia de Ilha Solteira – FEIS –
UNESP como parte dos requisitos exigidos
para a obtenção do título de **MESTRE**
EM ENGENHARIA ELÉTRICA.

FICHA CATALOGRÁFICA

Elaborada pela Seção Técnica de Aquisição e Tratamento da Informação - Serviço Técnico de Biblioteca e Documentação da UNESP - Ilha Solteira.

M528s	<p>Melo, Guilherme de Azevedo e Um sistema eletrônico de 2kW para emulação/simulação experimental da característica estática de saída, tensão (versus) corrente, de sistemas de geração com células combustível tipo PEM / Guilherme de Azevedo e Melo. -- Ilha Solteira : [s.n.], 2007 xx, 167 p. : il.</p> <p>Dissertação (mestrado) - Universidade Estadual Paulista. Faculdade de Engenharia de Ilha Solteira, 2007</p> <p>Orientador: Carlos Alberto Canesin Bibliografia: p. 128-131</p> <p>1. Eletrônica de potência. 2. Emuladores (Programas de computador). 3. Células a combustível.</p>
-------	---

AGRADECIMENTOS

Ao professor Carlos Alberto Canesin pela orientação adequada e de fundamental importância para a realização desta dissertação.

Ao Conselho Nacional de Desenvolvimento Científico e Tecnológico – CNPQ, pela concessão da bolsa de estudos e à Universidade Estadual Paulista – UNESP pelo apoio com a estrutura física.

Aos professores Luiz Carlos de Freitas (UFU) e Fábio Toshiaki Wakabayashi (UNESP), integrantes da comissão examinadora, pelas contribuições sugeridas para a versão final deste trabalho.

Ao professor Fábio Toshiaki Wakabayashi (UNESP) e ao pesquisador Flávio Alessandro Serrão Gonçalves (UNESP), pelas contribuições no Exame Geral de Qualificação, promovendo uma melhora significativa na qualidade de apresentação do trabalho.

Aos professores Luís Carlos Origa de Oliveira (UNSEP) e José Carlos Rossi (UNESP) pela participação na banca do Estudo Especial I pelas contribuições para o desenvolvimento do trabalho.

Aos colegas do Laboratório de Eletrônica de Potência (LEP), Castellane Silva Ferreira, Eduardo Leandro, Fábio Toshiaki Wakabayashi, Fausto Donizeti Dantas, Flávio Alessandro Serrão Gonçalves, Jurandir de Oliveira Soares, Moacyr Aureliano Gomes de Brito e Thiago Martins de Moraes, pelo apoio e relação de amizade construída nesse período.

Aos amigos Maria Aparecida Amaro Severo Queiroz e Galdino Alves Queiroz, que me incentivaram a conciliar as atividades físicas com os estudos, me propiciando uma melhora na qualidade de vida.

Ao meu sogro Ginival Antônio Calegari e à minha sogra Quioco Teresa Haguio Calegari pelo apoio fundamental em todo o período do mestrado.

Ao meu pai Jayro Gonçalves Melo e à minha mãe Edna Maria de Azevedo e Melo por seus ensinamentos baseados na honestidade e companheirismo, desempenhando um papel importantíssimo na minha formação pessoal.

Em especial à minha esposa Daniela Bianca Calegari e Melo, que participou de todo este processo com paciência e compreensão, além de me apoiar nos momentos críticos de minha vida.

RESUMO

Este trabalho apresenta o desenvolvimento e implementação de um emulador para a característica estática de saída (Tensão versus Corrente) equivalente àquela de fontes de energia com células combustíveis.

O emulador apresenta como vantagens, em relação à aquisição de uma FC, o baixo custo, o reduzido espaço físico e a flexibilidade via software para a implementação de diversas características baseadas em diferentes tipos de células combustíveis.

Neste sentido, o emulador proposto permite a realização de ensaios preliminares durante a fase de projeto e os testes dinâmicos dos subsistemas de condicionamento de energia, sem a necessidade do acoplamento com o sistema de geração à células combustíveis, reduzindo-se os custos associados a estes testes laboratoriais.

O emulador proposto consiste em um conversor Buck isolado “*Full-Bridge*”, com potência de saída de 2kW e alimentação via barramento de 400V_{CC}, permitindo a emulação da característica nominal de saída de um conjunto de células tipo PEM (“Proton Exchange Membrane” – Membrana de Troca Protônica), em uma faixa de tensão de saída variando entre 32V_{CC} e 72V_{CC}, dependendo da corrente drenada pela carga.

O circuito principal de controle é realizado através de dispositivo FPGA (Field Programmable Gate Array), com o emprego de linguagem de descrição de hardware VHDL (*Very High Speed Integrated Circuit Hardware Description Language*).

Os resultados obtidos permitem concluir que a estrutura proposta emula adequadamente as características estáticas de saída de qualquer sistema baseado em células combustíveis, ou células fotovoltaicas, com simples modificações no algoritmo de programação.

Palavras Chave: Eletrônica de Potência, Semicondutores de Potência, Ponte Completa, Buck, Célula Combustível, Emulador, Conversor CC-CC, Controle Digital, Programação.

ABSTRACT

This work presents a design and implementation of an emulator to the static output characteristic (Voltage versus Current) that is similar to Fuel Cell generators.

There are many advantages on using the Fuel Cell emulator. The emulator is cheaper, smaller and more flexible than the real Fuel Cell systems, because it is possible to emulate different characteristics through the use of a computer.

In this context, a Fuel Cell emulator is proposed in this work in order to allow laboratory testes in the power conditioning system during its design and development stage.

The proposed emulator is an insulated “*Full-Bridge*” converter with “*Buck*” operation, 2kW output power and $400V_{CC}$ input voltage. This emulator achieves the output characteristic of a PEM (Proton Exchange Membrane) Fuel Cell stack with output voltage range of $32V_{CC}$ to $72V_{CC}$, depending on the output current.

The main control circuit is based on FPGA (Field Programmable Gate Array) and VHDL (Very High Speed Integrated Circuit Hardware Description Language) language.

The experimental results demonstrate that the proposed emulator achieves the output static characteristic of the PEMFC Fuel Cell System and this output characteristic can be easily modified in order to obtain another desirable static characteristic, from Fuel Cell Systems or photovoltaic panels, reprogramming a small number of command lines into the VHDL code.

Keywords: Power Electronics, Power Semiconductors, Full-Bridge, Buck, Fuel Cell, Emulator, CC-CC Converter, Digital Control, Programming.

LISTA DE FIGURAS

Figura 1.1: Sistema semelhante ao concebido por Grove em 1839.	10
Figura 1.2: Aplicações recomendadas para o limite de potência de cada tipo de célula combustível.	11
Figura 1.3: Constituição básica de uma célula combustível.	16
Figura 1.4: Princípio de funcionamento de uma célula combustível tipo PEM.	16
Figura 1.5: Característica estática de saída típica de uma célula combustível.	18
Figura 1.6: Característica estática de saída de uma bateria de FC fictícia.	21
Figura 1.7: Curva de Emulação da Característica Estática Simplificada.	23
Figura 2.1: Diagrama de blocos do emulador.	25
Figura 2.2: Conversor “ <i>Buck-Full-Bridge</i> ” isolado.	27
Figura 2.3: Circuito Simplificado do conversor “ <i>Buck-Full-Bridge</i> ” referido ao primário do transformador de isolamento.	28
Figura 2.4: Etapas de funcionamento do conversor “ <i>Buck Full-Bridge</i> ” (circuito simplificado).	28
Figura 2.5: Principais formas de onda teóricas para o conversor “ <i>Buck-Full-Bridge</i> ” operando com modulação PWM “ <i>Phase-Shift</i> ” no modo de condução contínua (MCC).	29
Figura 2.6: Intervalo $\Delta t_1 = [t_0, t_1]$	30
Figura 2.7: Intervalo $\Delta t_2 = [t_1, t_2]$	31
Figura 2.8: Intervalo $\Delta t_3 = [t_2, t_3]$	32
Figura 2.9: Intervalo $\Delta t_4 = [t_3, t_4]$	33
Figura 2.10: Intervalo $\Delta t_5 = [t_4, t_5]$	34
Figura 2.11: Intervalo $\Delta t_6 = [t_5, t_6]$	35
Figura 2.12: Formas de ondas da corrente e tensão no indutor do conversor “ <i>Full-Bridge-PWM-Phase-Shift</i> ” abaixador de tensão.	36
Figura 2.13: Ganho estático q em função da corrente média normalizada na carga $\overline{I_N}$ e tomando-se D como parâmetro definido de 0.1 em 0.1.	39
Figura 2.14: Geração de “ <i>PWM-Phase-Shift</i> ”	40
Figura 2.15: Curva de emulação da característica ôhmica da célula combustível.	41
Figura 2.16: Controle do conversor.	43

Figura 2.17: Posição das equações de controle com relação a V_{ref} e $\frac{1}{M} \cdot V_0$	45
Figura 2.18: Avaliação de $\Delta V_{cont.}$ em relação à variação do erro para diferentes valores da constante k "	46
Figura 2.19: Adequação da curva de emulação à curva de ganho estático do conversor “ <i>Full-Bridge-Phase-Shift</i> ” abaixador.....	47
Figura 2.20: Circuito implementado no PSpice.	48
Figura 2.21: Comando dos MOSFETs e esforços de tensão e corrente em cada transistor do primário através de simulação no PSpice.	49
Figura 3.1: Circuito “ <i>Buck-Full-Bridge</i> ” simulado no PSpice.....	52
Figura 3.2: Equações de controle implementadas no PSpice.....	53
Figura 3.3: Sensor de tensão e as fontes de tensão controladas por tensão para efetuar comparações, possibilitando assim a obtenção da lógica do controle digital. .53	
Figura 3.4: Bloco de memória e suas fontes de controle.	54
Figura 3.5: Funcionamento do bloco de memória no PSpice.	55
Figura 3.6: Sensor de corrente e circuito emulador da célula a combustível.....	56
Figura 3.7: Sinal de referência para o emulador de FC gerado no PSpice.....	56
Figura 3.8: Fluxograma do sistema realimentado com controle digital simulado em ambiente PSpice.....	57
Figura 3.9: Modulador PWM e lógica de seleção do chaveamento.....	59
Figura 3.10: Fluxograma do sistema de modulação PWM.	60
Figura 3.11: Ripple de Tensão e Corrente de Saída do Conversor.	62
Figura 3.12: Corrente de saída I_0 em função do tempo.....	63
Figura 3.13: Tensão de referência gerada em função do tempo.....	63
Figura 3.14: Sinal modulante utilizado no modulador PWM em função do tempo.	63
Figura 3.15: Característica estática de saída emulada em simulação.....	63
Figura 4.1: Diagrama de bloco da descrição de hardware VHDL implementado no dispositivo FPGA SPARTAN XC2S200E.	65
Figura 4.2: Máquina de Estados para a lógica de controle e do conversor A/D “AD7823”	67
Figura 4.3: Diagrama de tempos envolvidos no processo de conversão A/D para o “AD7823”	68

Figura 4.4: Diagrama de lógica de chaveamento para defasagens medianas ($100 < W_{\text{closed}} < 400$).....	76
Figura 4.5: Máquina de Moore da condição explicitada pela Figura 4.4.....	76
Figura 4.6: Diagrama de lógica de chaveamento para defasagens elevadas ($W_{\text{closed}} > 400$).....	78
Figura 4.7: Máquina de Moore da condição explicitada pela Figura 4.6.....	78
Figura 4.8: Diagrama de lógica de chaveamento para defasagens diminutas ($W_{\text{closed}} < 100$).....	79
Figura 4.9: Máquina de Moore da condição explicitada pela Figura 4.8.....	79
Figura 4.10: Máquina de Moore da modulação PWM por defasagem de fase.	80
Figura 5.1: Diagrama global do conversor.....	85
Figura 5.2: Filtro Ativo de Segunda Ordem (Filtro Butterworth de 2ª Ordem).....	87
Figura 5.3: Condicionamento e isolamento dos sinais.	90
Figura 5.4: Quatro circuitos independentes de Ataque para os MOSFETs do conversor “ <i>Full-Bridge</i> ”.....	91
Figura 5.5: Conversor “ <i>Buck-Full-Bridge</i> ” isolado com sensores de tensão e corrente.	93
Figura 5.6: Visão superior do circuito de potência.	114
Figura 5.7: Visão inferior do circuito de potência.	115
Figura 5.8: Fontes auxiliares para alimentação do circuito de comando.	115
Figura 5.9: Circuito de condicionamento de sinal e ataque dos MOSFETs.	115
Figura 5.10: Filtros ativos de tensão e corrente de saída.	116
Figura 5.11: Fonte simétrica para alimentação dos filtros ativos.....	116
Figura 5.12: Placa de circuito D2SB com FPGA SPARTAN XC2S200E.	117
Figura 5.13: Emulador de FC montado.....	117
Figura 5.14: Formas de onda de corrente e tensão nos transistores: (a) M1; (b) M2; (c) M4; (d) M3.	118
Figura 5.15: Característica estática de saída emulada pelo conversor alimentado com $V_{\text{in}} = 200V_{\text{CC}}$	120
Figura 5.16: Erro percentual das tensões entre a curva idealizada e a obtida experimentalmente.....	120
Figura 5.17: Característica estática de saída emulada pelo conversor alimentado com $V_{\text{in}} = 400V_{\text{CC}}$	121

Figura 5.18: Erro percentual das tensões entre a curva idealizada e a obtida experimentalmente.....	122
Figura 6.1: Diagrama com o circuito completo do emulador de célula combustível controlado por FPGA.....	167

LISTA DE TABELAS

Tabela 1.1: Classificação das células a combustível.....	12
Tabela 1.2: Vantagens e desvantagens da célula combustível em relação à bateria e à máquina térmica.....	13
Tabela 1.3: Parâmetros de um banco de FC com 2kW	21
Tabela 2.1: Parâmetros considerados na simulação de acordo com o circuito implementado.....	48
Tabela 3.1: Valores de resistências e fontes CC presentes na lógica de controle da simulação do emulador de FC em ambiente PSpice.....	58
Tabela 3.2: Valores de resistências e constantes para a lógica PWM correspondente à simulação em ambiente PSpice.	60
Tabela 3.3: Parâmetros adotados na simulação do emulador.....	61
Tabela 4.1: Estados para a Máquina de Moore do modulador PWM por Defasagem de Fase.	75
Tabela 4.2: Espaço ocupado por cada entidade no FPGA e seu respectivo Delay.....	82
Tabela 5.1: Características Construtivas do Filtro Indutivo de Saída.....	101
Tabela 5.2: Dimensões do núcleo utilizado, ΔB e Potência total dissipada.....	106
Tabela 5.3: Definição dos enrolamentos	106
Tabela 5.4: Parâmetros do transformador	106
Tabela 5.5: Componentes para o circuito de potência	113
Tabela 5.6: Sensores empregados.	113
Tabela 5.7: Componentes do condicionamento e do circuito de ataque	114
Tabela 5.8: Valores coletados experimentalmente para $V_{in} = 200V$	119
Tabela 5.9: Valores coletados experimentalmente para $V_{in} = 400V$	121

ACRÔNIMOS E ABREVIATURAS

AFC	Alkaline Fuel Cell
CHP	Combined Heat and Power Generation
DMFC	Direct Methanol Fuel Cell
EMI	Electromagnetic Interference
FC	Fuel Cell
FPGA	Field Programmable Gate Array
GE	General Electric
MCC	Modo de Condução Contínua
MCFC	Molten Carbonate Fuel Cell
PAFC	Phosphoric Acid Fuel Cell
PEM	Proton Exchange Membrane
PEMFC	Proton Exchange Membrane Fuel Cell
PTFE	Poly-Tetra-Fluoro-Ethylene (Teflon®)
PWM	Pulse Width Modulation
REDOX	Oxiredution Reaction
RFI	Radio-Frequency Interference
SOFC	Solid Oxide Fuel Cell
SPFC	Solid Polymer Fuel Cell
VHDL	Very High Speed Integrated Circuit Hardware Description Language
ZCS	Zero-Current-Swicking
ZVS	Zero-Voltage-Swicking

SIMBOLOGIA

A_c	Secção transversal do núcleo [cm^2]
A_{cu}	Área da secção transversal de cobre necessária
$B_{\text{máx}}$	Densidade de fluxo operacional máxima permitida [T]
C_1	Capacitor Intrínseco do transistor T_1
C_2	Capacitor Intrínseco do transistor T_2
C_3	Capacitor Intrínseco do transistor T_3
C_4	Capacitor Intrínseco do transistor T_4
C_{O_2}	Concentração de O_2 [mol/cm^3]
C_S	Capacitor Série do Primário
D	Razão Cíclica
D_1	Diodo Intrínseco do transistor T_1
D_2	Diodo Intrínseco do transistor T_2
D_3	Diodo Intrínseco do transistor T_3
D_4	Diodo Intrínseco do transistor T_4
D_5, D_6, D_7, D_8	Diodos Retificadores do conversor “ <i>Buck-Full-Bridge</i> ” não isolado
$D_{\text{máx}}$	Razão cíclica máxima
erro	Erro de tensão
F	Constante de Faraday 96.500 [Coulomb/mol]
f	Frequência de comutação do transistor
f_0	Frequência de ressonância
f_1	Frequência de trabalho do primário do transformador
f_S	Frequência de Chaveamento
i_{FC}	Corrente de troca interna da FC [A]
I	Corrente RMS que circula no enrolamento
\bar{I}_D	Corrente média através do diodo intrínseco
I_T	Corrente eficaz direta conduzida pelo transistor
\bar{I}_0	Corrente Média de Saída

i_{\max}	Máxima corrente possível de acordo com a máxima taxa de reação
I_{\max}	Corrente máxima da curva de emulação
I_{\max}	Corrente de pico no indutor [A]
I_{\min}	Corrente mínima da curva de emulação
\bar{I}_N	Corrente Média Normalizada
I_{rms}	Corrente eficaz processada no transistor
$I_{S0\max}$	Corrente de saída do sensor Hall para I_{\max}
I_{tot}	soma das correntes rms de todas as espiras normalizadas por n_1
j	Densidade de Corrente
J_{\max}	Densidade máxima de corrente
k'	Constante da equação de controle
k''	Constante da equação de controle
K_{fe}	constante geométrica de proporcionalidade dependente de f
K_g	Coefficiente geométrico do núcleo
K_u	Fator de preenchimento
L	Indutância [H]
L'_1	Indutância do circuito referida do primário
L_0	Indutância de saída
l_g	Tamanho do entreferro
l_m	comprimento magnético do núcleo
m	Coefficiente de inclinação da reta
M	Ganho do sensor de Tensão
MLT	Média de comprimento da espira por volta [cm]
n	Número de moles envolvidos no sistema
n	Número de espiras
n_1	número de espiras no primário
n_{cell}	Número de células que compõem a bateria
n_e	Número de elétrons transferidos
P_{amax}	Potência máxima de dissipação permitida para o maior resistor
P_{comut}	Perdas por comutação

P_{cond}	Perdas por condução
P_{Sb}	Potência dissipada no snubber
q	Ganho Estático
R	Constante Universal dos Gases Ideais: $R = 8,314 \text{ J/K-mol}$
R_{b_Aj}	Potenciômetro calculado inicialmente
R_{b_Aj}	Valor mínimo do potenciômetro a ser empregado no fitro de tensão
R_{M_Aj}	Valor do potenciômetro a ser empregado no fitro de corrente
R_L	Resistênci do enrolamento [Ω]
$R_{\text{DS(on)}}$	Resistência dreno source em condução
R_{thCK}	Resistência térmica cápsula dissipador
R_{thJC}	Resistência térmica junção cápsula
R_{thKA}	Resistência térmica dissipador ambiente
T	Período de chaveamento
T_1	Transistor T_1
T_2	Transistor T_2
T_3	Transistor T_3
T_4	Transistor T_4
T_a	Máxima temperatura ambiente
T_e	Temperatura do sistema
t_f	Tempo de descida dea tensão
T_j	Máxima temperatura da junção
t_r	Tempo de subida da tensão
$(t_r + t_f)$	Tempo de cruzamento entre tensão e corrente no MOSFET
V_0	Tensão de Saída
V_0	Tensão mínima de saída do conversor
$V_{0\text{max}}$	Tensão máxima de saída do conversor
$v_{AB}(t)$	Tensão instantânea entre os pontos A e B
V_{cont}	Tensão de controle
V'_{cont}	Tensão de controle na comparação $_{[t-1]}$

V_{DS}	Tensão dreno source em condução
$V_{DS(off)}$	Tensão Dreno-Source no bloqueio
V_{in}	Tensão de Entrada
V_{Ini}	Tensão Inicial da Equação da Reta de Emulação
$V_{m\acute{a}x}$	Tensão máxima da curva de emulação
$V_{m\acute{i}n}$	Tensão mínima da curva de emulação
V_{ref}	Tensão de referência
V_S	Tensão no secundário do transformador
V_{S0max}	Tensão máxima desejada na saída do sensor
V_{SI0max}	Tensão máxima desejada de saída do sensor Hall
W_a	Área da janela do núcleo [cm ²]
Z	Impedância
α	Menor ângulo entre a reta de emulação ôhmica e o eixo x
β	constante de inclinação para perdas no núcleo
δ	Penetração da corrente no condutor [cm]
δ_R	Erro do resistor empregado
δ_{SV0}	Erro imposto pelo ajuste para resistores comerciais
Δi_{L0}	Varição permissível de corrente no indutor
Δt_i	Intervalo de tempo t_i
Δv_{C0}	Varição permissível de tensão de saída
ΔV_C	Varição da tensão do barramento CC de entrada
η_{act}	Polarização de ativação
η_{conc}	Polarização por concentração
η_{ohm}	Polarização ôhmica
λ	área tensão x tempo no primário
ρ	Resistividade do condutor [Ω -cm]

SUMÁRIO

RESUMO	v
ABSTRACT	vi
LISTA DE FIGURAS	vii
LISTA DE TABELAS	xi
ACRÔNIMOS E ABREVIATURAS.....	xii
SIMBOLOGIA.....	xiii
SUMÁRIO	xvii
CAPÍTULO 1	1
1 INTRODUÇÃO GERAL	1
1.1 História da Energia Renovável.....	3
1.2 Célula Combustível.....	9
1.2.1 A célula combustível tipo PEM	14
1.2.2 Princípio de funcionamento da FC.....	15
1.2.3 Equacionamento da característica estática de saída (Tensão versus Corrente) da FC.....	17
1.3 Aproximação da Característica Estática de Saída	21
1.4 Considerações Finais.....	24
CAPÍTULO 2	25
2 Emulador proposto para célula combustível tipo PEM.....	25
2.1 Etapas de Funcionamento do Conversor “Full-Bridge” ZVS PWM “Phase-Shift” com características de abaixador de tensão	27
2.2 Etapas de funcionamento passo a passo.....	30
2.2.1 Análise no modo contínuo de condução.	30
2.2.1.1 1ª Etapa, Intervalo $\Delta t_1 = [t_0, t_1]$	30
2.2.1.2 2ª Etapa, Intervalo $\Delta t_2 = [t_1, t_2]$	31
2.2.1.3 3ª Etapa, Intervalo $\Delta t_3 = [t_2, t_3]$	32
2.2.1.4 4ª Etapa, Intervalo $\Delta t_4 = [t_3, t_4]$	33
2.2.1.5 5ª Etapa, Intervalo $\Delta t_5 = [t_4, t_5]$	34

2.2.1.6 6ª Etapa, Intervalo $\Delta t_6 = [t_5, t_6]$	35
2.2.2 Análise Quantitativa.....	36
2.3 Controle “ <i>PWM-Phase-Shift</i> ”	39
2.4 Controle Digital para a emulação da Característica Simplificada de Saída V (versus) I	41
2.5 Técnica de Controle	43
2.6 Resultados de simulação para o conversor “ <i>Full-Bridge-Phase-Shift</i> ” isolado com característica de abaixador de tensão	46
2.7 Conclusão	50
CAPÍTULO 3	52
3 Simulação do Circuito Realimentado em ambiente PSpice	52
3.1 Técnica de Controle	53
3.2 Modulador PWM.....	58
3.3 Simulação em ambiente PSpice	61
3.4 Conclusão	64
CAPÍTULO 4	65
4 Descrição do Código VHDL para Controle do Emulador de Célula Combustível	65
4.1 Emulador: Ad_mux_7seg.....	66
4.2 Controle do conversor A/D: AD7823	66
4.2.1 Máquina de Moore para aquisição em modo 1 (elevada taxa de amostragem).....	68
4.3 Controle do multiplexador: MUX.....	69
4.4 Controle Digital: Control	69
4.4.1 Referência Variável Emuladora	71
4.4.2 Equação de Controle	72
4.4.3 Razão Cíclica.....	74
4.5 Lógica para Modulação “ <i>PWM-Phase-Shift</i> ”: Switch	74
4.6 Conversor Binário para BCD: BinBCD	81
4.7 Seletor.....	81
4.8 BCD7seg	81
4.9 Gerenciador global do código: ad_mux_7seg	82

4.10 Conclusão	83
CAPÍTULO 5	84
5 Metodologia de Projeto e Resultados Experimentais.....	84
5.1 Introdução.....	84
5.2 Metodologia de Projeto	84
5.2.1 Sensores e Filtros	86
5.3 Conversor “ <i>Full-Bridge</i> ”	92
5.3.1 Perdas nos semicondutores:	93
5.3.2 Cálculo do dissipador	95
5.3.3 Cálculo do Filtro de Saída.....	97
5.3.4 Cálculo do Transformador	101
5.3.5 Capacitor série no primário	107
5.3.6 Snubber nos Elementos Semicondutores	108
5.3.6.1 Transistores do primário.....	109
5.3.6.2 Diodos Retificadores do Secundário	112
5.3.7 Desenvolvimento da Placa de Circuito Impresso.....	112
5.4 Resultados Experimentais	114
5.5 Conclusão	123
CAPÍTULO 6	125
6 Conclusão Geral	125
Referências Bibliográficas	128
APÊNDICE A – Linhas de Código do PSpice.....	132
A.1 - Conversor Buck “ <i>Full-Bridge-PWM</i> ” isolado.....	133
A.2 - Sub-circuito Memória	138
A.3 - “ <i>Buck Full-Bridge-PWM-Phase-Shift</i> ” isolado.....	139
APÊNDICE B – Código VHDL das Entidades	141
B.1 - Entidade AD7823	142
B.2 - Entidade bcd7seg.....	147
B.3 - Entidade BinBCD.....	148
B.4 - Entidade Control	150
B.5 - Entidade mux.....	155

B.6 - Entidade Seletor	156
B.7 - Entidade Switch.....	158
B.8 - Entidade ad_mux_7seg	162
APÊNDICE C – Diagrama Esquemático do Circuito Completo do Emulador de Célula Combustível.....	166

CAPÍTULO 1

1 INTRODUÇÃO GERAL

Nos últimos anos, vários pesquisadores de universidades, companhias automobilísticas, petrolíferas e governamentais, além de outras, vêm se dedicando ao desenvolvimento da tecnologia de células combustíveis. As pesquisas nessa área são importantes devido ao esgotamento das fontes tradicionais de energia e do aumento da demanda de energia elétrica. Além disso, a tendência de crescimento da demanda de energia elétrica impõe a necessidade de incrementos na geração e distribuição, requisitando enormes investimentos [1-6].

Outro fator importante que incentiva essa área de pesquisa consiste na possibilidade de utilização de energia do tipo renovável, podendo contribuir para a redução do uso de combustíveis fósseis, além de minimizar consideravelmente a emissão de poluentes na atmosfera, reduzindo-se os impactos ambientais [7].

Ao contrário do que se pode pensar, energia renovável pode ou não ser livre da liberação de gases tóxicos ao meio ambiente, mas é aquela que não enfrenta problemas de reservas esgotáveis, como o petróleo [1]. A energia obtida através de fontes livres do problema de liberação de gases tóxicos ao meio ambiente é considerada energia “limpa”.

Segundo BULL [8], a utilização de energia renovável restabelecerá o equilíbrio ambiental em relação aos gases tóxicos que provocam o efeito estufa, pois uma parte das fontes renováveis provêm de fontes limpas de energia e outra parte produz quantidade de gases poluentes que podem ser assimilados pela flora terrestre.

Nesse contexto, além de estudos da integração adequada de diversas fontes de energia limpa, muitas propostas vêm sendo estudadas na tentativa de continuar melhorando a qualidade de vida humana paralelamente ao desenvolvimento tecnológico sem prejudicar o meio ambiente [9].

Além das fontes integradas a equipamentos, principalmente portáteis de baixas potências, um grande esforço tem sido aplicado no desenvolvimento de grandes fontes estacionárias de energia. Como exemplo tem-se as grandes instalações denominadas “fazendas de energia eólica” (“*wind energy farms*”), onde há concentração de geradores eólicos. Tais instalações representam parte significativa da energia gerada

em países europeus e norte-americanos e estão sendo implementadas nos demais países do mundo [10].

Certamente, cada pesquisador envolvido em um projeto de produção de energia limpa e renovável acredita no sucesso de sua área de pesquisa, porém, o futuro está destinado à integração dos sistemas, aproveitando-se as características positivas de cada uma das fontes.

A célula combustível é uma fonte de energia renovável com ótimas possibilidades de integração a outros sistemas de geração, fornecendo energia limpa quando empregada corretamente.

Quando alimentada com hidrogênio, a célula combustível elimina água e calor como subprodutos da reação. Se esse combustível é obtido de forma limpa - o que pode ser conseguido através de fotocélulas, geradores eólicos ou hidro-geradores - a energia gerada pela célula combustível também é limpa.

O sistema de geração de célula combustível consiste em uma estação eletroquímica complexa, incluindo diversos subsistemas para gerenciar e controlar a energia térmica, a umidificação das placas, a quantidade de Hidrogênio (H_2) e Oxigênio (O_2) e a geração de energia elétrica. Tais características tornam esse sistema economicamente desvantajoso nos panoramas atuais. Entretanto, devido ao eminente desequilíbrio do meio ambiente e à escassez das bacias de petróleo, poderá ser viável em um futuro próximo.

Essa confiança incentiva as pesquisas em condicionadores de energia alimentados por células combustível, prevendo-se sistemas baseados nessa tecnologia atuando como geradores combinados de energia térmica e elétrica, "*Combined Heat and Power Generation*" (CHP).

Para uma boa integração ao sistema CHP, a célula combustível deve apresentar baixa temperatura de operação e menor quantidade possível de elementos nocivos à saúde, favorecendo consideravelmente a célula combustível com membrana de troca protônica, "*Proton exchange membrane*" (PEM), que além de apresentar essas características, aceita a presença de CO_2 no combustível e coleta oxigênio da atmosfera para realizar a reação.

Para atuar como CHP, utilizando-se uma célula combustível com potência variando de 1kW a 10kW, exige-se um considerável investimento atualmente. Além disso, considerando-se a necessidade do projeto e implementação dos condicionadores de energia integrados aos sistemas de geração à células combustível, diversos

pesquisadores optam por desenvolver um equipamento denominado “emulador de célula combustível”. Esse equipamento simula as características elétricas da célula e serve para testar os condicionadores de energia durante as fases de projeto e implementação dos mesmos.

Nesse contexto, tem-se como exemplo as propostas analisadas em [11-14], assim como um protótipo de 2kW utilizando um conversor “*buck full-bridge*” com controle através de dispositivo FPGA (“*Field Programmable Gate Array*”) e uso de Linguagem VHDL (“*Very High Speed Integrated Circuit Hardware Description Language*”), proposto nesse trabalho.

A estrutura de potência do emulador proposto é composta por um conversor “*buck full-bridge*” com modulação PWM (*Pulse Width Modulation*) do tipo “*Phase-Shift*”, o qual é apresentado no CAPÍTULO 2, e para o comando é utilizado um dispositivo FPGA com o uso dos recursos da linguagem VHDL, o qual é analisado no CAPÍTULO 4, conforme técnica de controle digital apresentada no CAPÍTULO 2.

Num contexto mais amplo, considerando-se um forte vínculo dessa linha de pesquisa como parte das soluções para os problemas energéticos torna-se necessário um entendimento mínimo da história da energia renovável, da eletricidade, do petróleo e das tentativas adotadas para o controle da poluição do planeta, no contexto das propostas de soluções para a crise energética iminente no plano mundial.

1.1 História da Energia Renovável

A energia renovável vem sendo empregada há mais de dois milênios. Segundo SEIFERLEIN [1], os moinhos de grãos movidos por rodas d’água existem desde o século I antes de Cristo (a.C.) e se tornaram muito comuns na Inglaterra. Proliferaram pela Europa e outras partes do planeta, desempenhando inúmeras atividades mecânicas além de moer, extrair óleo e confeccionar fios.

Algumas grandes e potentes instalações foram construídas ao longo desses dois milênios, como um moinho de 16 rodas e potência de 40HP na França e uma roda d’água gigante pertencente à Lady Isabella localizada em uma mina na “Ilha de Man” com 572HP e 22m de diâmetro.

Acredita-se que os tibetanos utilizavam aparelhos movidos a vento em rituais e práticas oratórias por volta do século X. Essa invenção foi espalhada pelo mundo em

pouco tempo considerando a tecnologia da época. No oriente, era usada para o bombeamento de água, no ocidente foi aplicada inicialmente pelos persas para moagem de cereais e na Europa o primeiro moinho de vento foi construído na Inglaterra por volta de 1185.

Diferentemente das rodas d'água que foram suplantadas pela turbina no final do século XIX, os moinhos de vento, também conhecidos como “cata-ventos” continuaram ativos desempenhando tarefas como moer grãos e bombear água. Apenas no século XX eles começaram a ser substituídos por motores elétricos.

Além dos geradores de energia citados, outras invenções foram desenvolvidas para o aproveitamento da energia renovável, como por exemplo, a vela na China, a queima de esterco na Europa e América do Norte, e a força animal.

A história da energia renovável é um exemplo de invenções e refinamento tecnológico focado na melhoria da eficiência energética dos geradores.

De acordo com BULL [8], energia renovável é aquela obtida a partir de fontes essencialmente inesgotáveis, tais como energia hidroelétrica, solar, eólica, geotérmica e todas aquelas derivadas de materiais produzidos a curto prazo como por exemplo, madeira, lixo, álcool, bio-diesel e outros.

Um assunto ainda mais antigo que a história dos moinhos é a história da energia elétrica, que seria convertida em energia mecânica e vice-versa no século XIX.

De acordo com uma lenda, o Grego e pastor de ovelhas Magnus foi o primeiro a observar os princípios do magnetismo ao andar sobre pedras de imã natural por volta de 900 a.C. as quais puxavam os cravos de ferro de suas sandálias e as ferramentas de pastoreio. Por volta de 600 a.C. o filósofo Thales de Mileto descobriu a força estática ao esfregar um pedaço de âmbar (*elektron* em grego) [15,16].

No final do século XVI, William Gilbert começou a distinguir a diferença entre magnetismo e eletricidade estática explicando o magnetismo da Terra. Os resultados de suas experiências foram publicados e abriram horizontes para a pesquisa nesta área permitindo que Otto von Guericke construísse a primeira máquina geradora de energia estática em meados do século XVII, constituída de uma esfera de enxofre que girava a partir de uma manivela e era esfregada com as mãos.

Em 1745 dois cientistas que não se conheciam, Peter von Muschenbrock, professor da Universidade de Leyden – Holanda e Ewald von Kleist da Catedral de Camin – Alemanha, construíram, na mesma época, equipamentos armazenadores de energia elétrica.

Divulgado com o nome de “*Leyden jar*”, o armazenador de energia de Peter von Muschenbrock era utilizado em apresentações públicas, onde cientistas aplicavam choques em voluntários da platéia [16-18].

Em uma visita a Boston em 1746, Benjamin Franklin viu uma dessas apresentações e ficou muito interessado no equipamento.

Benjamin Franklin contribuiu fortemente com a eletrostática. Descobriu que as nuvens são carregadas de energia elétrica através do famoso experimento com uma pipa, em junho de 1752. Percebeu o fenômeno hoje chamado de “Teorema das pontas” e inventou o pára-raios, diminuindo consideravelmente os incêndios causados por raios nas construções de madeira da época [19].

Em 1768 James Watt apresentou uma versão aperfeiçoada da máquina a vapor do ferreiro inglês Thomas Newcomen (1712), que por sua vez já desenvolvera uma versão melhorada da máquina do mecânico inglês Thomas Savery (1698) [20].

Durante a década de 1790, o médico e físico italiano Luigi Galvani iniciou experimentos aplicando choques nos nervos e músculos de animais através de equipamentos geradores e acumuladores de estática. Continuando suas experiências, ele descobriu que podia causar contrações e extensões musculares inserindo pinças compostas de determinados metais no corpo de um animal.

Galvani acreditava que os animais possuíam uma forma de energia diferente da energia gerada por fricção, mas Alessandro Volta demonstrou em 1800 que se podia gerar energia através de metais diferentes (ele utilizou bronze e ferro) e os fluidos de um animal comportando-se como eletrólito, descobrindo assim o princípio de funcionamento do que denominamos bateria [21]. Com essa invenção, muitas experiências com energia elétrica se tornaram possíveis.

Uma invenção muito útil na época foi a lâmpada a arco inventada por Humphry Davy em 1809. Ele mesmo aperfeiçoou sua invenção criando a “*firelamp*” em 1815, uma lâmpada segura para minas [22].

Humphry Davy capacitou brilhantemente seu assistente de laboratório, (Michal Faraday), para dar continuidade às suas experiências. Algum tempo depois, Faraday inventou o motor elétrico em 1821 e em 1831 construiu o primeiro dínamo com a descoberta da corrente elétrica induzida [23].

Em meio a todas essas descobertas, um jurista e físico amador, William Robert Grove conseguiu produzir energia elétrica combinando oxigênio e hidrogênio em 1839. Denominando-as “baterias voltaicas gasosas”, a “*gaseous voltaic battery*”,

Grove descobriu o princípio de funcionamento da célula combustível, a “*fuel cell*” (FC) e conseguiu gerar energia suficiente para realizar a eletrólise da água utilizando o hidrogênio obtido dessa reação na alimentação do próprio equipamento [2,3].

Mesmo antes do mecânico alemão Heinrich Goebel criar a primeira lâmpada incandescente capaz de queimar seu filamento por um período sustentável, muitas outras experiências foram feitas por vários cientistas.

Nessa época, a iluminação era obtida principalmente da queima de óleo de baleia e gás, entretanto, o americano Thomas Alva Edison abriu novos horizontes ao construir lâmpadas de bulbo com filamentos de algodão em 1879. A primeira demonstração pública aconteceu em dezembro do mesmo ano, quando o cientista montou um sistema de iluminação para o complexo do laboratório de Menlo Park, provando que a energia elétrica poderia ser viável no setor de iluminação [24].

Impulsionado por sua descoberta, Thomas Edson se empenhou no desenvolvimento da indústria elétrica e abriu a primeira usina geradora de energia elétrica em Londres em janeiro de 1882. Em 4 de setembro foi inaugurada a primeira estação elétrica americana na rua Pearl em Manhattan - Nova York (NY). No prazo de um mês, ele iluminou uma milha quadrada utilizando 1300 lâmpadas de bulbo com nível de iluminação cem vezes maior que o de uma vela. Esse sistema se expandiu rapidamente, e um ano após sua inauguração, 11000 lâmpadas estavam em funcionamento.

A partir de então foi iniciada uma disputa entre o sistema de corrente contínua (C.C.) de Thomas Edson e o sistema de corrente alternada (C.A.) de Nikola Tesla.

Traído por sua obsessão, Thomas Edson fracassou tanto no aspecto técnico quanto no econômico ao insistir no sistema C.C., enquanto George Westinghouse e Nikola Tesla impulsionaram o desenvolvimento elétrico com a proposta do sistema C.A., o qual ganhou crédito com um contrato para alimentação da “World's Columbian Exposition” de 1893 em Chicago [24].

Enquanto o sistema C.C. era capaz de alimentar cargas por apenas 2 milhas de distâncias, o sistema C.A. possibilitava transmissão a grandes distâncias através da elevação e posterior abaixamento de tensão nos locais de consumo.

No ano de 1886 o empresário George Westinghouse, acreditando no sistema de corrente alternada (C.A.) polifásico do engenheiro croata Nikola Tesla, patrocinou a fabricação dos dínamos alternados, inaugurando a primeira usina C.A. localizada nas Cataratas do Niagara.

Entre 1890 e 1910, o abastecimento elétrico do setor industrial americano foi tão acelerado quanto sua adaptação. Em contrapartida, a penetração da energia elétrica no setor residencial aconteceu lentamente através de uma disputa acirrada com as companhias de gás que haviam investido pesado no mercado de iluminação.

A inovação obteve tanto sucesso que, em 1900, havia cerca de 25 milhões de lâmpadas elétricas incandescentes nos Estados Unidos. Parte delas destinava-se à iluminação em fogões, máquinas de costura, aspiradores de pó e outros utensílios.

Em 1884 o inglês Charles Parsons criou a turbina a vapor com o propósito de servir como propulsor para barcos [25]. O executivo Samuel Insull foi o primeiro a idealizar esse invento para a geração de energia elétrica no período em que atuava como presidente da companhia “General Electric”, fundada por Thomas Edson. Em 1903 ele encomendou uma turbina para um gerador a vapor de 5MW, iniciando uma revolução em equipamentos de geração elétrica.

Em meio a todo esse cenário envolvendo energia renovável está o petróleo, um elemento classificado como não renovável e considerado o combustível fóssil mais importante no panorama energético mundial.

Antes mesmo da invenção da roda d’água já se conhecia o petróleo, o qual vem sendo usado desde 3000 a.C.. Os mesopotâmios usavam “óleo de rocha” para vedação em suas arquiteturas, calafetamento de navios, na medicina e nas estradas. Há cerca de dois milênios os chineses o utilizavam para iluminação e aquecimento através do refinamento do óleo cru. No século VII, químicos árabes e persas descobriram que os elementos mais leves do petróleo misturados com “*quicklime*” produziam o “fogo Grego”, o que resultou na conhecida bomba de Napalm usada na Guerra do Vietnã.

Nos Estados Unidos, o petróleo foi descoberto pelos nativos da região, que ateavam fogo em pequenas poças do mineral como parte de um ritual religioso.

Já no início do século XIX, o petróleo mostrava seu valor com a fabricação de combustível para iluminação e lubrificantes, entretanto a grande maioria do mineral era extraída do carvão e do xisto.

A era moderna do petróleo, iniciada em agosto de 1859 na região de Oil Creek, foi creditada a um condutor de trem da Companhia Rock Oil, Edwin L. Drake, que perfurou clandestinamente cerca de vinte e um metros com uma broca caseira enquanto estava de licença médica. Ironicamente, ele não estava no local para testemunhar a “cortina” de petróleo que brotou do solo.

A edição do “Mineral Resources of the United States” de 1883 apresenta a excitação pública gerada pela demanda de petróleo para iluminação e fabricação de lubrificantes, causando uma expansão extraordinária do produto.

Em quatro décadas o emprego em larga escala de petróleo e seus derivados alastrou-se por vários países do mundo e uma superprodução provocou redução acentuada em seu valor de mercado.

Tanto o petróleo quanto a energia elétrica são fundamentais para o sucesso da qualidade de vida conquistada no século XXI, porém a saúde da Terra (ou seja, o meio ambiente) começou a ser ameaçada.

Em 1306 o rei da Inglaterra Edward I já se preocupava com o bem estar do meio ambiente, quando tentou coibir o uso de queimadores de carvão.

Em 1861 apontou-se a preocupação com o efeito estufa causado pela emissão excessiva de gases como o dióxido de carbono, metano e óxido nitroso, enclausurando a radiação infravermelha emitida e refletida pela Terra.

Desde então a preocupação com o efeito estufa em nosso ecossistema vem aumentando com o passar do tempo, já que, com o império do automóvel movido a derivados do petróleo, tal efeito se agravou consideravelmente.

O temor ao efeito estufa está modificando o cenário energético de todo o planeta a cada dia através de fontes não poluentes (energia “limpa”), como as coletadas da luz solar, vento, água e hidrogênio.

Vários tipos de geradores de energia “limpa” auxiliam no combate ao efeito estufa, entre eles podem ser citados os geradores eólicos, hidroelétricos, maremotrizes e outros além da fotocélula e da célula combustível.

Uma das grandes promessas para o controle de emissão de gases tóxicos é a utilização da célula combustível alimentada por hidrogênio em veículos automotores. Em uma reportagem da revista Veja, o autor escreve: “Os primeiros ônibus movidos a hidrogênio, combustível não poluente, começaram a circular em 1998 e, hoje, já estão presentes em doze países. O modelo brasileiro entrará em operação em 2008. Segundo a Empresa Metropolitana de Transportes Urbanos de São Paulo S.A., cinco ônibus entrarão em circulação em 2008 na cidade de São Paulo e parte da frota será substituída em 2015.” [26].

Além de substituir a fonte de energia dos veículos, a célula combustível pode ser aplicada a qualquer outro equipamento ou complexo alimentado à energia elétrica, desde um único eletrodoméstico até uma subestação de alguns megawatts (MW) [8].

1.2 Célula Combustível

Na década de 30 do século XIX, William Grove descobriu o princípio básico de funcionamento da célula combustível, como informado anteriormente, e realizou a eletrólise da água para gerar energia elétrica através do hidrogênio e do oxigênio.

Assim como a bateria de Galvani, a célula combustível gera energia elétrica através das reações de redução e oxidação, sendo que o conjunto dessas duas reações é denominado reação de Oxi-Redução (redox).

A célula combustível é um equipamento eletroquímico que converte energia química em energia elétrica e térmica, desde que alimentada continuamente por algum tipo de combustível.

Na experiência de Grove, cada célula era composta por dois eletrodos de platina imersos em provetas separadas. Metade do volume de cada proveta era preenchido com ácido sulfúrico aquoso (H_2SO_4), sendo que uma delas continha gás hidrogênio e a outra gás oxigênio.

O cientista atingiu seu objetivo em 1839 quando montou um sistema experimental composto por 50 células conectadas eletricamente em série, o qual alimentava um equipamento capaz de realizar a eletrólise da água. O hidrogênio proveniente da eletrólise era utilizado como combustível para o sistema experimental denominado “bateria voltaica gasosa” (“*gaseous voltaic battery*”), hoje conhecida como célula combustível (FC – “*Fuel Cell*”).

A Figura 1.1 ilustra um sistema com quatro células semelhantes às que Grove implementou em sua descoberta. Embora seu sistema contivesse 50 células em série, o cientista descobriu que era necessário um mínimo de 26 células em série para promover a eletrólise da água.

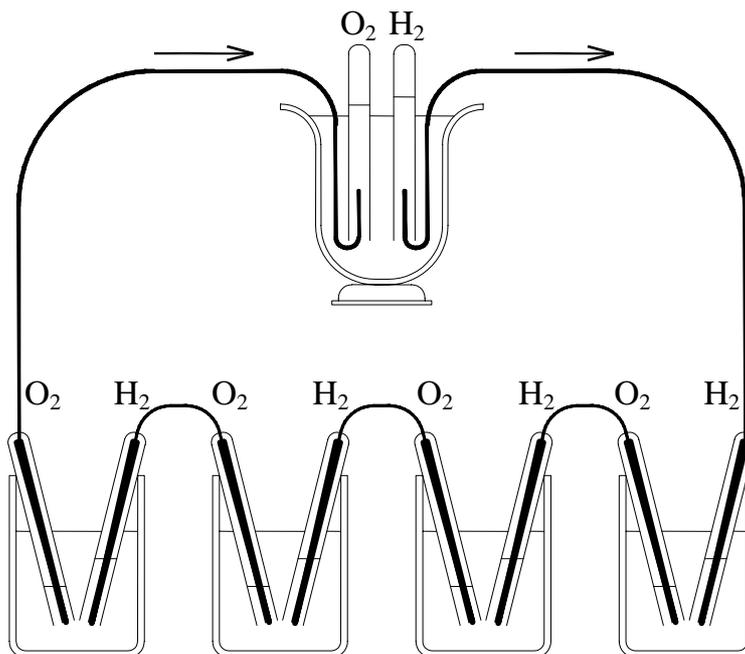


Figura 1.1: Sistema semelhante ao concebido por Grove em 1839.

Após o sucesso dos experimentos de Grove, outros pesquisadores começaram a se interessar pelo assunto e no final do século XIX notava-se algum progresso nessa área, porém a descoberta de novos tipos de FC se deu somente no século XX.

Como a história da FC apresenta riqueza em detalhes, serão citadas algumas datas da descoberta de novas tecnologias de FC para efeito histórico.

A temperatura de operação é uma forma de classificar a FC. Elas podem se enquadrar como sendo de baixa temperatura ($50 - 200^{\circ}\text{C}$), de temperatura média (200 a 600°C) ou de alta temperatura (600 a 1000°C).

Nesse contexto, cada tipo de célula combustível apresenta uma aplicação mais adequada às suas características peculiares. A PEMFC é apontada como uma das mais promissoras, pois além de operar em baixas temperaturas, ela pode ser aplicada em uma grande faixa de potência como mostra a Figura 1.2.

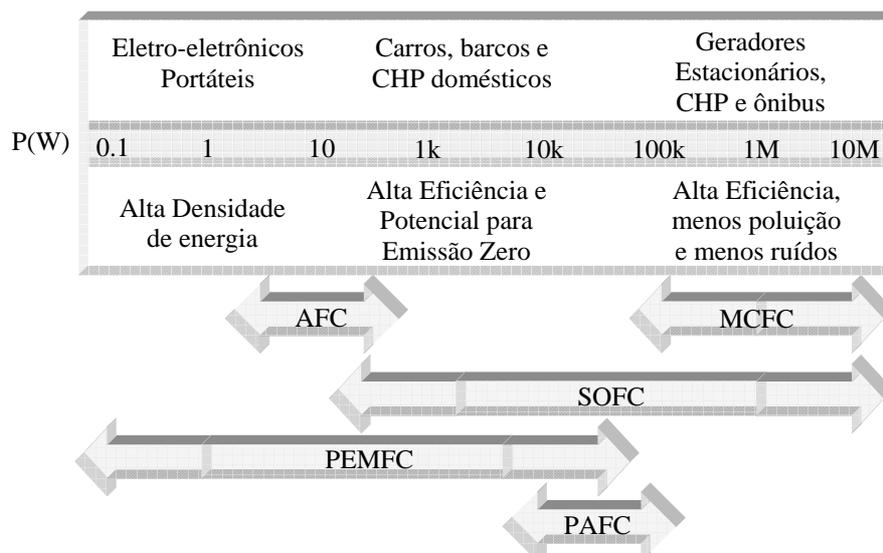


Figura 1.2: Aplicações recomendadas para o limite de potência de cada tipo de célula combustível.

A Tabela 1.1 apresenta com mais detalhes os nichos do mercado para cada célula e os tipos ou famílias mais explorados atualmente, cujos nomes são caracterizados pelo tipo de eletrólito empregado, utilizando acrônimos para sua designação.

A célula do tipo PEMFC apresenta as mesmas possibilidades da AFC, porém com maior expectativa de sucesso e mais flexibilidade por abranger maior faixa de potência e apresentar tolerância ao CO_2 quando alimentada por hidrogênio.

Embora a PEMFC (Proton Exchange Membrane Fuel Cell) e a AFC (Alkaline Fuel Cell) tenham sido exploradas para equipamentos militares, espaciais e portáteis, transporte e geração estacionária, elas apresentam elevado potencial quando empregadas como CHP (Combined Heat and Power Generation).

A PAFC (Phosphoric Acid Fuel Cell) é recomendada apenas em aplicações de CHP, pois sua temperatura de operação apresenta valores mais elevados e a potência conseguida com esse tipo de célula encontra-se entre 10 a 200kW.

Para a SOFC (Solid Oxide) e a MCFC (Molten Carbonate) estão reservadas as aplicações como CHP e geração estacionária de grande porte por possuírem maior eficiência energética que as demais, entretanto operam em elevadas temperaturas e requerem cuidados especiais em seu desligamento e reativação.

Dentre as histórias mais interessantes de célula combustível destacam-se as da AFC e da PEMFC, dois tipos de células de baixa temperatura, que despertaram interesse no meio científico aproximadamente 100 anos após sua invenção.

Tabela 1.1: Classificação das células a combustível.

Tipo de FC	Eletrólito	Portador de Carga	Temperatura de Operação	Combustível	Eficiência do Eletrólito	Potências de Aplicação
Alkaline FC (AFC)	KOH	OH ⁻	60 – 120°C	H ₂ Puro	35 – 55%	< 5kW (militar e especial)
Proton exchange membrane FC (PEMFC)	Polímero sólido (Nafion®)	H ⁺	50 – 100°C	H ₂ Puro (tolera CO ₂)	35 – 45%	Automotiva, CHP (5 – 250kW), portáteis
Phosphoric acid FC (PAFC)	Ácido Fosfórico	H ⁺	~ 220°C	H ₂ Puro (tolera aproximadamente 1% de CO ₂)	40%	CHP (200 kW)
Molten Carbonate FC (MCFC)	Lítio e Carbonato de Potássio	CO ₃ ²⁻	~ 650°C	H ₂ , CO, CH ₄ , outros hidrocarbonetos (tolera CO ₂)	>50%	200kW – MW
Solid oxide FC	Eletrólito de óxido sólido (íttria, zircônio)	O ²⁻	~ 1000°C	H ₂ , CO, CH ₄ , outros hidrocarbonetos (tolera CO ₂)	>50%	2kW – MW

Um dos grandes auges na história da célula combustível se deu na década de 60 do século XX com a conquista espacial. Dentre os maiores projetos utilizando essa tecnologia estão a Missão Espacial Apollo, que empregou células do tipo AFC, e a Missão Gemini, que utilizou células do tipo PEM para suprir as naves com energia elétrica e água potável [2,27].

Ainda na década de 60 pensava-se no emprego dessa tecnologia em outros meios de locomoção como submarinos e veículos terrestres. Em 1967 um pesquisador que dedicou sua vida à tecnologia de célula combustível, Karl Kordesch, finalizou o projeto de uma motocicleta movida a FC. Posteriormente, em 1970, ele adaptou uma FC em seu próprio carro, um Austin A-40 com autonomia de aproximadamente 300km, permanecendo com o veículo por mais de 3 anos [28].

O interesse por essa tecnologia baseia-se nas vantagens que a FC apresenta sobre a bateria e a máquina térmica conforme Tabela 1.2.

A célula combustível compartilha de semelhanças com a bateria pela natureza eletroquímica e com a máquina térmica com relação à alimentação constante e capacidade de aceitar diversos tipos de combustível.

Tabela 1.2: Vantagens e desvantagens da célula combustível em relação à bateria e à máquina térmica.

Com relação a:	Bateria	Máquina Térmica
Vantagens da célula combustível	Maior durabilidade	Maior eficiência energética
	Possibilidade de alimentação com vários combustíveis	Ausência de ruídos
	Possibilidade de aproveitamento térmico	Nenhuma ou baixa emissão de poluentes (depende do combustível)
		Maior facilidade no aproveitamento térmico
Desvantagens da célula combustível	Maior complexidade	Maior complexidade
	Valor comercial mais elevado	Valor comercial mais elevado
	Menor capacidade de curto circuito	Dificuldade (problema tecnológico) para o armazenamento do hidrogênio

Dentre as vantagens da célula combustível destaca-se a grande eficiência energética que supera a eficiência ideal de 50%, demonstrada termodinamicamente pelo ciclo de Carnot para a máquina térmica [29].

Tal eficiência é garantida pela característica eletroquímica do equipamento que, como uma bateria, é constituída por dois pólos separados em compartimentos distintos. O ânodo é o pólo positivo onde o combustível é injetado e o cátodo é o pólo negativo onde é injetado oxigênio.

Nos motores a combustão, a grande quantidade de energia térmica gerada na oxidação (queima) do combustível é transferida por condução para a carcaça do motor além de ser expelida através dos gases provenientes da reação. Dessa forma, parte da energia térmica é convertida em energia mecânica e o restante é rejeitada pelo sistema. Esta rejeição não ocorre nas reações químicas, já que a energia térmica liberada melhora a velocidade da reação.

Todas as famílias de FC admitem gás hidrogênio (H_2) como combustível. Desta forma ele é utilizado de forma clássica na explicação do princípio de funcionamento da célula.

No ânodo ocorre a oxidação (perda de elétrons) do hidrogênio e no cátodo ocorre a redução (ganho de elétrons) do oxigênio.

Para o funcionamento adequado de uma célula combustível, catalisadores se fazem necessários para acelerar as reações que seriam extremamente lentas. Um dos catalisadores mais eficientes, quando se utiliza hidrogênio como combustível, é a platina, que promove a decomposição da molécula de H_2 em $(2e^- + 2H^+)$ além de auxiliar no processo de obtenção do O_2 e H_2O no cátodo da célula.

1.2.1 A célula combustível tipo PEM

Uma das principais tecnologias de célula combustível, com maior potencial para aplicações práticas tecnológicas, é a denominada PEMFC, que leva esse nome devido ao tipo de eletrólito sólido (membrana) semipermeável e aos portadores de carga como os íons de hidrogênio (H^+).

A primeira PEMFC foi desenvolvida pela General Electric (GE) através de contrato de \$9 milhões firmado em 20 de março de 1962, para o desenvolvimento de células combustível para a nave espacial Gemini [2,27].

A primeira missão Gemini a usar a tecnologia foi a de número 5, em agosto de 1965.

O sistema consistia em três bancos de 32 células cada para produzir 1kW, funcionando a 21°C e provendo a nave de energia e água potável. Um grande

problema desse tipo de célula era o controle de água, já que a membrana de ácido sulfônico poliestireno sofria severamente com a oxidação, o que tornava o equipamento inapropriado para longos períodos de operação. Além disso, a PEM deveria permanecer úmida para garantir seu funcionamento de forma apropriada, o que não ocorria permanentemente, obrigando à troca do sistema por células do tipo AFC.

As membranas de troca protônica foram inicialmente desenvolvidas pela DuPont com o propósito de auxiliar a indústria de cloro-álcali na década de 60. Depois de muitas pesquisas, a DuPont conseguiu solucionar o problema de durabilidade da membrana com a estrutura de ácido sulfônico perfluorinado ainda na década de 60 [30]. O nome comercial dessa estrutura é Nafion®, que consiste em um tipo de PTFE (Politetrafluoretileno) cujo nome comercial é Teflon®.

Mais recentemente, a Ballard Power Systems produziu uma unidade de PEMFC de 80kW para operar em um submarino usando metanol como combustível [3].

Uma das vantagens da célula combustível do tipo PEM é a densidade de corrente elevada que gira em torno de $1\text{A}/\text{cm}^2$. Sua necessidade de operação em baixa temperatura para garantir a umidade na membrana pode ser uma vantagem, permitindo seu uso em equipamentos portáteis e ao mesmo tempo uma desvantagem, requerendo um controle adicional de umidade e limitando sua operação a temperaturas de pouco mais de 100°C quando submetida a pressões elevadas.

O rendimento da PEMFC é limitado pela temperatura de operação, portanto, a possibilidade de operação em temperaturas mais elevadas elevaria o rendimento do equipamento.

1.2.2 Princípio de funcionamento da FC

Como dito anteriormente, utiliza-se hidrogênio como combustível para a explicação do princípio de funcionamento da FC, o que será feito utilizando uma célula do tipo PEM como exemplo.

A célula do tipo PEM é composta por duas placas externas, dois eletrodos e uma membrana semipermeável. A membrana é posicionada no centro do dispositivo e cada conjunto de placa mais eletrodo forma o ânodo e o cátodo, como ilustra a Figura 1.3.

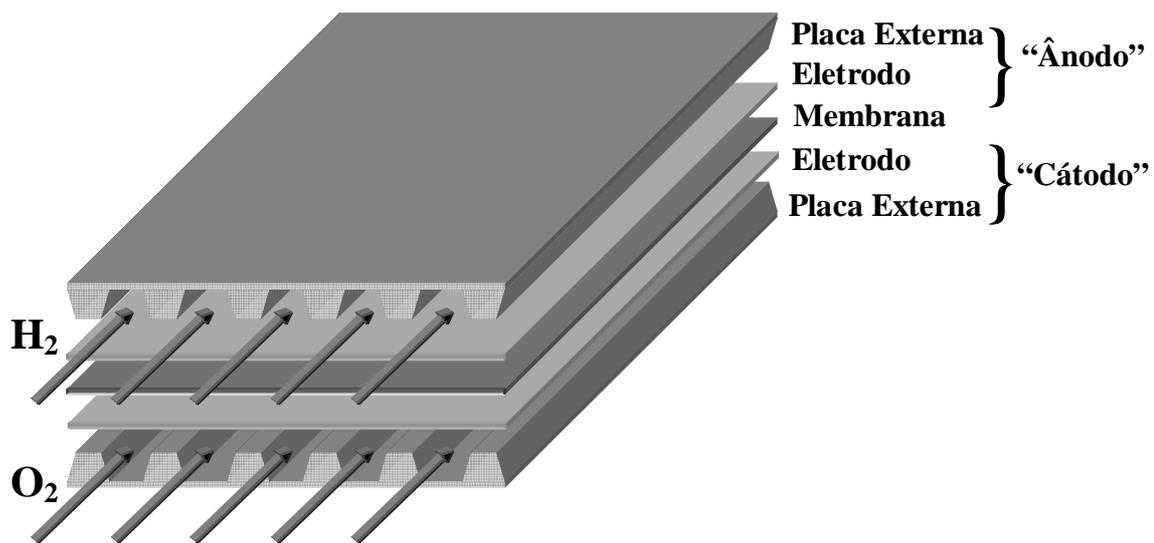


Figura 1.3: Constituição básica de uma célula combustível.

Nessa célula combustível, o cátodo é alimentado com ar atmosférico, pois as células da família de eletrólito sólido apresentam boa tolerância ao CO_2 .

Os elétrons livres do sistema tendem a passar pelo circuito externo constituindo uma corrente elétrica enquanto os cátions de H^+ passam através da membrana semipermeável no interior da célula como ilustra a Figura 1.4.

No cátodo encontram-se as moléculas de Oxigênio que reagem com os subprodutos do H_2 formando moléculas de H_2O e liberando calor em consequência da reação exotérmica.

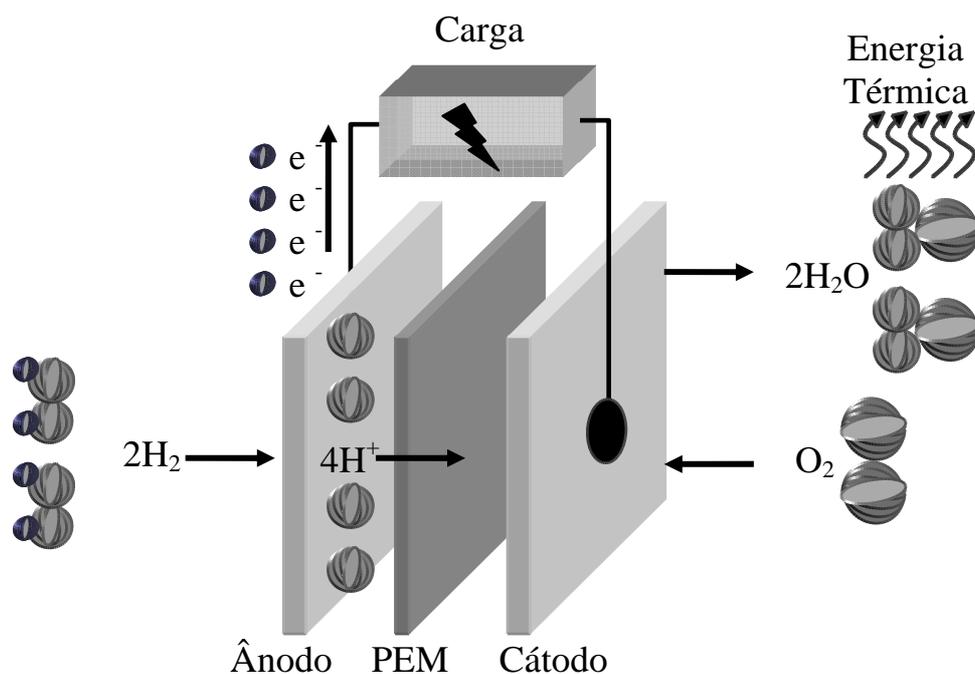


Figura 1.4: Princípio de funcionamento de uma célula combustível tipo PEM.

As reações envolvidas no processo resumem-se em uma reação REDOX apresentada na equação (1.3), formada pela oxidação do H₂, mostrada na equação (1.1) e pela redução do O₂, mostrada na equação (1.2). A aparente simplicidade das equações (1.1) e (1.2) é camuflada por sub-reações envolvendo catalisadores, apesar disso, a explicação detalhada desse processo não se faz necessária para os propósitos deste trabalho.



1.2.3 Equacionamento da característica estática de saída (Tensão versus Corrente) da FC

Cada célula combustível pode ser equacionada, com relação aos seus parâmetros elétricos de saída, utilizando-se detalhes construtivos bem particulares. Este equacionamento pode gerar equações complicadas para descrever sua característica elétrica de saída. Os fabricantes de célula combustível possuem essas equações, as quais são normalmente privativas.

Uma caracterização matemática mais genérica pode ser desenvolvida de forma simplificada através das leis da termodinâmica, descrevendo condições básicas como temperatura de operação e pressão do gás. Esse equacionamento fornece um modelo absolutamente satisfatório para o estudo das características elétricas estáticas de saída da célula combustível.

A Figura 1.5 apresenta uma característica estática de saída típica para uma FC, a qual pode ser dividida em três regiões bem distintas:

- Polarização de ativação (activation polarization);
- Polarização ôhmica (ohmic polarization);
- Polarização por concentração (concentration polarization).

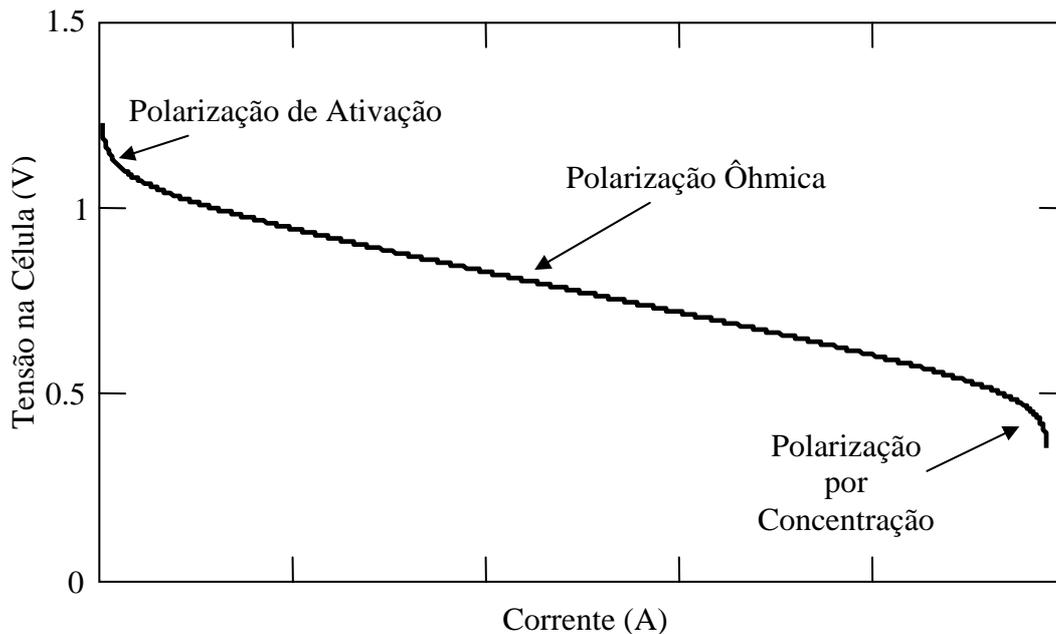


Figura 1.5: Característica estática de saída típica de uma célula combustível.

A determinação da tensão fornecida por uma bateria pode ser obtida com a equação de Nernst, que leva em consideração fatores como o tipo de substância envolvida na reação e suas pressões relativas. O princípio de funcionamento da FC é baseado em reações químicas, assim como o das baterias, podendo-se recorrer à equação de Nernst para a determinação da tensão do sistema em vazio. Essa tensão pode ser definida pela equação (1.4), que representa a tensão ideal da reação REDOX subtraída de termos relacionados à temperatura do sistema, pressão dos reagentes e outros parâmetros.

$$E_{\text{Nernst}} = 1,229 - 0,85 \cdot 10^{-3} \cdot (T_e - 298,15) - \frac{R \cdot T_e}{2 \cdot F} \cdot \left[\ln(P_{\text{H}_2}) + \frac{1}{2} \cdot \ln(P_{\text{O}_2}) \right] \quad (1.4)$$

Sendo:

- R Constante universal dos gases ideais: $R = 8,314 \text{ [J/K-mol]}$;
- T_e Temperatura do sistema $[\text{K}]$;
- F Constante de Faraday $[96.500 \text{ Coulomb/mol}]$;
- P_{H_2} Pressão parcial do hidrogênio $[\text{atm}]$;
- P_{O_2} Pressão parcial do oxigênio $[\text{atm}]$.

Como todo sistema real, a célula combustível apresenta perdas inerentes ao funcionamento. Desta forma, cada região de polarização apresenta uma perda característica.

Na polarização de ativação, a energia cinética da reação é mantida em níveis muito baixos, impedindo que uma quantidade expressiva de moléculas exceda a energia de ativação da reação, tornando as perdas de polarização por ativação dominantes nessa região. Somente após a energia de ativação da reação ser vencida o fluxo de elétrons e íons H^+ será estabelecido.

A polarização ôhmica ocorre em toda a excursão de densidade de corrente e é dominada pela resistência do eletrólito, que no caso da PEMFC é a membrana de troca protônica. Embora também receba contribuição das perdas inerentes aos dois eletrodos, essas perdas obedecem à lei de Ohm.

As perdas por concentração excessiva de gases também ocorrem durante toda a excursão de corrente, entretanto agravam-se para as correntes mais elevadas, pois a formação de gradientes de concentração gasosa no eletrólito e nos eletrodos dificulta demasiadamente as reações e o fluxo de H^+ , caracterizando essa região como polarização por concentração.

Combinadas com a equação (1.4), essas perdas podem ser representadas matematicamente pelas equações (1.5), (1.6) e (1.7), que correspondem às regiões de polarização de ativação, ôhmica e por concentração, respectivamente.

$$\eta_{act} = \xi_1 + \xi_2 \cdot Te + \xi_3 \cdot Te \cdot \ln(C_{O_2}) + \xi_4 \cdot Te \cdot \ln(i_{FC}) \quad (1.5)$$

$$\eta_{ohm} = i_{FC} \cdot R_C \quad (1.6)$$

$$\eta_{conc} = -\frac{R \cdot Te}{n \cdot F} \cdot \ln\left(1 - \frac{i_{FC}}{i_{max}}\right) \quad (1.7)$$

Sendo:

- ξ_n Coeficiente paramétrico baseado nas leis eletroquímicas, cinéticas e termodinâmicas;
- C_{O_2} Concentração de O_2 [mol/cm³];
- i_{FC} Corrente de troca interna da FC [A];
- R_C Resistência equivalente de contato da membrana [Ω];
- n Número de moles envolvidos no sistema [mol];

- i_{\max} Máxima corrente possível de acordo com a máxima taxa de reação [A];

Dessa forma, é fácil admitir que a região de trabalho da célula combustível situa-se na área linear de sua característica estática de saída (região ôhmica), porém para que isso ocorra, uma corrente razoável deve ser drenada.

Desta forma, considerando-se a tensão de Nernst e as equações das quedas de tensão inerentes às perdas de cada região de polarização, determina-se a equação da característica estática (tensão versus corrente) de uma célula da FC como demonstrado pela equação (1.8).

$$V_{FC} = E_{\text{Nernst}} - (\eta_{\text{act}} + \eta_{\text{ohm}} + \eta_{\text{conc}}) \quad (1.8)$$

Associando-se várias células em série e ou em paralelo, consegue-se uma bateria de FC, obtendo-se maior tensão e ou corrente terminal respectivamente, o que resulta em maior potência. Deste procedimento, resulta a equação (1.9).

$$V_{\text{BFC}} = n_{\text{cell}} \cdot V_{FC} \quad (1.9)$$

Sendo:

- V_{BFC} Tensão da bateria de FC;
- n_{cell} Número de células que compõem a bateria.

Uma reprodução da característica estática de saída de uma célula combustível do tipo PEM de 500W é apresentada por [31]. Baseando-se nesse caso, adequaram-se os parâmetros de acordo com a Tabela 1.3 para a obtenção da característica estática de saída de uma bateria de FC fictícia que se enquadrasse nas características estabelecidas neste trabalho.

Tabela 1.3: Parâmetros de um banco de FC com 2kW

Parâmetro	Valor	Parâmetro	Valor
n_{cell}	96	ξ_1	-0.948
Te	333K	ξ_2	$3.092 \cdot 10^{-3}$
F	96500J/(V·mol)	ξ_3	$7.6 \cdot 10^{-5}$
P_{H_2}	1atm	ξ_4	$-1.93 \cdot 10^{-4}$
P_{O_2}	0.2095atm	C_{O_2}	$1.84 \cdot 10^{-7} \text{ mol/cm}^3$
R_C	$3.6 \cdot 10^{-3} \Omega$	i_{max}	65A
n	2		

A Figura 1.6 apresenta a característica estática de saída da bateria de FC fictícia, cuja região ôhmica marcada pelas linhas tracejadas deve ser reproduzida pelo emulador proposto neste trabalho.

Considerando-se os parâmetros apresentados na Tabela 1.3, tem-se na Figura 1.6 a característica estática de saída para a FC fictícia, proposta para análise e emulação neste trabalho.

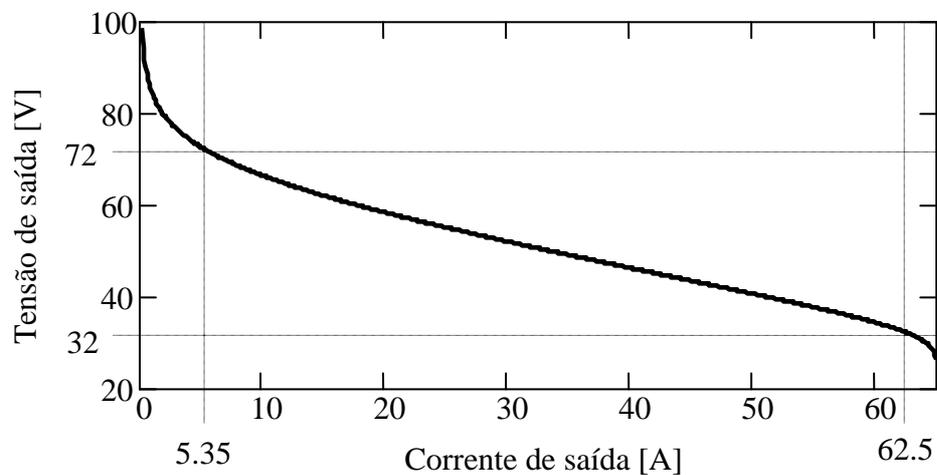


Figura 1.6: Característica estática de saída de uma bateria de FC fictícia.

1.3 Aproximação da Característica Estática de Saída

Como já comentado anteriormente, a característica estática da célula combustível determinada pelo modelo termodinâmico não é exata, e sim uma generalização de

uma célula combustível. Mais especificamente, o equacionamento corresponde à aproximação das características termodinâmicas das células do tipo PEM.

A região de operação da célula combustível situa-se na parte linear da característica estática de saída, dessa forma, o emulador pode ser modelado para operar somente nessa região, o que simplifica consideravelmente a equação de emulação, tornando-se uma reta com determinada inclinação α .

Dessa forma, a característica estática da FC na região ôhmica é aproximada pela equação (1.10), que descreve a região de trabalho com considerável exatidão.

$$y = a - x \cdot m \quad (1.10)$$

Sendo:

- y: Tensão de saída da célula;
- a: Tensão inicial da reta (não faz parte da curva de emulação);
- x: Corrente drenada da célula;
- m: Coeficiente de inclinação da reta.

A partir dessa reta, criam-se duas restrições para a obtenção da curva, uma no início, para quando a corrente é muito pequena, e outra no final, para quando a corrente passa do valor nominal, e por consequência a tensão torna-se insustentável, equivalente à região de concentração.

A primeira restrição determina que para qualquer corrente até um valor $I_{\text{mín}}$, a tensão de saída vale $V_{\text{máx}}$, portanto foi eliminada a emulação da região de ativação da célula.

A segunda restrição determina que se a corrente exceder o valor nominal $I_{\text{máx}}$, a tensão de saída cai à zero.

O coeficiente de inclinação da reta é determinado pelas tensões $V_{\text{mín}}$ e $V_{\text{máx}}$ e pelas correntes $I_{\text{mín}}$ e $I_{\text{máx}}$.

A curva de emulação será determinada de maneira mais detalhada no CAPÍTULO 3, considerando-se os limites de tensão e corrente adotados como segue.

$$V_{\text{máx}} = 72\text{V};$$

$$V_{\text{mín}} = 32\text{V};$$

$$I_{\text{máx}} = 62,5\text{A};$$

$$I_{\text{mín}} = 5,35\text{A}.$$

Esses valores impõem uma potência máxima de 2000W para quando a corrente drenada do sistema é máxima.

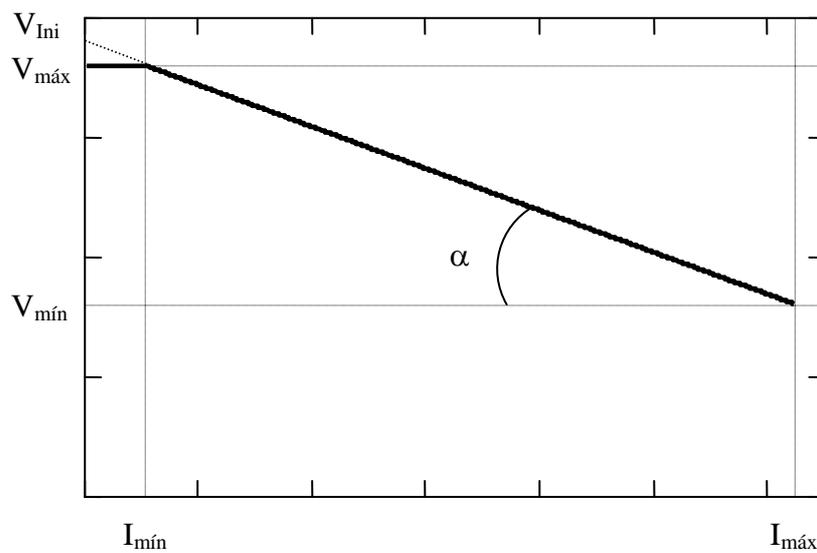


Figura 1.7: Curva de Emulação da Característica Estática Simplificada.

1.4 Considerações Finais

De forma geral, considera-se a célula combustível como uma fonte ecologicamente correta de obtenção de energia. Entretanto, ainda não pode ser encarada como a solução para o fim da poluição atmosférica por CO₂ causada pelos veículos automotores. Embora seja uma forma de energia mais limpa e eficiente que a combustão de fluidos combustíveis, atualmente (2006), a célula combustível ainda não é economicamente competitiva, sendo também de difícil análise e obtenção.

Para o estudo das características elétricas estáticas da célula combustível, pode-se determinar um modelo termodinâmico simplificado considerando-se uma grande variedade de células e sem levar em consideração inúmeras características construtivas.

Desta forma, além de não serem necessários para os objetivos deste trabalho, normalmente, modelos mais elaborados são de propriedade de empresas fabricantes de célula combustível e de difícil acesso.

Neste contexto, este trabalho de pesquisa tem como objetivo principal a emulação da característica estática de saída de uma célula tipo PEM, considerando-se principalmente a região de trabalho, através do uso de conversores do domínio da eletrônica de potência, utilizando-se controle digital implementado através de dispositivo FPGA e com o auxílio da linguagem de descrição de hardware VHDL, com o propósito de oferecer uma alternativa de sistema de alimentação para os testes preliminares necessários durante as fases de projeto e implementação de conversores CC/CC e CC/CA, ou seja, dos condicionadores de energia presentes nos sistemas de geração a células combustível. Portanto, as principais equações simplificadas para o desenvolvimento matemático da característica elétrica de saída de uma célula combustível tipo PEM foram apresentadas neste capítulo. Além disso, uma equação de primeira ordem foi adotada para a emulação simplificada da região ôhmica de operação, que será adotada pelo sistema emulador proposto neste trabalho.

CAPÍTULO 2

2 Emulador proposto para célula combustível tipo PEM

As características estáticas do conjunto de células combustível do tipo PEM serão emuladas pelo conversor proposto de acordo com os critérios especificados no item 1.3. Assim a faixa de variação da tensão de saída foi estipulada no intervalo (32V – 72V) para a região de polarização ôhmica.

Para propiciar o controle da estrutura, sensores de corrente e tensão de saída alimentam a rotina programada em um FPGA, determinando corretamente os pulsos adequados para o bom funcionamento do emulador.

Neste contexto, considerando os esforços máximos de corrente, propõe-se um conversor-emulador com tensão de alimentação nominal de 400V_{CC}. Portanto, a estrutura para o conversor-emulador, conversor CC/CC, proposta neste trabalho é composta por um conversor isolado do tipo “*Full-bridge*”, com característica estática de saída de abaixador de tensão como mostra a Figura 2.1.

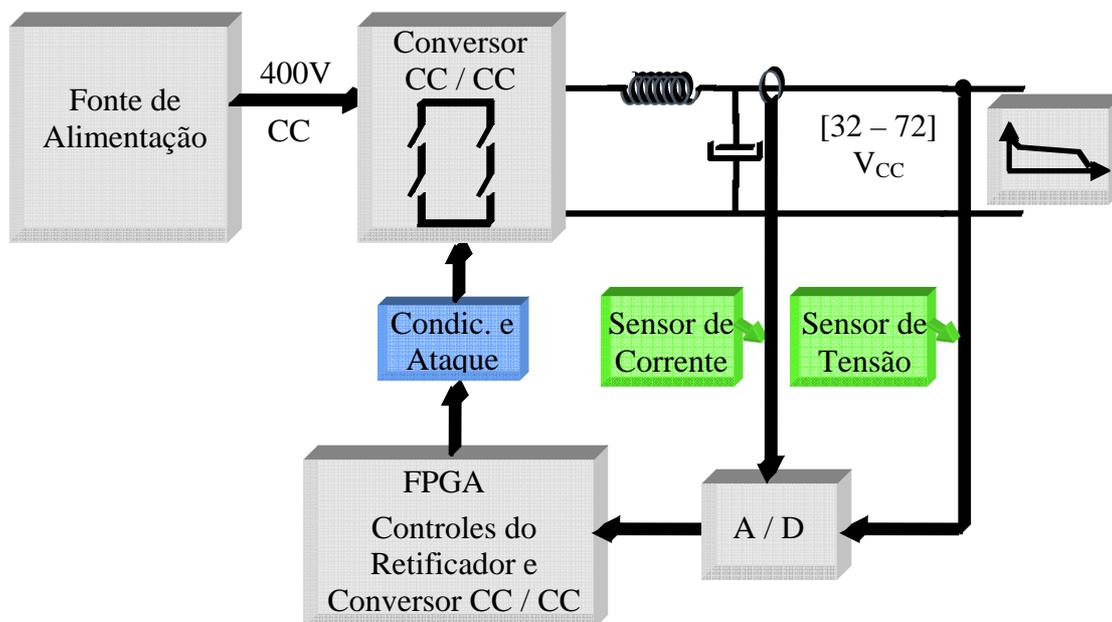


Figura 2.1: Diagrama de blocos do emulador.

Com o objetivo de propiciar a redução das perdas em comutação com a operação no modo de controle PWM do tipo “*Phase-Shift*”, esse conversor é implementado com transistores MOSFETs, em virtude da existência de comutação não dissipativa do tipo “*Zero Voltage Switching*” (ZVS) em ampla faixa de variação de carga.

Neste tipo de modulação, “*PWM-Phase-Shift*”, com comutação ZVS, tem-se a possibilidade de incorporação dos elementos intrínsecos dos transistores e diodos (capacitâncias) e do transformador isolador (indutância de dispersão), sendo possível a redução dos níveis de ruído de EMI – “*Electromagnetic Interference*” [32].

Restringindo a emulação da característica estática da célula combustível apenas para a operação na região ôhmica da curva característica de saída V versus I deste equipamento, o controlador digital pode ser composto por um controlador proporcional integral (PI) de tensão. Este controlador é sugerido utilizando equações que envolvem o erro da tensão de saída do conversor.

O controle PI utilizado neste trabalho tem função de atuar na estabilidade do conversor e em seu controle preciso da tensão de saída em regime permanente, não impondo severas restrições de velocidade de resposta dinâmica da estrutura.

2.1 Etapas de Funcionamento do Conversor “Full-Bridge” ZVS PWM “Phase-Shift” com características de abaixador de tensão

No desenvolvimento do modelo matemático apresenta-se conversor “Full-Bridge” isolado com características de abaixador de tensão, como mostrado na Figura 2.2, referiu-se o estágio secundário ao primário com o objetivo de simplificar a análise quantitativa de cada etapa de funcionamento.

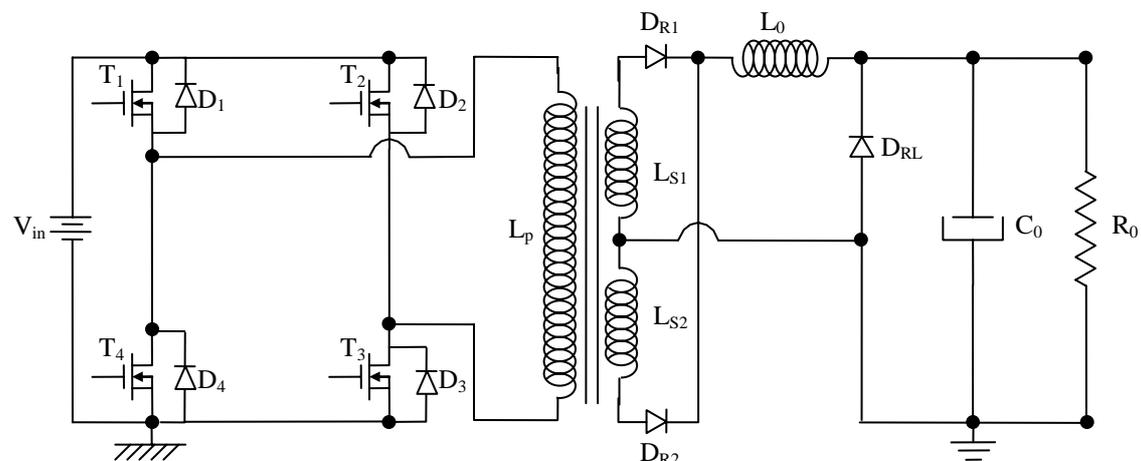


Figura 2.2: Conversor “Buck-Full-Bridge” isolado.

A Figura 2.3 mostra a estrutura não isolada do conversor “Full-Bridge” que será utilizada no equacionamento de cada etapa de funcionamento.

O equacionamento do conversor foi desenvolvido para operação em MCC (Modo de Condução Contínua), mostrando cada etapa de funcionamento e suas principais formas de onda de tensão e corrente.

As etapas de funcionamento desta estrutura operando em MCC são mostradas na Figura 2.4 e suas principais formas de onda de tensão e corrente na Figura 2.5.

Mais adiante, apresenta-se o desenvolvimento de cada etapa de funcionamento do conversor em questão, além de sua operação em MCD (Modo de Condução Descontínua).

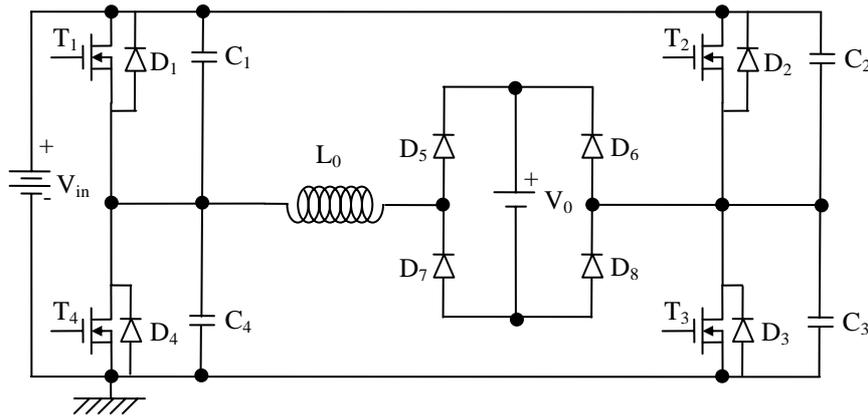


Figura 2.3: Circuito Simplificado do conversor “Buck-Full-Bridge” referido ao primário do transformador de isolação.

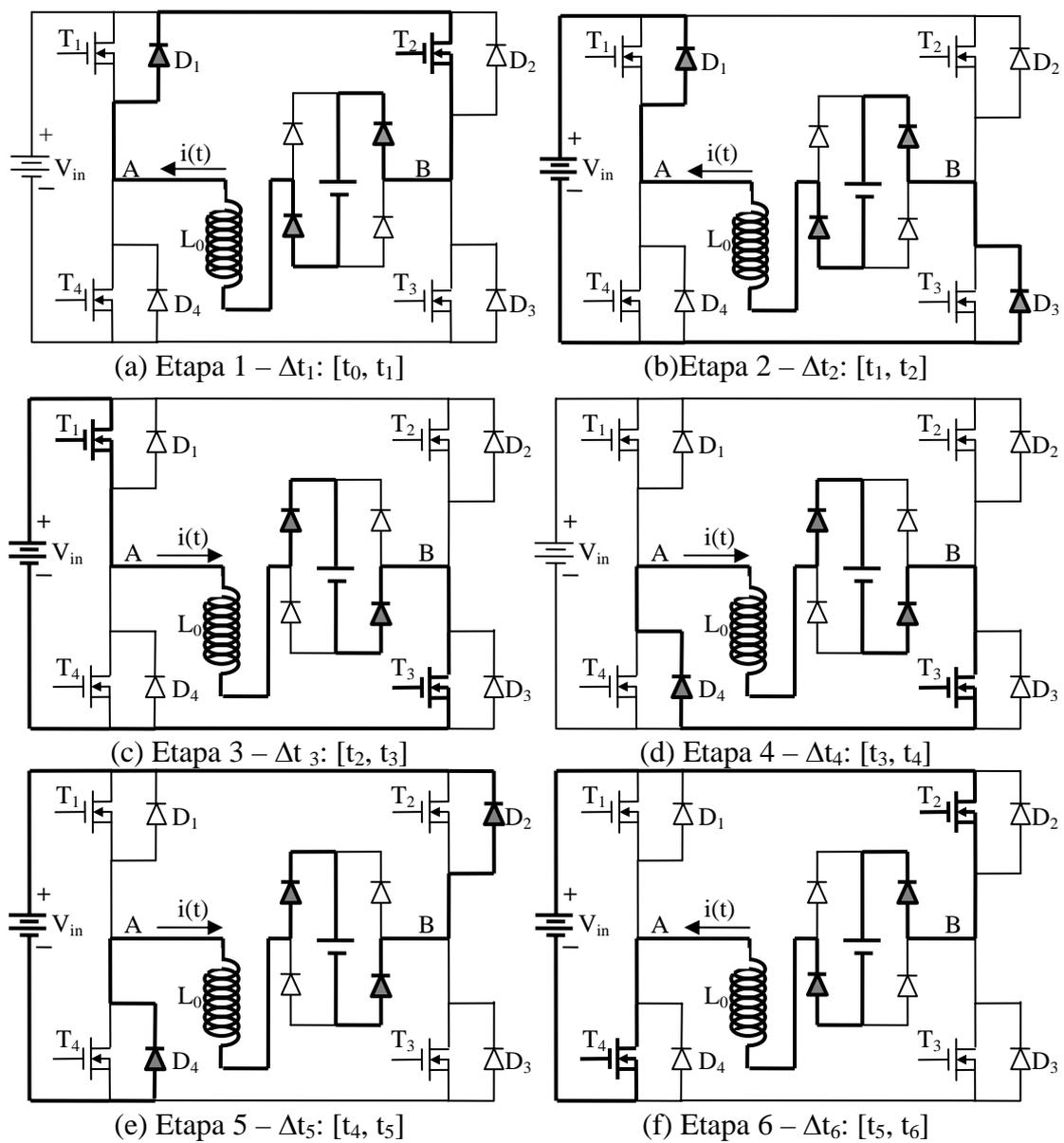


Figura 2.4: Etapas de funcionamento do conversor “Buck Full-Bridge” (circuito simplificado).

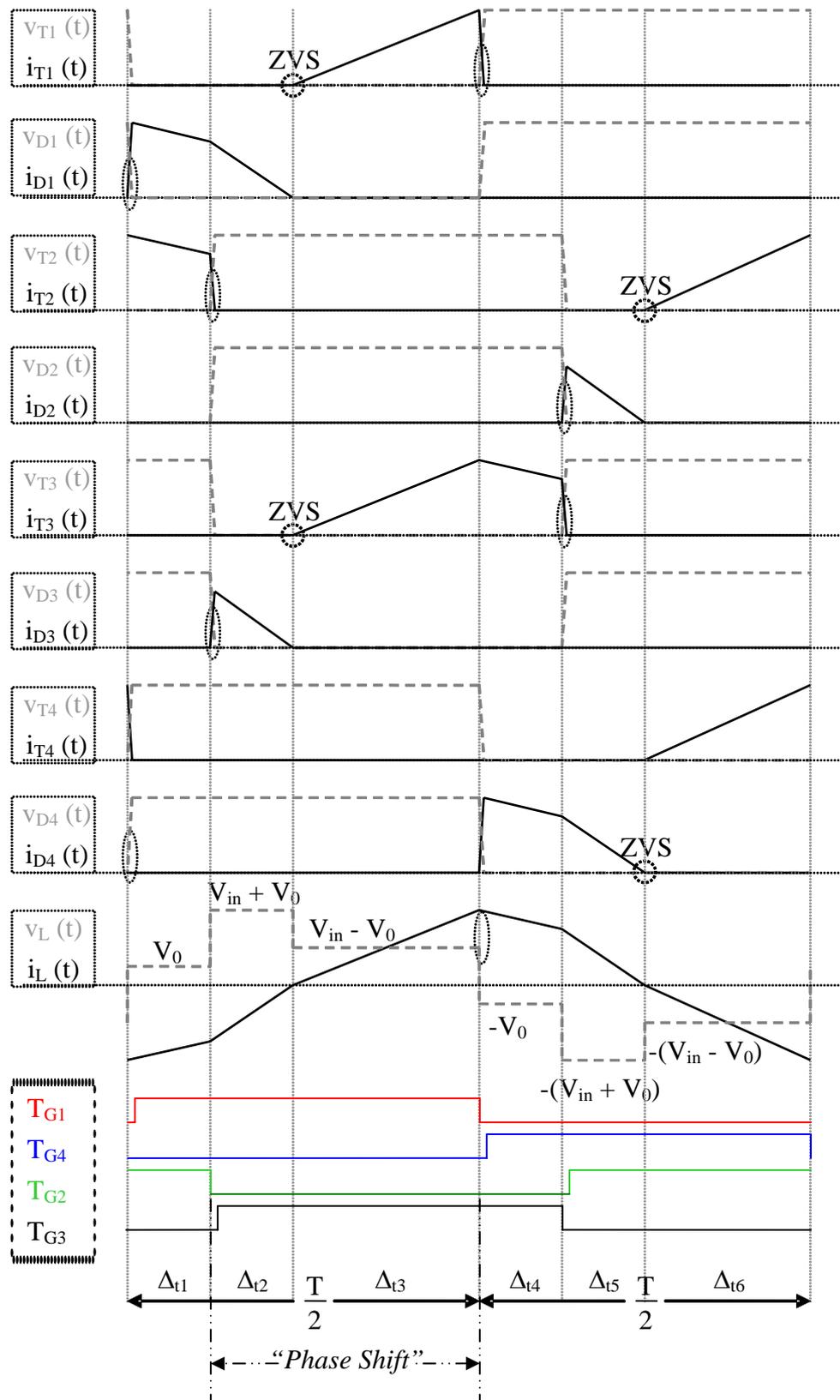


Figura 2.5: Principais formas de onda teóricas para o conversor “Buck-Full-Bridge” operando com modulação PWM “Phase-Shift” no modo de condução contínua (MCC).

2.2 Etapas de funcionamento passo a passo

Nos sub-itens seguintes serão apresentadas as análises quantitativas e qualitativas para cada etapa de funcionamento da estrutura proposta

2.2.1 Análise no modo contínuo de condução.

Considerando que o intervalo de tempo referente à carga ou descarga dos capacitores intrínsecos aos transistores (C_1 , C_2 , C_3 e C_4) são desprezíveis, pode-se ignorar as etapas de funcionamento referentes a esses eventos, simplificando o equacionamento.

2.2.1.1 1ª Etapa, Intervalo $\Delta t_1 = [t_0, t_1]$

Considerando o indutor L_0 com uma energia inicial armazenada, a etapa de funcionamento mostrada na Figura 2.6 é definida como a etapa inicial. Dessa forma, o indutor possui uma corrente com amplitude negativa, pois os diodos e o transistor em condução nessa etapa impõe este sentido.

Assim, no instante de tempo t_0 tem-se:

$$i_L(t_0) = -I_2 \quad (2.1)$$

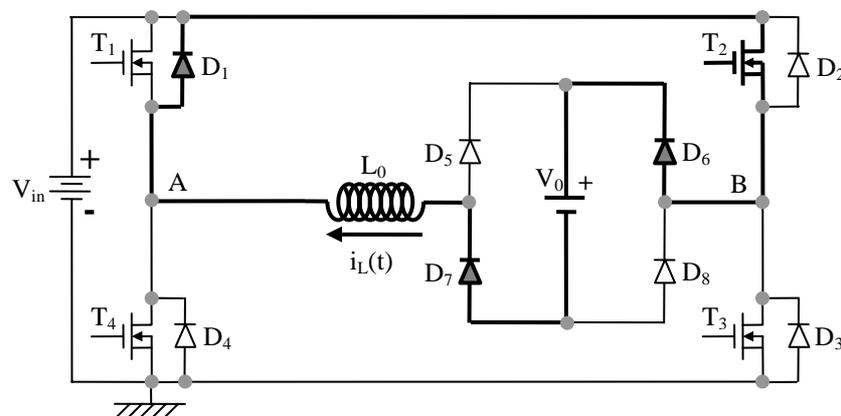


Figura 2.6: Intervalo $\Delta t_1 = [t_0, t_1]$

Durante este intervalo, a tensão $v_{AB}(t)$ permanece nula e a corrente no indutor $i_L(t)$ decresce (em módulo) em função da derivada imposta pela tensão V_0 e a indutância L_0 .

Depois do intervalo de tempo Δt_1 determinado pela equação (2.2), o fluxo de corrente no transistor T_2 é extinto pelo bloqueio do transistor através do comando de gate e a corrente no indutor determinada pela equação (2.3) é transferida para o diodo D_3 , determinando o início da segunda etapa de funcionamento do conversor.

$$\Delta t_1 = (I_2 - I_1) \frac{L_0}{V_0} \quad (2.2)$$

$$i_L(t_1) = -I_1 \quad (2.3)$$

2.2.1.2 2ª Etapa, Intervalo $\Delta t_2 = [t_1, t_2]$

Em $t = t_1$ a corrente no indutor L_0 é determinada pela equação (2.3) e os diodos D_1 e D_3 se encontram em condução como mostrado na Figura 2.7.

Durante esta etapa de funcionamento a tensão $v_{AB}(t)$ permanece constante de acordo com a equação (2.4) e a corrente no indutor conserva-se na decrescente (em módulo) de acordo com uma derivada imposta pelo indutor L_0 juntamente com a soma das tensões de entrada e de saída.

$$v_{AB}(t) = V_{in}; \forall t_1 < t < t_2 \quad (2.4)$$

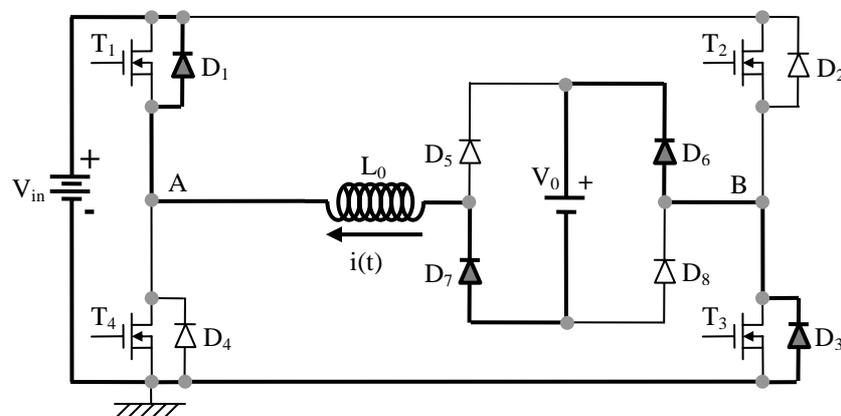


Figura 2.7: Intervalo $\Delta t_2 = [t_1, t_2]$

Os transistores T_1 e T_3 são comandados para a condução nesta etapa de funcionamento. Com o término do intervalo de tempo Δt_2 determinado pela equação (2.5), a corrente no sistema torna-se nula. Nesse instante os transistores T_1 e T_3 entram em condução com tensão nula (ZVS) e corrente nula (ZCS), determinando o início da terceira etapa de funcionamento do conversor. Os diodos D_1 e D_3 são bloqueados quando a corrente se anula.

$$\Delta t_2 = I_1 \cdot \frac{L_0}{V_{in} + V_0} \quad (2.5)$$

2.2.1.3 3ª Etapa, Intervalo $\Delta t_3 = [t_2, t_3]$

Em $t = t_2$ a corrente no indutor L_0 é nula e os transistores T_1 e T_3 entram em condução como mostra a Figura 2.8.

Durante esta etapa de funcionamento, a tensão $v_{AB}(t)$ permanece constante conforme a equação (2.6) e a corrente no indutor L_0 torna-se positiva e evolui positivamente com derivada imposta pela indutância do circuito juntamente com a diferença entre as tensões de entrada e de saída.

$$v_{AB}(t) = V_{in}; \forall t_2 < t < t_3 \quad (2.6)$$

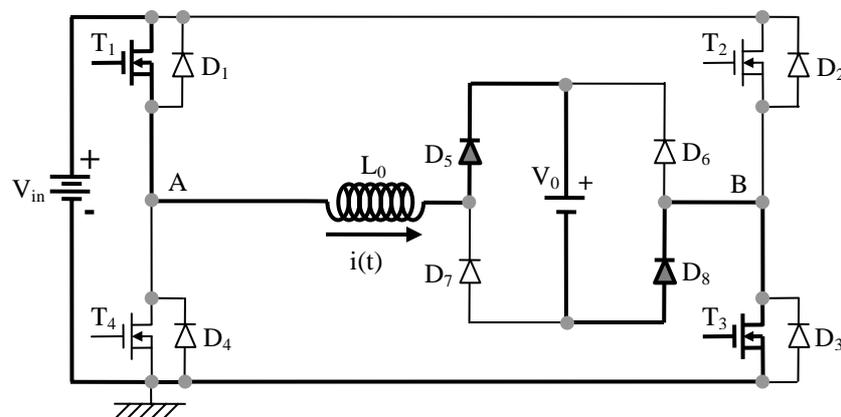


Figura 2.8: Intervalo $\Delta t_3 = [t_2, t_3]$

Decorrido o intervalo de tempo Δt_3 determinado pela equação (2.7), o transistor T_1 é comandado para o bloqueio e a corrente no indutor determinada pela equação (2.8) é assumida pelo diodo D_4 .

$$\Delta t_3 = I_2 \frac{L_0}{V_{in} - V_0} \quad (2.7)$$

$$i_L(t_3) = I_2 \quad (2.8)$$

2.2.1.4 4ª Etapa, Intervalo $\Delta t_4 = [t_3, t_4]$

Em $t = t_3$, a corrente no indutor L_0 é determinada pela equação (2.8), o transistor T_1 é comandado para o bloqueio, transferindo toda corrente para o diodo D_4 . Desta forma, o transistor T_3 e o diodo D_4 permanecem em condução nessa etapa, como mostra a Figura 2.9.

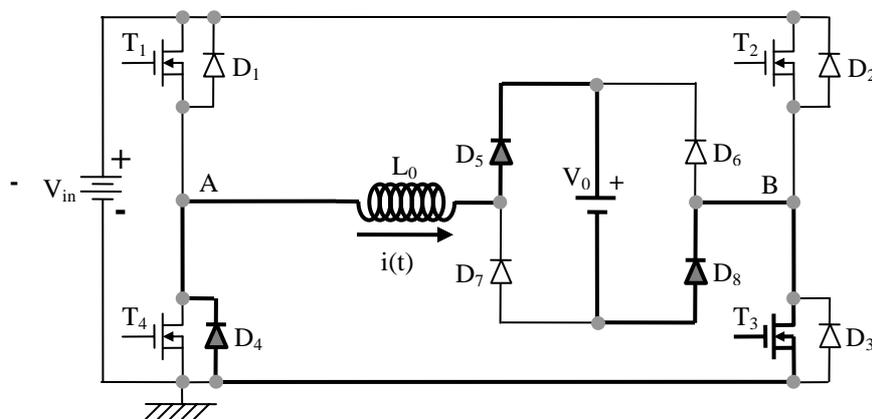


Figura 2.9: Intervalo $\Delta t_4 = [t_3, t_4]$

A tensão $v_{AB}(t)$ permanece nula durante o período de tempo Δt_4 determinado pela equação (2.9) e a corrente no indutor $i_L(t)$ apresenta um valor positivo e uma derivada negativa determinada pela relação da indutância com a tensão de saída do conversor.

$$\Delta t_4 = (I_2 - I_1) \frac{L_0}{V_0} \quad (2.9)$$

2.2.1.5 5ª Etapa, Intervalo $\Delta t_5 = [t_4, t_5]$

Em $t = t_4$ a corrente no indutor L_0 é determinada pela equação (2.10) e os diodos D_2 e D_4 se encontram em condução como mostrado na Figura 2.10.

Durante esta etapa de funcionamento, a tensão $v_{AB}(t)$ permanece constante de acordo com a equação (2.11) e a corrente no indutor $i_L(t)$ conserva-se na decrescente de acordo com uma derivada imposta pelo indutor L_0 juntamente com a soma das tensões de entrada e de saída.

$$i_L(t_4) = I_1 \quad (2.10)$$

$$v_{AB}(t) = -V_{in}; \forall t_4 < t < t_5 \quad (2.11)$$

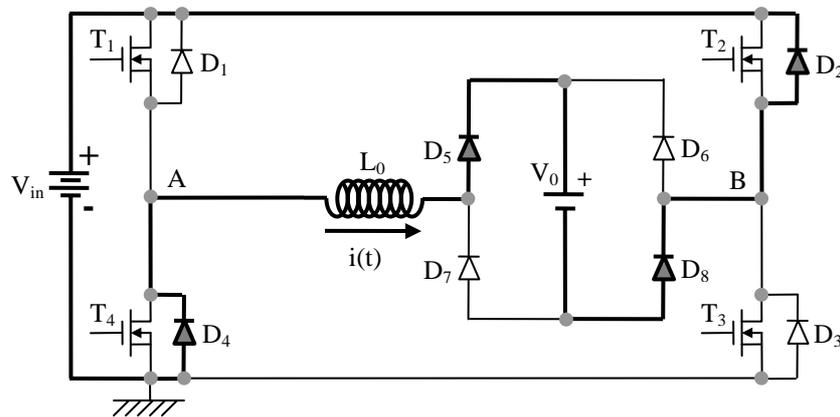


Figura 2.10: Intervalo $\Delta t_5 = [t_4, t_5]$

Os transistores T_2 e T_4 são comandados para a condução nesta etapa de funcionamento. Com o término do intervalo de tempo Δt_5 , determinado pela equação (2.12), a corrente no sistema torna-se nula. Nesse instante os transistores T_2 e T_4 entram em condução com tensão nula (ZVS) e corrente nula (ZCS), determinando o início da sexta etapa de funcionamento do conversor. Os diodos D_2 e D_4 são bloqueados quando a corrente se anula.

$$\Delta t_5 = I_1 \frac{L_0}{V_{in} + V_0} \quad (2.12)$$

2.2.1.6 6ª Etapa, Intervalo $\Delta t_6 = [t_5, t_6]$

Em $t = t_5$ a corrente no indutor L_0 é nula e os transistores T_2 e T_4 entram em condução como mostra a Figura 2.11.

Durante esta etapa de funcionamento, a tensão $v_{AB}(t)$ permanece constante conforme a equação (2.13) e a corrente no indutor L_0 torna-se negativa e evolui (em módulo) de acordo com a derivada imposta pela indutância do circuito juntamente a diferença entre as tensões de entrada e de saída.

$$v_{AB}(t) = -V_{in}; \forall t_5 < t < t_6 \quad (2.13)$$

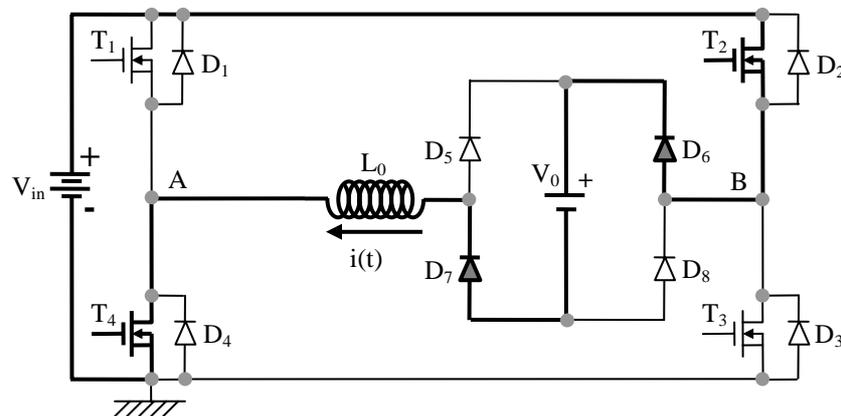


Figura 2.11: Intervalo $\Delta t_6 = [t_5, t_6]$

Decorrido o intervalo de tempo Δt_6 determinado pela equação (2.14), o transistor T_4 é comandado para o bloqueio e a corrente no indutor determinada pela equação (2.15) é assumida pelo diodo D_1 .

$$\Delta t_6 = I_2 \frac{L_0}{V_{in} - V_0} \quad (2.14)$$

$$i_L(t_6) = -I_2 \quad (2.15)$$

A 6ª etapa delimita o ciclo completo do conversor. Dessa forma, a próxima etapa está descrita no item 2.2.1.1.

2.2.2 Análise Quantitativa

A Figura 2.12 apresenta a corrente através do indutor $i_L(t)$ e a tensão $v_{AB}(t)$ durante mais de um ciclo de funcionamento do conversor, oferecendo informações importantes para a análise quantitativa da estrutura operando em MCC.

De acordo com a descrição das etapas de funcionamento do conversor, os tempos das etapas apresentam as relações mostradas pelas equações (2.16), (2.17) e (2.18). O confronto destes períodos de tempo com as formas de onda mostradas na Figura 2.12 mostra simetria nas curvas, garantindo o balanço de energia para uma condição de operação em regime permanente.

$$\Delta t_1 = \Delta t_4 = \frac{(I_2 - I_1) \cdot L_0}{V_0} \quad (2.16)$$

$$\Delta t_2 = \Delta t_5 = \frac{I_1 \cdot L_0}{(V_{in} + V_0)} \quad (2.17)$$

$$\Delta t_3 = \Delta t_6 = \frac{I_2 \cdot L_0}{V_{in} - V_0} \quad (2.18)$$

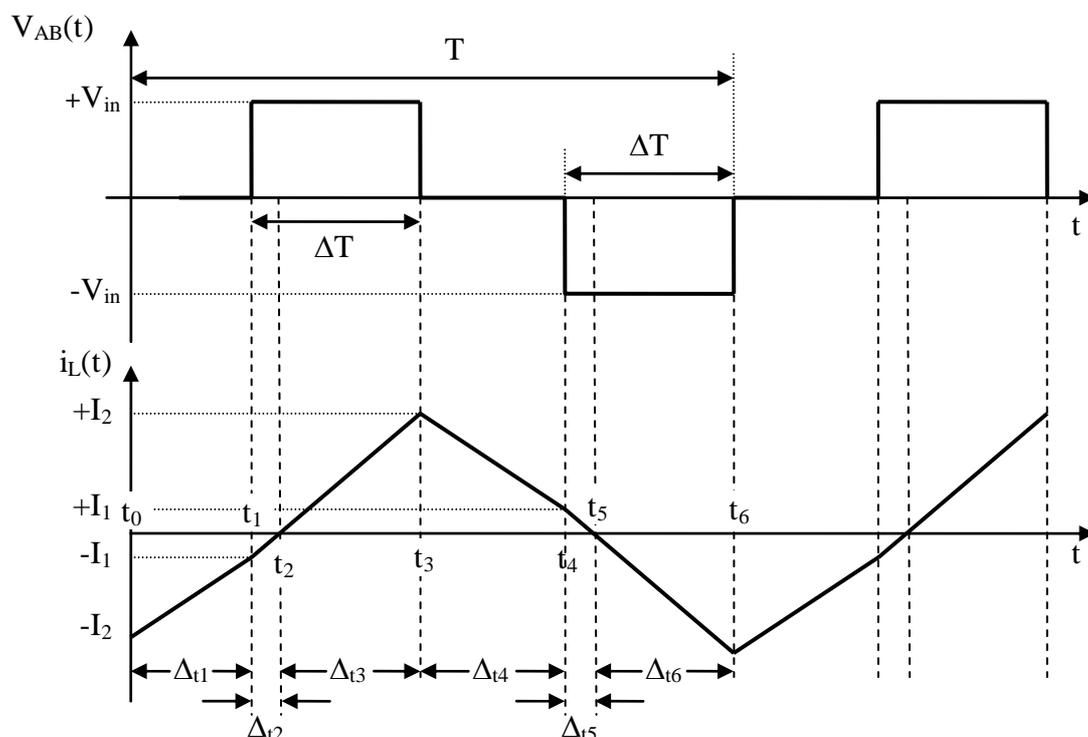


Figura 2.12: Formas de ondas da corrente e tensão no indutor do conversor “*Full-Bridge-PWM-Phase-Shift*” abaixador de tensão.

De acordo com a Figura 2.12, o intervalo ΔT é definido por:

$$\Delta T = \Delta t_2 + \Delta t_3 = \Delta t_5 + \Delta t_6 \quad (2.19)$$

Como em regime permanente as correntes são simétricas a cada período, pode-se trabalhar com apenas meio período da forma de onda a partir da Figura 2.12, determinando-se a razão cíclica do conversor de acordo com a equação (2.20).

$$D = \frac{2 \cdot \Delta T}{T} \quad (2.20)$$

A relação entre o período e Δt_4 se dá por:

$$\Delta t_4 = \frac{T}{2} - \Delta T \quad (2.21)$$

Define-se também o ganho estático como:

$$q = \frac{V_0}{V_{in}} \quad (2.22)$$

Trabalhando as equações (2.20), (2.21) e (2.22) determinam-se:

$$\frac{\Delta t_1}{T} = \frac{\Delta t_4}{T} = \frac{(1-D)}{2} \quad (2.23)$$

$$\frac{\Delta t_2}{T} = \frac{\Delta t_5}{T} = \frac{(D+q)}{4} \quad (2.24)$$

$$\frac{\Delta t_3}{T} = \frac{\Delta t_6}{T} = \frac{(D-q)}{4} \quad (2.25)$$

A corrente média na carga \bar{I}_0 é dada pela soma das correntes médias em cada intervalo, multiplicadas por seus respectivos períodos e divididas pelo período de chaveamento T , determinando dessa forma a equação (2.26), onde o fator multiplicador 2 é considerado devido ao emprego da simetria da corrente.

$$\bar{I}_0 = \frac{2}{T} \cdot \left[\Delta t_3 \cdot \frac{I_2}{2} + \Delta t_4 \cdot \left(\frac{I_2 - I_1}{2} + I_1 \right) + \Delta t_5 \cdot \frac{I_1}{2} \right] \quad (2.26)$$

Desenvolvendo a equação (2.26) determina-se:

$$\bar{I}_0 = \frac{V_{in}}{8 \cdot L \cdot f_s} \cdot (2 \cdot D - D^2 - q^2) \quad (2.27)$$

Define-se a corrente média normalizada na carga (\bar{I}_N) como:

$$\bar{I}_N = \frac{8 \cdot L \cdot f_s}{V_{in}} \cdot \bar{I}_0 \quad (2.28)$$

Então:

$$\bar{I}_N = (2 \cdot D - D^2 - q^2) \quad (2.29)$$

Manipulando a equação (2.29) determina-se a equação (2.30) que representa o ganho estático da estrutura em função da corrente média normalizada e da razão cíclica (D) do conversor.

$$q = \sqrt{D \cdot (2 - D) - \bar{I}_N} \quad (2.30)$$

A Figura 2.13 apresenta a curva de q em função de \bar{I}_N , tomando-se D como parâmetro para definir as diversas curvas apresentadas tanto no modo contínuo como no descontínuo.

O ganho estático para a região de condução descontínua é dado pela equação (2.31) e para a região de condução crítica pela equação (2.32).

$$q = \frac{2 \cdot D^2}{2 \cdot D^2 + \bar{I}_N} \quad (2.31)$$

$$q = D \quad (2.32)$$

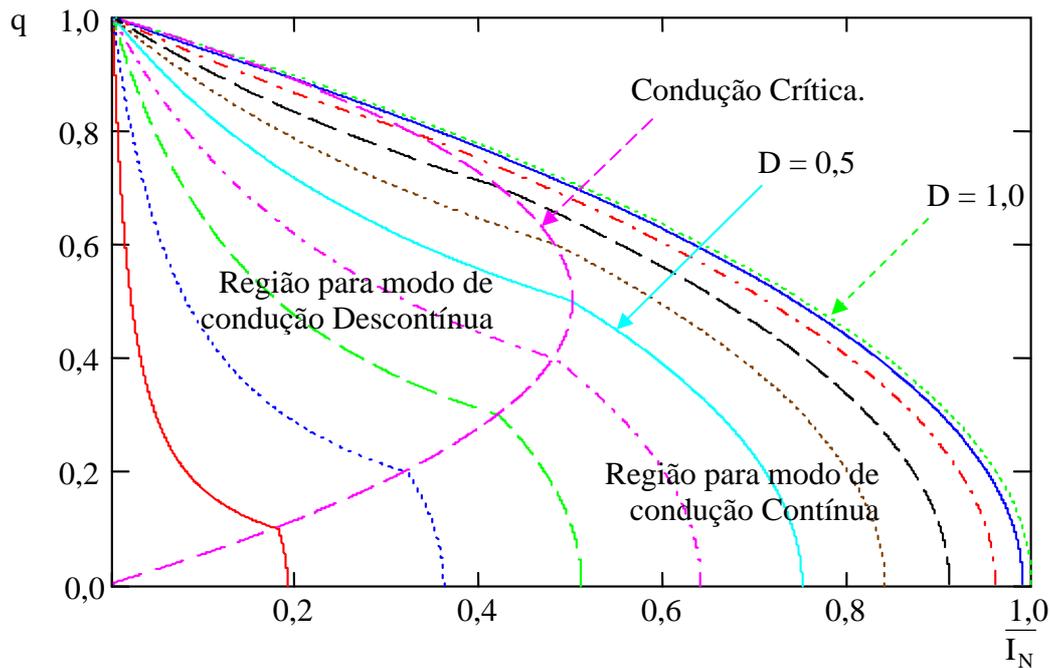


Figura 2.13: Ganho estático q em função da corrente média normalizada na carga \overline{I}_N e tomando-se D como parâmetro definido de 0.1 em 0.1.

2.3 Controle “*PWM-Phase-Shift*”

O controle “*PWM-Phase-Shift*” consiste em manter o comando de um par de transistores pertencentes a um dos braços fixo, ao passo que o comando do segundo par de pode ser defasado em 180° tomando-se uma referência com relação ao primeiro par.

A Figura 2.14 mostra os comandos de T_1 e T_4 fixos e defasados de 180° entre eles, com um pequeno “tempo morto” para garantir a ausência de sobreposição de comandos do mesmo braço, o que causaria um curto circuito na fonte de entrada.

De maneira análoga ao par T_1 e T_4 , é inserido um “tempo morto” entre os transistores T_2 e T_3 , entretanto estes podem ser deslocados conjuntamente em até um ângulo de 180° .

Uma forma de obtenção do controle “*Phase-Shift*” poderia ser realizada através de uma modulação PWM convencional, onde a largura dos pulsos é modificada de acordo com a comparação de uma forma de onda portadora dente de serra e um sinal modulante, gerando um sinal modulante PWM como mostra a Figura 2.14.

A borda de descida do sinal modulante PWM convencional, aciona um circuito mono-estável para um dos transistores deslocáveis, T_2 , por exemplo. O outro transistor, T_3 , é acionado por outro circuito mono estável acionado pela borda de descida do evento subsequente do sinal modulado.

A Figura 2.14 mostra todas as etapas desse processo a partir de um sinal modulante variando no tempo com uma derivada negativa de forma a evidenciar melhor o deslocamento angular dos pulsos dos transistores T_2 e T_3 .

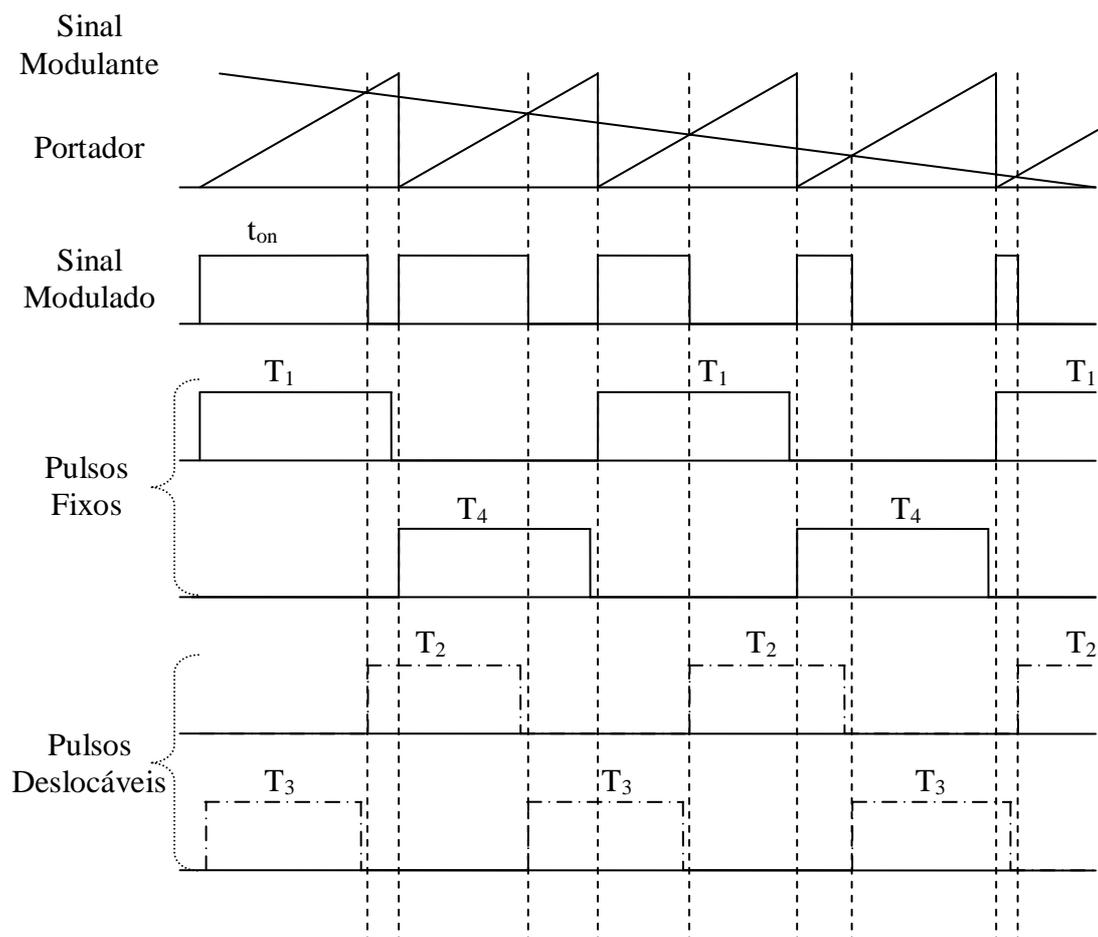


Figura 2.14: Geração de “*PWM-Phase-Shift*”.

2.4 Controle Digital para a emulação da Característica Simplificada de Saída V (versus) I

Foi mostrado no CAPÍTULO 1 que a célula combustível apresenta uma curva típica da característica estática V versus I de saída mostrada na página 18 e que para as pretensões desse trabalho basta emular a região de polarização ôhmica.

A Figura 2.15 apresenta a característica de saída simplificada por linearização da região ôhmica, utilizada para o projeto do emulador de célula combustível que servirá de referência para o controle do conversor emulador.

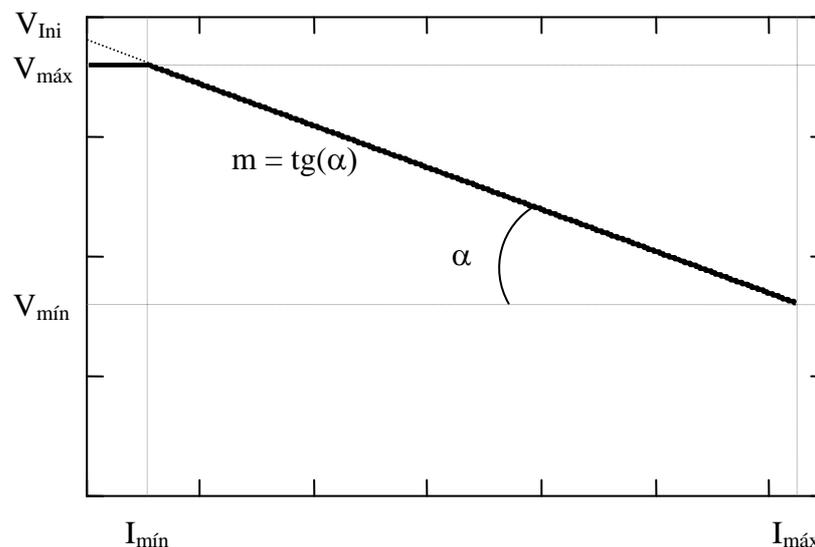


Figura 2.15: Curva de emulação da característica ôhmica da célula combustível.

Este sinal de referência de tensão é construído a partir da corrente de saída do emulador e consiste na curva de emulação da FC.

Como a região de polarização de ativação da célula não está sendo levada em consideração nesse trabalho, adota-se a tensão constante máxima ($V_{\text{máx}}$) até que o sistema atinja a corrente mínima ($I_{\text{mín}}$) onde se inicia a emulação da região ôhmica pela reta de emulação.

Para correntes maiores que a corrente máxima ($I_{\text{máx}}$), o sistema é desligado, evitando sobre-correntes.

Utiliza-se a equação (2.33) para a obtenção da curva de emulação na região ôhmica.

$$v_{\text{ref}} = V_{\text{Ini}} - i_{\text{FC}} \cdot m \quad (2.33)$$

Sendo:

v_{ref} : Tensão de referência do controlador;

V_{Ini} : Tensão inicial da reta;

i_{FC} : Corrente drenada da FC;

m : Coeficiente de inclinação da reta.

Para a obtenção do coeficiente de inclinação, escolhem-se as tensões máxima e mínima relacionadas às respectivas correntes que caracterizam a curva de emulação. Desta maneira a equação (2.34) é obtida de acordo com a regra da tangente.

$$m = \left(\frac{V_{\text{máx}} - V_{\text{mín}}}{I_{\text{máx}} - I_{\text{mín}}} \right) \quad (2.34)$$

Sendo:

$V_{\text{máx}}$: Tensão máxima da curva aproximada de emulação;

$V_{\text{mín}}$: Tensão mínima da curva aproximada de emulação;

$I_{\text{máx}}$: Corrente máxima da curva aproximada de emulação;

$I_{\text{mín}}$: Corrente mínima da curva aproximada de emulação.

A equação (2.35) define a tensão inicial da reta.

$$V_{\text{Ini}} = V_{\text{mín}} + I_{\text{máx}} \cdot m \quad (2.35)$$

Substituindo (2.34) em (2.35) tem-se:

$$V_{\text{Ini}} = V_{\text{mín}} + I_{\text{máx}} \cdot \left(\frac{V_{\text{máx}} - V_{\text{mín}}}{I_{\text{máx}} - I_{\text{mín}}} \right) \quad (2.36)$$

Aplicando as equação (2.34) e (2.36) em (2.33) consegue-se a equação (2.37):

$$v_{\text{ref}} = V_{\text{mín}} + \left(\frac{V_{\text{máx}} - V_{\text{mín}}}{I_{\text{máx}} - I_{\text{mín}}} \right) \cdot (I_{\text{máx}} - i_{\text{FC}}) \quad (2.37)$$

A equação (2.37) define a tensão de referência da curva de emulação da FC através de uma reta determinada pelos limites de tensões e correntes da região ôhmica da característica estática da FC e pela corrente drenada do emulador.

Esta equação é inserida no sistema de controle digital apresentado a seguir.

2.5 Técnica de Controle

A lógica de controle empregada no emulador consiste em um sistema de controle empírico com características de um PI.

A tensão de referência do controle digital é gerada no bloco de emulação a partir da corrente de saída do emulador. Essa tensão de referência é coletada pelo controlador, que a utiliza na determinação do erro, como mostrado na equação (2.38).

$$\text{erro} = v_{\text{ref}} - \frac{1}{M} \cdot V_0 \quad (2.38)$$

Sendo:

- M: Ganho do sensor de tensão;
- V_{ref} : Tensão de referência do controle;
- V_0 : Tensão de saída do emulador.

A Figura 2.16 apresenta o diagrama de blocos do emulador, composto pelo conversor CC/CC, pelo controlador e pela tensão de referência (V_{ref}) emulada.

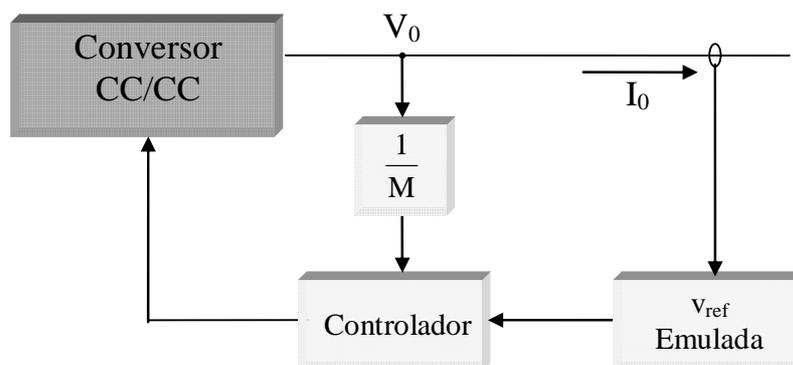


Figura 2.16: Controle do conversor.

A lógica de controle é baseada em duas equações, que levam o erro da tensão de saída do emulador em consideração para atualizar a tensão de controle $V_{cont.}$.

Um conversor analógico-digital (A/D) se faz necessário para a coleta de informações analógicas do conversor, que alimenta o controle digital. O conversor A/D discretiza os valores analógicos, transformando-os em palavras digitais.

Desta forma, as equações (2.39) e (2.40) que compõem o sistema de controle digital dependem do nível de discretização imposto pela resolução do conversor A/D, determinando a precisão do sistema.

$$V_{cont.} = V'_{cont.} + k' \cdot \frac{\text{erro}}{k'' - \text{erro}} \quad (2.39)$$

$$V_{cont.} = V'_{cont.} + k' \cdot \frac{\text{erro}}{k'' + \text{erro}} \quad (2.40)$$

Sendo:

$V_{cont.}$: Tensão de controle atualizada;

$V'_{cont.}$: Tensão de controle no evento anterior ($t_{[-1]}$);

k' : constante de ajuste da parte proporcional;

k'' : constante de ajuste da parte integral;

erro: Erro da tensão de saída apresentado.

As equações (2.39) e (2.40) atuam separadamente na lógica de controle, pois uma delas é dedicada à erros negativos e a outra à erros positivos, ou seja, uma para quando o valor do sensor de tensão de saída é maior que a o da referência e uma para o caso inverso.

A Figura 2.17 mostra o posicionamento de cada equação de controle, levando a tensão de referência e a tensão de saída do conversor em consideração, ilustrando a explanação apresentada anteriormente.

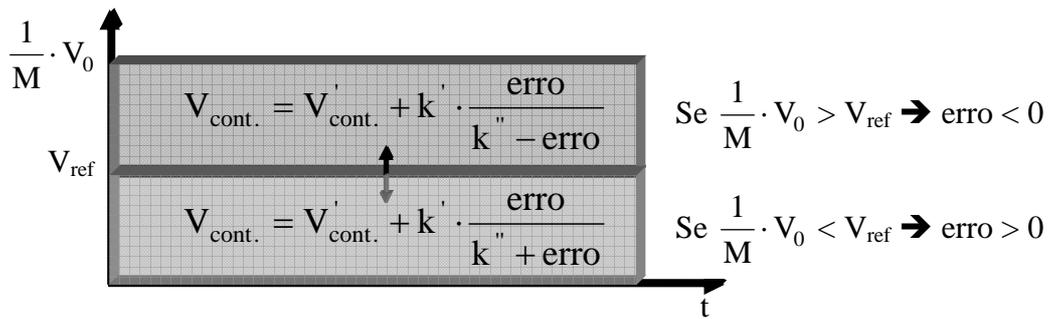


Figura 2.17: Posição das equações de controle com relação a V_{ref} e $\frac{1}{M} \cdot V_0$.

Quando a tensão do conversor se encontra acima do patamar estabelecido pela referência de controle, o erro assume valor negativo conforme a equação (2.38), o que conduz a parcela atualizável da equação (2.39) para um valor negativo. Isso faz com que o valor de $V_{cont.}$ decresça, aproximando-se mais do valor estabelecido pela referência.

Uma análise semelhante é feita para quando a tensão do conversor se encontra abaixo do patamar estabelecido pela referência do controle. Nesse caso, a parcela atualizável da equação (2.40) culmina em um valor positivo.

As constantes de ajuste do controlador digital apresentam relação com o overshoot e o tempo de estabelecimento do controle. A constante k'' apresenta maior influência no overshoot do controle e k' apresenta maior influência no tempo de estabelecimento.

Das equações de controle, pode-se definir o parâmetro $\Delta V_{cont.}$ representado pela equação (2.41), que corresponde à parcela acrescida ao sinal modulante ($V_{cont.}$) após uma iteração do controle.

$$\Delta V_{cont.} = k' \cdot \frac{\text{erro}}{k'' \pm \text{erro}} \quad (2.41)$$

Esse parâmetro permite uma análise da dinâmica do controle pela verificação da menor variação de $V_{cont.}$.

As curvas mostradas na Figura 2.18 resultam das equações de controle e apresentam $V'_{cont.} = 0$, $k' = 1$ e k'' de acordo com a legenda existente na própria figura. A dinâmica do controle aumenta com o decréscimo nos valores de k'' como pode ser notado.

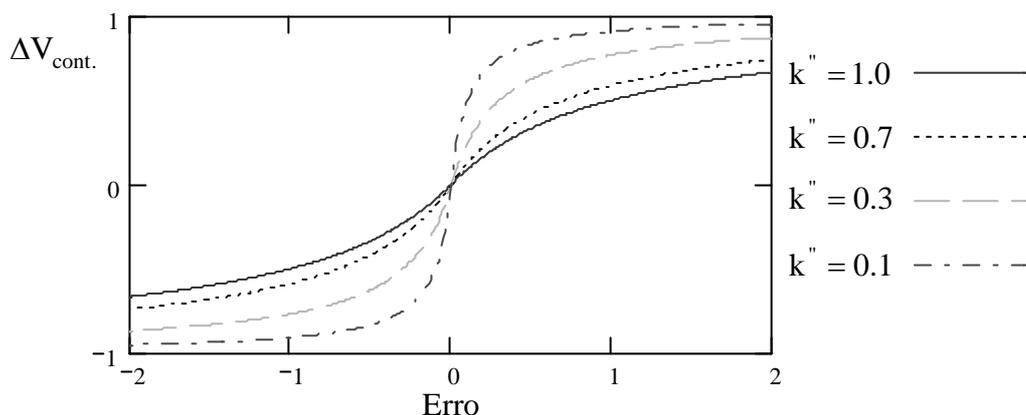


Figura 2.18: Avaliação de $\Delta V_{\text{cont.}}$ em relação à variação do erro para diferentes valores da constante k'' .

Como o foco desse trabalho não está voltado para análise da resposta dinâmica do conversor, ajustam-se às constantes de forma a garantir estabilidade em toda a faixa de variação da operação. Para isso, baseando-se em uma escala composta pela discretização dos sinais e pela lógica de controle, que será mostrada nos CAPÍTULO 4 e CAPÍTULO 5. Esta escala apresenta um valor mínimo de 0.01 e um valor máximo de 2.88 com precisão de 0.01 de acordo com o sistema.

Desta forma, escolhe-se valor não muito grande para k' e um o maior valor possível para k'' , de acordo com as equações (2.42) e (2.43), tornando o sistema suficientemente estável.

$$k' = 0.30 \quad (2.42)$$

$$k'' = 2.88 \quad (2.43)$$

2.6 Resultados de simulação para o conversor “*Full-Bridge-Phase-Shift*” isolado com característica de abaixador de tensão

O projeto do conversor “*Full-Bridge-Phase-Shift*” deve ser adequado de acordo com as necessidades de tensão e corrente de saída do emulador. Nesse sentido, faz-se necessária a sobreposição da curva de emulação da característica simplificada da FC às curvas do ganho estático do conversor.

A Figura 2.19 mostra esta relação, que deve ser adequada a uma razão cíclica limitada pelas não idealidades dos componentes como capacitâncias dos transistores e atrasos de comando.

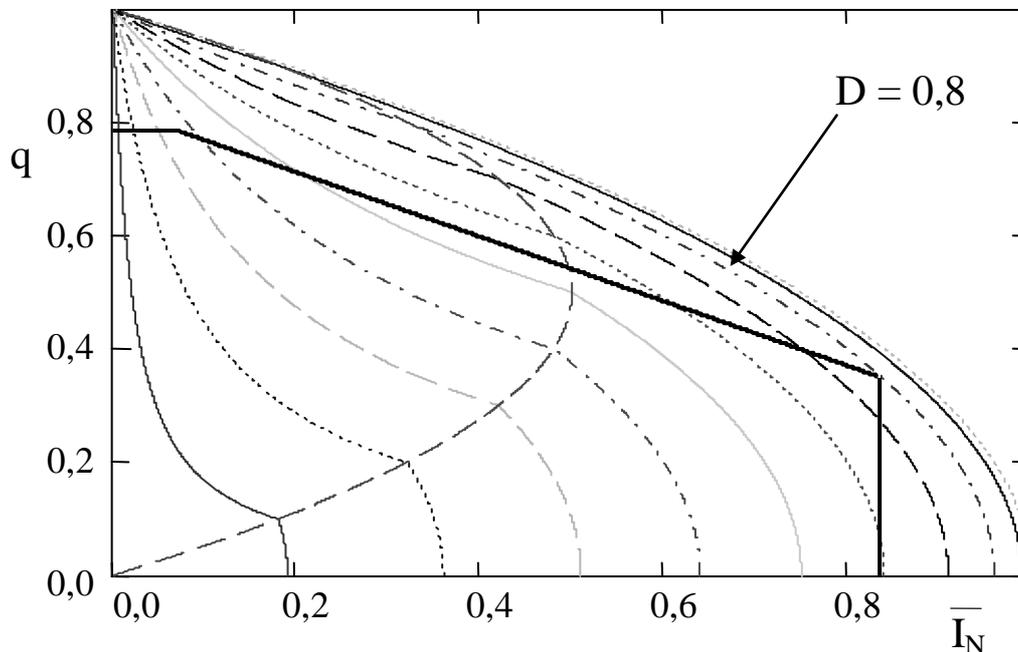


Figura 2.19: Adequação da curva de emulação à curva de ganho estático do conversor “*Full-Bridge-Phase-Shift*” abaixador.

O conversor “*Full-Bridge-Phase-Shift*” isolado mostrado na Figura 2.20 representa parâmetros adicionais, que envolvem perdas intrínsecas aos enrolamentos do transformador e ao capacitor de saída C_0 . Esses parâmetros são de relevância à simulação porque, além de tornar o modelo mais fiel, auxiliam na eliminação de alguns problemas de convergência gerados pelo simulador PSpice. Os pulsos de gate dos MOSFETs são inseridos por fontes de tensão (V_{pulse}) com razão cíclica 0,8, impondo um ponto de operação fixo e sem realimentação ao conversor.

Os parâmetros utilizados na simulação correspondem aos valores dos componentes empregados no circuito físico, e são apresentados na Tabela 2.1.

As linhas de comando do arquivo utilizado para esta simulação estão apresentadas em anexo.

Tabela 2.1: Parâmetros considerados na simulação de acordo com o circuito implementado.

Descrição do Componente	Modelo ou Valor	Resistências Série Acrescentadas ao Circuito	Descrição das Resistências Série
Transistores da Ponte no Primário M_i	IRFP460	-	
Diodo Retificador no Secundário D_{Ri}	HFA120FA60	-	
Diodo de Roda Livre D_{RL}	RHRP860	-	
Indutor do Primário do Trafo L_1	1780 μ H	-	
Indutância de Dispersão de L_{d1}	$2.45 \cdot 10^{-6}$	288 $\mu\Omega$	R_{d1}
Indutores do Secundário do Trafo L_2 e L_3	410 μ H	-	
Indutância de Dispersão de L_2	235 η H	28m Ω	R_{ds1}
Indutância de Dispersão de L_3	340 η H	40m Ω	R_{ds2}
Acoplamento do Trafo k	0.95	-	
Indutância de Saída L_0	40 μ H	-	
Capacitância de Saída C_0	100 μ F	100 $\mu\Omega$	R_{C0}
Capacitor cerâmico série do Primário C_s	1 μ F	-	
Carga Resistiva Utilizada	2 Ω	-	

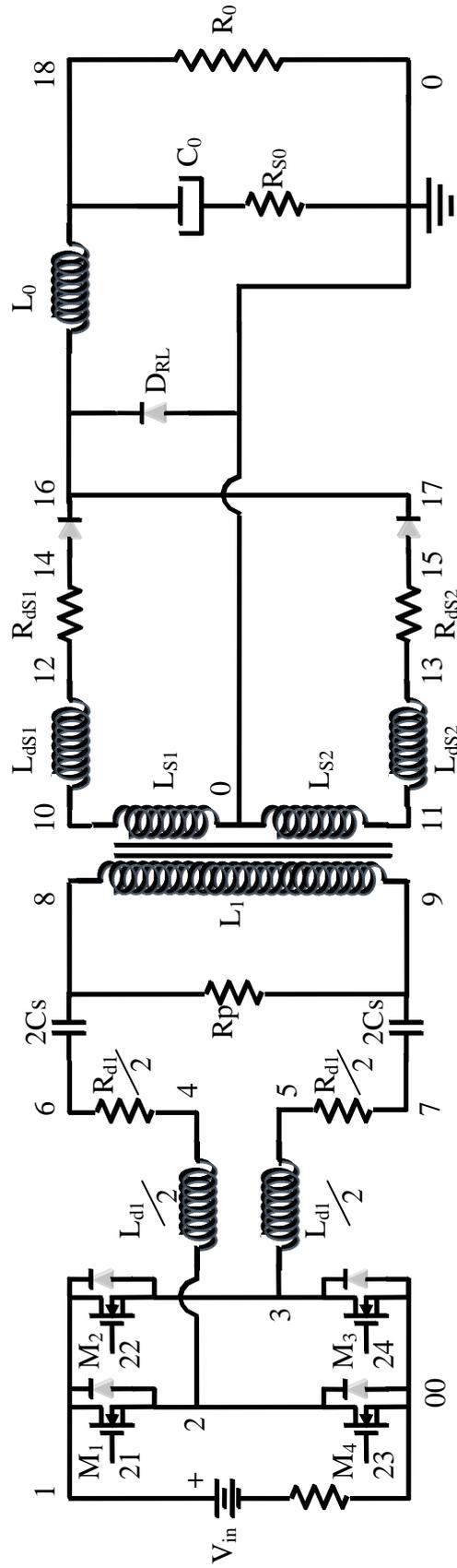


Figura 2.20: Circuito implementado no PSpice.

Os comandos dos MOSFETs e esforços de tensão e corrente sobre os transistores são mostrados na Figura 2.21.

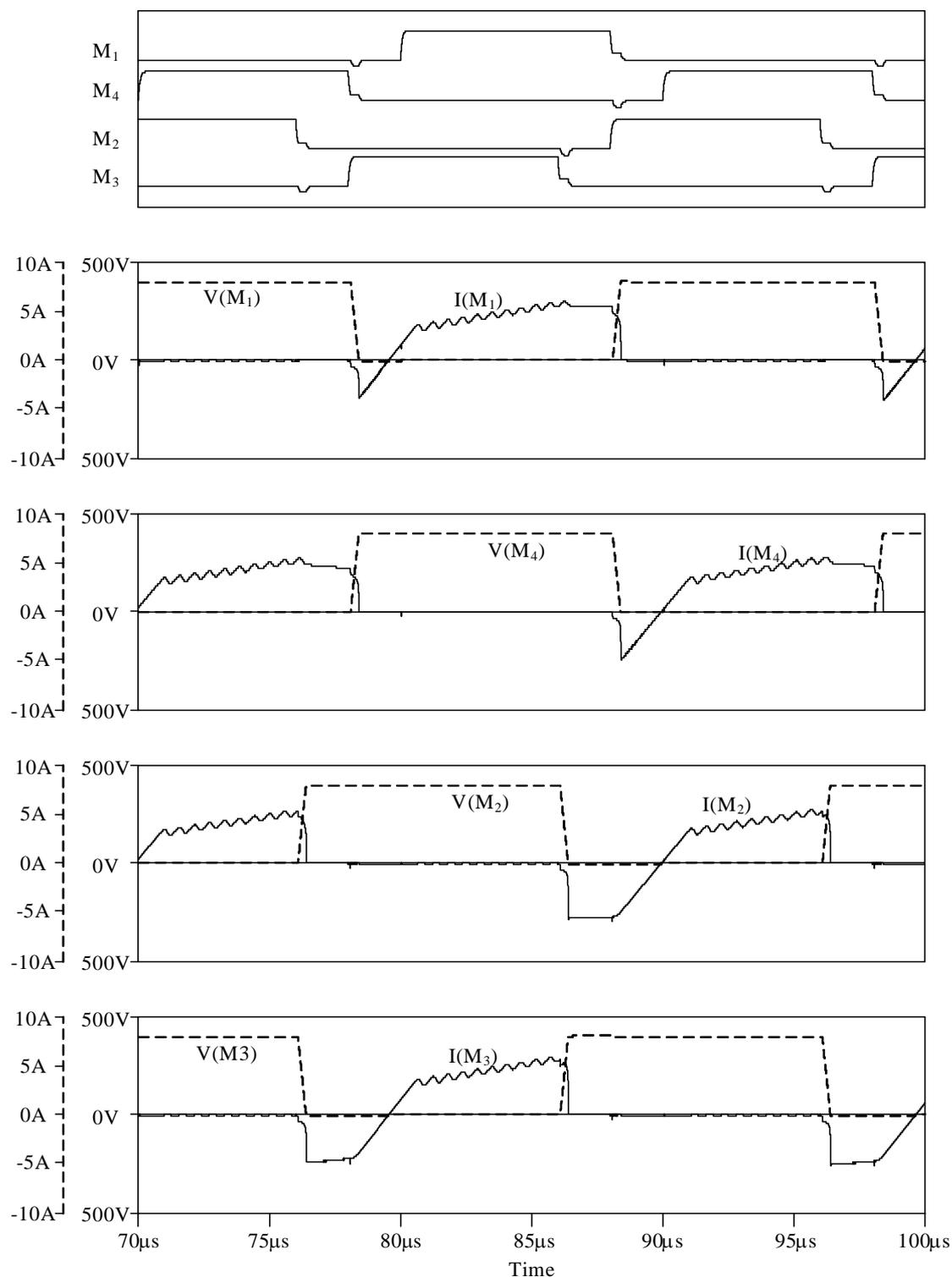


Figura 2.21: Comando dos MOSFETs e esforços de tensão e corrente em cada transistor do primário através de simulação no PSpice.

2.7 Conclusão

Escolheu-se o conversor “*Full-Bridge*” isolado, com controle “*Phase-Shift*” PWM, para operar como o emulador proposto considerando-se suas características de acumulação de energia, capacidade de potência e pela característica de comutação ZVS na entrada em condução dos transistores MOSFETs. A estrutura isolada galvanicamente oferece a vantagem de adequação dos níveis de tensão e corrente desejados de saída, considerando-se adequado o número de espiras para o primário e secundário.

Inicialmente, foi adotado o conversor “*Buck-Full-Bridge*” PWM clássico isolado com tensão de alimentação de $400V_{CC}$, tensão de saída variando entre $32V_{CC}$ e $72V_{CC}$ e com potência nominal de 2kW.

Alguns problemas operacionais, devido à grande variação necessária na tensão de saída, conduziram o projeto para a adoção da técnica de controle com modulação “*PWM-Phase-Shift*”. A escolha desse tipo de modulação foi feita para garantir a comutação ZVS em toda a faixa de emulação, uma vez que esta estrutura com modulação PWM convencional deve ser projetada levando em conta uma faixa de variação de potência de saída mais restrita para garantir a operação ZVS.

Um ponto fundamental para o bom funcionamento da estrutura consiste na relação adequada entre a indutância de dispersão do transformador referida ao primário e o “tempo morto” (tempo em que nenhum transistor conduz diretamente), caracterizado pelas etapas de funcionamento 2 e 5 descritas neste capítulo.

Outro ponto de extrema importância é a adequação da curva de ganho estático do conversor CC/CC à curva de emulação da FC.

A curva de emulação da FC foi simplificada por uma equação de primeiro grau, caracterizando-se apenas a região ôhmica da FC, correspondente à região de operação deste equipamento.

A sobreposição das curvas de emulação da FC e do ganho estático do conversor, em função da corrente normalizada, fornece informações essenciais para o desenvolvimento do projeto do conversor.

Verifica-se nos parâmetros da estrutura simulada em ambiente PSpice que o fator de acoplamento do transformador utilizado foi de 0,95, aumentando grandemente a indutância de dispersão dos enrolamentos. Esse artifício aumentou a indutância de

dispersão referida ao primário em um valor de $100\mu\text{H}$, garantindo o bom funcionamento da estrutura.

Uma técnica para melhorar a eficiência da estrutura consiste na diminuição do “tempo morto” – (tempo em que nenhum dos transistores conduz diretamente), a qual deverá ser explorada em trabalhos futuraros.

CAPÍTULO 3

3 Simulação do Circuito Realimentado em ambiente PSpice

O conversor “*Full-Bridge*” com característica de abaixador de tensão simulado em ambiente PSpice é mostrado na Figura 3.1.

A lógica de controle proposta foi desenvolvida basicamente com o emprego de fontes de tensão controladas por tensão e estruturas de comparação do tipo (IF), comumente utilizada em lógicas de programação.

Devido a fortes problemas de convergência encontrados na simulação da estrutura realimentada utilizando modulação “*PWM-Phase-Shift*”, optou-se pela apresentação da simulação deste emulador empregando modulação PWM convencional.

A simulação do conversor utilizando modulação PWM convencional não apresenta tantos problemas de convergência devido à menor quantidade de elementos comparadores no circuito de comando.

Desta forma foi levantada a curva característica de saída da FC emulada por um conversor “*Full-Bridge*” isolado através da simulação em ambiente PSpice.

O diagrama do circuito simulado é apresentado na Figura 3.1 e o controle mostrado no CAPÍTULO 2 é descrito em maiores detalhes mais adiante.

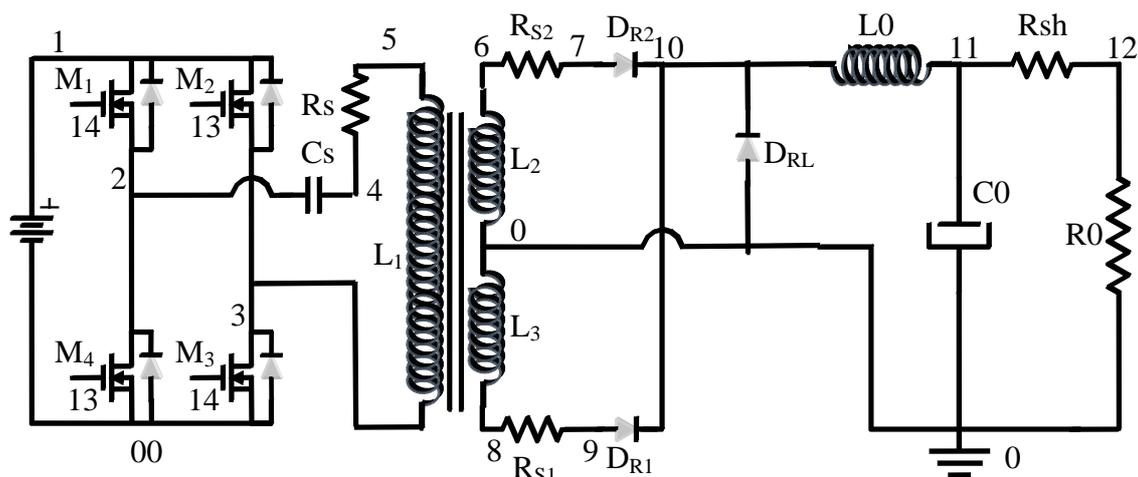


Figura 3.1: Circuito “*Buck-Full-Bridge*” simulado no PSpice

3.1 Técnica de Controle

O compensador de tensão digital é uma das partes mais trabalhosas para se implementar no ambiente PSpice, já que o sistema exige uma memória que armazene o valor da tensão modulada no instante $t_{[-1]}$.

Comparando-se a Figura 3.2 com a Figura 2.17 na página 45, estabelece-se uma relação mais direta entre a lógica implementada no PSpice e o controle digital.

$$V(16) = V(200) + k' \cdot \frac{V(1ref) - V(15)}{k'' - [V(1ref) - V(15)]}$$

$$V(16) = V(200) + k' \cdot \frac{V(1ref) - V(15)}{k'' + [V(1ref) - V(15)]}$$

Figura 3.2: Equações de controle implementadas no PSpice.

Uma forma de implementar o sistema de controle digital em ambiente PSpice consiste em aplicar fontes de tensão controladas por tensão, para efetuar a lógica desejada como mostra a Figura 3.3, que também apresenta o sensor de tensão de saída do conversor.

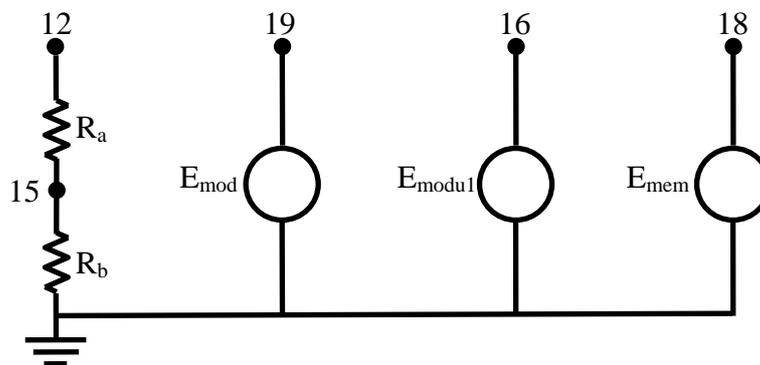


Figura 3.3: Sensor de tensão e as fontes de tensão controladas por tensão para efetuar comparações, possibilitando assim a obtenção da lógica do controle digital.

Antes de descrever cada uma das fontes é necessário apresentar outras partes do circuito, como por exemplo, o módulo de memória e suas fontes de controle ilustrados na Figura 3.4.

Este bloco de memória possibilita o armazenamento de um valor analógico de tensão. O valor em questão é a tensão modulante, que deve ser armazenada para o evento subsequente de cálculo utilizando-se as equações de controle.

Este bloco é fundamental para a emulação do controle digital, estabelecendo uma frequência na comparação e atualização da tensão de modulante. A eliminação desse componente provocaria comparações na frequência do passo de simulação, o que seria inviável neste circuito, tornando o controle instável.

Os sinais de entrada e saída do bloco de controle são:

- IN: Entrada do dado analógico;
- REF: Referência de maior tensão;
- GND: Terra;
- CONV: Comando para conversão do sinal a ser armazenado;
- D_{CONTROL}: Comando para a recuperação do sinal armazenado;
- OUT: Saída do dado analógico;

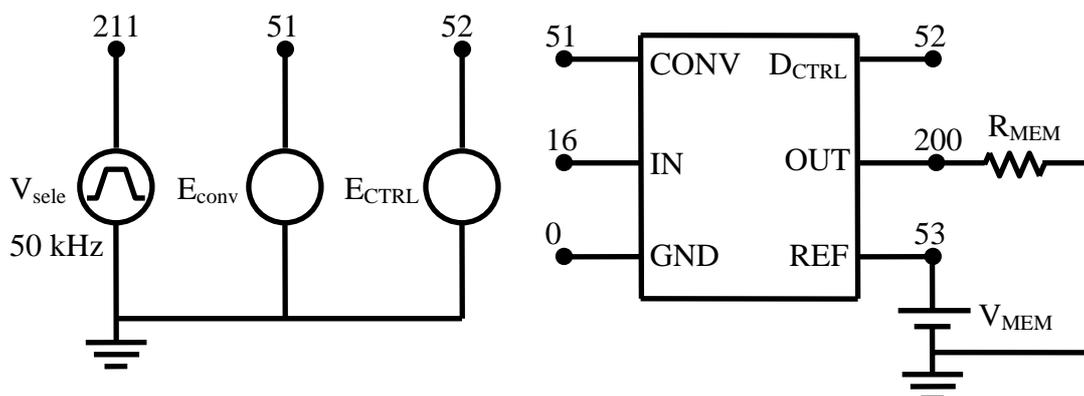


Figura 3.4: Bloco de memória e suas fontes de controle.

A Figura 3.5 exemplifica o funcionamento do bloco de memória construído em ambiente PSpice. A frequência de atualização do valor armazenado é determinada pela dente de serra V_{sele} , e os outros sinais, E_{conv} e E_{CTRL} são gerados pela comparação de seus respectivos patamares de tensão.

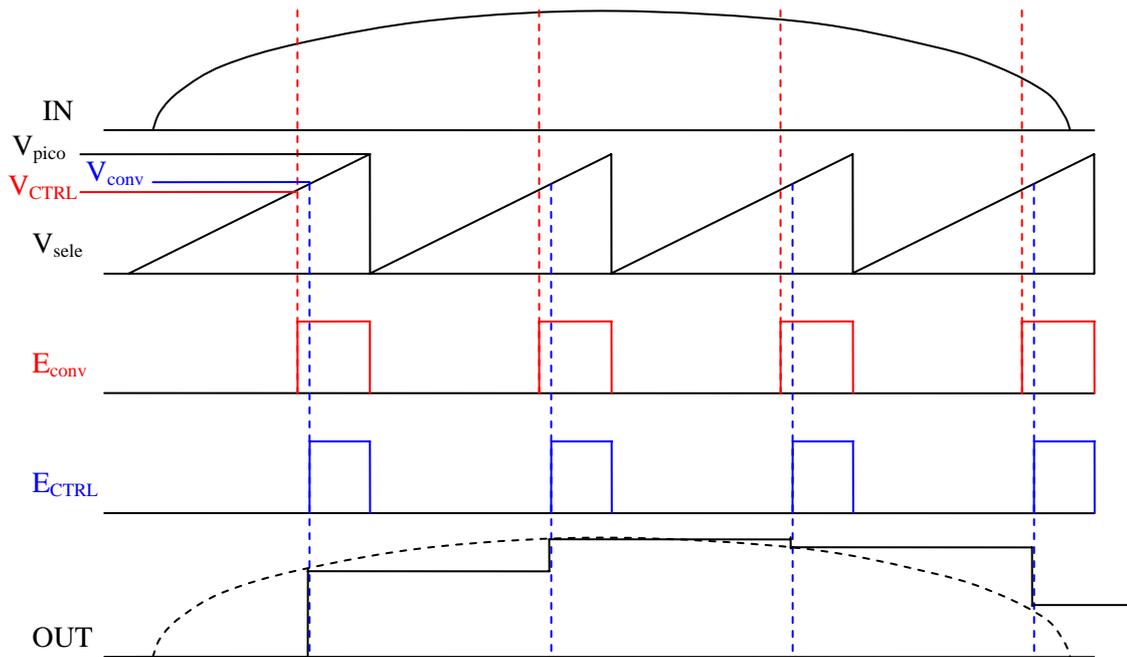


Figura 3.5: Funcionamento do bloco de memória no PSpice.

Outro componente importante do sistema é o sensor de corrente apresentado na Figura 3.6, pois o valor da corrente é responsável pela construção do sinal de referência do controle.

A fonte de tensão controlada por tensão (E_{sh}), coleta a tensão sobre um resistor shunt (R_{sh}) na saída do conversor e a multiplica por um ganho correspondente à inclinação da curva de emulação como mostra a equação (3.1). O resistor (R_{cell}) é apenas uma carga requisitada pelo PSpice e a fonte de tensão CC (V_{celli}) acrescenta um ganho constante (G) à curva de emulação.

$$E_{sh} = G \cdot V(R_{sh}) \quad (3.1)$$

Este conjunto de componentes está inserido em uma estrutura de comparação do tipo IF, de modo que se a tensão gerada por este bloco for menor que um valor inicial, a fonte (E_{cell}) fornece zero como tensão de saída. Caso contrário, a fonte (E_{cell}) contribui com o valor presente no bloco composto por E_{sh} e V_{celli} .

Por fim, a fonte de tensão CC (V_{ref}), que possui um valor de tensão equivalente ao patamar superior da curva de emulação é colocada em série com a fonte (E_{cell}).

Desta forma, o conjunto de fontes apresentado na Figura 3.6 gera o sinal de referência apresentado na Figura 3.7.

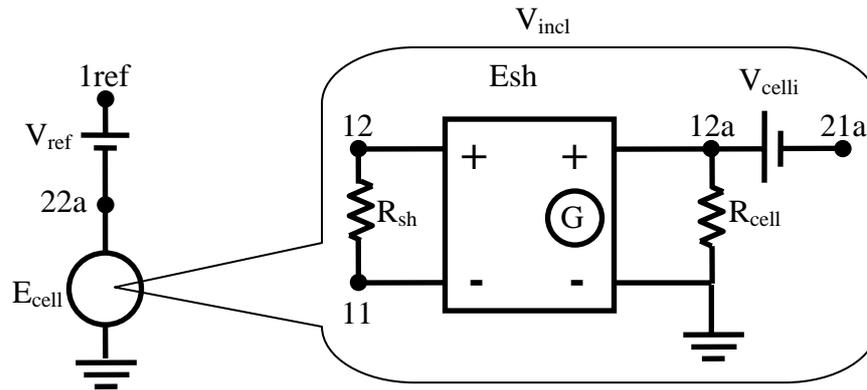


Figura 3.6: Sensor de corrente e circuito emulador da célula a combustível.

Se V_{celli} fosse excluída do circuito, a curva de emulação corresponderia à reta vermelha apresentada na Figura 3.7, portanto, esta fonte é necessária para compensar um patamar CC não contemplado pelas outras fontes.

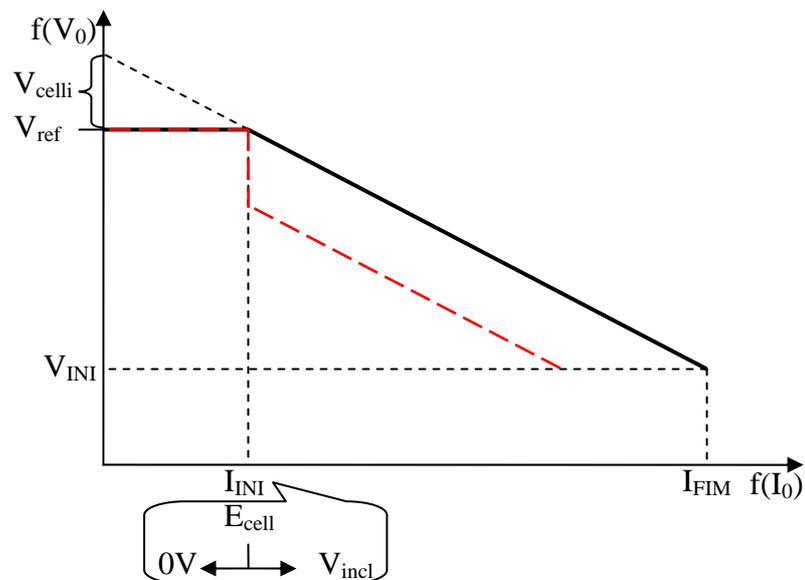


Figura 3.7: Sinal de referência para o emulador de FC gerado no PSpice.

Apresentados todos os sub-sistemas, descreve-se o funcionamento global do controle implementado no sistema de realimentação simulado em ambiente PSpice como apresentado pelo fluxograma da Figura 3.8.

Dois sensores analógicos, um de corrente e outro de tensão coletam informações do filtro de saída do conversor. O subsistema da Figura 3.4 apresentado como “Memória Digital” (MD) memoriza um valor proporcional à tensão saída do

conversor e o subsistema da Figura 3.6 apresentado como “Gerador de Referência” (GR) gera o sinal de referência para o controle.

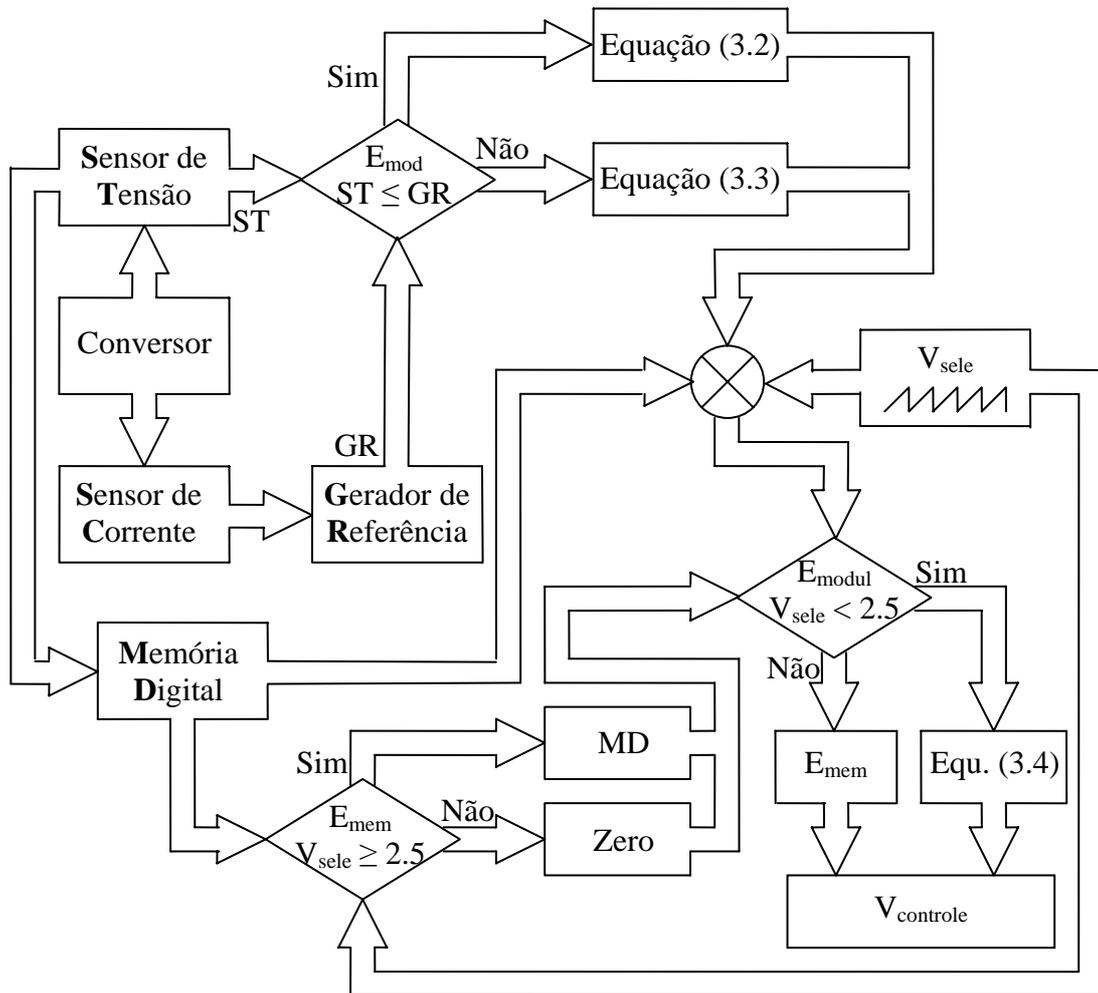


Figura 3.8: Fluxograma do sistema realimentado com controle digital simulado em ambiente PSpice.

De acordo com a comparação dos sinais do “Sensor de Tensão” (ST) e do GR, a fonte E_{mod} conduz a saída para a equação (3.2) ou (3.3).

A fonte E_{mem} também promove uma comparação, e fornece um valor armazenado em MD se a comparação for verdadeira. Caso contrário, o valor fornecido é zero.

$$E_{mod} = \frac{GR - ST}{k'' + (GR - ST)} \quad (3.2)$$

$$E_{mod} = \frac{GR - ST}{k'' - (GR - ST)} \quad (3.3)$$

Uma terceira fonte, E_{modul} recebe os sinais destas duas comparações, além do dente de serra gerado pela fonte V_{sele} . A comparação é feita entre V_{sele} e uma constante, o que define a resposta da fonte. O resultado é a equação (3.4) em caso de verificação positiva da comparação, e o valor recebido pela fonte E_{mem} em caso de verificação negativa.

$$E_{\text{modul}} = MD - k' \cdot E_{\text{mod}} \quad (3.4)$$

A Tabela 3.1 apresenta os valores das resistências, fontes de corrente contínua e demais constantes utilizadas no sistema de controle para a simulação do emulador de FC em ambiente PSpice.

Tabela 3.1: Valores de resistências e fontes CC presentes na lógica de controle da simulação do emulador de FC em ambiente PSpice.

Ra	900Ω	I _{FIM}	6.25A
Rb	100Ω	V _{MEM}	10V
R _{MEM}	1kΩ	V _{ref}	7.2V
R _{cell}	10kΩ	V _{celli}	0.5V
R _{sh}	0.1Ω	G	0.72
I _{INI}	0.694A	k'	0.3
V _{INI}	3.2V	k''	2.88
V _p (V _{sele})	10V	f(V _{sele})	50kHz

O valor de I_{INI} é determinado pela equação (3.5) e o valor de V_{celli} pela equação (3.6).

$$I_{\text{INI}} = \frac{V_{\text{INI}} - V_{\text{ref}} + I_{\text{FIM}} \cdot G}{G} \quad (3.5)$$

$$V_{\text{celli}} = V_{\text{INI}} + G \cdot I_{\text{FIM}} \quad (3.6)$$

3.2 Modulador PWM

A descrição do circuito responsável pela modulação PWM mostrada a seguir diz respeito à proposta inicial, quando não era aplicada a modulação PWM com deslocamento de pulso.

O conversor “*Buck-Full-Bridge*” tem a característica de chaveamento complementar entre seus dois pares de chaves. Por esse motivo se faz necessário um circuito que sincronize os acionamentos, evitando disparos simultâneos dos pares distintos, o que provocaria um curto-circuito.

A Figura 3.9 apresenta o comparador PWM clássico com uma fonte dente de serra a 100 kHz e uma porta lógica inversora necessária na lógica de comparação.

À direita tem-se uma fonte de 50 kHz com forma de onda quadrada além de outras duas de tensão controladas por tensão para seleção dos pares de MOSFETs.

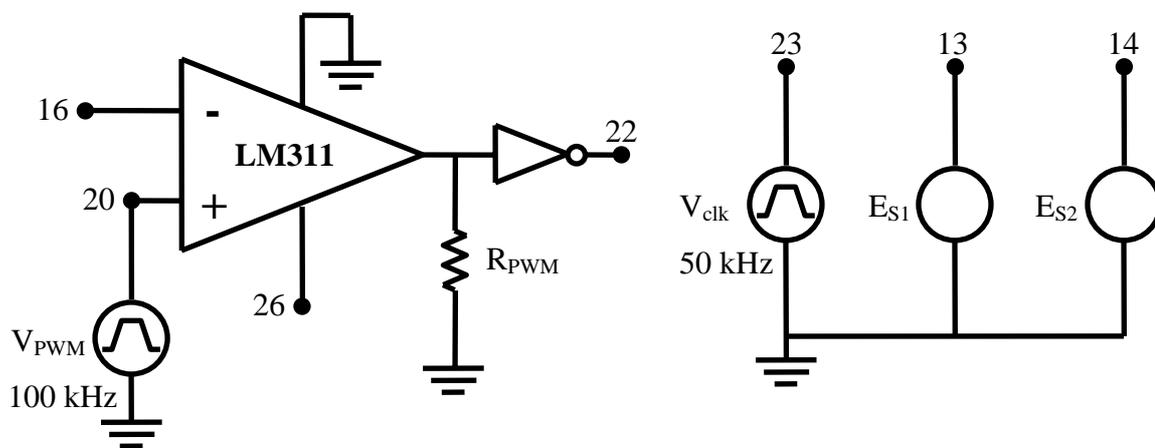


Figura 3.9: Modulador PWM e lógica de seleção do chaveamento.

O funcionamento desse subsistema pode ser mais bem entendido pela análise do fluxograma apresentado na Figura 3.10.

O sinal modulante V_{controle} proveniente do subsistema de controle é comparado com uma forma de onda dente de serra gerada por V_{DS} . Se a condição de comparação é verdadeira, a saída apresenta nível lógico 1, em caso contrário apresenta nível lógico 0.

Estes resultados são entradas de outras duas comparações, uma para cada par de transistores do conversor.

A fonte E_{S1} avalia a forma de onda quadrada gerada pela fonte V_{clk} . Apresentando nível lógico 1, o sinal V_{PWM} é enviado para a saída, caso contrário a saída recebe nível lógico 0.

De forma similar, a fonte E_{S2} avalia o sinal da fonte V_{clk} , entretanto o sinal V_{PWM} é enviado quanto o nível lógico da onda quadrada é 0.

Os parâmetros utilizados para resistências e constantes específicas de cada componente são mostrados na Tabela 3.2.

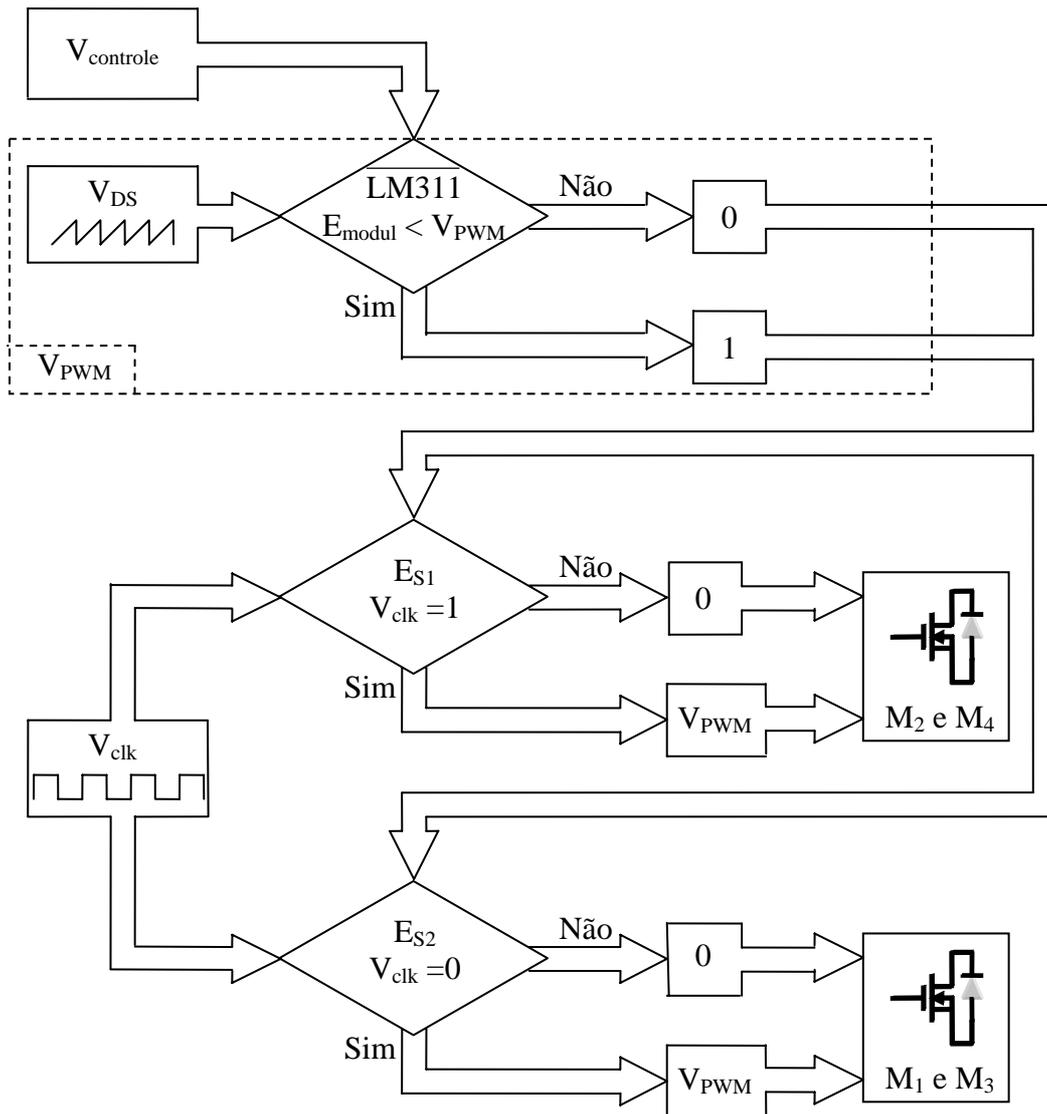


Figura 3.10: Fluxograma do sistema de modulação PWM.

Tabela 3.2: Valores de resistências e constantes para a lógica PWM correspondente à simulação em ambiente PSpice.

Tensões de Pico e Frequências		Nível lógico de V_{clk} e Resistências	
$V_p(V_{DS})$	10V	1	> 0.5
$f(V_{DS})$	100kHz	0	≤ 0.5
$V_p(V_{clk})$	1V		
$f(V_{clk})$	50kΩ	R_{PWM}	10kΩ

3.3 Simulação em ambiente PSpice

Uma vez que o tipo de modulação empregado nesse modelo diverge do adotado no emulador, não serão apresentadas as formas de onda de tensão sobre os transistores e suas respectivas correntes.

O objetivo dessa simulação está na obtenção da característica estática da FC através de um modelo confiável, verificando se o controle proposto responde de acordo com o esperado.

Este conversor apresenta uma entrada de 400V em corrente contínua e potência nominal de 2kW. Os parâmetros adotados no circuito são mostrados na Tabela 3.3.

Tabela 3.3: Parâmetros adotados na simulação do emulador.

Descrição do Componente	Modelo ou Valor
Tensão do Barramento de Entrada (V_{in})	400
Transistores da Ponte no Primário (M_i)	INT ideal
Diodos Intrínsecos aos transistores (D_{Si})	Diodo ideal
Diodo Retificador no Secundário (D_{Ri})	Diodo ideal
Diodo de Roda Livre (D_{RL})	Diodo ideal
Indutor do Primário do Trafo (L_1)	77 μ H
Resistência série do Primário (R_{S1})	0.1
Indutores do Secundário do Trafo (L_2 e L_3)	8.5 μ H
Resistência série do Secundário (R_{Si})	0.1
Acoplamento do Trafo (k)	0.9
Indutância de Saída (L_0)	16.5 μ H
Capacitância de Saída (C_0)	100 μ F
Capacitor de Polipropileno Série do Primário (C_S)	3 μ F
Carga Resistiva Utilizada (R_i)	72 Ω – 0.5 Ω
Resistência Shunt (R_{sh})	0.1 Ω

Os componentes do controle descritos nesse capítulo, podem ser verificados pelo código fonte do circuito simulado encontrado em anexo.

De acordo com a Figura 3.11 o ripple de tensão se encontra em torno de 0.12% e o ripple de corrente em torno de 18% operando com pouco menos de meia carga.

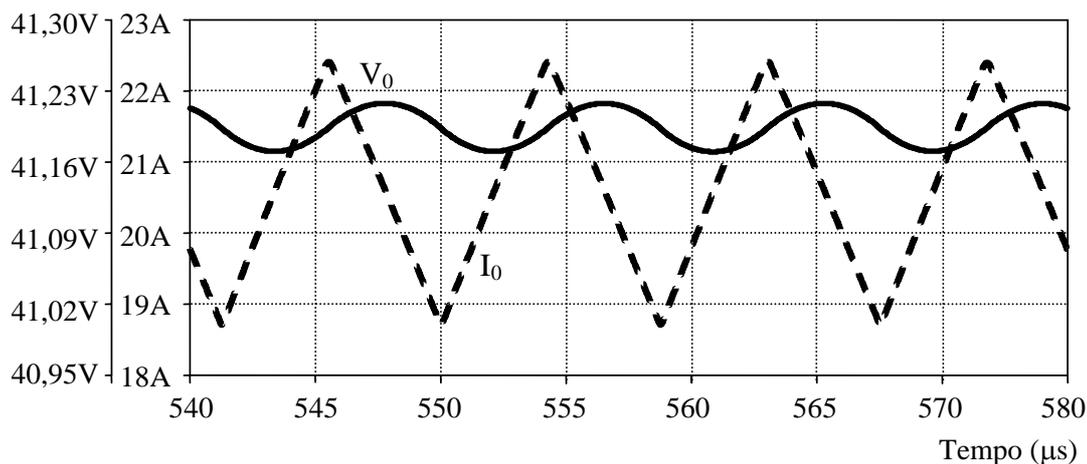


Figura 3.11: Ripple de Tensão e Corrente de Saída do Conversor.

Os resultados apresentados a seguir foram obtidos em simulação com o conversor “*Buck-Full-Bridge*” utilizando modulação PWM convencional, porém, aproveita-se este resultado como base para a implementação do mesmo conversor com modulação “*PWM-Phase-Shift*”.

A corrente de saída do conversor é coletada e armazenada no bloco de memória. O controle recupera esse valor no período subsequente para que seja calculada a tensão de referência apresentada na Figura 3.13.

Depois de passado pelo comparador e compensador, o sinal modulante, que é função da referência, assume a forma apresentada na Figura 3.14.

Finalmente é emulada a característica estática aproximada de uma célula combustível genérica, como mostra a Figura 3.15.

A similaridade entre a Figura 3.13 e a Figura 3.15 é uma simples coincidência e acontece devido à variação da carga de forma periódica e com degraus de mesmo valor.

Como o ganho do sensor de tensão apresentado pela Figura 2.16 da página 43 vale $M = 10$, a tensão de saída varia de $72V_{CC}$ a $32V_{CC}$, fato que pode ser observado na Figura 3.15.

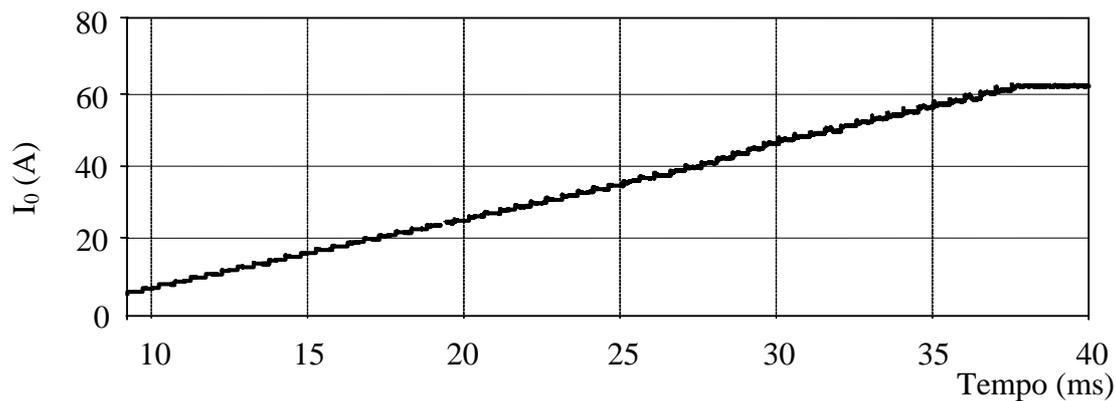


Figura 3.12: Corrente de saída I_0 em função do tempo.

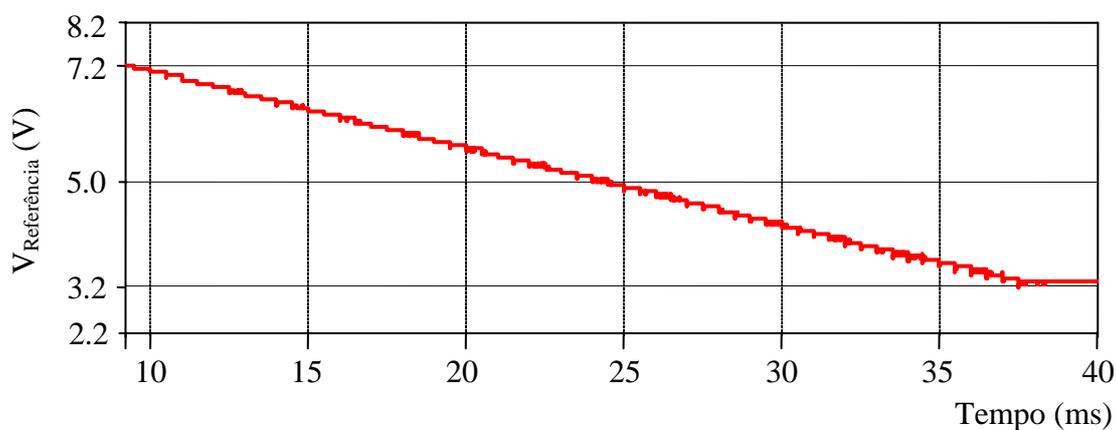


Figura 3.13: Tensão de referência gerada em função do tempo.

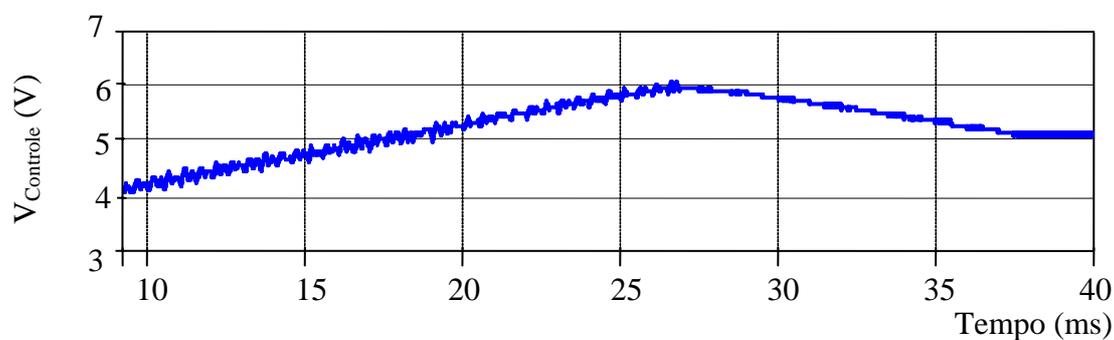


Figura 3.14: Sinal modulante utilizado no modulador PWM em função do tempo.

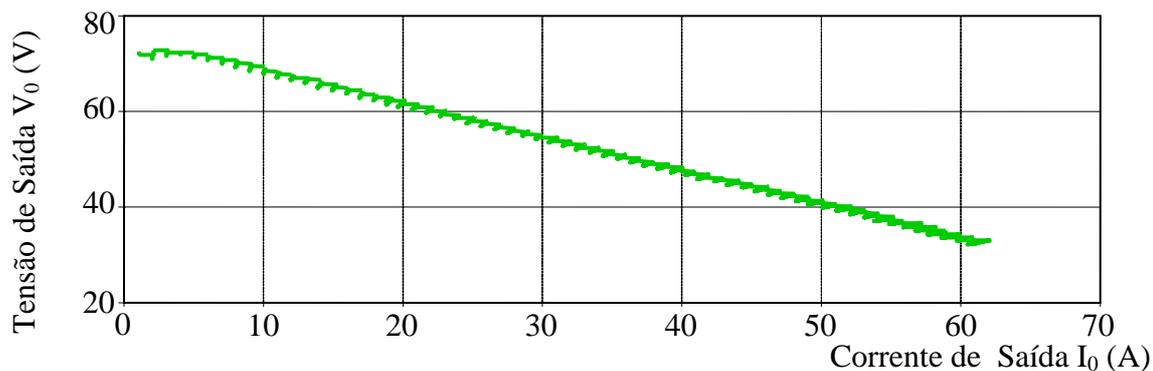


Figura 3.15: Característica estática de saída emulada em simulação.

3.4 Conclusão

O simulador de circuitos PSpice é uma ferramenta de simulação confiável e bastante versátil, possibilitando a simulação de circuitos analógicos, digitais e um pouco de programação.

Essa versatilidade possibilitou o desenvolvimento de um modelo de controle bastante fiel ao programado no FPGA, oferecendo maior confiabilidade na realização dos protótipos.

Um elemento fundamental que possibilitou a grande similaridade entre o circuito simulado e o controlado pelo FPGA foi a memória, composta por um conversor A/D para quantizar o valor analógico, um banco de flip-flops para armazenar os valores adquiridos e um conversor D/A, que converte o valor armazenado novamente para um sinal analógico.

A equação de emulação não é uma variável crítica para a estabilidade do sistema. Entretanto, uma variação de grande amplitude do ponto de operação requer um cuidado adicional na verificação da resposta dinâmica do controle do conversor.

Concluiu-se que as constantes k' e k'' podem ser mais bem ajustadas, possibilitando uma melhor resposta dinâmica para o sistema. Para que isso seja possível, utiliza-se o controle por escalonamento de ganhos. Entretanto, como a resposta dinâmica não é um fator preocupante nesse trabalho, escolheram-se valores para as constantes de forma que a resposta dinâmica ficasse mais lenta, de modo que a estabilidade do sistema sempre foi garantida.

Os resultados obtidos com a simulação do conversor “*Full-Bridge*” isolado com modulação PWM convencional, mostraram-se suficientemente adequados para a análise da validade do sistema empregado no protótipo, um conversor “*Full-Bridge*” isolado com modulação “*PWM-Phase-Shift*”. Essa afirmação baseia-se na grande similaridade da dinâmica do conversor utilizando os dois tipos de modulação, sendo que a segunda apresenta menores problemas referentes à EMI.

CAPÍTULO 4

4 Descrição do Código VHDL para Controle do Emulador de Célula Combustível

Uma descrição de hardware para o conversor “*Full Bridge*” funcionando como emulador abrange várias etapas, como controle do conversor e geração dos pulsos para ativação dos transistores do conversor.

No código descrito nesse trabalho são encontrados 7 blocos, sendo cada um descrito por um arquivo (.VHD), que contém um código de descrição de hardware VHDL. Além destes, há uma entidade que gerencia e estabelece as conexões e relações entre os demais como mostra a Figura 4.1.

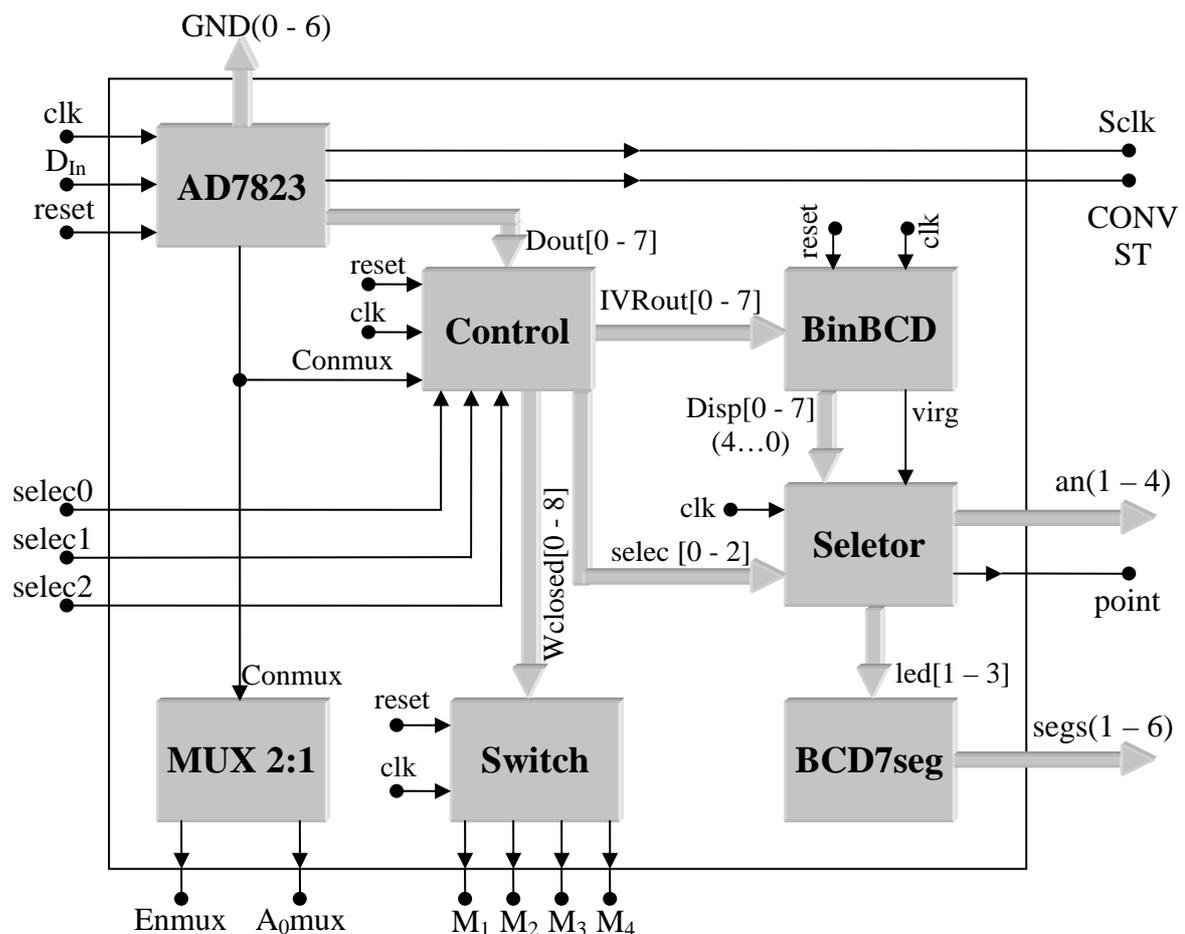


Figura 4.1: Diagrama de bloco da descrição de hardware VHDL implementado no dispositivo FPGA SPARTAN XC2S200E.

As entidades que compõem este emulador são:

- ad_mux_7seg.vhd
- AD7823.vhd
- MUX.vhd
- Control.vhd
- Switch.vhd
- BinBCD.vhd
- Selector.vhd
- BCD7seg.vhd

A descrição de cada entidade é apresentada na seqüência.

4.1 Emulador: Ad_mux_7seg

Esta entidade destina-se ao gerenciamento de todas as demais, estabelecendo conexões e relações entre as sete entidades restantes.

Suas entradas e saídas fazem a conexão com o ambiente externo ao FPGA, permitindo a interação com outros circuitos, mais especificamente com os circuitos de condicionamento e sensoramento do conversor, assim como verificação do sistema.

4.2 Controle do conversor A/D: AD7823

Este bloco destina-se ao controle do conversor A/D (AD7823_ANALOG DEVICES) e aquisição da palavra de 8 bits enviada pelo componente além de gerar um sinal para definir o período da coleta de uma palavra .

Os dois modos de operação do conversor A/D “AD7823” (**baixo consumo de energia e alta taxa de aquisição**) estão previstos nesse bloco com uma simples alteração de parâmetros.

Toda a lógica foi montada através de uma máquina de estados do tipo “Moore” contendo quatro estados como apresenta a Figura 4.2.

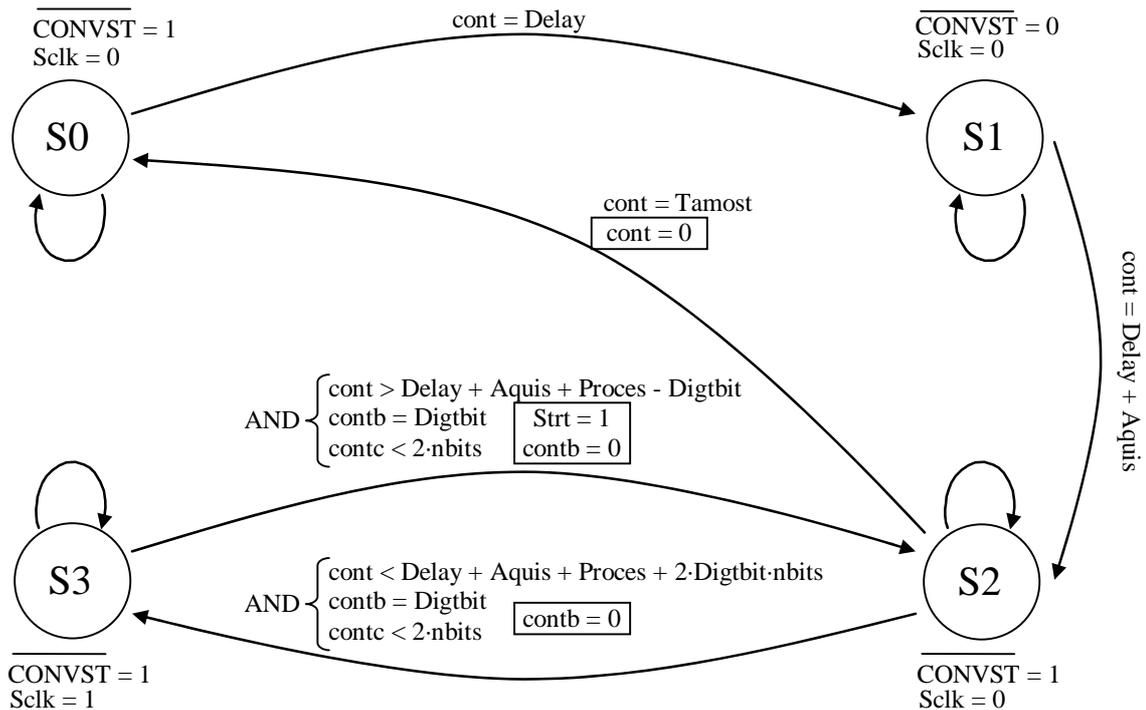


Figura 4.2: Máquina de Estados para a lógica de controle e do conversor A/D “AD7823”.

A descrição sucinta de cada estado é feita a seguir:

S0 → Aquisição do valor analógico podendo estar incluída a conversão do dado ou não de acordo com o modo de operação;

S1 → Instantes que precedem e que sucedem a aquisição da palavra digital de 8 bits;

S2 → 50% do período de coleta da palavra digital.

S3 → 50% restantes do período de coleta da palavra digital.

Passando essas informações para os sinais envolvidos na conversão A/D no modo de baixo consumo de energia tem-se:

S0 → $\overline{\text{CONVST}} = 1, \text{Sclk} = 0;$

S1 → $\overline{\text{CONVST}} = 0, \text{Sclk} = 0;$

S2 → $\overline{\text{CONVST}} = 0, \text{Sclk} = 1;$

S3 → $\overline{\text{CONVST}} = 1, \text{Sclk} = 1;$

Para a obtenção de um entendimento mais consistente do mecanismo de controle do conversor A/D utilizado é necessário que os tempos envolvidos no processo apresentados na Figura 4.3 sejam vinculados à máquina de estados.

4.2.1 Máquina de Moore para aquisição em modo 1 (elevada taxa de amostragem)

Para se operar em modo de alta taxa de aquisição basta inverter o valor do sinal $\overline{\text{CONVST}}$ em cada estado da máquina e adequar os tempos envolvidos de acordo com a Figura 4.3.

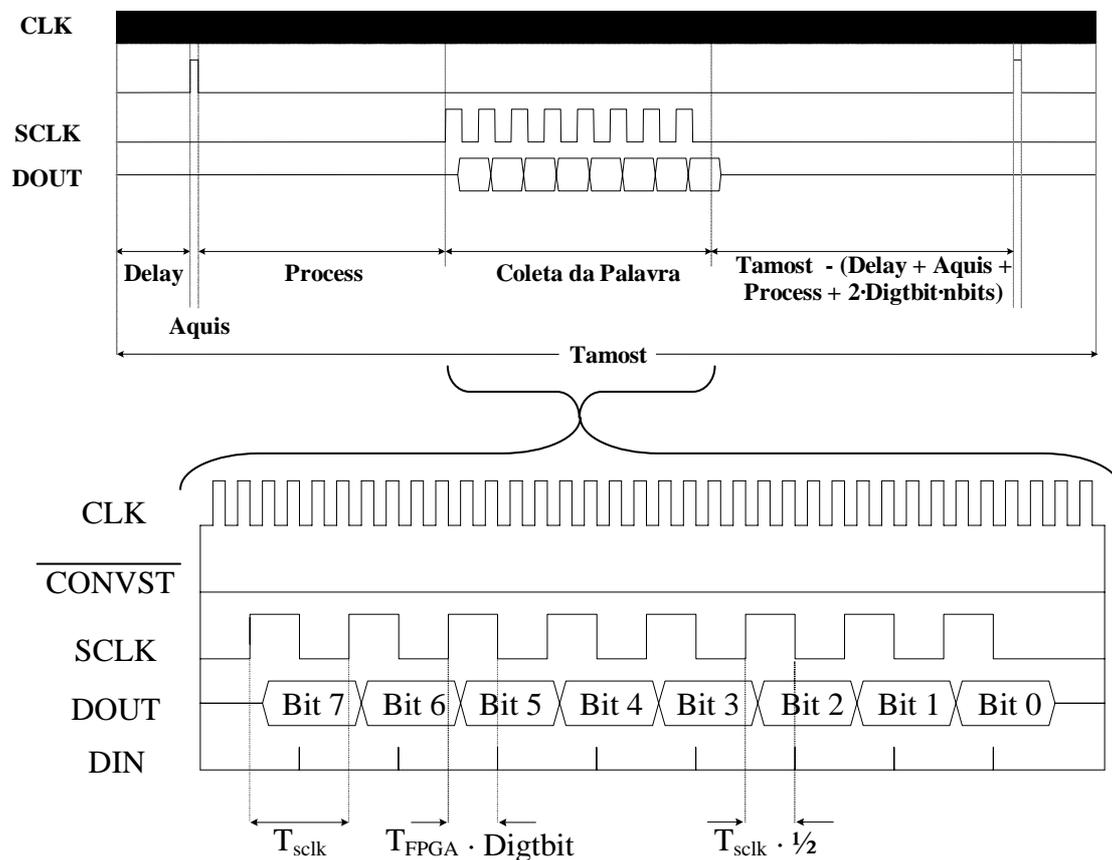


Figura 4.3: Diagrama de tempos envolvidos no processo de conversão A/D para o “AD7823”

Os 8 bits coletados pelo FPGA são concatenados para formar uma única palavra (número binário) de 8 bits.

Além disso, um sinal denominado *Conmux* é gerado para “informar” às entidades:

- (Controle do multiplexador: MUX): qual canal deve ser selecionado;
- (Controle Digital: Control): se a aquisição efetuada corresponde à tensão ou à corrente de saída do conversor.

4.3 Controle do multiplexador: MUX

Esta entidade tem a função de gerar os sinais de controle para um multiplexador de 4 canais (“ADG604” da ANALOG DEVICES). Embora esteja usando esse CI, somente os canais 0 e 1 estão sendo utilizados para seleção da corrente e da tensão de saída do conversor respectivamente.

Assim, este bloco gera um sinal de “enable” do componente e outro para o bit de endereçamento A0. A1 é conectado em nível lógico “0” fisicamente no circuito.

4.4 Controle Digital: Control

Como explicado no CAPÍTULO 2, a equação de controle é definida pela expressão representada pela equação (4.1)

$$V_{\text{controle}} = V_{\text{controle}(-1)} + k' \cdot \frac{\text{erro}}{k \pm \text{erro}} \quad (4.1)$$

Sendo:

$$\text{erro} = V_{\text{ref}} - V_0 \quad (4.2)$$

$$V_{\text{ref}} = V_{\text{Ini}} - 0.7 \cdot I_0 \quad (4.3)$$

Alguns artifícios matemáticos foram utilizados nas operações realizadas pelo controle, deslocando as palavras binárias em determinada quantidade de bits com a finalidade de aumentar a precisão dos cálculos pela consideração alguns valores fracionários.

A referência variável obedece à equação de uma reta com inclinação $m = 0,7$, como citado anteriormente. Dessa forma, multiplica-se este valor por uma constante para que o valor se torne um número inteiro.

A inclinação da reta depende dos dois eixos, sendo x e y relacionados à corrente (I) e à tensão (V), respectivamente. Uma forma de adequar m corretamente consiste em multiplicar apenas um dos eixos, neste caso o eixo de tensão, tendo em vista que a equação (4.4) representa a inclinação da reta.

$$m = \frac{\Delta V}{\Delta I} \quad (4.4)$$

Adicionalmente a essa adequação, a conversão A/D imprime um fator multiplicador nas grandezas coletadas do filtro de saída do conversor. Este fator multiplicador pode ser ajustado pelo projetista e deve ser escolhidos criteriosamente. Com o propósito de adequar o valor do fator de inclinação m , tornando-o de fácil manipulação, escolheram-se as constantes apresentadas nas equações (4.5) e (4.6).

$$V_{\max} = 92V \text{ para } V_{D\max} = 11111111 \text{ (255b)} \quad (4.5)$$

$$I_{\max} = 65A \text{ para } I_{D\max} = 11111111 \text{ (255b)} \quad (4.6)$$

Estas relações imprimem um fator de multiplicação 0,707 no fator de inclinação, o que o aloca para um valor quantizado de acordo com a equação (4.7).

$$m_D = \frac{(72 - 32) \cdot \frac{255}{92}}{(62.5 - 5.86) \cdot \frac{255}{65}} \Rightarrow m_D = \frac{40}{56.64} \cdot \frac{65}{92} \Rightarrow m_D = 0.5 \quad (4.7)$$

Em VHDL, consegue-se efetuar facilmente operações de multiplicação ou divisão por 2^n , sendo n um número inteiro, pelo deslocamento dos bits para a direita ou para a esquerda.

Utilizando este artifício, multiplicou-se o fator de inclinação por 4, o que o tornou um valor adequado de acordo com a equação (4.8). Portanto, m_{DC} é o fator de inclinação da curva de emulação ôhmica para a descrição de hardware, o que

simplificou drasticamente as operações de multiplicação e divisão entre m_{DC} e as tensões e correntes aquisitadas.

$$m_{DC} = 2. \quad (4.8)$$

Foi utilizado o artifício do deslocamento para as operações matemáticas com a finalidade de diminuir os erros de cálculo, porém após o tratamento matemático o resultado é truncado, evitando excesso de bits desnecessários.

4.4.1 Referência Variável Emuladora

A equação da referência de tensão representada pela equação (4.9) pode ser simplificada utilizando-se um artifício para deixar o fator de inclinação com valor unitário. Assim:

$$V_{Dref} = V_{Dini} - m_D \cdot I_D \quad (4.9)$$

O procedimento é mostrado a seguir e seu resultado está representado pela equação (4.11).

Inicialmente multiplica-se a equação por 4, assim:

$$(V_{Dref} = V_{Dini} - m_D \cdot I_D) \cdot 4 \Rightarrow 4 \cdot V_{Dref} = 4 \cdot V_{Dini} - 4 \cdot m_D \cdot I_D$$

Como a relação entre m_D e m_{DC} é expressa pela equação (4.10), o desenvolvimento fica:

$$4 \cdot V_{Dref} = 4 \cdot V_{Dini} - m_{DC} \cdot I_D$$

$$m_{DC} = 4 \cdot m_D \quad (4.10)$$

Sendo $m_{DC} = 2$, pode-se simplificar a equação para:

$$V_{Dref} = \frac{4 \cdot V_{Dini} - 2 \cdot I_D}{4}$$

Assim:

$$V_{Dref} = \frac{2 \cdot V_{Dini} - I_D}{2} \quad (4.11)$$

Os artifícios matemáticos adotados aqui têm a finalidade única de simplificar a lógica VHDL e com isso economizar espaço de memória no dispositivo FPGA.

4.4.2 Equação de Controle

A tensão de referência V_{Dref} possibilita a determinação do erro, que por sua vez é usado na equação de controle.

Inicialmente coleta-se a tensão de saída V_0 do conversor. Quantizada em uma palavra de 8 bits, a tensão V_{D0} é comparada com a tensão de referência que se encontra adequada para manipulações algébricas com V_{Dref} . Dessa forma conseguem-se dois erros, um positivo determinado pela equação (4.12) e um negativo determinado pela equação (5.23).

$$\text{erro}_D = V_{D0} - V_{Dref} \quad (4.12)$$

$$\text{erron}_D = V_{Dref} - V_{D0} \quad (4.13)$$

Esse artifício foi elaborado em função da lógica de programação, pois possibilita que os valores de erro sejam sempre positivos, facilitando as divisões entre estas quantias.

Outro artifício criado nessa lógica é a multiplicação de uma constante na equação de controle. Com valor igual a 2^5 , essa constante minimiza os erros de aproximação durante a manipulação dos valores e pode ser inserida facilmente, já que faz parte da série 2^n .

Desta forma a equação de controle é dividida em duas partes. Quando a tensão de saída do conversor quantizada (V_{D0}) é maior que a tensão de referência (V_{Dref}) o erro é positivo, ativando a equação (4.14) para a iteração de controle subsequente.

$$V_{Dcontrole} = V_{Dcontrole'} - k'_D \cdot \frac{\text{erro}_D}{2.77 + \text{erro}_D} \quad (4.14)$$

Para tensões V_{D0} menores que V_{Dref} o erro é negativo, entretanto error_D é representado por um valor positivo e a equação (4.15) é ativada para o cálculo da iteração.

$$V_{Dcontrole} = V_{Dcontrole'} - k'_D \cdot \frac{\text{error}_D}{2.77 + \text{error}_D} \quad (4.15)$$

Sendo o valor 2.77 proveniente da quantização da unidade utilizada para as tensões.

Lembrando que as equações são multiplicadas por 2^5 , as equações de controle foram devidamente adequadas em conjunto e são representadas pela equação (4.16).

$$32 \cdot V_{Dcontrole} = 32 \cdot V_{Dcontrole'} \pm 32 \cdot k'_D \cdot \frac{32 \cdot \text{erro}(n)_D}{89 + 32 \cdot \text{erro}(n)_D} \quad (4.16)$$

Os valores apresentados na última equação podem ser encarados como novos valores codificados, sendo a codificação definida apenas pelo fator multiplicador 2^5 . Assim a equação (4.17) é determinada.

$$V_{DCcontrole} = V_{DCcontrole'} \pm k'_{DC} \cdot \frac{\text{erro}(n)_{DC}}{89 + \text{erro}(n)_{DC}} \quad (4.17)$$

4.4.3 Razão Cíclica

Para se definir a razão cíclica dentro dessa descrição de hardware, foi gerada uma palavra de 9 bits denominada ($V_{W_{closed}}$), que leva a informação do tempo que os transistores devem permanecer fechados em um período de chaveamento.

Esta palavra é comparada com um contador representando a forma de onda dente de serra, comumente empregada na modulação PWM.

Como o contador citado apresenta valores máximos na ordem de 500 e a maior razão cíclica permitida é 0,8, admitindo que $V_{DC_{controle}}$ pode chegar a 6400, então uma relação imposta pela lógica de controle equivale à equação (4.18).

$$\frac{V_{DC_{controle}}}{16} \quad (4.18)$$

4.5 Lógica para Modulação “*PWM-Phase-Shift*”: Switch

Baseada em uma máquina de estados do tipo Máquina de Moore, esse bloco é responsável por prover modulação “*PWM-Phase-Shift*”.

A partir de uma forma de onda dente de serra (V_{tri}), realizam-se comparações, definindo as regras para condução de cada transistor.

T_1 : Inicia sua condução juntamente com V_{tri} e a finaliza quando $V_{tri} = 480$. Isso deixa um tempo de 20 vezes o período do FPGA de $20\eta s$ reservado para tempo morto. Esse processo ocorre com metade da frequência de V_{tri} .

T_4 : Inicia sua condução juntamente com V_{tri} e a finaliza quando $V_{tri} = 480$. T_4 conduz no período complementar ao de T_1 , pois esses dois transistores nunca podem entrar em condução ao mesmo tempo.

T_2 : Inicia sua condução enquanto o transistor T_1 está ativo e $V_{tri} = W_{closed}$, finalizando seu período de condução quando $V_{tri} = 480$ ou quando $T - V_{tri} = 20$ (levando em consideração W_{closed} do período seguinte), isto garante um tempo mínimo de segurança para a entrada em condução do transistor do mesmo ramo, evitando um curto-circuito.

T₃: Inicia sua condução enquanto o transistor T₄ está ativo e $V_{tri} = W_{closed}$, finalizando seu período de condução quando $V_{tri} = 480$ ou quando $T - V_{tri} = 20$.

Inicialmente definem-se estados para cada combinação possível dos transistores. Foram convencionados os estados de acordo com a Tabela 4.1.

Tabela 4.1: Estados para a Máquina de Moore do modulador PWM por Defasagem de Fase.

I	II	III	IV	V	VI	VII	VIII	IX
T1 = '1'	T1 = '1'	T1 = '1'	T1 = '0'					
T2 = '0'	T2 = '0'	T2 = '1'	T2 = '1'	T2 = '1'	T2 = '0'	T2 = '0'	T2 = '0'	T2 = '0'
T3 = '1'	T3 = '0'	T3 = '1'	T3 = '1'	T3 = '0'				
T4 = '0'	T4 = '0'	T4 = '0'	T4 = '0'	T4 = '1'	T4 = '1'	T4 = '1'	T4 = '0'	T4 = '0'

Para facilitar o entendimento dessa lógica, a máquina de estados foi fragmentada em três partes, sendo cada uma correspondente a um ponto de operação com características diferentes com relação à seqüência dos estados da máquina.

Em todos os casos os transistores permanecem com as características descritas anteriormente, modificam-se apenas as ordens dos estados.

A Figura 4.4 mostra um ponto de operação mediano, para razões cíclicas entre 0.2 e 0.8. Nesse ponto de operação existem apenas oito estados, pois em nenhum momento o conversor apresenta todos os transistores bloqueados.

As regras são aplicadas à lógica como mostra a Figura 4.5, gerando a primeira máquina de Moore.

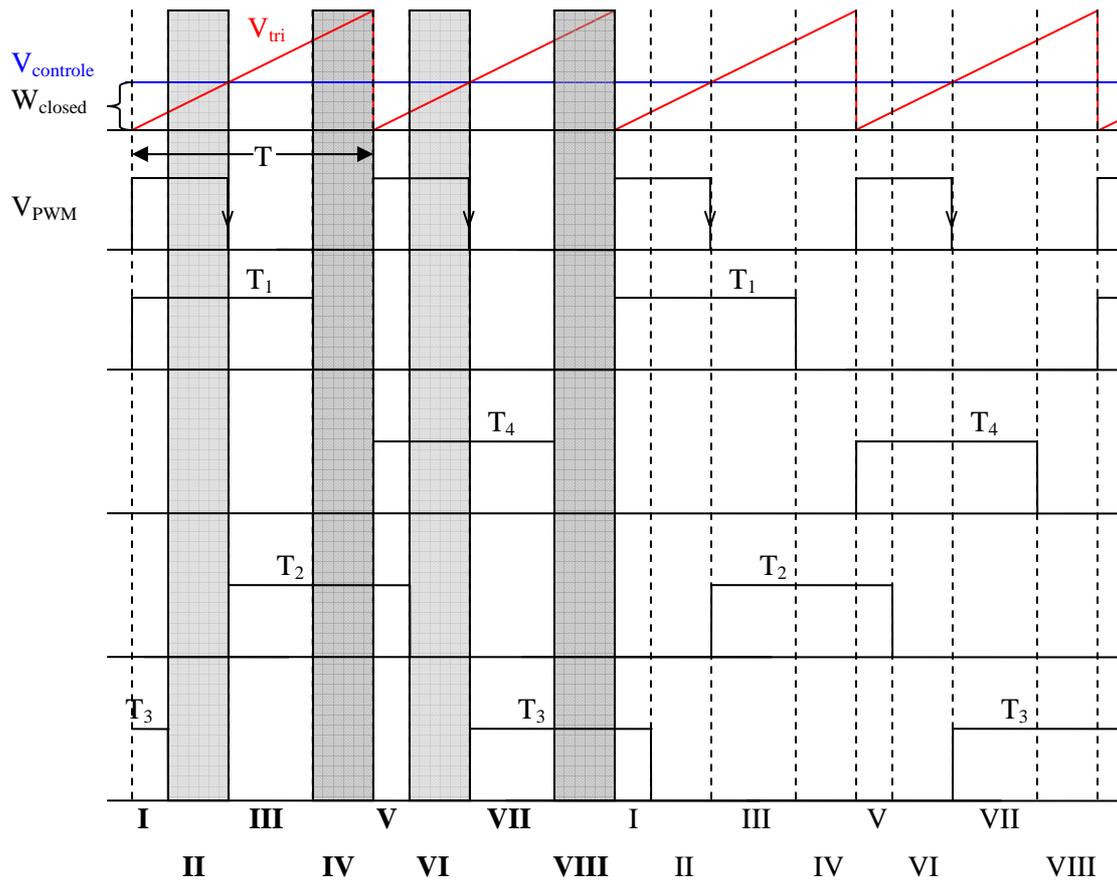


Figura 4.4: Diagrama de lógica de chaveamento para defasagens medianas
($100 < W_{\text{closed}} < 400$).

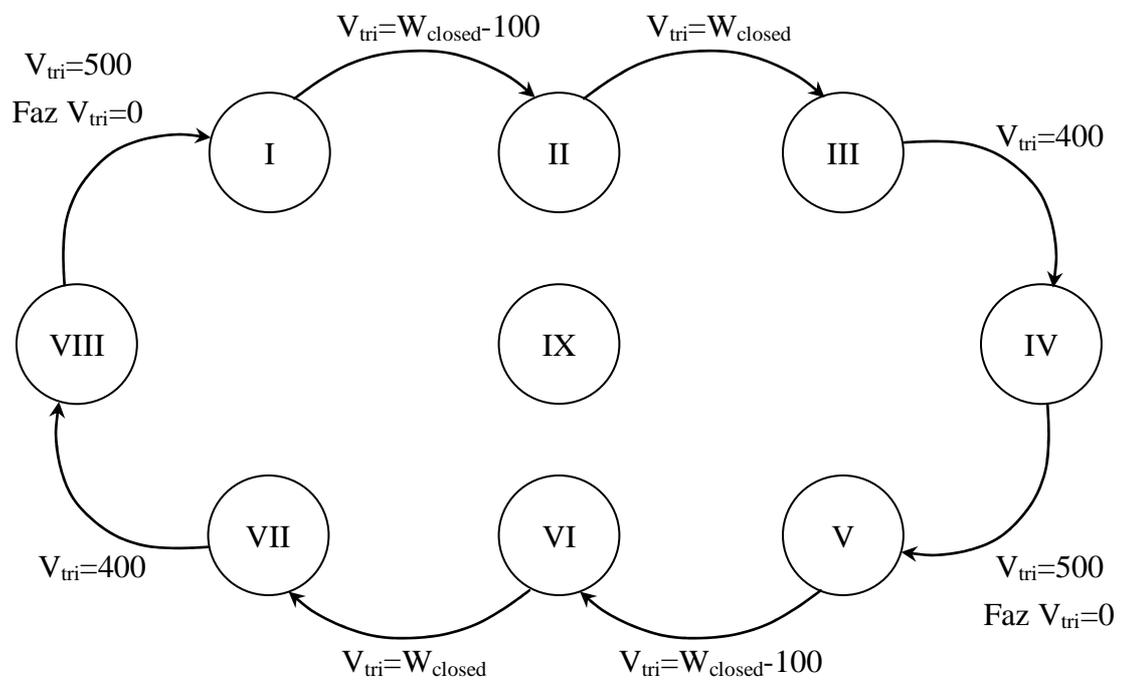


Figura 4.5: Máquina de Moore da condição explicitada pela Figura 4.4.

A Figura 4.6 mostra o segundo ponto de operação, onde o estado IX é contemplado, entretanto não são participantes os estados III e o VII, caracterizando um ponto de operação para razões cíclicas elevadas, isto é, $D > 0.8$.

A máquina de Moore relacionada a essa região de operação é mostrada na Figura 4.7 com suas respectivas entradas e saídas caracterizadas pelas regras pré-definidas.

A região de operação em elevada razão cíclica não pertence efetivamente às regiões de funcionamento do conversor. Entretanto, para a obtenção de um projeto mais genérico e em caso de algum erro no comando, é recomendável que essa fração da lógica seja incorporada ao sistema.

A Figura 4.8 mostra o terceiro e último ponto de operação, que caracteriza uma região de razão cíclica diminuta e está vinculada à máquina de Moore ilustrada na Figura 4.9.

Provavelmente essa região de operação não será solicitada pelo conversor na prática, pois a carga conectada ao conversor deverá ser muito baixa para que um ponto de operação de tal valor seja requisitado.

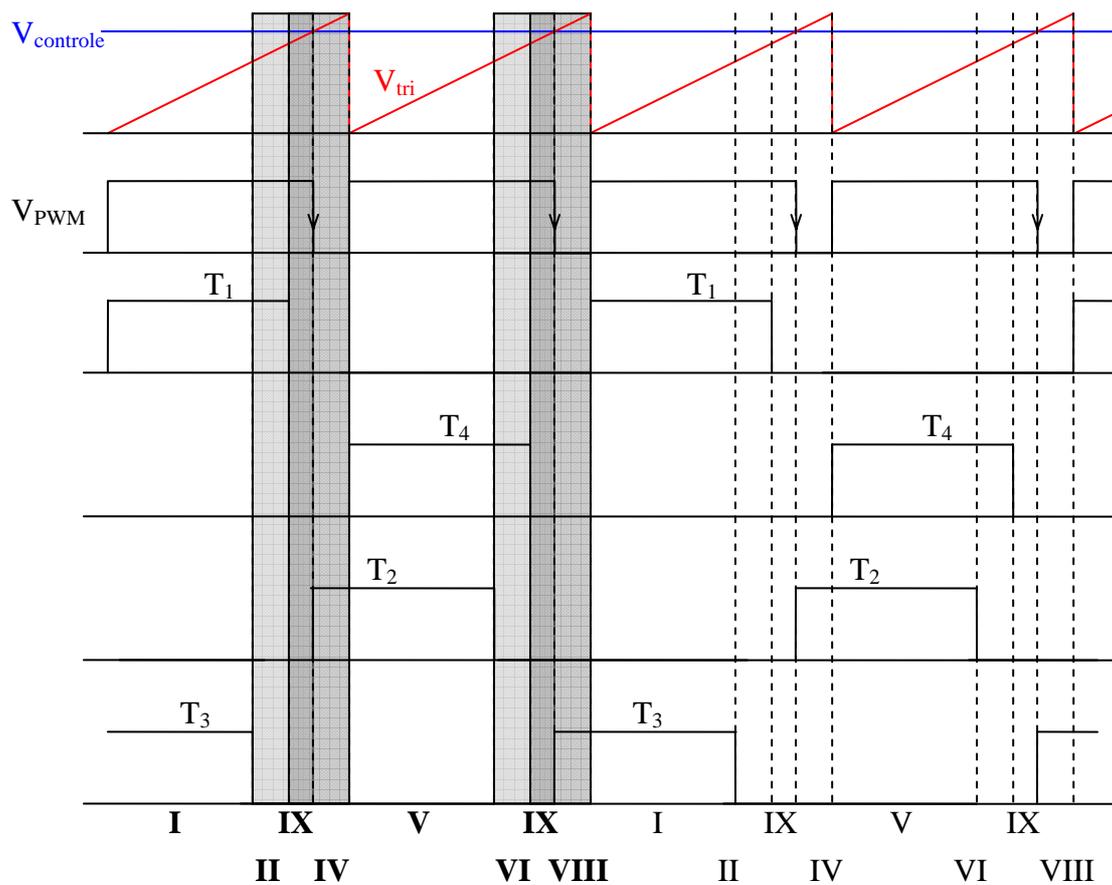


Figura 4.6: Diagrama de lógica de chaveamento para defasagens elevadas ($W_{\text{closed}} > 400$).

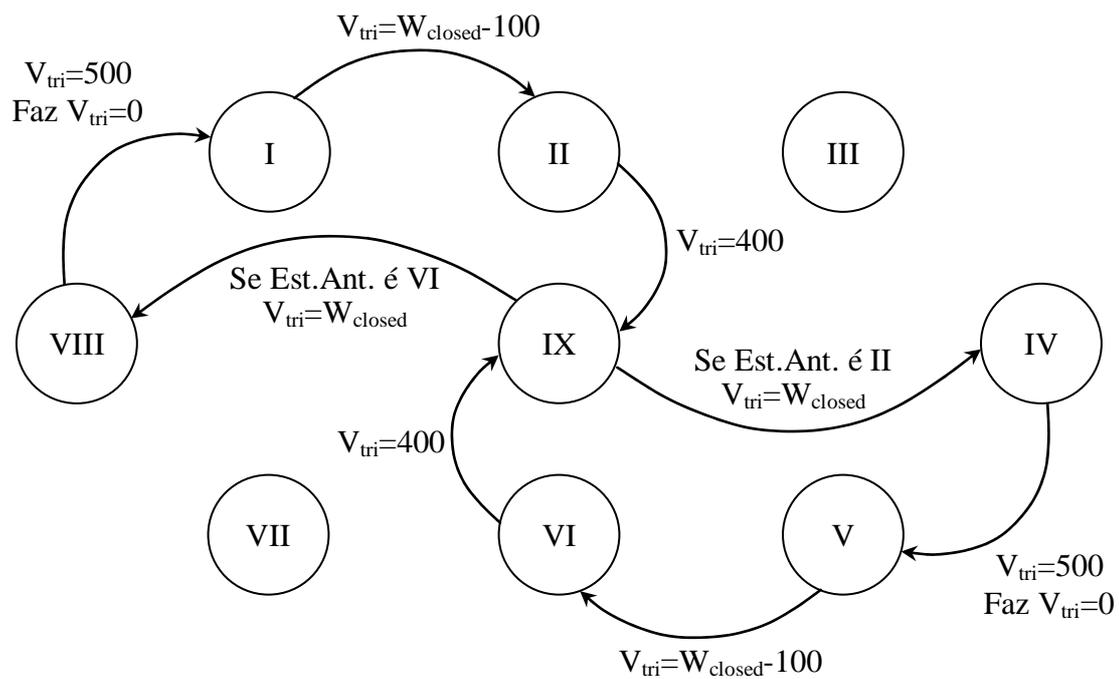


Figura 4.7: Máquina de Moore da condição explicitada pela Figura 4.6.

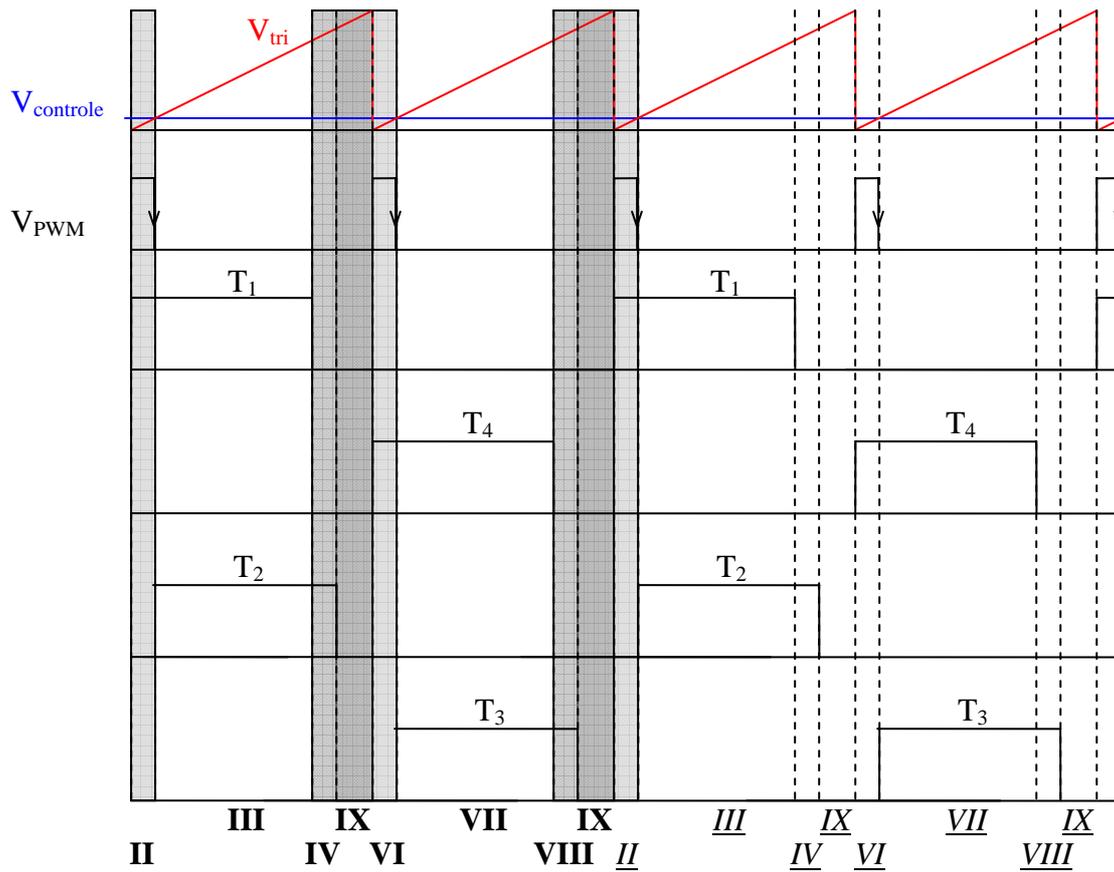


Figura 4.8: Diagrama de lógica de chaveamento para defasagens diminutas ($W_{\text{closed}} < 100$).

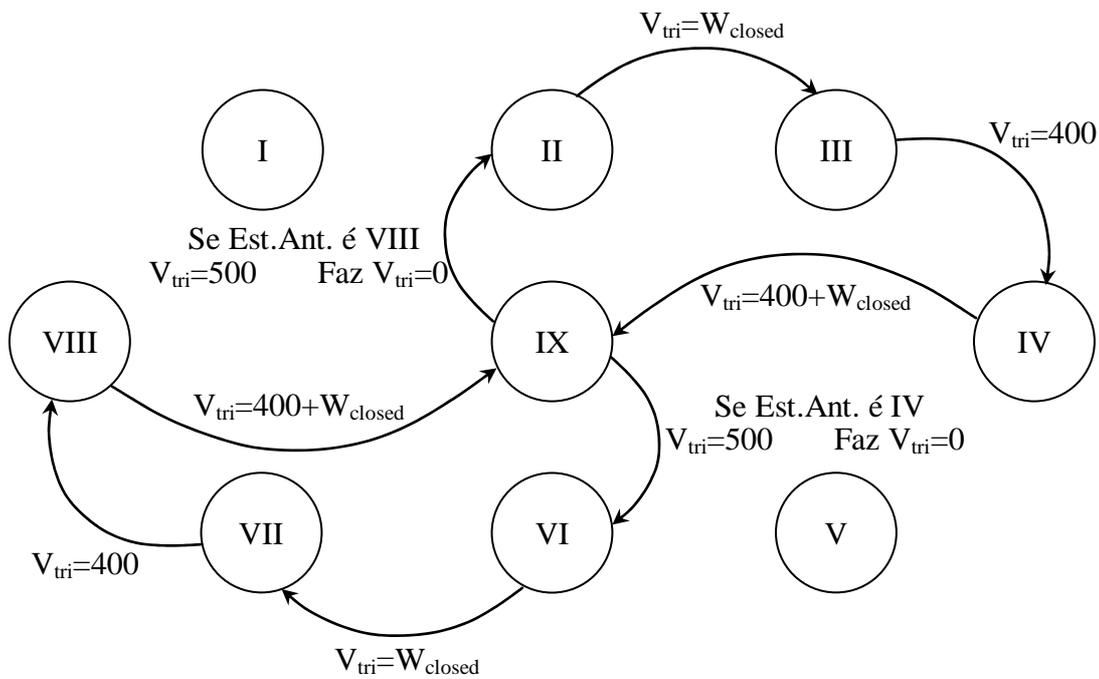


Figura 4.9: Máquina de Moore da condição explicitada pela Figura 4.8.

A máquina de estados apresentada na Figura 4.10 agrega as três frações descritas anteriormente compondo completamente a lógica de modulação PWM por defasagem de fase.

Este bloco VHDL tem como entrada a palavra de W_{close} de 9 bits, que informa o deslocamento de fase necessário para o adequado controle de tensão de saída, e como saída os pulsos para cada transistor do conversor (M_1 , M_2 , M_3 e M_4).

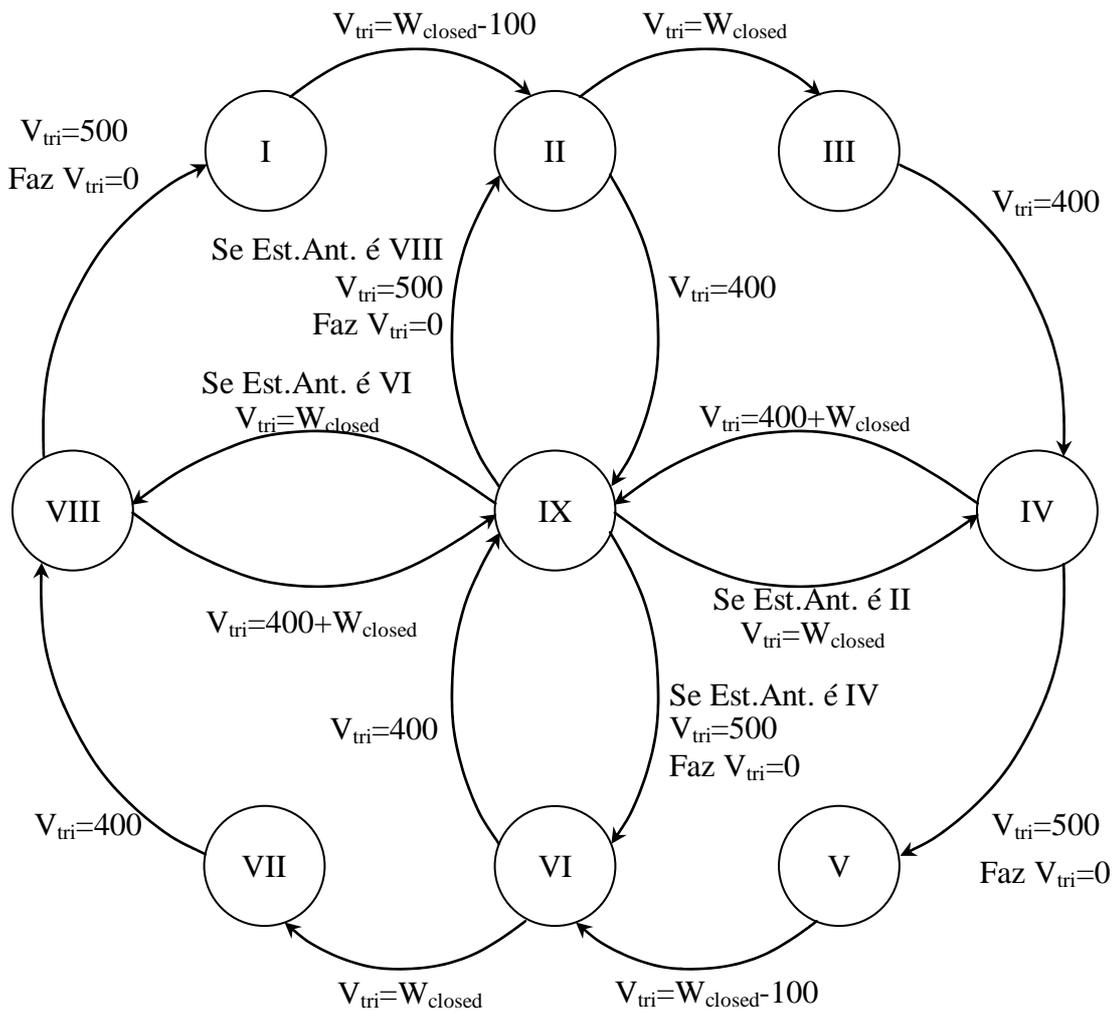


Figura 4.10: Máquina de Moore da modulação PWM por defasagem de fase.

4.6 Conversor Binário para BCD: BinBCD

Este bloco VHDL tem a finalidade de converter um número binário em BCD, para que os valores sejam mostrados em um display de 7 segmentos.

A lógica é baseada em um contador que “identifica” as unidades, dezenas e centenas do número binário em questão.

Para cada valor do display existe uma saída de 4 bits que pode variar de 0 a 9 que serão recebidos pelo bloco BCD7seg como será mostrado a seguir.

Além da conversão, a lógica apresenta um bloco de estabilização do valor no display, que mantém a visualização do valor por aproximadamente 0,67s, evitando uma possível oscilação do número que tornaria a leitura do valor desconfortável.

4.7 Seletor

Além de selecionar qual sinal se deseja visualizar através de três interruptores localizados na placa auxiliar DIO4 (digilent), o bloco seletor realiza a tarefa de distribuir cada dígito no bloco de displays de 7 segmentos, já que a entrada para a formação do dígito é única para o bloco todo. Isso requer uma ativação seqüencial de cada display em uma frequência que o olho humano não detecte o “pisca” dos blocos de 7 segmentos. A frequência recomendada para a atualização de cada display está na faixa de 60Hz a 1kHz. A frequência de atualização adotada nesse trabalho é de 381Hz.

4.8 BCD7seg

Esse bloco tem a função de transformar cada valor numérico no símbolo correspondente para visualização no display de 7 segmentos.

Cada display é composto por 7 leds para formar um símbolo além do ponto que é composto por um oitavo led.

No caso da placa auxiliar da Digilent utilizada, os leds são posicionados com ânodo comum, portanto um led acende quando o sinal 0 (nível lógico negativo) é injetado no endereço correspondente a uma posição do display.

4.9 Gerenciador global do código: `ad_mux_7seg`

A entidade `ad_mux_7seg` tem a finalidade de interconectar cada uma das demais entidades descritas anteriormente. Desta forma, todo o código está vinculado a ela, significando que toda a limitação de atraso de sinais, assim como o espaço ocupado no FPGA pode é referenciado a esta entidade.

A Tabela 4.2 contém informações sobre o espaço ocupado no FPGA, que se divide em três partes principais, formadas por “*Slices, Flip-Flops e (LUTs)*”, além do máximo atraso (“*delay*”) de sinal que pode ocorrer dentro do código de cada entidade.

Estas informações podem dar uma idéia da viabilidade de implementação do código no FPGA especificado.

Tabela 4.2: Espaço ocupado por cada entidade no FPGA e seu respectivo Delay.

Entidade	Slices	Flip-Flops	LUTs	Máx Delay
<code>ad_mux_7seg</code>	55%	7%	43%	204ns
AD7823	4%	1%	4%	21 ns
BCD7SEG	0%	0%	0%	9ns
BinBCD	4%	1%	2%	12ns
control	41%	2%	32%	204ns
mux	0%	0%	0%	8ns
Seletor	1%	0%	1%	9ns
Swicth	3%	0%	3%	14ns

4.10 Conclusão

Desenvolvido para o FPGA SPARTAN XC2S200E, o código VHDL dedicado a esse projeto utiliza uma lógica de números inteiros para operações matemáticas. Por esse motivo, multiplicam-se algumas constantes com os valores quantizados e codificados de tensão e corrente, evitando-se assim, possíveis erros provenientes de aproximações matemáticas. Além disso, a inclinação da reta de emulação exigiu uma adequação, tornando-a um valor inteiro ($m = 2$) e de fácil manipulação pela linguagem VHDL. A lógica global envolve várias entidades funcionais correlacionadas e integradas em um gerenciador, formando um complexo que coleta informações, emula, controla e fornece informações visuais para o operador do sistema. O sincronismo desta lógica é baseado em informações parametrizadas contidas na entidade de conversão A/D, o que facilita extraordinariamente uma modificação no sistema, não incorrendo em possíveis erros por falta de sincronismo. O sinal *Conmux* gerado no bloco AD7823.vhd é o responsável por esse feito e fundamental para esse gerenciamento, sincronizando o restante da lógica.

Destaca-se ainda que, uma qualidade desse código consiste em informações parametrizadas em cada entidade mais complexa do sistema.

O FPGA adotado para o emulador comporta bem o sistema implementado, conforme dados da Tabela 4.2. Fica claro que o FPGA utilizado suporta com relativa tranqüilidade o sistema implementado, restando ainda algum espaço para uma lógica adicional, que possa melhorar o sistema ou então a lógica de controle de um conversor retificador com correção ativa de fator de potência, que poderia ser utilizado na alimentação do emulador.

CAPÍTULO 5

5 Metodologia de Projeto e Resultados Experimentais

5.1 Introdução

Uma vez escolhido o conversor a ser empregado, a lógica de controle (CAPÍTULO 2), e o tipo de hardware utilizado para implementá-la (CAPÍTULO 4), pode-se esquematizar cada bloco e especificar cada elemento envolvido no projeto.

Essa etapa envolve projetos de elementos indutivos, ajuste de sensores e condicionamento de sinais além de tática de disposição física de cada elemento na tentativa de minimizar problemas com EMI, RFI e Ground loop.

Neste capítulo, cada sub-circuito presente no emulador é explicada em detalhes, e para facilitar o entendimento do circuito como um todo, apresenta-se um diagrama esquemático do circuito completo, a menos das fontes auxiliares de alimentação.

5.2 Metodologia de Projeto

O sistema emulador de célula combustível baseado em um conversor CC/CC envolve vários outros blocos, possibilitando seu controle adequado. São eles:

- Sensores de tensão e corrente de saída, associados a filtros passa baixa para minimizar ruídos em alta frequência;
- Conversão A/D e Isolação dos Sinais, que quantiza a tensão e a corrente de saída do conversor e isola o FPGA de qualquer controle ou sinal envolvido no processo;
- Circuito de Ataque e Condicionamento, para ajustar os níveis de tensão e corrente requeridos para o comando dos transistores que compõe o estágio de potência do emulador;
- Dispositivo FPGA, responsável pelo controle e geração da curva de emulação assim como geração dos pulsos de comando dos transistores.

A Figura 5.1 apresenta um diagrama do sistema global como descrito anteriormente.

Os sensores de tensão e corrente são elementos muito susceptíveis a interferências eletromagnéticas. Por esse motivo, exigem filtros que minimizem esse fenômeno indesejável proveniente principalmente, do chaveamento dos transistores.

As frequências envolvidas nesse tipo de “ruído” se encontram na ordem de MHz e poderiam ser filtradas satisfatoriamente por um filtro passivo. Entretanto um buffer de corrente é necessário para evitar a degradação do sinal por insuficiência de potência.

Além da minimização dos ruídos indesejáveis, o filtro ativo provê a potência necessária para a leitura dos sinais pelos circuitos subseqüentes, o que justifica o emprego de tal dispositivo nesse projeto.

A escolha de um filtro ativo de 2ª ordem de Butterworth veio da simplicidade e baixo grau de modificações com relação ao de 1ª ordem, acrescentando apenas um capacitor e um resistor para tanto.

Com relação ao circuito de ataque, foi tentado em primeira instância um driver desenvolvido para conversores half-bridge (IR2110). Cada CI operava um braço do conversor, entretanto o nível de interferência experimentado por esse dispositivo apresentou-se demasiadamente elevado, impossibilitando sua implantação definitiva.

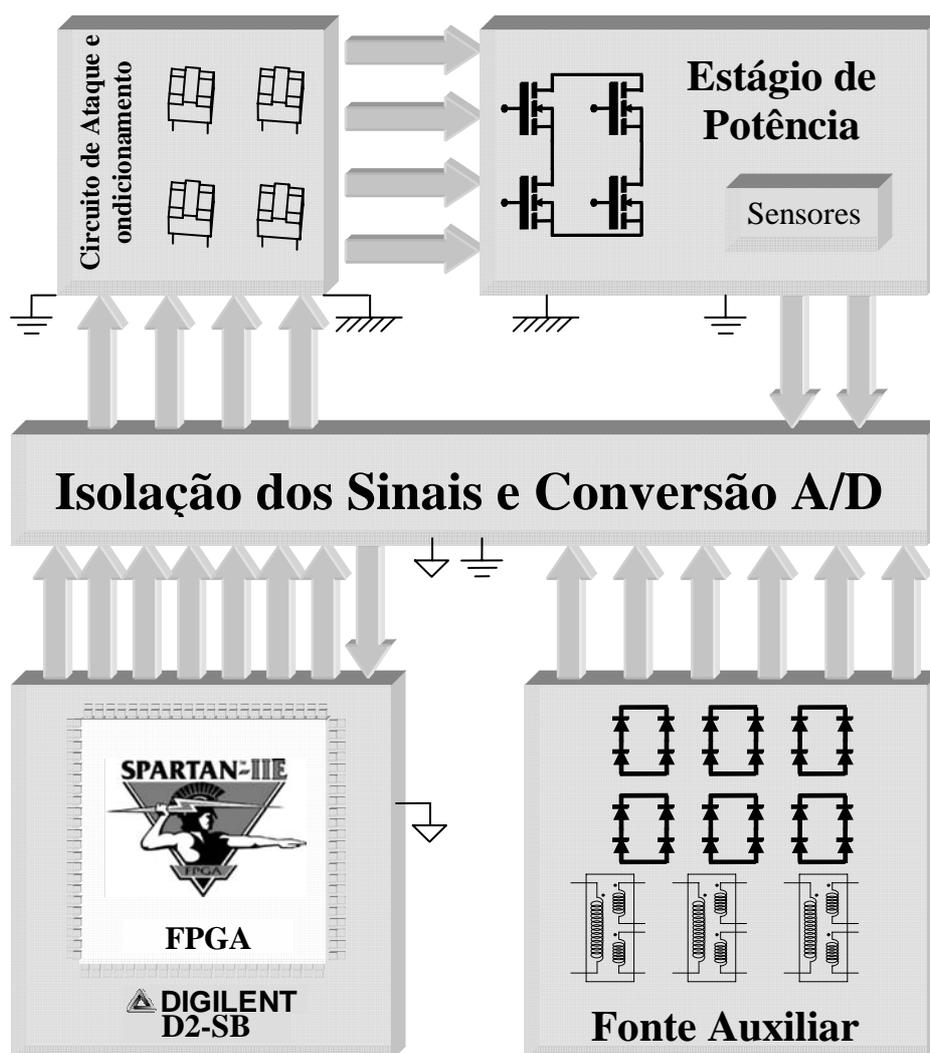


Figura 5.1: Diagrama global do conversor.

Substituiu-se este tipo de circuito de ataque por outros baseados em transformadores de pulso para assim minimizar o nível de ruídos indesejados.

5.2.1 Sensores e Filtros

Utilizou-se filtros de segunda ordem em configuração de Sallen & Key para os sinais de tensão e corrente de saída do conversor [33].

Para o sensor de tensão, escolheu-se um divisor resistivo, e para o de corrente, um sensor Hall com capacidade para correntes de até $\pm 150\text{A}$ de pico.

A Figura 5.2 mostra os sensores de tensão e corrente com seus respectivos filtros ativos baseados na utilização de amplificadores operacionais.

O cálculo do divisor resistivo pode ser baseado na potência dissipada pelo sensor. Uma escolha viável pode ser a dissipação máxima de 50% da capacidade de dissipação para o resistor de maior valor do divisor.

Baseando-se nas Leis de Kirchhoff, o resistor R_a escolhido para o sensor do conversor emulador é calculada de acordo com a equação (5.1) e R_b de acordo com a equação (5.2). Um potenciômetro (trimpot) deve ser calculado de acordo com a equação (5.3) para calibrar o sensor de tensão.

Baseando-se nos valores calculados escolhem-se resistores comerciais e verifica-se o erro de acordo com a equação (5.4). Esse erro deve ser negativo para que seja possível uma excursão completa do ajuste final perante o possível erro dos resistores. Finalmente deve-se escolher um potenciômetro com valor mínimo determinado pela equação (5.5) acrescentando o erro de ajuste para resistores reais $\delta_{V_{S0}}$ de acordo com a equação (5.4).

$$R_a = \frac{V_{0\max} - V_{S0\max}}{P_{a\max}} \quad (5.1)$$

$$R_b = \frac{R_a \cdot V_{S0\max}}{V_{0\max} - V_{S0\max}} \cdot (1 - 2 \cdot \delta_R) \quad (5.2)$$

$$R_{b_Aj}' = 4 \cdot \delta_R \cdot \frac{R_a \cdot V_{S0max}}{V_{0max} - V_{S0max}} \quad (5.3)$$

$$\delta_{SV0} = \frac{V_0 \cdot (2 \cdot R_b + R_{b_Aj}')}{V_{S0max} \cdot (2 \cdot R_a + 2 \cdot R_b + R_{b_Aj}')} - 1 \quad (5.4)$$

$$R_{b_Aj} = R_{b_Aj}' \cdot (1 - 10 \cdot \delta_R \cdot \delta_{SV0}) \quad (5.5)$$

Os parâmetros das equações (5.1) a (5.5) são:

- V_{0max} : Tensão máxima de saída do conversor;
- P_{amax} : Potência máxima de dissipação permitida para o maior resistor;
- V_{S0max} : Tensão máxima desejada na saída do sensor;
- δ_R : Erro do resistor empregado;
- R_{b_Aj}' : Potenciômetro calculado inicialmente;
- δ_{SV0} : Erro imposto pelo ajuste para resistores comerciais;
- R_{b_Aj} : Valor mínimo do potenciômetro a ser empregado.

Fazendo uso dessa metodologia e adotando resistores de 5%, determinou-se para esse projeto:

$$R_a = 39k\Omega;$$

$$R_b = 2,4k\Omega;$$

$$R_{b_Aj} = 1k\Omega.$$

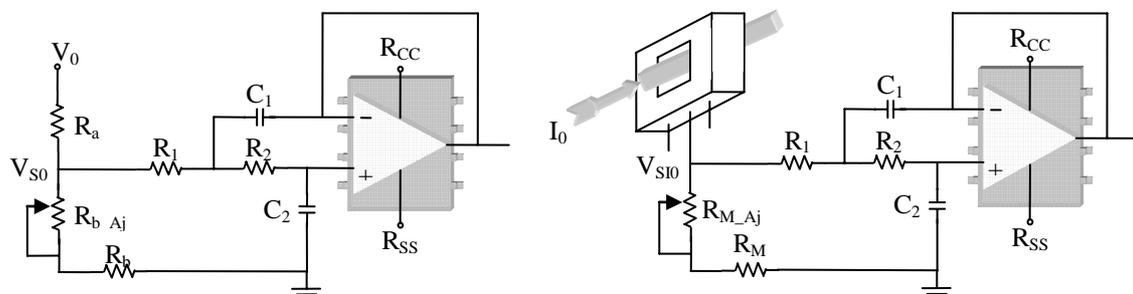


Figura 5.2: Filtro Ativo de Segunda Ordem (Filtro Butterworth de 2ª Ordem).

O sensor de corrente CSNF161 da Honeywell, com capacidade para corrente de $\pm 150\text{A}$ de pico e 100A rms baseado no princípio do efeito Hall, possui um sistema realimentado fundamentado no método de fluxo magnético zero e possui característica de saída em fonte de corrente.

Um sinal de tensão proporcional de saída pode ser adquirido com a conexão do resistor R_M que pode variar entre 10 a 40Ω de acordo com o “data sheet”.

Nesse projeto as correntes de saída possuem apenas valores positivos, podendo atingir um máximo de 65A . Essas características são fundamentais para a determinação do resistor de saída do sensor de corrente, já que para uma corrente de 65A , deseja-se uma queda de tensão de 5V , o que significa valor máximo digitalizado pelo conversor A/D.

Assim, um valor adequado para R_M pode ser determinado pela equação (5.6):

$$R_M = \frac{V_{SI0\max}}{I_{S0\max}} \quad (5.6)$$

Sendo:

- $V_{SI0\max}$: Tensão máxima desejada de saída do sensor para quando a máxima corrente do sistema é sensorada;
- $I_{S0\max}$: Corrente de saída do sensor Hall equivalente à corrente máxima de saída do conversor.

Nesse protótipo adota-se $V_{SI0\max} = 5\text{V}$ e $I_{S0\max} = 65\text{mA}$, assim $R_M = 76,923\Omega$.

Para valores comerciais adota-se $R_M = 47\Omega$ e um potenciômetro de ajuste $R_{M_Aj} = 100\Omega$.

Deseja-se a minimização da forma pulsada de corrente na frequência de chaveamento com o uso dos filtros passa-baixas, processo denominado “anti-aliasing”, o que pressupõe uma frequência de corte menor ou igual à metade da frequência de chaveamento. Caso contrário, os ruídos seriam reproduzidos novamente pelo filtro.

Nesse tipo de aplicação de filtro existe um compromisso entre a frequência de corte e a dinâmica do conversor, pois quanto menor a frequência de corte do filtro, mais lenta se torna sua resposta.

Para cada filtro ativo passa-baixa de segunda ordem na configuração de “Sallen & Key” do tipo Butterworth, utiliza-se um amplificador operacional (LM6171), dois resistores e dois capacitores, como mostra a Figura 5.2.

A equação (5.7) determina a frequência de corte do filtro e, fazendo $R_1 = R_2 = R$ e $C_1 = C_2 = C$, obtém-se a equação (5.8).

$$f_0 = \frac{1}{2 \cdot \pi} \sqrt{\frac{1}{R_1 \cdot R_2 \cdot C_1 \cdot C_2}} \quad (5.7)$$

$$f_0 = \frac{1}{2 \cdot \pi} \frac{1}{R \cdot C} \quad (5.8)$$

Levando em consideração que esse projeto não visa à velocidade da resposta dinâmica do conversor, ajustou-se a frequência de corte em aproximadamente 3.4kHz admitindo $R = 10k\Omega$ e $C = 4.7\mu F$ de acordo com a equação (5.8).

Após passarem pelos filtros, os sinais são coletados por um multiplexador, que separa os sinais analógicos de tensão e corrente para a posterior conversão A/D.

Embora apenas dois sinais estejam sendo coletados, empregou-se o multiplexador ADG604 da “Analog Devices”, que possui quatro canais (4:1), proveniente de uma escolha por disponibilidade no momento. Assim, o endereço A_1 foi conectado à massa (referência zero) para que apenas os dois primeiros canais fossem utilizados. Um sinal de “habilita” (Enable) foi conectado ao componente, entretanto sem muita função, pois não há intenção de desativá-lo.

Multiplexados em 50kHz, os sinais de tensão e corrente são coletados pelo conversor analógico para digital de 8 bits AD7823 da “Analog Devices”, possuindo um alimentação de 5V e referência na massa (zero). Portanto, a excursão de 5V abrange a faixa de 0 a 255 liberados de forma digital pelo componente.

Todos os sinais de controle dos componentes são enviados pelo FPGA usando o padrão LVTTTL (3.3V) e isolados por opto-acopladores ou isoladores digitais. Para isso, utiliza-se um *Circuito Integrado* (CI) IL715 da NVE CORPORATION com quatro canais de opto-acopladores e um ADuM1402 da Analog Devices com quatro canais de isoladores digitais como apresentado na Figura 5.3.

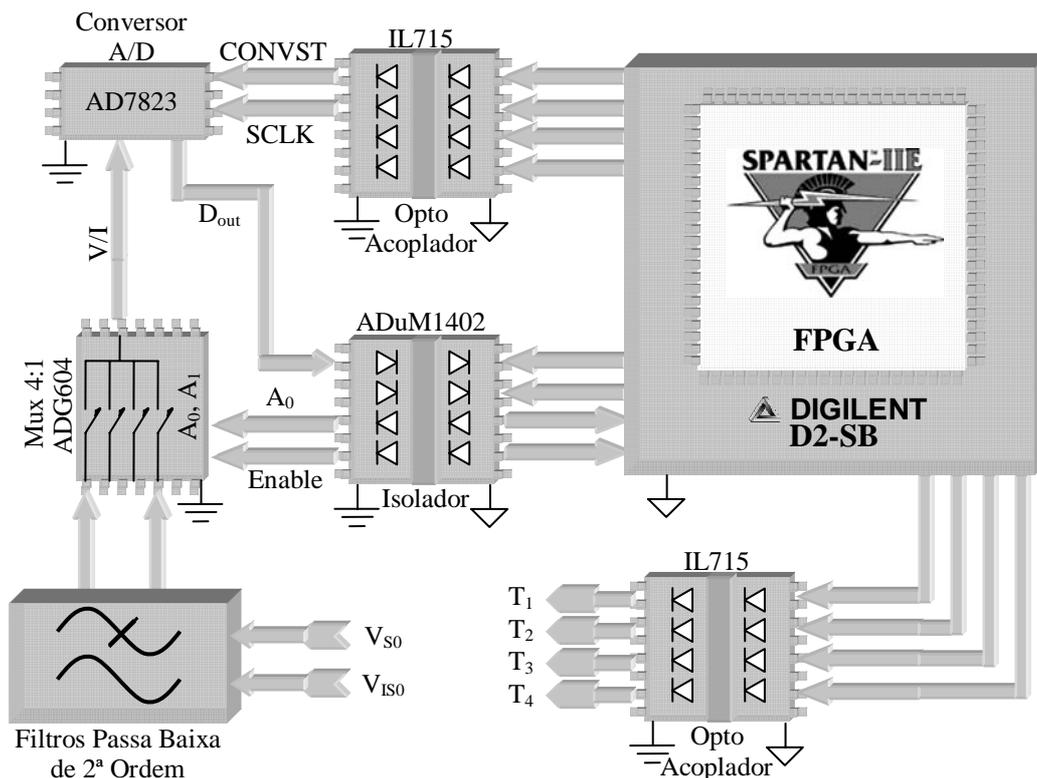


Figura 5.3: Condicionamento e isolamento dos sinais.

Os pulsos de controle dos transistores também são gerados pelo FPGA e isolados através de um dispositivo opto-acoplador IL715, passando pelo circuito de condicionamento e ataque.

O circuito de condicionamento mostrado na Figura 5.4 é composto por um buffer de corrente através do CI CD4050 e um buffer de tensão utilizando componentes discretos. Esse estágio é isolado do circuito de ataque por um transformador de pulso 1:1.

O pulso T_1 positivo proveniente do FPGA passa pelo opto-acoplador, passa pelo buffer de corrente e polariza o transistor npn Q_1 fazendo com que o primário do transformador de pulso (TP) seja alimentado. Dessa forma o pulso é transferido para o secundário e flui diretamente para o gate do MOSFET que compõe o estágio de potência.

Com a inversão do pulso, o transistor Q_1 é bloqueado e a corrente no primário do transformador interrompida gerando uma tensão V_{TP2} negativa por alguns instantes. Nesse momento o transistor pnp Q_2 entra em condução auxiliando o bloqueio do MOSFET de potência com a descarga mais rápida das capacitâncias intrínsecas do componente.

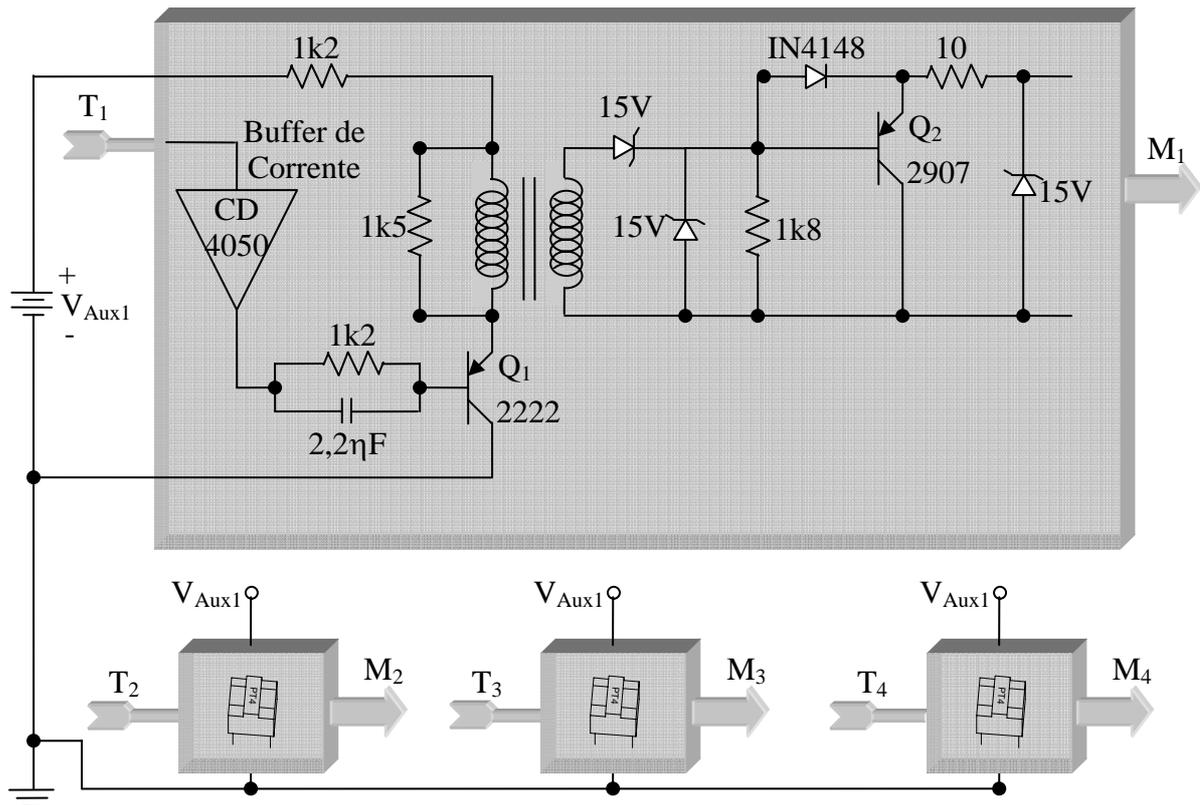


Figura 5.4: Quatro circuitos independentes de Ataque para os MOSFETs do conversor “Full-Bridge”.

Quatro circuitos de ataque são necessários para o conversor “Full-Bridge”, pois embora os pulsos de comando sejam iguais dois a dois, os terminais “source” dos MOSFETs são conectados a massas diferentes como explicitado no CAPÍTULO 2.

Para alimentar todos os dispositivos descritos, são necessárias no mínimo três fontes com referências em massas diferentes. Dessa forma, uma fonte é reservada exclusivamente para a alimentação do primário dos isoladores e opto-acopladores, compartilhando a mesma referência do FPGA. Uma segunda fonte dedica-se à alimentação do circuito de conversão A/D, multiplexador e sensor de corrente assim como os secundários dos isoladores e opto-acopladores responsáveis pela transferência dos sinais envolvidos neste bloco. Outras duas fontes dedicadas ao circuito de ataque, sendo cada uma responsável por um par de MOSFETs, evitando uma possível sobrecarga em momentos críticos do acionamento. Além disso, uma fonte simétrica se fez necessária para a alimentação do filtro ativo.

Dessa forma, a fonte auxiliar é composta por três transformadores de dois enrolamentos de 3.25VA cada, onde os sinais são retificados, filtrados e regulados com o auxílio de reguladores de tensão.

Aparentemente a potência da fonte auxiliar se mostra super-dimensionada, porém, o conversor exige ventilação forçada por ser uma estrutura de elevada potência e de pequenas dimensões. Assim a potência remanescente serve de alimentação para dois coolers de 2.3W cada.

5.3 Conversor “*Full-Bridge*”

O CAPÍTULO 2 mostra o princípio de funcionamento de uma estrutura “*Full-Bridge*” não-isolada, porém, o conversor projetado é isolado, provendo proteção contra curto-circuito franco perante sua fonte de alimentação.

Outra vantagem da estrutura isolada galvanicamente é a possibilidade de se trabalhar com a relação de espiras do transformador diminuindo os esforços de corrente dos transistores. Porém, a Figura 5.5 mostra que, além do transformador, a quantidade de elementos semicondutores é aumentada e um capacitor em série ao primário do transformador se faz necessário. Este capacitor evita a saturação da estrutura quando o controle de corrente não é empregado.

As maiores preocupações quanto a um conversor residem nos esforços de corrente e de tensão nos interruptores ativos e passivos, que podem elevar seu custo demasiadamente, assim como cruzamentos de tensão e corrente, provocando elevadas perdas por dissipação térmica e degradação da eficiência do conversor.

O conversor “*Full-Bridge*” mostra-se vantajoso em relação a outros conversores clássicos por apresentar esforços de tensão equivalentes aos do barramento CC de alimentação nos interruptores e esforços de corrente iguais à metade do valor total que circula pelo primário do transformador.

Uma desvantagem desse conversor reside na influência do chaveamento dos diodos retificadores do secundário (D_{R1} e D_{R2}), que provocam picos de tensão no bloqueio dos interruptores.

Picos de tensão (overshoots) podem ser controlados através de snubbers e grampeadores. Porém, a eliminação desses fenômenos não é uma tarefa fácil.

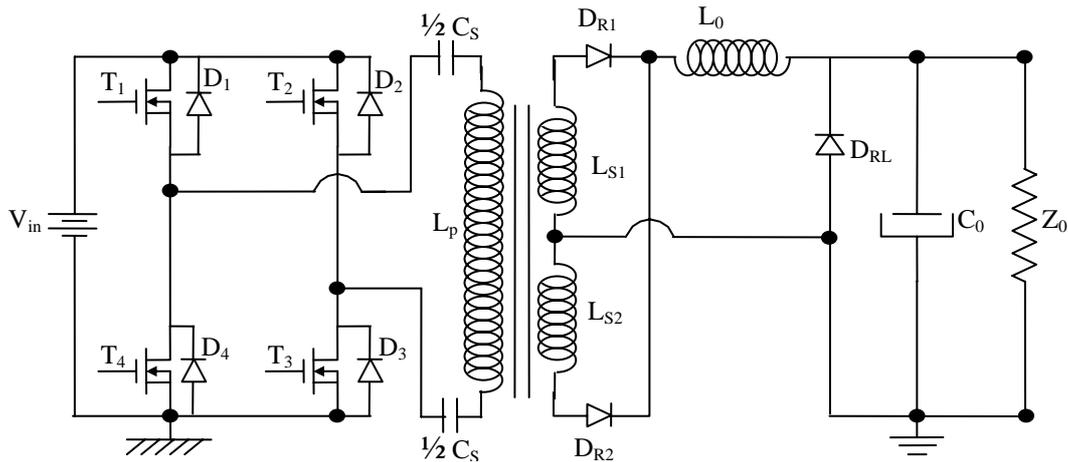


Figura 5.5: Conversor “*Buck-Full-Bridge*” isolado com sensores de tensão e corrente.

Com cada MOSFET e o transformador operando a 50kHz, obtém-se uma frequência de operação do filtro de saída igual a 100kHz. Dessa forma, a operação do filtro acontece com o dobro da frequência de operação dos transistores, possibilitando sua compactação.

5.3.1 Perdas nos semicondutores:

Considerando o ponto de operação em que o conversor está na situação mais desfavorável para os transistores MOSFETs, pode-se calcular a máxima perda em condução incluindo o diodo em anti-paralelo através das equações (5.9) e por comutação através da equação (5.10).

$$P_{\text{cond}} = R_{\text{DS(on)}} \cdot I_{\text{T}}^2 + V_{\text{DS}} \cdot \overline{I_{\text{D}}} \quad (5.9)$$

$$P_{\text{comut}} = \frac{f}{2} \cdot V_{\text{DS(off)}} \cdot I_{\text{rms}} \cdot (t_{\text{r}} + t_{\text{f}}) \quad (5.10)$$

Sendo:

- $R_{\text{DS(on)}}$: Resistência dreno source em condução;
- I_{T} : Corrente eficaz direta conduzida pelo transistor;
- $\overline{I_{\text{D}}}$: Corrente média através do diodo intrínseco;
- V_{DS} : Tensão dreno source em condução;

- $V_{DS(off)}$: Tensão Dreno-Source no bloqueio;
- I_{rms} : Corrente eficaz processada no transistor;
- f : Frequência de comutação do transistor;
- t_r : Tempo de subida da tensão;
- t_f : Tempo de descida dea tensão;
- $(t_r + t_f)$: Tempo de cruzamento entre tensão e corrente no MOSFET.

Decidiu-se utilizar o transistor MOSFET de potência IRFP460 que apresenta as especificações a seguir:

$$\begin{array}{ll}
 V_{DS} = 500V & t_r = 120\eta s \\
 I_{D(cont)} = 20V & t_f = 98\eta s \\
 R_{DS(on)} = 0,27 & V_{DS} = 1,8V \\
 \frac{dv}{dt} = 3,5 \frac{V}{\eta s} &
 \end{array}$$

Os cálculos para o conversor “*Full-Bridge*” utilizando modulação “*PWM-Phase-Shift*” não foram realizados. Entretanto, o cálculo de perdas para quando se acreditava na implementação do conversor usando modulação PWM convencional é mostrado a seguir.

A corrente eficaz por transistor é determinada pela equação

$$I_T = \frac{P_0}{k_n \cdot V_0} \cdot \sqrt{\frac{D}{2}} \quad (5.11)$$

Considerando o ponto de operação crítico do conversor, tem-se:

$$(V_{DS} = 400V, D = 0,8, V_0 = 32V, P = 2000W, k_n = 4,35)$$

Assim: $I_T = 9,09A$

Desta forma, para a potência dissipada por transistor tem-se:

$$P_{cond} = 22,3W$$

$$P_{comut} = 19,8W$$

Sendo assim, cada transistor dissipa uma potência total de $P_T = 42,1\text{W}$ no ponto de operação mais crítico. Multiplicando esse valor por 4, determina-se a potência total dissipada pela ponte completa de transistores.

Outros componentes dissipadores de energia do conversor são os diodos retificadores D_{R1} e D_{R2} .

São empregados dois diodos HFA120FA60 da International Rectifier com tensão de condução $V_D = 1,5\text{V}$.

Para o cálculo da perda em condução do diodo utiliza-se a equação

$$P_D = \overline{I_D} \cdot V_D \quad (5.12)$$

Uma corrente média de 36A por diodo resulta em $P_D = 54\text{W}$

Somando a potência dos dois diodos que compõem o retificador, chega-se a uma potência dissipada total de 108W.

Os cálculos de potência dissipada são adotados no cálculo do dissipador como mostra o item 5.3.2.

5.3.2 Cálculo do dissipador

Os parâmetros R_{thJC} , R_{thCK} , R_{thKA} e T_j são dados pelo fabricante do componente. A equação (5.13) calcula a resistência térmica necessária entre o dissipador e o ambiente para que a junção do componente não exceda a temperatura de junção especificada.

R_{thJC} : (Resistência térmica junção cápsula)

R_{thCK} : (Resistência térmica cápsula dissipador)

R_{thKA} : (Resistência térmica dissipador ambiente)

T_j : (Máxima temperatura da junção)

T_a : (Máxima temperatura ambiente)

$$R_{thKA} = \frac{T_j - T_a}{P} - R_{thJC} - R_{thCK} \quad (5.13)$$

Considera-se a temperatura ambiente $T_a = 40^\circ \text{C}$, assim:

Para o IRFP460 tem-se:

$R_{thJC} = 0.45 \text{ K/W}$ (Resistência térmica junção cápsula)

$R_{thCK} = 0.25 \text{ K/W}$ (Resistência térmica cápsula dissipador)

$T_j = 150^\circ \text{C}$ (Máxima Temperatura da junção)

$R_{thKA} = 1.91 \text{ K/W}$ para cada MOSFET

Para o HFA120FA60:

$R_{thJC} = 0.35$ (Resistência térmica junção cápsula)

$R_{thCK} = 0.05$ (Resistência térmica cápsula dissipador)

$R_{thKA} =$ (Resistência térmica dissipador ambiente)

$T_j = 150^\circ \text{C}$ (Máxima temperatura da junção)

$T_a = 40^\circ \text{C}$ (Máxima temperatura ambiente)

$R_{thKA} = 1.34 \text{ K/W}$

De acordo com o catálogo do fabricante de dissipadores, a resistência dissipador/ambiente para o perfil escolhido vale $R_{thKA} = 1.66^\circ \text{C/W/4''}$. De acordo com um fator de correção de comprimento chega-se à conclusão que cada IRFP460 precisa de aproximadamente 8cm de dissipador e cada HFA120FA60 precisa de aproximadamente 18cm por componente.

Assim, necessita-se um total de 68cm de dissipador de acordo com o perfil escolhido e sem a necessidade de ventilação forçada.

Considerando uma temperatura ambiente de 30°C , o comprimento do dissipador cai para aproximadamente 45cm.

Sabe-se que o cálculo de dissipadores apresenta um grau de complexidade muito maior do que o encontrado na literatura dedicada a conversores. Assim decidiu-se adotar um dissipador de 20cm de comprimento com ventilação forçada, o que melhora significativamente a dissipação térmica.

5.3.3 Cálculo do Filtro de Saída

Perante o funcionamento do primário do conversor “*Buck-Full-Bridge*”, o secundário apresenta duas etapas completas de funcionamento, isto é, o filtro de saída experimenta uma frequência de operação duas vezes maior que o restante do circuito como comentado anteriormente.

O filtro de saída é calculado segundo restrições de ripple de tensão e corrente de saída, bastando considerar as etapas de carga e descarga do filtro de saída para o pior caso possível. O pior caso ocorre quando a corrente de saída é nominal, a tensão de saída é mínima e a razão cíclica é máxima.

Desta forma, as equações (5.14) e (5.15) formam a base para o cálculo dos elementos do filtro apresentado na Figura 5.5.

$$L_0 = \frac{V_{L0} \cdot dt}{2 \cdot d(I_{L0})} \quad (5.14)$$

$$C_0 = \frac{I_{C0} \cdot dt}{2 \cdot d(V_{C0})} \quad (5.15)$$

Analisando pela etapa de carga do filtro, determinam-se as equações (5.16) e (5.17), considerando que toda a corrente alternada que circula pelo capacitor para a determinação da segunda equação (5.17).

$$L_0 = \frac{(V_S - V_0) \cdot (D_{\text{máx}} \cdot T)^2}{\Delta i_{L0}} \quad (5.16)$$

$$C_0 = \frac{(V_S - V_0) \cdot (D_{\text{máx}} \cdot T)^2}{\Delta v_{C0} \cdot L_0} \quad (5.17)$$

Sendo:

- V_S : Tensão no secundário do transformador;
- V_0 : Tensão mínima de saída do conversor;
- $D_{\text{máx}}$: Razão cíclica máxima;
- T : Período de chaveamento;
- Δi_{L0} : Variação permissível de corrente no indutor;
- Δv_{C0} : Variação permissível de tensão de saída;

Dessa forma os parâmetros do filtro de saída permitindo uma variação de corrente igual a 10% e uma variação de tensão de 2% resultam em:

$$L_0 = 35\mu\text{H}$$

$$C_0 = 78\mu\text{F}$$

Deve-se encontrar um valor comercial mais adequado para o capacitor do filtro de saída, portanto será considerado $C_0 = 100\mu\text{F}$.

O indutor do filtro de saída é projetado de acordo com o procedimento mostrado a seguir.

Conforme ERICKSON, deseja-se que o núcleo de um elemento indutivo possua a maior densidade de fluxo possível, ou seja, que trabalhe próximo da região de saturação, possibilitando a otimização das dimensões do elemento indutivo [34].

São muitas as considerações para o projeto de um elemento indutivo, entre elas estão:

- O número de espiras, que depende da corrente máxima, relutância e dimensões do núcleo para evitar sua saturação;
- A indutância desejada, que também depende das dimensões e relutância do núcleo, assim como o número de espiras;
- O acondicionamento das espiras no interior do núcleo, que depende das dimensões do núcleo e de uma constante de acomodação que varia de acordo com o formato do condutor e forma de acomodação;
- A resistência do enrolamento dependente da resistividade, área transversal e comprimento do condutor;

A inter-relação dessas considerações não é trivial, pois envolve inúmeros parâmetros livres. Dessa forma, para facilitar o projeto de elementos indutivos, foi definida uma tabela com um novo parâmetro denominado constante geométrica do núcleo, envolvendo suas dimensões e parâmetros de acomodação das espiras.

A equação (5.18) relaciona todos os parâmetros envolvidos no processo e consegue omitir alguns dos parâmetros livres como número de espiras e comprimento do caminho magnético.

$$\frac{A_c^2 \cdot W_A}{MLT} \geq \frac{\rho \cdot L^2 \cdot I_{\text{máx}}^2}{B_{\text{máx}}^2 \cdot R_L \cdot K_u} \quad (5.18)$$

A parte esquerda da (5.18) representa a constante geométrica do núcleo K_g e na parte direita estão as especificações do projeto e algumas constantes conhecidas.

Sendo:

- A_c : Secção transversal do núcleo [cm^2];
- W_A : Área da janela do núcleo [cm^2];
- MLT : Média de comprimento da espira por volta [cm];
- ρ : Resistividade do condutor [$\Omega\text{-cm}$];
- L : Indutância [H];
- $I_{\text{máx}}$: Corrente de pico no indutor [A];
- $B_{\text{máx}}$: Densidade de fluxo operacional máxima permitida [T];
- R_L : Resistência do enrolamento [Ω];
- K_u : Fator de preenchimento [adimensional];

Da equação (5.18) e outras relações tira-se:

$$K_g \geq \frac{\rho \cdot L^2 \cdot I_{\text{máx}}^2}{B_{\text{máx}}^2 \cdot R_L \cdot K_u} \quad [\text{cm}^5] \quad (5.19)$$

$$l_g = \frac{\mu_0 \cdot L \cdot I_{\text{máx}}^2}{B_{\text{máx}}^2 \cdot A_c} \cdot 10^4 \quad [\text{m}] \quad (5.20)$$

$$n = \frac{L \cdot I_{\text{máx}}}{B_{\text{máx}} \cdot A_c} \cdot 10^4 \quad (5.21)$$

$$R = \frac{\rho \cdot n \cdot MLT}{A_w} \quad [\Omega] \quad (5.22)$$

Sendo:

- K_g : Coeficiente geométrico do núcleo;
- l_g : Tamanho do entreferro;
- n : Número de espiras;

A densidade de corrente permitida no cobre deve ser considerada para o cálculo da seção do condutor de acordo com a equação (5.23) e em seguida escolhe-se um condutor comercial adequado.

$$A_{cu} = \frac{I}{J_{m\acute{a}x}} \quad (5.23)$$

Sendo:

- A_{cu} : Área da seção transversal de cobre necessária;
- I : Corrente RMS que circula no enrolamento;
- $J_{m\acute{a}x}$: Densidade máxima de corrente;

Para acomodar adequadamente as espiras do elemento indutivo no núcleo escolhido deve-se calcular a área de janela ocupada pelo condutor pela equação (5.24), sendo α_j uma fração da área ocupado por cada espira (j), que é determinada pela equação (5.25).

$$A_{wj} = \frac{K_u \cdot W_A \cdot \alpha_j}{n_j} \quad (5.24)$$

$$\alpha_j = \frac{n_j \cdot I_j}{n_1 \cdot I_{tot}} \quad (5.25)$$

De acordo com ERICKSON a distribuição de corrente em um condutor pode ser determinada através das equações de Maxwell [34].

Define-se a profundidade de penetração da corrente no condutor pela equação (5.26), que estabelece uma relação proporcional de penetração perante a corrente total.

$$\delta = \sqrt{\frac{\rho}{\pi \cdot \mu \cdot f}} \quad (5.26)$$

Uma aproximação de (5.26) para o cobre a 100°C é definida pela equação (5.27).

Altas frequências causam o efeito pelicular das correntes, portanto esse é um parâmetro importante a ser considerado em conversores CC/CC.

$$\delta = \frac{7.5}{\sqrt{f}} [\text{cm}] \quad (5.27)$$

Inicialmente escolhe-se um núcleo e calcula-se o número necessário de espiras de acordo com a equação (5.21) para atender às especificações requisitadas sem que o núcleo sature. A seção do condutor é calculada de acordo com a equação (5.23) adotando-se $J = 450 \text{A/cm}^2$.

Comparando a área de janela necessário para acomodar as espiras do indutor através da equação (5.24) (considerando $\alpha = 1$) com a área disponível da janela do núcleo, determina-se a possibilidade de adequação do núcleo em questão.

Caso a área da janela seja insuficiente, escolhe-se um núcleo maior para que todas as equações sejam satisfeitas, o que ocorreu para o núcleo E65/33.26 IP12 da Thornton.

Dessa forma, os dados para a confecção do núcleo se encontram na Tabela 5.1.

Tabela 5.1: Características Construtivas do Filtro Indutivo de Saída.

Núcleo	Indutância [H]	Nº de Espiras	Entreferro [mm]	$B_{\text{máx}}$ [T]	Condutor
E65/33/26	38.5mH	15	1.21	0.315	AWG#5

5.3.4 Cálculo do Transformador

Aproveitando os conceitos do procedimento de cálculo do indutor de filtro em 5.3.3, é apresentado a seguir uma metodologia para o cálculo do transformador.

Para o cálculo do transformador do conversor “*Buck-Full-Bridge*” considera-se a frequência de chaveamento dos transistores, o que significa metade da frequência observada no filtro de saída.

Admite-se nesse trabalho que a frequência de chaveamento (f_s) é a frequência experimentada pelo filtro de saída, portanto, de acordo com a análise realizada no CAPÍTULO 2, a razão cíclica D pode variar de 0 a 1, o que equivale a uma análise de razão cíclica considerando um braço do conversor e não apenas um único transistor.

O cálculo de transformadores para frequências elevadas envolve cuidados com a densidade de fluxo para evitar a saturação do núcleo e com as perdas totais relacionadas ao transformador, evitando seu aquecimento. Além das perdas no núcleo, as perdas no cobre também são relevantes.

Diminuindo o número de espiras do projeto para se tentar minimizar as perdas no cobre, aumentam-se as perdas no núcleo por um incremento na densidade de fluxo.

Dessa forma existe um compromisso entre as perdas para o projeto de um ponto ótimo de operação onde as perdas totais são minimizadas.

Uma constante geométrica do núcleo K_{gfe} é determinada levando as perdas totais no transformador em consideração assim como a determinada pela equação (5.19).

As perdas no núcleo são determinadas pela equação (5.28), a variação da densidade de fluxo ΔB pela equação (5.29) e as perdas no cobre pela equação (5.30).

$$P_{fe} = K_{fe} \cdot (\Delta B)^\beta \cdot A_c \cdot l_m \quad (5.28)$$

$$\Delta B = \frac{\lambda_1}{2 \cdot n_1 \cdot A_c} \quad (5.29)$$

$$P_{cu} = \frac{\rho \cdot MLT \cdot n_1^2 \cdot I_{tot}^2}{W_A \cdot K_u} \quad (5.30)$$

Sendo:

- K_{fe} : constante geométrica de proporcionalidade dependente da frequência;
- β : constante de inclinação para perdas no núcleo;
- l_m : comprimento magnético do núcleo;
- λ : área tensão x tempo no primário;
- n_1 : número de espiras no primário;
- I_{tot} : soma das correntes rms de todas as espiras normalizadas por n_1 .

Manipulando as equações (5.28), (5.29), (5.30) e derivando as perdas totais no núcleo em relação à variação de fluxo magnético determina-se a relação que otimiza a variação de fluxo em relação às perdas totais expressa pela equação (5.31). Para uma variação de fluxo nesse contexto, determina-se as perdas totais otimizadas pela equação (5.32).

Através dos parâmetros desejados no projeto, determina-se uma constante pela equação (5.33), que por sua vez deve ser menor que a constante geométrica otimizada determinada pela equação (5.34).

Esse resultado permite a escolha do núcleo pela adequação de suas dimensões, que são parâmetros da equação (5.34).

$$\Delta B = \left[\frac{\rho \cdot \lambda_1^2 \cdot I_{\text{tot}}^2}{2 \cdot K_u} \cdot \frac{MLT}{W_A \cdot A_c^3 \cdot l_m} \cdot \frac{1}{\beta \cdot K_{fe}} \right]^{\frac{1}{\beta+2}} \quad (5.31)$$

$$P_{\text{tot}} = (A_c \cdot l_m \cdot P_{fe})^{\frac{2}{\beta+2}} \cdot \left[\frac{\rho \cdot \lambda_1^2 \cdot I_{\text{tot}}^2}{4 \cdot K_u} \cdot \frac{MLT}{W_A \cdot A_c^2} \right]^{\frac{\beta}{\beta+2}} \cdot \left[\left(\frac{\beta}{2} \right)^{-\left(\frac{\beta}{\beta+2} \right)} + \left(\frac{\beta}{2} \right)^{\left(\frac{\beta}{\beta+2} \right)} \right] \quad (5.32)$$

$$K_{gfe} \geq \left[\frac{\rho \cdot \lambda_1^2 \cdot I_{\text{tot}}^2 \cdot (K_{fe})^{\frac{\beta}{2}}}{4 \cdot K_u \cdot (P_{\text{tot}})^{\left(\frac{\beta+2}{\beta} \right)}} \right] \quad (5.33)$$

$$K_{gfe} = \left[\frac{W_A \cdot (A_c)^{\frac{2(\beta-1)}{\beta}}}{MLT \cdot (l_m)^{\left(\frac{2}{\beta} \right)}} \right] \cdot \left[\left(\frac{\beta}{2} \right)^{-\left(\frac{\beta}{\beta+2} \right)} + \left(\frac{\beta}{2} \right)^{\left(\frac{2}{\beta+2} \right)} \right]^{\left(\frac{\beta+2}{\beta} \right)} \quad (5.34)$$

Para o conversor “*Buck-Full-Bridge*”, as equações (5.35), (5.36), (5.37) e (5.38) (5.39) representam a área λ_1 (tensão x tempo) do primário e as correntes rms do primário, do secundário, a corrente total referida ao primário do transformador respectivamente e a relação de transformação.

$$\lambda_1 = V_g \cdot D \cdot T_s \quad (5.35)$$

$$I_1 = \left(\frac{n_2}{n_1} \cdot \frac{P_0}{V_{0\text{min}}} \right) \cdot \sqrt{D} \quad (5.36)$$

$$I_2 = \frac{P_0}{2 \cdot V_{0\text{min}}} \cdot \sqrt{1+D} \quad (5.37)$$

$$I_{\text{tot}} = \sum \frac{n_j}{n_1} \cdot I_j \quad (5.38)$$

$$k_n = \frac{V_{\text{in}} \cdot D_{\text{m\u00e1n}}}{V_{0\text{m\u00e1x}}} = \frac{n_1}{n_2} \quad (5.39)$$

Dessa forma, inicia-se o projeto com base nas especificações desejadas para o conversor.

Sendo:

- Frequência de chaveamento: $f_s = 100\text{kHz}$;
- Razão cíclica máxima: $D_{\text{máx}} = 0.8$;
- Tensão de Entrada: $V_{\text{in}} = 400\text{V}$;
- Tensão mínima de saída: $V_{0\text{min}} = 32\text{V}$;
- Tensão máxima de saída: $V_{0\text{max}} = 72\text{V}$;
- Potência de saída: $P_0 = 2000$;

Os parâmetros referentes às características do núcleo e do cobre são considerados:

- Fator de utilização para o preenchimento: $K_u = 0.45$;
- Resistividade do cobre: $\rho = 1.724 \cdot 10^{-6} [\Omega\text{cm}]$;
- Constante da ferrite para 50kHz: $K_{\text{fe}} = 7.6 [\text{W}/\text{T}^\beta \text{cm}^3]$;
- Fator de inclinação da curva de perdas no ferro: $\beta = 2.7$;
- Densidade de corrente nos condutores: $\sigma = 450\text{A}$.

Portanto:

$$\lambda_1 = 3.2\text{m} \quad [\text{V} \cdot \text{s}]$$

$$I_1 = 12.58 \quad [\text{A}]$$

$$I_2 = 41.93 \quad [\text{A}]$$

$$I_{\text{tot}} = 31.44 \quad [\text{A}]$$

O tamanho do núcleo é avaliado pela equação (5.33) quando confrontado com a tabela do fabricante.

$$K_{\text{gfe}} = 1.6 \cdot 10^{-3}$$

O volume magnético desse transformador equivale a um E25/10/6” IP12R da Thornton.

Analisa-se então a variação de densidade de fluxo magnético com a equação (5.31), que não pode ser superior a 0.3T.

$$\Delta B = 1.14 \text{ [T]}$$

Dessa forma, procura-se um núcleo para que a variação do fluxo magnético se encaixe nos níveis permissíveis.

Essa relação ocorre para o núcleo E55/28/21, sendo $\Delta B = 0.218\text{T}$.

Determina-se o número de espiras do primário $n_1 = 20$ pela equação (5.29) e do secundário $n_2 = 5$ pela equação (5.39) e a área da seção transversal de cada enrolamento pela equação (5.23) adotando densidade máxima de corrente $J = 450\text{A/cm}^2$.

Determina-se a penetração de uma corrente de 50kHz pela equação (5.27), o que resulta em $\delta = 0.33\text{mm}$, mostrando a necessidade de condutores AWG#22 com área efetiva da seção $A_S = 3.2\text{mm}^2$ e raio efetivo $r = 0.32\text{mm}$ cada.

Dividindo-se a área total do condutor por A_S determina-se um primário com um cabo Litz de 10 condutores e dois secundários com 30 condutores no cabo Litz.

Dessa forma pode-se determinar a área da janela $W_a \geq 3.94$ para acomodar adequadamente as espiras através de (5.24).

Chega-se à conclusão de que não é possível acomodar os enrolamentos nesse núcleo, portanto escolhe-se um com maiores dimensões.

O núcleo E65/33/13 IP12R da Thornton tem a capacidade de acomodar as espiras do transformado, apresenta $\Delta B = 0.249$ e perdas totais $P_{\text{tot}} = 9.46\text{W}$.

Nesse ponto do projeto, pode-se avaliar a necessidade do emprego de cabo litz (vários fios isolados compondo um único cabo) para evitar os problemas do efeito pelicular.

Dessa forma as especificações do transformador são apresentadas na Tabela 5.2 e na Tabela 5.3.

Tabela 5.2: Dimensões do núcleo utilizado, ΔB e Potência total dissipada.

Núcleo	A_c [cm ²]	W_a [cm ²]	MLT [cm]	l_m [cm]	ΔB [T]	P_{tot} [W]
E65/33/13	2.66	5.11	11.14	14.7	0.25	9.46

Tabela 5.3: Definição dos enrolamentos

Enrolamento	Nº de Espiras	Nº de Condutores (Litz)	Bitola do Condutor
Primário (n_1)	20	10	AWG#22
Primário (n_2)	5	30	AWG#22

Com o auxílio equipamento “LCR Meter HP4263B” foram realizados os ensaios a vazio e de curto-circuito para determinação dos parâmetros apresentados na Tabela 5.4.

Tabela 5.4: Parâmetros do transformador

Enrolamento	Primário	Secund.	Secund. L_{S1}	Secund. L_{S2}
Indutância de Dispersão (L_d)	2.45 μ H	5.74 μ H	2.44 μ H	3.30 μ H
Resistência de Dispersão (R_d)	288m Ω	68m Ω	29m Ω	39m Ω
Indutância de Magnetização (L_M)	–	–	–	–
Resistência de Magnetização (R_M)	24.3	–	–	–
Indutância Própria (L)	2.05mH	480 μ H	120 μ H	120 μ H
Fator de Acoplamento k	0.999	0.999	0.999	0.999

5.3.5 Capacitor série no primário

Emprega-se um capacitor em série com o primário do transformador do conversor “*Full-Bridge*” com a finalidade de impedir a circulação de componentes contínuas de corrente no mesmo, o que saturaria o núcleo provocando falhas nos interruptores [35].

A indutância do circuito referida ao primário e o capacitor série formam um circuito ressonante que pode ser avaliado de acordo com a equação (5.40).

$$f_0 = \frac{1}{2 \cdot \pi \cdot \sqrt{L'_1 \cdot C_S}} \quad (5.40)$$

Sendo:

- C_S : Capacitor série;
- L'_1 : Indutância do circuito referida do primário;
- f_0 : Frequência de ressonância entre C_S e L'_1 ;

Essa frequência de ressonância deve ser bem menor que a frequência de trabalho do primário do transformador, evitando interferências indesejadas no funcionamento do conversor. Recomenda-se por BARBI o posicionamento de f_r em um quarto da frequência de funcionamento do primário do transformador [35]. A equação (5.41) define um valor de capacitância que se enquadra nas restrições de ressonância do circuito.

Outra restrição diz respeito à queda de tensão sobre o capacitor série, que deve estar na faixa de $[0.05 \cdot V_{in}$ a $0.1 \cdot V_{in}]$, de acordo com BARBI. A equação (5.42) calcula o mínimo valor de capacitância para que C_S atenda todas as especificações necessárias [35].

$$C_S \geq \frac{4}{(\pi \cdot f_1)^2 \cdot L'_1} \quad (5.41)$$

$$C_S \geq \frac{I_1}{2 \cdot f_1 \cdot \Delta V_C} \quad (5.42)$$

Sendo:

- f_1 : Freqüência de trabalho do primário do transformador;
- ΔV_C : Variação da tensão do barramento CC de entrada.

Da restrição por freqüência de ressonância calcula-se $C_S = 16.6\eta F$ e da restrição de queda de tensão calcula-se um capacitor entre 3.5uF e 7uF.

Um valor comercial de capacitor de polipropileno com tensão elevada deve ser encontrado para atender as especificações.

5.3.6 Snubber nos Elementos Semicondutores

Diversos circuitos dedicados à solução de problemas inerentes aos conversores podem ser inseridos no circuito com uma finalidade específica. Encaixam-se nesse tipo de circuitos os snubbers, que podem ser dissipativos ou não dissipativos [36]. As aplicações de snubbers em conversores se enquadram em:

- Transferência de perdas de chaveamento;
- Supressão de picos de tensão;
- Controle das derivadas de tensão e corrente;
- Atenuação de interferências eletromagnéticas;
- Evitar segunda avalanche do semicondutor.

O conversor “*Full-Bridge-Isolado*” encontra problemas de picos de tensão no bloqueio dos interruptores ativos, assim como picos de tensão indesejáveis nos diodos retificadores, o que leva à utilização de snubbers para supressão das tensões elevadas sobre os diodos retificadores [37].

Snubbers dissipativos com a finalidade de conter picos de tensão nos elementos semicondutores apresentam uma configuração RC série e são colocados em paralelo com o elemento alvo como mostrado na Figura 5.5.

Das equações mais importantes para esse tipo de snubber está a equação (5.43) que determina a potência dissipada no snubber e a equação (5.44) que calcula a freqüência de ressonância do elemento dissipativo.

$$P_{sb} = \frac{1}{2} \cdot C \cdot V^2 \quad (5.43)$$

$$f_0 = \frac{1}{2 \cdot \pi \cdot R \cdot C} \quad (5.44)$$

Quando os transistores são bloqueados, as tensões sobre seus terminais V(DS) apresentam picos de grande amplitude causados pela indutância de dispersão do primário do transformador e capacitâncias intrínsecas ao circuito.

Esse circuito LC provoca oscilações de tensão de elevada amplitude no circuito e, conseqüentemente, sobre os transistores.

Na maioria dos conversores, essa ressonância em alta frequência e de elevada amplitude não é aceitável, pois pode ocasionar problemas de acionamentos indevidos.

O equacionamento de um snubber otimizado não é elementar. Dessa forma, o processo de ajuste desse dispositivo pode ser feito por uma combinação de medições e análises dessa difícil dependência de condições e parâmetros.

A seguir descreve-se um procedimento descrito por RIDLEY com vários passos para calcular e recalculer os snubbers tanto nos elementos semicondutores ativos localizados no primário, quanto para os passivos posicionados no secundário [38].

O resistor do snubber RC provoca o amortecimento da ressonância LC do circuito de potência e o capacitor impede que as elevadas tensões oscilatórias sejam aplicadas sobre o resistor. O tamanho do capacitor é escolhido para que o resistor seja efetivo na frequência de ressonância que se deseja amortecer.

Um bom projeto de snubber é obtido com a escolha de um resistor para conter apropriadamente a oscilação e selecionar um capacitor que não implique na dissipação de quantidade excessiva de energia.

5.3.6.1 Transistores do primário

Para o projeto do snubber nos transistores do primário, deve-se identificar a indutância de dispersão do transformador referida ao primário L'_{dl} .

Esse procedimento possibilita o cálculo da impedância característica na frequência de ressonância da oscilação que se deseja amortecer, utilizando a equação (5.45) de impedância.

Primeiro Passo (Medição da Indutância de Dispersão)

Primeiramente deve-se medir um dos elementos parasitas do circuito que causam a oscilação observada.

Há apenas duas possibilidades de parâmetros a se escolher: a capacitância efetiva total ou a indutância de dispersão.

Além das capacitâncias dos elementos semicondutores serem não lineares, existe uma diversidade de outras capacitâncias intrínsecas ao circuito, como a dos enrolamentos do transformador, das trilhas e até do dissipador de calor. As frequências de oscilações são tão elevadas que até a capacitância das ponteiros do osciloscópio podem influenciar essa medida.

Um parâmetro viável de medição é a indutância de dispersão referida ao primário do transformador.

É recomendado que essa medição seja feita em várias frequências, inclusive na frequência de chaveamento no sentido de capturar o valor apropriado da indutância de dispersão.

Devido ao efeito de proximidade, a indutância de dispersão pode variar significativamente em variações de frequência.

Segundo passo (Medição da Frequência de Oscilação)

Deve-se medir a frequência de ressonância que se deseja amortecer.

Como a capacitância da ponteira do osciloscópio pode influenciar essa medida, recomenda-se adquiri-la sem tocar o dreno do MOSFET.

A frequência deve ser pelo menos o dobro da frequência de chaveamento, caso contrário a dissipação no snubber será excessiva.

Para alterar essa frequência de ressonância indesejada, deve-se alterar a indutância de dispersão do transformador.

Terceiro passo (Cálculo do Resistor e do Capacitor do Snubber)

Cálculo da impedância característica de ressonância do circuito de acordo com a equação (5.45).

$$Z = 2 \cdot \pi \cdot f_0 \cdot L \quad (5.45)$$

As oscilações são contidas adequadamente quando se usa um resistor igual à impedância característica da oscilação, portanto, $R = Z$.

O capacitor é utilizado para minimizar a dissipação na frequência de chaveamento e o melhor cálculo inicial para esse capacitor é igualando a resistência do snubber à impedância capacitiva de oscilação de acordo com a equação (5.44).

Quarto Passo (Cálculo do Snubber Dissipativo)

A dissipação aproximada do snubber é determinada pelo tamanho de seu capacitor e pode ser calculada pela equação (5.43), sendo V a tensão máxima aplicada sobre o snubber e f_s a frequência de chaveamento.

Por não ser exata, a dissipação pode ser ligeiramente menor que a calculada.

Quinto Passo (Verificação Experimental)

Erros em medições, cálculos errados, trilhas e eventos não lineares do circuito durante o transitório do chaveamento podem afetar o bom funcionamento do snubber.

Esse projeto de snubber deve diminuir consideravelmente as oscilações e os picos de tensão nos transistores.

5.3.6.2 Diodos Retificadores do Secundário

Uma vez que as fontes de EMI no primário são solucionadas, não se pode esquecer de analisar outras prováveis fontes de ruídos.

O secundário do transformador também contém fontes de ruídos. O bloqueio dos diodos retificadores provoca picos de tensão, como já foi comentado.

A simulação no PSpice do conversor “*Buck-Full-Bridge*” isolado mostra uma oscilação no secundário do transformador de 16.5MHz que pode ser ainda mais prejudicial que as oscilações no primário.

O snubber do secundário é mais efetivo quando colocado diretamente sobre o diodo retificador e o procedimento do projeto é praticamente idêntico ao do snubber do primário.

As oscilações do secundário são substancialmente assimétricas, o que não ocorre no primário, isso se dá porque a capacitância do diodo é dominante sobre a capacitância do secundário. Assim, apenas uma pequena porção dessas oscilações ocorre pela influência do transformador, explicitando a presença de capacitância não linear dos semicondutores em relação à alterações nas tensões e correntes associadas a estes componentes.

Nota-se ainda que a frequência das oscilações no secundário é bem mais elevadas, o que facilita o controle dessas formas indesejadas por snubbers RC com o mínimo de dissipação.

Utilizando o mesmo procedimento descrito em (5.3.6.1), determinam-se os snubbers para os diodos retificadores D_{R1} e D_{R2} .

5.3.7 Desenvolvimento da Placa de Circuito Impresso

O layout da PCI (Placa de Circuito Impresso) desse projeto foi desenvolvido com a utilização do programa Trax-Maker (versão estudante) e AutoCad/2005.

Para o circuito de potência, utilizou-se disposição em ferradura com aplicação de técnicas de disposição de trilhas e componentes de acordo com aulas on-line de ERICKSON [34]. Estas técnicas proporcionam a minimização de irradiações eletromagnéticas, evitando o mal funcionamento do sistema de controle.

A primeira versão do protótipo utilizava o circuito integrado projetado para o conversor Half-Bridge. Trata-se do IR2110 da International Rectifier, que atuava como driver dos MOSFETs IRFP460. A operação do CI em um braço do conversor “*Full-Bridge*” se assemelha àquela para qual foi projetado. Entretanto, influências por ruídos provenientes do ponto de interconexão entre os transistores impossibilitaram a continuidade do projeto com esse driver.

Uma alternativa para minimizar a influência desses ruídos foi encontrada com a utilização de transformadores de pulso. Como mostrado na Figura 5.1, quatro circuitos de ataque isolados por transformador de pulso funcionam como drivers dos MOSFETs do “*Full-Bridge*”.

Os componentes mais importantes utilizados no projeto são apresentados nas tabelas a seguir, servindo como uma sugestão de implementação.

Tabela 5.5: Componentes para o circuito de potência

Fabricante ou Função	Componente	Modelo ou Valor	Quantidade
International Rectifier	Transistor	IRFP460	4
Snubbers dos Transistores	Capacitor	0.33 η F	4
	Resistor	100 Ω	4
International Rectifier	Diodo	HFA120FA60	2
Snubbers dos Diodos	Capacitor	1 η F	2
	Resistor	100 Ω	2
Isolação galvânica	Transformador	400/90	1
Filtro de saída	Indutor	54 μ F	1
	Capacitor	100 μ F	1

Tabela 5.6: Sensores empregados.

Fabricante ou Função	Componente	Modelo ou Valor	Quantidade
Honeywell	Sensor Hall de corrente	CSNF161	1
Divisor de Tensão	Sensor de tensão - Divisor	2k / 83k	1

Tabela 5.7: Componentes do condicionamento e do circuito de ataque

Fabricante	Componente	Modelo ou Valor	Quantidade
Analog Devices	Multiplexador Analógico 4 x 1	ADG604	1
Analog Devices	Conversor A/D – 8 bits	AD7823	1
Analog Devices	Isolador Digital 2 x 2	ADuM1402	1
NVE Corporation	Opto Acoplador	IL715	2
Fairchild	Buffer de Corrente	CD4050	4
Walters	Transformador de pulso	PT4	4

5.4 Resultados Experimentais

Um protótipo do emulador de FC foi desenvolvido neste trabalho, verificando na prática, toda a teoria envolvida no projeto.

Inicialmente, tentou-se integrar todo o circuito de comando e em uma única PCI de três camadas, entretanto, inúmeros problemas enfrentados no projeto inicial levaram a uma série de modificações no lay-out da placa.

A parte superior da PCI desenvolvida inicialmente é apresentada na Figura 5.6 e a parte inferior na Figura 5.7. A placa anexada na lateral do conversor consiste no conjunto de fontes auxiliares, mostrada com mais detalhe na Figura 5.8.

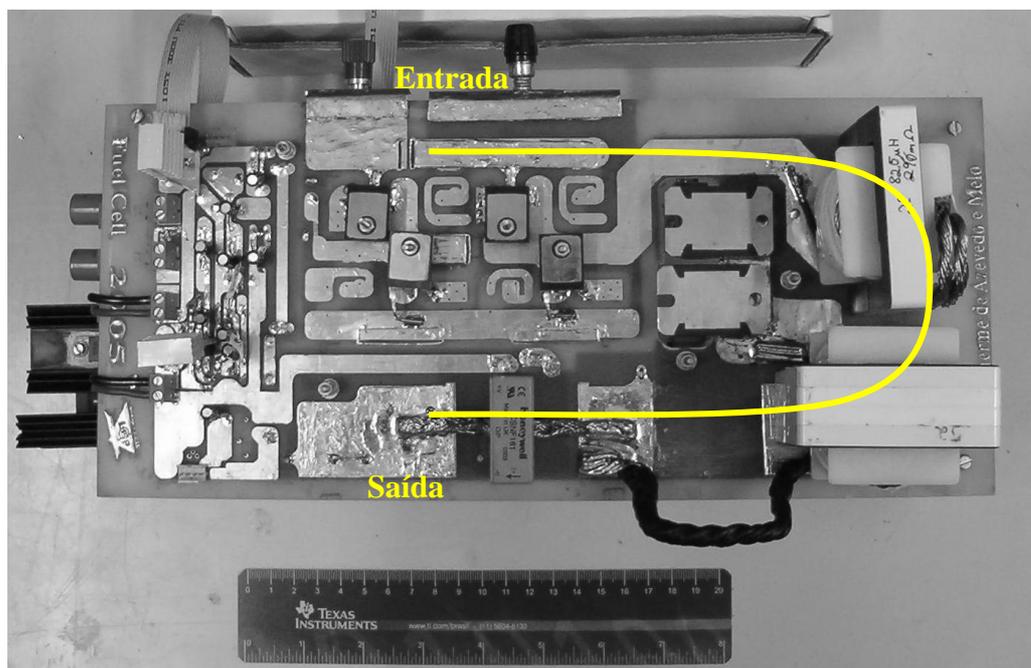


Figura 5.6: Visão superior do circuito de potência.

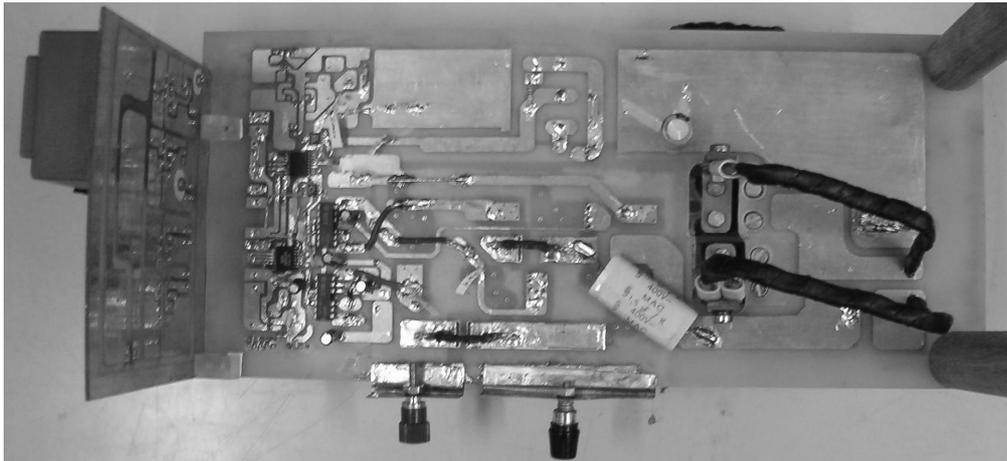


Figura 5.7: Visão inferior do circuito de potência.



Figura 5.8: Fontes auxiliares para alimentação do circuito de comando.

A PCI mostrada na Figura 5.9 mostra o circuito de condicionamento de sinal e ataque dos transistores, uma vez que o circuito de ataque inicial não apresentava imunidade aos problemas de EMI enfrentados no protótipo.

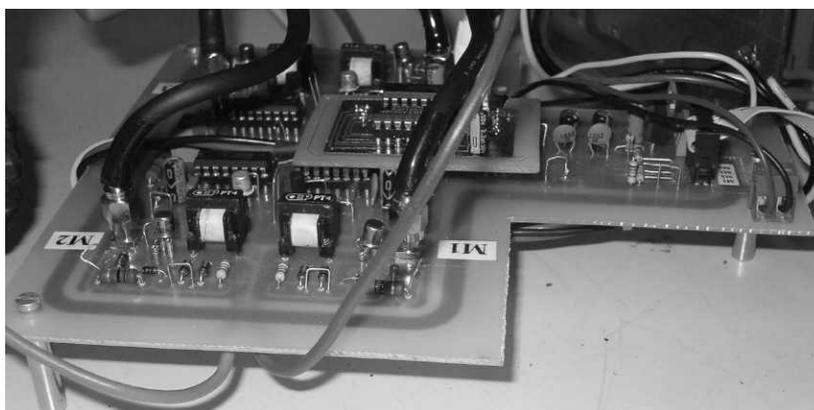


Figura 5.9: Circuito de condicionamento de sinal e ataque dos MOSFETs.

As tentativas de aquisição de sinais de tensão e corrente com menor nível de interferências conduziram ao desenvolvimento de filtros ativos, que foram anexados à PCB de principal, como mostra a Figura 5.10.

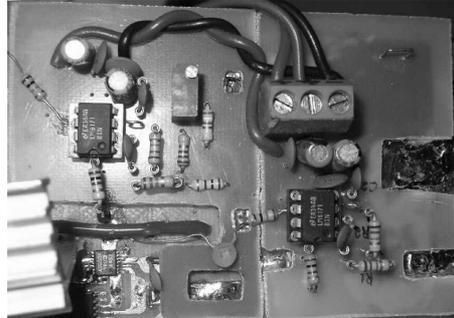


Figura 5.10: Filtros ativos de tensão e corrente de saída.

Para a alimentação adequada dos filtros ativos, houve a necessidade do desenvolvimento da fonte auxiliar simétrica mostrada na Figura 5.11.

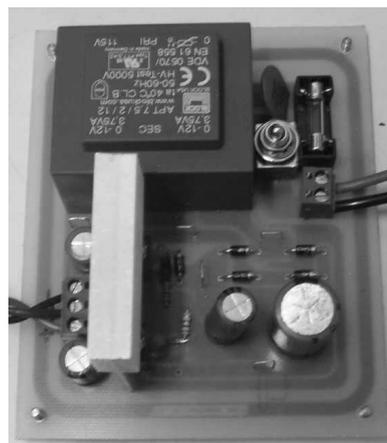


Figura 5.11: Fonte simétrica para alimentação dos filtros ativos.

Finalmente, o circuito que comanda todos os processos e controla o emulador está implementado na pastilha do dispositivo FPGA anexado à placa D2SB mostrada na Figura 5.12.

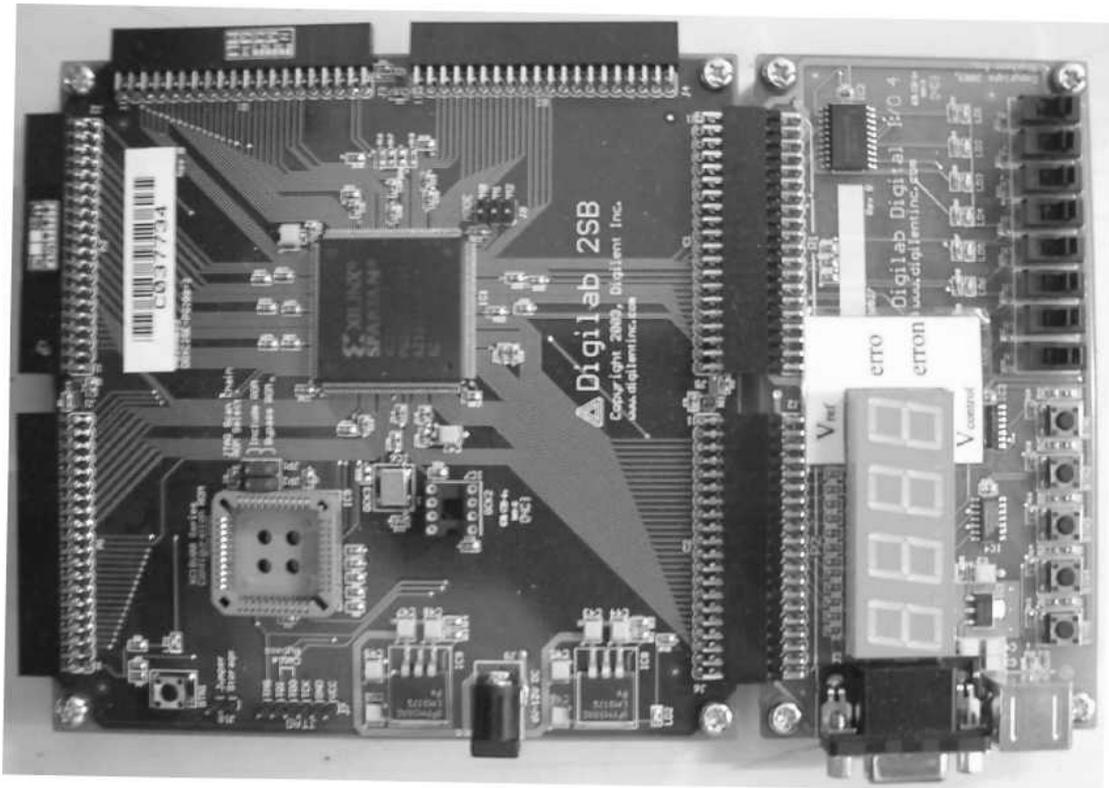


Figura 5.12: Placa de circuito D2SB com FPGA SPARTAN XC2S200E.

A última versão do “set” inteiro de montagem é mostrada na Figura 5.13, onde é possível notar que diversas partes do projeto foram anexadas posteriormente e/ou modificadas de posição.

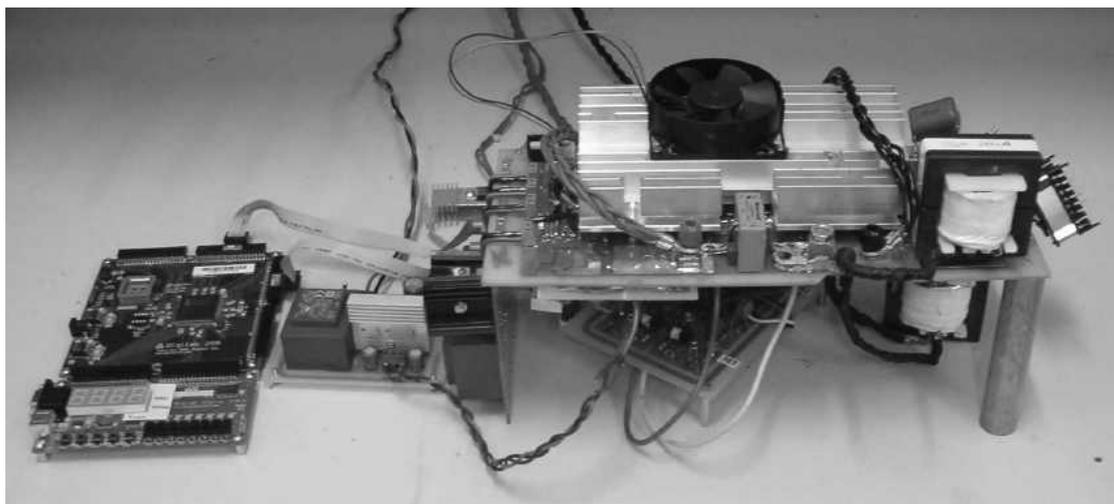


Figura 5.13: Emulador de FC montado.

As formas de onda de tensão sobre cada transistor e corrente através deles é mostrada na Figura 5.14. As correntes sobre os transistores M2 e M3 divergem em relação às observadas na simulação do circuito devido a análise de um ponto de operação diferente entre os dois casos, sendo que a carga no circuito simulado é consideravelmente mais elevada.

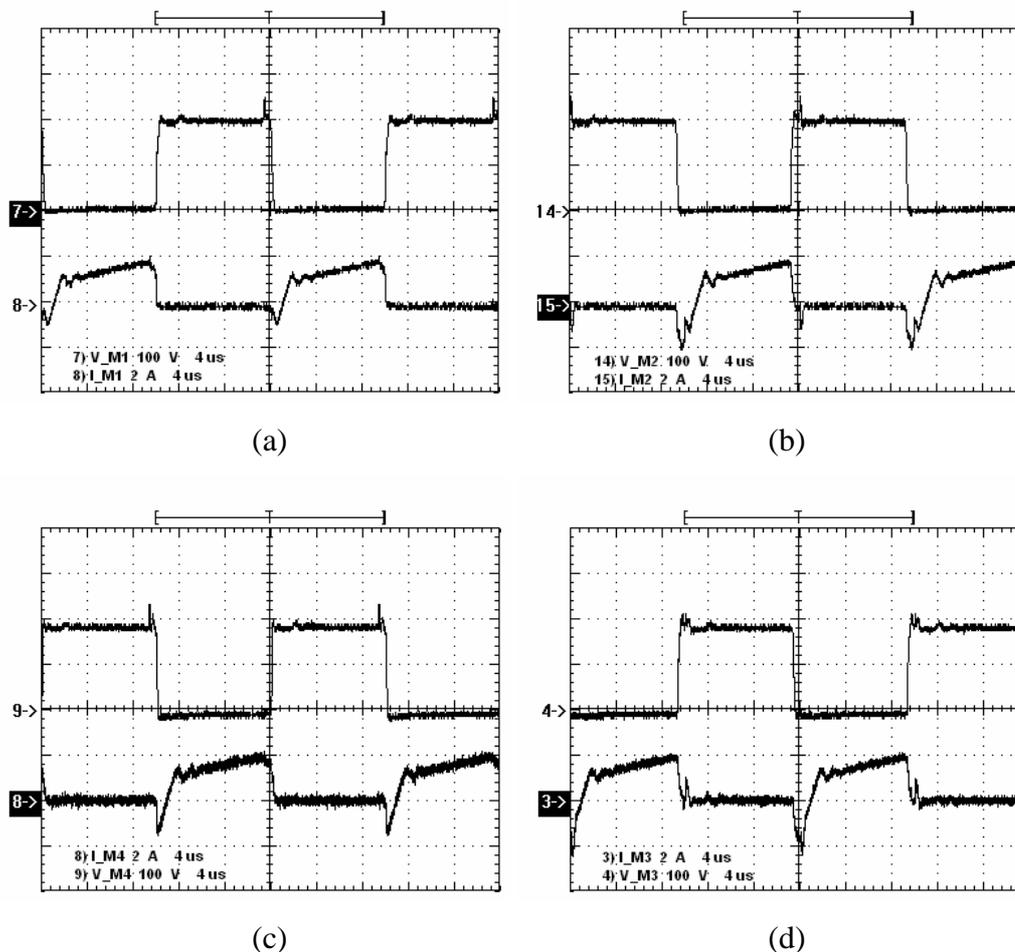


Figura 5.14: Formas de onda de corrente e tensão nos transistores: (a) M1; (b) M2; (c) M4; (d) M3.

Para o levantamento da característica estática de saída do emulador, foi montada uma tabela contendo 17 pontos de operação diferentes de modo que toda a extensão da região ôhmica da FC fosse contemplada. A Tabela 5.8 apresenta as tensões e correntes coletadas pelo osciloscópio para esse ensaio.

O ensaio foi realizado com uma tensão de entrada igual à metade da tensão nominal de entrada no intuito de coletar uma curva de emulação preliminar. Neste caso, foi considerada uma curva de emulação diferente da projetada somente para

efeito de teste. Esta curva possui a mesma inclinação da idealizada no projeto, entretanto, as tensões e correntes envolvidas são menores, o que poderia ser encarado como um banco com menor quantidade de células combustível em série e em paralelo.

Tabela 5.8: Valores coletados experimentalmente para $V_{in} = 200V$.

Entrada		Saída				
Tensão (V)	Corrente (A)	Tensão (V)	Corrente (A)	Carga (Ω)	Eficiência (%)	$P_{dissipada}$ (W)
200	1,15	32,70	7,30	4,48	100	–
200	1,20	32,00	7,60	4,19	100	–
200	1,30	31,50	8,40	3,75	100	–
200	1,50	31,40	9,30	3,36	98	7
200	1,65	30,30	10,60	2,87	97	10
200	1,80	28,80	11,90	2,42	95	17
200	2,00	27,20	13,50	2,01	92	32
200	2,15	24,40	16,00	1,53	91	41
200	2,30	22,80	18,10	1,26	90	47
200	2,50	21,00	21,46	0,98	90	49
200	2,90	19,60	26,06	0,75	88	69
200	3,20	16,40	32,52	0,50	83	107
200	3,10	14,90	34,70	0,43	83	103
200	2,80	10,6	40,66	0,26	77	129
200	2,65	8,65	44,54	0,19	73	145
200	2,20	6,06	47,96	0,13	66	149
200	1,80	2,80	51,80	0,05	40	215

A Figura 5.15 mostra os pontos de operação coletados de acordo com a Tabela 5.8, representando a curva da característica estática da FC. A curva de tendência é obtida através de equacionamento matemático e representada pela linha tracejada

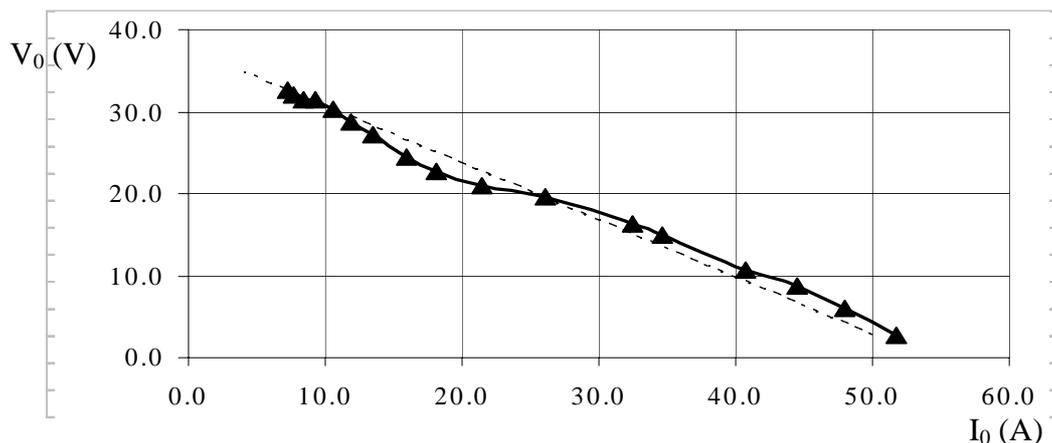


Figura 5.15: Característica estática de saída emulada pelo conversor alimentado com $V_{in} = 200V_{CC}$.

O erro verificado entre a curva aquisitada e a curva idealizada de emulação, se dá devido a dois fatores. Um deles está relacionado à resolução e adequação da faixa de operação do conversor A/D. O outro é uma pequena não linearidade do sensor de corrente.

Para uma melhor visualização desta discrepância, o erro percentual em função da corrente de saída do emulador é apresentado através do gráfico de barras mostrado na Figura 5.16.

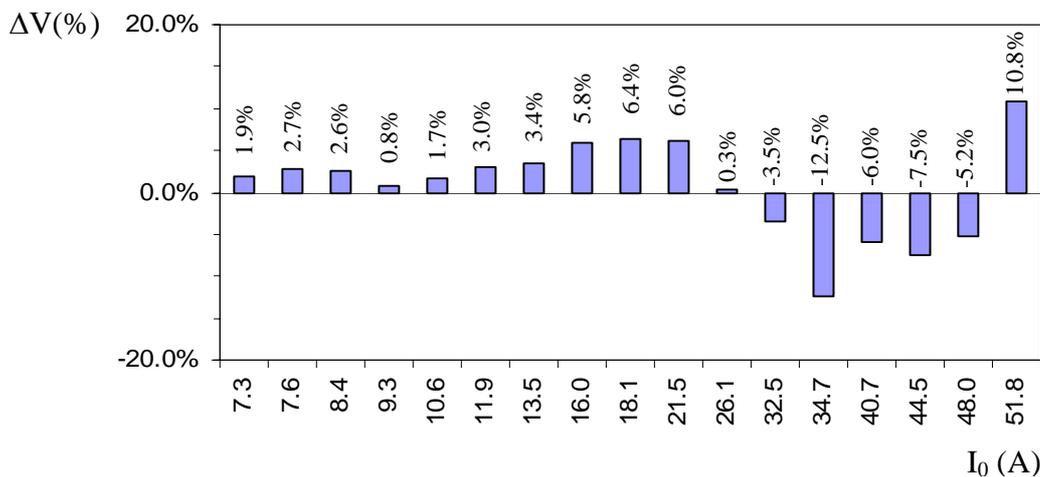


Figura 5.16: Erro percentual das tensões entre a curva idealizada e a obtida experimentalmente.

Um ensaio para o levantamento da característica estática da célula combustível de acordo com o projeto foi iniciado. Entretanto, problemas de sobre-tensões nos

transistores impediram sua finalização. Os pontos de operação coletados são apresentados na Tabela 5.9.

Tabela 5.9: Valores coletados experimentalmente para $V_{in} = 400V$.

Entrada		Saída				
Tensão (V)	Corrente (A)	Tensão (V)	Corrente (A)	Carga (Ω)	Eficiência (%)	$P_{dissipada}$ (W)
400	0.95	70.6	5.0	14.09	93	26
400	1.05	71.1	5.7	12.54	96	17
400	1.20	70.4	6.5	10.78	96	20
400	1.30	68.7	7.1	9.68	94	33
400	1.50	67.5	7.9	8.50	89	64
400	1.75	67.2	9.6	7.00	92	55
400	2.00	67.9	11.0	6.18	93	54
400	2.3	67.8	13.68	4.96	100	–
400	2.5	66.8	14.7	4.54	98	18
400	2.8	66.6	16.25	4.10	97	38
400	3.2	63.9	18.88	3.38	94	74

A Figura 5.17 mostra os pontos de operação coletados de acordo com a Tabela 5.9, representando a curva da característica estática da FC. A curva de tendência é obtida através de equacionamento matemático e representada pela linha tracejada.

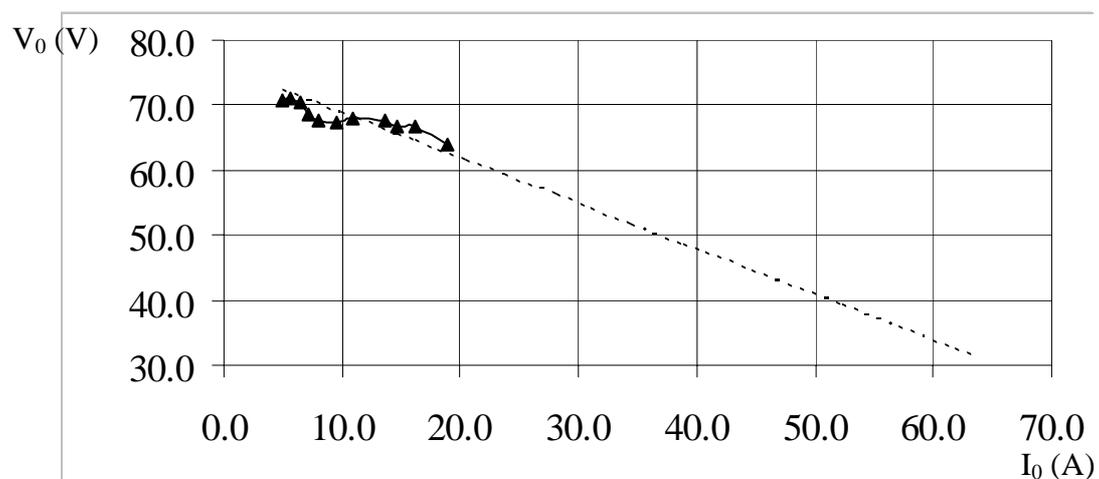


Figura 5.17: Característica estática de saída emulada pelo conversor alimentado com $V_{in} = 400V_{CC}$.

A Figura 5.18 apresenta os erros percentuais das tensões entre a curva idealizada e a obtida experimentalmente em função da corrente de saída do emulador, proporcionando uma melhor avaliação dos resultados experimentais.

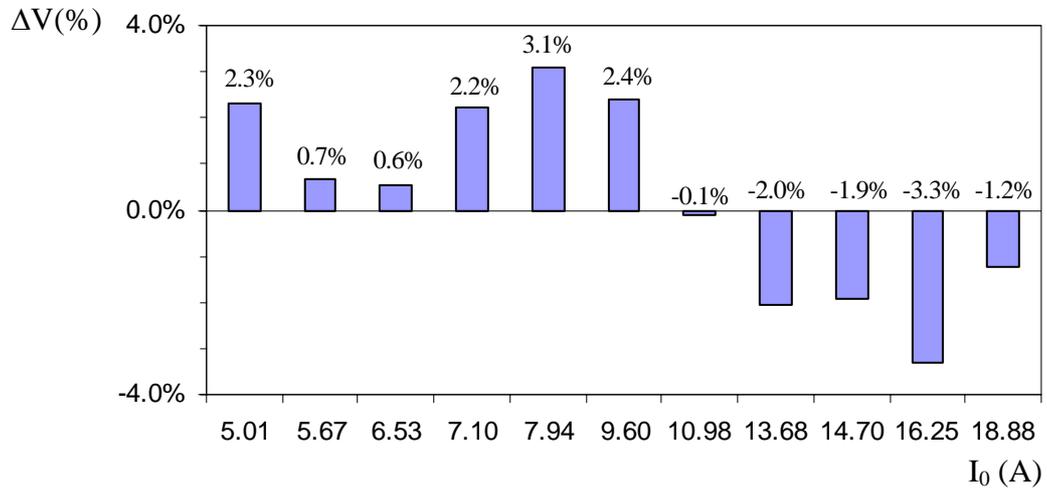


Figura 5.18: Erro percentual das tensões entre a curva idealizada e a obtida experimentalmente.

Para a construção experimental da curva de emulação ôhmica da célula combustível na íntegra, são necessárias algumas modificações na estrutura de potência. Uma modificação fácil para a solução do problema seria a substituição dos transistores IRFP460, por outros com maior capacidade de tensão V_{DS} .

5.5 Conclusão

Considerando-se as análises desenvolvidas e a metodologia de projeto proposta, este capítulo apresentou os principais resultados obtidos para o emulador proposto.

É previsível que um protótipo incorra em modificações por falhas ou melhorias de projeto. Este protótipo sofreu várias dessas modificações, considerando-se o que foi idealizado inicialmente para o conversor, operando com modulação PWM convencional.

A modificação do tipo de modulação para a “*PWM-Phase-Shift*” implicou na inserção de mais dois canais isolados, para proteger o dispositivo FPGA do circuito de potência. A adequação deste novo opto-acoplador foi problemática, já que o único espaço na placa de circuito impresso (PCI), encontrado para esse fim, era bastante suscetível à interferências eletromagnéticas. Por fim, optou-se por isolar toda a parte de comando dos transistores montada na placa principal, deixando-a com o circuito de potência, sensores de tensão e corrente, circuitos de quantização e isolamento dos sinais para o FPGA.

Uma nova PCI foi desenvolvida para contemplar a isolamento, condicionamento e ataque dos transistores de potência localizados na placa principal. Nesse circuito foram utilizados transformadores de pulso para promover a isolamento das massas, implicando em uma maior complexidade do circuito, que na primeira versão era composto por apenas dois circuitos integrados.

Mesmo com o novo circuito de comando, bem mais imune, foram encontrados problemas de EMI, levantando a suspeita de uma propagação desses ruídos pelo circuito de quantização e aquisição dos valores sensorados. Foi escolhido o filtro ativo de Sallen & Key para essa finalidade, pois um dos problemas dos sensores estava na baixa capacidade de corrente e o filtro escolhido tem características de buffer de corrente. Uma nova PCI foi projetada contendo dois filtros ativos de Sallen & Key na tentativa de eliminar os ruídos indesejados.

Os filtros foram incorporados à placa principal de modo a minimizar as distâncias entre o ponto de coleta do sinal e o conversor A/D, tornando o circuito pouco suscetível a interferências eletromagnéticas. Utilizando apenas um conversor A/D de 8 bits e um multiplexador para quantizar os sinais de tensão e corrente de saída do conversor, foi possível efetuar uma aquisição em 50kHz.

Para o circuito de potência, foram desenvolvidos todos os cálculos pertinentes, desde dimensionamento do dissipador até o projeto do transformador isolador.

Uma vantagem da estrutura do conversor Full-Bridge é a na frequência do ripple de corrente do filtro de saída, que apresenta um valor duas vezes maior que a frequência de operação dos transistores e do transformador. Essa característica possibilita uma menor dimensão dos elementos armazenadores de energia do filtro de saída, e, ao mesmo tempo, a menor frequência de chaveamento dos transistores possibilita o uso de componentes mais acessíveis (menor custo).

Ao final de todas essas modificações, a resposta do sistema ainda não era satisfatória, verificando-se a necessidade de uma indutância de dispersão mais elevada no primário do transformador, garantindo a comutação ZVS dos transistores e eliminando os intensos ruídos presentes no circuito inicial. Um projeto nesse sentido foi desenvolvido, eliminando-se os problemas mais relevantes da estrutura.

Finalmente, as características V_0 versus I_0 projetadas para duas condições da tensão de entrada foram reproduzidas experimentalmente conforme apresentado neste capítulo.

Os problemas encontrados na construção experimental da curva de emulação para quando o sistema era alimentado em $400V_{CC}$ podem ser superados de várias maneiras diferentes, como propostas para a continuidade da pesquisa.

A primeira delas seria simplesmente substituindo os transistores de potência da estrutura por outros mais adequados, considerando-se os níveis máximos de esforços de tensões dos atualmente empregados.

Adicionalmente, a adoção de snubbers regenerativos associados a grampeadores, ou tirando proveito das capacitâncias do circuito para promover uma ressonância no bloqueio dos transistores, diminuindo as perdas por dissipação e aumentando a eficiência da estrutura.

CAPÍTULO 6

6 Conclusão Geral

A célula combustível é um equipamento eletroquímico que apresenta um futuro promissor como fonte de energia sustentável. Essa afirmação é explicada pela crescente demanda por energia em todo o planeta vinculada à preocupação com o meio ambiente.

Atualmente, a célula combustível é um equipamento com custo elevado, uma vez que há pouco produto em circulação e a tecnologia apresenta evidências claras de possibilidade de evolução, principalmente no que diz respeito ao armazenamento do hidrogênio. Esses fatores conduzem o setor industrial a produzir e empregar este equipamento apenas em produtos de alta tecnologia e conforto.

Embora a realidade seja essa nos dias de hoje (2006), futuramente haverá inúmeros sistemas baseados em tecnologia de FC e integrados a outras fontes de energia renovável para geração residencial e comercial de pequeno porte, unindo o poder de geração elétrica e energia térmica da célula combustível. Esses sistemas são denominados “Combined Heat and Power” (CHP).

Outro problema encontrado pela FC alimentada por hidrogênio atualmente é a forma com que o combustível é produzido. Uma grande porcentagem do combustível é produzido através de reformadores, que eliminam gases poluentes no processo. Uma pequena porcentagem é produzida por eletrólise. Entretanto, o sistema deve encontrar um equilíbrio para resolver esse problema de produção de hidrogênio, como por exemplo, aproveitando parte da energia que hoje é desperdiçada no processo de controle de água das montantes em barragens de usinas hidrelétricas.

A célula combustível é um equipamento que aceita inúmeros combustíveis como fonte de energia, além disso, seu rendimento energético supera em duas ou mais vezes o de máquinas térmicas como o motor a combustão e libera menos quantidade de gases poluentes quando alimentada por combustíveis líquidos como a gasolina.

Como a célula combustível é um equipamento de alto custo, muitos pesquisadores optam por substituí-la por um emulador no âmbito da pesquisa, quando se deseja trabalhar apenas com suas características estáticas e dinâmicas de saída. Essa opção torna-se economicamente viável e pode auxiliar no desenvolvimento de tecnologia

dos condicionadores de energia CC/CC e CC/CA, indispensáveis em equipamentos que utilizam a FC como fonte de energia.

Além do ganho econômico, um emulador programável pode ser facilmente modificado para reproduzir comportamentos de outros tipos de sistemas de geração e fornecimento de energia, como o de baterias e células fotovoltaicas.

Dentro deste contexto, este trabalho consistiu em projetar um emulador de célula combustível com potência de 2kW, considerando-se uma variação de tensão de saída na faixa de 32V a 72V.

A estrutura utilizada para o desenvolvimento do emulador é composta por um conversor CC/CC “*Full-Bridge*” isolado com topologia Buck e modulação “*PWM-Phase-Shift*”. A escolha dessa estrutura se deu pelas características de comutação não dissipativa do tipo ZVS na entrada em condução dos MOSFETs, da possibilidade de grandes variações da tensão de saída sem perder a característica ZVS e da possibilidade de diferentes relações entre a tensão de entrada e a de saída devido ao transformador isolador.

A emulação da característica ôhmica completa da FC foi obtida experimentalmente para um sistema baseado em célula combustível com menor potência do que foi proposto inicialmente, utilizando tensão de alimentação do barramento de entrada de $200V_{CC}$.

Para a emulação da curva proposta inicialmente foram encontrados problemas de sobre-tensão nos transistores da estrutura de potência, pois o barramento de entrada do emulador deveria ser de $400V_{CC}$.

Várias soluções podem ser implementadas para a solução deste problema, entretanto, observou-se que o sistema emulador apresentou resultados que comprovam um funcionamento satisfatório.

Uma proposta de continuidade do trabalho consiste no desenvolvimento de uma estrutura retificadora de 2kW e correção ativa de fator de potência, controlada pelo mesmo FPGA utilizado no emulador. Esse retificador deverá apresentar tensão de saída de $400V_{CC}$ e seria interligado ao emulador.

Outra proposta de continuidade do trabalho está na incorporação das demais regiões do ganho estático da FC no intuito de emular uma característica estática de saída mais próxima da real.

Por fim, o trabalho poderá sofrer uma grande evolução se as características dinâmicas da célula combustível forem acrescentadas no emulador. Essa evolução não

é tão simples, pois as características de saída do conversor utilizado neste emulador não permitem tal dinâmica, o que envolveria o projeto de uma outra estrutura CC/CC.

Referências Bibliográficas

- [1] SEIFERLEIN, K. E. et al. (Dir.). **Energy information administration/annual energy review 1999**. Washington: [s.n.] Disponível em: <www.eia.doe.gov/aer>, Jul. 2000. 374 p. (Energy Information Administration Office Of Energy Markets And End Use U.S. Department Of Energy Washington);
- [2] HOOGERS, G. et al. (Ed.). **Fuel cell technology handbook**. Washington D.C.: CRC Press LLC, 2003 (Não Paginado)(Trier University of Applied Sciences,Umwelt-Campus Birkenfeld);
- [3] WILLIAMS, M. et al. (Org.). **Fuel Cell Handbook**. 5 ed. West Virginia, Oct. 2000.(C. EG & G SERVICES PARSONS, INC.)(U.S. Department of Energy Office of Fossil Energy National Energy Technology Laboratory)
- [4] ELLIS, M. W.; VON SPAKOVSKY, M. R.; NELSON, D. J.. **Fuel cell systems: efficient, flexible energy conversion for the 21st century**. in Proc. of the IEEE, V. 89, n.12, p.1808-1818, 2001;
- [5] **FUEL cells come home**. IEE Review, v. 50, n.7, p.18-18, jun. 2004.
- [6] LAUGHTON, M. A.. **Fuel cells**. Journal of Engineering Science and Education, v. 11, n.1, p.7-16, 2002.
- [7] **TECNOLOGIA de Energia Alternativa**. Disponível em: <http://www.discoverybrasil.com/guia_tecnologia/energia_alternativa/index.shtml> Acesso em: 07 nov. 2006;
- [8] BULL, S. R.. **Renewable Energy Today and Tomorrow**. Invited Paper, Proc. of the IEEE, v. 89, n. 8, Ag. 2001;
- [9] MESTRE, A.; DIEHL, J. C.. **Ecodesign and Renewable Energy: How to Integrate Renewable Energy Technologies into Consumer Products**. in proc. of the 4th International Symposium on Environmentally Concious Design and Inverse Manufacturing EcoDesign, p. 1-7, 2005.

- [10] WATERS, J. K.; MAYER, R. H.. **Ocean Energy Design Projects at the U.S. Naval Academy.** in proc. of MTS/IEEE, v. 2, p. 1415-1420, 2005;
- [11] CORRÊA, J. M. et. al. **Simulation of fuel-cell stacks using a computer-controlled power rectifier with the purposes of actual high-power injection applications.** IEEE Transactions on Industry Applications, v. 39, n. 4, p.1136-1142, 2003.
- [12] TAE-WON, L. et al. **A 3kW fuel cell generation system using the fuel cell simulator,** proceedings of IEEE International Symposium on Industrial Electronics, 2004;
- [13] ZILOUCHIAN, A.; ABTAHI, H.; FUCHS, M.. **Development of a prototype fuel cell laboratory.** ICSMC, v. 4, p. 3398–3402, 2005;
- [14] ACHARYA, P.; ENJETI, P.; PITEL, I. J.. **An Advanced Fuel Cell Simulator.** APEC, v.3 p. 1554–1558, IEEE, 2004;
- [15] BRILL, R.. Centuries of research link electricity and magnetism. Disponível em: <<http://starbulletin.com/2006/05/07/business/brill.html>>. Acesso em: 07 nov. 2006.
- [16] **ELECTROSTATIC Devices.** Disponível em: <<http://www.bookrags.com/Electrostatics>>. Acesso em: 07 nov. 2006
- [17] BELLIS, M.. **The father of the science of electricity and magnetism was William Gilbert.** Disponível em: <http://inventors.about.com/library/inventors/bl_william_gilbert.htm>. Acesso em: 07 nov. 2006.
- [18] **WILLIAM Gilbert.** Disponível em: <<http://plato.if.usp.br/1-2003/fmt0405d/apostila/renasc7/node8.html>>. Acesso em: 07 nov. 2006, (USP)
- [19] THOMPSON, H.. **Benjamin Franklin and his Times.** Disponível em: <http://inventors.about.com/cs/inventorsalphabet/a/Ben_Franklin_4.htm>. p.4, Acesso em: 07 nov. 2006

- [20] **THOMAS Newcomen (1663 - 1729)**. Disponível em:
<http://www.bbc.co.uk/history/historic_figures/newcomen_thomas.shtml>.
Acesso em: 08 nov. 2006
- [21] BELLIS, M.. **Luigi Galvani 1737 – 1798**. Disponível em:
<http://inventors.about.com/library/inventors/bl_Galvani.htm>. Acesso em: 07
nov. 2006
- [22] BELLIS, M.. **Humphry Davy (1778-1829)**. Disponível em:
<http://inventors.about.com/library/inventors/bl_Humphry_Davy.htm>. Acesso
em: 30 out. 2006;
- [23] **MICHAEL Faraday**. Disponível em:
<<http://www.spartacus.schoolnet.co.uk/SCfaraday.htm>>. Acesso em: - 30 out.
2006, (Spartacus Education);
- [24] BELLIS, M.. **The Inventions of Thomas Edson**. Disponível em:
<<http://inventors.about.com/library/inventors/bledison.htm>>. Acesso em: 30 out.
2006;
- [25] RUSSELL, P.. **Navies in transition: Sir Charles Algernon Parsons (1854-1931)**.
Disponível em: <<http://www.btinternet.com/~philipr/Parsons.htm>> Acesso em:
23 nov. 2006;
- [26] O FIM da privacidade. **Veja**, São Paulo n.35, 2006 p. 48;
- [27] WADE, M.. **Gemini Fuel Cell**. Disponível em:
<<http://www.astronautix.com/craft/gemlcell.htm>>. Acesso em: 03 set 2006,
(Encyclopedia Astronautica);
- [28] **KARL Kordesch**. Disponível em:
<<http://chem.ch.huji.ac.il/~eugeniik/history/kordesch.html>>. Acesso em: 04 set.
2006;
- [29] BROWN JUNIOR, T. L.; LEMAY, H. E. Jr.; BURSTEN, B. E. **Química –
Ciência Central** Traduzido por H. Macedo, 7 ed. Rio de Janeiro: Livros
Técnicos e Científicos, 1999;

- [30] **DEFINITION of Perfluorinated acid.** Disponível em:
<<http://www.medterms.com/script/main/art.asp?articlekey=23083>> Acesso em:
05 nov. 2006;
- [31] CORRÊA, J. M. et. al. **An electrochemical-based fuel-cell model suitable for electrical engineering automation approach.** IEEE Transactions on Industrial Electronics, v. 51, n. 5, p. 1103-1112, out. 2004.
- [32] ANANDHI, T. S.; NATARAJAN S. P.; ANITHA, T.. **UC3907 ASIC and TMS320F2407A DSP based Control of Paralleled Buck DC-DC Converters.** IEEE Indicon 2005 Conference, Chennai, India, 2005.
- [33] FRANCO, S.. **Design With Operational Amplifiers And Analog Integrated Circuits.** McGraw-Hill Series in Electrical Engineering, Second Edition, 1988.
- [34] ERICKSON, R.; MAKSIMOVIC, D.. **Fundamentals of Power Electronics.** Kluwer Academic Publishers, 2001;
- [35] BARBI, I.. **Projetos de fontes chaveadas,** Ed. do Autor, INEP, 2001;
- [36] FERRERO, A.. **An Overview of Low-Loss Snubber Technology for Transistor Converters.** IEEE/PESC'82 Conf. Rec. p. 466-476, 1982;
- [37] HELDWEIN, M. L.. **Unidade Retificadora Trifásica de Alta Potência e Alto Desempenho para Aplicações em Centrais de Telecomunicações.** Dissertação (Mestrado), 1999;
- [38] RIDLEY, R.. **Flyback converter snubber design.** Part XII. **Switching Power Magazine:** Designers' Series, v. 4, Issue 3, p.8-17, 2003.

APÊNDICE A – Linhas de Código do PSpice

A.1 - Conversor Buck “Full-Bridge-PWM” isolado

Tabela A.1: Descrição em linhas de comando do conversor “*Buck Full-Bridge*” isolado e realimentado.

<pre> *Conversor “buck Full Bridge” *Primário Vin 1 01 400 Rin 00 01 0.1 S1 1 2 14 0 Int DS1 2 1 Diodo S2 1 3 13 0 Int DS2 3 1 Diodo S3 3 00 14 0 Int DS3 00 3 Diodo S4 2 00 13 0 Int DS4 00 2 Diodo Cs 2 4 3u Rs 4 5 0.1 L1 5 3 77u *Referência do Secundário RT 0 00 10MEG *Secundário L2 0 6 8.5u L3 8 0 8.5u D1 6 7 Diodo D2 8 9 Diodo RD1 7 10 0.1 RD2 9 10 0.1 D3 0 10 Diodo Lo 10 11 16.5u Co 11 0 100u *Sensor de Corrente Rsh 11 12 0.1 Ro 12 0 72 *Acoplamentos do Trafo k1 L1 L2 0.9 k2 L1 L3 0.9 k3 L2 L3 0.9 *Sensor de Tensao Ra 12 15 900 Rb 15 0 100 *.subckt ARM [<IN> <REF> <GND> <CONV> <DCONTROL> <OUT>] Xmem 16 53 0 51 52 200 ARM Vmem 53 0 10 Rmem 200 0 1k *Parametros .param kmax=0.35 Vref 1ref 22a 7.2 Ekmax 1kmax 0 Value={if(V(11,12)<4,1,0.35)} </pre>

*Controlador Digital de Tensao

Ek 19 0 Value={if(V(15)<=V(1ref),(V(1kmax)/(1-V(15)+V(1ref))),(V(1kmax))/ (V(15)-V(1ref)))))}

Erro1 16 0 Value={if(V(211)<2.5,V(200)-V(19)*(V(15)-V(1ref)),V(18))}

Erro3 18 0 Value={if(V(211)>=2.5,V(200),0)}

Vsele 211 0 Pulse(0 3.8 0 20u 1p 1p 20.000002u)

Econv 51 0 Value={if(V(211)>2.4,5,0)}

Edctrl 52 0 Value={if(V(211)>2.5,5,0)}

*Modulador PWM

Xpwm 20 16 26 0 21 0 LM311

Xnot1 21 22 7404

Vpwm 20 0 Pulse(0 10 0 10u 0.1n 0.1n 10.0002u)

Rpwm 21 0 10k

*Alimentação do Controle

Vcon1 26 0 10

Vcon2 26a 0 -10

*Lógica de chaveamento com IF

Vclk 23 0 Pulse(0 1 0 0.1n 0.1n 10u 20u)

Es1 13 0 Value={if (V(23)>0.5,V(22),0)}

Es2 14 0 Value={if (V(23)<=0.5,V(22),0)}

*Emulação da célula a combustível

Esh 12a 0 12 11 0.72

Vcelli 21a 12a 0.363

Ecell 22a 0 Value={if (V(11,12)>0.504,V(21a),0)}

Rcell 12a 0 10k

*Carga em rampa chaveada

Sr1 12 1r 1c 0 INT

Ro1 1r 0 72

Vs1 1c 0 pulse(0 5 7.5m 1n 1n 100m 200m)

Sr2 12 2r 2c 0 INT

Ro2 2r 0 72

Vs2 2c 0 pulse(0 5 8m 1n 1n 100m 200m)

Sr3 12 3r 3c 0 INT

Ro3 3r 0 72

Vs3 3c 0 pulse(0 5 8.5m 1n 1n 100m 200m)

Sr4 12 4r 4c 0 INT

Ro4 4r 0 72

Vs4 4c 0 pulse(0 5 9m 1n 1n 100m 200m)

Sr5 12 5r 5c 0 INT

Ro5 5r 0 67.995

Vs5 5c 0 pulse(0 5 9.5m 1n 1n 100m 200m)

Sr6 12 6r 6c 0 INT

Ro6 6r 0 66.673

Vs6 6c 0 pulse(0 5 10m 1n 1n 100m 200m)

Sr7 12 7r 7c 0 INT

Ro7 7r 0 65.363

Vs7 7c 0 pulse(0 5 10.5m 1n 1n 100m 200m)

Sr8 12 8r 8c 0 INT

Ro8 8r 0 64.067

Vs8 8c 0 pulse(0 5 11m 1n 1n 100m 200m)

Sr9 12 9r 9c 0 INT

Ro9 9r 0 62.784

Vs9 9c 0 pulse(0 5 11.5m 1n 1n 100m 200m)

Sr10 12 10r 10c 0 INT

Ro10 10r 0 61.514
Vs10 10c 0 pulse(0 5 12m 1n 1n 100m 200m)
Sr12 12 12r 12c 0 INT
Ro12 12r 0 60.257
Vs12 12c 0 pulse(0 5 12.5m 1n 1n 100m 200m)
Sr13 12 13r 13c 0 INT
Ro13 13r 0 59.012
Vs13 13c 0 pulse(0 5 13m 1n 1n 100m 200m)
Sr14 12 14r 14c 0 INT
Ro14 14r 0 57.781
Vs14 14c 0 pulse(0 5 13.5m 1n 1n 100m 200m)
Sr15 12 15r 15c 0 INT
Ro15 15r 0 56.563
Vs15 15c 0 pulse(0 5 14m 1n 1n 100m 200m)
Sr16 12 16r 16c 0 INT
Ro16 16r 0 55.358
Vs16 16c 0 pulse(0 5 14.5m 1n 1n 100m 200m)
Sr17 12 17r 17c 0 INT
Ro17 17r 0 54.165
Vs17 17c 0 pulse(0 5 15m 1n 1n 100m 200m)
Sr18 12 18r 18c 0 INT
Ro18 18r 0 52.986
Vs18 18c 0 pulse(0 5 15.5m 1n 1n 100m 200m)
Sr19 12 19r 19c 0 INT
Ro19 19r 0 51.820
Vs19 19c 0 pulse(0 5 16m 1n 1n 100m 200m)
Sr20 12 20r 20c 0 INT
Ro20 20r 0 50.666
Vs20 20c 0 pulse(0 5 16.5m 1n 1n 100m 200m)
Sr21 12 21r 21c 0 INT
Ro21 21r 0 49.526
Vs21 21c 0 pulse(0 5 17m 1n 1n 100m 200m)
Sr22 12 22r 22c 0 INT
Ro22 22r 0 48.398
Vs22 22c 0 pulse(0 5 17.5m 1n 1n 100m 200m)
Sr23 12 23r 23c 0 INT
Ro23 23r 0 47.284
Vs23 23c 0 pulse(0 5 18m 1n 1n 100m 200m)
Sr24 12 24r 24c 0 INT
Ro24 24r 0 46.183
Vs24 24c 0 pulse(0 5 18.5m 1n 1n 100m 200m)
Sr25 12 25r 25c 0 INT
Ro25 25r 0 45.094
Vs25 25c 0 pulse(0 5 19m 1n 1n 100m 200m)
Sr26 12 26r 26c 0 INT
Ro26 26r 0 44.019
Vs26 26c 0 pulse(0 5 19.5m 1n 1n 100m 200m)
Sr27 12 27r 27c 0 INT
Ro27 27r 0 42.956
Vs27 27c 0 pulse(0 5 20m 1n 1n 100m 200m)
Sr28 12 28r 28c 0 INT
Ro28 28r 0 41.906
Vs28 28c 0 pulse(0 5 20.5m 1n 1n 100m 200m)
Sr29 12 29r 29c 0 INT
Ro29 29r 0 40.870
Vs29 29c 0 pulse(0 5 21m 1n 1n 100m 200m)
Sr30 12 30r 30c 0 INT
Ro30 30r 0 39.846
Vs30 30c 0 pulse(0 5 21.5m 1n 1n 100m 200m)
Sr31 12 31r 31c 0 INT

Ro31 31r 0 38.836
Vs31 31c 0 pulse(0 5 22m 1n 1n 100m 200m)
Sr32 12 32r 32c 0 INT
Ro32 32r 0 37.838
Vs32 32c 0 pulse(0 5 22.5m 1n 1n 100m 200m)
Sr33 12 33r 33c 0 INT
Ro33 33r 0 36.854
Vs33 33c 0 pulse(0 5 23m 1n 1n 100m 200m)
Sr34 12 34r 34c 0 INT
Ro34 34r 0 35.882
Vs34 34c 0 pulse(0 5 23.5m 1n 1n 100m 200m)
Sr35 12 35r 35c 0 INT
Ro35 35r 0 34.923
Vs35 35c 0 pulse(0 5 24m 1n 1n 100m 200m)
Sr36 12 36r 36c 0 INT
Ro36 36r 0 33.977
Vs36 36c 0 pulse(0 5 24.5m 1n 1n 100m 200m)
Sr37 12 37r 37c 0 INT
Ro37 37r 0 33.045
Vs37 37c 0 pulse(0 5 25m 1n 1n 100m 200m)
Sr38 12 38r 38c 0 INT
Ro38 38r 0 32.125
Vs38 38c 0 pulse(0 5 25.5m 1n 1n 100m 200m)
Sr39 12 39r 39c 0 INT
Ro39 39r 0 31.218
Vs39 39c 0 pulse(0 5 26m 1n 1n 100m 200m)
Sr40 12 40r 40c 0 INT
Ro40 40r 0 30.325
Vs40 40c 0 pulse(0 5 26.5m 1n 1n 100m 200m)
Sr41 12 41r 41c 0 INT
Ro41 41r 0 29.444
Vs41 41c 0 pulse(0 5 27m 1n 1n 100m 200m)
Sr42 12 42r 42c 0 INT
Ro42 42r 0 28.576
Vs42 42c 0 pulse(0 5 27.5m 1n 1n 100m 200m)
Sr43 12 43r 43c 0 INT
Ro43 43r 0 27.721
Vs43 43c 0 pulse(0 5 28m 1n 1n 100m 200m)
Sr44 12 44r 44c 0 INT
Ro44 44r 0 26.879
Vs44 44c 0 pulse(0 5 28.5m 1n 1n 100m 200m)
Sr45 12 45r 45c 0 INT
Ro45 45r 0 26.05
Vs45 45c 0 pulse(0 5 29m 1n 1n 100m 200m)
Sr46 12 46r 46c 0 INT
Ro46 46r 0 25.234
Vs46 46c 0 pulse(0 5 29.5m 1n 1n 100m 200m)
Sr47 12 47r 47c 0 INT
Ro47 47r 0 24.432
Vs47 47c 0 pulse(0 5 30m 1n 1n 100m 200m)
Sr48 12 48r 48c 0 INT
Ro48 48r 0 23.642
Vs48 48c 0 pulse(0 5 30.5m 1n 1n 100m 200m)
Sr49 12 49r 49c 0 INT
Ro49 49r 0 22.865
Vs49 49c 0 pulse(0 5 31m 1n 1n 100m 200m)
Sr50 12 50r 50c 0 INT
Ro50 50r 0 22.101
Vs50 50c 0 pulse(0 5 31.5m 1n 1n 100m 200m)
Sr51 12 51r 51c 0 INT

```

Ro51 51r 0 21.350
Vs51 51c 0 pulse(0 5 32m 1n 1n 100m 200m)
Sr52 12 52r 52c 0 INT
Ro52 52r 0 20.612
Vs52 52c 0 pulse(0 5 32.5m 1n 1n 100m 200m)
Sr53 12 53r 53c 0 INT
Ro53 53r 0 19.887
Vs53 53c 0 pulse(0 5 33m 1n 1n 100m 200m)
Sr54 12 54r 54c 0 INT
Ro54 54r 0 19.175
Vs54 54c 0 pulse(0 5 33.5m 1n 1n 100m 200m)
Sr55 12 55r 55c 0 INT
Ro55 55r 0 18.475
Vs55 55c 0 pulse(0 5 34m 1n 1n 100m 200m)
Sr56 12 56r 56c 0 INT
Ro56 56r 0 17.789
Vs56 56c 0 pulse(0 5 34.5m 1n 1n 100m 200m)
Sr57 12 57r 57c 0 INT
Ro57 57r 0 17.116
Vs57 57c 0 pulse(0 5 35m 1n 1n 100m 200m)
Sr58 12 58r 58c 0 INT
Ro58 58r 0 16.456
Vs58 58c 0 pulse(0 5 35.5m 1n 1n 100m 200m)
Sr59 12 59r 59c 0 INT
Ro59 59r 0 15.809
Vs59 59c 0 pulse(0 5 36m 1n 1n 100m 200m)
Sr60 12 60r 60c 0 INT
Ro60 60r 0 15.175
Vs60 60c 0 pulse(0 5 36.5m 1n 1n 100m 200m)
Sr61 12 61r 61c 0 INT
Ro61 61r 0 14.554
Vs61 61c 0 pulse(0 5 37m 1n 1n 100m 200m)
Sr62 12 62r 62c 0 INT
Ro62 62r 0 13.945
Vs62 62c 0 pulse(0 5 37.5m 1n 1n 100m 200m)

*Modelos dos Interruptor e diodo
.MODEL INT VSWITCH(ROFF=0.001 ROFF=1E6 VON=3 VOFF=2)
.MODEL DIODO D(Rs=1m TT=0 CJO=0 VJ=0.01)

*Biblioteca
.LIB
.LIB MEMORIA.LIB

*Tolerancias
.TRAN 1u 40m 7m 1u uic;*ipsp*
.PROBE V(200) V(00) V(1) V(2) V(3) V(4) V(5) V(6) V(7) V(8) V(9) V(10)
+ V(11) V(12) V(13) V(14) V(15) V(16) V(20) V(21) V(22) V(22a) V(23) V(1ref)
+ V(1kmax) V(211) I(Rsh) I(S1) I(S2) I(S3) I(S4) I(DS1) I(DS2) I(DS3) I(DS4)
+ I(Rs) I(RD1) I(RD2) I(D3) I(Lo) I(Co)
.OPTIONS itl4=200 itl2=200 gmin=1e-7 abstol=0.1n reltol=50m vntol=0.1m;*ipsp*
.END

```

A.2 - Sub-circuito Memória

Tabela A.2: Descrição em linhas de comando do sub-circuito de memória.

```

*Armazenador de tensão analógica utilizando A/D e D/A

* IN: Entrada do dado analógico
* REF: Referência de maior tensão
* GND: Terra
* CONV: Comando para conversão do sinal a ser armazenado
* DCONTROL: Comando para a recuperação do sinal armazenado
* OUT: Saída do dado analógico

.subckt ARM IN REF GND CONV DCONTROL OUT
+ OPTIONAL: DPWR=$G_DPWR DGND=$G_DGND
+PARAMS: MNTYMXDLY=0 IO_LEVEL=0

Uad ADC(8) DPWR DGND IN REF GND CONV GND GND A07 A06 A05 A04 A03 A02 A01
A00 ADC8 IO_STD
Udff DFF(8) DPWR DGND pres clear DCONTROL A07 A06 A05 A04 A03 A02 A01 A00 B07
B06 B05 B04 B03 B02 B01 B00
+ C07 C06 C05 C04 C03 C02 C01 C00 FFD8 IO_STD
Uda DAC(8) DPWR DGND OUT REF 0 B07 B06 B05 B04 B03 B02 B01 B00 DAC8 IO_STD
Uclr STIM(1,1) DPWR DGND clear IO_STM IO_LEVEL=0 0s 0 +0.1us 1
Upres STIM(1,1) DPWR DGND pres IO_STM IO_LEVEL=0 0s 0 +1us 1

*Modelos Utilizados
.model ADC8 UADC
.model DAC8 UDAC
.model FFD8 UEFF
.ends

```

A.3 - “Buck Full-Bridge-PWM-Phase-Shift” isolado.

Tabela A.3: Descrição em linhas de comando do conversor “*Buck Full-Bridge-PWM-Phase-Shift*” isolado.

```

*Conversor “buck Full Bridge” com controle Fase Shift (Vin=400 V; R0=2 Ohms)
*****Resistências em paralelos com os indutores são inseridos para considerar o efeito da variação
da indutância com o aumento da frequência. *****
*parametros para cálculos
.param Vin=400
.param D=0.8
.param fproff=100MEGhz
.param L0=40uH
.param RL0=0.1m
.param C0=100uF
.param RC0=100u
.param Cs=1uF
.param pi=3.14159
.param k=0.99

*****Indutâncias próprias e resistências de dispersão dos enrolamentos do transformador*****
.param Lp=1.74mH
.param LdL1=100uH
.param Rdp=0.288m
.param Ls=103uH
.param LdLs1=0.235uH
.param Rds1=28m
.param LdLs2=0.34uH
.param Rds2=40m

*Primário
Vin 1 01 {Vin}
Rvin 00 01 0.1
M1 1 21 2 2 IRFP460
M2 1 22 3 3 IRFP460
M3 3 23 00 00 IRFP460
M4 2 24 00 00 IRFP460
Cs1 6 8 {2*Cs}
Cs2 7 9 {2*Cs}
RSL1_1 4 6 {Rdp/2}
RSL1_2 5 7 {Rdp/2}
LdL1_1 2 4 {LdL1/2}
LdL1_2 3 5 {LdL1/2}
L1 8 9 {Lp}
RPL1 8 9 {2*pi*fproff*Lp}

*Secundário
Ls1 0 10 {Ls}
LdLs1 10 12 {LdLs1}
RSLs1 12 14 {Rds1}
RPLs1 0 10 {2*pi*fproff*Ls}
Ls2 11 0 {Ls}
LdLs2 11 13 {LdLs2}
RSLs2 13 15 {Rds2}
RPLs2 11 0 {2*pi*fproff*Ls}
DR1 14 16 HFA120FA60
DR2 15 16 HFA120FA60
D3 0 16 RHRP860

```

```

L0 16 17 {L0} ic=25.8
RL0 17 18 {RL0}
RPL0 16 17 {2*pi*froff*L0}
C0 18 19 {C0} ic=51.7
RC0 19 0 {RC0}

*Carga
R0 18 0 2

*Acoplamentos do Trafo
k1 L1 Ls1 Ls2 {k}

*Referência do Primário
RT1 9 0 10MEG

*Referência do Secundário
RT2 0 00 10MEG

*Snubber's do primário
*CSn1 1 2s 1n
*RSn1 2s 2 100
*CSn2 1 3s 1n
*RSn2 3s 3 100
*CSn3 3 30s 1n
*RSn3 30s 00 100
*CSn4 2 20s 1n
*RSn4 20s 00 100

*Snubber's do secundário
*CsDR1 7 70 0.1n
*RsDR1 70 10 30
*CsDR2 9 90 0.1n
*RsDR2 90 10 30

**Gatilho em D=0.8
VS1 210 2 pulse(0 15 0 1ps 1ps 8us 20us)
RG1 210 21 10
RS1 21 2 2.2k
VS2 220 3 pulse(0 15 {D*10us} 1ps 1ps 8us 20us)
RG2 220 22 10
RS2 22 3 2.2k
VS3 230 00 pulse(0 15 {(10us+(10us*D))} 1ps 1ps 8us 20us)
RG3 230 23 10
RS3 23 00 2.2k
VS4 240 00 pulse(0 15 10us 1ps 1ps 8us 20us)
RG4 240 24 10
RS4 24 00 2.2k

*Biblioteca
.LIB
*Tolerancias
.TRAN 0.5n 0.1m 0m 0.5n uic;*ipsp* /OP
.PROBE I(*) V(*)
*.OPTIONS
*.OPTIONS itl1=400 itl4=100 itl2=200 gmin=1e-7 abstol=0.1n reltol=50m vntol=0.1m;*ipsp*
.OPTIONS itl1=400 itl4=100 itl2=200 gmin=1e-9 abstol=1u reltol=5m vntol=1u;*ipsp*
.END

```

APÊNDICE B – Código VHDL das Entidades

B.1 - Entidade AD7823

Tabela B.1: Código VHDL da descrição comportamental da entidade *AD7823*

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

--Conversor AD7823 Modo 1 ou [2] (Alta Velocidade de Aquisição)
entity AD7823 is
PORT( clk      : in bit;
      Din      : in std_logic;
      BitDelay : in bit;
      pb_D2SB  : in bit;
      reset    : out bit;
      clkchips : out bit;
      GND1     : out bit;
      GND2     : out bit;
      GND3     : out bit;
      GND4     : out bit;
      GND5     : out bit;
      GND6     : out bit;
      convst   : out bit;
      sclk     : out bit;
      Conmux   : out bit;
      Sincr    : out bit;
      Dout     : out Std_logic_vector (7 downto 0):="00000000");
end AD7823;

architecture Maq_Estado OF AD7823 is
  TYPE Tipos_Estados IS (S0, S1, S2, S3);
  SIGNAL Estados : Tipos_Estados;
  Type Inicial is (A, B);
  Signal Start : Inicial;
  Type Registr is (A1, B1);
  Signal SRegistr : Registr;
  signal D0,D1,D2,D3,D4,D5,D6,D7: std_logic:= '0';
  signal sres : bit:= '1';
  signal scont: integer;

begin
  Resete: process (clk, pb_D2SB, Start)
    constant Tamost: integer := 1000;
    constant Ttrigchip: std_logic_vector (9 downto 0) := "1111101000";
    variable res : bit:= '1';
    variable reg  : bit := '0';
    variable contmux: bit := '0';
    variable sincron: bit := '0';
    variable cont: integer range 0 to Tamost:=0;
    variable clkchipscope : bit:= '0';
    variable contchipscope : std_logic_vector (9 downto 0):="0000000000";

    Begin

  If (clk'event and clk='1') then
    Case SRegistr is
      When A1 =>

```

```

        If pb_D2SB='1' then
            reg:=not(reg);
            SRegistr<=B1;
        Else
            null;
        End if;
    When B1 =>
        If pb_D2SB='1' then
            null;
        Else
            SRegistr<=A1;
        End if;
    End case;

    Case Start is
        When A =>
            res := '1';
            If reg = '1' then
                Start <= B;
            Else
                null;
            End if;
        When B =>
            res := '0';
            If reg = '0' then
                Start <= A;
            Else
                null;
            End if;
    End case;
    sres <= res;
    reset <= sres;

----- Sinais de Sincronismo -----
    If (cont=(Tamost/2)) then
        sincron:=not sincron;
    Elsif (cont=Tamost) then
        sincron:=not(sincron);
        contmux:=not(contmux);
        cont:=0;
    Else
        null;
    End if;
    cont:=cont+1;
    scont<=cont;
    conmux <= contmux;
    Sincr <= sincron;
----- Sinais de Sincronismo -----

------(Contador para o ChipScope)-----
    contchipscope:=contchipscope+1;
    If contchipscope=Ttrigchip then
        contchipscope:="0000000000";
        clkchipscope:=not(clkchipscope);
    End if;
    clkchips <= clkchipscope;
------(Contador para o ChipScope)-----
End If;
End Process;

```

```

ConversorAD: process(clk, sres, scont)
constant aquis: integer := 10;
constant proces: integer := 230;
constant digtbit: integer := 10;
constant nbits: integer := 8;
constant Tamost: integer := 1000;
constant Delay1: integer := 90;
constant Delay2: integer := 280;
variable contb: integer range 0 to digtbit;
variable contc: integer range 0 to 2*nbits;
variable strt: bit;
variable Delay : integer range 0 to Delay2;

Begin

    If (clk'event and clk = '1') then

        If sres = '1' then
            contb:=digtbit;
            contc:=0;
            strt:='0';
            Delay:=Delay2;
            Estados<=S1;
        Else

------(leitura fora da faixa de comutaçã)-----
            If scont=Tamost then
                If BitDelay='0' then
                    Delay:=Delay1;
                Else
                    Delay:=Delay2;
                End If;
            Else
                null;
            End If;
------(leitura fora da faixa de comutaçã)-----

------(Contadores Auxiliares)-----
            If (strt='1') then
                If contb=0 then
                    contc:=contc+1;
                Else
                    null;
                End If;
                contb:=contb+1;
            Else
                null;
            End If;
------(Contadores Auxiliares)-----

------(Máquina de Moore para Protocolo do AD7823)-----
            Case estados IS
                When S1 =>
                    convst <= '0';
                    sclk <= '0';
                    contc:=0;
                    If scont = aquis+Delay then
                        Estados <= S2;
                    Else

```

```

        null;
    End if;
When S2 =>
    convst <= '1';
    sclk <= '0';
    If scont > (Delay+proces+quis-digtbit) and contb = digtbit and contc < 2*nbits
then
        Estados <= S3;
        str:='1';
        contb:=0;
    Elsif scont = Tamost then
        Estados <= S0;
    Elsif contc=2*nbits then
        contb:=digtbit;
        str:='0';
    Else
        null;
    End if;
When S3 =>
    convst <= '1';
    sclk <= '1';
    If scont < (Delay+proces+quis+2*digtbit*nbits) and contb = digtbit and contc <
2*nbits then
        Estados <= S2;
        contb:=0;
    Else
        null;
    End if;
When S0 =>
    convst <= '1';
    sclk <= '0';
    If scont = Delay then
        Estados <= S1;
    Else
        null;
    End if;
End case;

```

------(Máquina de Moore para Protocolo do AD7823)-----

----- Construção da Palavra -----

```

If BitDelay='0' then
    Case (scont) is
        when Delay1+quis+proces+digtbit =>
            D7<=Din;
        when Delay1+quis+proces+3*digtbit =>
            D6<=Din;
        when Delay1+quis+proces+5*digtbit =>
            D5<=Din;
        when Delay1+quis+proces+7*digtbit =>
            D4<=Din;
        when Delay1+quis+proces+9*digtbit =>
            D3<=Din;
        when Delay1+quis+proces+11*digtbit =>
            D2<=Din;
        when Delay1+quis+proces+13*digtbit =>
            D1<=Din;
        when Delay1+quis+proces+15*digtbit =>
            D0<=Din;
        when Delay1+quis+proces+17*digtbit =>
            Dout<=D7&D6&D5&D4&d3&D2&D1&D0;
    end case;

```

```

        when others =>
            null;
        End Case;
    Else
        Case (scont) is
            when Delay2+aquis+proces+digtbit =>
                D7<=Din;
            when Delay2+aquis+proces+3*digtbit =>
                D6<=Din;
            when Delay2+aquis+proces+5*digtbit =>
                D5<=Din;
            when Delay2+aquis+proces+7*digtbit =>
                D4<=Din;
            when Delay2+aquis+proces+9*digtbit =>
                D3<=Din;
            when Delay2+aquis+proces+11*digtbit =>
                D2<=Din;
            when Delay2+aquis+proces+13*digtbit =>
                D1<=Din;
            when Delay2+aquis+proces+15*digtbit =>
                D0<=Din;
            when Delay2+aquis+proces+17*digtbit =>
                Dout<=D7&D6&D5&D4&D3&D2&D1&D0;
            when others =>
                null;
        End Case;
    End If;
----- Construção da Palavra -----
    End if;
End if;
End process;

GND1 <= '0';
GND2 <= '0';
GND3 <= '0';
GND4 <= '0';
GND5 <= '0';
GND6 <= '0';
end Maq_Estado;

```

B.2 - Entidade bcd7seg

Tabela B.2: Código VHDL da descrição comportamental da entidade *bcd7seg*.

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity bcd7seg is
  Port (    led  : in std_logic_vector (3 downto 0);
          segs : out bit_vector(0 to 6));
end bcd7seg;

architecture Behavioral of bcd7seg is

begin

  with led Select
    --"GFEDCBA"
  segs<="1111001" when "1010",    --I
        "1000001" when "1011",    --V
        "1111110" when "1100",    --Referencia A
        "1111101" when "1101",    --erro
        "1111011" when "1110",    --erron
        "1110111" when "1111",    --Vcont
        "1111001" when "0001",    --1
        "0100100" when "0010",    --2
        "0110000" when "0011",    --3
        "0011001" when "0100",    --4
        "0010010" when "0101",    --5
        "0000010" when "0110",    --6
        "1111000" when "0111",    --7
        "0000000" when "1000",    --8
        "0010000" when "1001",    --9
        "1000000" when "0000",    --0
        "0000110" when others; --E

end Behavioral;

```

B.3 - Entidade BinBCD

Tabela B.3: Código VHDL da descrição comportamental da entidade *BinBCD*

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity BinBCD is
  Port (clk:in bit;
        reset:in bit;
        IVRout:in std_logic_vector(10 downto 0);
        led_D2SB:out std_logic;
        disp1:out std_logic_vector(3 downto 0);
        disp2:out std_logic_vector(3 downto 0);
        disp3:out std_logic_vector(3 downto 0);
        virg:out std_logic);
end BinBCD;

architecture Behavioral of BinBCD is

begin

  Tensao_Corrente: Process (clk,reset,IVRout)
  variable contger: std_logic_vector (9 downto 0);
  variable cont: std_logic_vector (3 downto 0);
  variable contdez: std_logic_vector (3 downto 0);
  variable contcen: std_logic_vector (3 downto 0);
  variable tempo: std_logic_vector (7 downto 0);
  variable tempo1: std_logic_vector (7 downto 0);
  variable tempo2: std_logic_vector (8 downto 0);
  variable dispa1: std_logic_vector (3 downto 0);
  variable dispa2: std_logic_vector (3 downto 0);
  variable dispa3: std_logic_vector (3 downto 0);
  variable VIVRout: std_logic_vector (9 downto 0);

  begin
    VIVRout:=IVRout(10 downto 1);
    if (reset='1') then
      contger:="0000000000";
      cont:="0000";
      contdez:="0000";
      contcen:="0000";
      tempo:="00000000";
      tempo1:="00000000";
      tempo2:="000000000";
      dispa1:="1010";
      dispa2:="1010";
      dispa3:="1010";
      led_D2SB<='0';
      virg<='0';
      disp1<=dispa1;
      disp2<=dispa2;
      disp3<=dispa3;
    else
      end_D2SB<='1';
    if (clk'event and clk='1') then

```

```

if contger < VIVRout then
  contger := contger + 1;
  cont := cont + 1;
  if cont="1010" then
    contdez := contdez + 1;
    cont := "0000";
    if contdez="1010" then
      contcen := contcen + 1;
      contdez := "0000";
    else
      null;
    end if;
  else
    null;
  end if;
else
  dispa1:=cont;
  dispa2:=contdez;
  dispa3:=contcen;
  contger:="0000000000";
  cont:="0000";
  contdez:="0000";
  contcen:="0000";
end if;

-----Tempo de atraso de 0.671s para visualização no display-----
tempo:=tempo+1;--
  If tempo="00000000" then--
    tempo1:=tempo+1;--
      If tempo1="00000000" then--
        tempo2:=tempo+1;--
          If tempo2="00000000" then--
            virg <= not(IVRout(0));--
            disp1 <= dispa1;--
            disp2 <= dispa2;--
            disp3 <= dispa3;--
          Else--
            null;--
          End if;--
        Else--
          null;--
        End if;--
      Else--
        null;--
      End if;--
    End if;--
  End if;--

-----Tempo de atraso de 0.671s para visualização no display-----
  else
    null;
  end if;
end if;
end process;
end Behavioral;

```

B.4 - Entidade Control

Tabela B.4: Código VHDL da descrição comportamental da entidade *Control*.

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity control is
  Port ( clk      : in bit;
        reset    : in bit;
        Conmux   : in bit;
        Dout     : in std_logic_vector (7 downto 0);--:="00000000"; --Tensão e
        Corrente binárias
        selec0   : in std_logic;
        selec1   : in std_logic;
        selec2   : in std_logic;
        selec    : out std_logic_vector (2 downto 0);
        IVRout   : out std_logic_vector (10 downto 0); --Valores binários
        Isaida   : out std_logic_vector (7 downto 0); --Chip-Scope
        Vsaida   : out std_logic_vector (7 downto 0); --Chip-Scope
        Vreferenc: out std_logic_vector (7 downto 0); --Chip-Scope
        Vcontrole: out std_logic_vector (9 downto 0); --Chip-Scope
        Erromodul: out std_logic_vector (7 downto 0); --Chip-Scope
        Wclosed  : out std_logic_vector (8 downto 0);
        BitDelay : out bit);

end control;

architecture Behavioral of control is

  signal SVout,SIout,SVcon,S0Vref: std_logic_vector (9 downto 0):="0000000000"; --evita
  problema de valor indefinido na simulação
  signal SVref: std_logic_vector (7 downto 0):="11001000";
  signal SVcontrol: std_logic_vector (19 downto 0):="00000000000000000000";
  signal sselec: std_logic_vector (2 downto 0):="000";
  signal serro,serron: std_logic_vector (7 downto 0);
  --signal SIoutDout,SVoutVref,SoutVcontrol,SVoutDout: std_logic_vector (19 downto 0);

  -----Divisão em ponto fixo-----
  function Divfix ( Dividendo: std_logic_vector;
                  Divisor: std_logic_vector)
  Return std_logic_vector is
    Constant bits: integer := 20;
    Variable R: std_logic_vector(bits-1 downto 0);
    variable Rest: std_logic_vector(bits-1 downto 0);
    variable carry: std_logic:='0';

    begin
      R:=Dividendo;
      Rest:="00000000000000000000";
      for i in 0 to bits loop
        Rest:=SHL(Rest,"1");
        Rest(0):=R(bits-1);
        R:=SHL(R,"1");
        R(0):=carry;
      end loop;
    end function;

```

```

        if Rest>=Divisor then
            carry:='1';
            if i=bits then
                if Rest>SHR(Divisor,"1") then
                    If carry='1' then
                        em pipeline)                                --(samente
                            R:=R+'1';
                        em pipeline)                                --(samente
                    else
                        (samente em pipeline)                       --
                            carry:='1';
                        (samente em pipeline)                       --
                    end if;
                    (samente em pipeline)                           --
                else
                    (samente em pipeline)                           --
                        carry:='0';
                    (samente em pipeline)                           --
                end if;
                (samente em pipeline)                               --
            else
                (samente em pipeline)                               --
                    Rest:=Rest-Divisor;
                end if;
            else
                carry:='0';
            end if;
        end loop;
        em pipeline)                                            --(samente
        Return R;
    end Divfix;
    -----Fim de Divisão em ponto fixo-----

begin

    process (Conmux,reset,Dout)
        constant Controlmax          : std_logic_vector      (19      downto
0):="00000001111101000000"; --8000 Equivale a (500)
        constant Controlmin          : std_logic_vector      (19      downto
0):="00000000011001000000"; --1600 Equivale a (100)
        constant Dmax                 : std_logic_vector (8  downto 0):="111110100";
        --500 D=0.8 (Chave Fechada)
        constant k1                    : std_logic_vector (6  downto 0):="0000011";
        --3d, 0.304 codificado e escalonado = 27
        constant k2                    : std_logic_vector (7  downto 0):="1111111";
        --255d, 2.875 codificado e escalonado = 89
        variable VSoma                 : std_logic_vector      (12      downto
0):="00000000000000";
        variable erro,erron            : std_logic_vector (7  downto 0);
        variable Vref                  : std_logic_vector (7  downto 0);
        variable Mult,V19erro,Vcontrol: std_logic_vector (19  downto 0);
        variable Wclosedaux           : std_logic_vector (19  downto 0);
        variable VWclosed              : std_logic_vector (8  downto 0);
        variable Voutcontrol,VoutDout  : std_logic_vector (12  downto 0);

    begin

        If (Conmux'event and Conmux='1') then
            If (reset='1') then
                Vcontrol:= "00000000000000000000";

```

```

VWclosed:= "000000000";
Voutcontrol:= "0000000000000";
VoutDout:= "0000000000000";
erro:= "00000000";
erron:= "00000000";
Else
  Vref:=SVref;
  erro:= (Vref-Dout);
  erron:= (Dout-Vref);
--Determinação da curva de emulação da FC
--Correntes codificadas (255 equivale a 65A) e multiplicadas por 8
--Tensões codificadas (255 equivale a 92V) e multiplicadas por 32
--
  VDout:= '0'&Dout;

  If (Dout<=Vref) then
    Mult:= (erro&"00000")*k1;
    VSoma:=k2+(erro&"00000");
    V19erro:=Divfix(Mult,VSoma);
    Vcontrol:=SVcontrol+V19erro;
    Erromodul<=erro; --chipscope
    --Equação total (Vout:=SVout+((k'*erro)/(1+erro)))
  Else
    Mult:= (erron&"00000")*k1;
    Vsoma:=k2+(erron&"00000");
    V19erro:=Divfix(Mult,Vsoma);
    Vcontrol:=SVcontrol-V19erro;
    Erromodul<=erron; --chipscope
    --Equação total (Vout:=SVout-(k'*erron)/(1+erron))
  End if;
  If Vcontrol <= Controlmax then
    Wclosedaux:=SHR(Vcontrol,"100"); --Wlosedaux / 16
    VWclosed:= Wclosedaux(8 downto 0); --Wclosed = 9 bits menos
signif. de Wclosedaux
  Elsif (Vcontrol > Controlmin) then
    Vcontrol:=Controlmax;
    VWclosed:= Dmax;
  Else
    Vcontrol:="00000000000000000000";
  End if;
  Voutcontrol:=SHR((Vcontrol(12 downto 5)*"11110"),"11"); --Iout*10d
(para uma casa decimal)
  VoutDout:=SHR((Dout*"11110"),"11");
  --Iout*10d (para uma casa decimal) 3/8 =~ 92/255
  If (VWclosed > 200 and VWclosed < 400) then
    BitDelay <= '0';
  Else
    BitDelay <= '1';
  End if;
End if;
  Vsaida<=Dout; --Chip-Scope
  Vcontrole<=Vcontrol(9 downto 0); --Chip-Scope
End if;
  SVcontrol<=Vcontrol;
  Wclosed<=VWclosed;
  SVcon<=Voutcontrol(9 downto 0); --display
  SVout<=VoutDout(9 downto 0); --display
  serro<=erro; --display
  serron<=erron; --display

```

```

End process;

--Processo de Aquisição de corrente e determinação da tensão de referência Vref
process (Conmux,reset,Dout)
  constant Imaxc: std_logic_vector (7 downto 0):="11110101"; --Corrente máxima
  Digitalizada --Imax=(245d) 62.5A
  constant Iminc: std_logic_vector (7 downto 0):="00010101"; --Corrente mínima Digitalizada
  --Imin=(21d) 5.35A
  constant Vmaxc: std_logic_vector (7 downto 0):="11001000"; --Tensão máxima Digitalizada
  --Vmax=(200d) 72V
  constant Vminc: std_logic_vector (7 downto 0):="01011001"; --Tensão mínima Digitalizada
  --Vmin=(89d) 32V
  constant V0c: std_logic_vector (7 downto 0):="11010010"; --Tensão Inicial Digitalizada
  --V0=(210d) 75.75V
  variable Vrefc: std_logic_vector (7 downto 0):="00000000"; --Evita problema de valor
  indefinido na simulação
  variable Vreftemp: std_logic_vector (8 downto 0):='0'&Vmaxc;--Vmaxc
  variable IoutDout: std_logic_vector (11 downto 0);
  variable VoutVref: std_logic_vector (12 downto 0);

begin

  If (Conmux'event and Conmux='0') then
    If (reset='1') then
      Vrefc:="00000000";
      IoutDout:="000000000000";
      VoutVref:="000000000000";
    Else
      --Determinação da curva de emulação da FC
      --Correntes codificadas (255 equivale a 65A) e multiplicadas por 8
      --Tensões codificadas (255 equivale a 92V) e multiplicadas por 32
      If Dout>Imaxc then
        Vrefc:=Vminc;
      Elsif Dout<Iminc then
        Vrefc:= Vmaxc;
      Else
        Vreftemp:= SHR(((V0c&'0')-Dout),"1"); --(Voc*2-Dout)/2 ((105*2)d-
        (Dout))/2 {inclinação=0.5}
        Vrefc:= Vreftemp(7 downto 0);
      End if;
      IoutDout:=SHR(Dout*"1010","10"); --
      Iout*10d (para uma casa decimal)
      VoutVref:=SHR((Vrefc*"11110"),"11"); --Vref*10d
      (para uma casa decimal)
    End if;
    Isaida<=Dout; --Chip-Scope
    Vreferenc<=Vrefc; --Chip-Scope
  End if;
  SVref<=Vrefc;
  SIout<=IoutDout(9 downto 0); --display
  S0Vref<=VoutVref(9 downto 0); --display
End process;

Seleto:Process (clk,SIout,SVout,SVref,selec0,selec1,selec2)
begin
  If (clk'event and clk='1') then
    sselec<=selec2&selec1&selec0;
    selec<=sselec;
  Case sselec is

```

```
When "000" =>
  IVRout<=SIout&"1";
When "001" =>
  IVRout<=SVout&"1";
When "010" =>
  IVRout<=SVcon&"1";
When "011" =>
  IVRout<=S0Vref&"1";
When "100" =>
  IVRout<="00"&serro&"0";
When "101" =>
  IVRout<="00"&serron&"0";
When others =>
  IVRout<=SIout&"1";
End Case;
End if;
End Process;
end Behavioral;
```

B.5 - Entidade mux

Tabela B.5: Código VHDL da descrição comportamental da entidade *mux*.

```
entity Mux is
PORT(Conmux: IN BIT;
      Enmux: OUT BIT; --(Tirar somente para teste7seg)
      A0mux: OUT BIT);

end Mux;

architecture Behavioral OF Mux is

begin

Estado: process(Conmux)
Begin
  If Conmux='1' then--Aquisição de Corrente
    Enmux<='1'; --(Tirar somente para teste7seg)
    A0mux<='0';
  Else--Aquisição de Tensão
    Enmux<='1'; --(Tirar somente para teste7seg)
    A0mux<='1';
  End if;
End process;

end Behavioral;
```

B.6 - Entidade Seletor

Tabela B.6: Código VHDL da descrição comportamental da entidade *Seletor*.

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity Seletor is
  Port ( clk          : in bit;
        selec         : in std_logic_vector(2 downto 0);
        disp1         : in std_logic_vector(3 downto 0);
        disp2         : in std_logic_vector(3 downto 0);
        disp3         : in std_logic_vector(3 downto 0);
        virg          : in std_logic;
        LEDG          : out std_logic;
        led_disc      : out std_logic_vector(2 downto 0):="000";
        led_disab     : out std_logic_vector(4 downto 0):="00000";
        point         : out std_logic;
        led           : out std_logic_vector(3 downto 0);
        an1,an2,an3,an4: out std_logic);
end Seletor;

architecture Behavioral of Seletor is
  signal clk1k : std_logic_vector (1 downto 0);
  signal sdisp0 : std_logic_vector (2 downto 0):="000";    --7 segmentos da direita
  signal svirg : std_logic;

begin

  Contador_Auxiliar: process (clk)
    variable cont : std_logic_vector (14 downto 0):="0000000000000000";
    variable vclk1k: std_logic_vector (1 downto 0):="00";
    constant LG : std_logic:='1';
    constant led_disabled : std_logic_vector (4 downto 0):="00000";

  begin
    LEDG<=LG;
    led_disab<=led_disabled;
    if (clk'event and clk = '1') then
      Case selec is
        When "000" =>
          sdisp0<="010";
          led_disc<="000";
        When "001" =>
          sdisp0<="011";
          led_disc<="001";
        When "010" =>
          sdisp0<="111";
          led_disc<="010";
        When "011" =>
          sdisp0<="100";
          led_disc<="011";
        When "100" =>
          sdisp0<="101";
          led_disc<="100";
        When "101" =>

```

```

        sdisp0<="110";
        led_disc<="101";
    When "110" =>
        sdisp0<="010";
        led_disc<="110";
    When "111" =>
        sdisp0<="010";
        led_disc<="111";
    When others =>
        sdisp0<="010";
        led_disc<="000";
    End case;
    cont := cont + 1;
    if cont= "1111111111111111" then
        vclk1k := vclk1k + 1;
    end if;
end if;
clk1k <= vclk1k;
end process;

Selecao_7_Segmantos: process (clk1k,sdisp0,disp1,disp2,disp3,virg)
begin
    svirg<=virg;
    Case clk1k is
        when "00" =>
            an4 <= '0';
            an3 <= '1';
            an2 <= '1';
            an1 <= '1';
            led <= "1"&sdisp0;
            point <= '1';
        when "01" =>
            an4 <= '1';
            an3 <= '0';
            an2 <= '1';
            an1 <= '1';
            led <= disp1;
            point <= '1';
        when "10" =>
            an4 <= '1';
            an3 <= '1';
            an2 <= '0';
            an1 <= '1';
            led <= disp2;
            point <= svirg;
        when "11" =>
            an4 <= '1';
            an3 <= '1';
            an2 <= '1';
            an1 <= '0';
            led <= disp3;
            point <= '1';
        when others =>
            null;
    end case;
end process;
end Behavioral;

```

B.7 - Entidade Switch

Tabela B.7: Código VHDL da descrição comportamental da entidade *Switch*.

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity Switch is
  Port (
    clk      : in bit;
    reset    : in bit;
    Wclosed  : in std_logic_vector (8 downto 0);
    Sincr    : in bit;
    M1       : out std_logic;
    M2       : out std_logic;
    M3       : out std_logic;
    M4       : out std_logic);
end Switch;

architecture Behavioral of Switch is
  TYPE Tipos_Estados IS (I, II, III, IV, V, VI, VII, VIII, IX);
  SIGNAL Estados: Tipos_Estados;
  signal SWclosed: std_logic_vector (8 downto 0):="111110011";
  constant morto: integer := 480;
  constant T: integer := 500;
  constant Death: integer := (T-morto);

begin
  -----Início da Máquina de Moore para condições do "phase shift"-----

  process (clk,reset,Wclosed,Sincr)
    variable Vtri: std_logic_vector(8 downto 0);    --Dente de serra
    variable EstAnt: integer;
    variable VWclosed: std_logic_vector(8 downto 0);    --Deve ser maior que Death
    variable Zerar: bit_vector(1 downto 0);

  begin
    If reset='1' then
      M1<='0';      --MOSFET 1
      M2<='0';      --MOSFET 2
      M3<='0';      --MOSFET 3
      M4<='0';      --MOSFET 4
      Estados<=VIII;
      Vtri:="000000000";
      VWclosed := Wclosed;
      EstAnt:=6;
      Zerar:="00";
    Eelsif (clk'event and clk='1') then
      Vtri:=Vtri+1;
      Zerar(1):=Zerar(0);
      Zerar(0):=Sincr;
      If (Wclosed > "111110011") then
        SWclosed<="111110011";
      Else
        SWclosed<=Wclosed;
      End if;
    Case Estados is
  
```

```

When I =>
  M1<='1';      --MOSFET 1
  M2<='0';      --MOSFET 2
  M3<='1';      --MOSFET 3
  M4<='0';      --MOSFET 4
  If (Vtri >= VWclosed-Death) then
    Estados <= II;
  Else
    null;
  End if;
  EstAnt:=1;
When II =>
  VWclosed := SWclosed;
  M1<='1';      --MOSFET 1
  M2<='0';      --MOSFET 2
  M3<='0';      --MOSFET 3
  M4<='0';      --MOSFET 4
  If VWclosed >= morto then
    If Vtri >= morto then
      Estados <= IX;
    Else
      null;
    End if;
  Else
    If (Vtri >= VWclosed) then
      Estados <= III;
    Else
      null;
    End if;
  End if;
  EstAnt:=2;
When III =>
  M1<='1';      --MOSFET 1
  M2<='1';      --MOSFET 2
  M3<='0';      --MOSFET 3
  M4<='0';      --MOSFET 4
  If (Vtri >= morto) then
    Estados <= IV;
  Else
    null;
  End if;
  EstAnt:=3;
When IV =>
  VWclosed := sWclosed; --teste
  M1<='0';      --MOSFET 1
  M2<='1';      --MOSFET 2
  M3<='0';      --MOSFET 3
  M4<='0';      --MOSFET 4
  If (VWclosed < Death) then
    If (Vtri >= morto + VWclosed) then
      Estados <= IX;
    Elself (VWclosed = Death) then      --teste
      Vtri:="00000000";
      Estados <= VI;
    Else
      null;
    End if;
  Else
    If (Zerar = "01" or Zerar = "10") then
      Vtri:="00000000";

```

```

        Estados <= V;
    Else
        null;
    End if;
End if;
EstAnt:=4;
When V =>
    M1<='0';        --MOSFET 1
    M2<='1';        --MOSFET 2
    M3<='0';        --MOSFET 3
    M4<='1';        --MOSFET 4
    If (Vtri >= VWclosed-Death) then
        Estados <= VI;
    Else
        null;
    End if;
    EstAnt:=5;
When VI =>
    VWclosed := SWclosed;--teste
    M1<='0';        --MOSFET 1
    M2<='0';        --MOSFET 2
    M3<='0';        --MOSFET 3
    M4<='1';        --MOSFET 4
    If (VWclosed >= morto) then
        If (Vtri >= morto) then
            Estados <= IX;
        Else
            null;
        End if;
    Else
        If (Vtri >= VWclosed) then
            Estados <= VII;
        Else
            null;
        End if;
    End if;
    EstAnt:=6;
When VII =>
    M1<='0';        --MOSFET 1
    M2<='0';        --MOSFET 2
    M3<='1';        --MOSFET 3
    M4<='1';        --MOSFET 4
    If (Vtri >= morto) then
        Estados <= VIII;
    Else
        null;
    End if;
    EstAnt:=7;
When VIII =>
    VWclosed := SWclosed;--teste
    M1<='0';        --MOSFET 1
    M2<='0';        --MOSFET 2
    M3<='1';        --MOSFET 3
    M4<='0';        --MOSFET 4
    If (VWclosed <= Death) then
        If (Vtri >= morto + VWclosed) then
            Estados <= IX;
        Else
            null;
        End if;
    End if;

```

```

Else
  If (Zerar = "01" or Zerar = "10") then
    Vtri:="000000000";
    Estados <= I;
  Else
    null;
  End if;
End if;
EstAnt:=8;
When IX =>
  M1<='0';      --MOSFET 1
  M2<='0';      --MOSFET 2
  M3<='0';      --MOSFET 3
  M4<='0';      --MOSFET 4
Case EstAnt is
  When 2 =>
    If (Vtri >= VWclosed) then
      Estados <= IV;
    Else
      null;
    End if;
  When 4 =>
    If (Vtri >= T) then
      Vtri:="000000000";
      Estados <= VI;
    Else
      null;
    End if;
  When 6 =>
    If (Vtri >= VWclosed) then
      Estados <= VIII;
    Else
      null;
    End if;
  When 8 =>
    If (Vtri >= T) then
      Vtri:="000000000";
      Estados <= II;
    Else
      null;
    End if;
  When others =>
    M1<='0';      --MOSFET 1
    M2<='0';      --MOSFET 2
    M3<='0';      --MOSFET 3
    M4<='0';      --MOSFET 4
End case;
When others =>
  M1<='0';      --MOSFET 1
  M2<='0';      --MOSFET 2
  M3<='0';      --MOSFET 3
  M4<='0';      --MOSFET 4
End case;
End if;
End process;
-----Fim da Máquina de Moore para condições do "phase shift"-----
End Behavioral;

```

B.8 - Entidade `ad_mux_7seg`

Tabela B.8: Código VHDL da descrição comportamental da entidade

ad_mux_7seg.

```

library IEEE;
use IEEE.STD_LOGIC_1164.ALL;
use IEEE.STD_LOGIC_ARITH.ALL;
use IEEE.STD_LOGIC_UNSIGNED.ALL;

entity ad_mux_7seg is
  port(clk          : in bit;
        Din         : in Std_logic;
        pb_D2SB     : in bit;
        led_D2SB    : out std_logic;
        LEDG        : out std_logic;
        led_disc    : out std_logic_vector(2 downto 0):="000";
        led_disab   : out std_logic_vector(4 downto 0):="00000";
        clkchips    : out bit;
        GND1        : out bit;
        GND2        : out bit;
        GND3        : out bit;
        GND4        : out bit;
        GND5        : out bit;
        GND6        : out bit;
        convst      : out bit;
        sclk        : out bit;
        selec0      : in Std_logic;
        selec1      : in Std_logic;
        selec2      : in Std_logic;
        Enmux       : out bit;
        A0mux       : out bit;
        M1          : out std_logic;
        M2          : out std_logic;
        M3          : out std_logic;
        M4          : out std_logic;
        segs        : out bit_vector(6 downto 0);
        point       : out std_logic;
        an1,an2,an3,an4: out std_logic);
end ad_mux_7seg;

architecture Behavioral of ad_mux_7seg is
  COMPONENT ad7823
  port(clk          : in bit;
        Din         : in std_logic;
        BitDelay    : in bit;
        pb_D2SB     : in bit;
        reset       : out bit;
        clkchips    : out bit;
        GND1        : out bit;
        GND2        : out bit;
        GND3        : out bit;
        GND4        : out bit;
        GND5        : out bit;
        GND6        : out bit;
        convst      : out bit;
        sclk        : out bit;
  
```

```

        Conmux : out bit;
        Sincr  : out bit;
        Dout   : out Std_logic_vector (7 downto 0));
END COMPONENT;

COMPONENT binBCD
port(clk      : in bit;
     reset    : in bit;
     IVRout   : in std_logic_vector(10 downto 0);
     led_D2SB : out std_logic;
     disp1    : out std_logic_vector(3 downto 0);
     disp2    : out std_logic_vector(3 downto 0);
     disp3    : out std_logic_vector(3 downto 0);
     virg     : out std_logic);
END COMPONENT;

COMPONENT mux
PORT( Conmux : in bit;
      Enmux  : out bit;
      A0mux  : out bit);
END COMPONENT;

COMPONENT seletor
port(clk      : in bit;
     selec    : in std_logic_vector(2 downto 0);
     disp1    : in std_logic_vector(3 downto 0);
     disp2    : in std_logic_vector(3 downto 0);
     disp3    : in std_logic_vector(3 downto 0);
     virg     : in std_logic;
     LEDG     : out std_logic;           --LG
     led_disc  : out std_logic_vector(2 downto 0):="000";  --LD3,LD2,LD1;
     led_disab : out std_logic_vector(4 downto 0):="00000"; --LD8,...,LD4;
     point     : out std_logic;
     led       : out std_logic_vector(3 downto 0);
     an1,an2,an3,an4: out std_logic);
END COMPONENT;

COMPONENT bcd7seg
PORT( led : in std_logic_vector (3 downto 0);
     segs : out bit_vector(0 to 6));
END COMPONENT;

COMPONENT control
PORT( clk      : in bit;
     reset    : in bit;
     Conmux   : in bit;
     Dout     : in std_logic_vector (7 downto 0); --Tensão e Corrente binárias
     selec0   : in std_logic;
     selec1   : in std_logic;
     selec2   : in std_logic;
     selec    : out std_logic_vector (2 downto 0);
     IVRout   : out std_logic_vector (10 downto 0); --Corrente binária
     Wclosed  : out std_logic_vector (8 downto 0);
     BitDelay : out bit);
END COMPONENT;

COMPONENT Switch
PORT( clk      : in bit;
     reset    : in bit;
     Wclosed  : in std_logic_vector (8 downto 0);

```

```

        Sincr      : in bit;
        M1         : out std_logic;
        M2         : out std_logic;
        M3         : out std_logic;
        M4         : out std_logic);
    END COMPONENT;

    signal Sreset      : bit;
    signal SConmux     : bit:= '0';
    signal SSincr      : bit;
    signal SBitDelay   : bit;
    signal SDout       : std_logic_vector (7 downto 0);
    signal SIVRout     : std_logic_vector (10 downto 0);
    signal sdisp1,sdisp2,sdisp3 : std_logic_vector (3 downto 0);
    signal sselec      : std_logic_vector (2 downto 0);
    signal sled        : std_logic_vector (3 downto 0);
    signal SWclosed   : std_logic_vector (8 downto 0);
    signal svirg       : std_logic;

begin

    Inst_AD7823: AD7823 PORT MAP(
        clk      => clk,
        Din      => Din,
        pb_D2SB => pb_D2SB,
        BitDelay => SBitDelay,
        reset    => Sreset,
        clkchips => clkchips,
        GND1     => GND1,
        GND2     => GND2,
        GND3     => GND3,
        GND4     => GND4,
        GND5     => GND5,
        GND6     => GND6,
        convst   => convst,
        sclk     => sclk,
        Conmux   => SConmux,
        Sincr    => SSincr,
        Dout     => SDout);

    Inst_BinBCD: binBCD PORT MAP(
        clk      => clk,
        reset    => Sreset,
        IVRout   => SIVRout,
        led_D2SB => led_D2SB,
        disp1    => sdisp1,
        disp2    => sdisp2,
        disp3    => sdisp3,
        virg     => svirg);

    Inst_mux: mux PORT MAP(
        Conmux => SConmux,
        Enmux  => Enmux,
        A0mux  => A0mux);

    Inst_Seletor: seletor PORT MAP(
        clk      => clk,
        selec    => sselec,
        disp1    => sdisp1,
        disp2    => sdisp2,

```

```
disp3      => sdisp3,
virg       => svirg,
LEDG       => LEDG,
led_disc   => led_disc,
led_disab => led_disab,
led        => sled,
point      => point,
an1        => an1,
an2        => an2,
an3        => an3,
an4        => an4);

Inst_bcd7seg: bcd7seg PORT MAP(
  led       => Sled,
  segs      => segs);

Inst_control: control PORT MAP(
  clk       => clk,
  reset     => Sreset,
  Conmux    => SConmux,
  Dout      => SDout,
  selec0    => selec0,
  selec1    => selec1,
  selec2    => selec2,
  selec     => sselec,
  IVRout    => SIVRout,
  Wclosed   => SWclosed,
  BitDelay  => SBitDelay);

Inst_switch: switch PORT MAP(
  clk       => clk,
  reset     => Sreset,
  Wclosed   => SWclosed,
  Sincr     => SSincr,
  M1        => M1,
  M2        => M2,
  M3        => M3,
  M4        => M4);

end Behavioral;
```

**APÊNDICE C – Diagrama Esquemático do Circuito
Completo do Emulador de Célula Combustível**

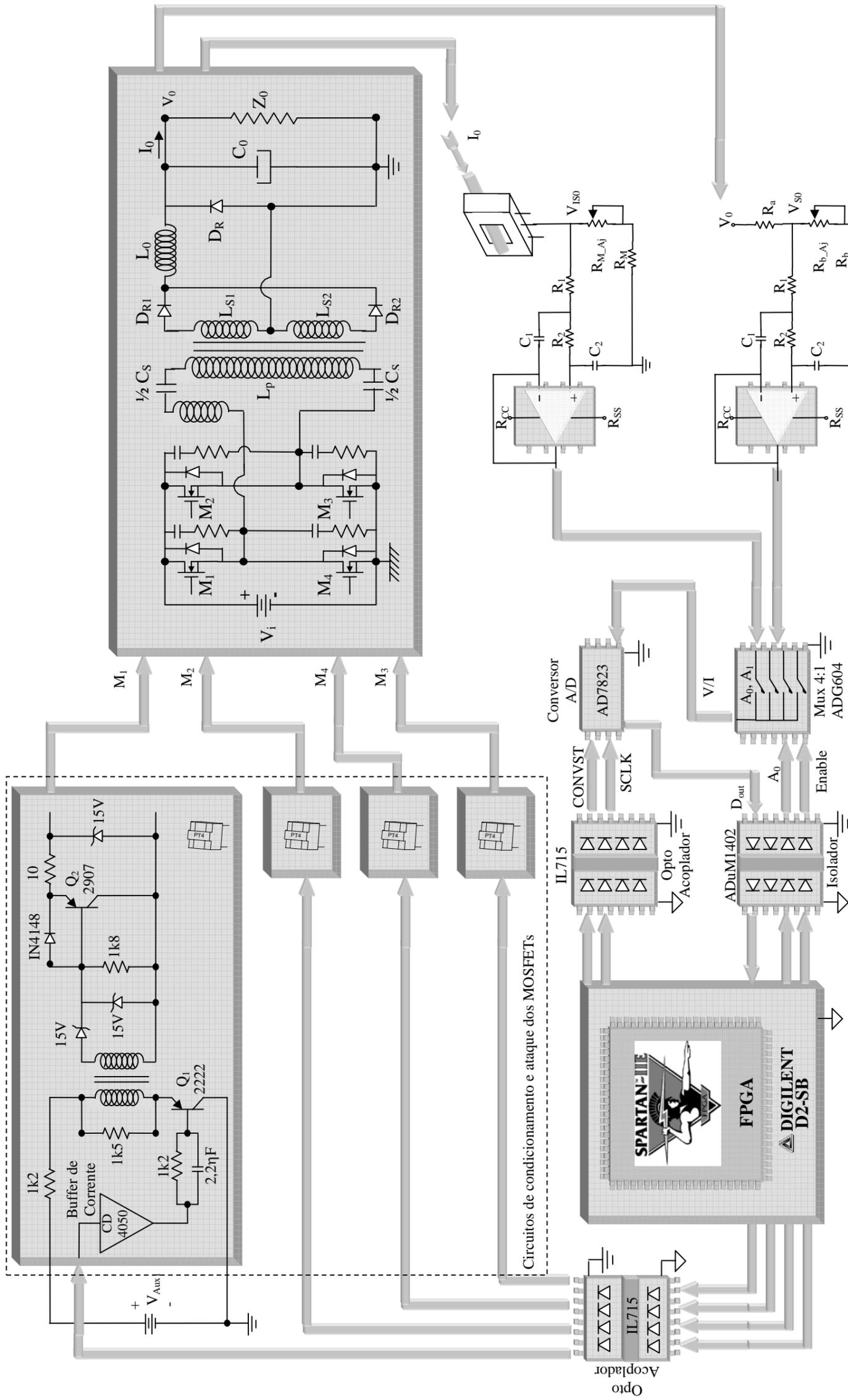


Figura 6.1: Diagrama com o circuito completo do emulador de célula combustível controlado por FPGA.