

UNIVERSIDADE ESTADUAL PAULISTA “JÚLIO DE MESQUITA FILHO”

Programa de Pós-graduação em Ciência e Tecnologia de Materiais

Fernando Pereira Sabino

Estudo da fotocapacitância em dispositivos MIS orgânicos

Presidente Prudente

2012

Fernando Pereira Sabino

Estudo da fotocapacitância em dispositivos MIS orgânicos

Dissertação apresentada como requisito à obtenção do título de Mestre à Universidade Estadual Paulista “Júlio de Mesquita Filho” – Programa de Pós-graduação em Ciência e Tecnologia de Materiais, área de materiais eletrônicos e fotônicos, sob a orientação do Prof^o. Dr. Neri Alves.

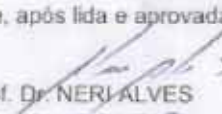
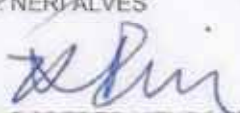
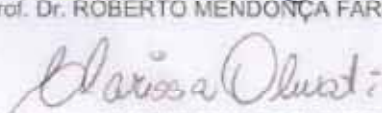
Presidente Prudente

2012

S121e	Sabino, Fernando Pereira. Estudo da fotocapacitância em dispositivos MIS orgânicos : um estudo de caso / Fernando Pereira Sabino. Presidente Prudente : [s.n], 2012 86 f. Orientador: Neri Alves Dissertação (Mestrado)—Universidade Estadual Paulista. Faculdade de Ciência e Tecnologia 1. Capacitor MIS Orgânico. 2. Fotocapacitância. 3. Estados interfaciais. I. Universidade Estadual Paulista. Faculdade de Ciência e Tecnologia. II. Título.
-------	--

ATA DA DEFESA PÚBLICA DA DISSERTAÇÃO DE MESTRADO DE FERNANDO PEREIRA SABINO, DISCENTE DO PROGRAMA DE PÓS-GRADUAÇÃO EM CIÊNCIA E TECNOLOGIA DE MATERIAIS, DO(A) FACULDADE DE CIÊNCIAS DE BAURU.

Aos 27 dias do mês de fevereiro do ano de 2012, às 09:00 horas, no(a) Faculdade de Ciências e Tecnologia de Presidente Prudente, reuniu-se a Comissão Examinadora da Defesa Pública, composta pelos seguintes membros: Prof. Dr. NERI ALVES do(a) Departamento de Física Química e Biologia / Faculdade de Ciências e Tecnologia de Presidente Prudente, Prof. Dr. ROBERTO MENDONÇA FARIA do(a) Departamento de Física e Ciência dos Materiais / Instituto de Física de São Carlos, Profa. Dra. CLARISSA DE ALMEIDA OLIVATI do(a) Departamento de Física Química e Biologia / Faculdade de Ciências e Tecnologia de Presidente Prudente, sob a presidência do primeiro, a fim de proceder a arguição pública da DISSERTAÇÃO DE MESTRADO de FERNANDO PEREIRA SABINO, intitulado "ESTUDO DA FOTOCAPACITANCIA EM DISPOSITIVOS MIS ORGANICOS". Após a exposição, o discente foi argüido oralmente pelos membros da Comissão Examinadora, tendo recebido o conceito final: APROVADO. Nada mais havendo, foi lavrada a presente ata, que, após lida e aprovada, foi assinada pelos membros da Comissão Examinadora.


Prof. Dr. NERI ALVES
Prof. Dr. ROBERTO MENDONÇA FARIA
Profa. Dra. CLARISSA DE ALMEIDA OLIVATI

Agradecimentos

Gostaria de agradecer profundamente a minha família, principalmente à minha mãe Marinalva Pereira Sabino, ao meu pai Claudinei Sabino e a minha irmã Taís Pereira Sabino, pelo apoio e pelo incentivo durante todos estes anos de estudo...

Gostaria de agradecer também ao meu orientador Dr. Neri Alves, pela oportunidade, pela amizade, pela paciência, e por ter me ensinado, além de física, valores da vida...

Agradeço também ao Prof. Dr. José Alberto Giacometti, pela amizade, pela paciência, e por ter me ajudado muito durante esta etapa...

Agradeço aos meus amigos de laboratório Rafael, Tiago, Ricardo, Élder, Makoto, Marcelinho, pelas partidas de Call of Duty 4 (onde eu e o Ricardo sempre ganhávamos), pelas descontrações, e também pelo apoio. Agradeço também aos meus demais amigos, que não fazem parte deste grupo de pesquisa, mas que contribuíram de alguma forma...

Agradeço ao Prof. Dr. David Martin Taylor e ao Dr. Colin Peter Watson pelas duas acolhidas na cidade de Bangor no país de Gales, e também por ter me ajudado no desenvolvimento da parte referente à interação do dispositivo com a luz...

Agradeço a Posmat e a CAPES pela oportunidade e pelo financiamento...

Sumário

LISTA DE SÍMBOLOS	8
RESUMO	10
ABSTRACT	11
CAPÍTULO 1 – INTRODUÇÃO	12
CAPÍTULO 2 – ASPECTOS BÁSICOS	16
2.1 – CÁLCULO DA CAPACITÂNCIA.....	18
2.2 – A REPRESENTAÇÃO DO CAPACITOR MIS POR UM CIRCUITO EQUIVALENTE.....	22
2.3 - ANÁLISE DE UM MIS EM FUNÇÃO DA FREQUÊNCIA USANDO OS CIRCUITOS EQUIVALENTES .	23
2.3.1 - REGIME DE ACUMULAÇÃO.....	24
2.3.2 - REGIME DE DEPLEÇÃO	27
2.3.3 - COMPARAÇÃO COM RESULTADOS EXPERIMENTAIS.....	30
2.4 - ANÁLISE DE UM MIS EM FUNÇÃO DA VOLTAGEM USANDO OS CIRCUITOS EQUIVALENTES....	31
CAPÍTULO 3 – ANÁLISE DOS CAPACITORES MIS ORGÂNICOS.....	36
3.1 - CÁLCULO DA CAPACITÂNCIA PARA UM SEMICONDUTOR POLIMÉRICO	36
3.2 – CIRCUITO EQUIVALENTE PARA REPRESENTAR O CAPACITOR MIS ORGÂNICO	40
3.2.1 EQUAÇÕES PARA DESCREVER A CAMADA DE ACUMULAÇÃO	41
3.2.2 IMPEDÂNCIA EQUIVALENTE À CAMADA DE ACUMULAÇÃO	44
3.2.3 CIRCUITO EQUIVALENTE MODIFICADO	47
3.3 COMPARAÇÃO COM RESULTADOS EXPERIMENTAIS E DISCUSSÃO.....	50
CAPÍTULO 4 – CAPACITOR MIS COM ESTADOS INTERFACIAIS.....	52
4.1 - ESTADOS INTERFACIAIS COM UM NÍVEL DE ENERGIA	53
4.1.1 – SIMULAÇÃO DA CAPACITÂNCIA EM FUNÇÃO DA VOLTAGEM CONSIDERANDO ESTADOS INTERFACIAIS COM ÚNICO NÍVEL DE ENERGIA.	56
4.2 - ESTADOS INTERFACIAIS COM VÁRIOS NÍVEIS DE ENERGIA	59
4.2.1 - SIMULAÇÃO DE CAPACITÂNCIA EM FUNÇÃO DA VOLTAGEM PARA UMA DISTRIBUIÇÃO DE NÍVEIS DE ESTADOS INTERFACIAIS	62
CAPÍTULO 5 - EFEITOS GERADOS PELA LUZ NO CAPACITOR MIS POLIMÉRICO.....	67
5.1 – EQUAÇÕES PARA O ESTUDO DA FOTOCAPACITÂNCIA	68

5.3 – SIMULAÇÃO DA CAPACITÂNCIA EM FUNÇÃO DA VOLTAGEM CONSIDERANDO O EFEITO DA LUZ	72
5.4 – HISTERESE GERADA INCIDÊNCIA DE LUZ NO DISPOSITIVO.....	76
<u>CAPÍTULO 6 – CONCLUSÃO</u>	<u>84</u>
<u>REFERÊNCIAS</u>	<u>86</u>

Lista de símbolos

b – constante de proporcionalidade;
 c_p – probabilidade de captura;
 d_I – espessura do isolante;
 d_s – espessura do semicondutor;
 f_0 – função de distribuição de Fermi-Dirac;
 f – frequência;
 j – número imaginário;
 k – constante de Boltzmann;
 $n(x)$ – densidade de elétrons ou portadores minoritários na posição x ;
 n_s – densidade de elétrons ou portadores minoritários na superfície;
 n_i – densidade de portadores intrínseca;
 $p(x)$ – densidade de buracos ou portadores majoritários na posição x ;
 p_s – densidade de buracos ou portadores majoritários na superfície;
 q – carga elementar;
 t – tempo;
 $u(x)$ – potencial adimensional na posição x ;
 u_B – potencial adimensional no volume do semicondutor;
 u_s – potencial adimensional na superfície do semicondutor;
 x – posição;
 x_{ac} – espessura da camada de acumulação;
 x_s – espessura da redistribuição de cargas;
 w – espessura da camada de depleção;

A – área do eletrodo;
 C – capacitância do capacitor MIS;
 C_B – capacitância do volume do semicondutor;
 C_{ef} – capacitância efetiva;
 C_{it} – capacitância dos estados interfaciais;
 C_I – capacitância do isolante;
 C_l – capacitância gerada pela luz;
 C_m – capacitância medida;
 C_p – capacitância em paralelo;
 C_s – capacitância do semicondutor;
 C'_s – capacitância do semicondutor com luz;
 C_w – capacitância da camada de depleção;
 E – energia;
 E_c – mínima energia da banda de condução;
 E_F – energia de Fermi;
 E_G – energia da banda proibida;
 E_v – máxima energia da banda de valência;
 F_s – campo elétrico no semicondutor;
 G/ω – perda dielétrica do capacitor MIS;
 G_{it} – condutância dos estados interfaciais;
 G_p – condutância em paralelo;

I – intensidade da luz;
 L_D – comprimento de Debye extrínseco;
 L_i – comprimento de Debye intrínseco;
 N_a – densidade de níveis aceitadores;
 N_d – densidade de níveis doadores;
 N_s – densidade de estados interfaciais, número de estados por área;
 N_{ss} – densidade de estados interfaciais, número de estado por área por energia;
 Q_l – cargas geradas pela luz no semicondutor;
 Q_{it} – cargas dos estados interfaciais;
 Q_s – cargas no semicondutor;
 Q'_s – total de cargas no semicondutor na sob iluminação;
 R_B – resistência do volume do semicondutor;
 R_p – resistência em paralelo;
 R_{it} – resistência dos estados interfaciais;
 T – temperatura;
 $V(x)$ – potencial na posição x ;
 V_G – voltagem de *gate*;
 V_G^* – voltagem de *gate* sob iluminação;
 V_I – potencial no isolante;
 V_l – potencial de Lidner;
 V_s – potencial de superfície para o semicondutor;
 Y^* – admitância complexa;
 Y_{it} – admitânciados estados interfaciais;
 Z_{ac} – impedância da camada de acumulação;
 Z^* – impedância complexa;

γ – rampa de voltagem;
 ϵ_I – permissividade elétrica do isolante;
 ϵ_s – permissividade elétrica do semicondutor;
 ϵ_0 – permissividade elétrica do vácuo;
 $\square(x)$ – potencial adimensional na posição x ;
 $\square_B$ – potencial adimensional no volume do semicondutor;
 $\square_s$ – potencial adimensional na superfície do semicondutor;
 κ_I – constante dielétrica do isolante;
 κ_s – constante dielétrica do semicondutor;
 μ – mobilidade dos portadores de carga;
 ρ – resistividade do semicondutor;
 σ – condutividade do semicondutor;
 τ – constante de tempo;
 ω – frequência angular do sinal ac;

Resumo

A eletrônica orgânica é muito atrativa para a fabricação de circuitos flexíveis e de grande área a partir de soluções em solventes orgânicos. Entretanto, dispositivos totalmente orgânicos devem incluir transistores, e estes ainda necessitam ser aprimorados para que possam ser comercializados, sendo que os principais desafios são aumentar a capacidade de chaveamento de corrente e melhorar a estabilidade. Estes fatores podem estar relacionados com as propriedades dos semicondutores orgânicos, como a distribuição das bandas de energia, mecanismo de transporte de cargas, mobilidade dos portadores, entre outros. Assim, as equações convencionais de semicondutores inorgânicos devem ser devidamente adaptadas para que possam ser aplicadas aos dispositivos orgânicos. Nesta dissertação estuda-se o capacitor metal-isolante-semicondutor (MIS), que é usualmente caracterizado através de medidas de capacitância e perda dielétrica em função da frequência e da voltagem. Representa-se a amostra por circuitos equivalentes para simular as curvas de capacitância e perda dielétrica em função da voltagem. Um circuito básico que serve como gabarito, onde os demais efeitos podem ser inclusos, é apresentado, e dentre esses efeitos são estudados a análise da camada de acumulação, estados interfaciais e a interação do MIS com a luz. Mostra-se que as curvas de capacitância e perda dielétrica simuladas reproduzem adequadamente o comportamento dos estados interfaciais gerando um pico nas curvas de perda dielétrica em função da voltagem, cuja posição e intensidade variam com a densidade de estados interfaciais, a probabilidade de captura e a frequência. Também é estudada a geração de portadores devido à iluminação. Os efeitos da iluminação podem ser modelados incluindo um capacitor no circuito equivalente, cuja capacitância depende de fatores como intensidade da luz, taxa de geração, recombinação e captura de portadores. Mostra-se também que o modelo reproduz adequadamente o comportamento observado experimentalmente, incluindo a histerese nas curvas de capacitância.

Palavras chave: capacitor MIS orgânico, camada de acumulação, estados interfaciais, fotocapacitância.

Abstract

The organic electronics is very attractive for manufacturing flexible and large area circuits using solutions with organic solvents. However, all-organic devices must include transistors, which need improvements in order to be commercialized, being the main challenges the increasing on the current switching capability and the improving on the stability. These factors may be related with the properties of organic semiconductors, such as the energy band distribution, charge transport mechanisms, mobility and others. Thus, the equations used to conventional inorganic semiconductor must be adapted for its application to the organic devices. In this dissertation, the metal-insulator-semiconductor (MIS) capacitor is studied, which is usually characterized by capacitance and dielectric loss measurements as a function of frequency and voltage. The sample is represented by equivalent circuits in order to simulate the capacitance and the dielectric loss curves as a function of voltage. A basic circuit that serves as a template where other effects can be included is presented and, among these effects, the accumulation layer, the interfacial states and the light interaction with the MIS device are studied. It is shown that the curves simulated for capacitance and dielectric loss properly reproduce the interfacial states behavior, with a peak in the dielectric loss curves as a function of voltage, whose intensity and position change with the interfacial state density, capture probability and frequency. The carrier generation due to the illumination is also studied. The illumination effects can be modeled by the inclusion of a capacitor in the equivalent circuit, which capacitance depends on factors such as light intensity, generation rate and capture and recombination of carriers. It is also shown that the proposed model adequately reproduces the behavior observed experimentally including the hysteresis on capacitance curves.

Keywords: organic MIS capacitor, accumulation layer, interfacial states, photocapacitance.

Capítulo 1 – Introdução

A descoberta de que os polímeros conjugados podem ser dopados de forma controlada para se tornarem semicondutores de eletricidade resultou na concessão do prêmio Nobel de química aos pesquisadores Heeger, MacDiarmid e Shirakawa, em 2000. Essa descoberta causou uma grande expansão de pesquisas no tema originando a denominada eletrônica orgânica. Nos dias atuais, o principal foco da eletrônica orgânica visa à produção em massa de circuitos de baixo custo usando principalmente técnicas de fabricação simples como o processamento através de soluções [1 - 4] e por impressão. Embora essa seja uma área relativamente nova da ciência, já existem disponíveis no mercado [5 - 7] fabricados a partir de materiais orgânicos. Por esta razão polímeros e oligômeros têm sido intensivamente estudados nos últimos anos para a fabricação de dispositivos para eletrônica orgânica.

A eletrônica orgânica se tornou muito atrativa e de grande importância para o desenvolvimento de dispositivos como transistores de efeito de campo, fototransistores, memórias e outros. O aprimoramento de dispositivos totalmente orgânicos é necessário para tornar viável a produção de circuitos eletrônicos de confiabilidade adequada. Os maiores desafios são: aumentar a mobilidade dos portadores de cargas dos semicondutores orgânicos, melhorar a estabilidade de funcionamento dos dispositivos e diminuir a degradação dos materiais orgânicos.

Nos semicondutores orgânicos, as bandas de energia são formadas pelos orbitais ligantes e anti-ligantes de ligações do tipo π . O último orbital molecular ocupado é denominado de HOMO (*highest occupied molecular orbital*), equivale à banda de valência nos semicondutores inorgânicos e está relacionada ao conjunto de ligações do tipo π . O orbital molecular desocupado de menor energia é denominado de LUMO (*lowest unoccupied molecular orbital*), equivale à banda de condução nos materiais inorgânicos e é formado pelo

conjunto de anti-ligações do tipo π^* [8]. Os materiais semicondutores orgânicos são constituídos de moléculas conjugadas (oligômeros e polímeros) e possuem como característica principal a alternância de ligações simples-dupla que dá a formação de um sistema π conjugado. Essas moléculas e polímeros são considerados semicondutores quando existir uma banda proibida com energia menor que 4 eV.

As propriedades semicondutoras desses materiais têm que ser induzidas por dopagem química com uma substância que é altamente redutora ou oxidante, como ácidos ou bases. Quando o polímero sofre a oxidação, há a formação de um cátion radical também chamado de polaron. Este pode ser interpretado como uma redistribuição dos elétrons das ligações π , que polariza a cadeia polimérica apenas localmente. O polaron cria um nível permitido semi preenchido na banda proibida. Quando outra reação de oxidação ocorre, outro elétron é removido da molécula, gerando um novo polaron, ou retirando o elétron do polaron já existente, formando um bipolaron [9]. Para polímeros conjugados, com um estado fundamental degenerado, o mecanismo é ligeiramente diferente. Basicamente, polarons e bipolarons são produzidos durante a dopagem oxidativa, entretanto devido ao fato de que o estado fundamental de tais polímeros é duplamente degenerado, os cátions carregados não são ligados uns aos outros e pode mover livremente ao longo da cadeia. Tais entidades são chamadas de solitons. Portanto, cargas são transportadas em polímeros por três diferentes entidades que são os polarons, os bipolarons e os solitons. No entanto, solitons só podem ser criados em polímeros com um estado fundamental degenerado como o trans-poliacetileno, enquanto que polímeros não degenerados como o poli(3-hexiltiofeno), P3HT, e poli(4-dicianometileno-4H-ciclopenta[2,1-b;3-b'] ditiofeno, PCDM, apenas polarons e bipolarons podem ser criados.

Além dos processos de transporte de cargas acima mencionados, os semicondutores orgânicos apresentam outras características que os diferem dos

semicondutores inorgânicos. Por exemplo: *i)* os níveis de energia de HOMO e LUMO não são discretos, mas ao invés disso são distribuídos ao redor de um valor médio, conforme uma distribuição gaussiana [10]; *ii)* o mecanismo de transporte em geral ocorre por saltos [11]; *iii)* o transporte dos portadores ocorre preferencialmente ao longo das cadeias, resultando numa mobilidade geralmente muito baixa variando entre 10^{-7} até $1 \text{ cm}^2/\text{Vs}$ [12]; *iv)* as mobilidades dos portadores majoritários são muito diferentes dos portadores minoritários. Portanto, devido a tais particularidades a aplicação dos conceitos tradicionais da física dos semicondutores inorgânicos ao estudo dos orgânicos deve ser feita com muita cautela.

O capacitor MIS (metal-isolante-semicondutor) é formado por uma estrutura simples, constituída de um eletrodo metálico, uma camada de um isolante e uma camada de um semicondutor. Essa estrutura é a base para a construção de transistores de efeito de campo e ela tem sido frequentemente utilizada como ferramenta de estudos experimentais e teóricos sobre as propriedades do semicondutor, do isolante e da interface formada entre eles [13].

O principal tipo de medida de caracterização elétrica de um capacitor MIS é a determinação da impedância elétrica, na qual se varia a frequência do sinal ac ou a voltagem de polarização do capacitor. Dessas medidas se extraem as curvas de capacitância e perda dielétrica, tanto em função da frequência como da voltagem de polarização. Para uma caracterização completa de um dispositivo MIS as curvas em função da frequência e da voltagem devem ser analisadas conjuntamente.

O comportamento em função da frequência pode ser facilmente modelado representando o capacitor MIS por um circuito elétrico equivalente, independentemente se o semicondutor for orgânico ou inorgânico. Entretanto, em semicondutores orgânicos devido ao fato da mobilidade ser relativamente pequena, é necessário adicionar aos modelos de circuito equivalente o efeito do volume do semicondutor, representando-o por um circuito RC paralelo [2, 14, 15]. Para modelar as curvas em função da voltagem ao invés do modelo de circuito

equivalente deve-se recorrer às equações fenomenológicas que normalmente exigem a aplicação de técnicas numéricas.

A proposta desse trabalho de mestrado é estudar o capacitor MIS orgânico através da simulação teórica das curvas de capacitância e perda dielétrica em função da frequência e da voltagem de polarização do capacitor. As curvas teóricas são obtidas usando uma associação de circuito equivalente com equações fenomenológicas. A partir da modelagem das curvas de capacitância e de perda em um capacitor MIS vários fenômenos podem ser estudados tais como os efeitos de estados interfaciais e efeitos gerados pela luz.

Esta dissertação de mestrado tem como objetivo geral estudar as características de um capacitor MIS orgânico, incluindo efeitos de estados interfaciais e os efeitos da luz. O trabalho se divide basicamente em quatro partes: *i)* a análise dos conceitos e as metodologias usadas no estudo de capacitores MIS; *ii)* simulação das curvas de capacitância e da perda dielétrica em função da voltagem para um capacitor MIS orgânico ideal, *iii)* estudo do efeito dos estados interfaciais e *iv)* análise dos efeitos gerados pela incidência de luz.

Capítulo 2 – Aspectos básicos

Capacitores MIS são largamente usados em eletrônica, não apenas como dispositivos ativos em circuitos, mas também como uma poderosa ferramenta analítica para investigar as propriedades do semicondutor, do isolante e da interface isolante/semicondutor [2, 13]. Na Figura 2 é mostrado um diagrama esquemático de um capacitor MIS, que consiste de uma camada semicondutora separada de um eletrodo, denominado *gate*¹, por uma camada de um material dielétrico.

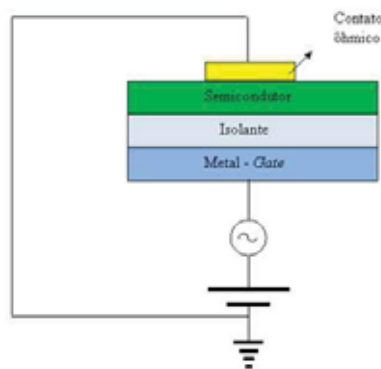


Figura 1: Esboço de um capacitor MIS.

Quando uma voltagem é aplicada ao *gate* em um capacitor MIS ideal², como ilustra a Figura 1, três situações diferentes de equilíbrio podem aparecer [16, 17]. Considerando sempre um semicondutor do tipo *p*, se a voltagem aplicada é negativa, cargas móveis (buracos) irão se acumular na interface isolante/semicondutor e dá-se o nome a este regime de acumulação. Se a voltagem é positiva, os buracos são repelidos da interface. Entretanto, não há um acúmulo de elétrons junto ao isolante porque o equilíbrio eletrostático não é dado por portadores móveis, mas sim por portadores ionizados presos à estrutura do material. Nesse caso os portadores estão distribuídos ao longo do semicondutor, a partir da

¹Neste texto usaremos a palavra *gate*, ao invés da tradução, por parecer mais adequado e mais comum na linguagem técnica.

²Considera-se dispositivos ideais aqueles nos quais o isolante é ideal, não existem cargas presas no isolante, aos estados interfaciais, etc.

interface com o isolante, numa região denominada de camada de depleção. Este é o denominado regime de depleção. Para semicondutores poliméricos a camada de depleção pode ocupar toda extensão do material, diferentemente do silício onde aparece o regime de inversão. Neste regime, há um grande acúmulo dos portadores minoritários na interface, devido ao alto campo elétrico, e neste estágio o semiconductor do tipo p passa a se comportar como se fosse do tipo n .

Na Figura 2 ilustram-se os diagramas de bandas de um capacitor MIS ideal, destacando-se o nível de Fermi (E_F), a máxima energia da banda valência (E_V) e a mínima energia da banda de condução (E_C). Na Figura 2.a mostra-se a situação em que as bandas não estão flexionadas (*flat-band*), que ocorre quando a voltagem aplicada ao *gate* é nula. Nas Figuras 2.b e 2.c têm-se os regimes de acumulação e depleção, respectivamente.

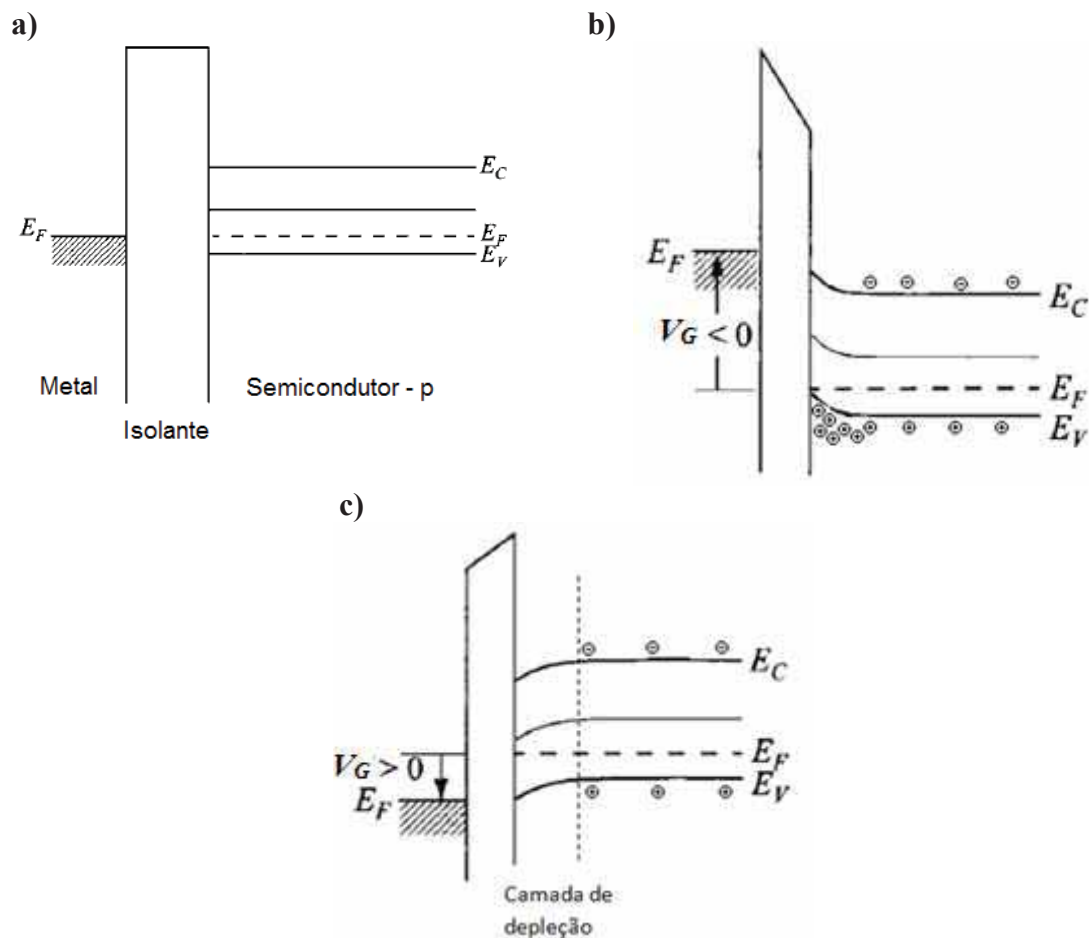


Figura 2: Diagrama de bandas de um capacitor MIS com um semiconductor tipo p . (a) $V_G=0$; (b) em acumulação; e (c) em depleção.

2.1 – Cálculo da capacitância

Para se calcular a capacitância de um capacitor MIS parte-se da equação de Poisson, que para o semicondutor é escrita como:

$$\frac{d^2\phi(x)}{dx^2} = -\frac{q[p(x) - n(x) + N_d - N_a]}{\epsilon_s} \quad (1)$$

onde $p(x)$ é a densidade de portadores majoritários, $n(x)$ é a densidade de portadores minoritários, N_a é a densidade de níveis aceitadores na banda proibida, N_d é a densidade de níveis doadores, q é a carga elementar e ϵ_s é a permissividade elétrica do semicondutor. Considera-se que $x = 0$ é a posição correspondente à interface do semicondutor com o isolante [13].

Para um semicondutor cristalino do tipo p , não degenerado, pode-se aproximar a função probabilística de ocupação de estados de Fermi-Dirac para a de Maxwell-Boltzmann, deste modo, escreve-se os valores de $p(x)$, $n(x)$, N_a , e N_d como:

$$p(x) = n_i \exp\left(-\frac{q\phi(x)}{kT}\right), \quad (2)$$

$$N_a = n_i \exp\left(-\frac{q\phi_B}{kT}\right), \quad (3)$$

$$n(x) = n_i \exp\left(\frac{q\phi(x)}{kT}\right), \quad (4)$$

e

$$N_d = n_i \exp\left(\frac{q\phi_B}{kT}\right), \quad (5)$$

onde ϕ_B é a diferença de potencial entre o nível de Fermi intrínseco e o nível de Fermi no volume do semicondutor. Através da equação de Poisson determina-se o campo elétrico na superfície do semicondutor e utilizando a lei de Gauss determina-se a carga induzida, dada por:

$$Q_s = \text{Sgn}(u_B - u_s) \sqrt{2} \frac{kT\epsilon_s}{qL_i} [\exp(-u_s) + \sinh(-u_B)(u_B - u_s) - (\cosh(u_B) - \cosh(u_s))]^{\frac{1}{2}}. \quad (6)$$

onde

$$u_s = \frac{q\phi_s}{kT} \quad (7)$$

e

$$u_B = \frac{q\phi_B}{kT} \quad (8)$$

são os potenciais adimensionais, $\text{Sgn}(u_B - u_s)$ é a função sinal, que é positiva quando $u_B > u_s$, e

negativa quando $u_B < u_s$ e L_i é o comprimento de Debye intrínseco, dado por $L_i = \sqrt{\frac{\epsilon_s kT}{2q^2 n_i}}$

onde n_i é a densidade de portadores intrínsecos.

A capacitância do semiconductor, definida como $C_s \equiv -\frac{\partial Q_s}{\partial V_s}$, é determinada a partir da carga induzida dada pela equação 6 [13]. Esta capacitância depende do potencial na sua superfície, V_s , dado pela diferença entre a voltagem aplicada ao *gate* (V_G) e a queda de potencial no isolante (V_I), ou seja, $V_s = V_G - V_I$. Como os portadores de cargas podem apresentar diferentes tempos de respostas a variação temporal do potencial V_s interfere diretamente no valor da capacitância. Ressalta-se que experimentalmente a capacitância é determinada pela análise da resposta das cargas a um voltagem alternada ac aplicada ao dispositivo, sobreposto a uma voltagem dc aplicada ao *gate*, como ilustrado na Figura 1. Então, a capacitância depende simultaneamente da frequência do sinal ac e da voltagem de *gate*.

Observam-se três regimes básicos quando se analisa a capacitância em função da voltagem: *i*) baixa frequência, *ii*) alta frequência e *iii*) quando os portadores minoritários não respondem nem ao sinal ac nem ao dc, conforme descritos a seguir.

O primeiro, em baixa frequência, ocorre quando os portadores majoritários e os minoritários respondem instantaneamente as variações do campo elétrico, ou seja, ambos

contribuem para a capacitância. Nesse caso a capacitância pode ser calculada derivando a carga, Q_s , dada pela equação 6, em relação ao potencial adimensional de superfície (u_s), obtendo-se a seguinte expressão:

$$C_s = -Sgn(u_B - u_s) \frac{\varepsilon_s}{\sqrt{2}L_D} \frac{\left(\frac{n_s}{N_d} - 1 - \frac{p_s}{N_a}\right)}{\left[\frac{p_s}{N_a} + \frac{n_s}{N_d} + u_B - u_s - 1\right]^{\frac{1}{2}}}. \quad (9)$$

Onde L_D é o comprimento de Debye extrínseco e é dado por $L_D = \sqrt{\frac{\varepsilon_s kT}{q^2 N_a}}$. Essa equação fornece a capacitância do semiconductor, mas a capacitância total, C , do capacitor MIS é a soma em série da capacitância isolante ideal, C_I , com a capacitância do semiconductor ($\frac{1}{C} = \frac{1}{C_I} + \frac{1}{C_s}$). Na curva *a* da Figura 3, mostra-se o esboço da variação da capacitância do MIS em função da voltagem para baixas frequências. Neste caso em voltagens negativas o valor de C_s é máximo e prevalece a capacitância do isolante. Conforme a voltagem aumenta positivamente, cresce a camada de depleção, a capacitância do semiconductor diminui e consequentemente a capacitância total também. Aumentando ainda mais a voltagem, a densidade de portadores minoritários começa a crescer na interface. Este efeito, denominando de inversão, diminui a capacitância do semiconductor e faz com que a capacitância do dispositivo volte a crescer até um valor máximo e igual à capacitância do isolante [13].

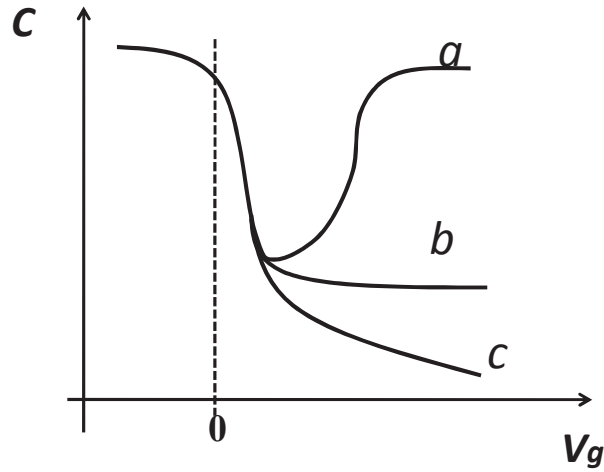


Figure 3: Capacitância do dispositivo MIS em função da tensão de polarização para (a) baixas frequências, (b) altas frequências e (c) depleção profunda.

O segundo regime é obtido em altas frequências, quando os portadores minoritários respondem ao sinal dc da voltagem de polarização aplicada no MIS, entretanto não respondem ao sinal ac. Com isto, os portadores minoritários não contribuem para a capacitância, mas limita o crescimento da camada de depleção que cresce até atingir o seu limite [13], cuja espessura é dada por:

$$w = \sqrt{\frac{2\varepsilon_s V_l}{q(N_a - N_d)}} \quad (10)$$

onde V_l é o potencial de dobramento de banda de Lindner e é dado por:

$$V_l = \frac{kT}{q} (2,10u_B + 2,08) \quad (11)$$

Assim, para as voltagens positivas a capacitância atinge um valor constante conforme ilustrado na curva *b* da Figura 3.

O terceiro regime é encontrado quando os portadores minoritários não respondem nem ao sinal ac nem ao dc. Nesse caso, o crescimento da espessura da camada de cargas não é limitado pelos portadores minoritários e a capacitância total decresce continuamente, como

mostrado pela curva c da Figura 3. Este regime é conhecido como depleção profunda e nos semicondutores inorgânicos, ele é somente observado quando se usa técnicas experimentais adequadas [13] para induzi-lo.

Portanto, em capacitores MIS podem aparecer três tipos distintos de curvas de capacitância em função da voltagem. A forma de cada uma delas está relacionada com o mecanismo de resposta dos portadores minoritários e com a frequência do sinal ac.

2.2 – A representação do capacitor MIS por um circuito equivalente

As caracterizações elétricas de um capacitor MIS são realizadas principalmente através das curvas de capacitância e perda dielétrica as quais são extraídas das medidas de impedância. Estas são obtidas aplicando uma pequena voltagem senoidal de frequência angular ω superposta à voltagem de polarização dc, como mostra a Figura 1. A seguir mostra-se como se extraem a capacitância e a perda dielétrica da medida de impedância.

Representando o capacitor MIS por um capacitor (C_p) em paralelo com um resistor (R_p), ou seja, por um circuito RC equivalente paralelo, a sua admitância é:

$$Y^*(t) = \frac{1}{Z^*(t)} = G_p + j\omega C_p \quad (12)$$

onde

$$G_p = \frac{1}{R_p} \quad (13)$$

é a condutância do dispositivo. Dividindo a admitância complexa, equação 12, por ω tem-se:

$$\frac{Y^*(t)}{\omega} = \frac{1}{\omega Z^*(t)} = \frac{G_p}{\omega} + jC_p, \quad (14)$$

onde G_p/ω , a parte real da equação complexa, é denominada de perda dielétrica e provém dos processos de condução ou perda de energia e a parte imaginária fornece a capacitância do dispositivo e é relacionada com o armazenamento de energia.

2.3 - Análise de um MIS em função da frequência usando os circuitos equivalentes

A determinação da capacitância e da perda dielétrica de capacitores MIS em função da frequência do sinal ac e da voltagem do *gate* permitem obter diversos parâmetros e observar alguns fenômenos que existem em dispositivos MIS de um modo geral. Por exemplo, pode-se determinar a mobilidade e a densidade de dopagem no semicondutor, a densidade de estados interfaciais [15], observar os efeitos de interação com a luz [18] entre outros. Para estes estudos é muito útil representar o capacitor MIS por um circuito equivalente, pois permite modelar facilmente o comportamento de sua impedância em função da frequência.

O circuito equivalente do capacitor MIS depende do regime de operação (acumulação ou depleção), das características elétricas dos materiais, das características da interface e etc. No circuito equivalente mais simples se considera que [2, 14, 15]:

- i) o isolante é ideal, ou seja, não há condução e nem cargas elétricas capturadas no seu volume e o campo elétrico no seu interior é constante. Por isso, é representado por um capacitor (C_I);
- ii) o volume do semicondutor é representado por um capacitor (C_B) em paralelo com um resistor (R_B). Entende-se por volume a região do semicondutor onde o campo elétrico dc é nulo e por isso a densidade de cargas é zero. É necessária a inclusão

da resistência elétrica relacionada ao volume, pois os portadores possuem baixa mobilidade nos semicondutores orgânicos;

iii) não se considera a existência de estados interfaciais, outros efeitos de interface ou de volume no semicondutor.

2.3.1 - Regime de acumulação

Na Figura 4 mostra-se o circuito equivalente de um capacitor MIS ideal para o regime de acumulação. A camada de acumulação é a região onde os portadores majoritários estão distribuídos no semicondutor e assume-se que ela tem espessura desprezível. Portanto, todos os portadores estão na interface isolante/semicondutor. Devido a este fato, os valores de C_I , C_B e R_B , são constantes no regime de acumulação.

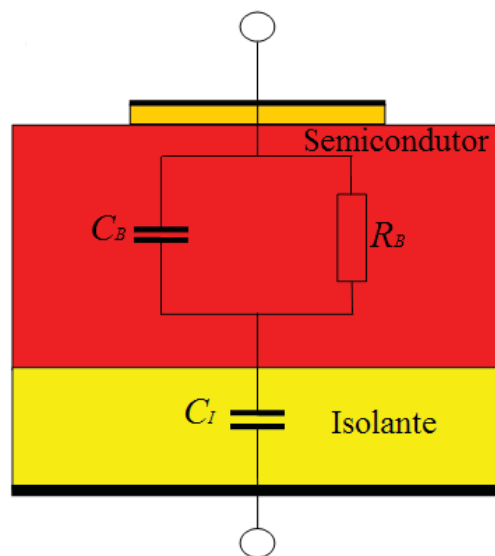


Figura 4: Circuito equivalente para o regime de acumulação.

Usando a impedância equivalente do circuito mostrado na Figura 4 e a equação 14 determina-se que a capacitância e a perda dielétrica equivalente paralelo³ de um capacitor MIS no regime de acumulação, são dadas por:

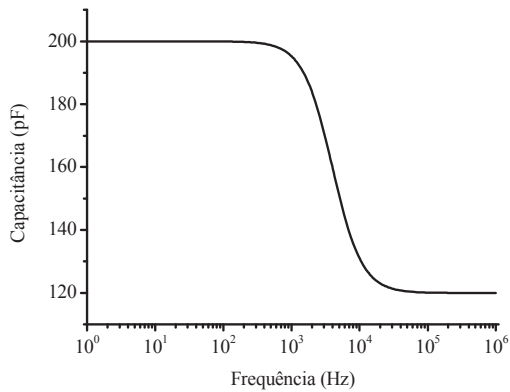
$$perda = \frac{G}{\omega} = \frac{\omega R_B C_I^2}{1 + \omega^2 R_B^2 (C_I + C_B)^2} \quad (15)$$

e

$$C = \frac{C_I (1 + \omega^2 R_B^2 C_B (C_I + C_B))}{1 + \omega^2 R_B^2 (C_I + C_B)^2}. \quad (16)$$

Na Figura 5 são mostradas as curvas de capacitância e da perda dielétrica em função da frequência obtidas a partir das equações 15 e 16. Como se pode observar na Figura 5.a, o valor da capacitância diminui com a frequência, tendendo a um valor constante. Quando a frequência tende a zero, o valor da capacitância será a capacitância do isolante. Quando a frequência aumenta a capacitância tende para um valor igual à soma em série da capacitância do isolante com a do semiconductor ($\frac{1}{C} = \frac{1}{C_I} + \frac{1}{C_B}$).

a)



b)

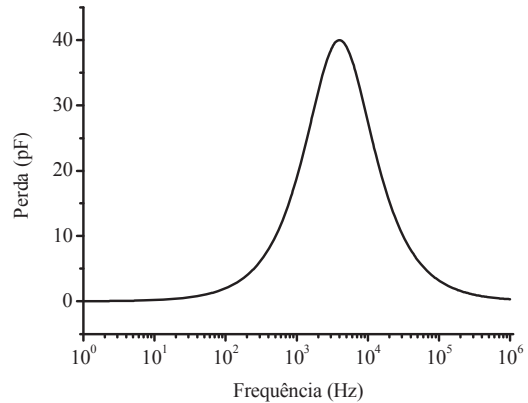


Figura 5: Curvas características de (a) capacitância e (b) perda em função da frequência para o regime de acumulação simuladas usando o circuito equivalente da Figura 4, sendo $C_I = 200 \text{ pF}$, $C_B = 300 \text{ pF}$ e $R_B = 80 \text{ k}\Omega$.

³ Para simplificação da notação, a partir deste ponto a capacitância (C_P) e a perda dielétrica (G_P/ω) equivalente paralelo serão referidas como capacitância (C) e perda dielétrica (G/ω) do capacitor MIS, sem o índice P.

Observa-se na Figura 5.b que a curva da perda dielétrica passa por um máximo e tende aos valores nulos para baixas e altas frequências. O aparecimento do pico de perda é relacionado com o fenômeno de dispersão Maxwell-Wagner que existe quando materiais de constantes dielétricas e resistividades diferentes estão em contato. Derivando a equação 15 em relação à frequência angular obtém-se o ponto onde ocorre o máximo da curva de perda, $\omega = 1/R_B(C_I + C_B)$. O termo $R_B(C_I + C_B)$ tem dimensão física de tempo e é denominado de tempo de relaxação.

Para frequências pequenas, ou seja, períodos maiores que o tempo de relaxação, os portadores majoritários conseguem acompanhar a variação do campo elétrico, entretanto, a variação é muito lenta e consequentemente a velocidade das cargas é baixa. Isto resulta em baixa perda dielétrica, como mostrado na região de baixas frequências da Figura 5.b. Quando o período do sinal ac for igual ao tempo de relaxação do circuito, os portadores conseguem acompanhar a flutuação do campo elétrico com velocidade máxima resultando em uma dissipação máxima de energia. Para frequências elevadas, onde o período é inferior ao do tempo de relaxação, os portadores não conseguem acompanhar a variação do campo elétrico resultando em uma diminuição da perda de energia.

A utilização do método de circuito equivalente para analisar o MIS, no regime de acumulação, mostra que com as curvas da capacitância e de perda dielétrica é possível identificar:

- i) a capacitância do isolante, que é dada pelo valor da capacitância em baixas frequências;
- ii) a capacitância do semiconductor, dada pela capacitância (em série) em altas frequências e;
- iii) a resistência do semiconductor dada pela frequência onde ocorre o pico de perda dielétrica, $\omega = 1/R_B(C_I + C_B)$.

2.3.2 - Regime de depleção

Na Figura 6 mostra-se o circuito equivalente para um capacitor MIS no regime de depleção [2, 14, 15]. A camada de depleção é formada por portadores negativos ligados à estrutura do material e por isso não apresenta condução elétrica. Assim, um capacitor (C_w) é usado para representá-la. A região do semicondutor fora da camada de depleção (volume) é representada por um capacitor (C_B) em paralelo com um resistor (R_B).

Saliente-se que no regime de depleção os valores de C_w , C_B e R_B variam com a voltagem de polarização dc, pois esta determina a espessura da camada de depleção. À medida que a espessura da camada de depleção cresce, a espessura relacionada ao volume do semicondutor (região fora da depleção) decresce de tal forma que a soma destas espessuras é igual à do semicondutor.

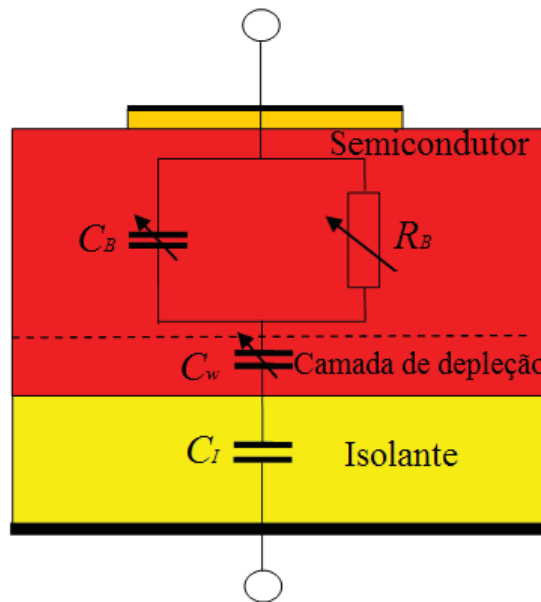


Figura 6: Circuito equivalente para o regime de depleção.

Como a soma da espessura da camada de depleção e da espessura do volume do semicondutor é constante, a única mudança que aparecerá nas equações de capacitância (16) e da perda dielétrica (15) equivale à troca da capacitância do isolante por uma capacitância

efetiva dada pela soma em série da capacitância do isolante com a capacitância da camada de depleção ($\frac{1}{C_{ef}} = \frac{1}{C_I} + \frac{1}{C_w}$). Com o crescimento da camada de depleção, a capacitância C_w diminui, resultando numa capacitância efetiva menor. Assim, para baixas frequências a capacitância será menor que a capacitância do isolante, correspondendo à capacitância efetiva C_{ef} . Para simular as curvas de capacitância e perda dielétrica no regime de depleção é necessário, portanto, considerar a relação entre os valores C_w , C_B e R_B com voltagem aplicada.

A espessura da camada de depleção (w) é obtida através da equação de Poisson (equação 1). Vale ressaltar que em semicondutores orgânicos, os níveis aceitadores aparecem devido à dopagem do semicondutor, que são provenientes das reações de oxidação e redução na cadeia polimérica. Deste modo a densidade de dopagem de um semicondutor é considerada igual à densidade de níveis aceitadores (N_a) na banda proibida. Assim a espessura da camada de depleção (w) em função da voltagem é dada por:

$$w = -\frac{\varepsilon_s}{C_I} + \sqrt{\left(\frac{\varepsilon_s}{C_I}\right)^2 + \frac{2\varepsilon_s V_G}{qN_a}}. \quad (17)$$

Considerando que o semicondutor tenha área A e espessura d_s têm-se que:

$$R_B = \rho \frac{(d_s - w)}{A}, \quad (18)$$

$$C_B = \varepsilon_s \frac{A}{(d_s - w)} \quad (19)$$

e

$$C_w = \varepsilon_s \frac{A}{w}. \quad (20)$$

A capacitância e a perda dielétrica do MIS em função da frequência para o regime de depleção são obtidas através do seguinte procedimento:

- i) usando a equação 17 calcula-se a largura da camada de depleção (w) para a voltagem de interesse;

ii) calcula-se os valores de R_B , C_B e C_w através das equações 18, 19 e 20;

iii) substitui-se a capacitância do isolante pela capacitância efetiva nas equações 15 e 16.

Na Figura 7 mostram-se as curvas de capacitância e perda dielétrica em função da frequência obtidas a partir do circuito equivalente mostrado na Figura 6, seguindo este procedimento.

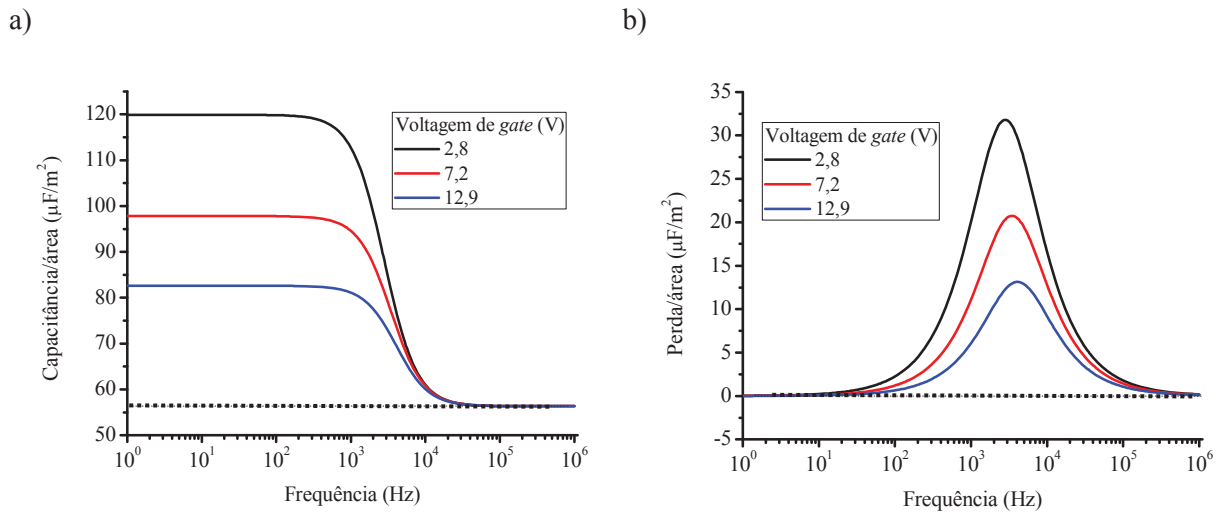


Figura 7: Curvas de (a) capacitância e (b) perda dielétrica por área, no regime de depleção, simuladas considerando a $d_I = 80$ nm, $d_S = 200$ nm e $\rho = 10^6 \Omega \cdot \text{m}$.

Pode-se observar na Figura 7.a que a capacitância em baixas frequências diminui com o aumento da voltagem e em altas frequências as curvas são coincidentes. O valor dessa capacitância em altas frequências é igual à capacitância do isolante em série com a do semicondutor, conforme argumentado anteriormente. Na Figura 7.b pode-se observar que a intensidade do pico de perda diminui e se desloca ligeiramente para altas frequências. Isto ocorre porque a resistência do semicondutor diminui à medida que a espessura da camada de depleção aumenta. No limite em que a camada de depleção abrange todo o semicondutor ($w = d_S$) a capacitância torna-se independente da frequência e a perda se anula; como mostra a linha tracejada na Figura 7.a e 7.b.

2.3.3 - Comparação com resultados experimentais

A título de comparação, mostram-se na Figura 8 curvas experimentais de capacitância e perda dielétrica em função da frequência obtidas em diferentes voltagens, indo do regime de acumulação ao regime de depleção. Os resultados experimentais foram obtidos usando um capacitor MIS fabricado com a camada de semiconductor de poli (3-hexiltiofeno), P3HT, e com a camada isolante de óxido de alumínio, Al_2O_3 . A espessura do semiconductor é de 4,6 μm e a espessura do isolante 75 nm.

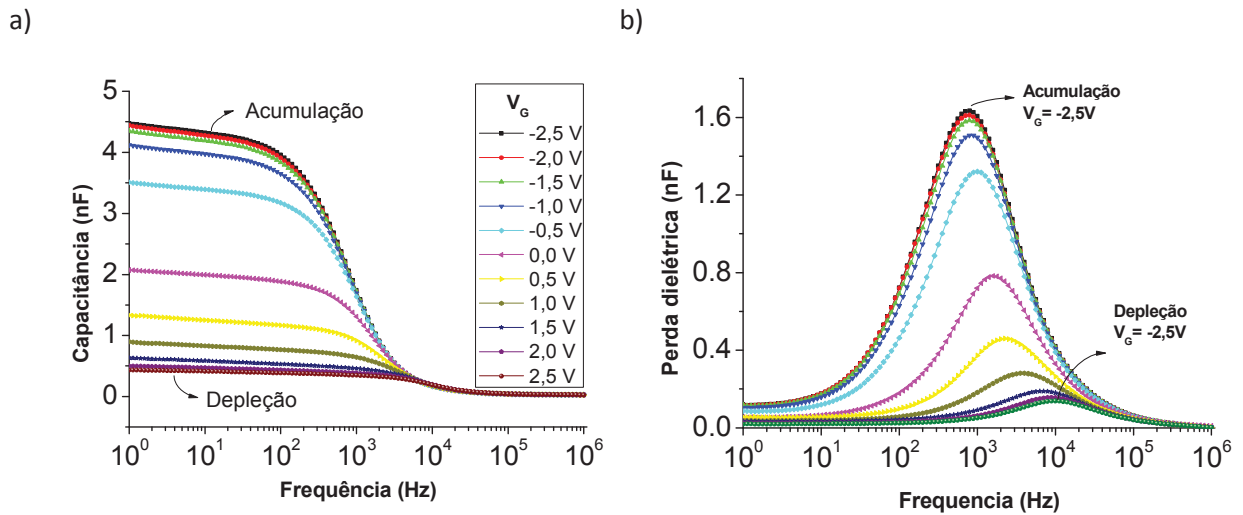


Figura 8: Curvas em função da frequência (a) capacitância e (b) perda dielétrica para diferentes tensões de polarização. O MIS foi fabricado com P3HT e Al_2O_3 .

Na Figura 8.a mostra-se as curvas de capacitância em função da frequência para diferentes voltagens de *gate* (V_G), indo da acumulação para a depleção. Em baixas frequências a capacitância varia em função de V_G e em altas frequências os valores são coincidentes. Neste caso trata-se de um semiconductor espesso e não se observa o regime de depleção completa, onde a capacitância seria independente da frequência. Na Figura 8.b mostram-se as curvas de perdas dielétricas correspondentes às de capacitância mostradas na Figura 8.a. A perda apresenta um pico de relaxação e tende a zero nos extremos e o pico se desloca para a direita e diminui a intensidade com aumento de V_G . Os resultados apresentados neste item

confirmam que as curvas obtidas a partir do circuito equivalente da Figura 4 e 6, mostradas na Figura 7, representam adequadamente os resultados experimentais mostrados na Figura 8 para um capacitor MIS fabricado com o semiconductor orgânico P3HT. Assim, conclui-se que o método de circuito equivalente é uma boa ferramenta para representar o comportamento da capacitância e perda dielétrica do capacitor MIS em função da frequência.

2.4 - Análise de um MIS em função da voltagem usando os circuitos equivalentes

A análise da dependência da capacitância e da perda dielétrica em função da voltagem de polarização do MIS, em uma frequência fixa, é também muito útil. A capacitância do semiconductor em função da voltagem é dada pela equação 9, de onde se pode calcular facilmente a capacitância total do MIS. No entanto, se propõe neste item avaliar se circuitos equivalentes permitem obter as curvas em função da voltagem de forma satisfatória. O interesse em usar o circuito equivalente para simular curvas em função da voltagem se deve principalmente à possibilidade de acrescentar componentes no circuito para se obter mais facilmente as curvas de perda dielétrica e representar outros processos, por exemplo, os estados interfaciais.

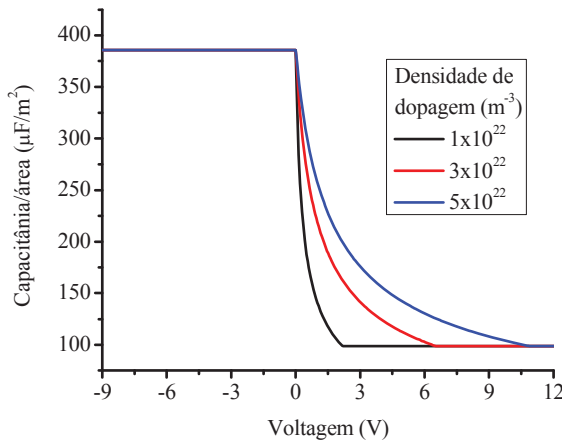
As curvas de capacitância e perda dielétrica em função da voltagem pode ser obtidas a partir dos circuitos equivalentes mostrados nas Figuras 4 e 6, considerando que:

- i) na acumulação a capacitância e a perda são constantes e dados pelas equações 15 e 16;
- ii) na depleção a capacitância e a perda dielétrica são dadas pelas equações 15 e 16, onde deve-se substituir a capacitância do isolante pela capacitância efetiva ($\frac{1}{C_{ef}} = \frac{1}{C_I} + \frac{1}{C_w}$);
- iii) C_w depende da espessura da camada de depleção (equação 20) e esta varia com a voltagem conforme equação 17;

iv) a capacitância decresce continuamente até que todo o volume do semiconductor entre no regime de depleção.

Podem-se simular curvas de capacitância e perda dielétrica em função da voltagem de *gate*, conforme as considerações apresentadas acima, obtendo-se os resultados mostrados na Figura 9. Na Figura 9.a é mostrado que no regime de acumulação, a capacitância do dispositivo é igual à capacitância do isolante, pois se considera que todos os portadores do semiconductor estão na interface isolante/semiconductor. Em outras palavras, é equivalente se considerar que o eletrodo traseiro estivesse próximo à interface semiconductor/isolante. Para a voltagem de polarização ($V_G=0$) tem-se a condição denominada de *flat-band*, ou seja, a banda de condução e a banda de valência são completamente planas. Uma voltagem positiva aplicada ao *gate* ($V_G>0$) induz uma camada de depleção no semiconductor cuja espessura cresce com a voltagem até ocupar toda a extensão do semiconductor produzindo a diminuição da capacitância, segundo a equação 17. Quando atinge a depleção completa o circuito equivalente apresentado na Figura 6 deve ser modificado de tal forma que a capacitância (C) total seja dada pela soma em série da capacitância do isolante (C_I) com a da camada de depleção (C_W) ($\frac{1}{C} = \frac{1}{C_I} + \frac{1}{C_W}$).

a)



b)

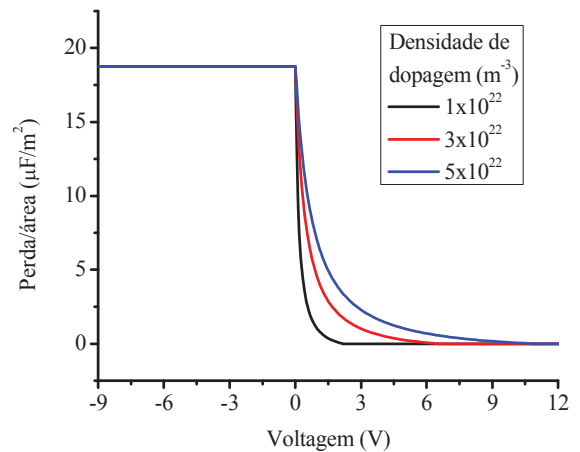


Figura 9: Curvas de (a) capacitância e (b) perda dielétrica em função da voltagem, variando a densidade de dopagem. Foram considerados $d_S = 200\text{nm}$, $d_I = 80\text{nm}$, $\rho = 10^6 \Omega\cdot\text{m}$ e $f = 100 \text{ Hz}$.

A Figura 9.b representa a curva de perda dielétrica em função da voltagem, que tem um formato similar ao da curva de capacitância. A perda dielétrica se deve exclusivamente a existência do resistor mostrado nos circuitos equivalentes das Figuras 4 e 6. A resistência de volume do semiconductor é uma característica dos semicondutores orgânicos o que torna a análise das curvas de perda tão importantes para o estudo destes materiais. No regime de acumulação o valor da resistência do resistor R_B que representa o semiconductor no circuito da Figura 4, é constante com a voltagem, conseqüentemente a perda tem valor constante até o início da depleção. No regime de depleção, a região relacionada ao volume do semiconductor e a camada de depleção são complementares, ou seja, à medida que a camada de depleção cresce, o “volume” do semiconductor diminui e conseqüentemente a perda também diminui com o aumento da voltagem. Quando a depleção ocupar todo o semiconductor (depleção completa) a resistência não mais existe no circuito equivalente da Figura 6 e a perda dielétrica é nula.

A densidade de dopagem do semiconductor (N_a) também é um fator importante. Quanto maior for o valor de N_a maior será a voltagem necessária para que o dispositivo entre no regime de depleção completa. Assim, a variação da capacitância no regime de depleção está diretamente relacionada com a densidade de dopagem do semiconductor. A equação que relaciona a inclinação da curva de capacitância no regime de depleção com a densidade de dopagem é dada por [13]:

$$N_a = 2 \left[q \varepsilon_s \frac{d}{dV_G} \left(\frac{1}{C_m} \right)^2 \right]^{-1} \quad (21)$$

onde, C_m é a capacitância medida no regime de depleção. Esta equação pode ser encontrada substituindo-se a equação 17 na soma em série da capacitância do isolante com a camada de depleção ($\frac{1}{C} = \frac{1}{C_I} + \frac{1}{C_w}$) e derivando a com relação à voltagem de *gate* (análise de Mott-Shottky).

Em termos de caracterização do capacitor MIS, a maior importância da curva de capacitância em função da voltagem é justamente permitir a determinação da densidade de dopagem através da inclinação da curva da capacitância, conforme a equação 21. O valor de N_a além de ser um parâmetro de interesse ele é usado para se determinar a mobilidade (μ) dos portadores uma vez que a condutividade é $\sigma = \frac{1}{\rho} = \mu q N_A$, onde ρ é resistividade elétrica do semicondutor. O valor da resistividade é determinado a partir da posição do pico da curva de perda dielétrica em função da frequência, conforme explicado no item 2.3.1.

Na Figura 10 são ilustradas as curvas experimentais de capacitância e perda dielétrica obtidas com um capacitor MIS fabricado com P3HT, como semicondutor, e o óxido de alumínio, como isolante. Observa-se nos resultados experimentais que a transição do regime de acumulação para o regime de depleção não ocorre abruptamente como nas curvas simuladas, mostradas na Figura 10. Portanto, a simulação das curvas de capacitância e de perda em função da voltagem, obtidas a partir dos circuitos equivalentes das Figuras 4 e 6, não permitem um estudo detalhado do capacitor MIS, pois são bastante distintas das curvas experimentais.

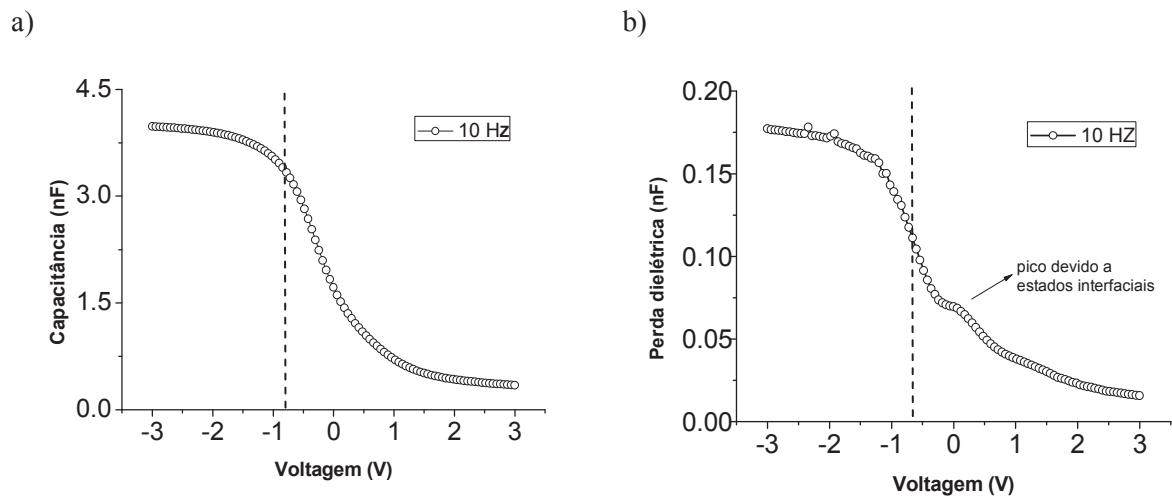


Figura 10: Curvas de (a) Capacitância e (b) perda dielétrica em função da voltagem para um capacitor MIS fabricado com o semicondutor P3HT e como isolante o óxido de alumínio.

Saliente-se ainda que as curvas experimentais da perda versus a voltagem apresentam um pequeno pico no regime de depleção. Como será discutido no capítulo 4 o pico é devido aos estados interfaciais existentes na interface entre o isolante e o semicondutor.

Ao concluir este capítulo que trata sobre os aspectos básicos dos capacitores MIS deve ser ressaltado que:

- i)* os circuitos equivalentes existentes na literatura [2, 14, 15] permitem uma boa representação das curvas de capacitância e perda em função da frequência, mas não podem ser aplicados satisfatoriamente para a simulação de curvas em função da voltagem;
- ii)* a equação fenomenológica (equação 9) para o cálculo da capacitância do semicondutor inorgânicos não incluem a perda dielétrica, que é um fator importante para os semicondutores orgânicos;
- iii)* o uso de circuitos equivalentes permite incluir as perdas dielétricas do semicondutor de forma simples e a simulação das curvas é relativamente simples em termos matemáticos e computacionais.

Estas questões motivam a abordagem apresentada nos próximos capítulos onde se faz as adaptações necessárias para que as equações e os circuitos equivalentes permitam simular as curvas de capacitância e perda dielétrica em função da voltagem nos semicondutores orgânicos e daí incluir os efeitos de estados interfaciais e da interação da luz com esses estados.

Capítulo 3 – Análise dos capacitores MIS orgânicos

Neste capítulo será inicialmente apresentada a resolução da equação de Poisson para um semicondutor orgânico. Na sequência serão discutidos quais os componentes que devem ser considerados no circuito equivalente para representar adequadamente um capacitor MIS orgânico. Na seção 3.1 apresentam-se e discutem-se as equações básicas do capacitor, na seção 3.2 as justificativas para os circuitos equivalentes utilizados e os resultados da simulação de curvas de capacitância e da perda dielétrica, e finalmente, na seção 3.3 comparam-se os resultados da simulação com as curvas experimentais.

As simulações foram realizadas utilizando o software Matlab versão 6.0 e se considera que o capacitor MIS possui uma camada de isolante de espessura (d_I) igual a 80 nm, a espessura da camada semicondutora (d_S) igual a 200 nm, constante dielétrica do isolante (κ_I) de 3,5, constante dielétrica (κ_S) do semicondutor de 3, a mobilidade dos portadores de carga (μ) de 10^{-10} m²/V.s e a densidade de dopagem (N_a) de 5×10^{22} m⁻³, exceto quando outro valor for especificado. Os valores usados são típicos de um dispositivo MIS preparado com o polímero P3HT. Ressalta-se ainda que os resultados das simulações da capacitância e da perda dielétrica são apresentados em unidades de capacitância por área (F/m²).

3.1 - Cálculo da capacitância para um semicondutor polimérico

Os semicondutores poliméricos possuem um comportamento específico onde somente um tipo de portador de carga possui mobilidade, e na maioria dos casos estes portadores atuam como se fossem os buracos do semicondutor inorgânico, como já discutido anteriormente no capítulo 1. Com isso, a camada de depleção pode crescer continuamente até ocupar toda a extensão do semicondutor ou até que haja a ruptura dielétrica do dispositivo.

É relevante enfatizar que devido ao fato de existir apenas portadores majoritários não se observa o regime de inversão em dispositivos MIS de semicondutores poliméricos. Esta condição corresponde ao regime de depleção profunda para um semicondutor inorgânico a qual foi apresentada no item 2.1. Portanto, as curvas de capacitância e da perda em função da voltagem em dispositivos com semicondutores poliméricos possuem o mesmo comportamento de um dispositivo MIS inorgânico no regime de depleção profunda, onde os portadores minoritários não respondem nem ao sinal ac nem ao dc [13].

Para impor a condição de que os portadores minoritários não respondem ao campo elétrico ac nem ao campo dc basta considerar na equação de Poisson que eles não existem. Portanto, para um semicondutor tipo p a densidade $n(x)$ destes portadores será nula. Também será considerado que a dopagem no semicondutor polimérico está associada apenas à densidade de níveis aceitadores N_a e, portanto, a densidade de níveis doadores N_d é nula.

Reescrevendo a equação de Poisson (equação 1), e assumindo as condições descritas acima, isto é, impondo que $n(x) = 0$ e $N_d = 0$, tem-se:

$$\frac{d^2\phi(x)}{dx^2} = -\frac{q[p(x) - N_a]}{\epsilon_s}. \quad (22)$$

Considerando que a distribuição da densidade de estados nos semicondutores poliméricos seja similar à densidade de estados nos semicondutores inorgânicos cristalinos, tanto no topo da banda de valência como na base da banda de condução, a densidade de portadores majoritários ($p(x)$) e a densidade de níveis aceitadores (N_a) são dadas respectivamente pelas equações 2 e 3. Usando estas equações e fazendo uma mudança de variável, $u(x) = \frac{q\phi(x)}{kT}$ e $u_B = \frac{q\phi_B}{kT}$ para facilitar os cálculos, a equação 22 pode ser reescrita como:

$$\frac{d^2u(x)}{dx^2} = -\frac{q^2n_i[\exp(-u(x)) - \exp(-u_B)]}{kT\epsilon_s} \quad (23)$$

onde $u(x)$ é o potencial adimensional.

Essa equação deve ser resolvida no intervalo da posição $x = 0$, interface entre o semicondutor e o isolante, onde $u(0) = u_s$, até a posição $x \rightarrow \infty$, quando $u(\infty) = u_B$, no interior do semicondutor. Para integrar a equação 23 se utiliza a identidade:

$$\frac{d}{dx} \left(\frac{du}{dx} \right)^2 = 2 \frac{du}{dx} \left(\frac{d^2u}{dx^2} \right). \quad (24)$$

Desta forma, obtém-se:

$$\int_{du_s/dx}^0 d \left(\frac{du}{dx} \right)^2 = - \frac{2q^2 n_i}{kT \epsilon_s} \int_{u_s}^{u_B} [\exp(-u(x)) - \exp(-u_B)] du \quad (25)$$

onde $du_s/dx = (q/kT)F_s$ e F_s é o campo elétrico na superfície do semicondutor. Integrando cada termo dessa equação, resulta em:

$$\int_{qF_s/kT}^0 d \left(\frac{du}{dx} \right)^2 = - \left(\frac{qF_s}{kT} \right)^2 \quad (26)$$

e

$$\int_{u_s}^{u_B} [\exp(-u(x)) - \exp(-u_B)] du = \exp(-u_s) + \exp(-u_B)[u_s - u_B - 1]. \quad (27)$$

Substituindo os resultados das integrais na equação 25 e isolando o campo elétrico F_s obtém-se:

$$F_s = \text{Sgn}(u_s - u_B) \frac{kT}{qL_i} [\exp(-u_s) + \exp(-u_B)[u_s - u_B - 1]]^{1/2}. \quad (28)$$

Conhecendo o campo elétrico, pode-se utilizar a lei de Gauss e calcular a densidade de carga total (Q_s) no semicondutor em função do potencial elétrico u_s na superfície:

$$Q_s = \epsilon_s F_s \quad (29)$$

$$Q_s = \text{Sgn}(u_s - u_B) \frac{kT \epsilon_s}{qL_i} [\exp(-u_s) + \exp(-u_B)[u_s - u_B - 1]]^{1/2}. \quad (30)$$

A Figura 11 ilustra a densidade de carga (Q_s), em módulo, em função do potencial de superfície V_s . Para voltagens negativas o dispositivo se encontra no regime de acumulação e para voltagens positivas no regime de depleção; e como se pode observar, a densidade de

carga no regime de depleção tende aumentar continuamente com a voltagem, pois não existem portadores minoritários para limitá-la.

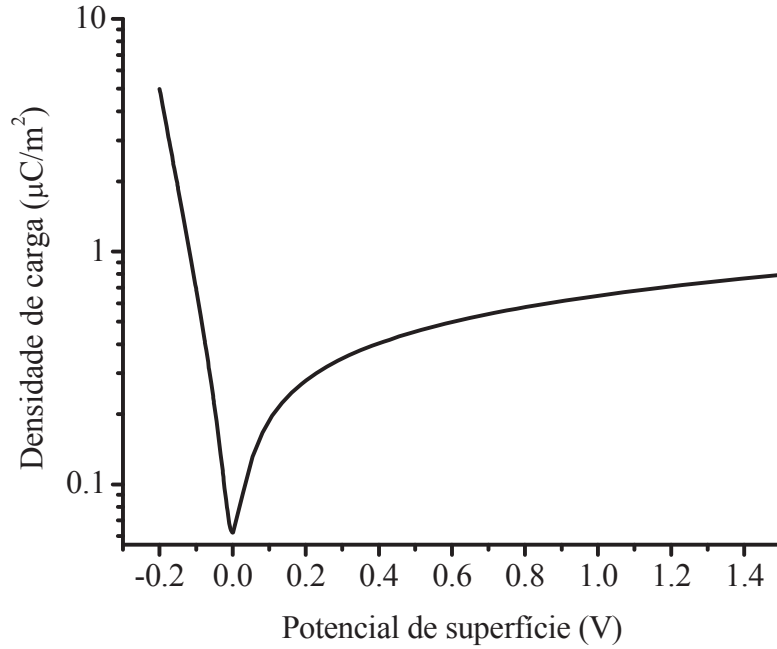


Figura 11: Densidade de carga Q_s em função do potencial de superfície em um semiconductor sem portadores minoritários.

Conhecendo a densidade total de carga no semiconductor, pode-se determinar a capacitância quando se varia a voltagem de superfície. A definição de capacitância do semiconductor é dada por:

$$C_s = -\frac{\partial Q_s}{\partial V_s} = -\left(\frac{q}{kT}\right)\left(\frac{\partial Q_s}{\partial u_s}\right). \quad (31)$$

Portanto, derivando a equação 30 em relação ao potencial adimensional de superfície u_s , tem-se que:

$$C_s = -\text{sgn}(u_s - u_B) \frac{\varepsilon_s}{2L_i} \frac{(\exp(-u_B) - \exp(-u_s))}{[\exp(-u_s) + \exp(-u_B)[u_s - u_B - 1]]^{\frac{1}{2}}} \quad (32)$$

e utilizando as equações 2 e 3, a capacitância do semiconductor pode ser reescrita da seguinte forma:

$$C_s = -sgn(u_s - u_B) \frac{\varepsilon_s}{L_D \sqrt{2}} \frac{\left(1 - \frac{p_s}{N_a}\right)}{\left[\frac{p_s}{N_a} + u_s - u_B - 1\right]^{\frac{1}{2}}}. \quad (33)$$

Esta é a expressão da capacitância que é proposto ser aplicável a um semiconductor polimérico no qual é equivalente dizer que prevalece o regime de depleção profunda, observado nos semicondutores inorgânicos.

3.2 – Circuito equivalente para representar o capacitor MIS orgânico

Ressalta-se que no regime de acumulação em semicondutores inorgânicos usa-se a aproximação que a densidade de carga perto da interface isolante/semicondutor está distribuída em uma espessura muito fina e desprezível, independente da voltagem aplicada no semicondutor. Essa aproximação traz como consequência o fato de que a capacitância do MIS no regime de acumulação seja igual à do isolante e independente da voltagem, fato não observado experimentalmente para um semicondutor polimérico, especialmente para voltagens próximas de zero volt (*flat-band*). Mostra-se neste item que não é adequado desprezar a espessura da camada de acumulação no semicondutor o que é frequentemente utilizado em semicondutores inorgânicos e já foi discutido no capítulo 2.

Outra distorção da abordagem usada para os semicondutores inorgânicos ocorre também em voltagens próximas de zero, quando se inicia o regime de depleção. A largura da camada depleção (w) é calculada a partir da equação 22, onde se considera que a densidade de carga gerada pelos níveis aceitadores é muito maior que a densidade de portadores majoritários ($N_a \gg p_s$), o que leva a:

$$w = \sqrt{\frac{2\varepsilon_s V_s}{qN_a}}. \quad (34)$$

Entretanto, quando a voltagem de superfície é próxima ao valor nulo, a equação 34 não se aplica. Nesta situação uma análise das equações 2 e 3 mostram que densidade de cargas geradas pelos níveis aceitadores N_a não é muito maior que a densidade de portadores majoritários $p(x)$.

O cálculo da perda dielétrica também exige outros cuidados. Nos semicondutores poliméricos uma perda dielétrica deve ser associada ao volume do semiconductor devido à baixa mobilidade dos portadores, como discutido anteriormente no capítulo 2. As densidades de cargas distribuídas na camada de depleção não respondem ao campo ac por estarem fixas à estrutura do polímero, e, portanto, não possuem mobilidade e não contribuem para a perda. Sendo assim, no regime de depleção, a perda ocorre apenas no volume do semiconductor. Além disso, a camada de acumulação, como mencionado acima, possui uma espessura não desprezível e nesse caso os portadores dessa camada contribuem para a perda dielétrica.

As questões que se apresentam são: No regime de acumulação existe perda dielétrica na região onde as densidades de cargas estão distribuídas? Caso exista, ela é relevante? Como se calcula essa perda?

3.2.1 Equações para descrever a camada de acumulação

A condutividade elétrica ($\sigma = \mu qp$) é linearmente proporcional à densidade de portadores livres (p) no volume do material e a mobilidade dos portadores (μ) em geral tem valor constante. Alguns estudos recentes mostram que em semicondutores poliméricos μ depende explicitamente de $p(x)$ [19, 20]. Assim, de forma geral, quando o capacitor está no regime de acumulação, a condutividade elétrica no semiconductor deve ser maior próximo à interface do semiconductor/isolante, onde a densidade de portadores livres é alta, quando comparada as regiões mais afastadas da interface. Uma vez que a perda dielétrica é originada

pelo comportamento resistivo do material, espera-se que ela dependa da distribuição de cargas na camada de acumulação. Essa discussão remete, portanto, ao cálculo da espessura da camada de acumulação e a análise da distribuição de cargas livres no semiconductor, as quais são apresentadas a seguir.

Resolvendo a equação de Poisson, equação 22, em função da posição [17] obtém-se a seguinte solução:

$$V(x) = -\frac{kT}{q} \ln \left\{ \sec^2 \left[\cos^{-1} \left(\exp \left(\frac{qV_s}{2kT} \right) \right) - \frac{x}{\sqrt{2}L_D} \right] \right\}. \quad (35)$$

Essa expressão fornece o valor do potencial elétrico em função da posição no semiconductor. A camada de acumulação se estende da superfície até o ponto onde o potencial cai para zero e a densidade de portadores majoritários livres é nula. A espessura (x_{ac}) desta camada pode ser calculada usando a equação 35, impondo essa condição e considerando que $p(x) \gg N_a$. Assim, obtém-se que:

$$x_{ac} = \sqrt{2}L_D \cos^{-1} \left[\exp \left(\frac{qV_s}{2kT} \right) \right]. \quad (36)$$

Essa expressão mostra que a espessura da camada de acumulação é limitada entre os valores de 0 e $\frac{\sqrt{2}}{2}\pi L_D$, onde L_D é o comprimento de Debye extrínseco. Nos semicondutores poliméricos, por exemplo, no P3HT, o valor de L_D é da ordem 10 nm, o que resulta numa camada de acumulação que pode se estender até 23 nm. Portanto, não se trata de um valor desprezível quando a espessura do filme semiconductor é da ordem de 100 nm.

Como mostra a equação 2 a densidade de portadores em função da posição dentro da camada de acumulação depende do potencial dentro do semiconductor que por sua vez depende da posição conforme a equação 35. Na Figura 12 mostram-se as curvas da densidade de portadores ao longo do semiconductor obtida pela combinação das equações 2 e 35.

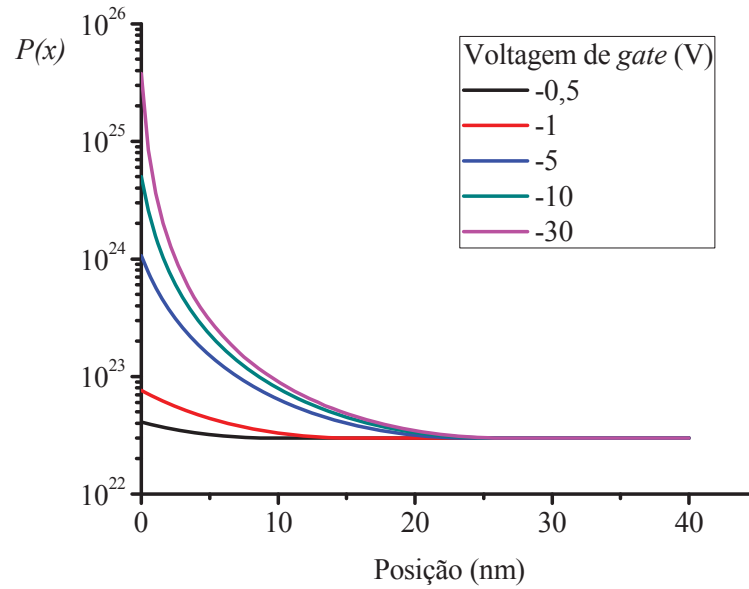


Figura 12: Densidade de carga em função da posição variando a voltagem para o regime de acumulação.

Observa-se pelas curvas mostradas na Figura 12 que grande parte da carga está localizada em uma região muito próxima à interface isolante/semicondutor. Desse modo, a condutividade diminui quando se afasta da interface até o valor da condutividade do volume. Portanto, o cálculo da perda dielétrica não é trivial. É necessário considerar a contribuição para a impedância de cada elemento infinitesimal e integrá-la sobre toda a camada de acumulação, impor que a capacitância total do semicondutor seja C_S , dada pela equação 33, e finalmente encontrar a resistência equivalente ao semicondutor. Na Figura 13 mostra-se um esboço da curva de densidade de carga em função da posição do semicondutor, destacando o elemento infinitesimal da camada de acumulação que apresenta uma impedância infinitesimal.

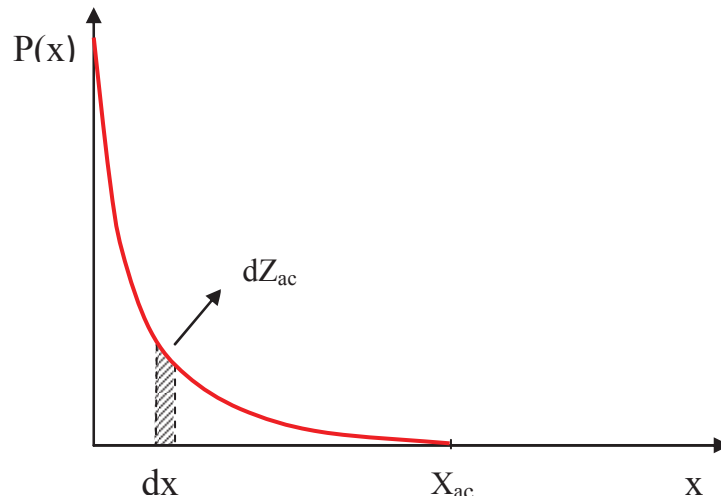


Figure 13: Esboço mostrando a densidade de carga em função da posição do semiconductor. Destaca-se também um elemento infinitesimal da camada de acumulação.

3.2.2 Impedância equivalente à camada de acumulação

Considerando as argumentações iniciais do item 3.2, a camada de acumulação pode ser representada por uma impedância Z_{ac} , a qual depende da densidade de portadores da camada. Na Figura 14 mostra-se o esboço da distribuição de portadores na camada de acumulação incluindo um modelo de circuito equivalente, onde ela é representada por elemento de impedância Z_{ac} e o volume do semiconductor é representado pelo circuito RC formado pelo capacitor C_B e o resistor R_B , como usualmente se faz nos circuitos equivalentes de um MIS.

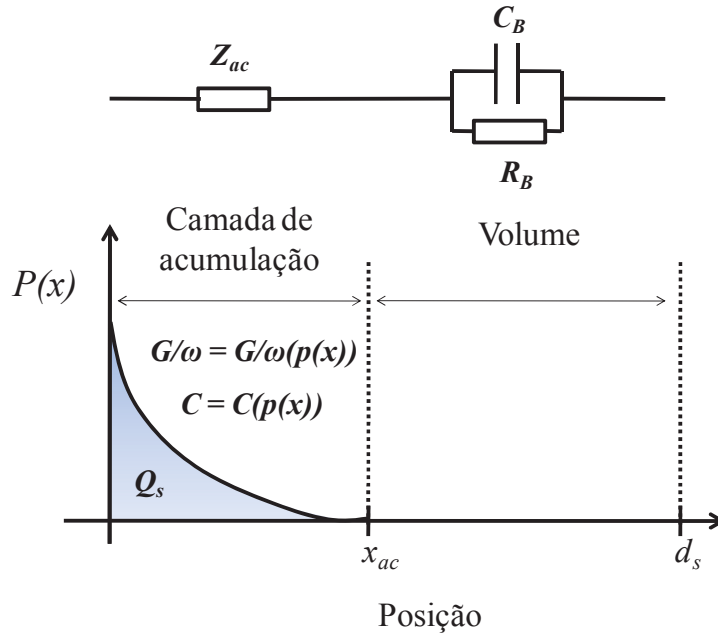


Figura 14: Esboço mostrando a distribuição de portadores na camada de acumulação e o circuito equivalente do semiconductor em acumulação.

A seguir apresenta-se a aproximação usada para o cálculo da perda dielétrica do MIS no regime de acumulação. Primeiramente deve-se lembrar que a equação 33 fornece a capacitância do semiconductor C_S associada à distribuição de cargas da camada de acumulação que decai a partir da interface. Entretanto, vamos considerar que a mesma capacitância pode ser obtida considerando que a mesma quantidade de carga no semiconductor está distribuída uniformemente numa região que se estende desde a interface até outra posição denominada x_s , tal que $C_S = \frac{\epsilon_s}{x_s}$. O esboço mostrado na Figura 15 ilustra a aproximação, onde a densidade de portadores $p(x)$ é constante até a posição x_s de forma que a densidade de carga total e a capacitância continuem inalteradas.

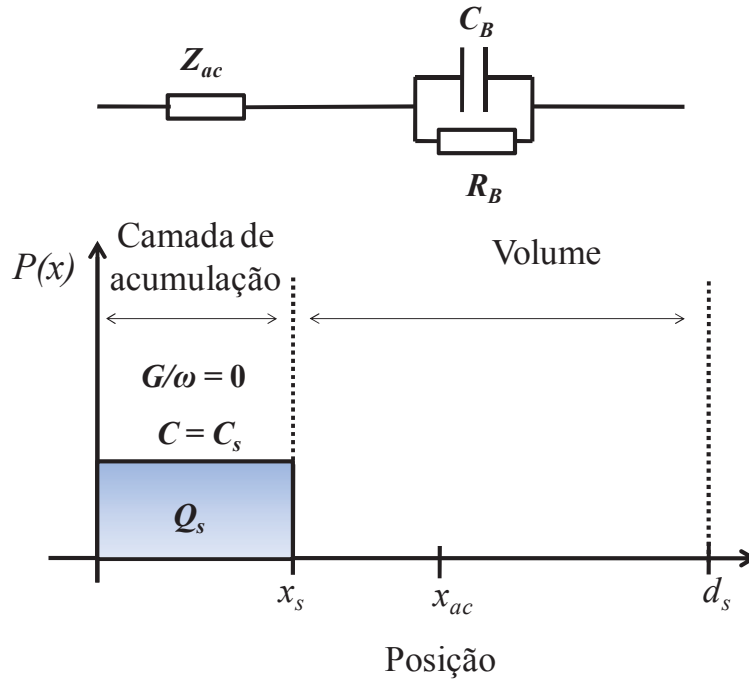


Figura 15. Esboço da aproximação de uma distribuição constante densidade de portadores de forma que a carga total seja Q_s e a capacitância seja C_s . Inclui-se também o circuito equivalente para a aproximação de que a perda dielétrica é nula.

Quando esta aproximação é feita, considera-se que a região entre x_s e x_{ac} contribui com um RC em paralelo, sendo que a resistividade e a constante dielétrica desta região são iguais às da região entre d_s e x_{ac} . Deste modo, pode-se substituir toda a região entre x_s e d_s por um único ramo RC em paralelo, e esta região é denominada de volume do semiconductor, como mostrado na Figura 15. A camada de acumulação, que é representada por uma impedância Z_{ac} está agora associada apenas às cargas distribuídas uniformemente, onde em primeira aproximação considera-se que a perda (G/ω) é nula. Portanto, esta impedância pode ser substituída por um único capacitor, que esta em série com o volume do semiconductor.

Na aproximação sugerida acima, substitui-se a espessura da camada de acumulação (x_{ac}) pela da redistribuição de carga (x_s). Na Figura 16 mostra simultaneamente a dependência de x_s e x_{ac} com a voltagem para permitir uma visualização das características da variação de cada uma destas espessuras. Observa-se que x_s não varia com a voltagem da mesma forma que x_{ac} . Quando a voltagem aproxima-se de zero o valor de x_{ac} diminui

enquanto x_s cresce continuamente. O valor de x_{ac} em zero volt é coincidente como o valores de x_s , e equivalem à espessura de Debye extrínseco, que neste caso é $L_D = 9,3$ nm. Mas para, voltagens elevadas x_{ac} é muito maior que x_s sendo respectivamente 20 nm e 0,4nm para tensão de -10V. O fato mais importante nesta comparação é que, com o aumento da voltagem x_{ac} cresce, mas como os portadores se concentram próximo à interface x_s diminui. Na Figura 16 mostra-se também a dependência da espessura da camada de depleção (w) com a voltagem que cresce continuamente a partir da espessura de Debye extrínseco.

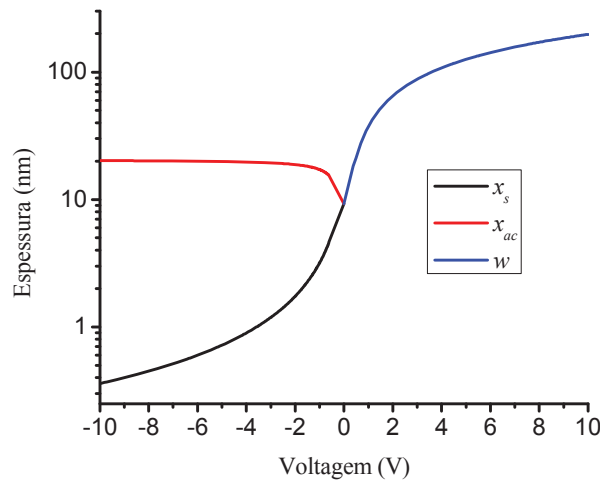


Figure 16: Espessura da camada de acumulação, x_{ac} , espessura associada à capacitância do semiconductor, x_s e espessura da camada de depleção w .

3.2.3 Circuito equivalente modificado

A partir das considerações abordadas acima se retoma finalmente pode propor uma modificação no circuito equivalente mostrados nas Figuras 4 e 6. O circuito equivalente modificado do capacitor MIS orgânico é apresentado na Figura 17, onde C_s é a capacitância do semiconductor dada pela equação 33, C_I a capacitância da camada isolante e R_B e C_B representam o volume do semiconductor. Através de C_s calcula-se a espessura equivalente da capacitância do semiconductor x_s e subtrai este valor da espessura do filme para o cálculo de

R_B e C_B . Ressalta que o modelo mostrado na Figura 17 representa o MIS tanto na acumulação, quanto na depleção.

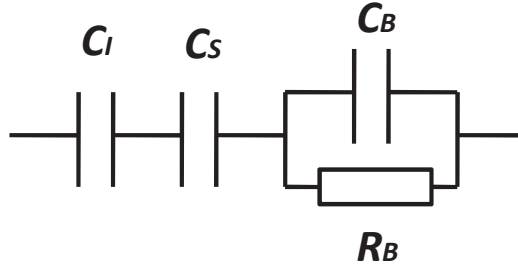
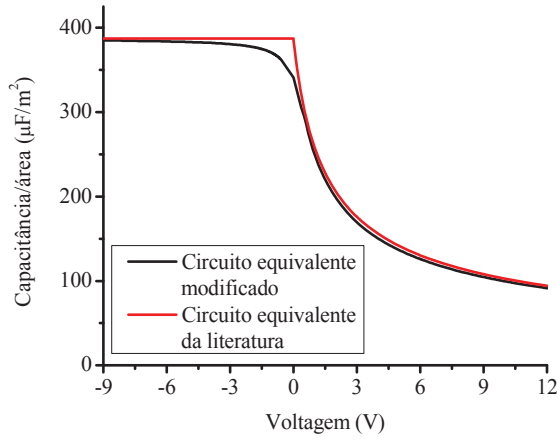


Figure 17: Circuito equivalente para o capacitor MIS orgânico, para acumulação e depleção.

Na Figura 18 mostram-se as curvas obtidas utilizando os circuitos equivalentes da literatura, mostrados nas Figuras 4 e 6 e as curvas obtidas com o circuito equivalente modificado (Figura 17). Observa-se que as curvas de capacitância e perda dielétrica simuladas com o circuito modificado variam de forma suave nas proximidades de zero volt, não apresentando a variação abrupta entre o regime de acumulação e depleção. Portanto, as curvas obtidas para o circuito da Figura 17 são muito mais adequadas para representarem os resultados experimentais obtidos em um capacitor MIS polimérico.

Observa-se que a principal diferença entre os circuitos usados pela literatura e o circuito modificado ocorre no regime de acumulação. Vale ressaltar que a diferença está relacionada com a consideração, discutida acima, de que a espessura da distribuição de cargas da camada de acumulação deve ser considerada. Isto faz com que a capacitância medida não seja sempre a capacitância do isolante e a perda não seja constante como mostraremos logo a seguir.

a)



b)

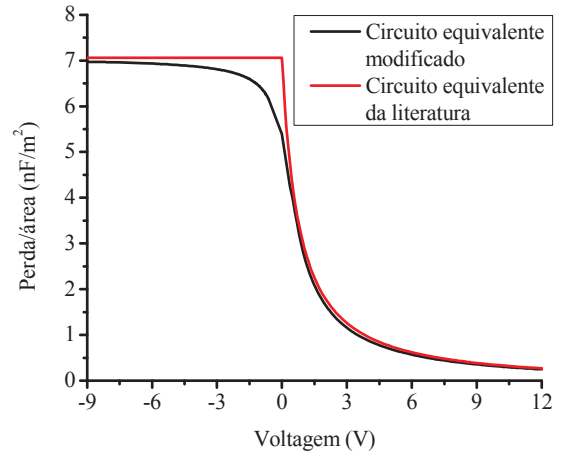
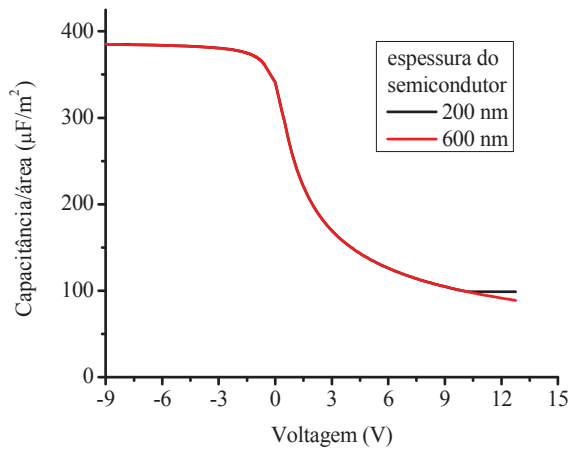


Figura 18: Curvas em função da voltagem para a) capacitância e b) perda dielétrica por área, comparando o novo modelo de circuito equivalente com o modelo da literatura. Curvas simuladas utilizando $d_s = 600$ nm, $\mu = 10^{-9}$ m²/V.s, $f = 100$ Hz e $N_a = 5 \times 10^{22}$ m⁻³.

Na Figura 19 apresentam-se curvas obtidas considerando diferentes espessuras do semicondutor. No caso em que o semicondutor possui uma espessura de 200 nm a camada de depleção se expande até ocupar toda a sua extensão e a partir deste ponto a capacitância permanece constante. Para o semicondutor de 600 nm a camada de depleção ocupa apenas uma parcela do semicondutor, não atingindo o regime de depleção completa. Nas curvas de perda dielétrica, Figura 19.b, pode-se observar que o valor da perda depende muito da espessura do semicondutor. Quando a espessura é grande e o semicondutor não se encontra no regime de depleção completa a perda dielétrica do sistema será diferente de zero, pois ainda existe uma espessura relacionada ao volume do semicondutor.

a)



b)

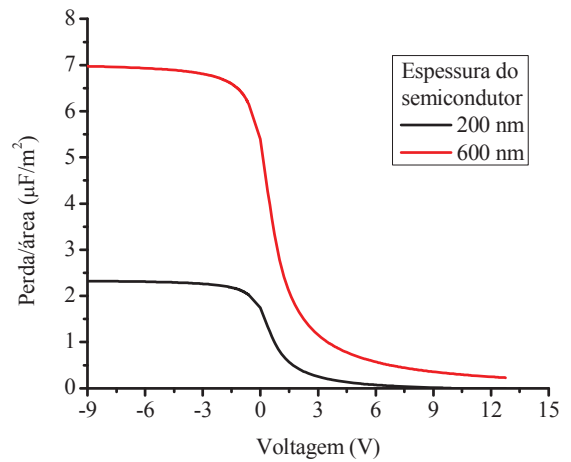


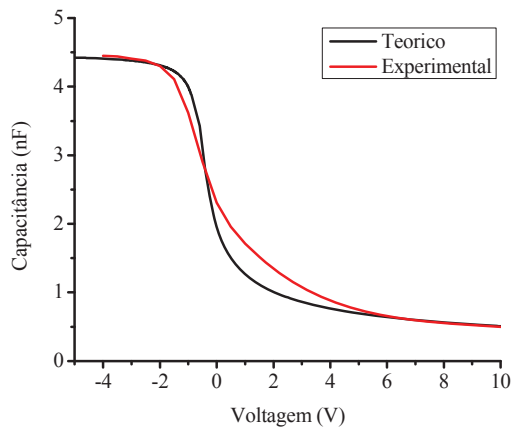
Figura 19: Curvas em função da voltagem: a) Capacitância e b) perda dielétrica em função da voltagem variando a espessura do semicondutor. Curva simulada usando $f=100\text{ Hz}$ e $\mu=10^{-9}\text{ m}^2/\text{V.s}$.

3.3 Comparação com resultados experimentais e discussão

Mostra-se na Figura 20 a comparação das curvas simuladas com o circuito equivalente modificado e curvas experimentais obtidas no Laboratório de Dispositivos e Sensores Orgânicos (LaDSOr). O capacitor MIS foi preparado depositando uma solução de P3HT diretamente (*casting*) sobre um filme de óxido de alumínio de espessura de 75 nm. A espessura do semicondutor, calculada usando as curvas de capacitância em função da frequência mostradas na Figura 8, é de 4,6 μm .

As curvas experimentais de capacitância em função da voltagem obtidas com esse capacitor mostraram que a depleção cresce continuamente atingindo 170 nm em 10 V. Como o valor da espessura do semicondutor é muito grande (4,6 μm), o crescimento da camada de depleção só é interrompido pela ruptura dielétrica do dispositivo. Estes resultados confirmam experimentalmente que o dispositivo funciona no regime de depleção profunda como discutido no início deste capítulo.

a)



b)

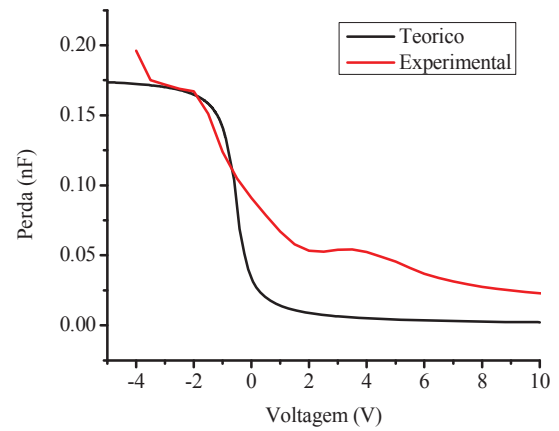


Figura 20: Comparação teórico/experimental da a) capacitância e b) perda dielétrica. A amostra possui $d_s=4,6$ μm , $d_I=75$ nm, $f=10$ Hz, $N_a=9 \times 10^{22}$ m^{-3} e $\mu=6 \times 10^{-10}$ $\text{m}^2/\text{V.s.}$.

As curvas mostradas na Figura 20 não correspondem ao ajuste da curva teórica com a experimental, pois os resultados experimentais incluem, por exemplo, os efeitos de estados interfaciais (evidenciado pelo pico na curva de perda dielétrica) e de uma corrente de fuga através do isolante. Portanto, devido a estes efeitos, as curvas não são coincidentes. O fenômeno de estados interfaciais será tratado no próximo capítulo. A fuga de corrente aumenta principalmente a perda dielétrica do sistema no regime de acumulação [14]. Entretanto, como mostra a figura, as curvas da capacitância teórica e experimental têm os mesmos formatos em função da voltagem.

Portanto, o modelo de circuito equivalente usado nesse trabalho apresenta resultados muito mais satisfatórios do que os resultados obtidos com o circuito equivalente frequentemente descrito na literatura. Pode-se observar também que a comparação entre os resultados teóricos/experimentais não estão muito distantes. O circuito equivalente mostrado na Figura 17 representa o comportamento básico do capacitor MIS e assim constitui um gabarito para o estudo de outros efeitos.

Capítulo 4 – Capacitor MIS com estados interfaciais

Os estados interfaciais são níveis energéticos permitidos dentro da banda proibida, localizados na interface isolante/semicondutor, os quais são gerados por defeitos de ligações das moléculas do semicondutor. Em geral, cada nível de energia é considerado tanto um nível doador quanto um nível aceitador. Em termos de elétrons, os níveis aceitadores que estão na metade superior da banda proibida, são considerados neutros quando vazios, e negativamente carregados quando preenchidos. Os níveis doadores estão localizados na metade inferior da banda proibida e são considerados neutros quando preenchidos e positivamente carregados quando vazios.

A maior contribuição dos estados interfaciais ocorre no regime de depleção, uma vez que neste regime o nível de Fermi pode varrer praticamente toda a banda proibida. A aplicação de um sinal ac faz com que cargas sejam armazenadas ou liberadas das armadilhas em um intervalo de energia de poucos kT/q próximo ao nível de Fermi. Para este processo dinâmico de captura e liberação de carga se pode associar aos estados interfaciais uma admitância $Y_{it}=G_{it}+j\omega C_{it}$ [21] cujo valor depende diretamente da frequência de oscilação do sinal ac e também da densidade de estados interfaciais N_s .

Praticamente todos os capacitores MIS orgânicos apresentam efeitos de estados interfaciais. Portanto, para se ter um circuito que sirva de gabarito para o estudo de outros efeitos nos dispositivos MIS é importante a inclusão de elementos que representem os estados interfaciais. Neste capítulo será discutido o efeito gerado pelos estados, ou armadilhas, interfaciais nas curvas de capacitância e perda dielétrica de um capacitor MIS. Os estados interfaciais estão distribuídos ao longo da banda proibida. Geralmente assume-se que os estados interfaciais estão distribuídos uniformemente ao longo da banda proibida. No entanto, a análise de estados localizados num único nível de energia auxilia no equacionamento dos

seus efeitos e na compreensão dos resultados. Neste capítulo aborda a representação por circuito equivalente dos estados interfaciais considerando dois casos distintos: estados localizados em um único nível de energia e estados distribuídos uniformemente na banda proibida.

4.1 - Estados interfaciais com um nível de energia

Inicialmente considera-se que na banda proibida existem estados interfaciais que têm um único nível de energia. A Figura 21 ilustra esta situação.

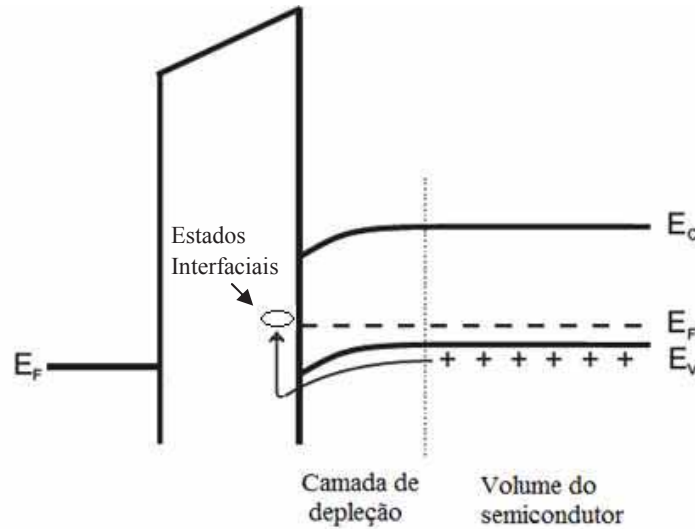


Figura 21: Representação do diagrama de bandas para um capacitor MIS com estados interfaciais com um único nível.

O processo de captura, armazenamento e liberação de portadores pelos estados interfaciais podem ser interpretados em termos de armazenamento ou perda de energia. Assim, pode se associar os estados interfaciais a uma admitância, que para um único nível pode ser escrita como [21]:

$$Y_{it} = j\omega \frac{q^2}{kT} \frac{N_s f_0 (1 - f_0)}{1 + j\omega (1 - f_0) / c_p p_s} \quad (36)$$

onde N_s é a densidade de estados interfaciais, ou seja, o número de estados por unidade de área, c_p é a probabilidade de captura de portadores em um nível, p_s é a densidade de buracos na interface semiconductor/isolante e f_0 é a função de distribuição de Fermi-Dirac aplicada ao nível dos estados interfaciais, dada por:

$$f_0 = \frac{1}{1 + \exp\left(\frac{E-E_F}{kT}\right)}. \quad (37)$$

Separando na equação 36 a parte real e imaginária, obtêm-se a capacitância e a condutância respectivamente, que são dadas por:

$$C_{it} = \frac{C_e}{1 + (\omega\tau)^2} \quad (38)$$

$$G_{it} = \frac{C_e\omega^2\tau}{1 + (\omega\tau)^2} \quad (39)$$

com

$$C_e = \frac{q^2 N_s f_0 (1 - f_0)}{kT}. \quad (40)$$

Nesse caso a constante de tempo, τ , é dada por $\tau = (1 - f_0)/c_p p_s$. Conhecendo-se a condutância, equação 39, é possível encontrar a perda dielétrica. Por definição, como descrito no item 2.2, a perda dielétrica é a razão da condutância pela frequência angular, assim:

$$\frac{G_{it}}{\omega} = \frac{C_e\omega\tau}{1 + (\omega\tau)^2} \quad (41)$$

Nas equações 40 e 41 a capacitância e a perda dielétrica dependem da frequência angular. Derivando a equação 41 com relação a $\omega\tau$, e igualando a zero, é possível encontrar quando a perda é máxima e como resultado, tem-se:

$$\omega\tau = 1 \quad (32)$$

Portanto, quando $\omega\tau = 1$ tem-se a que a perda produzida pelos portadores nos estados interfaciais é máxima. Isto implica que para sinais com frequências muito menores

que $1/\omega$, as cargas acompanham a flutuação do nível de Fermi; entretanto, esta flutuação é muito lenta e praticamente não se observa o efeito dos estados interfaciais. Para frequências muito maiores que $1/\omega$, a flutuação do nível de Fermi é tão rápida que as cargas não conseguem acompanhar o processo de captura e liberação das armadilhas interfaciais, resultando também em baixas perdas de energia.

Como os estados interfaciais modificam a capacitância e a condutância do semiconductor, é necessário também modificar o circuito equivalente de um MIS para que este efeito seja considerado. Assim, o circuito equivalente do MIS no regime de depleção, com adição do efeito de estados interfaciais em um único nível, é mostrado na Figura 22.

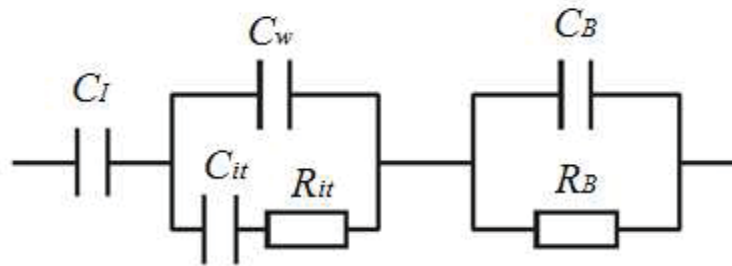


Figura 22: Circuito equivalente para o regime de depleção com estados interfaciais em um único nível.

A capacitância C_{it} em série com uma resistência R_{it} são colocadas em paralelo com a capacitância da camada de depleção, pois os fenômenos dos estados interfaciais e a variação da camada de depleção ocorrem simultaneamente. Nesse caso, o capacitor C_s foi nomeado C_w , termo que representa capacitância de depleção. Vale ressaltar que os estados interfaciais induzem efeitos de maior intensidade no regime de depleção. Portanto, somente neste regime é necessário incluir elementos para representá-los. Isto resulta no fato de que quando existem estados interfaciais é necessário um circuito equivalente para o regime de acumulação, dado pela figura 17, e outro para representar a depleção, dado pela figura 22.

O fenômeno dos estados interfaciais tem a principal característica de ser observado em frequências relativamente baixas, não ultrapassando 1 kHz. Por isso ao

adicionar o ramo $R_{it}C_{it}$ em paralelo com C_W será observado uma relaxação em baixas frequências.

4.1.1 – Simulação da capacitância em função da voltagem considerando estados interfaciais com único nível de energia.

Neste item apresentam-se as curvas de capacitância e da perda dielétrica em função da voltagem, simuladas considerando a existência de estados interfaciais de único nível de energia. As simulações foram realizadas utilizando os circuitos equivalentes mostrados na Figura 17, para o regime de acumulação, e da Figura 22 para o regime de depleção. A princípio se utiliza uma densidade de estados interfaciais N_s igual a $2 \times 10^{14} \text{ m}^{-2}$ e uma probabilidade de captura c_p de $10^{-14} \text{ m}^3/\text{s}$, exceto quando outros valores forem mencionados.

Na Figura 23 são mostrados os resultados da simulação para diferentes frequências do sinal ac.

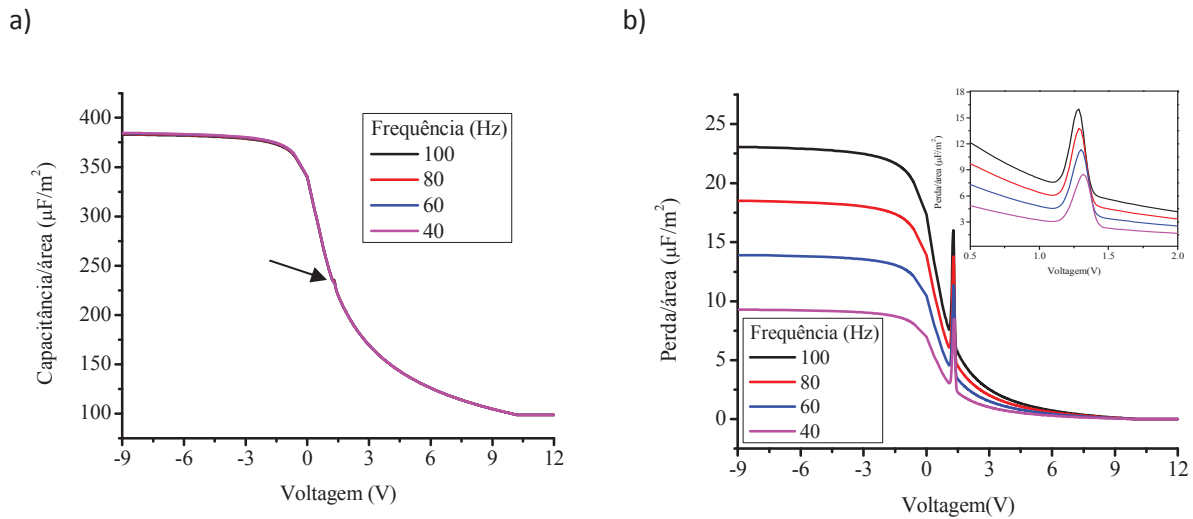


Figura 23: (a) Capacitância e (b) perda dielétrica em função da voltagem, variando a frequência, para um dispositivo com estados interfaciais em um único nível energético.

Observa-se na Figura 23.a que a capacitância do sistema não é alterada com a variação da frequência do sinal ac. Isto ocorre, porque o intervalo de frequência escolhido está muito abaixo da frequência do pico de dispersão Maxwell-Wagner. Deste modo todos os portadores majoritários respondem instantaneamente à flutuação do campo elétrico. O efeito gerado pelos estados interfaciais na capacitância é apenas um pequeno alargamento da curva no regime de depleção, na posição indicada pela seta, que neste caso praticamente não é observável.

A interação das cargas com os estados interfaciais é mais evidente nas curvas de perda dielétrica. Na Figura 23.b mostra-se as curvas de perda dielétrica em função da voltagem onde se pode observar que os estados interfaciais geram um pico no regime de depleção, cuja intensidade varia com a frequência do sinal ac. O destaque da Figura 23.b ilustra a ampliação do pico na curva de perda dielétrica.

A posição e a amplitude do pico se modificam com uma variação na frequência do sinal ac. Isto ocorre, devido ao fato de que a constante de tempo dos estados interfaciais depende diretamente da função estatística de Fermi-Dirac. Isto é, depende da diferença entre a energia do nível de Fermi e a energia dos estados interfaciais. Assim, como a frequência está variando, a posição de máxima resposta dos estados interfaciais, que é dada por $\omega\tau = 1$ também varia. Por esta razão o máximo da curva de perda em função da voltagem se desloca com a frequência. A modificação na amplitude está relacionada com o número de portadores nos estados interfaciais que respondem ao sinal ac. Quando se tem um estado muito profundo, é necessário que a frequência do sinal ac seja baixa para dar tempo suficiente para que a carga responda, e deste modo ser capturada e liberada, contribuindo para a admitância.

A Figura 24 ilustra as curvas de capacitância e de perda dielétrica em função da voltagem para diferentes densidades de estados interfaciais. Novamente pode se observar que a capacitância do sistema não é modificada devido aos mesmos motivos já mencionados

anteriormente. Na curva de perda dielétrica, Figura 24.b, observa-se quanto maior é a densidade de estados interfaciais maior é a amplitude do pico, isto porque maior será a quantidade de carga que pode ser armazenada e liberada. Uma variação da densidade de estados interfaciais não produzirá uma variação na posição do pico, pois a constante de tempo não depende da densidade de estados interfaciais.

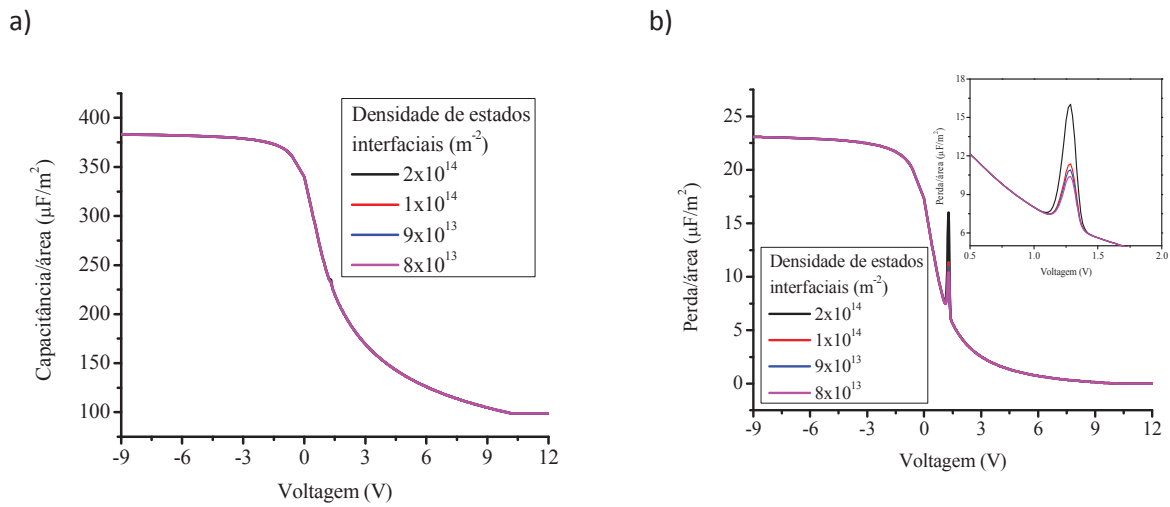
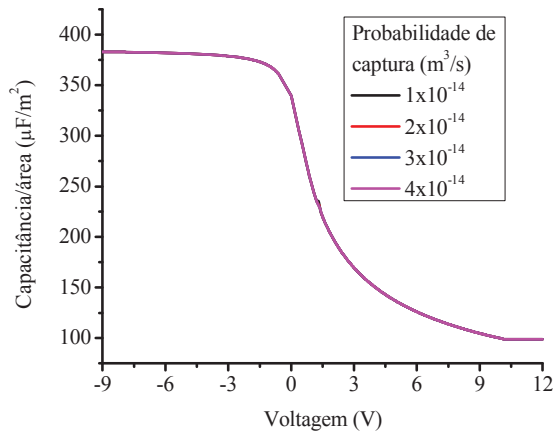


Figura 24: Curvas da (a) capacitância e (b) perda dielétrica em função da voltagem, variando a densidade de estados interfaciais com um único nível de energia.

Na Figura 25, mostra-se a capacitância e perda dielétrica em função da voltagem variando a probabilidade de captura. Como se pode observar, na Figura 25.a a capacitância quase não sofre alteração, e isto está relacionado aos motivos já discutidos anteriormente. Nas curvas de perda dielétrica, Figura 25.a, observa-se que a posição do pico é deslocada para voltagens maiores quando a probabilidade de captura aumenta e que a amplitude do pico diminui. Isto ocorre, pois a probabilidade de captura altera a constante de tempo dos estados interfaciais.

a)



b)

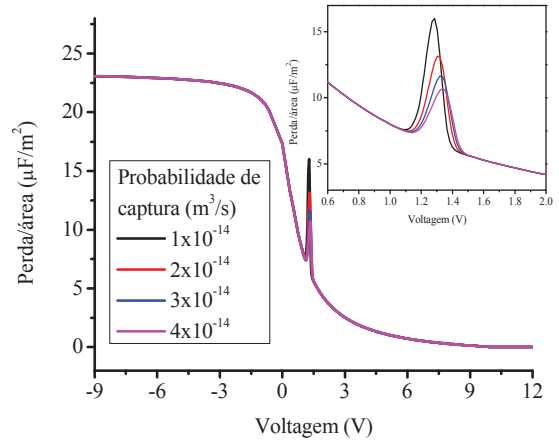


Figura 25: a) Capacitância e b) perda dielétrica em função da voltagem com estados interfaciais, variando a probabilidade de captura.

Mostrou-se neste item que os estados interfaciais localizados em um único nível energético geram um pico com uma pequena largura nas curvas de perda dielétrica em função da voltagem, e as curvas de capacitância permanecem praticamente inalteradas. A amplitude e a posição deste pico alteram-se com a variação da frequência do sinal ac.

4.2 - Estados interfaciais com vários níveis de energia

Neste item é abordada a condição em que os estados interfaciais estão distribuídos em diferentes níveis energéticos na banda proibida. A Figura 26 ilustra esta situação.

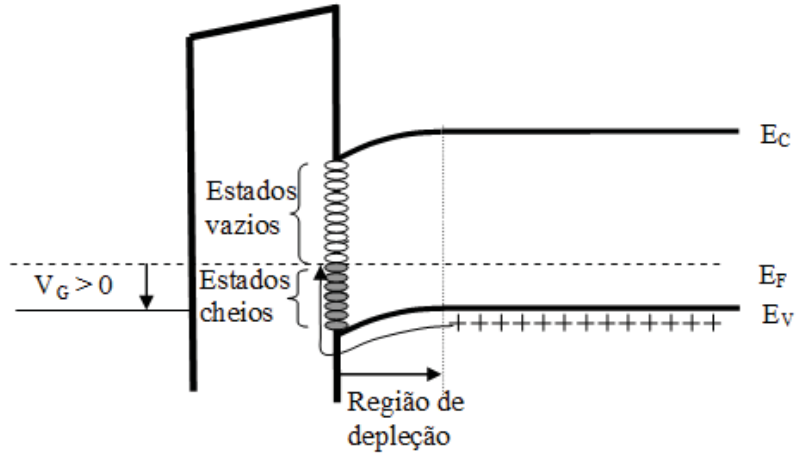


Figura 26: Diagrama de banda para um capacitor MIS contendo vários níveis de estados interfaciais.

A posição do nível de Fermi determina quais os níveis de estados interfaciais estão preenchidos e quais estão vazios. Os níveis de estados interfaciais abaixo do nível de Fermi são considerados preenchidos por elétrons e os níveis acima estão vazios. À medida que a voltagem do *gate* varia, a posição em que o nível de Fermi “toca” a interface é modificada, promovendo captura ou liberação de cargas de estados interfaciais em diferentes níveis de energia.

A admitância, relacionada a este sistema de distribuição de níveis energéticos permitidos ao longo da banda proibida, é dada por [21]:

$$Y_{it} = j\omega \frac{q^2}{kT} \int \frac{N_{ss} f_0 (1 - f_0)}{1 + j\omega (1 - f_0) / c_p p_s} dE \quad (43)$$

onde N_{ss} é a densidade de estados interfaciais, mas neste caso a densidade deve ser especificada em relação à área e à energia tendo unidades de $m^{-2}eV^{-1}$.

A admitância está relacionada com uma pequena variação de energia, de poucos kT/q , devido a flutuação do nível de Fermi gerada pelo sinal ac. Deste modo pode-se considerar N_{ss} e f_0 constantes. Fazendo a substituição de que $f_0(1 - f_0) = (kT/q)(df_0/dE)$ [21], a equação 44 pode ser facilmente integrada em relação a derivada da função probabilística de Fermi-Dirac, que varia entre 0 e 1. O resultado será:

$$Y_{it} = \frac{qN_{ss}}{2\tau} \ln(1 + (\omega\tau)^2) + \frac{jqN_{ss}}{\tau} \arctg(\omega\tau) \quad (44)$$

τ é a constante de tempo, que neste caso é dada por $\tau = 1/c_p p_s$. Aqui a constante de tempo é uma função que não depende da diferença de energia do nível de Fermi com a energia do estado interfacial, diferentemente do caso de um único nível. Com a equação 44, é possível calcular a capacitância e a perda dielétrica para um sistema com vários níveis de energia. As equações a seguir, fornecem a capacitância e a perda dielétrica respectivamente:

$$C_{it} = \frac{qN_{ss}}{\omega\tau} \arctg(\omega\tau) \quad (45)$$

$$\frac{G_{it}}{\omega} = \frac{qN_{ss}}{2\tau\omega} \ln(1 + (\omega\tau)^2). \quad (46)$$

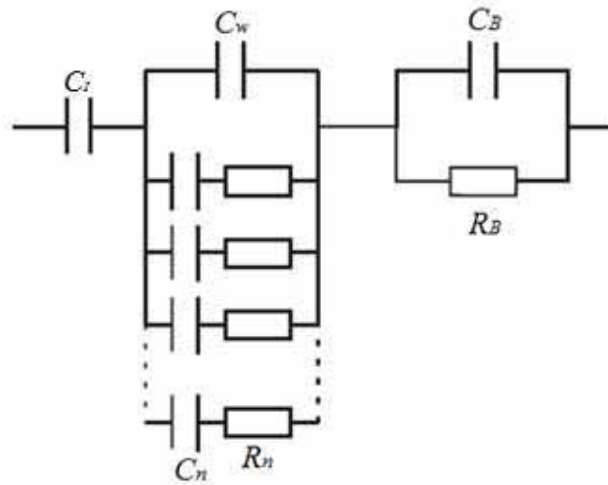
Conhecendo essas duas equações, também é possível encontrar a condição de maior perda de uma distribuição de vários níveis de estados interfaciais. Derivando a equação da perda dielétrica com relação a $\omega\tau$, e igualando a zero, obtém-se que para este caso:

$$\omega\tau \cong 1,98. \quad (47)$$

Pode-se observar que a condição de maior perda (melhor resposta dos estados interfaciais distribuídos em vários níveis) é diferente daquela para um único nível. Isso pode ser explicado pelo fato de que os elétrons não interagem apenas com um único nível, mas sim com um conjunto de níveis próximo ao nível de Fermi.

Para incluir o efeito dos estados interfaciais distribuídos em vários níveis é necessário modificar o circuito equivalente do capacitor MIS. Como mostrado na Figura 27.a cada nível de energia corresponde a um elemento RC em série. Para considerar todos os níveis que interagem com o nível de Fermi é necessário usar um circuito equivalente para representar todos os níveis de energia. Este circuito é mostrado na Figura 27.b e ele é constituído pelo resistor R_{it} em paralelo com o capacitor C_{it} , cujos valores são obtidos das equações 45 e 46 e representam o efeito de todas as armadilhas interfaciais que interagem com o nível de Fermi.

a)



b)

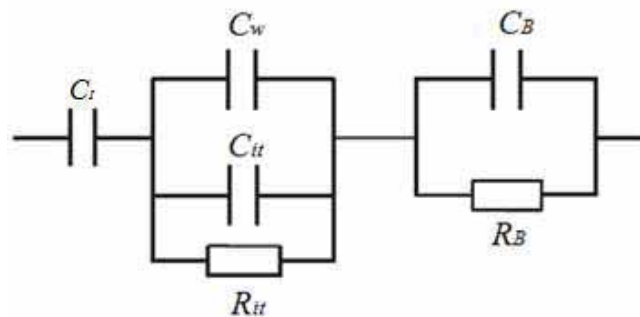
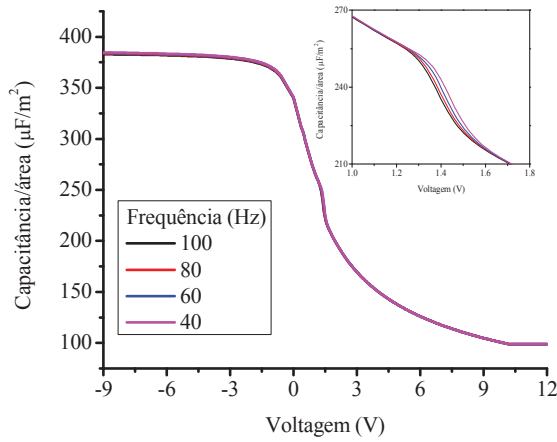


Figura 27: (a) Circuito equivalente para o regime de depleção evidenciando os elementos RCs associado a cada nível de energia dos estados interfaciais; (b) Circuito equivalente incluindo os elementos R_{it} e C_{it} em paralelo que representa a impedância de todos os estados interfaciais.

4.2.1 - Simulação de capacitância em função da voltagem para uma distribuição de níveis de estados interfaciais

Utilizando o circuito equivalente mostrado na Figura 27.b, para o regime de depleção e o circuito da Figura 17 para o regime de acumulação, podem-se simular as curvas de capacitância e perda dielétrica em função da voltagem considerando uma distribuição de níveis de estados interfaciais. Este resultado, quando se varia a frequência do sinal ac, pode ser observado na Figura 28 onde foi usado $N_{ss} = 1 \times 10^{15} \text{ m}^{-2} \text{ eV}^{-1}$.

a)



b)

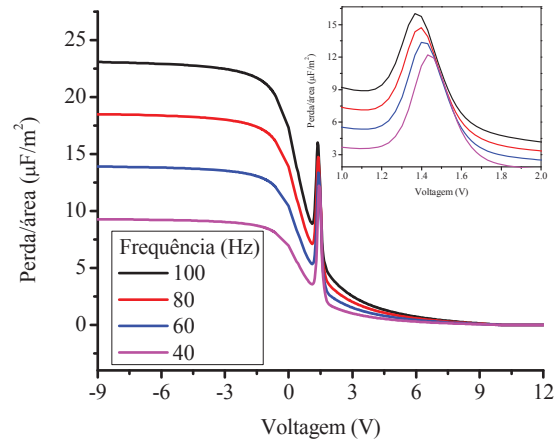


Figura 28: (a) Capacitância e (b) perda dielétrica em função da voltagem, variando a frequência e considerando a existência de uma distribuição de níveis de estados interfaciais.

Na Figura 28.a observa-se novamente que a capacitância do MIS sofre apenas uma pequena alteração no regime de depleção, mesmo considerando vários níveis de estado interfaciais e uma variação da frequência do sinal ac. As curvas de perda dielétrica, Figura 28.b, apresentam um pico no regime de depleção. Quando se tem uma distribuição dos estados interfaciais ao longo da banda proibida há um alargamento do pico, pois uma maior faixa em energia responde ao sinal elétrico. Observa-se um deslocamento do pico para menores voltagens quando a frequência do sinal ac aumenta, assim como uma diminuição na amplitude. Neste caso, a constante de tempo dos estados interfaciais é independente da diferença da energia de Fermi com a energia dos estados interfaciais. Quanto maior é a profundidade, em energia, dos estados interfaciais, menor deve ser a frequência do sinal ac, para que a carga elétrica aprisionada possa responder à flutuação do campo elétrico. A profundidade dos estados interfaciais está relacionada com a posição do nível da armadilha na banda proibida, os estados profundos estão localizados mais próximos à banda de condução e é necessário uma voltagem maior no *gate* para que o nível de Fermi interaja com o nível da armadilha. Por isso, ao diminuir a frequência o pico se desloca para maiores voltagens (níveis mais profundos na banda proibida) interagindo com uma maior quantidade de cargas. Por

outro lado à medida com que a frequência do sinal ac aumenta, o pico se desloca para voltagens mais baixas e sua amplitude diminui. Portanto, através dos picos das curvas de perda em curvas obtidas com sinal ac de diferentes frequências é possível determinar a distribuição dos estados interfaciais (N_{ss}) ao longo da banda proibida [15].

A Figura 29 ilustra as simulações para diferentes valores de N_{ss} . O valor de N_{ss} somente altera a amplitude do pico de perda dielétrica como se pode observar na Figura 29.b. Quanto maior for o valor de N_{ss} maior será a quantidade de carga que será armazenada ou liberada das armadilhas interfaciais e maior será a perda dielétrica.

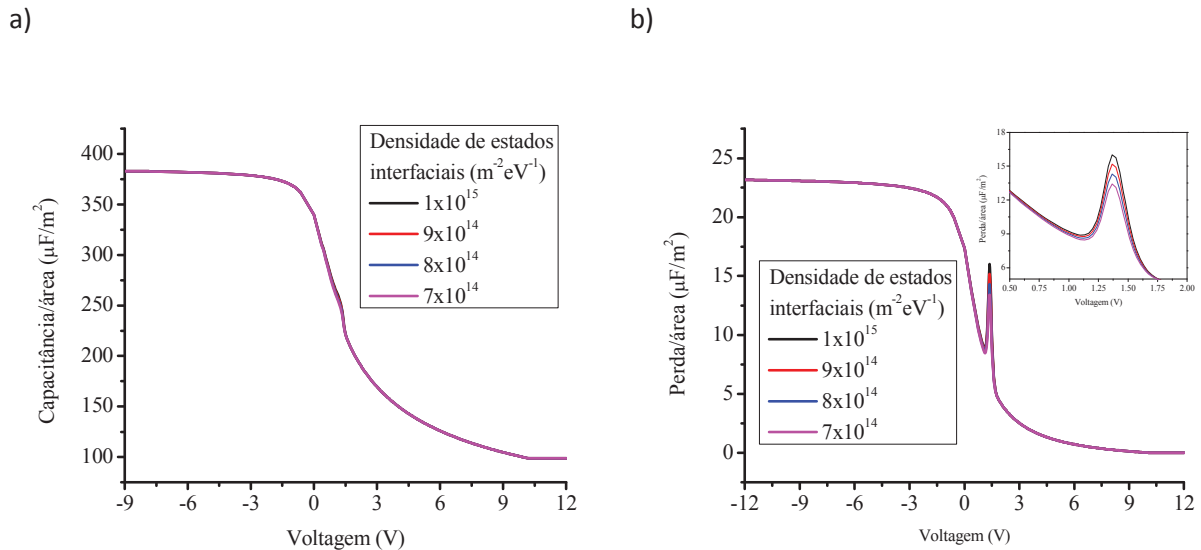


Figura 28: Curvas de (a) Capacitância e (b) perda dielétrica em função da voltagem, variando a densidade de estados interfaciais para uma distribuição de níveis na banda proibida.

Outro efeito dos estados interfaciais está relacionado à formação de uma histerese nas curvas de capacitância e perda dielétrica quando se varia a voltagem em ciclos. Quando a voltagem varia o nível de Fermi varre a banda proibida e, cargas ficam presas nas armadilhas e nem sempre são liberadas, altera a posição do *flat-band* e consequentemente deslocam as curvas de capacitância e de perda dielétrica. A quantidade máxima de carga que pode ficar retida nas armadilhas é dada por:

$$Q_{it} = q \int_{E_c}^{E_v} N_{ss} dE. \quad (48)$$

Como a densidade de estados interfaciais é considerada constante em toda banda proibida, tem-se:

$$Q_{it} = qN_{ss}E_G \quad (49)$$

onde E_G é a energia da banda proibida e é equivalente a diferença de energia entre a base da banda de condução e o topo da banda de valência.

Mostram-se na Figura 29 as curvas de capacitância e da perda dielétrica mostrando o efeito de histerese. Nestas simulações a energia da banda proibida foi considerada como sendo 1,8 eV [22], pois este é o valor aproximado para o P3HT.

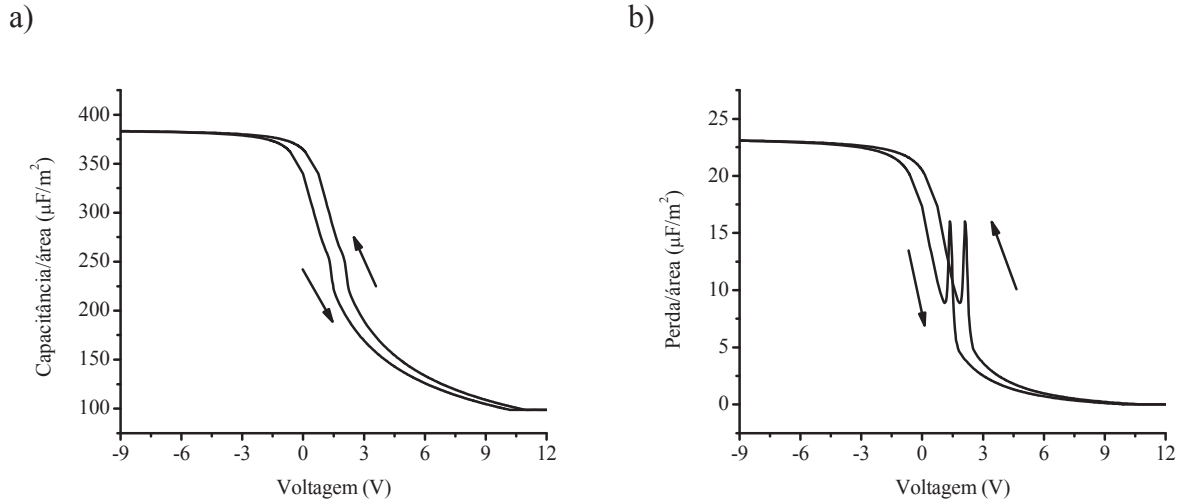


Figura 29: Curvas de (a) capacitância e (b) perda dielétrica em função da voltagem considerando o efeito de histerese.

A diferença nas curvas da capacitância e da perda dielétrica obtidas num ciclo completo, ou seja, área da histerese fornece a quantidade de carga que fica armazenada nos estados interfaciais. Cargas em estados mais profundos, que são captadas em voltagens maiores, possuem um tempo de decaimento muito maior que os rasos, portanto, quanto maior valor da voltagem final num ciclo, maior a quantidade de cargas ficará presa.

Concluindo, as curvas de perda dielétrica são mais sensíveis aos efeitos dos estados interfaciais do que as curvas de capacitância. A marca característica dos estados interfaciais é um pico na curva de perda, no regime de depleção, cuja amplitude e posição se alteram com a frequência do sinal ac. Esta variação da posição do pico permite encontrar a distribuição dos estados interfaciais ao longo da banda proibida. Quando um ciclo de voltagem é aplicado ao capacitor MIS, uma histerese pode aparecer devido às cargas que ficam presas nas armadilhas interfaciais. As simulações apresentadas evidenciam qualitativamente todas as características básicas dos estados interfaciais. No entanto, a largura dos picos é muito mais estreita e o efeito na curva de capacitância é muito menor que os encontrados nos resultados experimentais. Este fato mostra que é necessário levar em consideração outros efeitos para reproduzir a forma básica das curvas de capacitância e perda dielétrica do MIS, como por exemplo a flutuação do potencial de superfície [21].

Capítulo 5 - Efeitos gerados pela luz no capacitor MIS polimérico

Neste capítulo serão desenvolvidas as equações básicas e discutidos os resultados das simulações para tratar do efeito da luz em um capacitor MIS, usando representação por circuito equivalente. A interação da luz altera a capacitância do MIS e por essa razão na literatura o efeito é denominado de fotocapacitância.

A incidência de luz num capacitor MIS, com energia maior que a da banda proibida do semiconductor, promove elétrons da banda de valência para a banda de condução como ilustrado na Figura 30. Os elétrons na banda de condução e os buracos na banda de valência podem interagir através de forças coulombianas, formando um estado ligado denominado éxciton.

Três processos distintos podem ocorrer, os quais são indicados pelas setas na Figura 30:

- i)* os elétrons movem na banda de condução e buracos na banda de valência, contribuindo para o aumento na densidade de portadores livres;
- ii)* os éxcitons decaem e podem emitir luz. Este processo ocorre quando o campo elétrico não é suficientemente intenso para dissociar os éxcitons [23];
- iii)* portadores gerados pela luz interagem diretamente com os estados interfaciais, na superfície com o isolante.

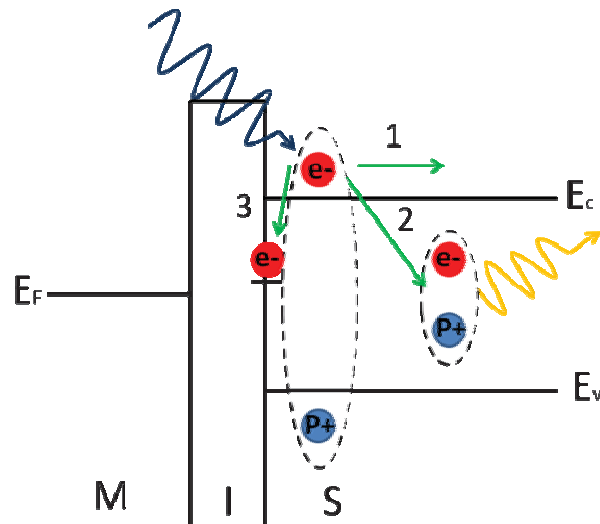


Figura 30: Representação do diagrama de energia, para um capacitor MIS, quando um par elétron buraco é gerado por um fóton ilustrando três processos distintos: (1) formação de portadores na banda de valência e condução; (2) recombinação do éxciton e emissão de radiação; (3) captura de um elétron por estado interfacial. Neste caso, E_c se refere a energia mínima da banda de condução, E_v a energia máxima da banda de valência, e E_F a energia do nível de Fermi.

Em um capacitor MIS os processos ilustrados na Figura 30 modificam as curvas características de capacitância e da perda dielétrica em função da voltagem. Neste capítulo desenvolve-se a análise destes efeitos, os quais são associados à representação por um circuito equivalente para simular o comportamento dos capacitores MIS sob iluminação. Trata-se de uma abordagem simplificada onde se considera que toda carga gerada está apta a responder ao sinal elétrico ac e que não existem estados interfaciais.

5.1 – Equações para o estudo da fotocapacitância

A definição de capacitância, equação 31 [13, 16,17], pode ser reescrita como

$$C = \frac{Q_s}{V}$$

onde Q_s são as cargas do semicondutor. O sinal negativo foi eliminado, pois se interessa apenas pelo módulo da carga. Supondo que a incidência de luz aumenta a quantidade de cargas no semicondutor, o valor da carga total sob a iluminação () é dado por:

$$Q'_s = Q_s + Q_l \quad (51)$$

onde Q_l é a quantidade de carga gerada exclusivamente pela interação com a luz. Assim a capacitância do semiconductor será dada por:

$$C'_s(V_s) = \frac{d(Q_s + Q_l)}{dV_s} \quad (52)$$

ou

$$C'_s(V_s) = C_s(V_s) + \frac{dQ_l}{dV_s}. \quad (53)$$

Portanto, a capacitância do semiconductor aumenta da quantidade $\frac{dQ_l}{dV_s}$ quando este está sob o efeito da luz. No desenvolvimento mostrado a seguir será determinado o valor do incremento da capacitância devida as cargas geradas pela luz, cujo valor é:

$$C_l(V_s) = \frac{dQ_l}{dV_s}. \quad (54)$$

Nas medidas de impedância em função da voltagem a forma da variação da tensão no tempo é escolhida nos experimentos. Por essa razão, se expressa o potencial de superfície, V_s , em função do tempo. Reescrevendo a equação anterior e utilizando a regra da cadeia, obtém-se:

$$C_l(t) = \frac{dQ_l(t)}{dt} \frac{1}{\frac{dV_s}{dt}} \quad (55)$$

Para se calcular $\frac{dQ_l(t)}{dt}$ assume-se que a carga gerada pela luz numa dada posição do semiconductor, por unidade de tempo, é proporcional a intensidade do campo elétrico $\frac{dV_s}{dx}$ e a intensidade de luz I . Deste modo a equação da taxa de geração de carga induzidas pela luz é dada por:

$$\frac{dQ_l(t)}{dt} = bI \left. \frac{dV_s}{dx} \right|_w \quad (56)$$

onde b é uma constante de proporcionalidade.

A geração de portadores pela luz ocorre na camada de acumulação e na camada depleção, porque existe o campo elétrico que interfere no processo de recombinação. No entanto, como a extensão da camada de acumulação é muito menor que a da depleção, a quantidade de cargas geradas é muito menor que na depleção. Por esta razão é analisado somente os efeitos na depleção. Através da solução da equação de Poisson, equação 34, a quantidade de carga gerada pode ser reescrita como:

$$\left. \frac{dV_s}{dx} \right|_w = \frac{qN_a}{\epsilon_s} w \quad (57)$$

e

$$\frac{dQ_l(t)}{dt} = \frac{qbIN_a w}{\epsilon_s}. \quad (58)$$

Dessa forma, o incremento da capacitância do semiconductor sob iluminação é dada por:

$$C_l(t) = \frac{qbIN_a w}{\epsilon_s} \frac{1}{\frac{dV_s}{dt}}. \quad (59)$$

Para completar o cálculo para um capacitor MIS será assumido que as medidas experimentais são realizadas variando-se a voltagem de *gate* linearmente no tempo. Entretanto, isto não implica em uma variação linear no potencial de superfície do semiconductor. Assim, para calcular a variação do potencial de superfície em função do tempo, é necessário relacionar o potencial de *gate* com o potencial de superfície [13]:

$$V_G = V_I + V_s \quad (60)$$

onde V_I é o potencial elétrico no isolante, que pode ser dado por:

$$V_I = \frac{Q_s'}{C_I}. \quad (61)$$

Usando as equações 51, 60 e 61, obtém-se:

$$V_G = \frac{Q_s + Q_l}{C_I} + V_s. \quad (62)$$

Como a quantidade de carga no semiconductor, na ausência de luz, é dada somente pelas cargas na camada de depleção, tem-se que:

$$V_G = \frac{qN_a w}{C_I} + \frac{Q_l}{C_I} + V_s , \quad (63)$$

e derivando a equação 63 em relação ao tempo:

$$\frac{dV_G}{dt} = \frac{qN_a}{C_I} \frac{dw}{dt} + \frac{1}{C_I} \frac{dQ_l}{dt} + \frac{dV_s}{dt} . \quad (64)$$

Usando que a espessura da camada de depleção, w , é dada pela equação 34 e derivando-a em relação ao tempo obtém-se:

$$\frac{dw}{dt} = \frac{\varepsilon_s}{qN_a w} \frac{dV_s}{dt} . \quad (65)$$

Substituindo a equação 58 e 65 na 64, e isolando o potencial de superfície, tem-se:

$$\frac{dV_s}{dt} = \left(\frac{dV_G}{dt} - \frac{bIqN_a w}{C_I \varepsilon_s} \right) \left(1 + \frac{\varepsilon_s}{C_I w} \right)^{-1} . \quad (66)$$

substituindo esse resultado na equação 59, finalmente encontra-se a equação para a capacitância de um semiconductor sob iluminação:

$$C_l(t) = \frac{qbIN_a w}{\varepsilon_s} \left(1 + \frac{\varepsilon_s}{C_I w} \right) \left(\frac{dV_G}{dt} - \frac{bIqN_a w}{C_I \varepsilon_s} \right)^{-1} . \quad (67)$$

Portanto, partindo da definição de capacitância foi possível desenvolver uma equação que fornece o incremento da capacitância do semiconductor provocada pela luz.

Para se obter o valor da capacitância de um dispositivo MIS usa-se o resultado da equação 67 na equação 53. Note-se que a equação 53 corresponde à soma de duas capacitâncias em paralelo e, portanto, no circuito equivalente do MIS a capacitância gerada pela luz, $C_l(t)$, deve ser colocada em paralelo à capacitância C_s do semiconductor sem iluminação.

5.3 – Simulação da capacitância em função da voltagem considerando o efeito da luz

Para simular as curvas de capacitância e perda dielétrica de um capacitor MIS, considerando o efeito da luz, o circuito equivalente mostrado na Figura 17 deve ser modificado. A equação 53 mostra que sob iluminação o semiconductor apresenta uma capacitância dada por $C'_s(V_s) = C_s(V_s) + C_l(V_s)$, que representa a soma em paralelo das capacitâncias do semiconductor no escuro (C_s) com a capacitância extra gerada pela luz (C_l). Desta forma todos os efeitos podem ser simulados da mesma forma que descrito no item 3.2, substituindo C_s por C'_s no circuito equivalente como mostra a Figura 31.

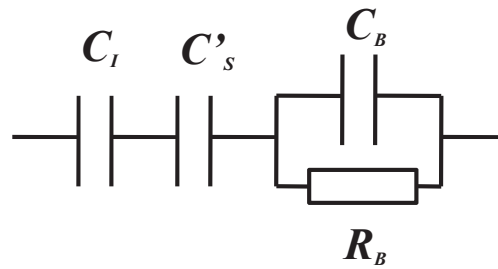
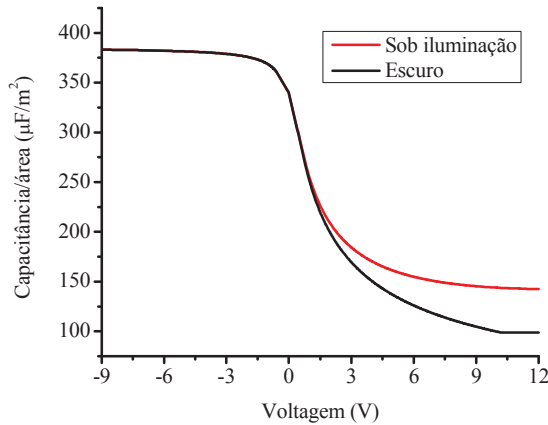


Figura 31: Circuito equivalente utilizado para simular curvas de capacitância e perda dielétrica em capacitores MIS na presença de luz.

Nas simulações a seguir foram considerados a rampa de voltagem $\frac{dV_G}{dt} = 1 \text{ V/s}$, o fator $I.b = 1 \times 10^{-12} \text{ m.C/V.s}$ (intensidade da luz multiplicada pela constante de proporcionalidade), a temperatura $T = 300 \text{ K}$ e a frequência do sinal ac de $f = 100 \text{ Hz}$, exceto se outros valores dessas variáveis forem mencionados. A Figura 32 ilustra as curvas de capacitância e da perda dielétrica em função da voltagem para os casos em que o capacitor MIS está no escuro ou sob iluminação.

a)



b)

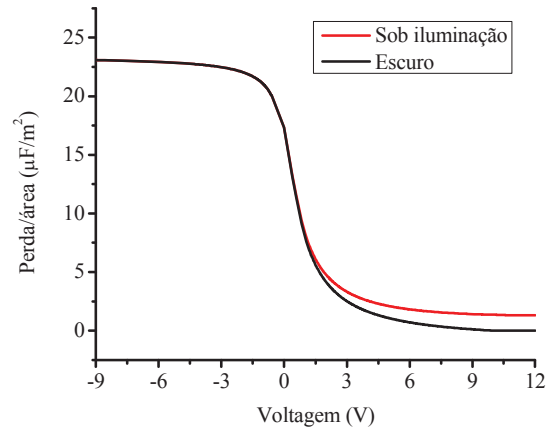
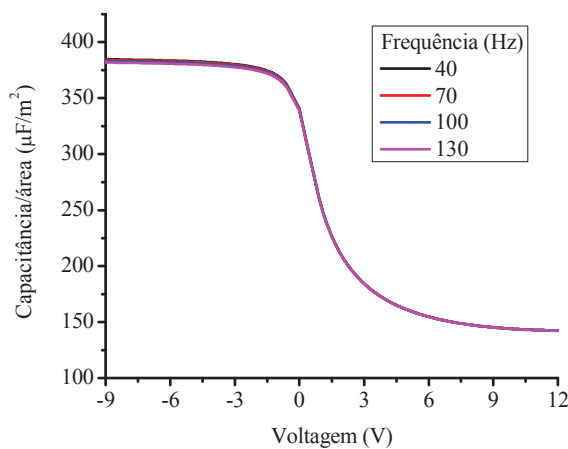


Figura 32: (a) Capacitância e (b) perda dielétrica em função da voltagem para o dispositivo na presença e ausência de luz.

Observa-se na Figura 32.a que a capacitância na depleção é alterada quando o dispositivo está sob iluminação. Conforme a equação 67 do item 5.1, a luz contribui com uma capacitância adicional. Na Figura 32.b, mostra-se que a iluminação também aumenta a perda dielétrica. A luz gera portadores móveis, diferentes dos presentes na camada de depleção e estes novos portadores contribuem para o aumento da perda do sistema. Por este motivo, a perda dielétrica não tenderá a zero quando o dispositivo estiver na depleção completa.

a)



b)

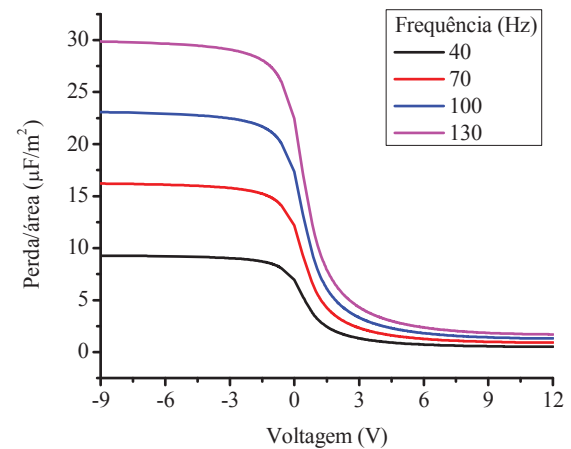


Figura 33: (a) Capacitância e (b) perda dielétrica em função da voltagem, variado a frequência para o dispositivo na presença de luz.

A Figura 33 ilustra as curvas de capacitância e da perda dielétrica para o capacitor MIS na presença de luz, variando a frequência do sinal ac. Observa-se que as curvas de capacitância em função da voltagem, Figura 33.a, não sofrem alteração com a mudança da frequência do sinal ac. Salientamos que as frequências escolhidas estão abaixo da frequência do pico de dispersão Maxwell-Wagner e as cargas geradas só contribuem com o acréscimo na capacitância do sistema, pois elas possuem mobilidade suficiente para acompanhar a oscilação do campo elétrico referente ao sinal ac.

Na Figura 33.b mostra-se que o aumento da frequência do sinal ac produz apenas o aumento na perda dielétrica no regime de acumulação. No entanto esta variação no regime de acumulação ocorre independentemente da luz. Afinal o efeito da luz só está sendo considerado na depleção.

Na Figura 34 mostram-se as curvas de capacitância e da perda dielétrica em função da voltagem quando se varia a intensidade da luz. Quanto maior for a intensidade da luz maior é o número de fótons que incide sobre o semiconductor e maior será o número de portadores gerados. Assim, a capacitância e a perda dielétrica aumentam na região de altas voltagens, devido ao aumento do número de portadores.

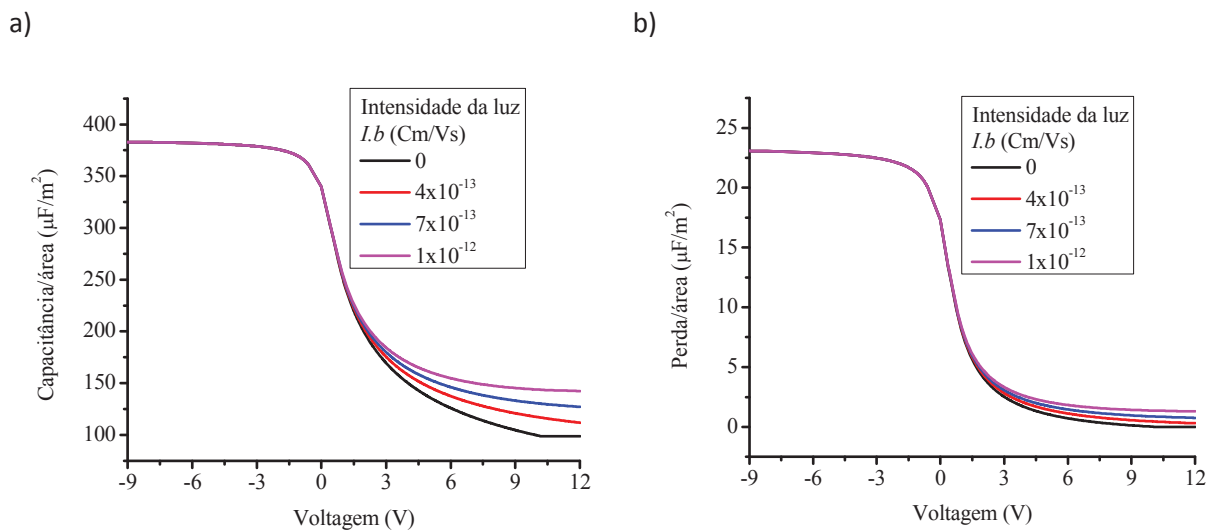


Figura 34: (a) Capacitância e (b) perda dielétrica em função da voltagem, variando a intensidade da luz.

Outra grandeza que se pode ser variar nas medidas de impedância é a taxa de crescimento da rampa de voltagem (dV/dt). A Figura 35 ilustra a situação onde um capacitor MIS está na presença de luz, e varia-se a taxa da rampa de voltagem.

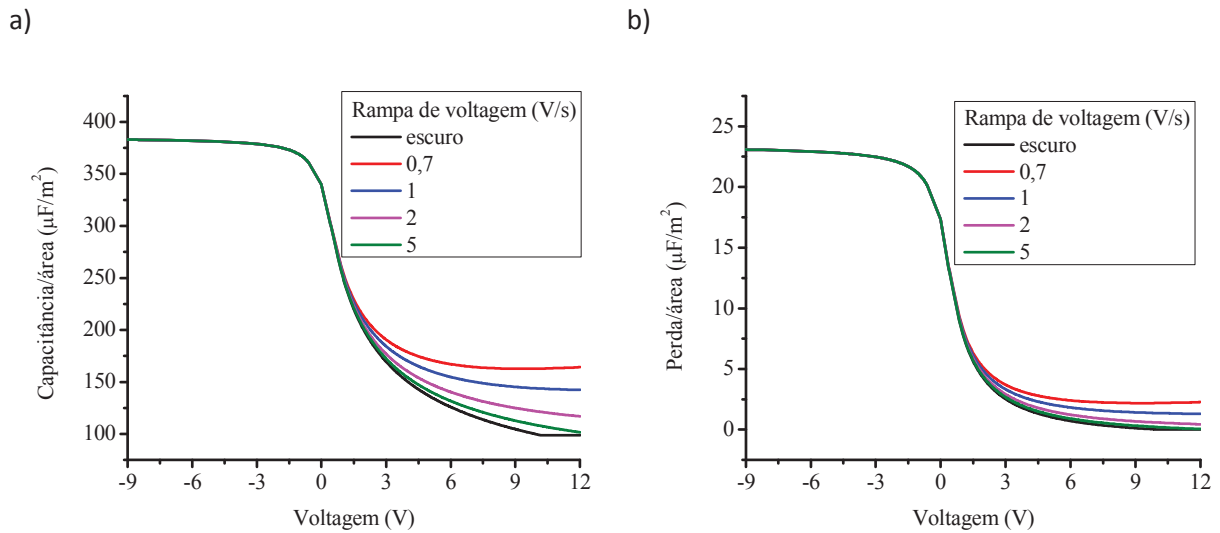


Figura 35: (a) Capacitância e (b) perda dielétrica em função da voltagem, variando a taxa da rampa de voltagem, para um dispositivo na presença de luz.

Observa-se que a capacitância do sistema diminui com o aumento da taxa da rampa de voltagem, como mostra a Figura 35.a. Quanto maior for a taxa de variação da voltagem mais a curva de capacitância se aproxima das curvas obtidas no escuro. Como a geração de carga é uma função que depende do tempo, quanto maior for a taxa da variação de voltagem menor será a quantidade de carga que estará apta a interagir com o sinal elétrico. Deste modo, a diminuição da quantidade de carga fará com que a capacitância do sistema diminua. Pelo mesmo motivo, a curva de perda dielétrica sofre uma diminuição com a taxa tendendo ao resultado obtido para o dispositivo no escuro, como ilustra a Figura 35.b.

5.4 – Histerese gerada pela incidência de luz no dispositivo

Neste item obtém-se as curvas de capacitância e da perda dielétrica quando o capacitor MIS é iluminado e é submetido a um ciclo completo de variação da voltagem. Inicia-se a medida no regime de acumulação em uma dada voltagem, aumenta-se o seu valor com uma taxa constante até se atingir o regime de depleção e finalmente retorna-se ao valor inicial da voltagem com a mesma taxa.

Se houver luz incidindo no capacitor MIS durante o ciclo de variação da voltagem, pode ocorrer a alteração da voltagem do *flat-band* dependendo. Quando a variação ocorre da acumulação para a depleção, não há cargas residuais em zero volt, pois os portadores majoritários têm alta mobilidade. No entanto, quando a variação da voltagem ocorre da depleção para a acumulação há uma carga remanescente em zero volt, pois na depleção a luz gera um excedente de cargas negativas que não são livres.

A voltagem de *flat-band* de um capacitor MIS refere-se à condição onde as bandas são planas como mostrado na Figura 2.a. Num capacitor MIS no escuro e livre de estados interfaciais e outros efeitos, esta condição ocorre quando a voltagem de *gate* e a voltagem de superfície são nulas ($V_G = 0$ e $V_S = 0$). Quando há cargas residuais no capacitor, estas devem ser compensadas por cargas nos eletrodos para se garantir a condição de *flat-band*.

Para calcular a mudança na voltagem de *flat-band*, com o capacitor sob iluminação, parte-se da equação 62 e escreve-se que

$$V_G^* = \frac{Q_s}{C_I} + V_s + \frac{Q_l}{C_I} \quad (68)$$

onde V_G^* é a voltagem no *gate* na presença de cargas remanescentes produzidas pela luz.

Observa-se que o termo $\frac{Q_s}{C_I} + V_s$ é equivalente à voltagem de *gate* que se teria na ausência de

luz, quando $\frac{Q_l}{C_I}$ deve ser zero. Deste modo tem se que:

$$V_G^* = V_G + \frac{Q_l}{C_I}. \quad (69)$$

Quando a quantidade de carga induzida pela luz for nula, a voltagem de *gate* não sofrerá mudança e a voltagem do *flat-band* também não será alterada. Portanto para se calcular V_G^* é necessário calcular o segundo termo da equação 68 que é feito integrando-se a equação 58 no tempo de varredura da voltagem, resultando em:

$$Q_l = \int_0^t \frac{q b I N_a w}{\epsilon_s} dt. \quad (70)$$

A camada de depleção pode ser expressa em função da voltagem de *gate* como mostrado na equação 17. Considerando constante a taxa de variação da voltagem, pode-se reescrever a equação 64 como:

$$Q_l = \frac{q b I N_a}{\epsilon_s} \int_0^t \left[-\frac{\epsilon_s}{C_I} + \sqrt{\left(\frac{\epsilon_s}{C_I}\right)^2 + \frac{2\epsilon_s \gamma t}{q N_a}} \right] dt \quad (71)$$

onde γ é a taxa de variação da voltagem. O resultado dessa integral é:

$$Q_l = \frac{q I b N_a}{\epsilon_s} \left[-\frac{\epsilon_s}{C_I} t + \frac{q N_a}{3 \epsilon_s \gamma} \left(\left(\frac{\epsilon_s}{C_I}\right)^2 + \frac{2 \epsilon_s \gamma t}{q N_a} \right)^{3/2} \right] \quad (72)$$

reescrevendo em termos da voltagem de *gate*:

$$Q_l = \frac{q I b N_a}{\epsilon_s \gamma} \left[-\frac{\epsilon_s}{C_I} V_G + \frac{q N_a}{3 \epsilon_s} \left(\left(\frac{\epsilon_s}{C_I}\right)^2 + \frac{2 \epsilon_s \gamma t}{q N_a} \right)^{3/2} \right]. \quad (73)$$

Portanto, após se calcular a quantidade de cargas no semiconductor geradas pela luz, a voltagem de *gate* sob iluminação será dada pela equação 69 por:

$$V_G^* = V_G + \frac{qIbN_a}{\epsilon_s \gamma C_I} \left[-\frac{\epsilon_s}{C_I} V_G + \frac{qN_a}{3\epsilon_s} \left(\left(\frac{\epsilon_s}{C_I} \right)^2 + \frac{2\epsilon_s \gamma t}{qN_a} \right)^{3/2} \right]. \quad (74)$$

A Figura 36 ilustra a simulação de curvas de capacitância e perda dielétrica em função da voltagem considerando o efeito da mudança da voltagem de *flat-band* dada pela equação 74. Como se pode observar na Figura 36, as curvas de capacitância e da perda se superpõem se o capacitor MIS estiver no escuro, mas estão separadas formando uma histerese quando ele está sob iluminação. A presença de luz faz modificar a voltagem de *flat-band*, resultando no aparecimento de uma histerese nas curvas de capacitância e da perda dielétrica em função da voltagem.

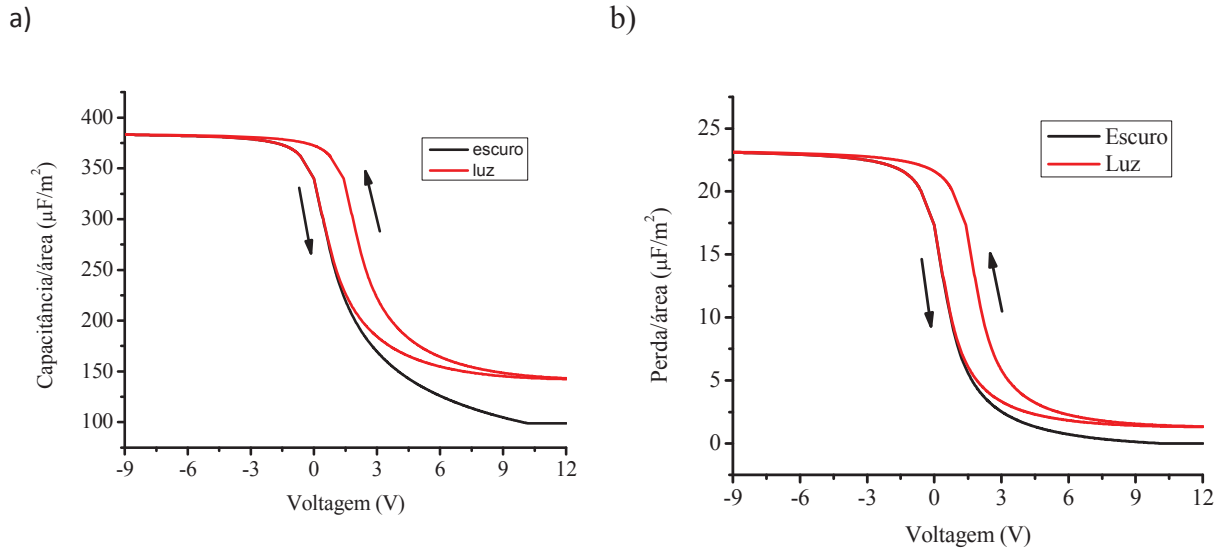


Figura 36: Curvas da (a) capacitância e (b) perda dielétrica em função da voltagem na ausência e presença de luz.

Na Figura 37 são mostradas as curvas de capacitância e da perda em função da voltagem quando a varia intensidade da luz. Diferentes curvas são obtidas quando se varia o produto bI da constante de proporcionalidade pela intensidade de luz. Na Figura 37 observa-se que a área da histerese varia com a intensidade de luz, mais precisamente com o produto bI . Lembra-se que a área nas curvas da histerese de capacitância ou perda pela voltagem representa a carga retida em um ciclo. Assim, a área da histerese aumenta porque quanto

maior é a intensidade da luz, maior será a quantidade de portadores de cargas gerados no semicondutor.

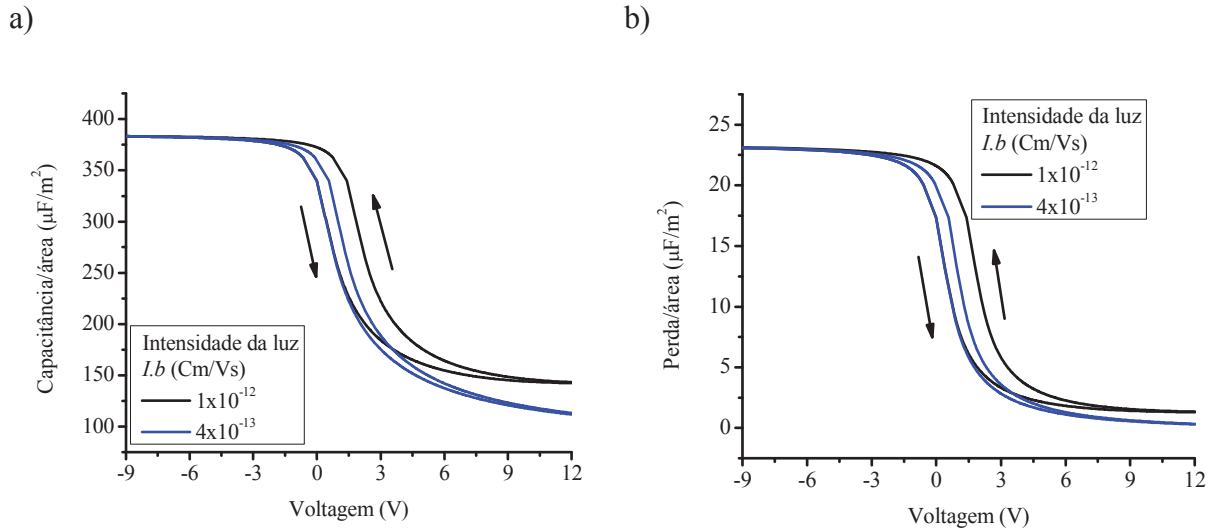
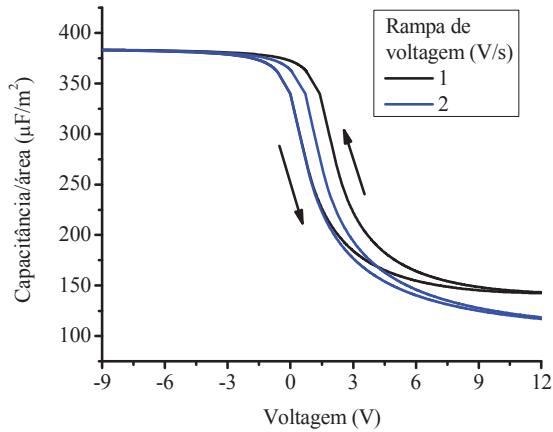


Figura 37: Curvas de (a) capacitância e (b) perda dielétrica em função da voltagem variando a intensidade da luz.

A Figura 38 ilustra a simulação variando a taxa da rampa de voltagem. A quantidade de carga gerada no semicondutor é inversamente proporcional à taxa como pode previsto pela equação 73. Deste modo, quanto maior for a taxa da rampa, menor será a área da histerese nas curvas de capacitância e da perda dielétrica, pois menor será a carga residual. Portanto, quanto maior é a rampa de voltagem, mais os resultados de capacitância e perda se aproximam dos resultados obtidos no escuro, e a histerese tende a desaparecer.

a)



b)

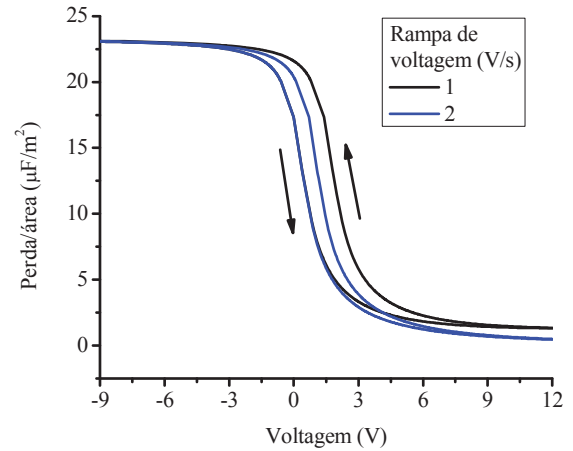


Figura 38: (a) Capacitância e (b) perda dielétrica em função da voltagem, variando a taxa da rampa de voltagem.

Na Figura 39 são mostradas as curvas de capacitância e perda dielétrica em função da voltagem quando se varia a amplitude da voltagem da rampa no regime de depleção. Isto é, em uma curva a voltagem de *gate* variou de -9 V até 12 V e depois de 12 V até -9 V, na outra curva a variação foi de -9 V até 15 V e depois de 15 V até -9 V.

Observa-se que a área da curva de histerese varia tanto na curva capacitância, Figura 39.a, quanto na curva da perda dielétrica, Figura 39.b. Quanto maior for voltagem final, maior será a quantidade de cargas geradas pela luz, e consequentemente, maior o deslocamento da voltagem de *flat-band* e a área limitada pelas curvas.

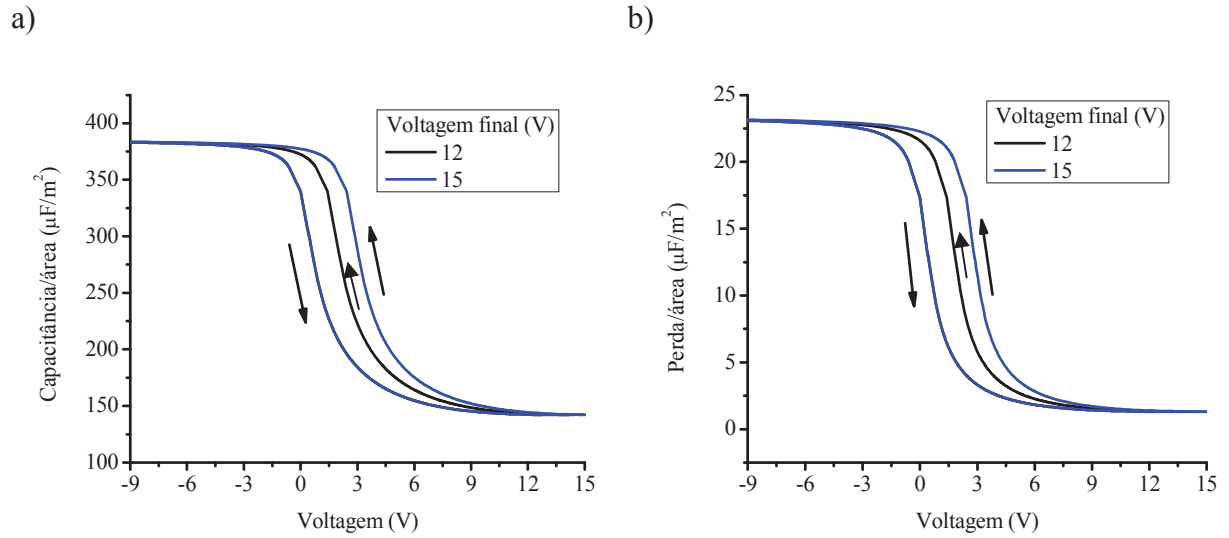


Figura 39: Curvas de (a) capacitância (b) perda dielétrica em função da voltagem variando a voltagem final de varredura, e considerando o efeito da modificação da voltagem de *flat-band*.

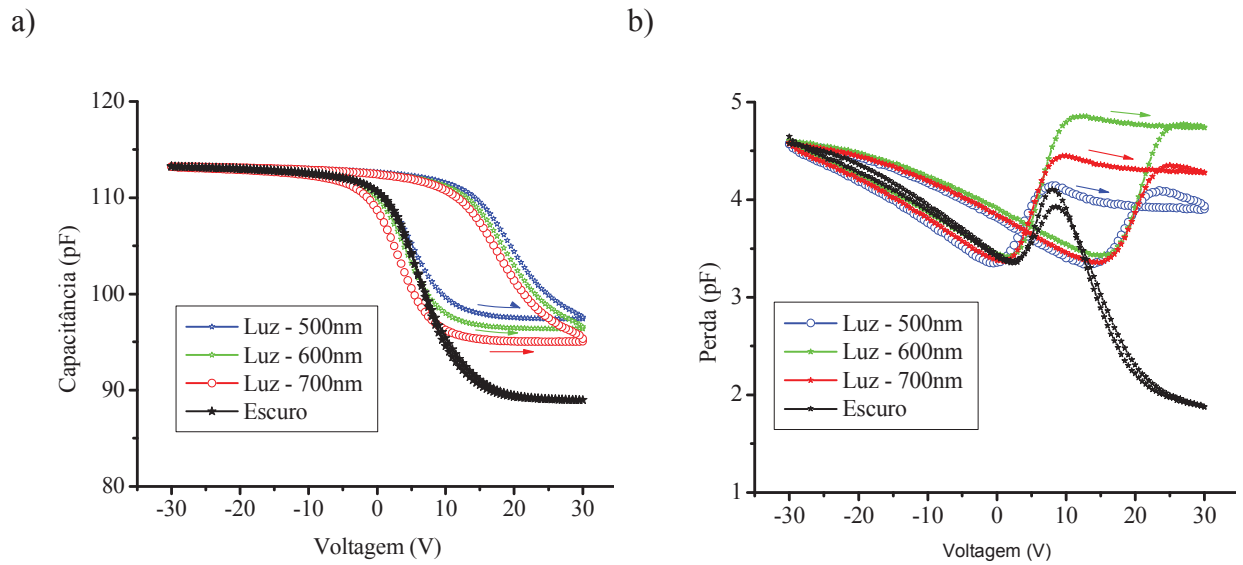


Figura 40: Curvas de (a) capacitância e (b) perda dielétrica em função da voltagem, para um capacitor MIS preparado com P3HT como semicondutor e PSQ como isolante. As medidas foram feitas a 1KHz, variando o comprimento de onda da luz.

Na Figura 40 é mostrado alguns resultados experimentais obtidos com um capacitor MIS orgânico, fabricado com P3HT como semicondutor e poli(fenil-metilsilsesquioxano) - (PSQ) como isolante. Neste caso, esta sendo variando o comprimento de onda da luz. Entretanto, o equipamento utilizado não possui controle da intensidade de luz,

e assim, à medida que o comprimento de onda varia a intensidade da luz também se modifica. Como se pode observar na Figura 40.a, as curvas de capacitância são similares aos resultados teóricos obtidos quando se varia a intensidade da luz, Figura 37.a. Entretanto as curvas experimentais de perda dielétrica apresentam um pico no regime de depleção, quando a amostra esta no escuro, e um grande aumento na perda, para o mesmo regime, quando esta se encontra sob iluminação. Como discutido no capítulo anterior, os estados interfaciais são observados mais facilmente nas curvas de perda, e possuem característica de apresentarem um pico no regime de depleção. Vale ressaltar, que nos resultados teóricos não esta sendo levada em consideração a interação das cargas geradas pela luz com os estados interfaciais, e devido a este motivo, as curvas de perda dielétrica experimentais estão diferentes das obtidas teoricamente.

Mostrou-se neste capítulo que a luz modifica completamente as curvas de capacitância e perda dielétrica. Quando o dispositivo estiver na presença de luz, o controle da rampa é de extrema importância, pois ela gera um efeito muito similar à mudança da intensidade da luz. A luz também faz com que a voltagem de *flat-band* seja modificada, fazendo com que apareça uma histerese nas curvas de capacitância e perda dielétrica. Pode-se concluir também que os resultados experimentais para a capacitância são similares aos obtidos teoricamente, levando em consideração tanto a modificação da curva com incidência de luz, quanto ao fenômeno da mudança da voltagem de *flat-band*.

Uma análise mais completa do efeito da luz deve considerar também a interação dos portadores gerados com os estados interfaciais. Estes cálculos não foram desenvolvidos nesta dissertação devida às dificuldades encontradas em representar os dois efeitos simultaneamente através de um circuito equivalente. Foi mostrado no capítulo 4 que o efeito dos estados interfaciais é grande nas curvas de perda e é praticamente desprezível nas de

capacitância. Por esta razão espera-se que a análise conjunta seja útil para a interpretação das curvas de perda dielétrica, mas não tenha grande importância para as de capacitância.

Capítulo 6 – Conclusão

Os principais tópicos abordados neste trabalho com as respectivas conclusões são:

- A resolução da equação de Poisson para determinar a expressão da capacitância num MIS usando um semiconductor polimérico deve ser modificado impondo a condição de que os portadores minoritários não respondem ao campo ac nem ao campo dc, como ocorre no regime de depleção profunda.
- é necessário modificar o circuito equivalente utilizado na literatura para representar o capacitor MIS orgânico, incluindo um novo elemento que represente a capacitância do semiconductor associada à uma distribuição de cargas tanto nos regimes de acumulação quanto de depleção. O circuito equivalente modificado permite simular as curvas de capacitância e perda de uma maneira mais simples, quando não existe nenhum efeito adicional e constitui a base para agregar elementos que representa outros efeitos;
- os estados interfaciais, de um modo geral, alteram a admitância do capacitor MIS no regime de depleção, gerando um pico nas curvas de perda dielétrica, cuja amplitude e posição dependem da frequência do sinal ac. Estados interfaciais também podem gerar uma histerese tanto nas curvas de capacitância quanto nas de perda dielétrica cuja área é igual a quantidade de carga que permanece armazenada na interface;
- luz com energia maior que a da banda proibida interage diretamente com semiconductor gerando uma capacitância adicional para o MIS, alterando as curvas de capacitância e perda dielétrica em função da voltagem. A forma das curvas depende de parâmetros como a intensidade da luz, taxa de variação da voltagem do *gate* e outros. A luz altera a voltagem de *flat-band* e produz uma histerese nas curvas de capacitância e perda dielétrica, quando a voltagem varia ciclicamente. A área da histerese das curva de

capacitância ou perda, depende de parâmetros como a intensidade da luz, rampa de voltagem e a voltagem final do regime de depleção.

De forma geral, conclui-se que as curvas de capacitância e perda dielétricas em função da voltagem para capacitores MIS orgânicos, podem ser simuladas utilizando circuitos equivalentes. A modelagem do comportamento básico do dispositivo é a condição necessária para adicionar outros efeitos, como os estados interfaciais e o efeito da geração de cargas pela luz. Tem-se com o presente trabalho o domínio da metodologia e dos conceitos básicos da condição necessária para estudar o efeito da interação da luz com os estados interfaciais nos capacitores MIS, bem como o estudo de outros dispositivos MIS.

Referências

- 1- **All-organic thin-film transistors patterned by means of selective Electropolymerization.** E. Becker, R. Parashkov, G. Ginev, D. Schneider, S. Hartmann, F. Brunetti, T. Dobberty, D. Metzendorf, T. Riedl, H. H. Johannes, and W. Kowalsky. *APPLIED PHYSICS LETTERS* **83**, 1910 (2003).
- 2- **Interfacial Effects in Polymer MIS Devices.** Ignacio Torres Almaraz. PhD thesis, University of Wales, Bangor. 2004.
- 3- **Sub 10 nm conjugated polymer transistors for chemical sensing.** Liang Wang, Daniel Fine, Saiful I. Khondaker 1, Taeho Jung, AnanthDodabalapur. *SENSORS AND ACTUATORS B* **113**, 539 (2006).
- 4- **Poly(3-hexylthiophene) field-effect transistors with high dielectric constant gate insulator.** Guangming Wang, Daniel Moses, and Alan J. Heeger Hong-Mei Zhang, Mux Narasimhan, and R. E. Demaray. *JOURNAL OF APPLIED PHYSICS* **95**, 11 (2004).
- 5 - http://www.printedelectronicsworld.com/articles/emagin_building_next_generation_oled_deposition_machine_00002537.asp (acessado em 17/02/2012).
- 6- <http://news.bbc.co.uk/2/hi/technology/7085166.stm> (acessado em 17/02/2012).
- 7- http://www.printedelectronicsworld.com/articles/uks_first_printed_lighting_panel_to_start_in_november_2010_00002532.asp (acessado em 17/02/2012).
- 8 - Zhenan Bao, Jason Locklin. **Organic Field effect transistor.** New York – EUA. CRC Press, 2007.
- 9- Polímeros Condutores. Roselena Faez, Cristiane Reis, Patrícia Scandiucci de Freitas, Oscar K. Kosima, Giacomo Ruggeri e Marco-A. De Paoli, *QUÍMICA NOVA*. N° 11, (2000).
- 10 - **Poole-Frenkel behavior of charge transport in organic solids with off-diagonal disorder studied by Monte Carlo simulation.** L. Pautmeier, R. Richert, H. Bässler. *SYNTHETIC METAL*. **37**, 271, (1990).
- 11 - **Absence of diffusion in certain random lattice.** P. W. Anderson. *PHYSICAL REVIEW*. **109**, 1492 (1958).
- 12 - C. D. Dimitrakopoulos, D. J. Masearo, *IBM J. Rev. & Dev.* 2001, **45**, 11
- 13- NICOLLIAN E.H. e BREWS J.R. **MOS (metal Oxide Semiconductor) Physics and Technology.** New Jersey – EUA. Wiley Interscience, 2003.
- 14 - **Separating interfacial states response from parasitic effects in admittance measurements on organic metal-insulator-semiconductor capacitor.** D. M. Taylor, and N. Alves. *JOURNAL APPLIED PHYSICS* **103**, 054509 (2008).
- 15 - **Determining the interfacial density of states in metal-insulator-semiconductor devices based on poly(3-hexylthiophene).** N. Alves and D. M. Taylor. *APPLIED PHYSICS LETTERS* **92**, 103312, (2008).
- 16- SZE, S. M.; KWOK, K. Ng; **Physics of semiconductor devices**; 3. ed.; New Jersey; Wiley-Interscience; 2007.
- 17 - COLINGE, J.P.; COLINGE, C. A.; **Physics of semiconductor devices**; New York, Boston, Dordrecht, London, Moscow; Kluwer Academic Publishers; 2005.
- 18 - **Demonstration of interfacial charge transfer in an organic charge injection device.** C. P. Watson and D. M. Taylor. *APPLIED PHYSICS LETTER*. **99**, 223304, (2011).
- 19 - **Theory of the field-effect mobility in amorphous organic transistor.** M. C. J. M. Vissenberg. *PHYSICAL REVIEW B*. **57**, 12964 (1998).
- 20 - **Local charge carrier mobility in disordered organic field-effect transistor.** C. Tanase, E. L. Meijer, P. W. M. Blom, D. M. Leeuw. *ORGANIC ELECTRONIC*. **4**, 33 (2003)
- 21 - **The Si-SiO₂ interface – Electrical properties as determined by the metal-insulator-silicon conductance technique.** E.H. Nicollian and A. Goetzberger. *THE BELL SYSTEM TECHNICAL JOURNAL*. **6**, 1055 (1967).
- 22 - **Electrochemical preparation of bilayer p-n junction of n-CdS/p-P3HT.** Yah Chzeh Ing, Zulkarnai Zainal, Anuar Kassim, Wan Mahmood Mat Yunus. *INT. J. ELECTROCHEM. SCI.*, **6**, 2898 (2011).
- 23 - **Electron trapping and inversion layer formation in photoexcited metal-insulator-poly (3-hexylthiophene) capacitor.** D. M. Taylor, J. A. Drysdale, I. Torres and O. Fernández. *APPLIED PHYSICS LETTER*. **89**, 183512 (2006).