



UNIVERSIDADE ESTADUAL PAULISTA
"JÚLIO DE MESQUITA FILHO"
Instituto de Ciência e Tecnologia de Sorocaba

RODRIGO DE PAULA DIVER

**Circuitos Amortecedores de Tensão Aplicados em Conversores de Potência Baseados em
Redes de Impedância do tipo Quasi Fonte-Y**

Sorocaba

2023

Rodrigo de Paula Diver

**Circuitos Amortecedores de Tensão Aplicados em Conversores de Potência Baseados em
Redes de Impedância do tipo Quasi Fonte-Y**

Dissertação apresentada ao programa de Pós Graduação Interunidade em Engenharia Elétrica, como requisito parcial para a obtenção do Título de Mestre em Engenharia Elétrica, Instituto de Ciência e Tecnologia de Sorocaba - UNESP.

Orientador: Prof^o Dr. Flávio Alessandro Serrão Gonçalves

Sorocaba
2023

D618c

Diver, Rodrigo de Paula

Circuitos amortecedores de tensão aplicados em conversores de potência baseados em redes de impedância do tipo Quasi Fonte-Y / Rodrigo de Paula Diver. -- Sorocaba, 2023

115 p.

Dissertação (mestrado) - Universidade Estadual Paulista (Unesp), Instituto de Ciência e Tecnologia, Sorocaba

Orientador: Flávio Alessandro Serrão Gonçalves

1. Amortecedores de tensão. 2. Amortecedor tipo LCD. 3. Conversores CC-CC. 4. Redes de impedância. 5. Quasi Fonte-Y. I. Título.

Sistema de geração automática de fichas catalográficas da Unesp. Biblioteca do Instituto de Ciência e Tecnologia, Sorocaba. Dados fornecidos pelo autor(a).

Essa ficha não pode ser modificada.



CERTIFICADO DE APROVAÇÃO

TÍTULO DA DISSERTAÇÃO: Circuitos amortecedores de tensão aplicados em conversores de potência baseados em redes de impedância do tipo Quasi-Y

AUTOR: RODRIGO DE PAULA DIVER

ORIENTADOR: FLÁVIO ALESSANDRO SERRÃO GONÇALVES

Aprovado como parte das exigências para obtenção do Título de Mestre em Engenharia Elétrica, área: Automação pela Comissão Examinadora:

Prof. Dr. FLÁVIO ALESSANDRO SERRÃO GONÇALVES (Participação Presencial)
Departamento de Engenharia de Controle e Automacao / Instituto de Ciencia e Tecnologia UNESP Campus de Sorocaba

Prof. Dr. EDUARDO VERRI LIBERADO (Participação Presencial)
Departamento de Engenharia de Controle e Automacao / Instituto de Ciência e Tecnologia - UNESP - Câmpus de Sorocaba

Prof. Dr. MARCELO PATRÍCIO DE SANTANA (Participação Presencial)
Indústria / Instituto Federal de Educação, Ciência e Tecnologia de São Paulo - Campus Sorocaba

São João da Boa Vista, 01 de junho de 2023

Verônica Liberali Messias
Supervisora Técnica de Seção
Seção Técnica de Graduação e Pós-Graduação

*Dedico este trabalho aos meus pais,
minha esposa e filha.*

AGRADECIMENTOS

Gostaria de agradecer primeiramente a minha família e a Ângela e Samuel Shimura pelo apoio e dedicação ao longo de todos esses anos e a todos os amigos que participaram dessa jornada, em especial ao Felipe Leite e Sérgio Albardeiro, que sempre foram grande amigos. Agradeço também a todos os professores e funcionários da UNESP Sorocaba e Unicamp que contribuíram com meu aprendizado, em especial ao meu orientador Dr. Flávio Alessandro Serrão Gonçalves e ao amigo Rafael do Santos, por todo o ensinamento e ajuda, sem a qual não seria possível concluir este trabalho.

"Se eu vi mais longe, foi por estar sobre ombros de gigantes."

Sir Isaac Newton - 1675

RESUMO

Nas últimas décadas a integração de fontes de energias renováveis à rede vem passando por uma grande evolução, em especial nos sistemas de geração distribuídos baseados em energia fotovoltaica. Este cenário incentivou o desenvolvimento de novas topologias de conversores de potência adaptadas às características operacionais inerentes das fontes renováveis atendidas. Neste contexto, os conversores de potência baseados em redes de impedância apresentam destaque, devido a características operacionais relacionadas com a sua capacidade de lidar com *shoot-through* em braços de inversores e de obtenção de elevados ganhos de tensão com menor uso de razão cíclica. Dentre as topologias de redes de impedância, as com acoplamento magnético como as da família Fonte-Y são interessantes, pois agregam um grau de flexibilidade na determinação do ponto de operação graças as relações de transformação dos indutores acoplados. No entanto, o benefício do acoplamento magnético vem acompanhado de indutâncias de dispersão que ocasionam o aumento nos esforços de tensão sobre os interruptores de potência nas comutações para o bloqueio, efeitos que podem causar danos permanentes aos dispositivos. Desta forma, circuitos amortecedores de tensão podem ser empregados para limitar os esforços dentro de valores seguros, viabilizando a operação dos conversores que empregam rede de impedância da família Fonte-Y. Por outro lado, no estado do conhecimento atual (2023), há ausência de trabalhos que apresentem orientações sobre as melhores configurações de circuitos amortecedores de tensão, acompanhadas de metodologia consistente para o projeto dos circuitos amortecedores de tensão aplicados em conversores baseados em redes de impedância da família Fonte-Y. Assim, este trabalho contribui com o estado do conhecimento explorando a aplicação de três diferentes tipos de circuitos amortecedores de tensão passivos (RC, RCD e LCD) e de circuito amortecedor ativo no conversor Quasi Fonte -Y, buscando limitar os esforços de tensão sobre os interruptores de potência. Análises comparativas foram realizadas considerando as características operacionais dos circuitos amortecedores de tensão avaliados, e desenvolvimento de metodologia de projeto é apresentada para o circuito amortecedor do tipo LCD. As metodologias de projeto propostas para os circuitos amortecedores foram avaliadas e validadas através de simulações computacionais e por meio de ensaios experimentais em protótipo, com os resultados demonstrando boa aderência entre as estimativas teóricas e o comportamento real dos circuitos, confirmando a viabilidade do uso do circuito amortecedor do tipo LCD no conversor Quasi Fonte-Y.

PALAVRAS-CHAVE: amortecedores de tensão; amortecedor tipo LCD; conversores CC-CC; redes de impedância; Quasi Fonte-Y.

ABSTRACT

In recent decades, the integration of renewable energy sources into the grid has undergone a great evolution, especially in distributed generation systems based on photovoltaic energy. This scenario encouraged the development of new topologies of power converters to adapt to the inherent operating characteristics of the renewable sources. In this context, power converters based on impedance networks stand out due to operational characteristics related to their ability to deal with shoot-through in inverter arms and obtain high voltage gains with less use of the duty cycle. Among the topologies of impedance networks, those with magnetic coupling such as the Y-Source family are interesting because they add a degree of flexibility in the construction of the operating point related to the transformation ratios of the coupled inductors. However, the benefit of magnetic coupling is accompanied by leakage inductances that cause an increase in voltage stresses on the power switches in switching to blocking, effects that can cause permanent damage to the devices. In this way, external voltage circuits can be used to mitigate efforts within safe values, enabling the operation of the converters using the Y-Source network. On the other hand, in the current state of knowledge (2023) there is a lack of works that presented guidelines on the best configurations of damping circuits accompanied by a consistent methodology for the design of voltage damping circuits applied in converters based on impedance networks of the Y-Source. Thus, this work contributes to the state of knowledge by exploring the application of three different types of passive voltage snubber circuits (RC, RCD and LCD) and active circuits in the Quasi Y-Source converter, aiming to make the operation of the switches with voltage stress limitation. Comparative analyzes were carried out considering the operational characteristics of the voltage snubber circuits, and the development of a design methodology is presented for the LCD-type snubber circuit. The proposed design methodologies for the snubber circuits were evaluated and validated through computational simulations and experimental prototype tests, with the results demonstrating good adherence between theoretical predictions and the actual behavior of the circuits, confirming the viability of using the LCD-type snubber in the Quasi Y-Source converter.

KEYWORDS: DC-DC converters; impedance source; LCD-type snubber; Quasi Y-Source; voltage snubber.

LISTA DE ILUSTRAÇÕES

Figura 1 – Diagrama esquemático dos conversores CC-CC: (a) Fonte-Y e (b) Quasi Fonte-Y.	20
Figura 2 – Diagrama esquemático: (a) rede de impedância do tipo Fonte-Y, (b) etapa de <i>shoot-through</i> e (c) etapa de <i>non-shoot-through</i>	21
Figura 3 – Diagrama esquemático do conversor CC-CC do tipo Fonte-Y.	22
Figura 4 – Etapas de operação do conversor CC-CC Fonte-Y.	22
Figura 5 – Formas de Onda Características do Conversor CC-CC Fonte-Y.	23
Figura 6 – Formas de Onda Características da Topologia Quasi Fonte-Y.	24
Figura 7 – Rede de impedância: (a) Quasi Fonte-Y, (b) etapa de operação de <i>shoot-through</i> , (c) <i>non-shoot-through</i>	25
Figura 8 – Formas de onda características da topologia Quasi Fonte-Y.	26
Figura 9 – Circuito equivalente da topologia Quasi Fonte-Y na etapa de <i>shoot-through</i>	27
Figura 10 – Circuito equivalente da topologia Quasi Fonte-Y na etapa intermediária de <i>shoot-through</i> para <i>non-shoot-through</i>	28
Figura 11 – Circuito equivalente da topologia Quasi Fonte-Y na etapa de <i>non-Shoot-through</i>	30
Figura 12 – Circuito equivalente da topologia Quasi Fonte-Y na etapa intermediária <i>non-shoot-through</i>	31
Figura 13 – Diagrama esquemático: (a) Conversor CC-CC tipo Quasi Fonte-Y, (b) etapa de <i>shoot-through</i> e (c) <i>non-shoot-through</i>	35
Figura 14 – Forma de onda do conversor CC-CC tipo Quasi Fonte-Y.	36
Figura 15 – Circuito equivalente da etapa no instante $t1$	36
Figura 16 – Diagrama do conversor CC-CA trifásico tipo Quasi Fonte-Y.	38
Figura 17 – Diagrama equivalente do conversor CC-CA tipo Quasi Fonte-Y.	39
Figura 18 – Diagrama:(a) medição da indutância de dispersão, (b) circuito equivalente.	41
Figura 19 – Circuito equivalente da Topologia Fonte-Y com as indutâncias de dispersão.	41
Figura 20 – Circuito equivalente da Topologia Quasi Fonte-Y com as indutâncias de dispersão equivalentes.	42
Figura 21 – Diagrama de blocos considerando a classificação dos CATs.	44
Figura 22 – Conversor Quasi Fonte-Y com CAT-PD RC.	46
Figura 23 – Fluxograma de projeto do CAT-PD RC.	48
Figura 24 – Conversor Quasi Fonte-Y com CAT-PD RCD.	48
Figura 25 – Formas de onda do interruptor Sw para o conversor QFY com CAT-PD do tipo RCD.	49
Figura 26 – Fluxograma de projeto do CAT-PD RCD.	51
Figura 27 – Conversor QFY com o CAT-PR do tipo LCD.	52

Figura 28 – Conversor Flyback com o CAT-PR tipo: (a) LCD e (b) LCD modificado.	52
Figura 29 – Fluxograma de projeto do CAT-PD LCD	54
Figura 30 – Conversor Flyback com grameamento ativo.	55
Figura 31 – Conversor Flyback com CAT LCD ativo.	55
Figura 32 – Conversor QFY modificado com CAT ativo.	57
Figura 33 – 1ª etapa de operação do CAT ativo.	57
Figura 34 – 2ª etapa de operação do CAT ativo.	58
Figura 35 – 3ª etapa de operação do CAT ativo.	60
Figura 36 – 4ª etapa de operação do CAT ativo.	61
Figura 37 – Conversor CC-CC QFY padrão utilizado nas simulações.	65
Figura 38 – Tensão sobre o interruptor Sw do conversor CC-CC QFY operando sem CAT.	65
Figura 39 – Tensão sobre o interruptor Sw do conversor CC-CC QFY operando com CAT-PD RC.	66
Figura 40 – Tensão sobre o interruptor Sw do conversor CC-CC QFY operando com CAT-PD RCD.	67
Figura 41 – Tensão sobre o interruptor Sw do conversor CC-CC QFY operando com o CAT-PR LCD.	68
Figura 42 – Tensão sobre o interruptor Sw do conversor CC-CC QFY operando com CAT-PR LCD.	69
Figura 43 – Tensão sobre o interruptor Sw do conversor CC-CC QFY modificado operando sem amortecedor ativo.	70
Figura 44 – Tensão sobre o interruptor Sw do conversor CC-CC QFY modificado operando com CAT-A.	71
Figura 45 – Conversor CC-CA QFY com o CAT-PR LCD.	72
Figura 46 – Formas de onda do conversor CC-CC QFY com o CAT-PR do tipo LCD.	73
Figura 47 – 1ª Etapa de operação do CAT-PR LCD.	74
Figura 48 – 2ª Etapa de operação do CAT-PR LCD.	75
Figura 49 – 3ª Etapa de operação do CAT-PR LCD	75
Figura 50 – 4ª Etapa de operação do CAT-PR LCD.	76
Figura 51 – Comportamento das formas de onda do CAT-PR LCD.	77
Figura 52 – Gráfico de esforço de tensão em função do esforço de corrente.	83
Figura 53 – Combinação de Ls e Cs em função do esforço de tensão.	84
Figura 54 – Fluxograma para projeto do CAT-PR LCD.	85
Figura 55 – Bancada de testes do conversor CC-CA tipo QFY.	89
Figura 56 – Rede de impedância QFY.	89
Figura 57 – Circuito amortecedor de tensão do tipo LCD.	90
Figura 58 – Medição da indutância de dispersão equivalente L_{K3eq}	91
Figura 59 – Circuito equivalente da indutância de dispersão.	92
Figura 60 – Medição da indutância de dispersão.	93

Figura 61 – Redes de Impedância, núcleo TE 3600-5 e núcleo TT7200-5.	93
Figura 62 – Exemplo de tela de medição no osciloscópio.	95
Figura 63 – Dados coletados durante a medição da Indutância $Lk3_{eq}$	95
Figura 64 – Esforço de tensão em função do esforço de Corrente - TT7200-5.	97
Figura 65 – Corrente em função da tensão sobre a chave Sw para TT7200-5.	97
Figura 66 – Combinações de Cs e Ls para TT7200-5.	98
Figura 67 – Forma de Onda Núcleo TT7200.	99
Figura 68 – Esforço de tensão em função do esforço de corrente - TE3600-5.	99
Figura 69 – Corrente em função da tensão sobre a chave Sw para TE3600-5.	100
Figura 70 – Combinações de Cs e Ls para TE3600-5.	100
Figura 71 – Forma de Onda Núcleo TE3600-5.	101
Figura 72 – Núcleo TT13500-5	102
Figura 73 – Esforço de tensão em função do esforço de corrente - TT13500-5.	102
Figura 74 – Corrente em função da tensão sobre a chave Sw para TT13500-5.	103
Figura 75 – Combinações de Cs e Ls para TT13500-5.	103
Figura 76 – Forma de Onda do Núcleo TT13500.	104
Figura 77 – Núcleo TT27000-2.	105
Figura 78 – Esforço de tensão em função do esforço de corrente - TT27000.	105
Figura 79 – Corrente em função da tensão sobre a chave Sw para TT27000-2.	106
Figura 80 – Combinações de Cs e Ls para TT27000-2.	106
Figura 81 – Forma de Onda do Núcleo TT27000.	107

LISTA DE QUADROS

Quadro 1 – Comparação das características dos circuitos amortecedores apresentados .	87
Quadro 2 – Cenários Simulados.	109

LISTA DE TABELAS

Tabela 1 – Parâmetros de simulação do conversor CC-CC QFY.	64
Tabela 2 – Parâmetros de cálculo do CAT-PD RCD	66
Tabela 3 – Parâmetros de cálculo do CAT-PR LCD.	68
Tabela 4 – Parâmetros de cálculo do CAT ativo.	69
Tabela 5 – Comparação dos CATs simulados no conversor QFY.	71
Tabela 6 – Dados dos núcleos das redes de impedância TT7200 e TT13500.	90
Tabela 7 – Dados dos núcleos das redes de impedância TT27000 e TE3600.	92
Tabela 8 – Medição da indutância de dispersão TE 3600-5.	94
Tabela 9 – Medição da indutância de dispersão TE 7200-5.	96
Tabela 10 – Dados do CAT-PR LCD com núcleo TT7200-5.	98
Tabela 11 – Dados do CAT-PR LCD com núcleo TT3600.	101
Tabela 12 – Dados do CAT-PR LCD com núcleo TT13500.	104
Tabela 13 – Dados do CAT-PR LCD com núcleo TT27000.	107

LISTA DE ABREVIATURAS E SIGLAS

<i>CAT</i>	Circuito Amortecedor de Tensão
<i>CAT – P</i>	Circuito Amortecedor de Tensão Passivo
<i>CAT – PD</i>	Circuito Amortecedor de Tensão Passivo-Dissipativo
<i>CAT – PR</i>	Circuito Amortecedor de Tensão Passivo-Regenerativo
<i>CAT – A</i>	Circuito Amortecedor de Tensão Ativo
<i>CAT – AR</i>	Circuito Amortecedor de Tensão Ativo-Regenerativo
<i>FY</i>	Fonte-Y
<i>QFY</i>	Quasi Fonte-Y
<i>LKT</i>	Lei de Kirchhoff das Tensões
<i>LKC</i>	Lei de Kirchhoff das Correntes
<i>ST</i>	<i>Shoot-Through</i>
<i>NST</i>	<i>Non-Shoot-Through</i>

SUMÁRIO

1	INTRODUÇÃO	17
1.1	OBJETIVOS	18
1.2	ORGANIZAÇÃO	19
2	CONVERSORES BASEADOS EM REDE DE IMPEDÂNCIA	20
2.1	REDE DE IMPEDÂNCIA DO TIPO FONTE-Y	20
2.1.1	Conversor de Tensão CC-CC do tipo Fonte-Y	21
2.2	REDE DE IMPEDÂNCIA QUASI FONTE-Y	23
2.2.1	Etapa de <i>shoot-through</i> [período de t_0 a t_1]	26
2.2.2	Etapa Intermediária de <i>shoot-through</i> [período de t_1 a t_2]	28
2.2.3	Etapa de <i>non-shoot-through</i> [período de t_2 a t_3]	30
2.2.4	Etapa Intermediária de <i>non-shoot-through</i> [período de t_3 a t_0]	31
2.2.5	Equações de balanço	31
2.2.6	Conversores Empregando Redes do tipo Quasi Fonte-Y	33
2.2.6.1	Conversor de Potência CC-CC Quasi Fonte-Y	33
2.2.6.2	Conversor de Potência CC-CA Quasi Fonte-Y	37
2.3	METODOLOGIA PARA DETERMINAÇÃO DAS INDUTÂNCIAS DE DISPERSÃO	39
2.4	CONSIDERAÇÕES FINAIS	43
3	CIRCUITOS AMORTECEDORES DE TENSÃO	44
3.1	REVISÃO BIBLIOGRÁFICA DAS TOPOLOGIAS DE CIRCUITOS AMOR- TECEDORES DE TENSÃO (CAT)	44
3.1.1	Circuitos Amortecedores de Tensão Passivos (CAT-P)	45
3.1.1.1	Circuito Amortecedor de Tensão Passivo Dissipativo RC	45
3.1.1.2	Circuito Amortecedor de Tensão Passivo Dissipativo RCD	48
3.1.1.3	Circuito Amortecedor de Tensão Passivo Regenerativo LCD	50
3.1.2	Circuito Amortecedor de Tensão Ativo	54
3.1.3	Topologia de Cat Ativo aplicado a Família Fonte-Y	56
3.1.3.1	Conversor Quasi Fonte-Y com CAT-A	56
3.1.3.2	1ª Etapa de Operação	57
3.1.3.3	2ª Etapa de Operação	58
3.1.3.4	3ª Etapa de Operação	59
3.1.3.5	4ª Etapa de Operação	61
3.1.3.6	Equações de Balanço	62
3.2	SIMULAÇÕES COMPUTACIONAIS DOS CAT-P e CAT-A	64

3.2.1	Simulação do Conversor CC-CC QFY sem o uso do CAT	65
3.2.2	Simulação do Conversor CC-CC QFY com o CAT-PD RC	65
3.2.3	Simulação do Conversor CC-CC QFY com o CAT-PD RCD	66
3.2.4	Simulação do Conversor CC-CC QFY com CAT-PR LCD.	67
3.2.5	Simulação do Conversor CC-CC QFY Modificado com CAT-Ativo . . .	69
3.2.6	Análise comparativa dos CATs simulados	70
3.3	TOPOLOGIA DO CAT-PR LCD APLICADO AO CONVERTOR QFY . . .	71
3.3.1	Etapas de Operação do CAT-PD LCD	73
3.3.1.1	1ª Etapa de Operação	74
3.3.1.2	2ª Etapa de Operação	74
3.3.1.3	3ª Etapa de Operação.	74
3.3.1.4	4ª Etapa de Operação	75
3.3.2	Equações de projeto	76
3.3.2.1	Cálculo do valor de C_s	77
3.3.2.2	Cálculo do valor de L_s	79
3.3.3	Metodologia de Projeto para CAT-PR LCD	82
3.4	CONSIDERAÇÕES FINAIS	85
4	AVALIAÇÕES EXPERIMENTAIS	88
4.1	CONVERTOR CC-CA QUASI FONTE Y	88
4.2	DETERMINAÇÃO DAS INDUTÂNCIAS DE DISPERSÃO	88
4.2.1	Medição das Indutâncias de Dispersão Utilizando a Ponte LCR	88
4.2.2	Medição das Indutâncias de Dispersão com a Rede de Impedância Conectada ao Conversor	90
4.3	CIRCUITO AMORTECEDOR DE TENSÃO LCD	95
4.3.1	Núcleo TT7200-5	96
4.3.2	Núcleo TE3600-5	98
4.3.3	Núcleo TT13500-5	101
4.3.4	Núcleo TT27000-2	104
4.4	CONSIDERAÇÕES FINAIS	108
5	CONCLUSÃO	110
5.1	TRABALHOS FUTUROS	111
	REFERÊNCIAS	112

1 INTRODUÇÃO

O desenvolvimento de fontes de energias renováveis como eólica e fotovoltaica fez ressurgir nas últimas décadas o interesse na conexão da geração de energia diretamente na rede de distribuição (MESKIN; DOMIJAN; GRINBERG, 2020), combinado com o aumento da demanda de energia, impulsionou o desenvolvimento da micro e mini geração distribuída (KHARRAZI; SREERAM; MISHRA, 2020). Este cenário estabeleceu novos desafios para o projeto dos conversores de potência, exigindo grande flexibilidade, confiabilidade, baixo custo e alto rendimento (LIU et al., 2016). Desta forma, tais requisitos levaram ao desenvolvimento de novas topologias de conversores de potência, incluindo as baseadas em redes de impedância, que oferecem uma ampla faixa de ganhos de tensão, com um único estágio de conversão e utilizando poucos componentes (LIU et al., 2016).

Desde então, diversas topologias de redes de impedância foram propostas, resultando em novas topologias de conversores *buck*, *boost* e *buck-boost* (SIWAKOTI et al., 2015a). Dentre a coletânea das configurações, existe a topologia denominada Fonte-Y (FY), proposta por (SIWAKOTI et al., 2014b). A topologia FY utiliza uma rede de impedância com acoplamento magnético relacionado com três indutores e suas respectivas relações de transformação ($N1:N2:N3$), aspecto que adiciona um grau de liberdade na obtenção dos ganhos de tensão, permitindo ganhos de tensão com pequena razão cíclica (SIWAKOTI et al., 2014b). No entanto, a topologia FY não é adequada para a utilização em fontes de energia como fotovoltaica ou células de combustível, pois a corrente de entrada é descontínua. Essa restrição levou ao desenvolvimento da topologia Quasi Fonte-Y (QFY), que mantém vantagens do FY, mas elimina o problema da corrente de entrada descontínua (SIWAKOTI; BLAABJERG; LOH, 2015a).

A topologia QFY oferece as características necessárias para o desenvolvimento de conversores de potência com um único estágio CC-CA, adequado ao uso em fontes intermitentes como fotovoltaica (SIWAKOTI; BLAABJERG; LOH, 2015b). Contudo, redes de impedância com indutores acoplados, geram grandes esforços de tensão sobre os interruptores de potência durante os processos de chaveamentos, devido a presença de indutâncias de dispersão (ERICKSON; MAKSIMOVIĆ, 2020), (MCLYMAN, 2004). Com esses esforços sendo um grande problema para a operação de conversores baseados em redes de impedância (SIWAKOTI et al., 2014a). Uma solução possível para mitigar os efeitos das indutâncias de dispersão é o emprego de circuitos amortecedores de tensão (CAT) para proteger os interruptores de potência (MOHAN; UNDELAND; ROBBINS, 2003).

Os CATs atuam nos processos de comutação dos interruptores de potência, podendo limitar os esforços de tensão e amortecer as ressonâncias (RUDOLF, 2008). Basicamente, podem ser classificados como dissipativos ou regenerativos e passivos ou ativos. Naturalmente amortecedores regenerativos são mais eficientes que os dissipativos, enquanto os passivos são mais simples que os ativos (GARCÍA-CARAVEO et al., 2010). Todavia, em todos os casos é desejado obter

uma configuração ótima, que mantenha o equilíbrio entre o fator de amortecimento necessário e a quantidade de energia absorvida, com essa preocupação sendo detalhada por McMurray (1972) para o amortecedor RCL e por Domb, Redl e Sokal (1982) para o LCD.

No âmbito da aplicação de CATs em conversores baseados em redes de impedância, (FOROUZESH et al., 2018) estudou a aplicação do CAT passivo regenerativo do tipo LCD ao conversor QFY, contudo, não foi apresentada uma metodologia consistente para o dimensionamento do CAT LCD para o conversor QFY. Ademais, no estado do conhecimento da literatura disponível (2023), não foram encontrados trabalhos detalhando uma metodologia acompanhada das equações de projeto para a aplicação de CATs ao conversor QFY com o objetivo de limitar os esforços de tensão nas comutações. Apenas foram encontrados trabalhos abordando o uso do CAT LCD nos conversores *flyback* (JI; SMITH; SMEDLEY, 1999) e *forward* (ABRAMOVITZ; CHENG; SMEDLEY, 2009).

1.1 OBJETIVOS

A ocorrência dos grandes esforços de tensão sobre os interruptores de potência nas comutações para o bloqueio, ocasionados pela presença de indutâncias de dispersão nos indutores acoplados, possuem o potencial de inviabilizar a utilização prática de conversores de potência baseados em redes de impedância com acoplamento magnético e representam o cerne da motivação deste trabalho.

Desta forma, os objetivos gerais consistem em estudo, análise e aplicação de circuitos amortecedores de tensão (CAT) na família de conversores do tipo Fonte-Y (FY), visando a mitigação dos esforços de tensão sobre os interruptores de potência. Assim, os objetivos envolvem o estabelecimento das principais características dos CATs avaliados para elencar a topologia de CAT mais adequada para a aplicação nos conversores da família (FY). E uma vez estabelecido o CAT mais adequado, os objetivos ainda envolvem o desenvolvimento de uma metodologia consistente para o projeto do CAT para aplicação no conversor Quasi Fonte-Y (QFY), lacuna existente na literatura.

Os objetivos específicos envolvem a realização de levantamentos bibliográficos, análises matemáticas e simulações computacionais, considerando quatro tipos de CATs, sendo, dois passivos dissipativos RC e RCD, um passivo regenerativo LCD e um ativo regenerativo. Ademais, com o desenvolvimento de uma nova metodologia de projeto consistente para o CAT do tipo LCD aplicada aos conversores do FY e a realização de ensaios em laboratório para comprovação dos resultados e métodos propostos.

1.2 ORGANIZAÇÃO

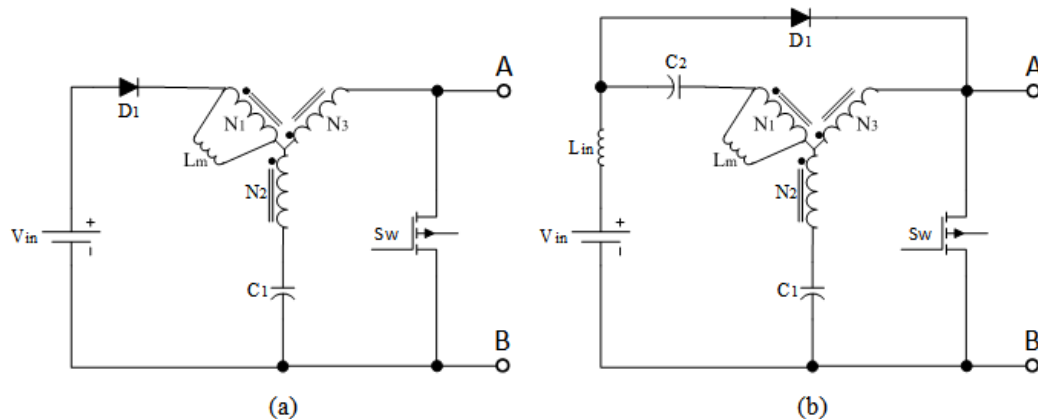
O trabalho está dividido em 5 capítulos. O capítulo 2 apresenta a topologia dos conversores baseados na rede Fonte-Y, bem como seus estados de operação e equações características. Enquanto a capítulo 3 apresenta uma abordagem considerando quatro topologias de CATs, aplicáveis a conversores do tipo rede de impedância. A seção 3.3 detalha as equações e a metodologia de projeto desenvolvidos para o CAT do tipo LCD. Os ensaios experimentais são discutidos no capítulo 4 e as considerações finais no capítulo 5.

2 CONVERSORES BASEADOS EM REDE DE IMPEDÂNCIA

A busca por ganhos elevados de tensão com menor uso de razão cíclica, motivou nas últimas décadas o desenvolvimento de novas topologias de redes de impedância com acoplamentos magnéticos tais como, Fonte-Z, Fonte-T, Fonte-Y, entre outras (SIWAKOTI et al., 2015a). Topologias que possibilitaram a construção de conversores com um único estágio de conversão entre a fonte e a carga, diminuindo a quantidade de componentes e aumentando a confiabilidade (SIWAKOTI et al., 2015b).

Este capítulo aborda as topologias de conversores baseados em redes de impedância dos tipos Fonte-Y (FY) e Quasi Fonte-Y (QFY), que utilizam uma configuração de rede de impedância contendo três indutores acoplados com relações de transformação ($N_1:N_2:N_3$), conforme pode ser visto na Figura 1. Inicialmente, o comportamento do conversor CC-CC do tipo FY é descrito em conjunto com as etapas de operação, e, na sequência são apresentadas as equações características do conversor empregando a topologia QFY. Por fim, apresenta-se uma discussão relacionada com a metodologia para determinação das indutâncias de dispersão das redes de impedância da família Fonte-Y.

Figura 1 – Diagrama esquemático dos conversores CC-CC: (a) Fonte-Y e (b) Quasi Fonte-Y.

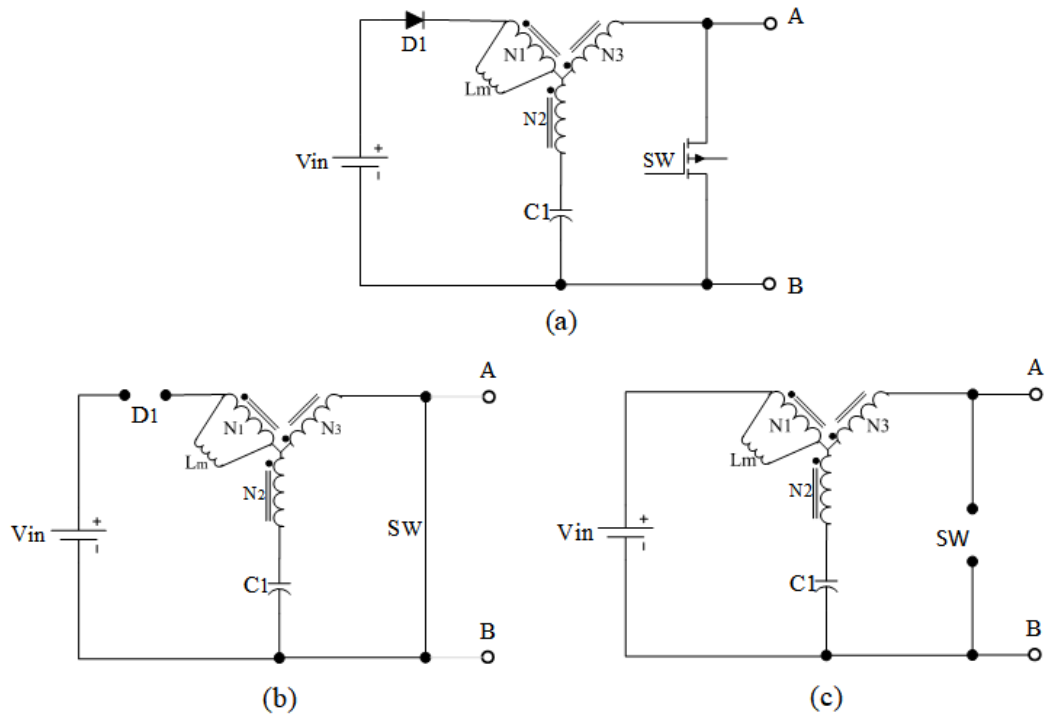


Fonte: Elaborado pelo autor.

2.1 REDE DE IMPEDÂNCIA DO TIPO FONTE-Y

A Figura 2 mostra o diagrama esquemático do conversor CC-CC empregando a topologia de rede de impedância do tipo FY e suas etapas principais de operação. A rede de impedância é composta por quatro componentes, a saber, o diodo D_1 , o interruptor de potência S_W , o capacitor C_1 e os três indutores acoplados, com suas relações de transformação $N_1 : N_2 : N_3$, que agregam grau de liberdade na capacidade de obtenção de ganho de tensão por meio das suas relações de transformação. O conversor em regime permanente pode ser explicado considerando duas etapas principais de operação. A etapa denominada de *shoot-through*, na qual o interruptor S_W está

Figura 2 – Diagrama esquemático: (a) rede de impedância do tipo Fonte-Y, (b) etapa de *shoot-through* e (c) etapa de *non-shoot-through*.



Fonte: Adaptado de Siwakoti *et al.* (2014b).

conduzindo e a energia armazenada no capacitor C_1 é transferida para o núcleo dos indutores acoplados, através da manutenção da corrente de magnetização. A outra etapa é denominada de *non-shoot-through*, na qual o diodo D_1 está conduzindo e a fonte de alimentação carrega o capacitor C_1 e magnetiza a rede de impedância (SIWAKOTI *et al.*, 2014b).

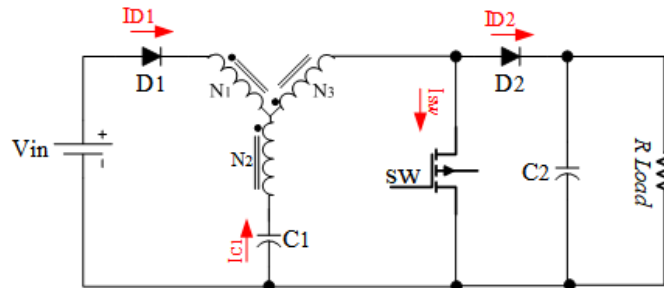
Contudo, a presença de indutâncias de dispersão nos indutores acoplados ocasiona elevados esforços de tensão sobre os interruptores de potência durante a transição das etapas de *shoot-through* e *non-shoot-through*. O esforço de tensão sobre o interruptor Sw durante a comutação para o bloqueio é devido a impossibilidade da corrente que está fluindo através dos indutores ser interrompida de forma instantânea, levando ao aumento de tensão nos terminais dos interruptores e na condução simultânea do diodo D_1 e do interruptor Sw (AHMADZADEH; MARKADEH; BLAABJERG, 2017). Assim, estes efeitos tornam relevante a contabilização das etapas operacionais intermediárias, normalmente desprezadas nas análises simplificadas de operação dos conversores.

2.1.1 Conversor de Tensão CC-CC do tipo Fonte-Y

A rede de impedância Fonte-Y (FY) possui característica de prover ganho de tensão elevado com razão cíclica pequena, a depender da relação de transformação empregada em seus indutores acoplados. O diagrama esquemático da Figura 3 ilustra o conversor de potência empregando a rede de impedância do tipo FY, devido a aplicação em conversão CC-CC se faz necessária a

adição de um diodo D_2 e um capacitor C_2 ao circuito.

Figura 3 – Diagrama esquemático do conversor CC-CC do tipo Fonte-Y.



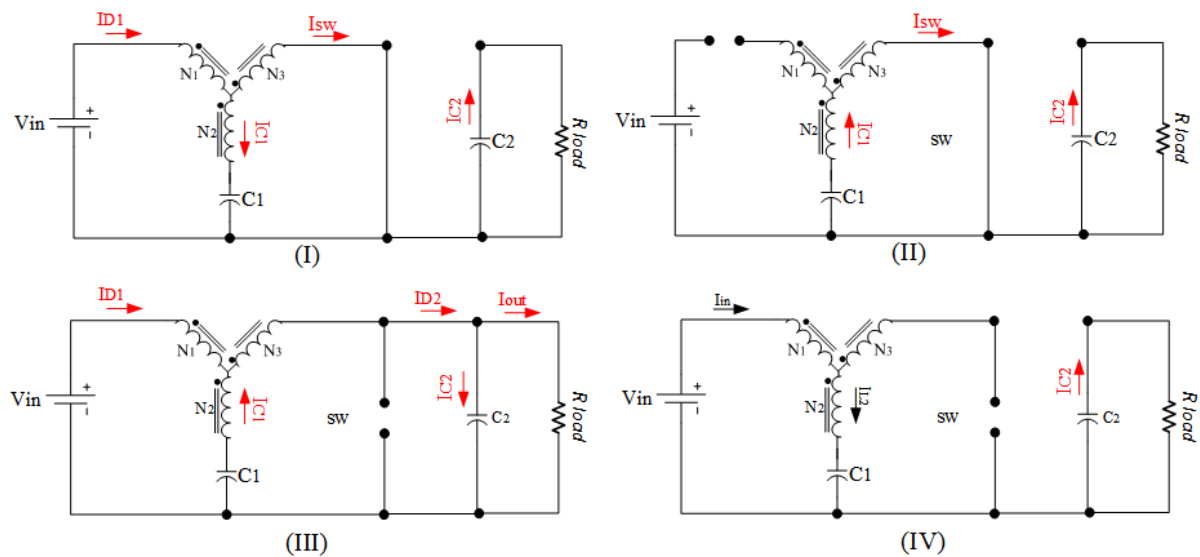
Fonte: Adaptado de Ahmadzadeh, Markadeh e Blaabjerg (2017).

O ganho de tensão ideal do conversor CC-CC do tipo rede de impedância FY, sem considerar as indutâncias parasitas e resistências série dos componentes, pode ser definido pela equação 1. Com N_{13} representando a relação de espiras entre os indutores N_1 e N_3 , N_{23} relativo à relação de espiras entre os indutores N_2 e N_3 e D_{ST} sendo a razão cíclica (MARTINS, 2017).

$$\frac{V_{out}}{V_{in}} = \left[1 - \frac{(1 + N_{13})D_{ST}}{1 - N_{23}} \right]^{-1} \quad (1)$$

A operação do conversor CC-CC do tipo rede de impedância FY pode ser explicada por meio de quatro etapas de operação, enumeradas de I a IV no diagrama da Figura 4 e com as formas de onda características apresentadas na Figura 5. Em relação a composição das etapas, duas são consideradas etapas principais *shoot-through* (II) e *non-shoot-through* (IV) e duas são consideradas etapas intermediárias (I e III) relacionadas com as transições entre as etapas principais.

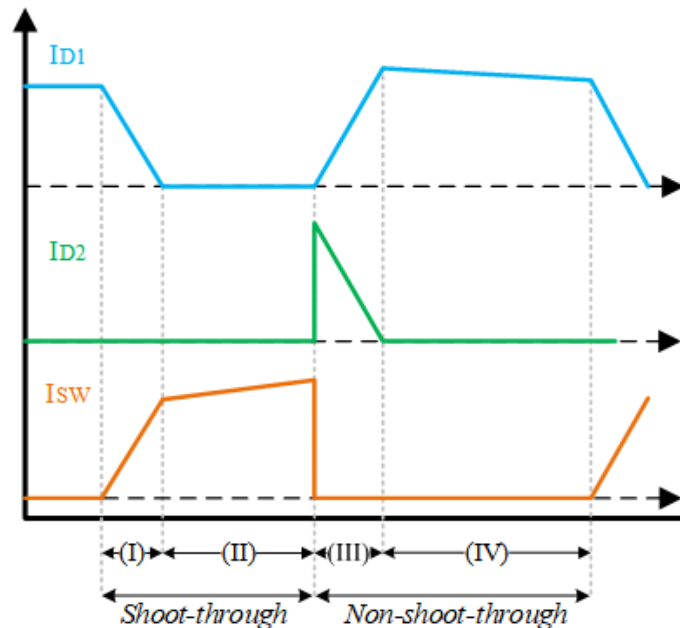
Figura 4 – Etapas de operação do conversor CC-CC Fonte-Y.



Fonte: Adaptado de Ahmadzadeh, Markadeh e Blaabjerg (2017).

Na Figura 5, observa-se as formas de onda de correntes nos diodos D_1 , D_2 e no interruptor S_W . Os maiores esforços de corrente ocorrem nos diodos D_1 e D_2 na etapa intermediária (III). Também é possível observar o comportamento da forma de onda da corrente de entrada I_{D1} que cai a zero durante a etapa (II), se tornando descontínua, comportamento indesejável para aplicações com energias renováveis envolvendo painéis fotovoltaicos e células a combustível.

Figura 5 – Formas de Onda Características do Conversor CC-CC Fonte-Y.



Fonte: Adaptado de Ahmadzadeh, Markadeh e Blaabjerg (2017).

2.2 REDE DE IMPEDÂNCIA QUASI FONTE-Y

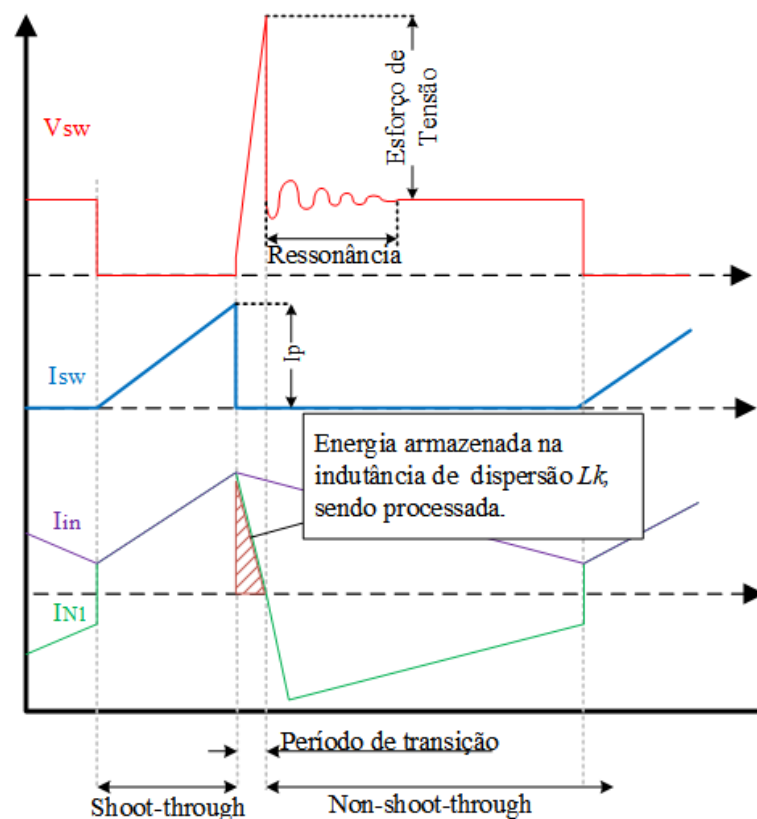
A topologia de rede de impedância Quasi Fonte-Y (QFY) proposta por Siwakoti, Blaabjerg e Loh (2015a), oferece as vantagens da topologia Fonte Y (FY), tais como, grandes ganhos de tensão com pequena razão cíclica e ainda acrescenta melhorias na corrente de entrada que passa a ter comportamento de condução contínua, devido a adição de um indutor L_{in} na entrada. Além de contornar o problema da saturação do núcleo dos indutores, com a adição de um capacitor C_2 em série com o indutor N_1 . Também é realocado o diodo D_1 , conforme a Figura 7. Estas alterações tornam a topologia QFY mais adequada para aplicações com energias renováveis (fotovoltaica, célula a combustíveis e eólica) (SANTOS, 2020).

A topologia QFY utiliza os indutores acoplados com relações de transformação $N_1 : N_2 : N_3$ equivalentes a topologia FY, conectados em uma nova configuração de polaridade. Possui duas etapas de operação principais, *shoot-through* (ST) caracterizada pelo armazenamento de energia na rede de impedância e *non-shoot-through* (NST) caracterizada pela transferência da energia armazenada na rede para a carga conectada ao conversor e duas etapas intermediárias, que correspondem aos períodos de transição de estado do interruptor ativo S_W , devido a presença de indutâncias de dispersão na rede de impedância (SIWAKOTI; BLAABJERG; LOH, 2015b).

A presença de indutâncias de dispersão nos indutores acoplados é uma característica inerente das redes de impedância, associada a forma construtiva dos mesmos e sendo de difícil eliminação, pois na prática sempre haverá linhas de campo magnético de um indutor que não estão acopladas as linhas de campo dos demais indutores (ERICKSON; MAKSIMOVIĆ, 2020).

A energia armazenada nessas linhas de campo que não estão acopladas é processada durante o período de transição entre as etapas *ST* e *NST*. Ocasionalmente um aumento de tensão repentino em V_{SW} e alterando o comportamento da corrente I_{N1} que demanda um período maior para reverter o seu sentido, postergando o início do período de *NST* e criando o período de transição, representado na Figura 6 (SIWAKOTI et al., 2014a).

Figura 6 – Formas de Onda Características da Topologia Quasi Fonte-Y.



Fonte: Elaborado pelo autor.

As indutâncias de dispersão responsáveis por ocasionar as etapas intermediárias possuem um valor pequeno, portanto, o tempo de duração dessas etapas é muito menor que das etapas principais, não influenciando de forma significativa nas análises em regime permanente para o cálculo de valores médios. Dessa forma, é possível desconsiderar os períodos das etapas intermediárias na duração das etapas principais para o projeto dos componentes que compõem o conversor (SIWAKOTI; BLAABJERG; LOH, 2015a).

Assim, considera-se que a duração das etapas principais *ST* e *NST* são complementares e proporcionais a razão cíclica D_{st} do conversor. As durações podem ser determinadas pelas equações 3 e 4, em que f_s corresponde a frequência de chaveamento do interruptor S_W , $\Delta t_{(ST)}$

o período de ST e $\Delta t_{(NST)}$ ao período de NST .

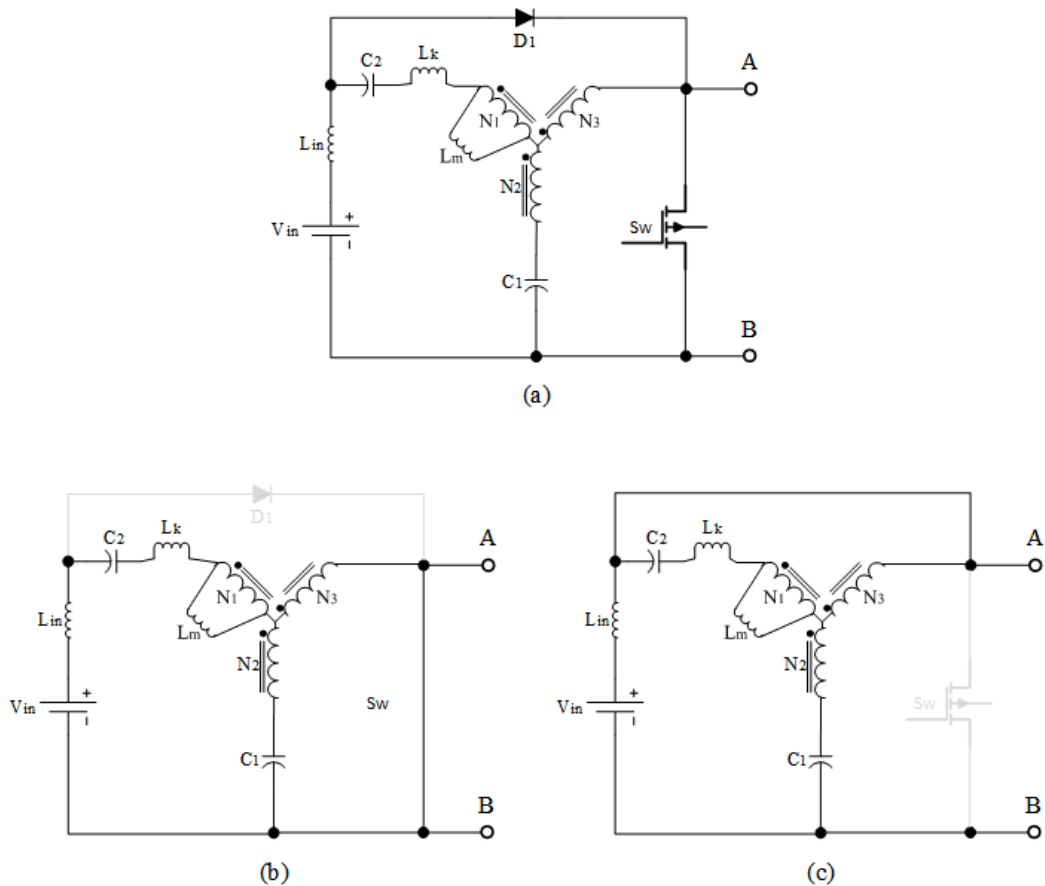
$$T_s = \frac{1}{f_s} \quad (2)$$

$$\Delta t_{(ST)} = D_{st} T_s \quad (3)$$

$$\Delta t_{(NST)} = (1 - D_{st}) T_s \quad (4)$$

Na Figura 7, temos o diagrama da topologia QFY e as duas etapas principais de operação ST e NST com as indutâncias de dispersão equivalentes representadas pelo indutor Lk em série com o indutor acoplado $N1$, conforme proposto por Forouzesh *et al.* (2018).

Figura 7 – Rede de impedância: (a) Quasi Fonte-Y, (b) etapa de operação de *shoot-through*, (c) *non-shoot-through*.



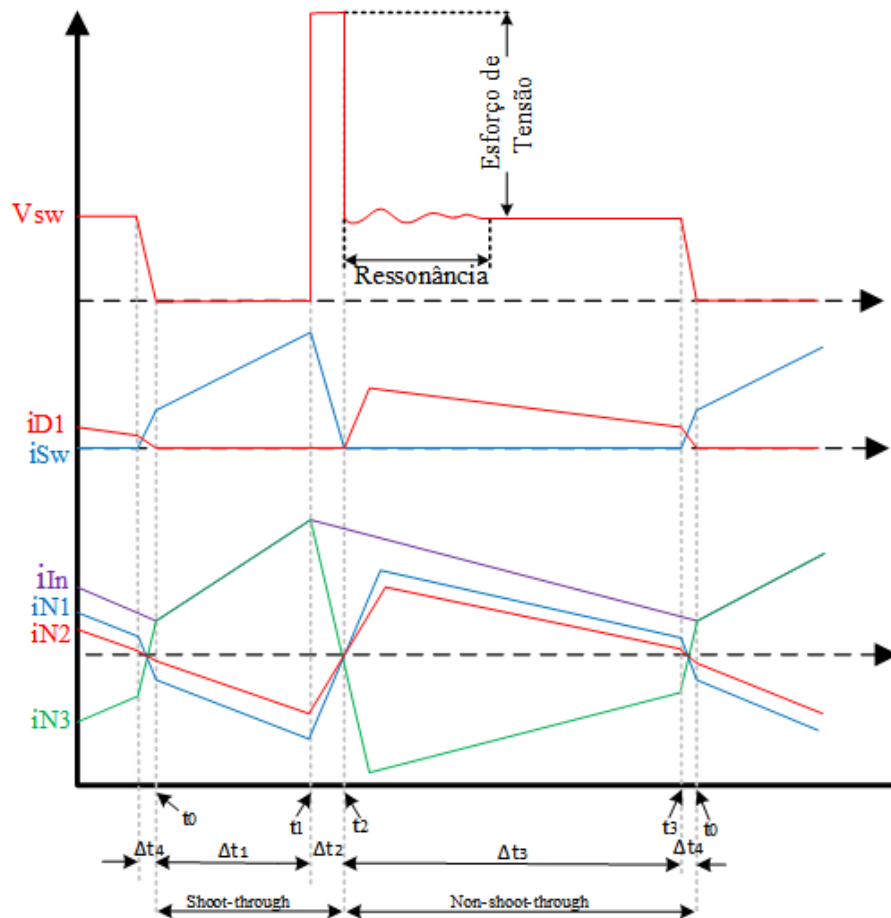
Fonte: Adaptado de Siwakoti, Blaabjerg e Loh (2015a).

Neste trabalho, a análise matemática das etapas intermediárias considera um indutor equivalente Lk_{eq} em série com o indutor de saída ($N3$), representando a indutância de dispersão equivalente da rede de impedância vista pelo indutor acoplado ($N3$). Uma vez que os fenômenos investigados durante as etapas intermediárias estão relacionados a corrente que circula através do indutor acoplado ($N3$). Nas análises das etapas principais e nas simulações computacionais as

indutâncias de dispersão são representadas por indutâncias individuais em série com o respectivo indutor acoplado. Ademais, na seção 2.3 será discutido um método para determinação do valor das indutâncias de dispersão equivalentes da rede de impedância QFY.

A Figura 8 apresenta as formas de onda características da topologia QFY, em que é possível observar as quatro etapas de operação definidas pelos períodos de tempo Δt_1 a Δt_4 . Os períodos Δt_2 e Δt_4 correspondem as etapas intermediárias, possuindo curta duração. As quatro etapas de operação são abordadas em detalhes nas seções 2.2.1 ao 2.2.4.

Figura 8 – Formas de onda características da topologia Quasi Fonte-Y.



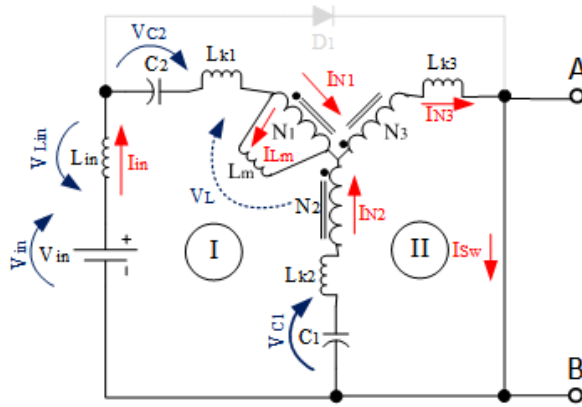
Fonte: Elaborado pelo autor.

2.2.1 Etapa de *shoot-through* [período de t_0 a t_1]

A duração desta etapa é delimitada pelo período no qual o interruptor ativo S_W está em condução e o diodo $D1$ encontra-se em bloqueio. A etapa de operação é caracterizada pelo armazenamento de energia nos indutores da rede de impedância, com a duração definida por $\Delta t_1 = D_{st}T_s - \Delta t_2$. No entanto, para a análise em regime permanente adotou-se que $\Delta t_2 = 0$, pois sua duração é pequena em relação a Δt_1 , portanto $\Delta t_1 = D_{st}T_s$.

Aplicando as leis de Kirchhoff das tensões (LKT) e das correntes (LKC) nas malhas I e II do circuito equivalente da Figura 9, obtém-se 5 e 6 que representam a etapa de *ST*.

Figura 9 – Circuito equivalente da topologia Quasi Fonte-Y na etapa de *shoot-through*.



Fonte: Elaborado pelo autor.

$$V_{in} - V_{Lin} + V_{C2} - V_{Lk1} - V_{N1} + V_{N2} + V_{Lk2} - V_{C1} = 0 \quad (5)$$

$$V_{C1} - V_{Lk2} - V_{N2} - V_{Lk3} - V_{N3} = 0 \quad (6)$$

Pressupondo que o valor das indutâncias de dispersão L_{Lk1} , L_{Lk2} e L_{Lk3} são muito menores que as principais dos indutores acoplados, portanto, as tensões nas indutâncias de dispersão podem ser consideradas pequenas $V_{LK} \approx 0$, sendo possível desprezar seus efeitos nas equações de balanço, obtém-se 7 e 8.

$$V_{in} - V_{Lin} + V_{C2} - V_{N1} + V_{N2} - V_{C1} = 0 \quad (7)$$

$$V_{C1} - V_{N2} - V_{N3} = 0 \quad (8)$$

Utilizando a lei das correntes e considerando as relações de espiras dos indutores acoplados dadas por $N1 : N2 : N3$ é possível definir as tensões sobre os indutores acoplados, conforme 11, 12 e 13 .

$$i_{N1} + i_{N2} - i_{N3} = 0 \quad (9)$$

$$N_1 i_{N1} + N_2 i_{N2} + N_3 i_{N3} = 0 \quad (10)$$

$$V_{N1} = V_{N3} \frac{N_1}{N_3} \quad (11)$$

$$V_{N2} = V_{N1} \frac{N_2}{N_1} \quad (12)$$

$$V_{N3} = V_{N1} \frac{N_3}{N_1} \quad (13)$$

Substituindo 11 a 13 em 7 e 8, obtém-se 18.

$$V_{C1} - V_{N1} \frac{N_2}{N_1} - V_{N1} \frac{N_3}{N_1} = 0 \quad (14)$$

$$V_{N1} = V_{C1} \frac{N_1}{N_3 - N_2} \quad (15)$$

$$V_{N1} = V_{C2} \frac{N_1}{N_1 + N_3} \quad (16)$$

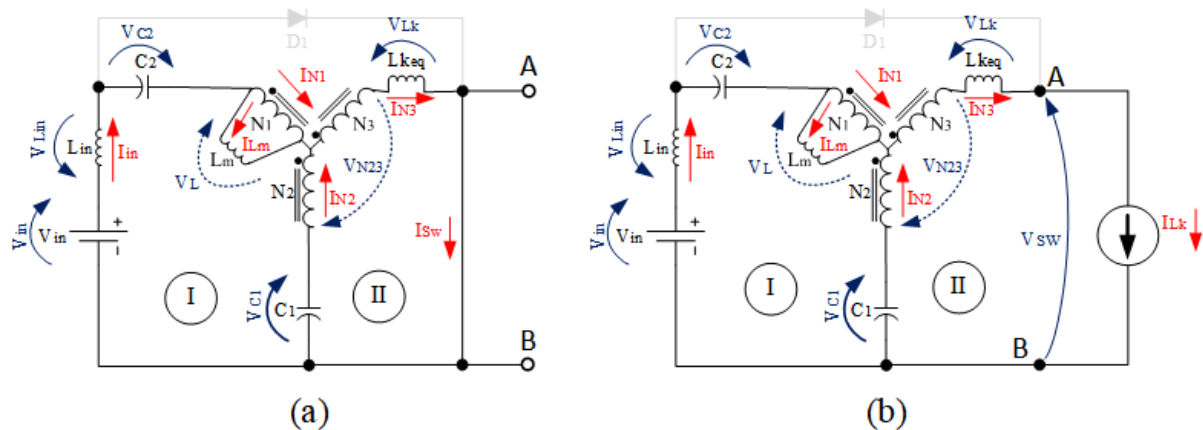
$$V_{Lin} = V_{in} + V_{C2} - V_{C1} - V_{N1} \frac{N_1 + N_2}{N_1} \quad (17)$$

$$V_{Lin} = V_{in} + V_{C2} - V_{C1} \left[1 + \frac{N_1 + N_2}{N_3 - N_2} \right] \quad (18)$$

2.2.2 Etapa Intermediária de *shoot-through* [período de t_1 a t_2]

A Figura 10, apresenta o circuito equivalente da etapa de transição entre *ST* e *NST*, com o diagrama (a) mostrando o instante anterior ao bloqueio do interruptor de potência e o diagrama (b) mostrando o instante após o bloqueio, onde uma fonte de corrente representa a corrente de dispersão fluindo através do circuito, ocasionando um aumento do esforço de tensão entre os pontos A e B.

Figura 10 – Circuito equivalente da topologia Quasi Fonte-Y na etapa intermediária de *shoot-through* para *non-shoot-through*.



Fonte: Elaborado pelo autor.

A etapa intermediária entre o período de *ST* e *NST* inicia com o bloqueio do interruptor ativo S_W no instante t_1 , levando a uma queda abrupta da corrente i_{SW} e o início da reversão das correntes dos indutores acoplados i_{N1}, i_{N2} e i_{N3} e condução do diodo D_1 . A etapa termina no instante t_2 , com a inversão do sentido de corrente dos indutores acoplados e condução do diodo D_1 , conforme ilustra a Figura 8.

A duração do estágio é definida como sendo Δt_2 , e, depende da quantidade de energia armazenada nas indutâncias de dispersão e da taxa de fluxo de corrente permitida pelo circuito elétrico, no qual a rede de impedância está implementada.

A inversão no sentido de fluxo das correntes na rede de impedância resulta em um valor grande de di/dt , conforme 19, originando conseqüentemente um valor elevado de tensão V_{Lk} sobre as indutâncias de dispersão L_{Keq} . Com V_{Lk} indicado na Figura 10, sendo definido como "esforço de tensão" na Figura 8 com $V_{Lk} = \hat{V}_{SW} - V_{DC}$.

Considerando que a corrente que flui por L_{Keq} no instante $t1$ é igual ao valor máximo da corrente i_{N3} , portanto, $\Delta i_{N3} = \hat{i}_{N3}$, obtém-se 20.

$$v_{Lk} = L_{keq} \frac{di(t)}{dt} \quad (19)$$

$$V_{Lk} = L_{keq} \frac{\Delta i_{N3}}{\Delta t_2} \quad (20)$$

A tensão V_{SW} entre os pontos A e B no diagrama (b) da Figura 10 é definida por 21.

$$\hat{V}_{SW} = \bar{V}_{C1} + \hat{V}_{N23} + V_{Lk} \quad (21)$$

Substituindo 22 e 23 em 21 obtém-se 24.

$$\hat{V}_{N23} = \hat{V}_{N1} \frac{N_2 - N_3}{N_1} \quad (22)$$

$$\hat{V}_{N1} = \bar{V}_{C1} \frac{N_1}{N_2 - N_3} \quad (23)$$

$$\hat{V}_{SW} = 2\bar{V}_{C1} + V_{Lk} = V_{DC} + V_{Lk} \quad (24)$$

Substituindo 25 em 24 resulta em 26.

$$V_{DC} = \frac{V_{in}}{1 - D_{st}\delta} \quad (25)$$

$$\hat{V}_{SW} = \frac{V_{in}}{1 - D_{st}\delta} + V_{Lk} \quad (26)$$

$$\delta = \frac{N_1 + N_2}{N_2 - N_3} \quad (27)$$

Substituindo 20 em 26, obtém-se 28

$$\hat{V}_{SW} = \frac{V_{in}}{1 - D_{st}\delta} + L_{keq} \frac{\Delta i_{N3}}{\Delta t_2} \quad (28)$$

Substituindo Δi_{N3} em 28, obtém-se 29, que determina a máxima tensão sobre o interruptor Sw durante o período Δt_2 . Com ΔI_{Lin} sendo a variação da corrente de entrada e P_o a potência de saída do conversor.

$$\hat{V}_{SW} = \frac{V_{in}}{1 - D_{st}\delta} + L_{k_{ea}} \frac{\hat{i}_{N3}}{\Delta t_2} \quad (29)$$

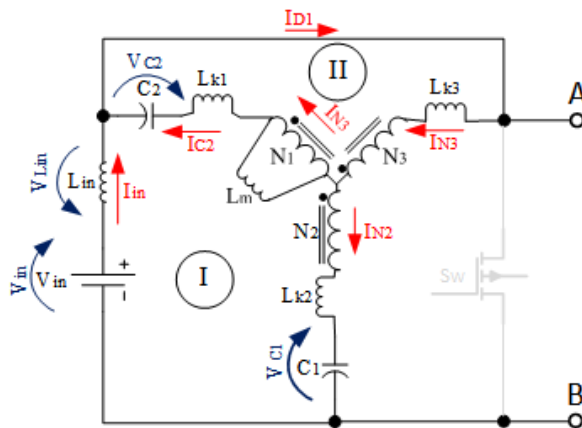
$$\hat{i}_{N3} = \frac{2P_o + \Delta I_{Lin} V_{in} \delta}{2V_{in}} \delta \quad (30)$$

2.2.3 Etapa de *non-shoot-through* [período de t_2 a t_3]

Conforme o diagrama de formas de onda da Figura 8, durante o período entre t_2 a t_3 , denominado Δt_3 , temos a etapa de *NST*, no qual o interruptor ativo S_W está em bloqueio e o diodo $D1$ encontra-se em condução. Essa etapa é caracterizada pela descarga da energia armazenada nos indutores da rede de impedância durante a etapa *ST*, a duração desse período é definido como $\Delta t_3 = (1 - D_{st})T_s - \Delta t_0$, no entanto para a análise em regime permanente iremos considerar $\Delta t_0 = 0$, pois sua duração é pequena em relação a Δt_3 , portanto $\Delta t_3 = (1 - D_{st})T_s$.

A Figura 11 apresenta o circuito equivalente do conversor durante esta etapa de funcionamento.

Figura 11 – Circuito equivalente da topologia Quasi Fonte-Y na etapa de *non-Shoot-through*.



Fonte: Elaborado pelo autor.

Aplicando LKT e LKC nas malhas I e II do circuito equivalente da Figura 11, obtém-se 31 e 32 que representam a etapa de *NST*.

$$V_{in} - V_{Lin} + V_{C2} - V_{Lk1} - V_{N1} \frac{N1 + N2}{N1} + V_{Lk2} - V_{C1} = 0 \quad (31)$$

$$V_{C2} - V_{N1} \frac{N1 + N3}{N1} - V_{Lk1} - V_{Lk3} = 0 \quad (32)$$

$$V_{DC} = V_{in} - V_{Lin} \quad (33)$$

Analogamente ao efetuado na etapa anterior, o valor das indutâncias de dispersão $L_{Lk1} : L_{Lk2} : L_{Lk3}$ são considerados desprezíveis e não serão contabilizados nas equações de balanço 34 e 35.

$$V_{in} - V_{Lin} + V_{C2} - V_{N1} \frac{N1 + N2}{N1} - V_{C1} = 0 \quad (34)$$

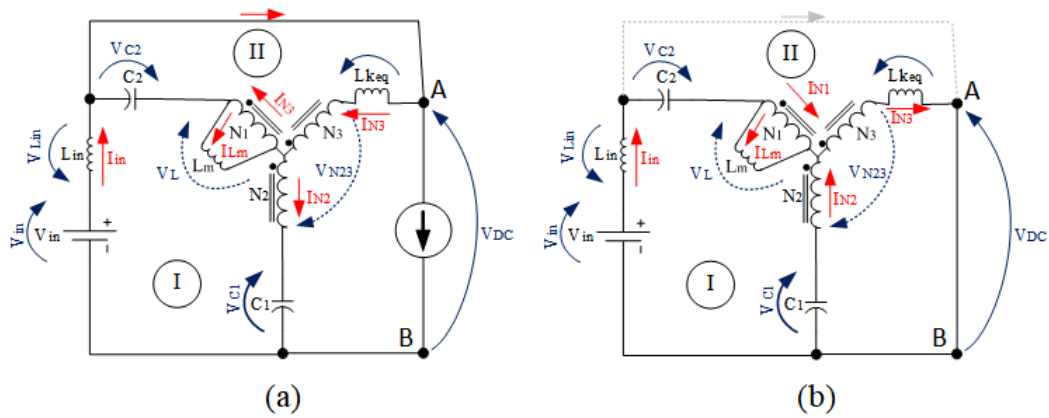
$$V_{C2} - V_{N1} \frac{N1 + N3}{N1} = 0 \quad (35)$$

$$V_{N1} = V_{C2} \frac{N1}{N1 + N3} \quad (36)$$

2.2.4 Etapa Intermediária de *non-shoot-through* [período de t_3 a t_0]

A duração da etapa intermediária é definida como $\Delta t_4 = t_3 - t_0$. Inicia com o fim da etapa de *NST* marcado pelo início da condução do interruptor ativo S_W , conforme a Figura 8, levando a inversão das correntes dos indutores acoplados da rede de impedância e ao bloqueio do diodo $D1$. No início dessa etapa de transição, as correntes dos indutores acoplados encontram-se com menores amplitudes, pois a energia armazenada durante a etapa de *ST* foi descarregada durante *NST*, não ocorrendo esforços de tensão significativos durante essa etapa. A duração desse intervalo é extremamente pequena e possui o menor nível de energia de todo o ciclo.

Figura 12 – Circuito equivalente da topologia Quasi Fonte-Y na etapa intermediária *non-shoot-through*.



Fonte: Elaborado pelo autor.

2.2.5 Equações de balanço

Aplicando as técnicas de *Inductor Volt-Second Balance*, *Capacitor Charge Balance* e *Small-Ripple Approximation* (ERICKSON; MAKSIMOVIĆ, 2020), nas equações das seções 2.2.1 e 2.2.3 e utilizando os estudos desenvolvidos por (SANTOS, 2020), obtém-se as equações de projeto do conversor QFY. Considerando que o período de *ST* é igual a $D_{st}T_s$ e *NST* é complementar, sendo definido como $(1 - D_{st})T_s$ e utilizando 7, 8 e 34, 35, obtém-se 37 e 38 que permite a determinação da tensão sobre os capacitores $C1$ e $C2$.

$$V_{C1} = \frac{V_{in}(1 - D_{st})}{1 - D_{st}\delta} \quad (37)$$

$$V_{C2} = \frac{V_{in} D_{st} \delta}{1 - D_{st} \delta} \quad (38)$$

$$\delta = \frac{N_1 + N_2}{N_2 - N_3} \quad (39)$$

Aplicando 36 em 33, obtém-se 40, que define a tensão sobre o interruptor S_W durante o período Δt_3 , conforme a Figura 8.

$$V_{DC} = V_{C1} + V_{C2} \left(\frac{N_2 - N_3}{N_1 + N_3} \right) \quad (40)$$

Aplicando 37 e 38 em 40, obtém-se o ganho do conversor definido pelo fator B dado por 42.

$$V_{DC} = \frac{V_{in}}{1 - D_{st} \delta} \quad (41)$$

$$B = \frac{V_{DC}}{V_{in}} = \frac{1}{1 - D_{st} \delta} \quad (42)$$

Utilizando 15 e 37 e analisando o comportamento das formas de onda da Figura 8, obtém-se 43.

$$L_{N1} = \frac{V_{N1} D_{st} T}{2 \Delta I_b} \quad (43)$$

Com V_{N1} definido por 44.

$$V_{N1} = \left(\frac{N_1}{N_3 - N_2} \right) \frac{V_{in} (1 - D_{st})}{1 + D_{st} \delta} \quad (44)$$

Utilizando a definição do indutor genérico dada por 45, a relação entre o fluxo magnético em indutores dada por 46 e considerando que o indutor acoplado da rede de impedância QFY possui um núcleo comum para as três bobinas, é possível inferir que o fator c_1 , dado por 45, é o mesmo para as três bobinas. Assim, obtém-se 47 e 48 para os indutores L_{N2} e L_{N3} a partir de 43.

$$L = \frac{N \phi}{i} = N^2 c_1 \quad (45)$$

$$\phi = c_1 N i \quad (46)$$

$$L_{N2} = \left(\frac{N_3}{N_1} \right) L_1 \quad (47)$$

$$L_{N3} = \left(\frac{N_2}{N_1} \right) L_1 \quad (48)$$

A indutância de magnetização dos indutores acoplados pode ser definida por 49, sendo l o comprimento do circuito magnético, μ_0 a permeabilidade magnético no vácuo, μ_r a permeabilidade magnética relativa do material empregado na construção do núcleo e A a área da seção transversal do núcleo.

$$L_m = \frac{(N_1)^2 \mu_0 \mu_r A}{l} \quad (49)$$

Aplicando 37 e 38 em 17, obtém-se 50, em que f_s representa a frequência de chaveamento.

$$L_{in} = \frac{V_{in} [1 - \frac{\delta'}{1 - D_{st} \delta}] D_{st}}{2 \Delta I_{Lin} f_s} \quad (50)$$

$$\delta' = \frac{N_1 + N_3}{N_3 - N_2} \quad (51)$$

Considerando que a tensão sobre o capacitor C_2 possui baixa ondulação, portanto, $\Delta V_{C_2} \approx 0$, o cálculo do capacitor C_2 , com f_s sendo a frequência de chaveamento e I_b a corrente de entrada pode ser efetuado por 52.

$$C_2 = \frac{\bar{I}_b D_{st}}{2 \Delta V_{C_2} f_s} \quad (52)$$

Considerando que a ondulação de V_{C_1} e I_{Lin} é baixa e sabendo que $I_{N_2} = I_{C_1}$ e $I_{N_1} = I_{Lin}$ durante o período de *shoot-through*, adota-se 53 para o cálculo do valor do capacitor C_1 .

$$C_1 = -\frac{\bar{I}_{Lin} D_{st} \delta'}{2 \Delta V_{C_1} f_s} = -\delta' C_2 \quad (53)$$

As equações de projeto da topologia Quasi Fonte-Y, reproduzidas e descritas nesse capítulo foram introduzidas por (SANTOS, 2020).

2.2.6 Conversores Empregando Redes do tipo Quasi Fonte-Y

Esta seção discute as aplicações de conversão CC-CC e CC-CA em conversores de potência que utilizam a topologia de rede de impedância do tipo Quasi Fonte-Y. Ambos os conversores utilizam a mesma rede de impedância, possuindo o comportamento já descrito na seção 2.2, apenas com a alteração das configurações das etapas de saída e das técnicas de chaveamento.

2.2.6.1 Conversor de Potência CC-CC Quasi Fonte-Y

O conversor CC-CC Quasi Fonte-Y proposto por Siwakoti, Blaabjerg e Loh (2015a) foi abordado por (SHEHATA et al., 2017), (SHAFIEI; MEHDIZADEH; KHORSANDI, 2022) e (SANTOS; GONÇALVES, 2021b), sendo que este último aprofundou a representação matemática do comportamento do conversor e a modelagem de controle.

O conversor possui duas etapas principais de operação. A etapa denominada ST , na qual o interruptor S_W encontra-se em condução e a carga é alimentada pelo capacitor C_o . A outra etapa é denominada NST , na qual o interruptor S_W está bloqueado e a energia armazenada nos indutores recarrega o capacitor C_o . A Figura 14 mostra as etapas de operação. A duração da etapa de operação ST é definida por $D_{st}T$, enquanto a duração da etapa complementar NST é definida por $(1 - D_{st})T$, sendo D_{st} a razão cíclica de operação do conversor e T o período

de chaveamento (SANTOS; GONÇALVES, 2021b). O ganho de tensão do conversor CC-CC QFY é definido por 54, com N_1 , N_2 e N_3 , correspondendo as relações de espiras dos indutores acoplados. A equação 54 não considera as resistências séries dos componentes nem a indutância de dispersão, condição que resulta no ganho estático de tensão ideal do conversor (SANTOS; GONÇALVES, 2021b).

$$\frac{V_{out}}{V_{in}} = \frac{1}{1 - \left(\frac{N_1+N_2}{N_2-N_3}\right)d_{ST}} \quad (54)$$

Conforme descrito nas seções 2.2.2 e 2.2.4, essa configuração também apresenta duas etapas intermediárias. Porém, a presença de um capacitor de saída C_O de grandes dimensões diminui os esforços de tensão criados pelas indutâncias de dispersão sobre o interruptor S_W , uma vez que a energia de dispersão descrita por 55, possui um caminho livre através do diodo D_2 até o capacitor C_O , que grampeia e absorve essa energia, limitando o pico de tensão sobre o interruptor S_W e incrementando a corrente através do diodo D_2 . A quantidade de energia armazenada na indutância de dispersão L_K pode ser estimada por 55, em que I_{lk} é a corrente que circula pela indutância de dispersão equivalente no instante final do período de ST .

$$\epsilon_{lk} = \frac{1}{2}L_K I_{lk}^2 \quad (55)$$

A combinação de uma grande quantidade de energia de dispersão armazenada na rede de impedância com o uso de um capacitor de saída C_O de valor elevado resulta em maior esforço de corrente sobre o diodo D_2 e na necessidade do capacitor C_O absorver rapidamente a energia ϵ_{lk} estimada por 55, durante o período de transição de ST para NST , conforme descrito na seção 2.2.2. A elevada derivada do fluxo de energia permite o grampeamento da tensão sobre o interruptor S_W realizado por C_O , diminuindo os esforços de tensão sobre o interruptor S_W e penalizando o diodo D_2 . Em (SHEHATA et al., 2017) os esforços sobre o interruptor S_W e diodo D_2 durante o período de transição foram comprovados experimentalmente.

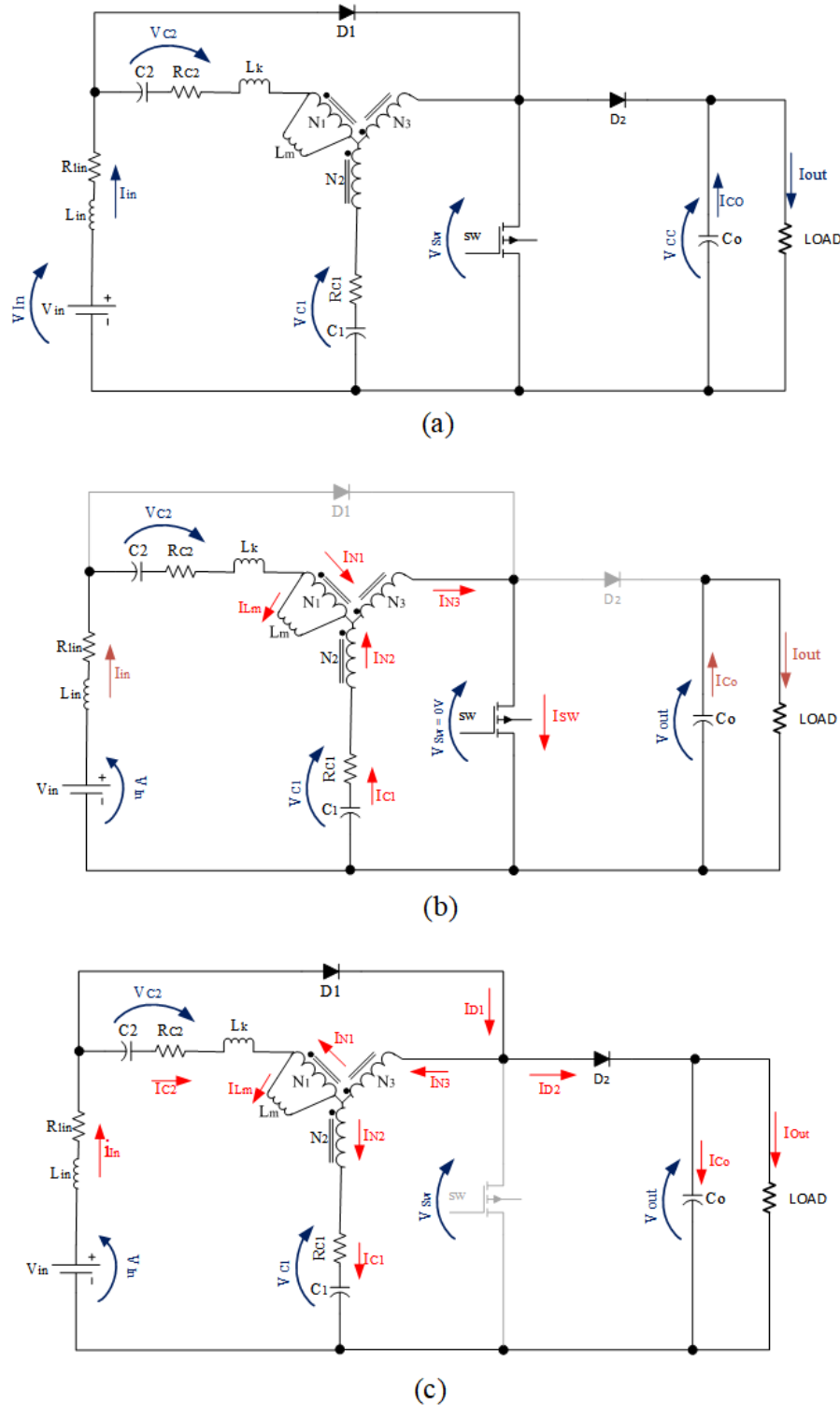
As formas de onda características da operação do conversor CC-CC em regime permanente são apresentados na Figura 14.

É possível constatar a ocorrência de quatro comportamentos distintos, originando as etapas de funcionamento. Durante a etapa denominada NST , a carga do capacitor C_O inicia no instante $t1$, com o fluxo da energia armazenada nas indutâncias de dispersão gerando o aumento repentino da tensão V_{S_w} e da corrente i_{D_2} .

Neste trabalho foi desenvolvida a expressão 64 para calcular a corrente i_{D_2} , considerando a presença da indutância de dispersão $L_{k_{eq}}$, uma vez que as indutâncias de dispersão são desconsideradas nos estudos utilizados como referência. O circuito equivalente desta etapa é representado na Figura 15.

Considerando o circuito equivalente da Figura 15 e a equação característica de carga do capacitor 56, com τ sendo a constante de tempo do circuito RC e V_O a tensão no interruptor S_W no instante de tempo $t1$ da Figura 14, que conforme discutido na seção 2.2.2 é definido por 29,

Figura 13 – Diagrama esquemático: (a) Conversor CC-CC tipo Quasi Fonte-Y, (b) etapa de *shoot-through* e (c) *non-shoot-through*.

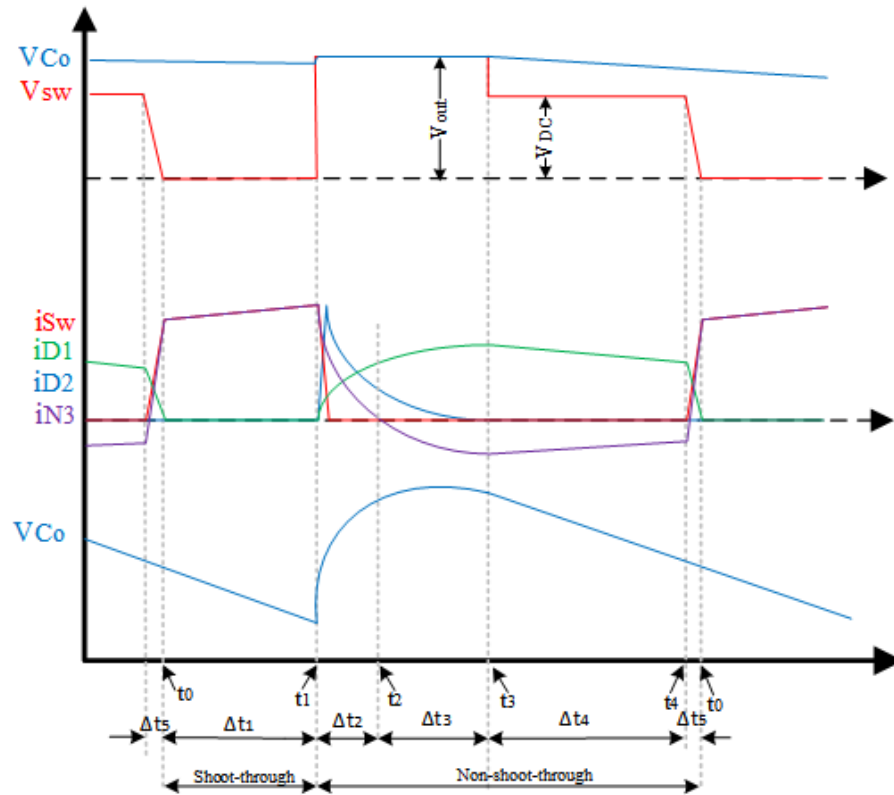


Fonte: Elaborado pelo autor.

deduz-se 58 que define a corrente i_{D2} no instante de tempo $t1$.

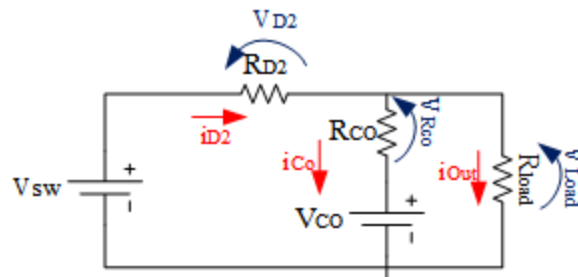
$$i(t) = \frac{V_O}{R} e^{-t/\tau} \quad (56)$$

Figura 14 – Forma de onda do conversor CC-CC tipo Quasi Fonte-Y.



Fonte: Elaborado pelo autor.

Figura 15 – Circuito equivalente da etapa no instante $t1$.



Fonte: Elaborado pelo autor.

$$\tau = RC \tag{57}$$

Considerando a premissa que no instante $t1$ o diodo $D1$ ainda não está em condução e a tensão sobre o interruptor ativo \hat{V}_{Sw} é definida por 21, obtém-se 58.

$$i_{D2}(t) = \frac{\hat{V}_{Sw} - (\bar{V}_{Co} - \frac{\Delta V_{Co}}{2})}{R_{D2} + R_{Co}} e^{-t/(R_{D2}+R_{Co})C_{Co}} + \frac{\bar{V}_{Co} - \frac{\Delta V_{Co}}{2}}{R_{Load}} \tag{58}$$

Adotando que a ondulação de tensão sobre a carga é suficientemente pequena e que a tensão sobre a carga é constante, tomando 42 é possível definir que:

$$\bar{V}_{C_o} - \frac{\Delta V_{C_o}}{2} \approx \frac{V_{in}}{1 - D_{st}\delta} \quad (59)$$

$$\hat{V}_{Sw} = \frac{V_{in}}{1 - D_{st}\delta} + L_{keq} \frac{\hat{i}_{N3}}{\Delta t_2} \quad (60)$$

Evoluindo substituições em 58 obtém-se 64, expressão que permite a determinação do valor de pico de corrente sobre $D2$ no instante $t1$, considerando a presença da indutância de dispersão L_{keq} .

$$i_{D2}(t) = \frac{\hat{V}_{Sw} - \frac{V_{in}}{1 - D_{st}\delta}}{R_{D2} + R_{C_o}} e^{-t/(R_{D2} + R_{C_o})C_o} + \frac{V_{in}}{R_{Load}} \quad (61)$$

$$i_{D2}(t) = \frac{\frac{V_{in}}{1 - D_{st}\delta} + \frac{L_{keq}(\hat{i}_{N3})}{\Delta t_2} - \frac{V_{in}}{1 - D_{st}\delta}}{R_{D2} + R_{C_o}} e^{\frac{-t}{(R_{D2} + R_{C_o})C_o}} + \frac{V_{in}}{(1 - D_{st}\delta)R_{Load}} \quad (62)$$

$$i_{D2}(t) = \frac{L_{keq}\hat{i}_{N3}}{(R_{D2} + R_{C_o})\Delta t_2} e^{\frac{-t}{(R_{D2} + R_{C_o})C_o}} + \frac{V_{in}}{(1 - D_{st}\delta)R_{Load}} \quad (63)$$

Considerando o instante de tempo $t = 0$ em 63, obtém-se 64.

$$i_{D2} = \frac{L_{keq}\hat{i}_{N3}}{(R_{D2} + R_{C_o})\Delta t_2} + \frac{V_{in}}{(1 - D_{st}\delta)R_{Load}} \quad (64)$$

O capacitor C_o continua grampeando a tensão V_{Sw} até o instante $t3$, quando o diodo $D2$ entra em bloqueio e a tensão sobre Sw passa a ser igual V_{DC} .

$$V_{DC} = \frac{V_{in}}{1 - D_{st}\delta} \quad (65)$$

A partir do instante $t3$ até o início do período de NST o diodo $D2$ continua bloqueado e a carga é alimentada pelo capacitor C_o . As equações detalhadas para o projeto do conversor CC-CC Quasi Fonte-Y são descritas por (SANTOS; GONÇALVES, 2021b).

2.2.6.2 Conversor de Potência CC-CA Quasi Fonte-Y

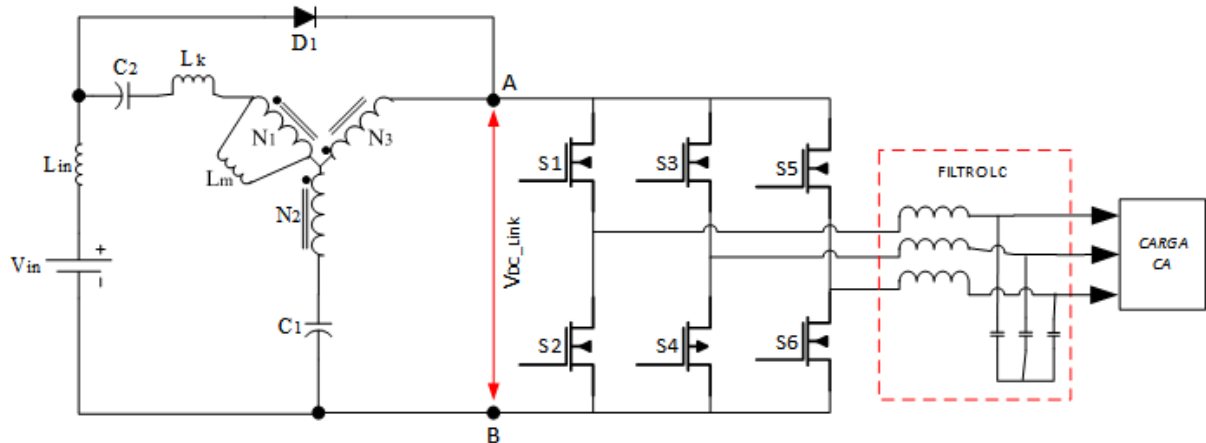
A topologia do conversor de potência CC-CA trifásico baseado na rede de impedância Quasi Fonte-Y (QFY) foi proposto por Siwakoti, Blaabjerg e Loh (2015a). Também foi estudado por Santos (2021b) que desenvolveu uma metodologia de projeto e aprofundou o entendimento das técnicas de controle dessa topologia (SANTOS; GONÇALVES, 2021a).

A utilização da rede de impedância do tipo QFY associada com um conversor CC-CA trifásico é bastante promissora, devido as características da forma de onda da corrente de entrada ser contínua e o fato de apresentar ganho de tensão elevado, possibilitando que o conversor integre na rede de energia elétrica algumas fontes renováveis de energia, tais como eólica e solar,

que sofrem grande variação na tensão e potência durante o seu funcionamento (SIWAKOTI; BLAABJERG; LOH, 2015b).

No entanto, apesar de ser uma topologia alvo de grande coletânea de estudos, ainda os desafios para a utilização prática são grandes. Entre os desafios a serem resolvidos estão os problemas associados a presença das indutâncias de dispersão na rede de impedância, levando ao surgimento de grandes esforços de tensão sobre os interruptores de potência. O detalhamento da origem desse problema foi descrito nas seções 2.2.2 e 2.2.4, sendo aplicável a configuração CC-CA, visto na Figura 16. Na aplicação de conversão CC-CA fica muito evidente o problema de grande esforço de tensão sobre os interruptores ativos, uma vez que tal configuração não possui um grande capacitor em paralelo com os interruptores para realizar o grampeamento da tensão como na aplicação de conversão CC-CC.

Figura 16 – Diagrama do conversor CC-CA trifásico tipo Quasi Fonte-Y.



Fonte: Elaborado pelo autor.

O diagrama esquemático do conversor CC-CA trifásico apresentado na Figura 16 possui uma rede de impedância do tipo QFY associada a um inversor trifásico convencional com um filtro LC de saída. Esta composição em operação resulta em quatro etapas de operação similares as descritas nas seções 2.2.1 a 2.2.4, sendo as principais *ST* e *NST* e duas etapas intermediárias.

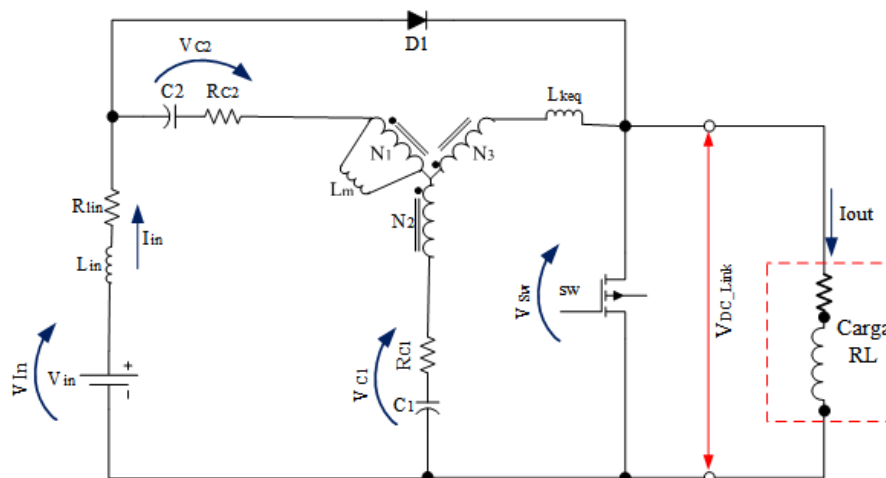
A utilização de seis interruptores de potência aumenta a complexidade do controle e da dinâmica do conversor, em comparação com a aplicação de conversão CC-CC. Os estudos efetuados em (SIWAKOTI; BLAABJERG; LOH, 2015b) e (SANTOS; GONÇALVES, 2021a) observaram experimentalmente a ocorrência de múltiplos picos na tensão $V_{DC-link}$ e efeitos de ressonância, durante a etapa de operação *NST*, gerando grandes esforços de tensão sobre os interruptores e exigindo o uso de circuitos auxiliares para amortecer as ressonâncias e os picos de tensão. O uso e o projeto de circuitos amortecedores serão objetos de estudos no capítulo 3.

Simulações e experimentações práticas, a serem descritas na seção 3.2, demonstram a existência de dois conjuntos de picos de tensão acompanhados da evolução de ressonância nos períodos de tempo que correspondem a Δt_2 e Δt_4 mostrados na Figura 8.

A origem desses fenômenos está associada com a presença das indutâncias de dispersão no circuito, que se manifestam durante as rápidas variações nas corrente dos indutores acoplados da rede de impedância, com as variações sendo associadas a sequência de acionamento dos interruptores de potência e da resposta dinâmica do conversor.

Devido a maior complexidade da configuração de conversão CC-CA e da necessidade do uso de circuitos auxiliares amortecedores de tensão, no capítulo 3 um modelo simplificado é empregado, conforme visto na Figura 17. O modelo representa o comportamento do conversor CC-CA utilizando um único interruptor S_W simplificando a modelagem matemática.

Figura 17 – Diagrama equivalente do conversor CC-CA tipo Quasi Fonte-Y.



Fonte: Elaborado pelo autor.

2.3 METODOLOGIA PARA DETERMINAÇÃO DAS INDUTÂNCIAS DE DISPERSÃO

Esta seção discute e propõe aprimoramentos em um método para a determinação da indutância de dispersão individual dos indutores acoplados da topologia de rede de impedância do tipo Quasi Fonte-Y, a partir dos valores das indutâncias de dispersão equivalentes. A metodologia possibilita modelagens computacionais mais precisas e envolve uma técnica de verificação experimental para validar as estimativas.

O projeto de conversores de potência com o uso de redes de impedância, como as da família Fonte-Y, exige especial cuidado do projetista com as indutâncias de dispersão presentes nos indutores acoplados, que são parte integrante das redes de impedância, sendo de difícil mitigação (MCLYMAN, 2004). As indutâncias de dispersão são responsáveis por grandes esforços de tensão sobre os interruptores chaveados, sendo necessário a sua determinação para permitir o dimensionamento de circuitos auxiliares para amortecer esses esforços (ERICKSON; MAKSI-MOVIĆ, 2020). Contudo, os valores das indutâncias de dispersão são de difícil determinação durante a fase de projeto dos indutores acoplados, uma vez que dependem da forma construtiva das bobinas, do material do núcleo magnético, da espessura das camadas de isolamento dos fios das bobinas entre outros fatores (HWU; CHEN, 2008). Por outro lado, a medição direta das

indutâncias de dispersão também não é uma opção simples de ser realizada, uma vez que a origem das indutâncias de dispersão está relacionada com o fluxo magnético não acoplado, portanto, sendo uma característica dependente do fluxo magnético que se manifesta durante a operação da rede de impedância (HWU; CHEN, 2008).

A primeira etapa do método proposto para determinar as indutâncias de dispersão individuais consiste em realizar a medição direta das indutâncias de dispersão equivalentes para cada indutor acoplado, utilizando um medidor do tipo ponte LCR com a rede de impedância desacoplada do circuito elétrico do conversor, conforme seção 4.2.1. Os valores das indutâncias de dispersão equivalentes são aplicados em 70, 71 e 72 para estimar os valores das indutâncias de dispersão de cada indutor acoplado. Essa informação é necessária para permitir a modelagem computacional do conversor.

A indutância de dispersão equivalente Lk_{eq} deve ser medida, fechando-se o laço nos terminais de dois indutores acoplados (curto-circuito), enquanto é efetuada a medição nos terminais do indutor relacionado com o fator de enrolamento $N3$ que se pretende obter a indutância equivalente. Formando assim o circuito da Figura 18, onde Lk_A está em série com o paralelo de Lk_B e Lk_C , simplificação similar aos testes de curto circuitos aplicados a transformadores (SEN, 2021), (WITULSKI, 1995).

Para se obter o valor da indutância equivalente $L_{K_{eq12}}$, deve-se curto circuitar os terminais da bobina com número de espiras $N2$, mantendo os terminais da bobina com número de espiras $N3$ em aberto, enquanto é realizado a medição nos terminais da bobina com número de espiras $N1$. Esse processo deve ser repetido para as três bobinas, intercalando as bobinas, desta forma obtém-se os valores das indutâncias equivalentes $L_{K_{eq12}}$, $L_{K_{eq13}}$ e $L_{K_{eq23}}$, com 66 representando a relação matemática entre as indutâncias de dispersão equivalentes medidas e a indutância de dispersão correspondente ao indutor acoplado da rede de impedância, o circuito equivalente é representado na Figura 18.

$$L_{K_{eqAB}} = L_{KA} + L_{KB} \left(\frac{N_A}{N_B} \right)^2 \quad (66)$$

Realizando o procedimento de medição direta descrito para as três bobinas, registrando os valores como $L_{K_{eq12}}$, $L_{K_{eq13}}$ e $L_{K_{eq23}}$ e utilizando 67 a 72 é possível obter os valores aproximados das indutâncias de dispersão L_{K1} , L_{K2} e L_{K3} . Neste método de medição a indutância de magnetização é desconsiderada.

$$L_{K_{eq12}} = L_{K1} + L_{K2} \left(\frac{N_1}{N_2} \right)^2 \quad (67)$$

$$L_{K_{eq13}} = L_{K1} + L_{K3} \left(\frac{N_1}{N_3} \right)^2 \quad (68)$$

$$L_{K_{eq23}} = L_{K2} + L_{K3} \left(\frac{N_2}{N_3} \right)^2 \quad (69)$$

Isolando L_{K1} e realizando as substituições em 67 a 69, obtém-se 70 a 72.

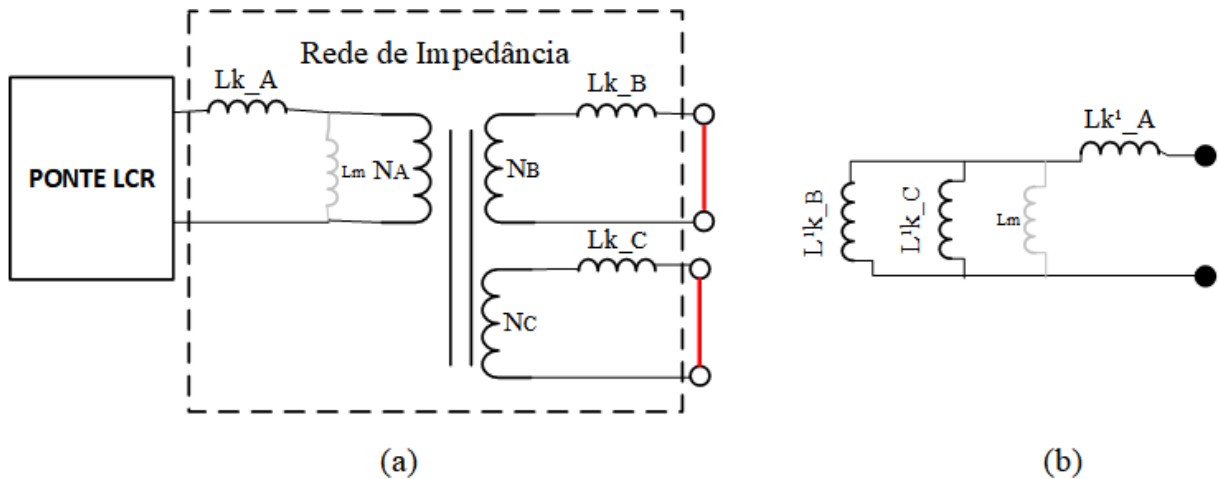
$$L_{K1} = \frac{L_{K12} + L_{K13} - L_{K23} \left(\frac{N_1}{N_2}\right)^2}{2} \quad (70)$$

$$L_{K2} = \left(L_{K12} - L_{K1} \left(\frac{N_2}{N_1}\right)^2\right) \quad (71)$$

$$L_{K3} = \left(L_{K13} - L_{K1} \left(\frac{N_3}{N_1}\right)^2\right) \quad (72)$$

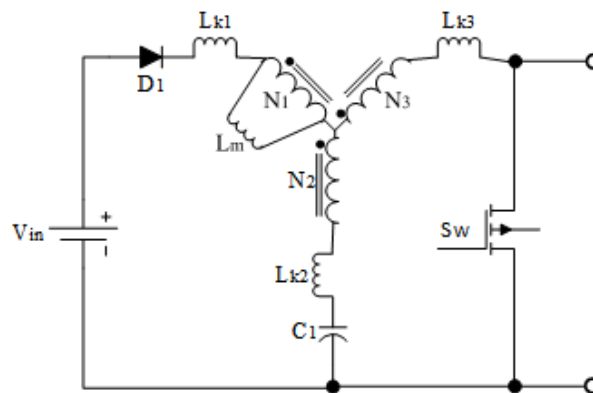
As indutâncias de dispersão obtidas com as expressões de 70 a 72 podem ser utilizadas na simulação do circuito equivalente da Figura 19.

Figura 18 – Diagrama:(a) medição da indutância de dispersão, (b) circuito equivalente.



Fonte: Elaborado pelo autor.

Figura 19 – Circuito equivalente da Topologia Fonte-Y com as indutâncias de dispersão.

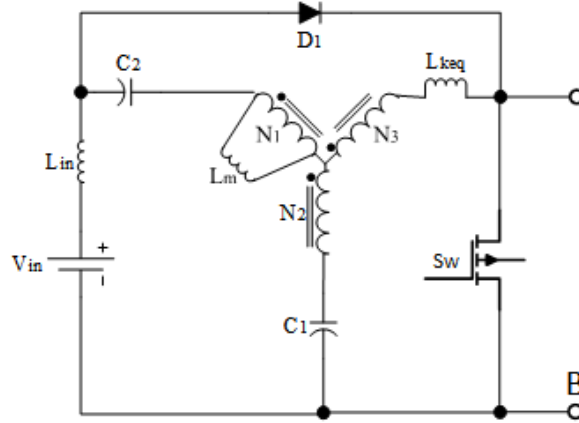


Fonte: Elaborado pelo autor.

Nas equações para o dimensionamento dos amortecedores de tensão, capítulo 3 utiliza-se o modelo simplificado do conversor CC-CA QFY, com uma única indutância de dispersão equivalente em série com o enrolamento relacionado com $N3$ vista na Figura 20.

Para validar o método de medição da indutância equivalente L_{keq} descrito anteriormente é proposto um ensaio em laboratório. O ensaio consiste inicialmente em medir o valor do esforço de tensão sobre o interruptor S_W e o tempo de duração desse esforço Δt_2 . Na sequência, empregando 75 procede-se com o cálculo do valor da indutância de dispersão equivalente L_{Keq} e com a comparação frente ao valor medido com a ponte LCR, seção 4.2.2.

Figura 20 – Circuito equivalente da Topologia Quasi Fonte-Y com as indutâncias de dispersão equivalentes.



Fonte: Elaborado pelo autor.

$$L_{keq} = \frac{V_{Lk} \Delta t_2}{\Delta i_{N3}} \quad (73)$$

$$L_{keq} = \frac{(V_{SW} - V_{DC}) \Delta t_2}{\Delta i_{N3}} \quad (74)$$

$$L_{keq} = \frac{(V_{SW} - V_{DC}) \Delta t_2}{i_{N3}(t_1)} \quad (75)$$

Utilizando 75 e as equações de projeto do conversor QFY, apresentadas na seção 2.2.5, obtém-se 80, que estima o valor da indutância de dispersão equivalente. A estimação é possível utilizando a tensão de pico sobre o interruptor V_{Sw} , i_{N3} e Δt_2 , medidos conforme procedimento descrito na seção 4.2.

$$L_{keq} = \left(V_{SW} - \frac{V_{in}}{1 - D_{st}\delta} \right) \frac{\Delta t_2}{i_{N3}} \quad (76)$$

$$i_{N3} = \frac{2P_o + \Delta I_b V_{in} \delta}{2V_{in}} \quad (77)$$

$$B = \frac{V_{DC}}{V_{in}} = \frac{1}{1 - D_{st}} \quad (78)$$

$$\Delta i_{N3} = \frac{2P_o + \Delta I_b V_{in} (\delta + B)}{2V_{in}} \quad (79)$$

$$L_{keq} = \frac{\hat{V}_{SW}(1 - D_{st}\delta) - V_{in} \Delta t_2}{1 - D_{st}\delta} \frac{\Delta t_2}{\Delta i_{N3}} \quad (80)$$

O procedimento de medição de \hat{V}_{SW} , Δi_{N3} e Δt_2 é detalhado na seção 4.2

2.4 CONSIDERAÇÕES FINAIS

Este capítulo apresentou as características e o comportamento dos conversores de potência CC-CC baseados em redes de impedância dos tipos FY e QFY, considerando a presença das indutâncias de dispersão. O comportamento da topologia QFY foi demonstrado por meio das equações e formas de onda características das etapas de funcionamento, incluindo a etapa intermediária de *shoot-through*, em que ocorrem os maiores esforços de tensão e corrente. Também foram descritas as equações de projeto para dimensionamento dos elementos que compõem o conversor CC-CC empregando a topologia QFY.

Assim, foram apresentados os conversores de potência CC-CC FY, CC-CC QFY e CC-CA QFY, com ênfase nos conversores da família QFY, e com discussões dos efeitos das indutâncias de dispersão nos esforços de tensão e corrente.

Destaca-se como contribuições deste capítulo: (a) o desenvolvimento das equações para determinação dos esforços de corrente no diodo D_2 durante a etapa intermediária de *ST* para o conversor CC-CC QFY; (b) a determinação dos esforços de tensão no interruptor de potência S_W durante o estágio intermediário de *ST* para o conversor CC-CA QFY, considerando a presença das indutâncias de dispersão; (c) a apresentação de metodologia para a medição e cálculo das indutâncias de dispersão da rede de impedância da família Fonte-Y.

3 CIRCUITOS AMORTECEDORES DE TENSÃO

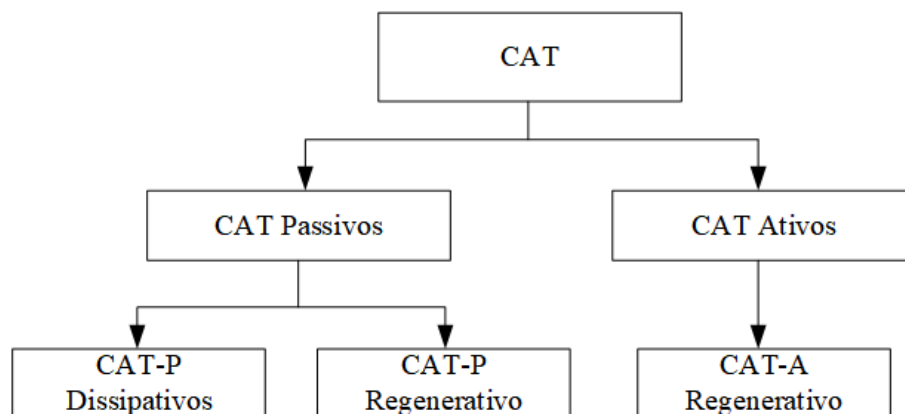
Este capítulo aborda a discussão de quatro diferentes topologias de circuitos amortecedores de tensão (CATs) que podem ser aplicadas a conversores do tipo rede de impedância, visando a mitigação dos efeitos nocivos de grandes picos de tensão sobre os interruptores de potência, causados pelas indutâncias de dispersão das redes de impedância, conforme abordado no capítulo 2.

A seção 3.1 aborda a aplicação dos CATs no conversor da família QFY, buscando diminuir os esforços de tensão sobre o interruptor de potência do conversor. Na seção 3.3 é desenvolvido um estudo aprofundado da aplicação do CAT LCD no conversor CC-CA QFY, com o desenvolvimento de metodologia de projeto e equações características. A seção 3.1.3 apresenta a topologia do circuito amortecedor ativo proposta por Nikbahar e Monfared (2022). Por fim, a seção 3.4 apresenta resultados de simulações computacionais e comparações das aplicações das topologias de CATs.

3.1 REVISÃO BIBLIOGRÁFICA DAS TOPOLOGIAS DE CIRCUITOS AMORTECEDORES DE TENSÃO (CAT)

Normalmente, os CATs são empregados para limitar os esforços de tensão sobre os interruptores de potência, amortecer ressonâncias e permitir o chaveamento com tensão zero (TODD, 1993). De forma resumida podem ser classificados como ativos e passivos, e, dentro desses grupos, em dissipativo e regenerativo, conforme mostra o diagrama da Figura 21.

Figura 21 – Diagrama de blocos considerando a classificação dos CATs.



Fonte: Elaborado pelo autor.

Na ação de mitigar os esforços de tensão, os CATs podem devolver a energia absorvida para o circuito de forma regenerativa, sendo classificados como regenerativos ou apenas dissipar a energia para amortecer o esforço de tensão, sendo classificado como dissipativos (AHMADZADEH; MARKADEH; BLAABJERG, 2017).

Nos CATs do tipo dissipativos, a energia absorvida é dissipada em um resistor. Enquanto os CATs do tipo regenerativos são compostos por componentes como indutores, capacitores e diodos que permitem regenerar a energia para o circuito do conversor (GARCÍA-CARAVEO et al., 2010). Entre os CATs passivos-dissipativos, as configurações mais comuns são do tipo resistor, capacitor (RC) e resistor, capacitor, diodo (RCD). As duas configurações dissipam a energia absorvida no resistor (RUDOLF, 2008).

O CAT passivo-regenerativo do tipo LCD é composto por um indutor, um capacitor e dois diodos. Possui a capacidade de regenerar parte da energia absorvida de volta ao circuito, característica que pode contribuir com a eficiência do CAT LCD, quando comparado aos tipos RC e RCD (ALGANIDI, 2017). Contudo, a ação de absorver a energia durante a etapa de *NST* e devolver na etapa de *ST* pode modificar o comportamento dinâmico do conversor, aumentando a corrente re-circulante e incrementando a dissipação térmica no interruptor de potência (NINOMIYA; TANAKA; HARADA, 1988).

De forma similar aos CATs passivos, os CATs ativos amortecem os esforços de tensão durante a comutação para bloqueio do interruptor de potência, absorvendo a energia que iria ocasionar o aumento da tensão por meio do uso de circuitos modificados por interruptores ativos (ALGANIDI, 2017).

3.1.1 Circuitos Amortecedores de Tensão Passivos (CAT-P)

Nesta seção serão apresentados os CAT-P dos tipos RC, RCD e LCD. Estas configurações normalmente são discutidas na literatura para a aplicação em conversores de potência que utilizam elementos magnéticos no armazenamento de energia, como os conversores do tipo *Flyback* e *Forward*. Estas topologias sofrem de problemas relacionados com esforços de tensão sobre os interruptores de potência devido a presença de indutâncias de dispersão, de forma similar aos conversores da família Fonte-Y.

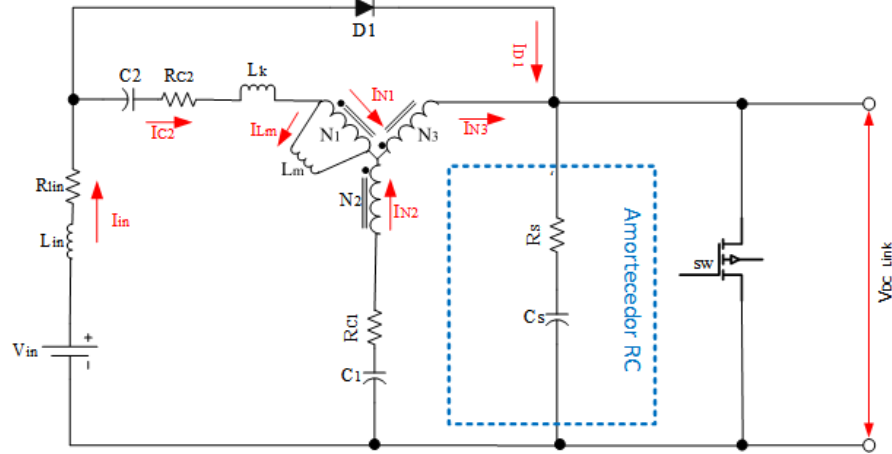
No entanto, conversores baseados em redes de impedância da família Fonte-Y são diversos dos conversores *Flyback* e *Forward*, pois possuem três indutores acoplados, havendo ausência de trabalhos na literatura em 2023, considerando a aplicação das topologias CATs em conversores empregando as redes do tipo FY e QFY. Uma exceção é o CAT-PR LCD, que foi aplicado no conversor QFY por (FOROUZESH et al., 2018) e será mais profundamente analisado na seção 3.3.

3.1.1.1 Circuito Amortecedor de Tensão Passivo Dissipativo RC

O CAT-PD do tipo RC é utilizado em diversas aplicações de conversores para mitigar os efeitos de ressonância em circuitos chaveados (YATSUGI; NOMURA; HATTORI, 2017). O arranjo é composto de uma resistência R_s e um capacitor C_s conectados em série entre si, e, em paralelo ao interruptor que se deseja proteger. É relativamente simples de ser projetado e barato de ser construído, contudo, a alta dissipação de energia limita o seu uso a aplicações de baixa

potência (RUDOLF, 2008). Neste trabalho é proposta a utilização do CAT RC com a topologia de conversores QFY para absorver ressonâncias do interruptor Sw , conforme a Figura 22

Figura 22 – Conversor Quasi Fonte-Y com CAT-PD RC.



Fonte: Elaborado pelo autor.

Devido à dificuldade inerente de obter-se na etapa de projeto os valores reais das indutâncias e capacitâncias parasitas dos diversos componentes que compõem o conversor de potência, é extremamente complexo determinar com precisão os efeitos ressonantes que serão observados nos circuitos chaveados dos conversores por meio de modelos simplificados (YATSUGI; NOMURA; HATTORI, 2017).

Por esse motivo, o dimensionamento do resistor e do capacitor do CAT-PD RC, normalmente é realizado de forma empírica, com o projetista utilizando de conhecimentos práticos obtidos com tentativa e erro através de resultados experimentais, para definir os valores dos componentes que compõem o CAT-PD RC (RUDOLF, 2008).

A metodologia proposta por Ridley (2005) para o projeto do CAT-PD RC considera que o valor do resistor R_s deve ser igual a impedância característica Z do circuito ressonante, conforme a equação 1. Ademais, considera também que a reatância capacitiva do capacitor C_s deve ser igual ao valor de R_s , para permitir um bom fator de atenuação da ressonância sem ocorrer dissipação térmica exagerada, conforme 4.

Adotando para ambos os casos que f_r corresponde a frequência de ressonância do circuito ocasionado pela presença das indutâncias de dispersão L_k e de capacitâncias parasitas no circuito, tem-se 1.

$$Z = R_s = 2\pi f_r L_k \quad (1)$$

Em (VACULIK, 2014) é demonstrado através de ensaios experimentais que o CAT-PD RC oferece maior atenuação da ressonância, quando R_s é igual a metade da impedância característica Z . Porém, há um aumento da dissipação térmica nessa condição. Sendo proposto um índice de amortecimento ζ para correlacionar este efeito. Assim, se $\zeta = 0$ não há amortecimento, caso $\zeta = 1$ é criticamente amortecido e se $\zeta > 1$ é sobre amortecido. Em (ZELNIK; PRAZENICA,

2021) é demonstrado através de gráficos as respostas do circuito ressonante para diferentes valores de ζ .

Utilizando a definição de (RIDLEY, 2005), que o valor de R_s deve ser igual a impedância característica Z e o conceito de índice de amortecimento apresentado por (VACULIK, 2014), obtém-se 2. Esta expressão possibilita o cálculo do valor de R_s considerando a indutância de dispersão L_k , a frequência de ressonância do circuito f_r e o índice de amortecimento ζ .

$$R_s = \frac{\pi f_r L_k}{\zeta} \quad (2)$$

A técnica para a medição da indutância de dispersão para a rede de impedância da família Fonte-Y é detalhada na seção 2.3. Se a indutância e a capacitância do circuito ressonante forem conhecidas é possível determinar a frequência de ressonância f_r utilizando 3. Outra forma envolve a medição direta utilizando um osciloscópio e ensaios em laboratório (RIDLEY, 2005), com (VACULIK, 2014) demonstrando a técnica para a medição da frequência de ressonância em um conversor *Buck*.

$$f_r = \frac{1}{2\pi} \sqrt{\frac{1}{LC}} \quad (3)$$

Determinada a frequência de ressonância f_r e o valor da indutância de dispersão L_k , e, considerando como regra inicial que o valor do resistor R_s deve ser igual a impedância característica Z do circuito ressonante resultando em um índice de amortecimento $\zeta = 0,5$ (RIDLEY, 2005), é possível utilizar 2 e 4 para calcular os valores de R_s e C_s . Considerando que a reatância capacitiva do capacitor C_s é igual a resistência R_s .

$$C_s = \frac{1}{2\pi f_r R_s} \quad (4)$$

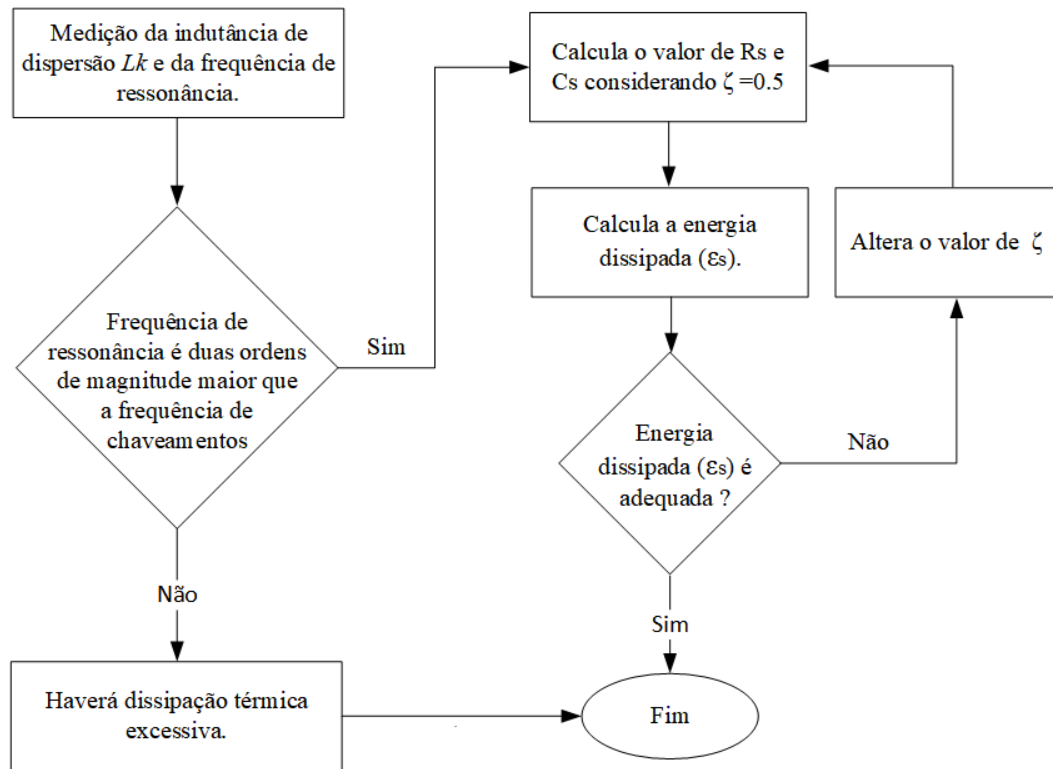
Considerando que o resistor R_s dissipa energia durante o processo de carga e a descarga do capacitor C_s , e, conhecendo os valores do capacitor C_s , da tensão sobre a chave V_{sw} e a frequência de chaveamento f_{sw} , é possível estimar a energia dissipada no circuito amortecedor, utilizando 5. Em (VACULIK, 2014) e (JOKO et al., 2015) é demonstrado através de ensaios experimentais que há um aumento da dissipação térmica com o aumento do fator de amortecimento.

$$\varepsilon_s = C_s V_{sw}^2 f_{sw} \quad (5)$$

A aplicação do CAT-PD RC possui uma limitação em relação a frequência de ressonância do circuito. Esta deve ser duas ordens de magnitude maior que a frequência de chaveamentos do interruptor, para viabilizar a utilização do CAT-PD RC. Caso a frequência de ressonância se aproxime da frequência de chaveamento haverá dissipação térmica excessiva no circuito amortecedor (RIDLEY, 2005).

O fluxograma apresentado na Figura 23 demonstra as etapas para o projeto do CAT-PD RC.

Figura 23 – Fluxograma de projeto do CAT-PD RC.

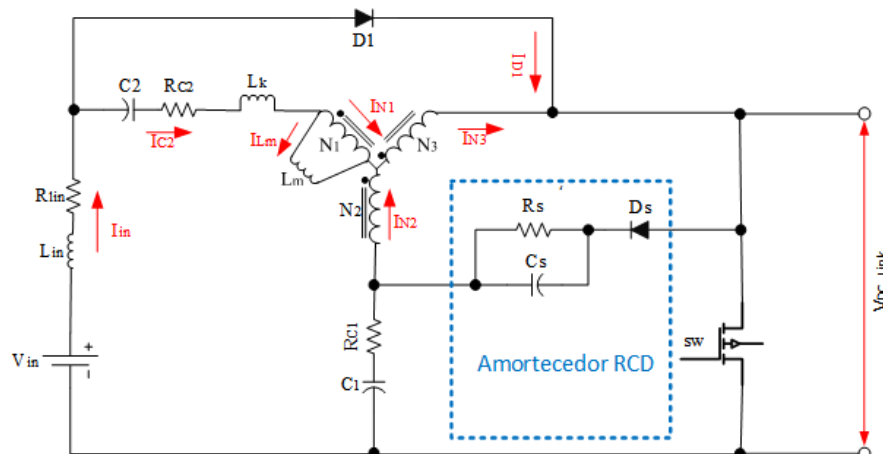


Fonte: Elaborado pelo autor.

3.1.1.2 Circuito Amortecedor de Tensão Passivo Dissipativo RCD

Neste trabalho é proposto a utilização do CAT-PD RCD com a topologia de conversor QFY na função de amortecedor de tensão no interruptor S_w , conforme a Figura 24.

Figura 24 – Conversor Quasi Fonte-Y com CAT-PD RCD.



Fonte: Elaborado pelo autor.

O CAT-PD RCD possui simplicidade e um baixo custo de fabricação por ser composto de apenas de um resistor, um capacitor e um diodo (FINNEY et al., 1996). A configuração permite que a energia armazenada nas indutâncias de dispersão flua através do diodo D_s para o capacitor

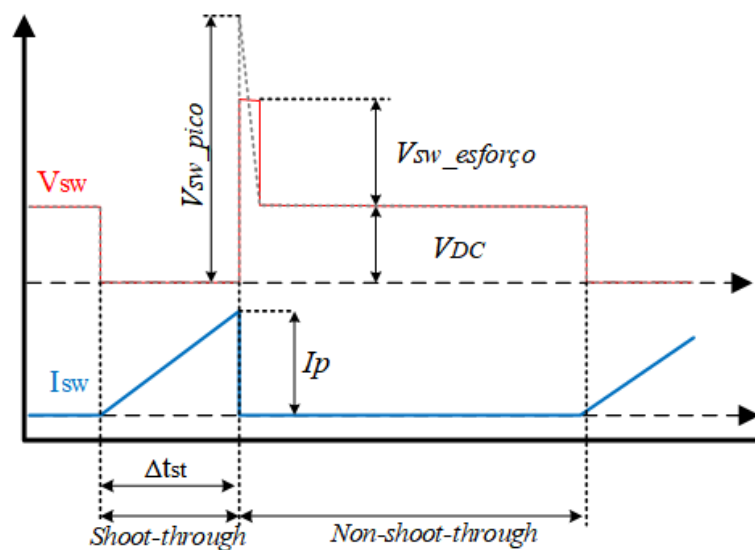
C_s durante a comutação para bloqueio do interruptor Sw , grampeando o interruptor Sw com uma tensão $V_{Sw_{max}}$ definida por 6. Assim, amortecendo a tensão sobre o interruptor Sw .

$$V_{Sw_{max}} = V_{C1} + V_{Cs_{max}} \quad (6)$$

A energia absorvida pelo capacitor C_s durante a comutação para bloqueio do interruptor Sw é dissipada no resistor R_s durante o restante do ciclo até a próxima recarga. Com a escolha do valor de R_s sendo crítica para a determinação da tensão de grampeamento durante a comutação para bloqueio do interruptor Sw . A escolha de um grande valor de R_s resulta em uma corrente de descarga do capacitor C_s menor, portanto, a tensão V_{Cs} leva a um grampeamento do interruptor Sw com um valor maior de tensão. Por outro lado, um valor pequeno de R_s possibilita a descarga rápida de C_s , oferecendo uma tensão menor de grampeamento e maior dissipação térmica no resistor R_s (RIDLEY, 2005).

A Figura 25 exhibe as formas de onda de tensão e corrente do interruptor principal do conversor QFY operando com o CAT-PD RCD. No instante que o interruptor de potência comuta para bloqueio, a tensão sobre o interruptor é dada por 6, sendo que a tensão V_{C1} sobre o capacitor $C1$ possui pouca variação durante o ciclo de operação. Por esse motivo será considerado seu valor médio. A tensão sobre V_{Cs} possui uma variação ΔV_{Cs} que depende do valor de C_s e de R_s . Neste contexto, em (RIDLEY, 2005) há a proposição de que o valor do capacitor C_s deve ser grande o suficiente para absorver toda a energia das indutâncias de dispersão, sem sofrer uma variação significativa na tensão ΔV_{Cs} , e, em (TIBOLA et al., 2017) é proposto que essa variação esteja entre 5 e 10% da tensão média no capacitor.

Figura 25 – Formas de onda do interruptor Sw para o conversor QFY com CAT-PD do tipo RCD.



Fonte: Elaborado pelo autor.

A metodologia de projeto proposta por Ridley (2005) para o CAT-PD RCD operando com o conversor *Flyback*, foi adaptada neste trabalho para o uso no conversor QFY, resultando em

7. A expressão permite a especificação do resistor R_s dada a tensão máxima V_{SwPico} sobre o interruptor S_w , a tensão V_{DC} e o esforço de tensão desejado $V_{SwEsforço}$.

$$R_s = \frac{2V_{SwEsforço}\Delta t_{st}(V_{DC} + V_{SwPico})}{L_k I_p^2} \quad (7)$$

$$\Delta t_{st} = \frac{1}{f_s} D_{st} \quad (8)$$

A tensão V_{SwPico} é definida por 29, V_{DC} por 25 e I_p por 30, a determinação do valor de L_k é detalhada na seção 2.3. Com $V_{SwEsforço}$ sendo determinado pelo limite máximo de tensão sobre o interruptor S_w e pela dissipação térmica no CAT-PD RCD. Utilizando 9 e 10 é possível estimar a dissipação térmica no CAT-PD RCD, conforme (RIDLEY, 2005).

$$\epsilon_{lk} = \frac{1}{2} L_k I_k^2 f_s \quad (9)$$

$$\epsilon_{smax} = \epsilon_{lk} \left(1 + \frac{V_{DC}}{V_{SwEsforço}}\right) \quad (10)$$

O cálculo do valor de C_s não é detalhado por (RIDLEY, 2005), todavia, em (TIBOLA et al., 2017) foi proposta 11 para o cálculo de C_s , com ΔV_{C_s} sendo 5% a 10% do esforço de tensão $V_{SwEsforço}$.

$$C_s = \frac{L_k I_p^2}{2\Delta V_{C_s} V_{SwEsforço}} \quad (11)$$

O fluxograma da Figura 26 demonstra as etapas para o projeto do CAT-PD RCD, com (RIDLEY, 2005) sugerindo a utilização de um valor de $V_{SwEsforço}$ igual a metade da tensão V_{DC} .

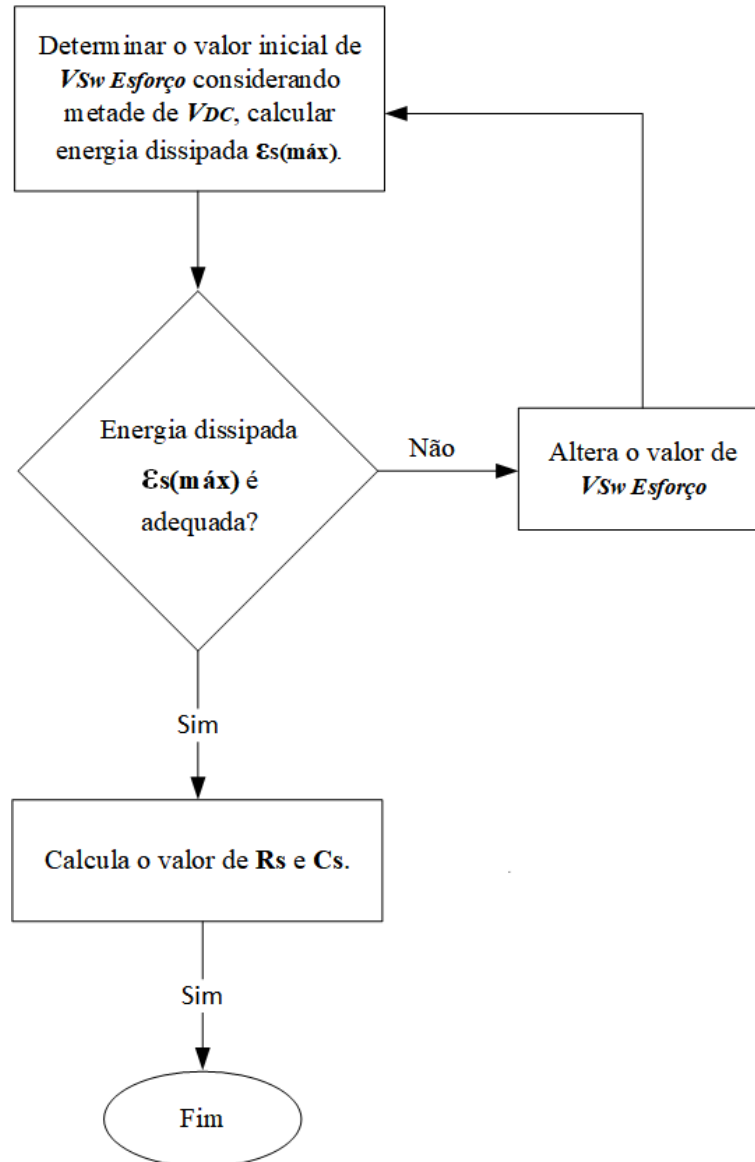
3.1.1.3 Circuito Amortecedor de Tensão Passivo Regenerativo LCD

Neste trabalho é proposto a utilização do CAT-PR LCD com a topologia de conversor QFY na função de amortecedor de tensão no interruptor S_w , conforme a Figura Figura 27. Nesta seção é apresentada a metodologia de projeto do CAT-PR LCD adaptado de (DOMB; REDL; SOKAL, 1982) e na seção 3.3 é apresentado o desenvolvimento de uma nova metodologia de projeto para o CAT-PR LCD aplicado a topologia do conversor QFY.

A topologia do CAT-PR LCD é constituída de um capacitor, um indutor e dois diodos. Possui as características de robustez, simplicidade e baixo custo, características análogas a dos amortecedores passivos, ao mesmo tempo que permite otimizar a eficiência energética através da regeneração de parte da energia de dispersão absorvida durante o chaveamento.

O circuito equivalente do CAT-PR LCD com o conversor *Flyback* apresentado na Figura 28 (a) foi analisado e discutido por (DOMB; REDL; SOKAL, 1982) e (NINOMIYA; TANAKA; HARADA, 1985). Com (JI; SMITH; SMEDLEY, 1999) propondo a configuração da Figura 28(b), considerando o indutor L_s acoplado aos indutores do conversor *Flyback*. Em (LIAO;

Figura 26 – Fluxograma de projeto do CAT-PD RCD.



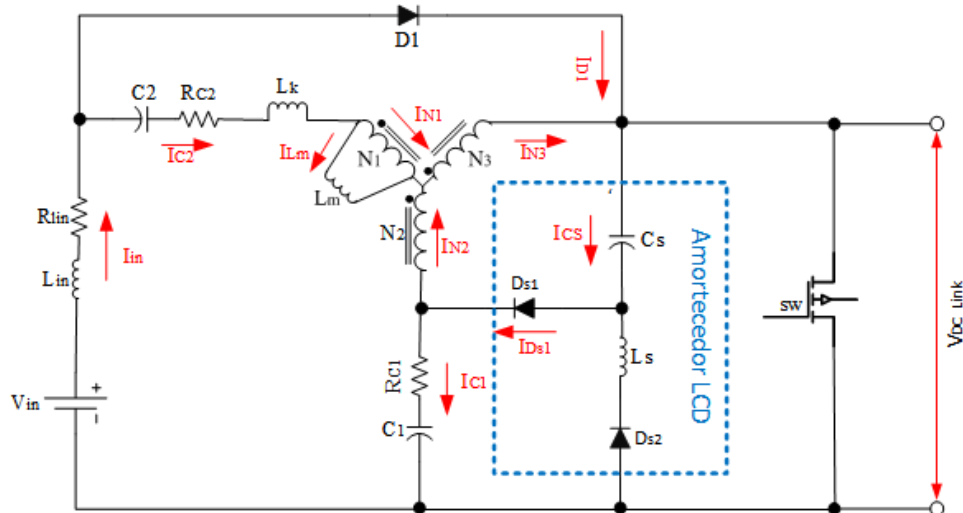
Fonte: Elaborado pelo autor.

SMEDLEY, 2008) é analisado mais detalhadamente essa nova configuração para a aplicação no conversor *Flyback*, enquanto (ABRAMOVITZ; CHENG; SMEDLEY, 2009) e (VARTAK; ABRAMOVITZ; SMEDLEY, 2014) propuseram o uso do amortecedor LCD em outros conversores como o *Forward* e *SEPIC*.

Os resultados apresentados por (LIAO; SMEDLEY, 2008), demonstraram que o ganho de rendimento do conversor *Flyback* trabalhando com a configuração do amortecedor LCD com o indutor L_s acoplado, baseado na proposta de (JI; SMITH; SMEDLEY, 1999) é pequeno, da ordem de 2%, com a diminuição de um componente do circuito sendo apontado como vantagem por (LIAO; SMEDLEY, 2008).

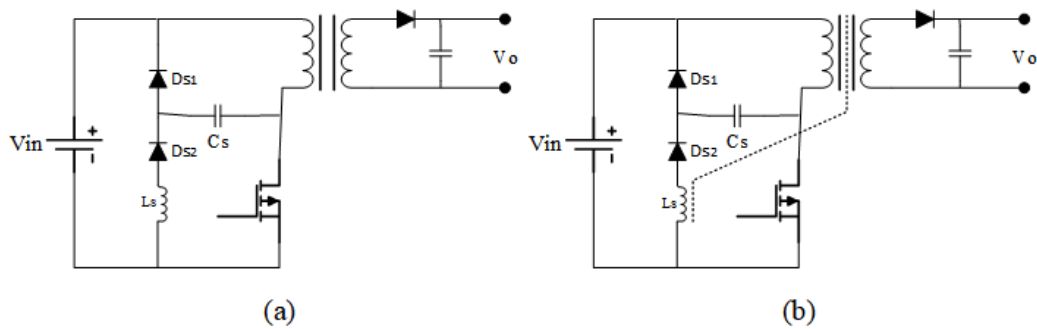
Porém, avalia-se que os benefícios da configuração com indutor L_s acoplado é pequeno em comparação com o aumento da complexidade construtiva do indutor. Especialmente para a

Figura 27 – Conversor QFY com o CAT-PR do tipo LCD.



Fonte: Adaptado de Forouzesh *et al.* (2018).

Figura 28 – Conversor Flyback com o CAT-PR tipo: (a) LCD e (b) LCD modificado.



Fonte: Adaptado de Liao e Smedley (2008).

utilização em topologias com redes de impedância como a família Fonte Y que possuem três indutores acoplados em um núcleo toroidal, não apresentando vantagem significativa quando comparado ao uso do LCD na configuração original, com o indutor L_s separado.

Em (FOROUZESH *et al.*, 2018) é utilizado o CAT-PR LCD no conversor CC-CA do tipo QFY, conforme a Figura 27. O estudo descreve o aumento de 1% na eficiência do conversor quando comparado a mesma condição de operação sem o uso do CAT-LCD, e que há capacidade de amortecer os esforços de tensão sobre o interruptor de potência.

Porém, (FOROUZESH *et al.*, 2018) não apresenta informações sobre a metodologia para o dimensionamento e projeto do amortecedor, assim como não detalha os parâmetros para a escolha da melhor configuração para o CAT-PR LCD. Contudo, ficou demonstrado que o CAT-PR LCD é capaz de recuperar a energia das indutâncias de dispersão, podendo contribuir com melhoria da eficiência do conversor.

Neste trabalho foi adaptado a metodologia e equações de projeto do CAT-PR LCD aplicado ao conversor *Flyback* proposto por Domb, Redl e Sokal (1982), ao conversor QFY. Obtendo-se 12, que permite calcular o valor mínimo do capacitor C_s , dado um valor máximo desejado de

tensão V_{S_w} sobre a chave comutadora S_w . Com I_p sendo a corrente máxima no indutor acoplado $N3$ e L_k a indutância de dispersão equivalente vista pelo indutor $N3$, conforme detalhado na seção 2.3.

$$C_{smin} = \frac{L_k I_p^2}{(V_{swmax} - V_{C1})^2} \quad (12)$$

Determinado o valor do capacitor C_s , calcula-se o valor mínimo do indutor L_s utilizando 13. Com a corrente de $i_{S_{wmax}}$ sendo a corrente máxima admissível no interruptor S_w e $i_{swmedio}$ a corrente média no interruptor S_w sem o CAT-PR LCD.

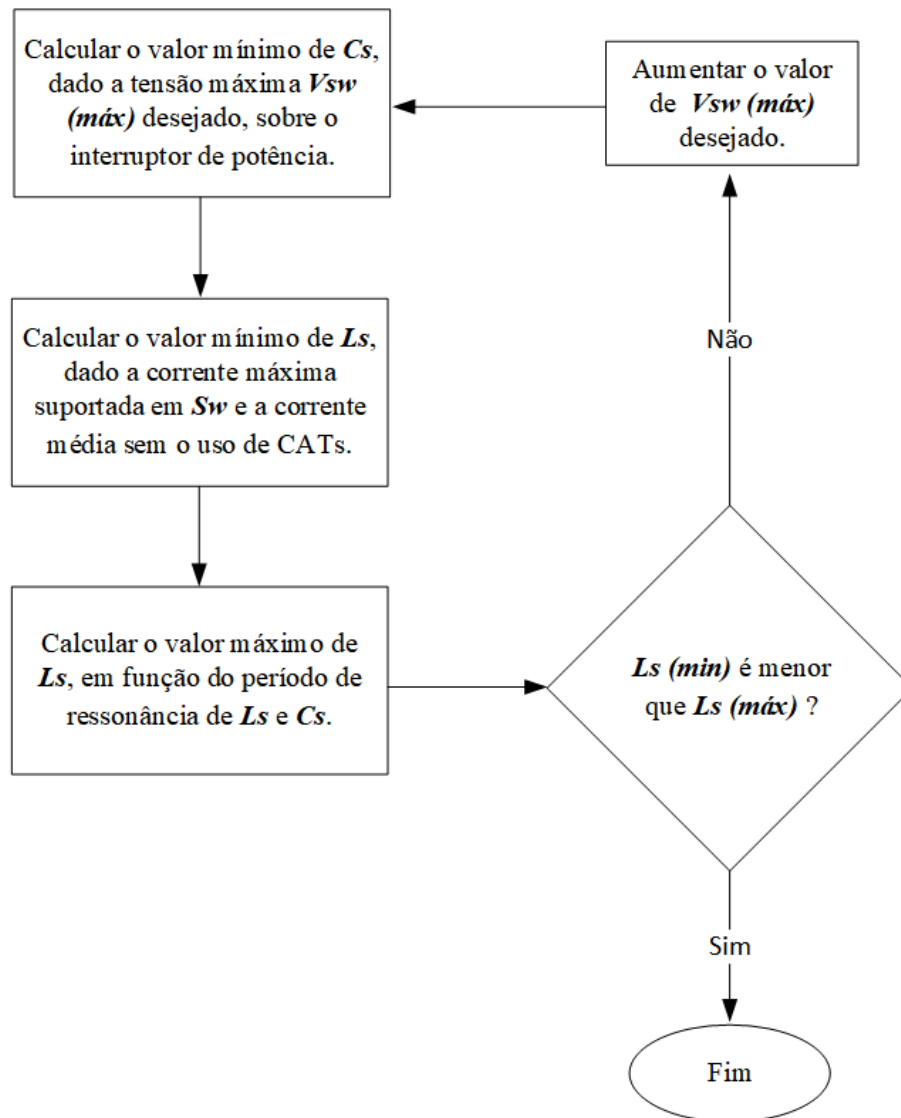
$$L_{smin} = \frac{C_s (V_{swmax} - V_{C1})^2}{i_{S_{wmax}} - i_{swmedio}} \quad (13)$$

Partindo do pressuposto definido por (DOMB; REDL; SOKAL, 1982), que o período de ressonância de L_s e C_s deve ser menor ou igual ao período de *shoot-through* e utilizando 3 e 13, obtém-se 14, que calcula o valor máximo do indutor L_s dado a restrição definida.

$$L_{smax} = \left(\frac{D_{st}}{f_s \pi}\right)^2 \frac{1}{C_s} \quad (14)$$

O fluxograma da Figura 29 apresenta as etapas para o projeto do CAT-PD LCD adaptado de (DOMB; REDL; SOKAL, 1982). Neste modo de operação do CAT-PR LCD ocorrem grandes esforços de corrente sobre o interruptor de potência S_w , devido ao fato do período de ressonância entre L_s e C_s ser menor ou igual o período de *shoot-through*.

Figura 29 – Fluxograma de projeto do CAT-PD LCD



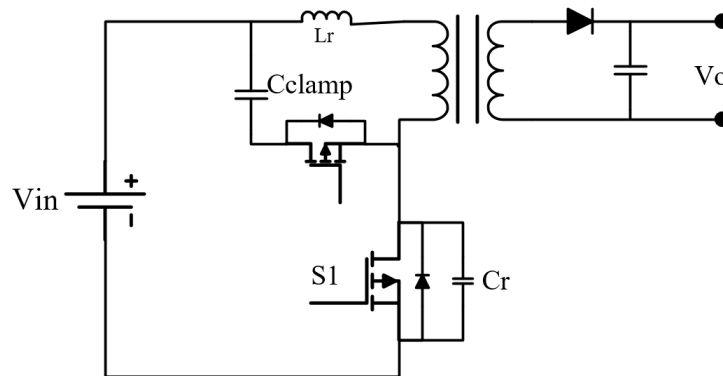
Fonte: Adaptado de Domb, Redl e Sokal (1982).

3.1.2 Circuito Amortecedor de Tensão Ativo

Os CAT-A descritos na literatura pesquisada são aplicados na função de amortecer os esforços de tensão, podendo realizar funções extras, tais como permitir o chaveamento não dissipativo com tensão nula (ZVS). Na Figura 30 é detalhado um CAT-A, com a função ZVS para o conversor *Flyback*, proposto por Watson, Lee e Hua (1996). O trabalho apresentou as equações de projeto e os resultados experimentais, demonstrando um aumento de 4% na eficiência do conversor operando com o CAT-P, quando comparado ao conversor com CAT-PD do tipo RCD.

Em (ALGANIDI; ABOSNINA; MOSCHOPOULOS, 2017) é comparada a eficiência do conversor *Flyback* operando com o CAT-PR LCD modificado Figura 28(b), proposto por Liao e Smedley (2008) com o CAT-A proposto por Watson, Lee e Hua (1996). Os dados experimentais demonstraram uma melhor eficiência do LCD modificado em baixas potências e maior eficiência

Figura 30 – Conversor Flyback com grampeamento ativo.

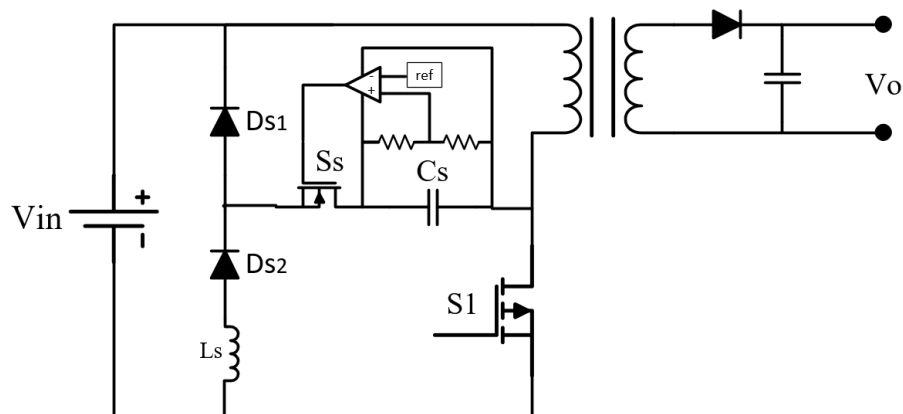


Fonte: Adaptado de Watson, Lee e Hua (1996).

do CAT-A para potências maiores.

Em (DZHUNUSBKOV, 2020) é proposta a adição de um interruptor ativo em série com o capacitor C_s do amortecedor LCD, conforme ilustra a Figura 31. Com o mecanismo de disparo do interruptor auxiliar interrompendo a carga do capacitor C_s quando a tensão do capacitor alcança o valor determinado, aspecto que diminui a recirculação de corrente através do CAT-A. Assim, a proposta apresenta a vantagem de permitir a escolha da tensão à partir da qual o capacitor C_s irá iniciar o amortecimento da tensão, podendo oferecer mais um grau de liberdade para configuração em sistemas com grande amplitude de tensões de entrada (DZHUNUSBKOV, 2020).

Figura 31 – Conversor Flyback com CAT LCD ativo.



Fonte: Adaptado de Dzhunusbekov (2020).

No levantamento bibliográfico realizado todos os CAT-A citados foram aplicados ao conversor *Flyback*. Em (NIKBAHAR; MONFARED, 2022) é proposta uma configuração de CAT-A aplicado a rede de impedância Fonte-Y Figura 32. Os dados experimentais apresentados no trabalho indicam uma melhoria de 4,5% da eficiência quando comparado com a configuração empregando o CAT-PR LCD proposto por Forouzesh *et al.* (2018). Também foi constatada

uma diminuição de 9,70% no esforço de corrente sobre os interruptores semicondutoras quando comparado ao CAT-PR LCD, justificando a melhoria da eficiência.

A configuração proposta é promissora, com os modos de operação e equações de projeto sendo descritas na seção 3.1.3.

3.1.3 Topologia de Cat Ativo aplicado a Família Fonte-Y

De forma similar aos CATs passivos os CATs ativos diminuem os esforços de tensão durante o bloqueio do interruptor, absorvendo a energia magnética que iria levar ao aumento da tensão durante a interrupção do fluxo de corrente. Porém, estes utilizam chaves ativas que permitem que o fluxo da energia de magnetização flua para o capacitor do amortecedor de forma controlada, reduzindo assim as perdas durante o desligamento da chave principal. Os CATs ativos também podem reduzir as perdas durante a condução do interruptor, fornecendo as condições necessárias para o chaveamento com tensão zero (ZVS) (ALGANIDI; ABOSNINA; MOSCHOPOULOS, 2017) .

No entanto, apesar dos CATs ativos serem normalmente mais eficientes que os passivos, seu projeto e construção tende a ser mais complexo e caro devido a necessidade de um sistema de controle e a utilização de mais componentes. Dessa forma, sua utilização deve ser avaliada considerando o ganho de eficiência, robustez e custos de implantação em comparação a outras topologias de amortecedores passivos.

3.1.3.1 Conversor Quasi Fonte-Y com CAT-A

O conversor proposto por Nikbahar e Monfared (2022) é equivalente a topologia QFY, mas com os indutores acoplados configurados com a polaridade invertida iguais ao do Fonte-Y, e, com a adição do CAT-A. O CAT-A é composto por dois diodos D_{s1} e D_{s2} , um capacitor C_s e uma chave ativa S_s , conforme mostra a Figura 32.

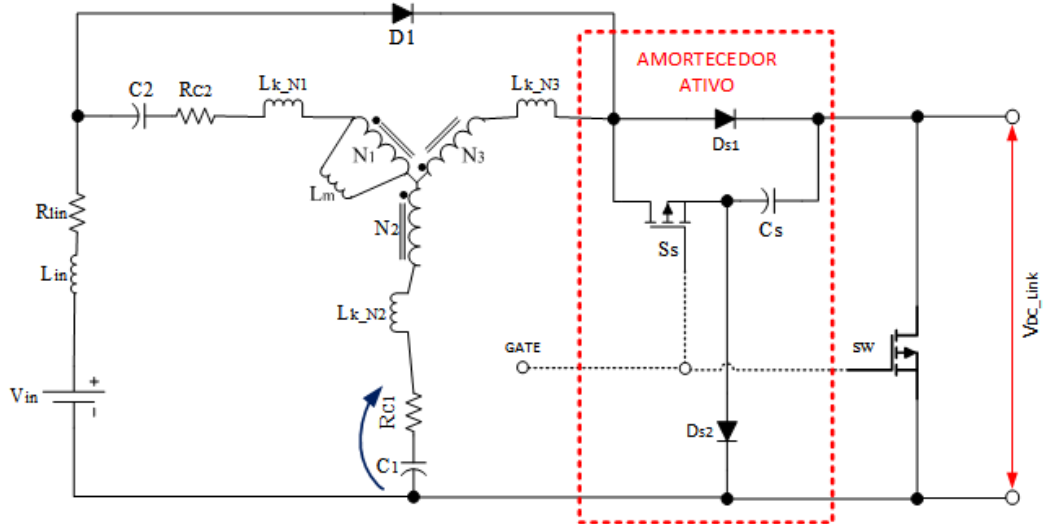
A topologia proposta busca reduzir os esforços de tensão sobre o interruptor de potência S_w e regenerar a energia armazenada nas indutâncias de dispersão dos indutores acoplados, melhorando a eficiência do conversor. Possuindo as mesmas etapas de operação do QFY, vistos na Figura 13, *shoot-through* e *non-shoot-through*, com a segunda chave ativa S_s que faz parte do amortecedor de tensão, sendo acionada pelo mesmo sinal de disparo que comuta o interruptor S_w .

O capacitor C_s possui a função de armazenar parte da energia das indutâncias de dispersão durante o instante de transição entre as etapas *shoot-through* e *non-shoot-through*. Por fim, os diodos D_{s1} e D_{s2} permitem que a energia absorvida pelo capacitor C_s possa ser devolvida para a fonte.

Para simplificar a modelagem matemática as indutâncias de dispersão dos 3 indutores acoplados serão representadas pelo indutor equivalente L_k em série com o indutor $N1$ e a carga

por uma fonte de corrente constante I_o . O funcionamento dessa topologia pode ser apresentado considerando 4 etapas de operação, descritos a seguir.

Figura 32 – Conversor QFY modificado com CAT ativo.

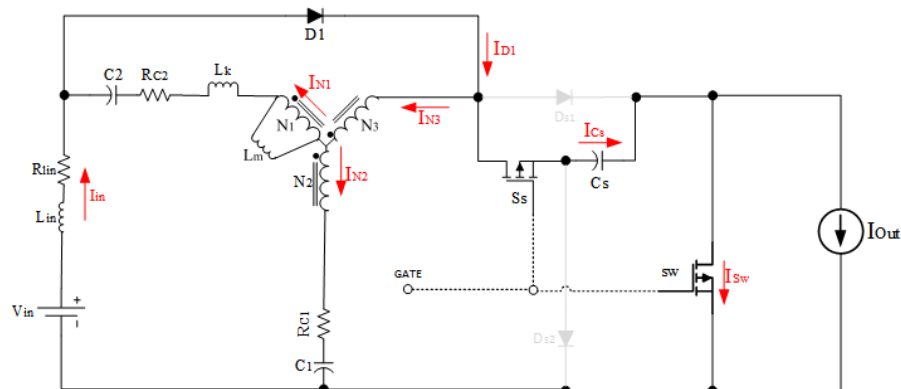


Fonte: Adaptado de Nikbahar e Monfared (2022).

3.1.3.2 1ª Etapa de Operação

A primeira etapa Figura 33, inicia com a transição entre os estados *non-shoot-through* para *shoot-through* e a condução de S_w e S_s . Iniciando assim a descarga do capacitor C_s . Essa etapa possui uma duração muito pequena, equivalente ao instante de reversão das correntes, terminando com o bloqueio do diodo D1 e a reversão das correntes na rede de impedância. Para a análise matemática, essa etapa será desconsiderada, uma vez que apresenta pouco impacto no balanço total de cargas dos capacitores e indutores.

Figura 33 – 1ª etapa de operação do CAT ativo.



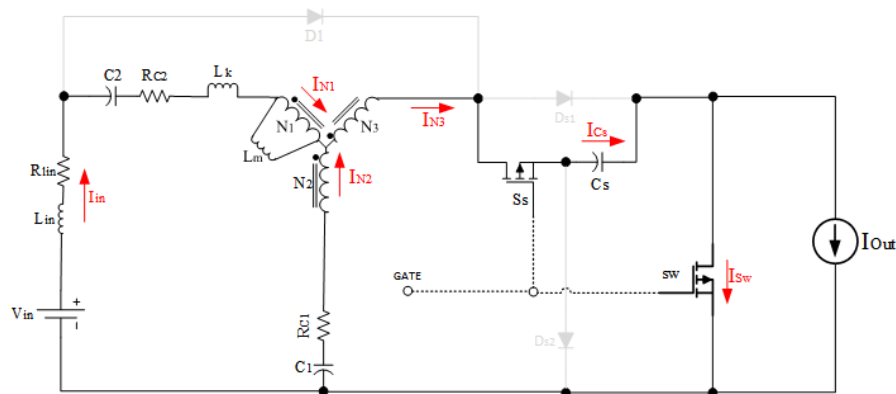
Fonte: Adaptado de Nikbahar e Monfared (2022).

3.1.3.3 2ª Etapa de Operação

Na segunda etapa Figura 34, os diodos D_1 , D_{s1} e D_{s2} estão bloqueados e as correntes na rede de impedância já realizaram a sua inversão se mantendo assim durante todo o período de *shoot-through*. Durante a etapa, toda a energia armazenada no capacitor C_s é devolvida para a fonte através de S_w .

Considerando que a primeira etapa de operação possui um período de duração muito pequeno, podemos considerar que a duração da segunda etapa é igual ao período de *shoot-through*, definido como DT_s . Dessa forma 15, 16 e 17, representam as correntes nos capacitores durante o período de *shoot-through* correspondente a 1ª e 2ª etapas de operação.

Figura 34 – 2ª etapa de operação do CAT ativo.



Fonte: Adaptado de Nikbahar e Monfared (2022).

$$i_{C1} = i_{N2} \quad (15)$$

$$i_{C2} = -i_{in} \quad (16)$$

$$i_{C_s} = -i_{N1} - i_{N2} \quad (17)$$

$$i_{C_s} = -i_{in} - i_{N2} \quad (18)$$

Conforme a lei de Ampère, as correntes dos indutores acoplados da rede de impedância podem ser definidas por 19, considerando que $N1 : N2 : N3$ correspondem as relações de espiras dos respectivos indutores acoplados.

$$N_1 i_{N1} + N_2 i_{N2} + N_3 i_{N3} = 0 \quad (19)$$

Utilizando 15 a 19 podemos definir as correntes dos capacitores em função da corrente de entrada i_{in} .

$$\delta = \frac{N_1 + N_2}{N_2 - N_3} \quad (20)$$

$$K = \frac{N_1 + N_3}{N_2 - N_3} \quad (21)$$

$$i_{C1} = -K i_{in} \quad (22)$$

$$i_{Cs} = -(K + 1) i_{in} \quad (23)$$

Para calcular a tensão sobre os indutores, utiliza-se o princípio "*Inductor Volt-Second Balance*" (ERICKSON; MAKSIMOVIĆ, 2020), segundo o qual, a tensão média sobre os indutores para operação em regime permanente deve ser igual a zero. Sendo necessário obter as equações de tensão sobre os indutores, em todas as etapas de operação. Utilizando o circuito equivalente da Figura 34 e aplicando a LKT, obtém-se as equações de tensão sobre os indutores V_{Lm} (24) e V_{Lin} (25) na 2ª etapa.

$$v_{Lm} = \frac{N_1}{N_2 - N_3} (V_{C1} + V_{Cs}) \quad (24)$$

$$v_{Lin} = V_{in} + K V_{C1} + V_{C2} + (K + 1) V_{Cs} \quad (25)$$

3.1.3.4 3ª Etapa de Operação

A terceira etapa de operação inicia com o término do período de *shoot-through* e início de *non-shoot-through* levando ao bloqueio das chaves S_w e S_s e condução dos diodos $D1$, D_{S1} e D_{S2} , Figura 35. Nesse instante de transição ocorrem os maiores esforços de tensão sobre S_w e o maior esforço de corrente sobre o diodo D_{S1} , devido a interrupção abrupta da corrente circulante por S_w .

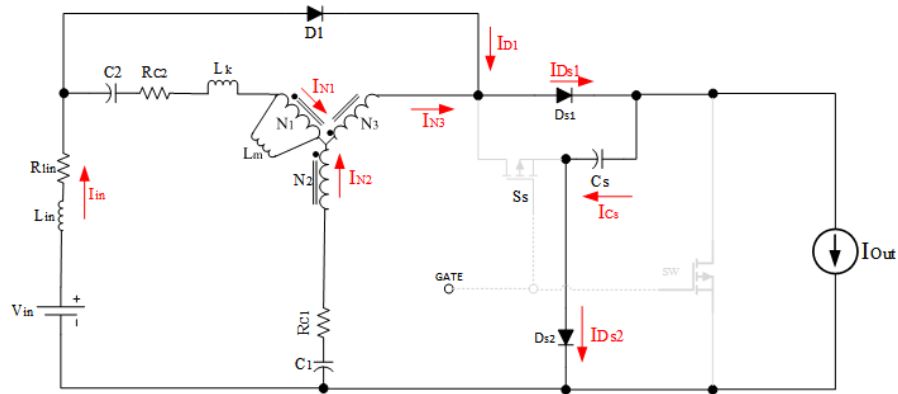
Contudo, devido a presença de C_s e D_{s2} , que realizam o grampeamento da tensão, os esforços são reduzidos. A energia das indutâncias de dispersão dos indutores acoplados é absorvida pelo capacitor C_s nesse momento.

De forma análoga ao CAT-PR LCD, o tamanho do capacitor C_s deve ser suficiente grande para absorver toda a energia das indutâncias de dispersão, mas não muito grande para não aumentar demasiada a quantidade de corrente re-circulante, devido as etapas de carga e descarga do capacitor C_s .

As correntes dos capacitores no início do período de *non-shoot-through* e da terceira etapa são descritas por 26 a 28.

$$i_{C1} = i_{N2} \quad (26)$$

Figura 35 – 3ª etapa de operação do CAT ativo.



Fonte: Adaptado de Nikbahar e Monfared (2022).

$$i_{C2} = i_{N1} \quad (27)$$

$$i_{C_s} = i_{N3} + i_{D1} - i_{Out} \quad (28)$$

Considerando a lei das correntes (19) e a relações das correntes nos indutores acoplados (21) podem ser definidas as correntes dos capacitores em função da corrente de entrada i_{in} , conforme 29 até 31.

$$i_{C1} = -K i_{in} \quad (29)$$

$$i_{C2} = -i_{in} \quad (30)$$

$$i_{C_s} = (K + 1)i_{in} - i_{Out} \quad (31)$$

Aplicando a LKT no circuito da Figura 35, obtém-se as equações de tensão sobre os indutores L_m , L_{in} e a indutância de dispersão equivalente L_K para a 3ª etapa de operação.

$$v_{L_m} = -\frac{N_1}{N_2 - N_3}(V_{C_s} - V_{C1}) \quad (32)$$

$$v_{L_{in}} = V_{in} - V_{C_s} \quad (33)$$

$$v_{L_k} = K(V_{C_s} - V_{C1}) - V_{C2} \quad (34)$$

Comparando a equação 47 de tensão sobre o diodo D_{S2} durante a 4ª etapa com a equação 34, obtém-se 35.

$$v_{L_k}^{III} = -K v_{D_s}^{IV} \quad (35)$$

A corrente i_{N1} que flui através da indutância de dispersão L_k pode ser calculada por 36.

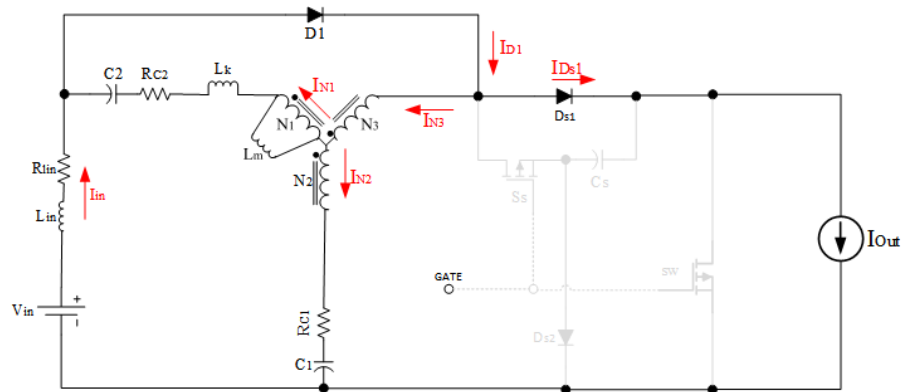
Sendo $i_{N1}(t2)$ a corrente i_{N1} no final da 2ª etapa de operação, $i_{N1}(t3)$ a corrente no final da 3ª etapa de operação e com a adoção de $i_{N1} = i_{C2}$.

$$i_{N1}(t3) = i_{N1}(t2) + \frac{1}{L_k} \int_{t2}^{t3} v_{Lk} dt \quad (36)$$

3.1.3.5 4ª Etapa de Operação

A quarta etapa de operação inicia com o bloqueio do diodo D_{S2} , finalizando a carga do capacitor C_s . A corrente nos capacitores se mantém constante no restante do período de *non-shoot-through*, ficando o amortecedor inativo durante esse período.

Figura 36 – 4ª etapa de operação do CAT ativo.



Fonte: Adaptado de Nikbahar e Monfared (2022).

As correntes nos capacitores durante a 4ª etapa são definidas por 37 e 38:

$$i_{C1} = i_{N3} - i_{N1} \quad (37)$$

$$i_{C2} = i_{N3} - i_{N2} \quad (38)$$

$$i_{N3} = i_{in} + i_{N1} - i_{Out} \quad (39)$$

Aplicando 19 e 21, obtém-se 40 até 42, expressões que representam as correntes nos capacitores durante a 4ª etapa de operação.

$$i_{C1} = i_{in} - i_{Out} \quad (40)$$

$$i_{C2} = \frac{i_{in} - i_{Out}}{K} \quad (41)$$

$$i_{Cs} = 0 \quad (42)$$

Aplicando a LKT no circuito da Figura 36, obtém-se as equações de tensão sobre os indutores L_m , L_{in} a indutância de dispersão equivalente L_K e o diodo do amortecedor D_{S2} , para a 4ª etapa

de operação, dadas por 43 até 48.

$$v_{Lm} = -\frac{N_1}{N_2 - N_3}(V_{Cs} - V_{C1} + v_{DS2}^{IV}) \quad (43)$$

$$v_{Lin} = Vin - V_{Cs} - V_{DS2}^{IV} \quad (44)$$

$$v_{Lk} = \frac{-L_k}{L_K + (1 + N_3/N_1)L_m}V_{C2} \quad (45)$$

$$v_{Lk} = K(V_{Cs} - V_{C1} + V_{DS2}^{IV}) - V_{C2} \quad (46)$$

$$V_{DS2}^{IV} = -(V_{Cs} - V_{C1}) + \frac{V_{C2}}{K} \quad (47)$$

$$V_{DS2}^{IV} = \frac{K + 1}{2} \left[\frac{K/(K + 1)D + 1}{1 - D} \right]^2 \frac{L_k D}{T_s} I_{in} \quad (48)$$

3.1.3.6 Equações de Balanço

Aplicando as técnicas de *Inductor Volt-Second Balance*, *Capacitor Charge Balance* e *Small-Ripple Approximatio* (ERICKSON; MAKSIMOVIĆ, 2020) é possível determinar as equações de tensão sobre os capacitores e de corrente nos indutores, permitindo o projeto do valor dos respectivos componentes.

Para isso é considerado a premissa que em regime permanente, os valores médios das correntes nos capacitores é zero e os valores médios das tensões nos indutores também é zero. Podemos definir as equações 49 e 50, considerando que $x = 1, 2, 3$ representa os capacitores C_1 , C_2 e C_S , respectivamente.

$$\int_{t_1}^{t_2} i_{Cx} dt + \int_{t_2}^{t_3} i_{Cx} dt + \int_{t_3}^{T_s} i_{Cx} dt = 0 \quad (49)$$

Considerando que o tempo de duração da 1ª etapa de operação é muito pequeno e pode ser desconsiderado, temos: $DT_s \approx (t_2 - t_1)$. Ademais, adotando que $\alpha = (t_3 - t_2)T_s$, após substituições obtém-se a integral dada por 50.

$$\int_0^{DT_s} i_{Cx} dt + \int_{DT_s}^{(\alpha+D)T_s} i_{Cx} dt + \int_{(\alpha+D)T_s}^{T_s} i_{Cx} dt = 0 \quad (50)$$

Assumindo que o comportamento das correntes dos capacitores é linear entre os períodos 3 e 4, que corresponde ao período $(1 - D)T_s$, e utilizando as equações de corrente dos capacitores 26 a 40, referente aos pontos iniciais e finais dos respectivos capacitores, temos a definição do período de tempo α , sendo:

$$\alpha = \frac{2D(1-D)}{D + K/(K+1)} \quad (51)$$

A partir das equações definidas anteriormente, obtém-se 52.

$$i_{Out} = \frac{1 - 2(K+1)D}{1-D} i_{in} \quad (52)$$

Considerando que a indutância de dispersão L_K é muito menor que a indutância de magnetização L_m , podemos assumir que: $L_K \ll L_m$, então $V_{LK}^{IV} \approx 0$ na 4ª etapa de operação. De forma análoga a tensão V_{DS2}^{IV} será de apenas alguns volts podendo ser desconsiderada na análise da 4ª etapa. Assim, utilizando as equações descritas anteriormente, obtém-se 53 a 55, que representam as tensões médias sobre os capacitores C_1 , C_2 e C_s em regime permanente.

$$V_{C1} = \frac{(1-2D)}{1-2(K+1)D} V_{in} \quad (53)$$

$$V_{C2} = \frac{(2KD)}{1-2(K+1)D} V_{in} \quad (54)$$

$$V_{Cs} = \frac{1}{1-2(K+1)D} V_{in} \quad (55)$$

O ganho de tensão do conversor operando com o CAT ativo pode ser definido por 58, considerando a modulação $M = (1-D)$ e a relação de ganho dos indutores acoplados $\delta = \frac{N_1+N_2}{N_2-N_3}$.

$$B = \frac{1}{1-2(K+1)D} \quad (56)$$

$$G = MB = \frac{V_o^{max}}{V_{in}} = \frac{(1-D)}{1-2(\delta+1)D} \quad (57)$$

$$G = \frac{1-D}{1-\delta D} \quad (58)$$

Utilizando as equações 24, 32 e 43 de tensão sobre o indutor L_m , obtém-se a equação 59 para calcular o valor de L_m , para uma variação da corrente Δi_m , durante a operação em regime permanente.

$$L_m = \frac{N_1}{N_2 - N_3} \frac{2(1-D)D}{1-2(\delta+1)D} \frac{V_{in}T_s}{2\Delta i_m} \quad (59)$$

De forma similar calcula-se o valor de L_{in} , utilizando 25, 33 e 44, para uma variação da corrente Δi_{in} , durante a operação em regime permanente.

$$L_{in} = \frac{2(\delta+1)(1-D)D}{1-2(\delta+1)D} \frac{V_{in}T_s}{2\Delta i_m} \quad (60)$$

Utilizando as equações de corrente dos capacitores C_1 , C_2 e C_s em todas as etapas, obtém-se as equações 61 a 63, que calculam os valores dos respectivos capacitores, considerando uma variação da tensão ΔV_{C1} , ΔV_{C2} e ΔV_{Cs} , durante a operação em regime permanente em função da potência de saída P_o .

$$C_1 = \frac{(2K + 1)[K - (K + 1)D]D}{[(K + 1)D + K]} \frac{P_o T_s}{2V_{in} \Delta V_{C1}} \quad (61)$$

$$C_2 = \frac{(2K + 1)[\delta - (K + 1)D]}{[(K + 1)D + K]K} \frac{P_o T_s}{2V_{in} \Delta V_{C2}} \quad (62)$$

$$C_s = (K + 1)D \frac{P_o T_s}{2V_{in} \Delta V_{Cs}} \quad (63)$$

3.2 SIMULAÇÕES COMPUTACIONAIS DOS CAT-P E CAT-A

Com o objetivo de avaliar a influência do uso dos CATs e a efetividade das metodologias de projeto apresentadas, foram realizadas simulações computacionais do conversor CC-CC QFY, utilizando o software PSIM 2022. Especificamente, os CATs avaliados foram os descritos nas seções 3.1.1 a 3.1.3.

O capacitor de saída C_o foi configurado para possuir um valor pequeno de $0,25 \mu F$, de forma a reproduzir os esforços de tensão e ressonâncias observados experimentalmente sobre o interruptor de potência Sw . Além disso, foram utilizados o circuito esquemático da Figura 37 e os parâmetros da Tabela 1.

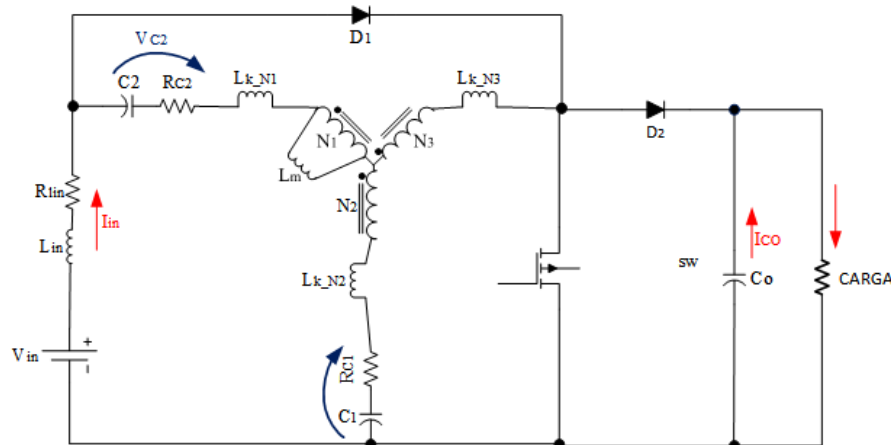
Tabela 1 – Parâmetros de simulação do conversor CC-CC QFY.

Parâmetros da simulação	Valores utilizados
V_{in}	70 V _{cc}
L_{in}	3,4 mH
L_k	20 μH
$C_1 ; C_2 ; C_o$	680 μF ; 340 μF ; 0,25 μF
$R_{load} ; L_{load}$	60 Ω ; 0,5 mH
Razão Cíclica	0,2222
$N1 : N2 : N3$	99 : 99 : 33
Frequência de Chaveamento	5 kHz

Fonte: Elaborado pelo autor.

Ao todo foram simulados cinco diferentes casos. Inicialmente considerando o conversor operando sem o uso dos CATs e com o uso dos CATs do tipo RC, RCD, LCD e Ativo. Foram utilizados os parâmetros da tabela 1 na configuração do conversor QFY, sendo mantidos iguais em todas as simulações. Por meio das simulações foram coletados os dados de rendimento do conversor, os valores de pico e os valores médios da tensão sobre o interruptor Sw .

Figura 37 – Conversor CC-CC QFY padrão utilizado nas simulações.



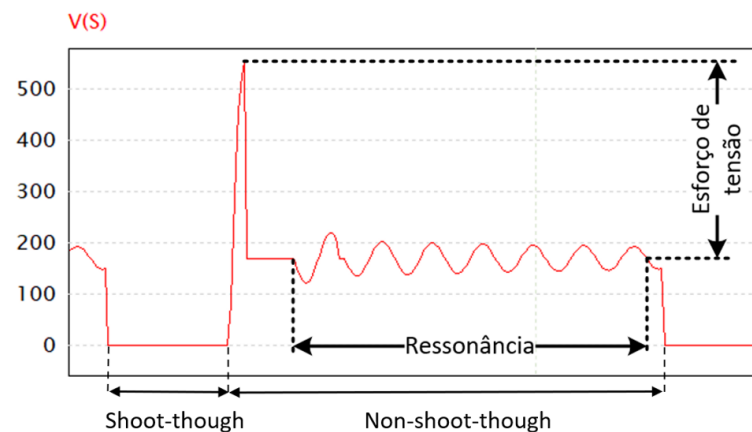
Fonte: Elaborado pelo autor.

3.2.1 Simulação do Conversor CC-CC QFY sem o uso do CAT

A Figura 38 mostra a forma de onda de tensão sobre a chave S_W , do conversor CC-CC QFY operando sem o uso de nenhum CAT. O esforço de tensão sobre o interruptor S_W é claramente observado, alcançando 550 V de pico e 167 V de tensão em regime (V_{DC}).

É possível observar o efeito de ressonância durante o período de *non-shoot-through*. O rendimento estimado do conversor nessas condições é de 94,33%, com um esforço de tensão 229% em relação a tensão em regime de 167 V. Considerando como rendimento a razão entre a potência de saída com a potência de entrada do conversor.

Figura 38 – Tensão sobre o interruptor S_W do conversor CC-CC QFY operando sem CAT.



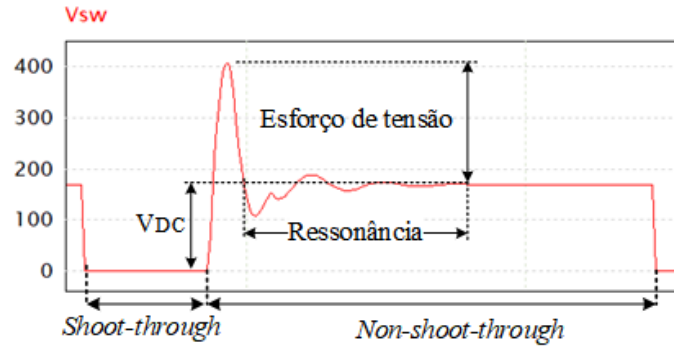
Fonte: Elaborado pelo autor.

3.2.2 Simulação do Conversor CC-CC QFY com o CAT-PD RC

A metodologia para o projeto do CAT-PD do tipo RC, baseia-se nas equações 2 e 4, utilizando os parâmetros da tabela 1, com a frequência de ressonância f_r de 55 kHz. Resultando nos valores

da resistência R_s de 10Ω e do capacitor C_s de $0,28\mu F$. A Figura 39 apresenta a forma de onda de tensão no interruptor S_W utilizando o CAT-PD RC empregando os valores calculados.

Figura 39 – Tensão sobre o interruptor S_W do conversor CC-CC QFY operando com CAT-PD RC.



Fonte: Elaborado pelo autor.

O resultado da simulação demonstrou uma atenuação considerável da ressonância em V_{Sw} e a redução do esforço de tensão sobre o interruptor S_W . Reduzindo a tensão máxima de V_{Sw} de $550 V$ para $400 V$, se comparado ao esforço de tensão sem o uso dos CATs, exibido na Figura 38.

Resultando no esforço de tensão de 139% em relação a tensão em regime de $167 V$. Enquanto, o rendimento estimado do conversor QFY com CAT-PD RC foi de 78,15%, causando uma redução de 16,18% em relação ao rendimento do conversor sem o uso dos CATs.

3.2.3 Simulação do Conversor CC-CC QFY com o CAT-PD RCD

A metodologia de projeto do CAT-PD RCD, utiliza-se de 7 a 10 e os parâmetros da tabela 2, para calcular os valores da resistência R_s de 280Ω e do capacitor C_s de $1,35\mu H$. A simulação do diagrama esquemático da Figura 24, considerando os valores calculados para R_s e C_s , resulta nas formas de onda apresentadas na Figura 40.

Tabela 2 – Parâmetros de cálculo do CAT-PD RCD

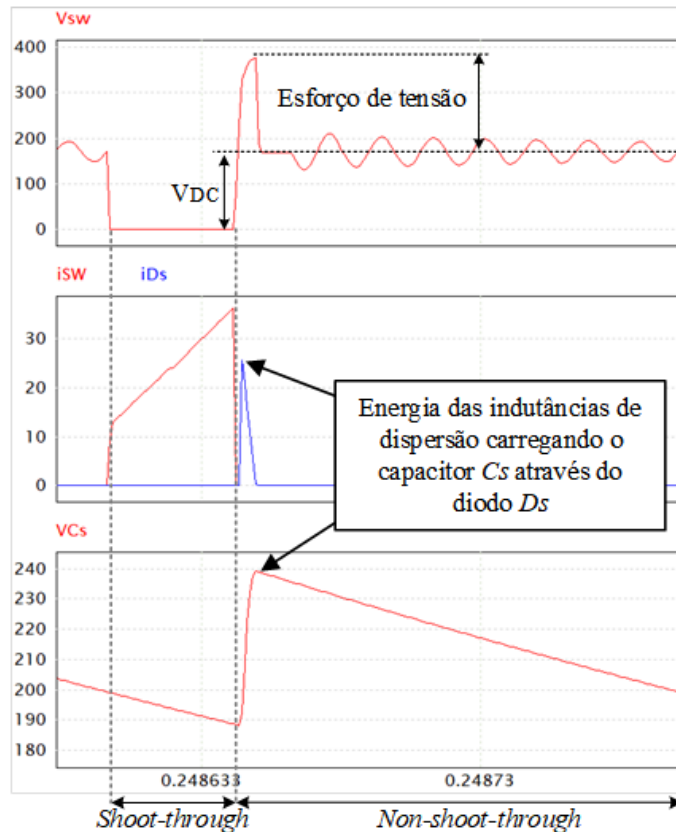
Parâmetros da simulação	Valores utilizados
$\Delta V_{SwMedio}$	170 Vcc
$\Delta V_{SwEsforco}$	170 Vcc
$\Delta V_{SwSpike}$	550 Vcc
I_p	36 A
L_k	20 μH
f_{sw}	5 kHz

Fonte: Elaborado pelo autor.

O resultado da simulação permitiu constatar uma pequena atenuação do efeito ressonante na tensão V_{Sw} , com redução do esforço de tensão de $550 V$ para $340 V$, correspondendo a 103 % de esforço de tensão em relação a tensão em regime de $167 V$. O rendimento estimado do conversor

QFY com CAT-PD RCD foi de 78,10 %, causando uma redução de 16,23 % em relação ao rendimento do conversor sem o uso dos CATs.

Figura 40 – Tensão sobre o interruptor S_w do conversor CC-CC QFY operando com CAT-PD RCD.



Fonte: Elaborado pelo autor.

3.2.4 Simulação do Conversor CC-CC QFY com CAT-PR LCD.

A metodologia de projeto do CAT-PR LCD utiliza o conjunto de equações de 12 a 14 adaptadas de (DOMB; REDL; SOKAL, 1982), com os parâmetros da Tabela 3. Efetuando-se a metodologia, obtém-se o valor do capacitor C_s de $0,71 \mu F$ e a faixa de valores permitidos para o indutor L_s , variando de $19,72 \mu H$ até o máximo de $281 \mu H$. Em que é proposta a utilização do valor máximo de $281 \mu H$ para minimizar o esforço de corrente sobre S_w .

A simulação do diagrama esquemático da Figura 27 considera a especificação de projeto para C_s e L_s , resultando nas formas de onda apresentadas na 41.

O resultado da simulação permitiu constatar a redução do esforço de tensão de $550 V$ para $383 V$ com o CAT-PR LCD, correspondendo a 105 % de esforço de tensão em relação a tensão em regime de $187 V$. No entanto, as equações adaptadas de (DOMB; REDL; SOKAL, 1982), possuem uma limitação em relação ao amortecimento máximo desejado sobre S_w .

A limitação é decorrente do fato do amortecimento de tensão iniciar com a tensão V_{S_w} igual a zero, quando o ideal é iniciar a partir do valor de V_{DC} em regime, uma vez que acima dessa

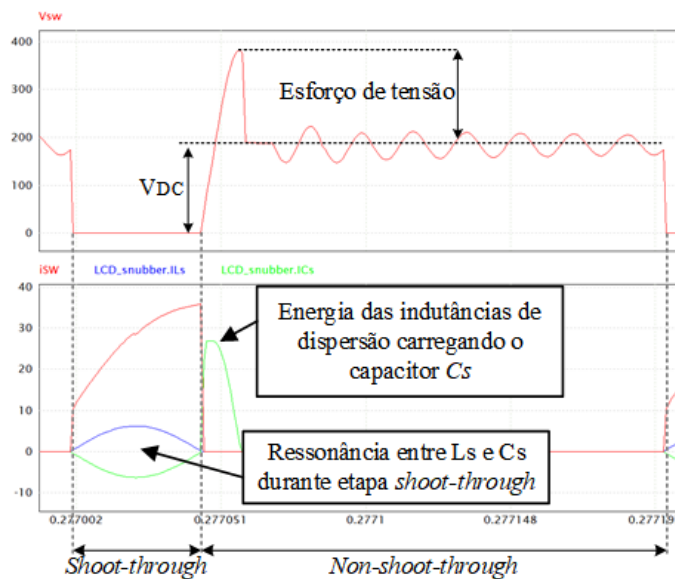
Tabela 3 – Parâmetros de cálculo do CAT-PR LCD.

Parâmetros da simulação	Valores utilizados
$V_{C1Media}$	136 V
V_{SwMax}	370 V
$I_{SwMedia}$	5,81 A
I_{SwMax}	37 A
L_{lk}	20 μH
Razão Cíclica	0,222
$N1 : N2 : N3$	99 : 99 : 33 ($\delta = 3$)
f_{sw}	5 kHz

Fonte: Elaborado pelo autor.

tensão inicia-se a região crítica que deve ser amortecida. O rendimento estimado do conversor QFY com CAT-PR LCD foi de 96,85 %, um aumento de 2,55 % em relação ao rendimento do conversor sem o uso dos CATs.

Figura 41 – Tensão sobre o interruptor S_w do conversor CC-CC QFY operando com o CAT-PR LCD.



Fonte: Elaborado pelo autor.

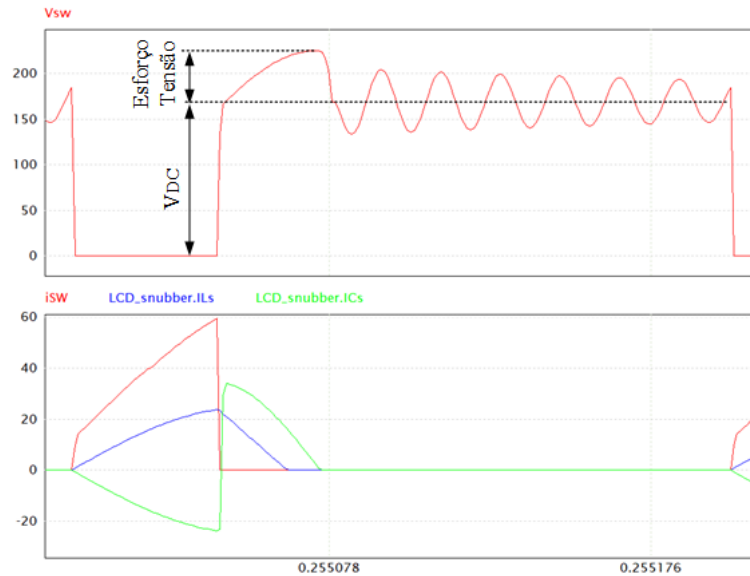
As equações desenvolvidas na seção 3.3, corrigem essa limitação, otimizando a operação do CAT-PR LCD e permitindo alcançar fatores de amortecimento maiores. O conversor QFY com o CAT-PR LCD, foi parametrizado com os valores de C_s e L_s calculados conforme equações da seção 3.3, considerando um esforço de tensão desejado de 35 %.

Os parâmetros da simulação são os mesmos empregados anteriormente, ver tabela 3, com os valores de 10 μF para C_s e 118 μH para L_s .

Observa-se na Figura 42 uma redução da tensão V_{Sw} de 550 V para 225 V, com a tensão em V_{DC} de 170 V, correspondendo a 32 % de esforço de tensão. Com o amortecimento da tensão V_{Sw} , iniciando a partir da tensão V_{DC} , evitando assim que o capacitor C_s absorva mais energia

do que o necessário, diferente da Figura 41, onde a tensão V_{Sw} é amortecida a partir de zero.

Figura 42 – Tensão sobre o interruptor S_w do conversor CC-CC QFY operando com CAT-PR LCD.



Fonte: Elaborado pelo autor.

Em relação ao esforço de corrente, há um aumento se comparado com a configuração anterior, devido a quantidade maior de energia absorvida pelo capacitor C_s . O rendimento estimado do conversor QFY com CAT-PR LCD foi de 90,00 %, uma redução de 4,33 % em relação ao rendimento do conversor sem o uso dos CATs.

3.2.5 Simulação do Conversor CC-CC QFY Modificado com CAT-Ativo

Foram utilizadas as equações 59 até 63 e os parâmetros da Tabela 4 para o projeto do conversor CC-CC QFY modificado com CAT-A. A equação de ganho do conversor com o emprego do CAT-A é diferente das configurações anteriores, por esse motivo foi simulado a mesma configuração com e sem CAT e calculado o valor percentual de esforço de tensão nos dois casos para a realização da comparação.

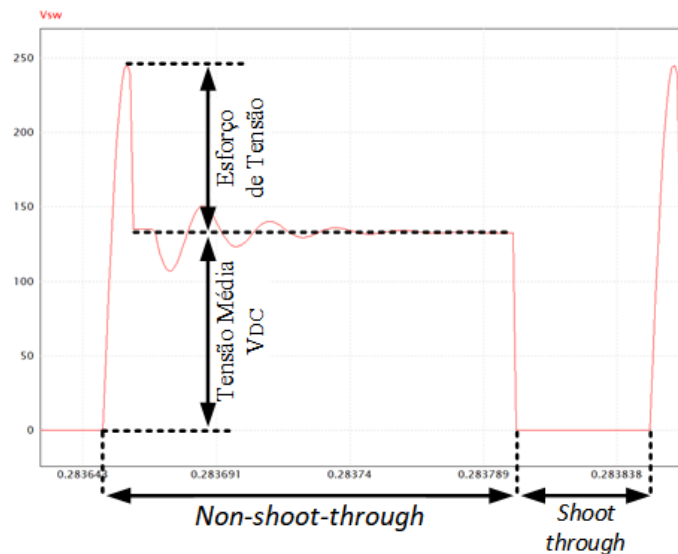
Tabela 4 – Parâmetros de cálculo do CAT ativo.

Parâmetros da simulação	Valores utilizados
V_{in}	70 Vcc
L_{in}	3,4 mH
L_{lk}	20 μ H
$C_1 ; C_2 ; C_S$	680 μ F ; 340 μ F ; 22 μ F
R_{load}	60 Ω
Razão Cíclica	0,100
$N1 : N2 : N3$	84 : 140 : 66 ($\delta \approx 3$)
Frequência de Chaveamento	5kHz

Fonte: Elaborado pelo autor.

A Figura 43 ilustra a tensão sobre o interruptor S_W , com o conversor operando sem amortecedor de tensão, resultando em 245 V de tensão V_{Sw} máxima e 132 V de tensão média V_{DC} durante a 2ª etapa do período de *non-shoot-through*. Correspondendo a 85 % de esforço de tensão sobre o interruptor S_W em relação a tensão média durante o período de *shoot-through*. O rendimento estimado do conversor QFY sem o uso de CATs foi de 96,60 %.

Figura 43 – Tensão sobre o interruptor S_w do conversor CC-CC QFY modificado operando sem amortecedor ativo.



Fonte: Elaborado pelo autor.

Na Figura 44 temos a tensão sobre o interruptor S_W , com o conversor operando com o CAT-A, resultando em 194 V de tensão V_{Sw} máxima e 161 V de tensão V_{DC} , durante a 2ª etapa do período de *non-shoot-through*. Correspondendo a 20% de esforço de tensão em relação a tensão média V_{DC} . Demonstrando que o conversor QFY modificado com CAT-A é capaz de reduzir o esforço de tensão sobre a interruptor S_w .

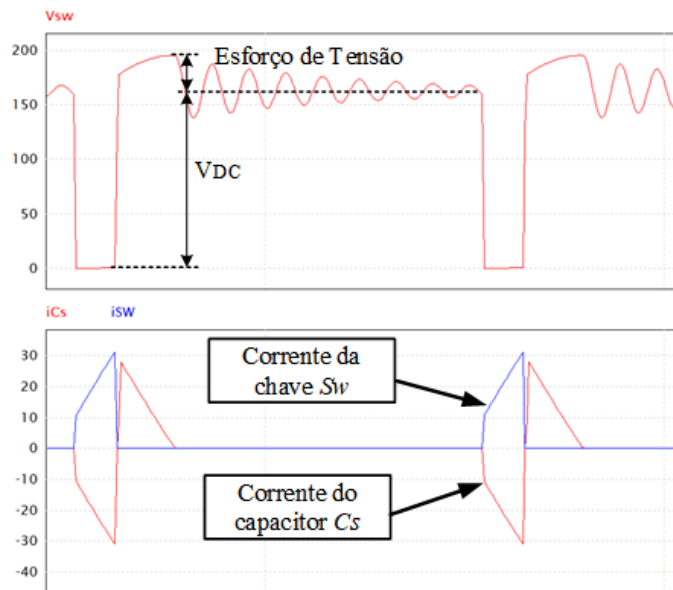
O rendimento estimado do conversor QFY com CAT-Ativo foi de 91,92 %, uma redução de 4,68 % em relação ao rendimento do conversor sem o uso dos CATs.

3.2.6 Análise comparativa dos CATs simulados

A tabela 5 apresenta os resultados obtidos através das simulações realizadas. Os resultados que demonstram que o fator de amortecimento de tensão e rendimento dos CAT-PR LCD e o CAT-Ativo são melhores que os apresentados pelos CAT-PD RC e RCD. Contudo, ambos não apresentaram características de atenuação da ressonância sobre S_w .

O CAT-PD RC apresentou o melhor resultado na atenuação da ressonância quando comparado aos demais avaliados, mas com um menor fator de amortecimento e penalizando bastante o rendimento. O CAT-PD RCD apresentou o pior resultado, com pouca atenuação da ressonância e do amortecimento de tensão, e, ainda com um alto custo em relação ao rendimento.

Figura 44 – Tensão sobre o interruptor S_w do conversor CC-CC QFY modificado operando com CAT-A.



Fonte: Elaborado pelo autor.

Dos quatro CATs apresentados o LCD projetado utilizando as equações da seção 3.3 e o CAT-Ativo proposto por Nikbahar e Monfared (2022), apresentaram os resultados mais promissores para a aplicação ao conversor CC-CC QFY, reduzindo os esforços de tensão sobre o interruptor S_w sem penalizar de forma considerável o rendimento global do conversor.

Tabela 5 – Comparação dos CATs simulados no conversor QFY.

Tipo de Circuito Amortecedor	Rendimento do Conversor (%) - (Dif.%)	Esforço de tensão em S_w (%)	Redução da ressonância no conversor
QFY sem CAT	94,33% (0%)	229%	-
CAT-PD RC	78,15% (-16,18%)	139%	Grande
CAT-PD RCD	78,10% (-16,23%)	103%	Pouco
CAT-PR LCD (DOMB; REDL; SOKAL, 1982)	96,85% (+2,52%)	105%	Pouco
CAT-PR LCD (Equações da seção 3.3)	90,00% (-4,33%)	35%	Pouco
QFY Modificado sem CAT-A	96,60% (0%)	85%	-
QFY Modificado com CAT-A (NIKBAHAR; MONFARED, 2022)	91,92% (-4,68%)	20%	Pouco

Fonte: Elaborado pelo autor.

3.3 TOPOLOGIA DO CAT-PR LCD APLICADO AO CONVERSOR QFY

Esta seção detalha o comportamento do CAT-PR LCD e apresenta a metodologia e as equações de projeto desenvolvidas neste trabalho, que permitem determinar a configuração

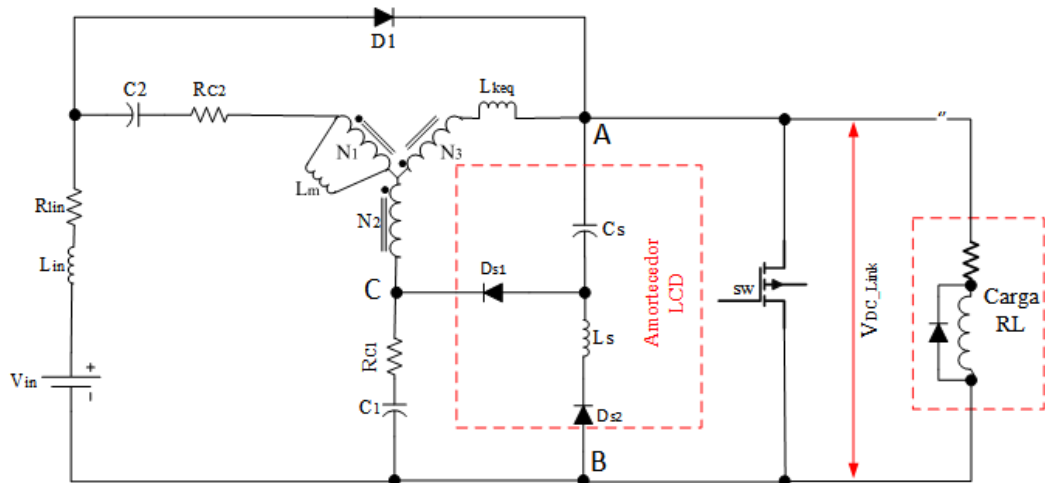
otimizada do CAT-PR LCD para ser utilizada no conversor de potência baseado na família de redes de impedância do tipo Fonte-Y.

Na Figura 45 temos o CAT-PR LCD aplicado ao diagrama esquemático simplificado da topologia CC-CA QFY. Entre os pontos A e B indicados na figura temos o capacitor C_s e o indutor L_s , que realizam o grampeamento da tensão V_{DCLink} e os diodos D_{S1} e D_{S2} que controlam as etapas de operação, permitindo que a energia seja absorvida durante a etapa de amortecimento e devolvida durante a etapa de regeneração, além de desacoplar do circuito do conversor após a carga total do capacitor C_s .

A operação do CAT-PR LCD em regime permanente pressupõe que existe o equilíbrio entre a energia absorvida devido ao esforço de tensão e a energia devolvida para a entrada do circuito. Os limites são definidos pela capacidade de C_s em armazenar energia e pela capacidade do indutor L_s em devolver a energia recebida ao circuito.

Dessa forma, podemos definir que a capacidade efetiva do circuito amortecedor do tipo LCD em atenuar o esforço de tensão e recuperar a energia é proporcional a variação de tensão sobre o capacitor C_s (SIWAKOTI et al., 2014a). Além disso, idealmente a energia recuperada pelo amortecedor deve ser igual a energia total armazenada na indutância de dispersão.

Figura 45 – Conversor CC-CA QFY com o CAT-PR LCD.



Fonte: Elaborado pelo autor.

A operação do CAT-PR LCD pode ser dividida em duas etapas principais. Na primeira a energia de dispersão é absorvida pelo capacitor C_s e na segunda a energia absorvida é devolvida para a fonte. O momento da descarga do capacitor depende da combinação dos valores do capacitor C_s e do indutor L_s , que resulta na frequência de ressonância do circuito amortecedor. Além da frequência de chaveamento e das condições de carga do conversor.

Desta forma, obtém-se até quatro modos de operação distintos para o CAT-PR LCD, sendo o aspecto diferenciador o momento no qual a energia absorvida é devolvida a fonte, podendo ser somente no período no qual a chave S_W está ligada, desligada ou em ambos os períodos (DOMB; REDL; SOKAL, 1982).

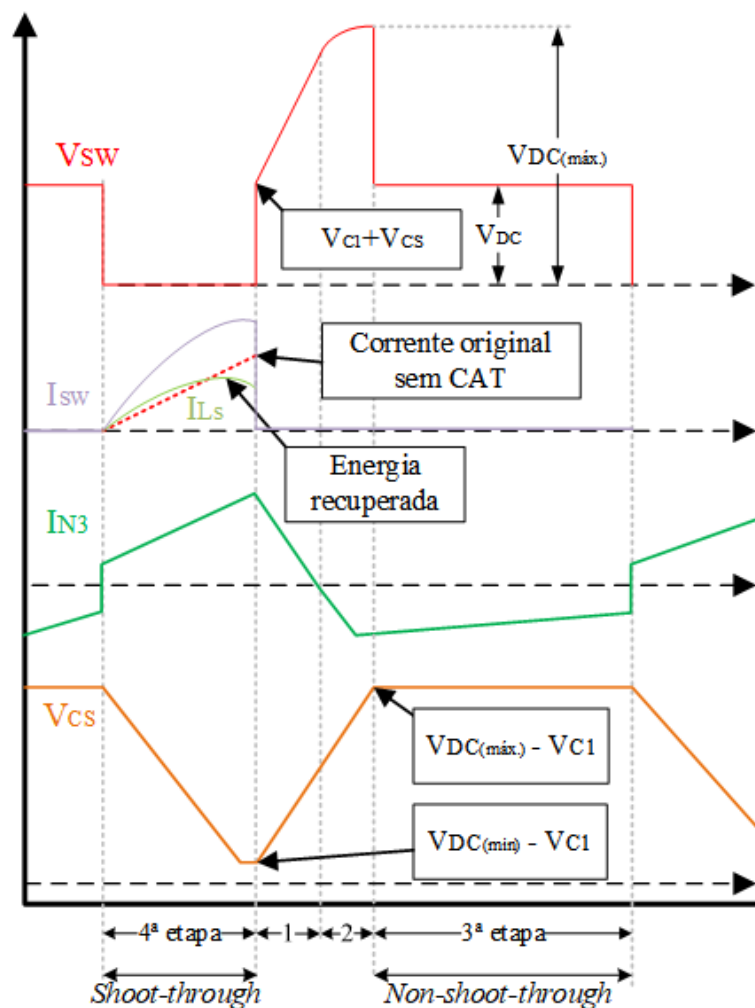
Nas análises realizadas, iremos considerar como premissa que o capacitor C_S irá absorver energia somente durante o período de *non-shoot-through*, quando o interruptor se encontra em bloqueio e irá descarregar a energia para a fonte durante o período de *shoot-through*, quando o interruptor encontra-se em condução.

Para garantir a melhor eficiência de operação, pressupõem-se que o capacitor C_S deverá absorver somente a parcela de energia responsável por ocasionar o esforço de tensão sobre o interruptor S_w e a energia deverá ser descarregada de forma gradual ao longo do período de *shoot-through*, para garantir o menor esforço de corrente sobre o interruptor S_w e evitar que mais energia do que o necessário re-circule pelo circuito.

3.3.1 Etapas de Operação do CAT-PD LCD

O CAT-PR LCD aplicado ao conversor CC-CA do tipo QFY, visto na Figura 45, possui quatro etapas de operação, detalhadas nas seções 3.3.1.1 a 3.3.1.4, com as formas de onda do CAT-PR LCD detalhado na Figura 46.

Figura 46 – Formas de onda do conversor CC-CC QFY com o CAT-PR do tipo LCD.

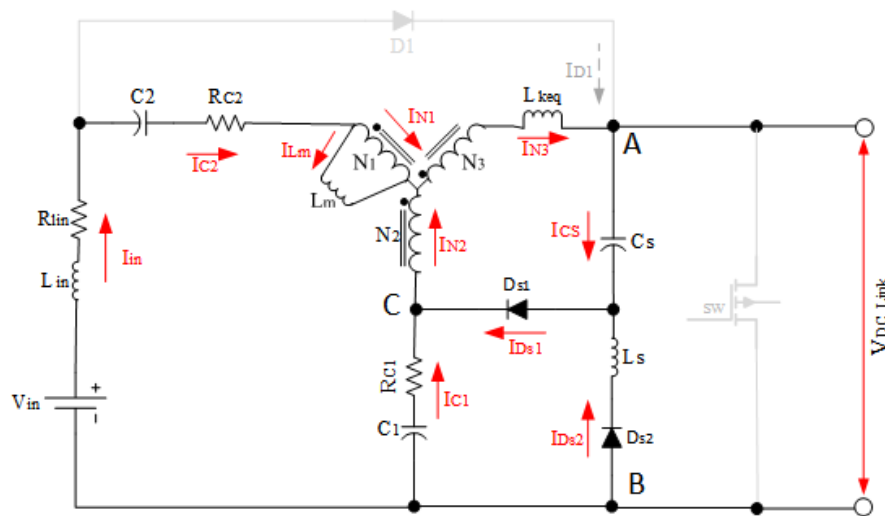


Fonte: Elaborado pelo autor.

3.3.1.1 1ª Etapa de Operação

A Figura 47 apresenta o circuito equivalente da 1ª etapa de operação, que inicia com o bloqueio do interruptor Sw no final do período de *shoot-through*, ocasionando o aumento da tensão no ponto A-B, conforme detalhado na seção 2.2.2. Levando a transferência da energia das indutâncias de dispersão dos indutores acoplados para o capacitor C_s , a partir do instante que a tensão V_{DClink} atinge o valor de $V_{C1} + V_{CSmin}$. A etapa termina quando as correntes dos indutores acoplados chegam a zero, com diodo D_{S2} entrando em bloqueio, devido a corrente de ressonância $I_{D_{S2}}$ cair a zero.

Figura 47 – 1ª Etapa de operação do CAT-PR LCD.



Fonte: Elaborado pelo autor.

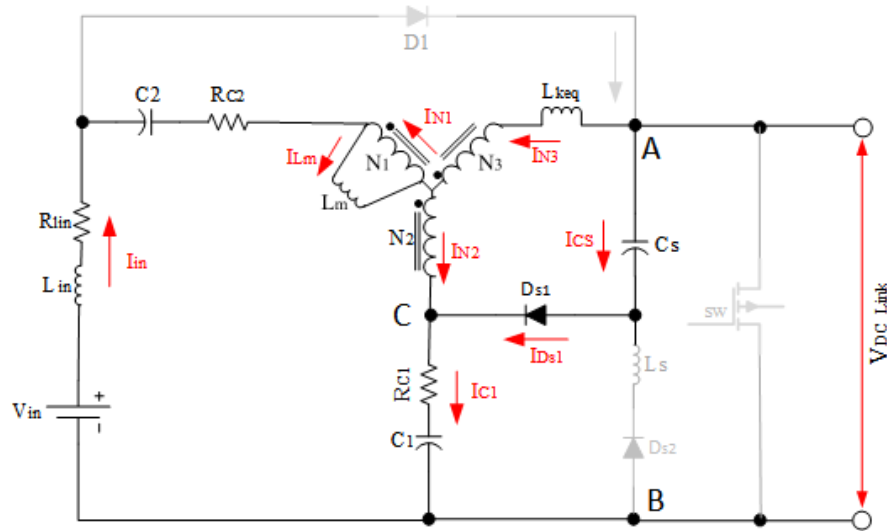
3.3.1.2 2ª Etapa de Operação

A Figura 48 apresenta o circuito equivalente da 2ª etapa de operação, esta etapa possui um período de duração curto, pois a maior parte da energia das indutâncias de dispersão já foi absorvida, finalizando no momento que as correntes dos indutores acoplados completa a reversão do sentido, ocasionando o aumento da referência de tensão no ponto C, levando ao bloqueio do diodo D_{S1} .

3.3.1.3 3ª Etapa de Operação.

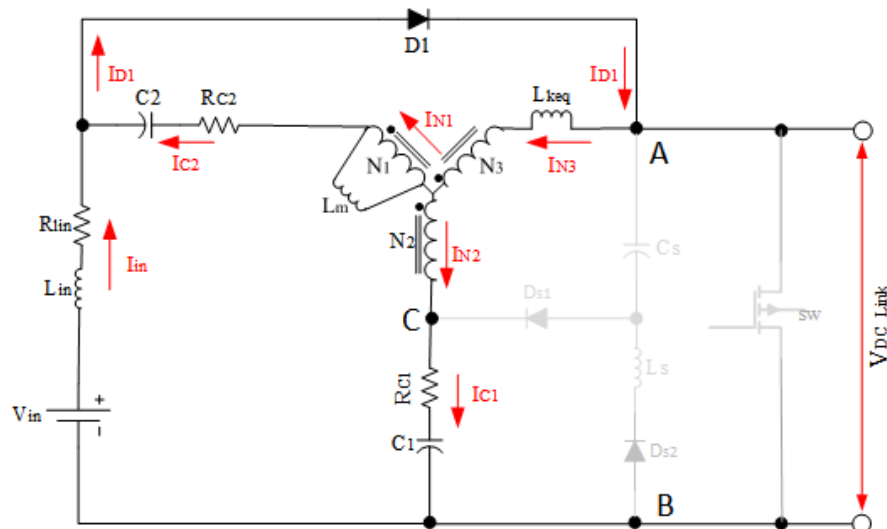
A Figura 49 apresenta o circuito equivalente da 3ª etapa de operação, corresponde ao restante do período de *non-shoot-through*, durante esta etapa os diodos D_{S1} e D_{S2} estão em bloqueio, desacoplando o CAT-PR LCD do conversor. A etapa termina com o início do período de *shoot-through*.

Figura 48 – 2ª Etapa de operação do CAT-PR LCD.



Fonte: Elaborado pelo autor.

Figura 49 – 3ª Etapa de operação do CAT-PR LCD



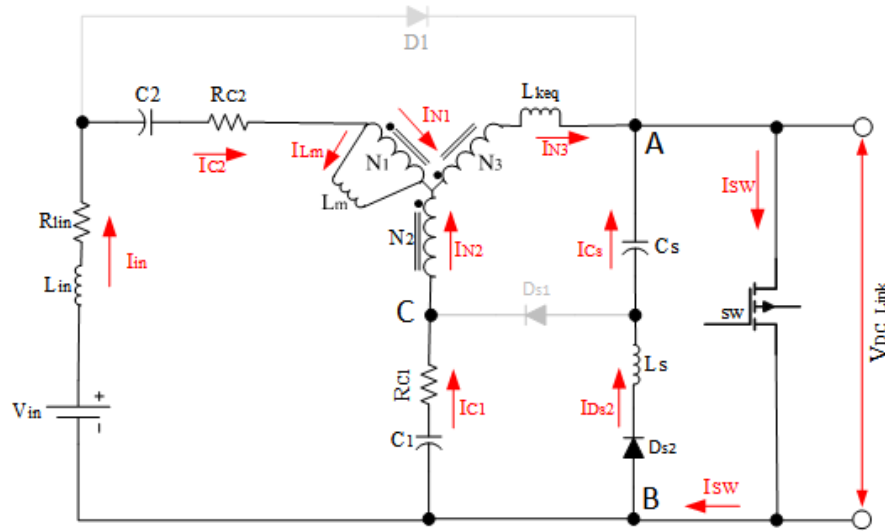
Fonte: Elaborado pelo autor.

3.3.1.4 4ª Etapa de Operação

A Figura 50 apresenta o circuito equivalente da 4ª etapa de operação, que corresponde ao período de *shoot-through*, na qual C_s e L_s entram em ressonância e a energia absorvida pelo capacitor é devolvida ao circuito, incrementando a corrente I_{Sw} . No final da 4ª etapa é desejável que tensão mínima no capacitor C_s esteja próxima de $V_{Cs} \approx (V_{DC} - V_{C1})$ para garantir que o período de amortecimento de tensão na etapa seguinte, inicie quando a tensão V_{DCLink} for maior que V_{DC} , evitando o início antecipado da 1ª etapa. Dessa forma o período de ressonância entre C_s e L_s deve ser no mínimo duas vezes maior que a duração do período de *shoot-through*, para evitar que o capacitor C_s seja totalmente descarregado, conforme 64.

$$2\pi\sqrt{LsCs} \gg 2DstT_{st} \quad (64)$$

Figura 50 – 4ª Etapa de operação do CAT-PR LCD.



Fonte: Elaborado pelo autor.

Na Figura 51, observa-se as formas de onda do conversor CC-CA QFY operando com o CAT-PR LCD, com um período de ressonância menor que o período de *shoot-through*. Na parte inferior da figura observa-se que o processo de ressonância descarrega totalmente o capacitor C_s que fica com a tensão negativa. Dessa forma, na próxima etapa o capacitor C_s grameia a tensão V_{DCLink} de forma prematura, ocasionando um longo período de amortecimento, que irá gerar grande esforço de corrente sobre o interruptor Sw quando a energia absorvida for recuperada para a fonte durante a 4ª etapa. Por esses motivos não é desejável esse modo de operação no amortecedor LCD.

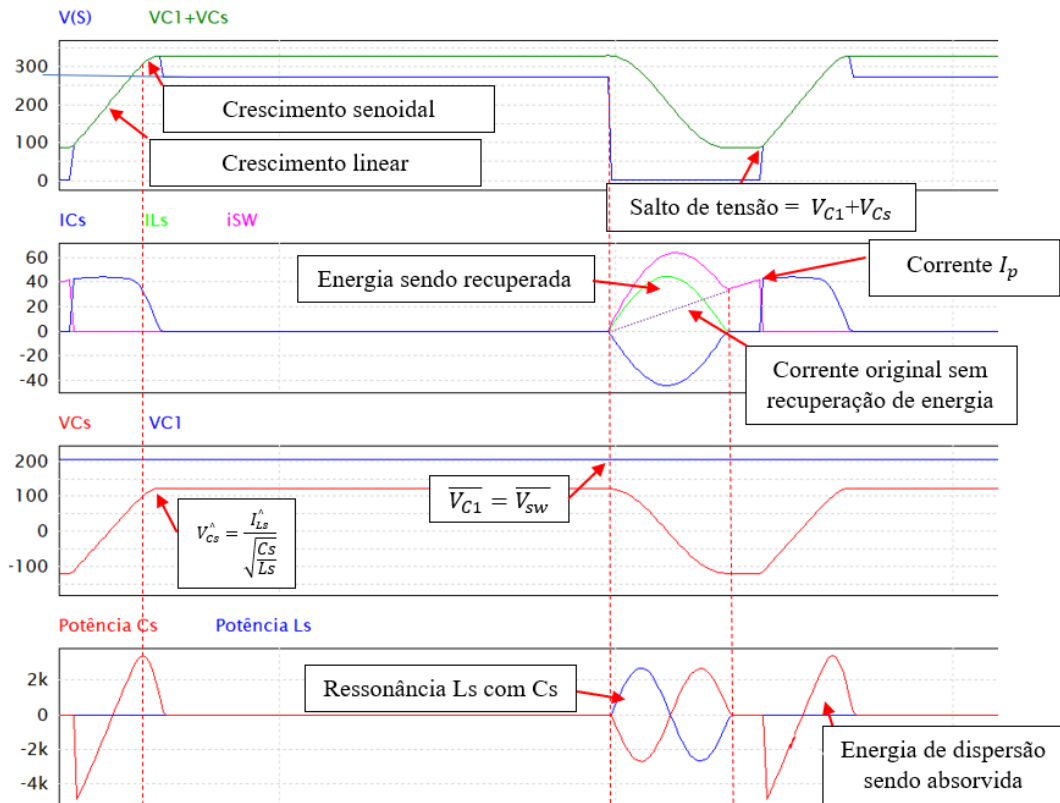
3.3.2 Equações de projeto

As equações de projeto do CAT-PR LCD aplicado ao conversor CC-CA QFY consideram que o amortecimento da tensão gerado pelo capacitor C_s deve começar quando a tensão V_{DCLink} for igual a tensão V_{DC} em regime. Evitando assim que o capacitor carregue e descarregue mais do que o necessário para realizar a função de amortecer a sobre tensão em V_{DC} . Com isso a tensão sobre o capacitor C_s deverá variar do valor mínimo 65 até o valor máximo 66, com V_{DC} definida por 67 a tensão máxima sobre o interruptor V_{DCMax} é denominada \hat{V}_{Sw} , conforme detalhado na seção 2.2.

$$V_{CsMin} \leq (V_{DC} - V_{C1}) \quad (65)$$

$$V_{CsMax} = V_{DCMax} - V_{DC} \quad (66)$$

Figura 51 – Comportamento das formas de onda do CAT-PR LCD.



Fonte: Elaborado pelo autor.

$$V_{DC} = BV_{in} \quad (67)$$

Devido a energia absorvida pelo capacitor ser devolvida através do processo de ressonância para a fonte, utiliza-se as equações de energia para calcular o valor mínimo de C_s e a equação característica da corrente iL em um circuito ressoante LC para calcular o valor de L_s . Buscando atender ao requisito que envolve a necessidade de devolver a energia absorvida pelo capacitor C_s até o final do período de *shoot-through*.

3.3.2.1 Cálculo do valor de C_s

Utilizando as definições de energia no capacitor e indutor, equações 68 e 69 e os conceitos e definições apresentados na seção 2.3, sobre a energia das indutâncias de dispersão, obtém-se a equação 71.

$$\varepsilon_{C_s} = \frac{C_s(V_{C_{s_{max}}}^2 - V_{C_{s_{min}}}^2)}{2} \quad (68)$$

$$\varepsilon_{L_k} = \frac{L_k(I_{L_{k_{max}}}^2 - I_{L_{k_{min}}}^2)}{2} \quad (69)$$

Considerando que o capacitor C_s deve armazenar toda a energia contida em L_k , define-se 70.

$$\frac{C_s(V_{C_{smax}}^2 - V_{C_{smin}}^2)}{2} = \frac{Lk(I_{Lk_{max}}^2 - I_{Lk_{min}}^2)}{2} \quad (70)$$

Considerando que a corrente $I_{Lk_{min}} = 0$ e reordenando a equação, obtém-se a equação 71.

$$C_s = \frac{LkI_{Lk_{max}}^2}{V_{C_{smax}}^2 - V_{C_{smin}}^2} \quad (71)$$

Analisando o circuito equivalente da 2ª etapa de operação do LCD, vide Figura 48, define-se a tensão máxima sobre o capacitor C_s com 72.

$$V_{C_{smax}} = \hat{V}_{Sw} - V_{C1} \quad (72)$$

Analisando o circuito equivalente da 3ª etapa de operação do LCD, vide Figura 49, e, considerando que a faixa de tensão que se deseja amortecer inicia quando a tensão V_{Sw} é igual a V_{DC} e vai até o valor máximo permitido de esforço de tensão sobre o interruptor Sw , obtém-se 73. Esta expressão define o valor de tensão no qual o capacitor C_s deve iniciar o amortecimento da tensão V_{Sw} , conforme a Figura46.

$$V_{C_{smin}} = V_{DC} - V_{C1} \quad (73)$$

Considerando que a corrente máxima através da indutância de dispersão equivalente Lk_{eq} é igual a corrente \hat{i}_{N3} no final do período de *shoot-through* e substituindo 72 e 73 em 71, obtém-se 74, que calcula o valor mínimo do capacitor C_s para amortecer a tensão sobre o interruptor Sw com a tensão desejada \hat{V}_{Sw} .

$$C_s = \frac{Lk_{eq}\hat{i}_{N3}^2}{(\hat{V}_{Sw} - V_{C1})(\hat{V}_{Sw} - 2V_{DC} + V_{C1})} \quad (74)$$

Assumindo que o valor de C_s nunca poderá ser menor que zero e considerando que $(\hat{V}_{Sw} - V_{C1})$ é sempre maior que zero, define-se 75. .

$$\hat{V}_{Sw} > 2V_{DC} - V_{C1} \quad (75)$$

Utilizando as definições da seção 2.2.5 e considerando que B é o ganho ideal do conversor e o valor médio de V_{C1} para o conversor QFY é definido por 76.

$$V_{C1} = V_{DC}(1 - Dst) \quad (76)$$

$$Dst' = 1 - Dst \quad (77)$$

Obtém-se 78 e 79 para o cálculo do capacitor C_s em função do valor médio de V_{DC} e o valor máximo desejado sobre o interruptor \hat{V}_{Sw} , com o esforço de tensão sobre o interruptor Sw sendo definido como $V_{Sw_{esforo}} = \hat{V}_{Sw} - V_{DC}$. O limite de amortecimento máximo é definido

em função da razão cíclica Dst e da tensão V_{DC} , conforme 79.

$$C_s = \frac{Lk_{eq}\hat{i}_{N3}^2}{(\hat{V}_{Sw} - V_{DC}Dst')(\hat{V}_{Sw} - V_{DC}(2 - Dst'))} \quad (78)$$

$$\hat{V}_{Sw} > V_{DC}(2 - Dst') \quad (79)$$

No final da 2ª etapa de operação do CAT-PR LCD, o capacitor C_s se encontra carregado com a tensão máxima $V_{C_{s_{max}}}$. Inicia a descarga através do processo de ressonância entre C_s e L_s , no início do período de *shoot-through* na 4ª etapa de operação do CAT-PR LCD. A taxa de descarga do capacitor depende da frequência de ressonância do circuito LC , formado durante a 4ª etapa de operação do CAT-PR LCD, vide Figura 50. A escolha do valor de L_s não pode ser arbitrária, deve respeitar alguns limites, pois afeta o nível de descarga do capacitor C_s .

O capacitor C_s deve descarregar a tensão máxima $V_{C_{s_{max}}} = (\hat{V}_{Sw} - V_{C1})$, iniciando no instante t_i até o valor $V_{C_{s_{min}}} = (V_{DC} - V_{C1})$ no instante t_f , com a duração de $\Delta t = t_f - t_i$, sendo igual o período de *shoot-through*, para não afetar o fator de amortecimento, definido durante o dimensionamento de C_s , pela equação 78. Se a taxa de descarga do capacitor for muito grande a tensão de C_s no instante $t_f = \frac{DstT_s}{2}$ pode chegar a zero ou ficar negativa, alterando o comportamento do CAT-PR LCD e gerando um aumento de esforço nos componentes, uma vez que mais energia do que o necessário será absorvida e circulará pelo circuito.

3.3.2.2 Cálculo do valor de L_s

Para garantir que somente a energia das indutâncias de dispersão será absorvida e circulará pelo circuito do amortecedor é necessário que a tensão de C_s no instante t_f esteja próxima do valor de $V_{DC} - V_{C1}$. Dessa forma, considerando as definições anteriores e a equação 80 de tensão sobre o capacitor em um circuito LC , obtém-se 81.

$$v_c(t) = V_0 \cos(\omega\alpha) \quad (80)$$

$$V_{C_{s_{min}}} = V_{C_{s_{max}}} \cos(\omega\alpha) \quad (81)$$

Devido ao tipo de modulação de controle utilizado no conversor CC-CA QFY, a frequência de *shoot-through* f_{st} é o dobro da frequência de chaveamento f_s , portanto, a duração do período de *shoot-through* é igual $T_{st} = DstT_s/2$, com T_s sendo o período de chaveamento $1/f_s$.

$$f_s = \frac{f_{st}}{2} \quad (82)$$

$$\alpha = DstT_{st} = \frac{DstT_s}{2} \quad (83)$$

$$\omega = \frac{1}{\sqrt{LC}} \quad (84)$$

$$\omega^2 = \frac{1}{LC} \quad (85)$$

$$L = \frac{1}{\omega^2 C} \quad (86)$$

Aplicando a série de Maclaurin para cosseno de X, equação 87, em 81, obtém-se 88, que define a frequência angular ω_0 possibilitando a obtenção da tensão $V_{Cs} = V_{DC} - V_{C1}$ no final do período de *shoot-through*.

$$\cos(x) = 1 - \frac{x^2}{2!} + \frac{x^4}{4!} \quad (87)$$

$$\omega_0 = \sqrt{\frac{\hat{V}_{Sw} - V_{DC}}{\hat{V}_{Sw} - V_{C1}} \frac{2!}{(DstT_{st})^2}} \quad (88)$$

Aplicando 88 em 86, obtém-se 90, que calcula o valor da indutância ideal L_s para a operação do amortecedor LCD, considerando o capacitor C_s determinado por 78 e o fator de amortecimento 89.

$$\frac{\hat{V}_{Sw} - V_{DC}}{V_{DC}} \quad (89)$$

$$L_{s_{ideal}} = \frac{(\hat{V}_{Sw} - V_{C1})(DstT_{st})^2}{2C_s(\hat{V}_{Sw} - V_{DC})} \quad (90)$$

Desconsiderando as resistências série do circuito ressonante LC formado na 4ª etapa de operação e aplicando as leis de tensão e corrente de Kirchoff ao circuito, obtém-se a equação característica do circuito ressonante LC , dada por 91 (HALLIDAY; RESNICK; WALKER, 2013).

$$\frac{d^2 I_{Ls}(t)}{dt^2} + \frac{I_{Ls}(t)}{L_s C_s} = 0 \quad (91)$$

Considerando que no início da 4ª etapa a carga no capacitor C_s é máxima, a descarga através do indutor L_s inicia com uma corrente $i_{Ls}(t)$ que aumenta em função de dq/dt . A condição de mínima carga no capacitor C_s e conseqüentemente máxima corrente i_{Ls} é alcançada no final do período de *shoot-through*, momento no qual o circuito equivalente LC é desfeito. Utilizando a solução da equação diferencial 91 e a equação 92, obtém-se 93 para a corrente em um circuito LC (HALLIDAY; RESNICK; WALKER, 2013).

$$i(t) = Ae^{+j\omega t} + Be^{-j\omega t} \quad (92)$$

$$i(t) = V_0 \sqrt{\frac{C}{L}} \sin(\omega_0 t) \quad (93)$$

$$C\omega = \sqrt{\frac{C}{L}} \quad (94)$$

Sabendo que a tensão inicial do capacitor é dada por $V_0 = V_{Cs_{max}}$ e considerando que o período da ressonância ω_0 é no mínimo igual ou superior a 2 vezes o período de *shoot-through*, podemos considerar que no instante final do período de *shoot-through* $t = Dst/f_{st}$ a corrente I_{Ls} será a máxima. Realizando as substituições em 93, obtém-se 95.

$$\hat{I}_{Ls} = V_{Cs_{max}} C_s \omega_0 \sin\left(\omega_0 \frac{DstTs}{2}\right) \quad (95)$$

Substituindo a frequência angular ω_0 calculada com 88, em 95, obtém-se a corrente máxima que circulará pelo circuito LC , durante o período de *shoot-through*. Analisando o circuito equivalente da 4ª etapa de operação e os pressupostos definidos anteriormente, obtém-se 96, que define a corrente máxima sobre a chave comutadora Sw no final do período de *shoot-through*.

$$\hat{I}_{Sw} = \hat{I}_{N3} + \hat{I}_{Ls} \quad (96)$$

Considerando que a corrente máxima \hat{I}_{Sw} , calculada por meio de 96, não atenda aos requisitos de projeto, é possível estimar um novo valor de Ls , a partir de uma corrente I_{Ls} máxima, buscando atendimento aos requisitos do projeto. Para isso, isola-se a variável ω_0 da equação 95, aplicando a série de *Maclaurin* equação 97 para seno de X . Utilizando somente o primeiro termo, obtém-se 100, que define a frequência angular do circuito ressonante, a partir dos valores determinados de $I_{Ls_{max}}$ e Cs , com um erro de aproximadamente 20%, devido a aproximação realizada com a série de *Maclaurin*.

$$\sin(x) = x - \frac{x^3}{3!} + \frac{x^5}{5!} - \dots \quad (97)$$

$$\hat{I}_{Ls} = \omega_0^2 \left(\frac{V_{Cs_{max}} C_s DstTs}{2} \right) \quad (98)$$

$$\omega_0^2 = \frac{2\hat{I}_{Ls}}{V_{Cs_{max}} C_s DstTs} \quad (99)$$

$$\omega_0 = \sqrt{\frac{\hat{I}_{Ls}}{V_{Cs_{max}} C_s Dst} \frac{2f_s}{Ts}} \quad (100)$$

Com f_s definindo a frequência de chaveamento $T_s = 1/f_s$, e, substituindo a equação 100 na equação 86, obtém-se a equação 101 que calcula o valor de Ls para a corrente I_{Ls} máxima, determinada por projeto, com um erro estimado de aproximadamente 20%.

$$L_s = \frac{V_{C_{smax}} Dst}{2f_s \hat{I}_{L_s}} \quad (101)$$

É possível diminuir o erro percentual do valor estimado de L_s utilizando o primeiro e segundo termo da série de *Maclaurin* e aplicando 103 a um algoritmo de bisseção para aproximar o novo valor de ω_0 considerando o valor \hat{I}_{L_s} máximo desejado.

$$\alpha = \frac{DstT_s}{2} \quad (102)$$

$$\hat{I}_{L_s} = V_{C_{smax}} C_s \left(\omega_0^2 \alpha - \frac{\omega_0^4 \alpha^3}{3!} \right) \quad (103)$$

3.3.3 Metodologia de Projeto para CAT-PR LCD

A metodologia para o dimensionamento do CAT-PR LCD para o conversor QFY inicia com a determinação dos valores de \hat{I}_{N3} , \hat{I}_{Sw} , V_{DC} , \bar{V}_{C1} , Dst e T_s , utilizando as equações descritas nas seções 2.2.5, 2.3 e detalhadas por (SANTOS, 2020), para o ponto de máxima potência do conversor. Uma vez calculadas as variáveis do conversor, são necessárias aferir as indutância de dispersão equivalente $Lk3_{eq}$, conforme descrito na seção 2.3. Com os parâmetros de operação e o valor da indutância de dispersão equivalente estabelecidos, utiliza-se 104 para calcular o valor do capacitor C_s , para um valor máximo de tensão \hat{V}_{Sw} sobre o interruptor Sw . Deve ser respeitado o limite estabelecido pela equação 105, na determinação do valor de \hat{V}_{Sw} .

$$C_s = \frac{Lk_{eq} \hat{I}_{N3}^2}{(\hat{V}_{Sw} - V_{DC} Dst') (\hat{V}_{Sw} - V_{DC} (2 - Dst'))} \quad (104)$$

$$\hat{V}_{Sw} > V_{DC} (2 - Dst') \quad (105)$$

Determinado o valor do capacitor C_s que será utilizado no circuito amortecedor, utiliza-se 106 para calcular o valor de L_s que atenda as condições de amortecimento estabelecidas por 104, sem violar as premissas descritas na seção 2.2.5.

$$L_{sideal} = \frac{(\hat{V}_{Sw} - V_{C1}) (DstT_s)^2}{2C_s (\hat{V}_{Sw} - V_{DC})} \quad (106)$$

Calculado o valor do indutor L_s , utiliza-se 107 para verificar se a corrente \hat{I}_{L_s} resultante encontra-se dentro dos limites de corrente máxima do interruptor Sw , sendo $\hat{I}_{Sw} = \hat{I}_{N3} + \hat{I}_{L_s}$.

$$\hat{I}_{L_s} = V_{C_{smax}} \sqrt{\frac{C_s}{L_s}} \sin\left(\frac{DstT_s}{2\sqrt{L_s C_s}}\right) \quad (107)$$

Se o valor calculado de \hat{I}_{Sw} não atender os requisitos de máxima corrente, deve-se aumentar o limite de esforço de tensão sobre o interruptor, para permitir a diminuição do esforço de corrente.

No gráfico da 52, observa-se o aumento do esforço de corrente em função da diminuição do esforço de tensão sobre o interruptor, que por consequência ocasionará maiores perdas por dissipação térmica no interruptor ($P_{Dissipada} = Ri^2$). A análise do gráfico mostra que a condição de equilíbrio entre esforço de tensão e esforço de corrente ocorre com um esforço de tensão de aproximadamente 30% para esse caso de referência.

Figura 52 – Gráfico de esforço de tensão em função do esforço de corrente.

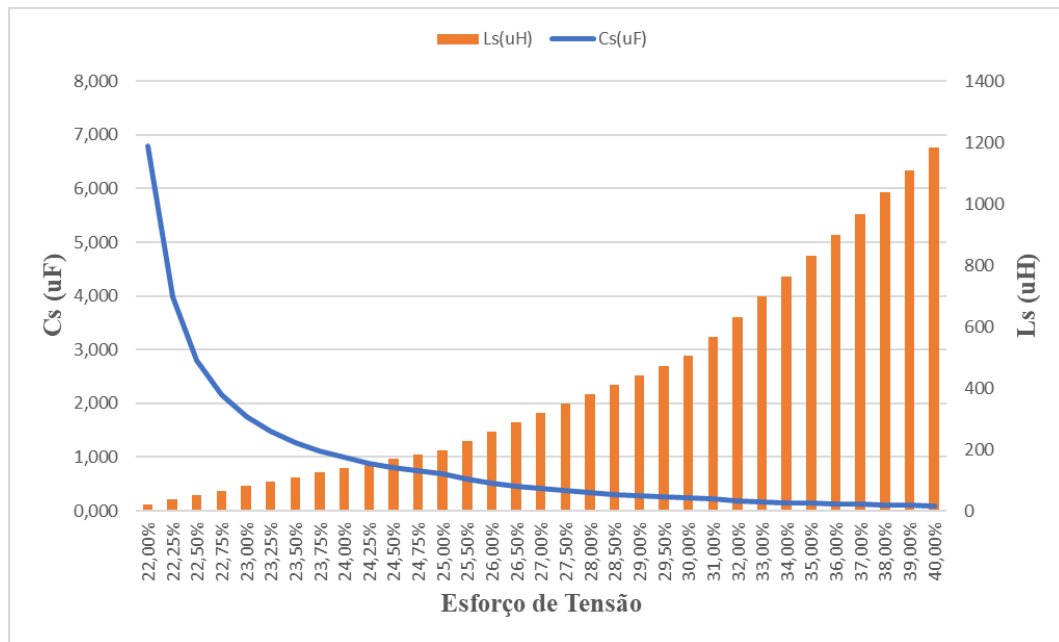


Fonte: Elaborado pelo autor.

No gráfico da Figura 53 temos as combinações de L_s e C_s para os esforços de tensão de 22% a 40%, calculados com 104 e 106, para esse caso de referência. O valor do capacitor C_s cresce rapidamente a medida que se deseja valores menores de esforço de tensão, enquanto o valor de L_s diminui. O inverso ocorre com a corrente I_{L_s} que aumenta a medida que L_s diminui, sendo uma decisão de projeto a escolha da melhor relação de esforço de tensão por esforço de corrente sobre o interruptor.

Quando se aumenta o indutor L_s para diminuir o esforço de corrente é importante analisar o impacto em relação ao volume e peso do indutor L_s versus o aumento do custo do interruptor Sw . Em relação ao capacitor C_s , não há grande impacto em relação a custos nem volume, uma vez que os valores calculados são consideravelmente pequenos. No entanto, a utilização de capacitores com valores maiores, por conseguinte, irá exigir indutores menores e aumentará a corrente no interruptor.

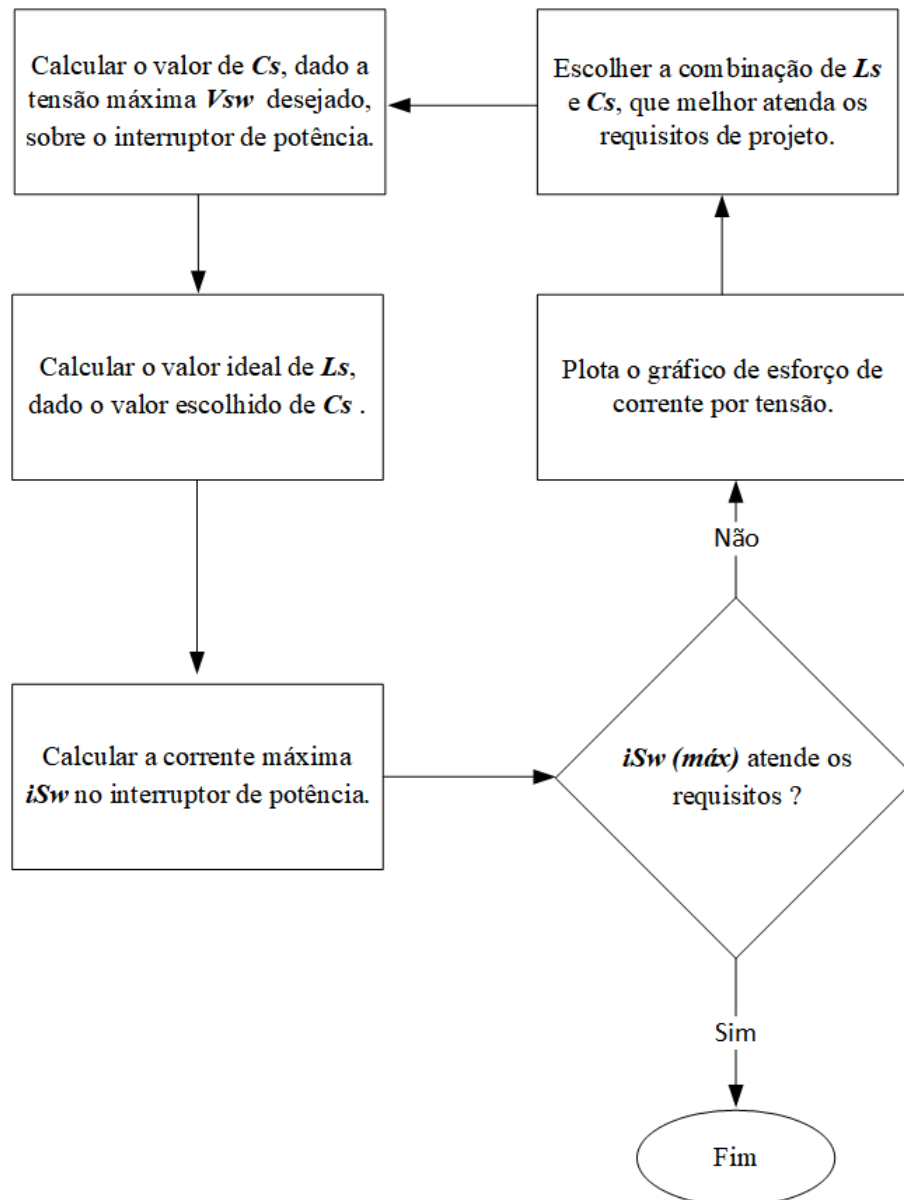
Figura 53 – Combinação de L_s e C_s em função do esforço de tensão.



Fonte: Elaborado pelo autor.

A Figura 54 descreve o fluxograma para determinação dos parâmetros de projeto de C_s e L_s seguindo a metodologia proposta.

Figura 54 – Fluxograma para projeto do CAT-PR LCD.



Fonte: Elaborado pelo autor.

3.4 CONSIDERAÇÕES FINAIS

Na seção 3.1 foram apresentadas quatro topologias de CATs que podem ser aplicadas aos conversores do tipo rede de impedância, a saber, CAT-PD RC e RCD, CAT-PR LCD e CAT-Ativo. Os CATs RC e RCD foram propostos originalmente para aplicação em conversores *flyback* e suas variantes, com as equações de projeto propostas por Ridley (2005), sendo adaptadas neste estudo para a aplicação no conversor CC-CC do tipo QFY. Uma vez que não foram encontrados estudos anteriores aplicando os CAT-PD RC e RCD a conversores empregando redes de impedância Fonte-Y.

O CAT-PR LCD em sua configuração original foi aplicado ao conversor QFY por Forouzesh

et al. (2018), demonstrando sua viabilidade do ponto de vista de eficiência, sendo por isso analisado detalhadamente na seção 3.3.

O CAT-A proposto por Nikbahar e Monfared (2022) é aplicado a um conversor QFY modificado, utilizando a rede de impedância Fonte-Y. Apresentando menor esforço de corrente quando comparado ao CAT-PR LCD com o mesmo fator de amortecimento, por isso sendo detalhado na seção 3.1.3.

Os CAT-PR LCD e o CAT-Ativo oferecem um bom equilíbrio entre o amortecimento de tensão sobre S_W sem comprometer o rendimento do conversor. Contudo, as duas topologias ocasionam um aumento do esforço de corrente sobre o interruptor S_W , devido ao fato da energia absorvida pelo CAT durante o período de *non-shoot-through* ser descarregada durante o período de *shoot-through*, incrementando a corrente recirculante no circuito.

Ademais, em ambos os CATs o efeito aumenta de forma proporcional com o fator de amortecimento. Por isso, o equilíbrio entre o fator de amortecimento de tensão desejado e os limites de esforços permitidos sobre os interruptores é um ponto central no projeto dos CATs regenerativos.

Por outro lado, o CAT-PR LCD leva vantagem em relação as outras topologias de CATs, por unir a característica de recuperação da energia com o uso de somente quatro componentes passivos, diferente da topologia de amortecedor ativo proposto por Nikbahar e Monfared (2022) que exige uma segunda chave ativa. Diminuindo a vantagem da topologia CC-CA Quasi-Y de ser um conversor CC-CA de estágio único.

Além disso, é possível otimizar o projeto do amortecedor LCD para obter uma melhor relação entre o esforço de tensão versus esforço de corrente permitido sobre o interruptor chaveado. Com as equações de projeto do amortecedor LCD, sendo detalhadas na seção 3.3.

Em relação ao amortecedor RCD, esta configuração possui uma grande desvantagem relacionada a excessiva dissipação térmica gerada quando se opera com potências maiores. Enquanto o amortecedor RC se mostra mais indicado para atenuar os efeitos de ressonância nos circuitos chaveados, porém, não sendo efetivo para absorver grandes esforços de tensão.

O quadro 1 resume as principais características das quatro topologias de CATs estudadas.

Quadro 1 – Comparação das características dos circuitos amortecedores apresentados

Tipo de Circuito Amortecedor	Vantagens	Desvantagens
RC	Amortecedor passivo dissipativo utilizado para absorver ressonâncias parasitas, composto por apenas dois componentes, sendo simples e barato.	Muito ineficiente, sendo proibitivo seu uso com potências elevadas, devido a energia dissipada se tornar significativa.
RCD	Amortecedor passivo dissipativo bastante utilizado, por ser simples e possuir baixo custo, sendo capaz de amortecer os esforços de tensão sobre os interruptores utilizando apenas 2 componentes passivos.	A energia absorvida pelo capacitor é dissipada em seu resistor, sendo menos eficiente que os amortecedores regenerativos, podendo ser uma opção viável em potências menores.
LCD	Amortecedor passivo regenerativo, com capacidade de recuperar a energia absorvida para a fonte do conversor, utiliza apenas componentes passivos com grande confiabilidade.	A regeneração da energia recuperada aumenta os esforços de corrente sobre a chave ativa, além de adicionar um indutor ao circuito aumentando o volume e peso do conjunto
Amortecedor Ativo	Amortecedor ativo regenerativo, capaz de amortecer os esforços de tensão, recuperando a energia absorvida sem a necessidade de adicionar um novo indutor ao circuito.	Acrescenta uma segunda chave ativa ao circuito, aumentando a complexidade e custos do controle e modificando a topologia do conversor.

Fonte: Elaborado pelo autor.

4 AVALIAÇÕES EXPERIMENTAIS

Este capítulo apresenta os resultados experimentais obtidos com o conversor CC-CA QFY empregando o CAT-PR LCD. O capítulo é organizado em seções que descrevem os ensaios para determinação das indutâncias de dispersão nos núcleos da rede de impedância, ensaios utilizando o CAT-PR LCD em quatro diferentes redes de impedância e a análise dos resultados.

4.1 CONVERSOR CC-CA QUASI FONTE Y

O *setup* experimental utilizado na coleta dos dados, composto por um inversor CC-CA QFY, um CAT-PR LCD, fonte de alimentação e banco de cargas é apresentado na Figura 55. A configuração do conversor é modular e flexível, permitindo a fácil alteração de componentes que compõe a rede de impedância e o CAT LCD.

Nos experimentos realizados o conversor QFY CC-CA operou com as malhas de controle CC e CA habilitadas, e, todos os testes foram realizados com cargas puramente resistivas, buscando simplificar o comportamento dinâmico do conversor, uma vez que o intuito dos ensaios é avaliar o comportamento dos CATs.

Uma fonte de tensão CC programável *Chroma 62050H-600s* fez o papel de fonte primária durante os testes. Devido a restrições construtivas das redes de impedância testadas, não foi possível realizar todos os testes considerando a obtenção do mesmo ponto de operação nos diferentes arranjos estabelecidos no conversor. O CAT LCD utilizado nos ensaios, apresentado na Figura 57, possui construção flexível permitindo que diferentes combinações de L_s e C_s possam ser implementadas por meio de ajustes em seus terminais.

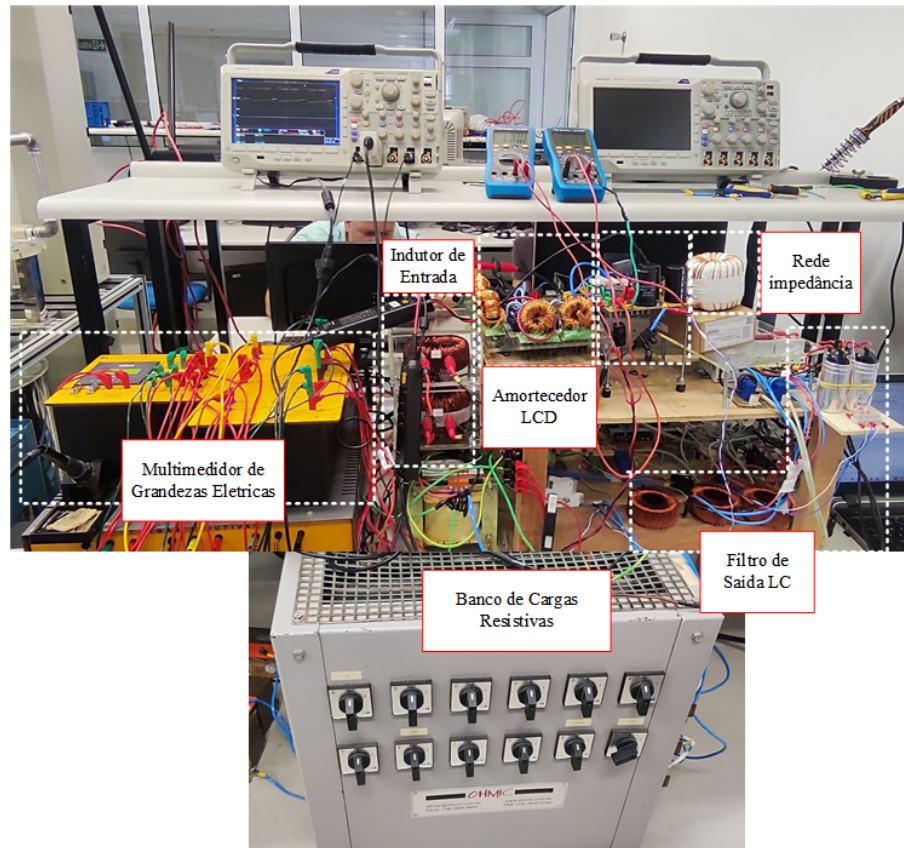
4.2 DETERMINAÇÃO DAS INDUTÂNCIAS DE DISPERSÃO

Esta seção tem como objetivo apresentar duas técnicas que visam a determinação das indutâncias de dispersão existentes na rede de impedância do tipo QFY. A primeira envolve a realização de medições dos terminais dos indutores por meio de uma ponte LCR, enquanto a segunda envolve a estimação considerando realimentação de valores coletados em ensaios experimentais específicos.

4.2.1 Medição das Indutâncias de Dispersão Utilizando a Ponte LCR

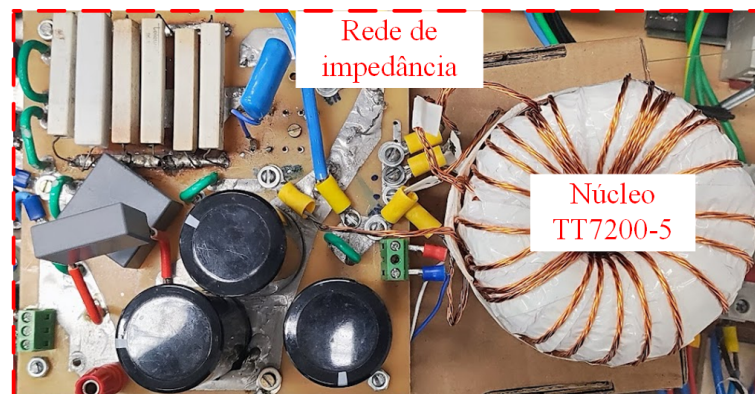
O procedimento para medição da indutância de dispersão equivalente L_{K3eq} , consiste em curto circuitar os indutores acoplados relacionados com os enrolamentos $N1$ e $N2$ e medir com uma ponte LCR a indutância do terceiro indutor relacionado com o enrolamento $N3$, conforme mostra a Figura 58.

Figura 55 – Bancada de testes do conversor CC-CA tipo QFY.



Fonte: Elaborado pelo autor.

Figura 56 – Rede de impedância QFY.

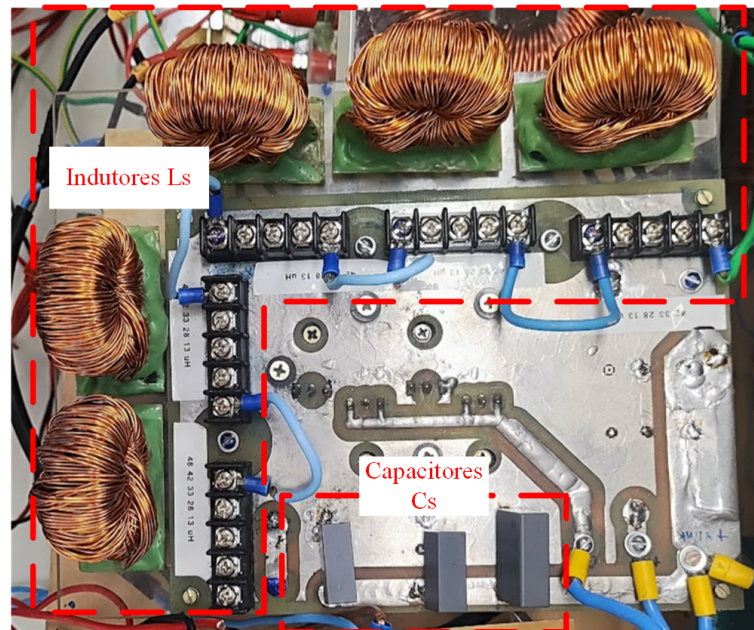


Fonte: Elaborado pelo autor.

A ponte LCR neste trabalho foi configurada para medir com a frequência de 10 kHz no modo indutância série. Realizando o procedimento descrito de forma intercalada, e, aplicando as equações descritas na seção 2.3 é possível calcular o valor das indutâncias de dispersão L_{K1} , L_{K2} e L_{K3} .

A aplicação da técnica de medição descrita em quatro conjuntos de indutores acoplados disponíveis para avaliação resultou nas informações apresentadas nas tabelas 6 e 7.

Figura 57 – Circuito amortecedor de tensão do tipo LCD.



Fonte: Elaborado pelo autor.

Tabela 6 – Dados dos núcleos das redes de impedância TT7200 e TT13500.

Núcleo	TT7200-5	TT13500-2
N1:N2:N3	28:85:141 (1:3:5)	37:112:186 (1:3:5)
I_{RMSmax}	8 A	15 A
I_{pico}	24 A	32 A
Frequência de Chaveamento	18kHz	
Geometria	Toroidal	
Material do Núcleo	Sendust S60	
Permeabilidade Magnética	60 H/m	
Tipo de enrolamento	Litz - 3x20 AWG	Litz - 6x20 AWG
Configuração do Delta	4 - 5:3:1	3 - 1:5:3
L_m	6,99 mH	0,217 mH
r_{N1}, r_{N2}, r_{N3}	1,27; 1,34 ; 0,3 Ω	0,08; 1,04; 0,45 Ω
$Lk1, Lk2, Lk3$	20,5; 5,24; 3,56 μH	4,86, 14,93; 4,04 μH
$Lk3_{eq}$	4,1 μH	9,08 μH

Fonte: Elaborado pelo autor.

4.2.2 Medição das Indutâncias de Dispersão com a Rede de Impedância Conectada ao Conversor

Utilizando as definições e equações apresentadas na seção 2.3, foram realizados ensaios laboratoriais para calcular a indutância de dispersão equivalente, vista pelo indutor $N3$, nas redes de impedância com os núcleos TE3600-5 e TT7200-5.

O procedimento consistiu em remover os circuitos amortecedores de tensão do conversor

Figura 58 – Medição da indutância de dispersão equivalente L_{K3eq} .



Fonte: Elaborado pelo autor.

CC-CA Quasi-Y, porém, mantendo a configuração com carga fixa e a utilização da fonte de entrada programável para incrementar a tensão de entrada de 0 V até 100 V com um passo de 10 V. A cada incremento foram realizadas medições, monitorando a corrente e tensão sobre interruptores de potência para evitar o risco de danificá-los, uma vez que o conversor está operando sem proteção dos circuitos amortecedores.

O bloqueio do interruptor de potência ocasiona a interrupção do fluxo de corrente I_{N3} , gerando uma variação di/dt através do indutor equivalente $L_{k_{eq}}$. A variação induz durante o instante Δt_2 uma tensão V_{Lk} , equivalente a diferença entre a tensão V_{DC} em regime permanente e o pico de tensão V_{Sw} , conforme pode ser observado na Figura 60. Utilizando a equação 75, os dados de tensão V_{DC} e corrente I_{N3} é possível estimar a indutância de dispersão equivalente necessária para gerar uma tensão V_{Lk} no período Δt_2 .

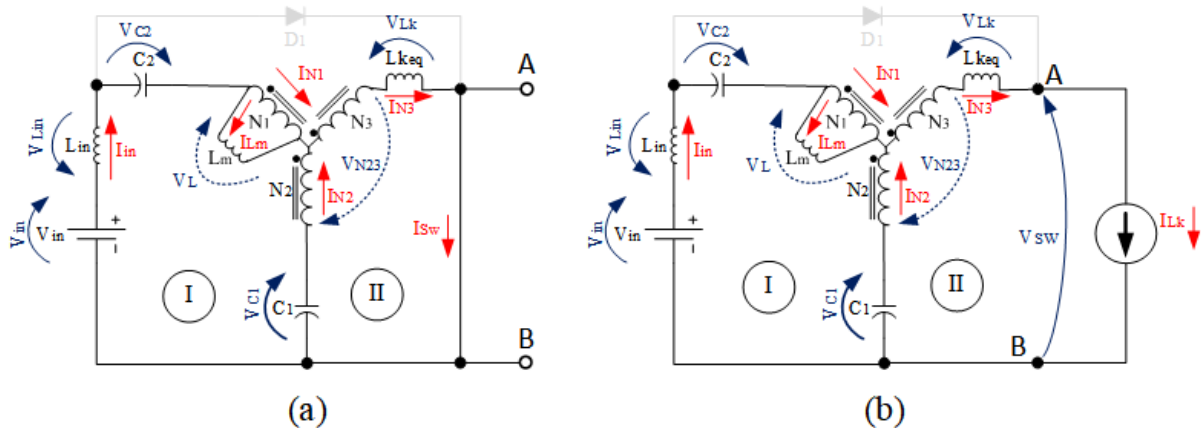
As medições utilizam como marcadores o instante inicial quando o interruptor Sw entra em bloqueio e o instante final quando a corrente de I_{N3} se anula. Este período é denominado

Tabela 7 – Dados dos núcleos das redes de impedância TT27000 e TE3600.

Núcleo	TT27000-2	TE 3600-5
N1:N2:N3	58:81:93 (5:7:8)	30:90:150 (1:3:5)
I_{RMSmax}	30 A	4A
I_{pico}	155 A	4A
Frequência de Chaveamento		
Geometria	EE	
Material do Núcleo	Ferrite	
Permeabilidade Magnética	2300 H/m	
Tipo de enrolamento	Litz - 12x20 AWG	Litz - 2x21 AWG
Configuração do Delta	5 -7:8:5	3-1:5:3
L_m	1,84 mH	0,22 mH
$rN1, rN2, rN3$	0,28; 0,37; 0,23 Ω	0,58; 1,27; 0,92 Ω
$Lk1, Lk2, Lk3$	5,05; 8,30; 9,72 μH	2,88; 26,62; 4,27 μH
$Lk3_{eq}$	10,19 μH	10,70 μH

Fonte: Elaborado pelo autor.

Figura 59 – Circuito equivalente da indutância de dispersão.



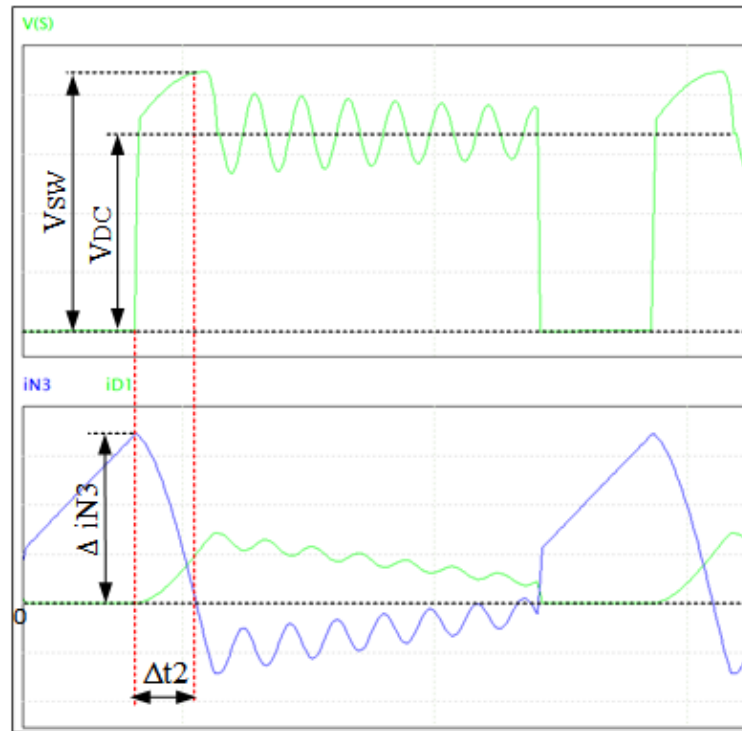
Fonte: Elaborado pelo autor.

Δt_2 , com a medição da ondulação de corrente Δi_{N3} ocorrendo nesse período. O pico de tensão \hat{V}_{SW} deve ser medido no final desse período, no caso de haver muita ressonância que dificulta a medição do valor exato de V_{DC} , é possível estimar o seu valor através da tensão média V_{C1} e da razão cíclica D_{st} utilizando 76.

Para a determinação das indutâncias de dispersão equivalentes foram utilizadas duas configurações de rede de impedância. A primeira empregando o núcleo TE 3600-5 mostrado na Figura 61 com as relações de espiras 1 : 5 : 3 ($\delta = 3$). Neste caso, o conversor opera com razão cíclica de 0,15 e carga resistiva de 147 Ω . A segunda configuração utilizou o núcleo TE 7200-5, mostrado na Figura 61, configurado com as relações de espiras 5 : 3 : 1 ($\delta = 4$), e, com o conversor operando com razão cíclica de 0,12 e carga resistiva de 98 Ω .

A tabela 8 mostra os valores das indutâncias de dispersão equivalentes calculadas utilizando a

Figura 60 – Medição da indutância de dispersão.



Fonte: Elaborado pelo autor.

Figura 61 – Redes de Impedância, núcleo TE 3600-5 e núcleo TT7200-5.



Fonte: Elaborado pelo autor.

equação 75 e as informações provenientes das medições realizadas em laboratório com o núcleo TE3600-5. Analogamente, a tabela 9 apresenta os valores referentes ao núcleo TT7200-5. Em ambas as configurações, a tensão de entrada variou de 0 a 100V.

Devido a presença de capacitâncias parasitas em todo o circuito do conversor ocorre um efeito de amortecimento no início da etapa de bloqueio do interruptor de potência. Tal efeito atrasa o processo de queda da corrente $iN3$ e dificulta a medição exata do período $\Delta t2$, impactando nos resultados obtidos. A Figura 63 mostra curvas dos dados de corrente e tensão coletados durante a medição da Figura 62, considerando o detalhe no primeiro pico de tensão V_{DC} .

Para contornar esse problema prático, foram realizadas quatro repetições de medições para cada tensão de teste para a determinação da média, que foi utilizada na tabela 8. Ademais, foram calculadas a média e o desvio padrão de todos os valores medidos nas tensões de 10 V a 100 V.

Utilizando a técnica de medição com a ponte LCR e a equação 72 para o cálculo do valor de indutância equivalente $Lk3_{eq}$, obteve-se o valor para $Lk3_{eq}$ de 10,70 μH para o núcleo TE3600-5 e 4,1 μH para o núcleo TE7200-5.

A comparação dos resultados obtidos com a técnica que envolve medições práticas com os valores medidos com as medições diretas por meio da ponte LCR resulta que para o núcleo TE 3600-5 as duas técnicas possuem valores médios muito próximos, com apenas 5,6 % de divergência. No entanto, no núcleo TT7200-5 que possui 38 % da indutância de dispersão do núcleo TE3600-5, os dados divergiram 57 %, acima da margem do desvio padrão de 1,93 μH . A Figura 62 apresenta a tela do osciloscópio durante as medições dos núcleos, operando com o conversor sem CATs, com o gráfico em azul correspondendo a tensão V_{DC} sobre o interruptor de potência, com um grande pico de tensão inicial, duas vezes maior que a tensão V_{DC} em regime, seguido de ressonâncias e picos secundários, causados pela sequência de disparos das chaves comutadoras. No gráfico em roxo, na parte inferior da imagem pode ser observada que a corrente i_{N3} também sofre com processos de ressonância, dificultando o processo de medição.

A análise das duas técnicas de medição da indutância de dispersão propostas demonstrou que a medição dos núcleos utilizando o método baseado na Ponte LCR se mostrou mais confiável por apresentar resultados com menor desvio padrão. Enquanto, a técnica baseada na coleta de medições com os núcleos no conversor em operação, apesar de interessante e promissora, acaba sofrendo com a interferência de outros elementos do circuito, e, conseqüentemente, contaminando os resultados.

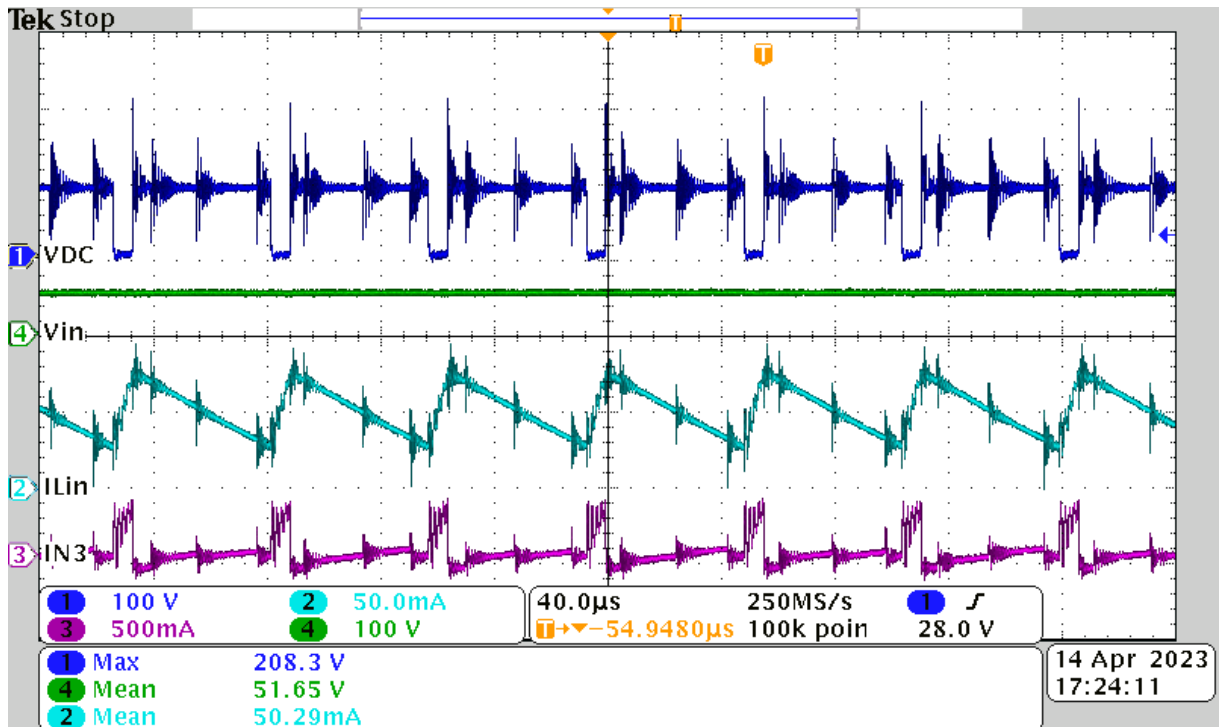
Assim, no dimensionamento do CAT-PR LCD, apresentados na seção 4.3 foram utilizados os dados da indutância de dispersão medidos com a ponte LCR, pois essa foi a técnica que apresentou a melhor consistência nos dados.

Tabela 8 – Medição da indutância de dispersão TE 3600-5.

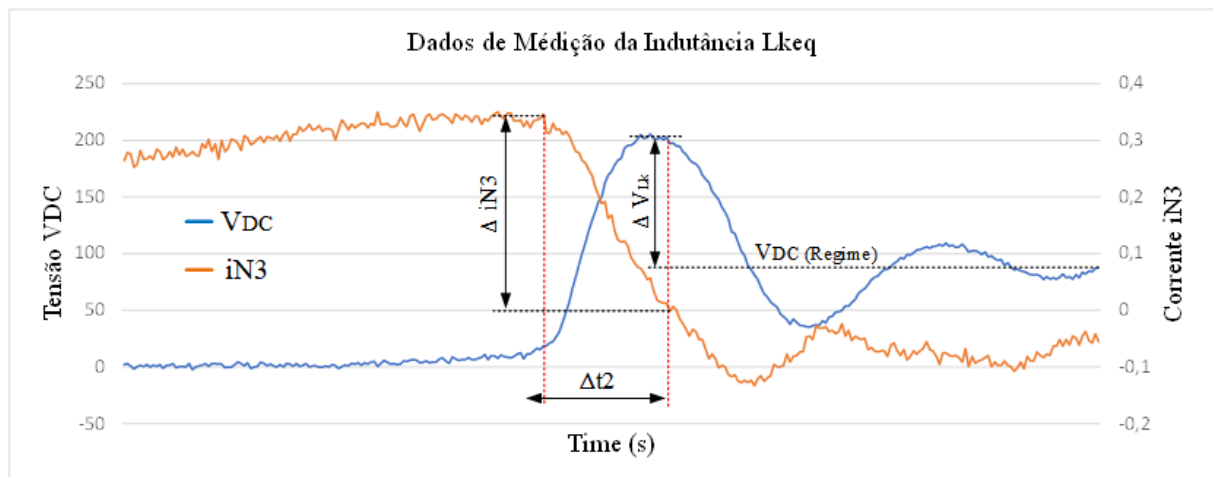
Núcleo	Rede de Impedância TE 3600-5 (1:5:3 - $\delta 3$)									
V_{in} [V]	10	20	30	40	50	60	70	80	90	100
\tilde{V}_{sw} [V]	18	44	72	101	116	164	174	206	228	264
V_{DC} [V]	12	30,5	48,5	67,25	88,5	103,5	122	140,5	157	178
V_{Lk} [V]	6	13,5	23,5	33,75	27,5	60,5	52	65,5	71	86
I_{N3} [A]	0,28	0,6	0,96	1,261	1,44	2,08	2,08	2,64	2,8	3,36
$\Delta t(ns)$	520	452	388	330	405	451	366	486	410	360
Dst	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15	0,15
R_{carga} [Ω]	147	147	147	147	147	147	147	147	147	147
$Lk3_{eq}(\mu H)$	11,2	10,2	9,50	8,83	7,73	13,1	9,15	12,1	10,4	9,21
Média $Lk3_{eq}$	10,1 μH									
Desvio Padrão	1,61E-06									

Fonte: Elaborado pelo autor.

Figura 62 – Exemplo de tela de medição no osciloscópio.



Fonte: Elaborado pelo autor.

Figura 63 – Dados coletados durante a medição da Indutância Lk_{3eq} .

Fonte: Elaborado pelo autor.

4.3 CIRCUITO AMORTECEDOR DE TENSÃO LCD

As equações de projeto do CAT-PR LCD descritas a seção 3.3 foram validadas utilizando o conversor do tipo QFY visto na Figura 55 com o CAT-PR LCD da Figura 57. Sendo utilizados os 4 núcleos de redes de impedância listados nas tabelas 6 e 7.

As características construtivas dos núcleos, tais como, potências, tensão de entrada e tensão de saída são diferentes, por esse motivo os dados coletados para diferentes núcleos não estão nos mesmos pontos de operação.

Tabela 9 – Medição da indutância de dispersão TE 7200-5.

Núcleo	Rede de Impedância TT7200-5 (5:3:1 - δ_4).									
V_{in} [V]	10	20	30	40	50	60	70	80	90	100
\hat{V}_{sw} [V]	18	57	116	165	199	249	279	318	362	378
V_{DC} [V]	14,25	32,5	50	71	91,5	106,5	127	145	167	182
V_{Lk} [V]	3,75	24,5	66	94	107,5	142,5	152	173	195	196
I_{N3} [A]	0,42	0,92	1,76	2,56	3,36	4	4,64	6	6,2	7,2
$\Delta t(ns)$	384	380	238	145	195	160	172	192	228	236
D_{st}	0,12	0,12	0,12	0,12	0,12	0,12	0,12	0,12	0,12	0,12
R_{carga} [Ω]	98	98	98	98	98	98	98	98	98	98
$Lk_{3eq}\mu H$	3,42	10,2	8,93	5,32	6,24	5,7	5,63	5,54	7,17	6,42
Média Lk_{3eq}						6,46 μH				
Desvio Padrão						1,93E-06				

Fonte: Elaborado pelo autor.

O procedimento utilizado nos quatro casos de testes foi padronizados. Inicialmente, os dados das tabelas 6 e 7 e as equações de projeto descritas na seção 3.3 foram empregados para o cálculo dos valores de C_s e L_s ideais para uma faixa de amortecimento de tensão de 20% a 40%. A partir dos dados coletados, analisou-se quais combinações de C_s e L_s seriam possíveis para configurar o CAT-PR LCD. Após, baseado nos cenários de simulação descritos no quadro 2 foram definidos os valores de especificações finais dos componentes. As equações 100 e 95 foram utilizadas para a estimação do esforço de corrente ocasionado pela configuração escolhida, permitindo a confirmação da conformidade com os requisitos dos interruptores semicondutores.

4.3.1 Núcleo TT7200-5

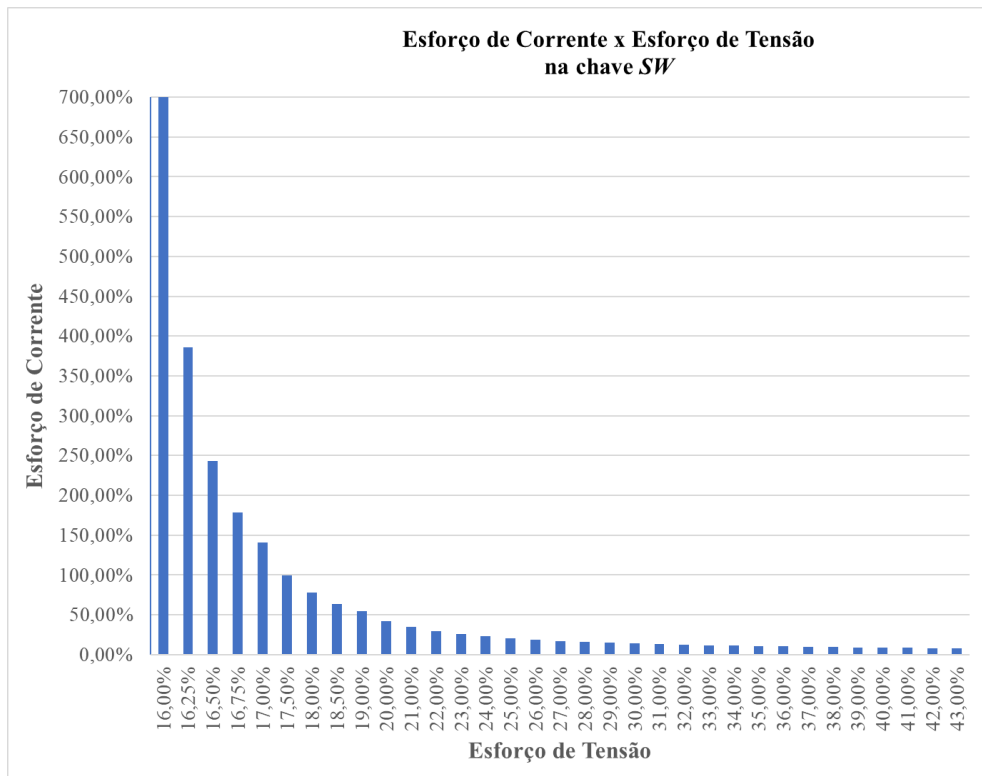
A Figura 64 e 65 apresentam os gráficos de barras relacionados com os valores de corrente e tensão sobre o interruptor Sw para diferentes valores de amortecimento de tensão. Considerando o uso do núcleo TT7200-5 na rede de impedância do conversor CC-CA QFY.

Na Figura 66 temos as combinações ideais de C_s e L_s para diferentes percentuais de amortecimento. Com o fator de amortecimento estabelecido em 24 %, os valores ideais resultam em 0,21 μF e 304 μH para C_s e L_s , respectivamente. Assim, sendo utilizados os valores disponíveis de 0,20 μF , -5.4 % diferente do valor ideal 340 μH , 10,4 % diferente do valor ideal. Tomando os valores escolhidos, a equação 95 permite o cálculo do valor máximo da corrente I_{L_s} .

Os dados experimentais e os parâmetros utilizados estão reunidos na tabela 10. O confronto resulta em uma diferença percentual de -0,40 % entre a tensão máxima V_{DC} calculada e o valor medido, e de -4,09 % para a corrente máxima I_{L_s} .

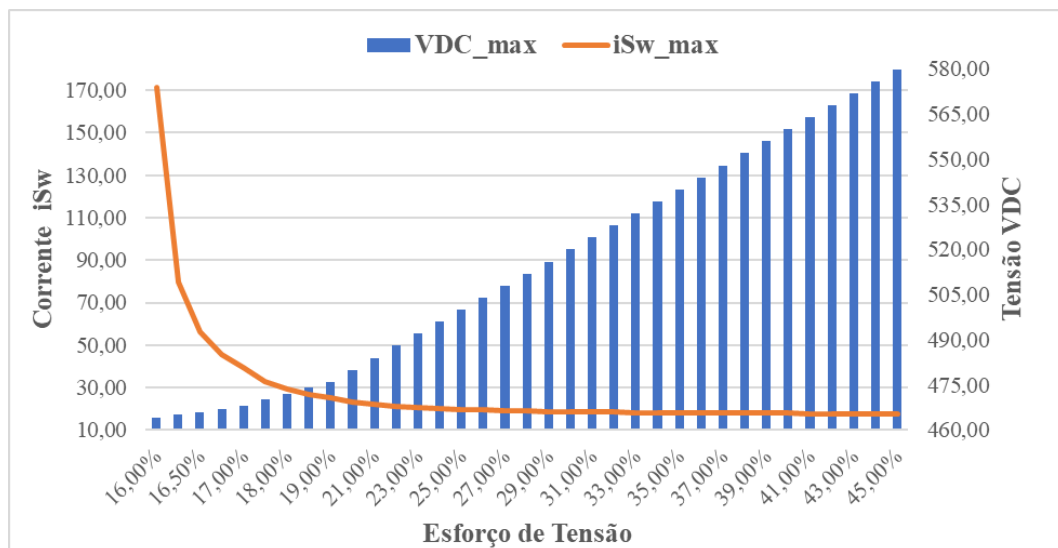
Na Figura 67, observa-se as formas de onda obtidas com o conversor CC-CA QFY operando com o CAT-PR LCD configurado conforme os dados da tabela 10. Na parte superior da figura, temos a tensão V_{DC} já amortecida sem grandes picos de tensão, diferente da Figura 62 quando o conversor estava sem circuito amortecedor de tensão. Observa-se o comportamento da tensão V_{C_s} , com a carga principal do capacitor ocorrendo no instante que a chave Sw é comutada e ao

Figura 64 – Esforço de tensão em função do esforço de Corrente - TT7200-5.



Fonte: Elaborado pelo autor.

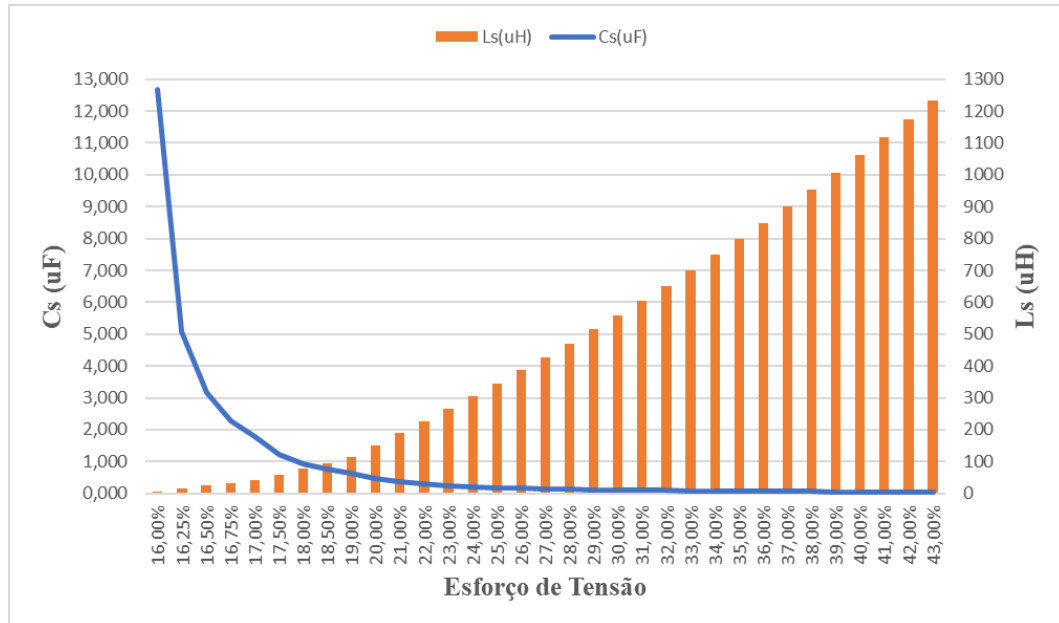
Figura 65 – Corrente em função da tensão sobre a chave S_w para TT7200-5.



Fonte: Elaborado pelo autor.

longo do período de *non-shoot-through*, quando ocorrem os picos de tensão. Em I_{L_s} temos a corrente através de L_s que descarrega o capacitor C_s durante o período de *shoot-through* e se soma a corrente nominal de *shoot-through*, resultando na corrente total através do interruptor S_w .

Figura 66 – Combinações de Cs e Ls para TT7200-5.



Fonte: Elaborado pelo autor.

Tabela 10 – Dados do CAT-PR LCD com núcleo TT7200-5.

Dados da configuração utilizada					
Lkeq	4,10 μH	fst	18 kHz	Vin	170 V
iLkeq_max	16,36 A	Tst[s]	55,56 μs	Vout (RMS)	110 V
VDC	400 V	w0	1,2127E+05	Carga (ohm)	98 Ω
Dst	0,1583	VCs_max	159,32 V		
VC1	336,68 V	N1:N2:N3	141:85:28		
	Calculado	Simulado	Escolhido	Dif. Simulado	Dif. Medido
Cs	0,21 μF	0,20 μF	0,20 μF	-5,4%	-5,4%
Ls	305 μH	340 μH	340 μH	10,4%	10,4%
Valores de Corrente e Tensão em Sw					
	Calculado	Simulado	Medidos	Dif. Simulado	Dif. Medido
VDC_max	496 V	515 V	494 V	3,69%	-0,40%
iLs	3,38 A	3,68 A	3,25 A	8,07%	-4,09%

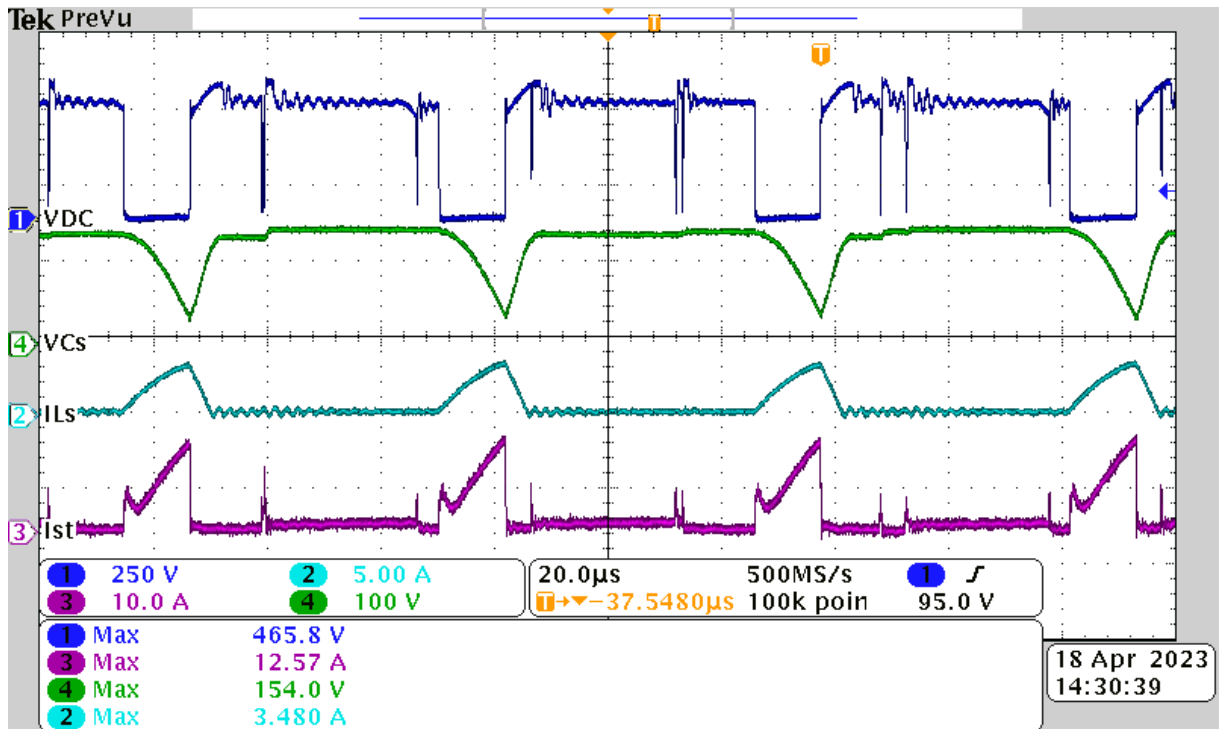
Fonte: Elaborado pelo autor.

4.3.2 Núcleo TE3600-5

Nas Figuras 68 e 69 temos os gráficos com os valores de corrente e tensão sobre o interruptor S_w para diferentes valores de amortecimento de tensão, considerando o uso do núcleo TE 3600-5 Figura 61, na rede de impedância do conversor CC-CA QFY.

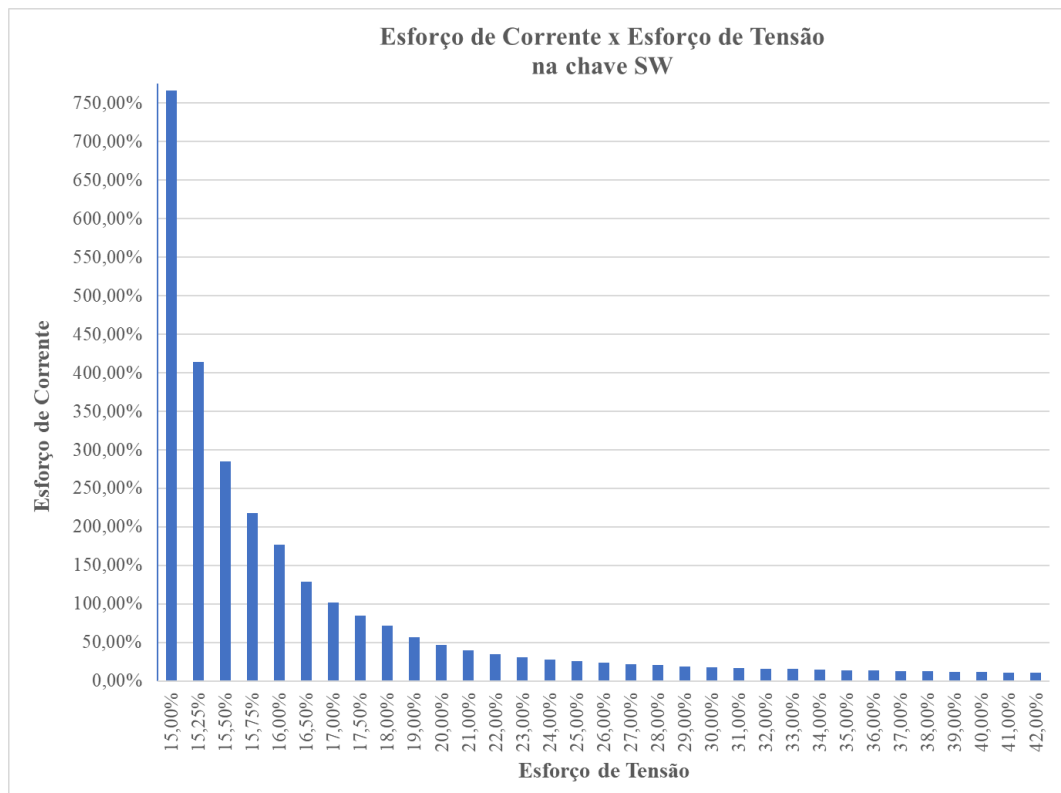
Na Figura 70 temos as combinações ideais de C_s e L_s para diferentes percentuais de amortecimento. Adotando o fator de amortecimento em 21 %, resulta nos valores ideais de 0,19 μF e 298 μH para C_s e L_s , respectivamente. Sendo utilizados os valores disponíveis de 0,20

Figura 67 – Forma de Onda Núcleo TT7200.



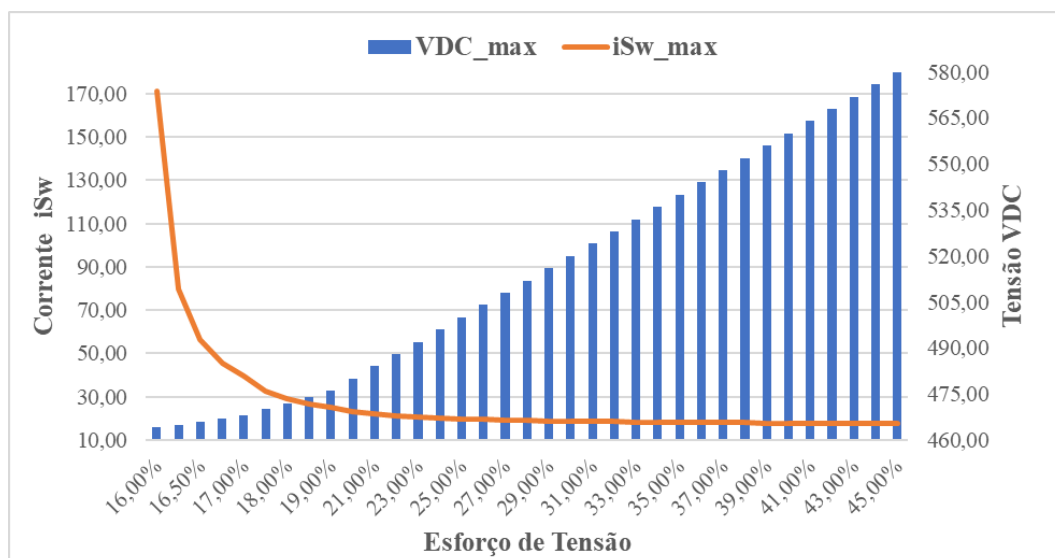
Fonte: Elaborado pelo autor.

Figura 68 – Esforço de tensão em função do esforço de corrente - TE3600-5.



Fonte: Elaborado pelo autor.

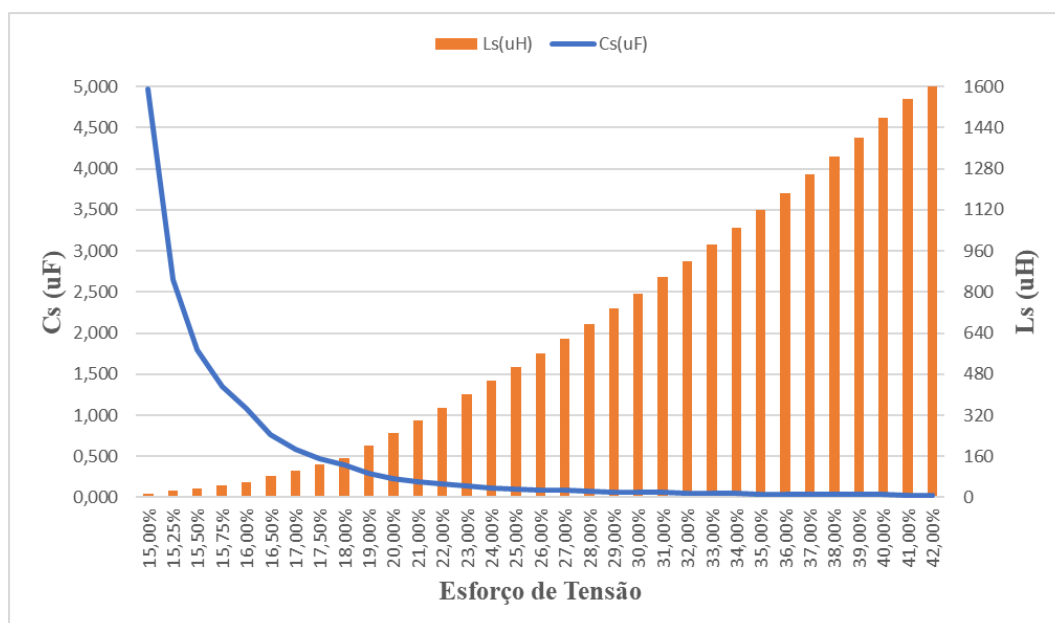
Figura 69 – Corrente em função da tensão sobre a chave S_w para TE3600-5.



Fonte: Elaborado pelo autor.

μF , 4,73 % diferente do valor ideal e $340 \mu H$, 12,35 % diferente do valor ideal. Com os valores escolhidos é utilizada a equação 95 para calcular o valor máximo da corrente I_{Ls} .

Figura 70 – Combinações de Cs e Ls para TE3600-5.



Fonte: Elaborado pelo autor.

Os dados experimentais e os parâmetros utilizados estão reunidos na tabela 11, com uma diferença percentual de -3,42 % entre a tensão máxima V_{DC} calculada e o valor medido e de 13,78 % para a corrente máxima I_{Ls} .

De forma similar a descrição da Figura 67, na Figura 71 também se observa um grande amortecimento da tensão V_{DC} , comprovando a funcionalidade do amortecedor LCD, também é

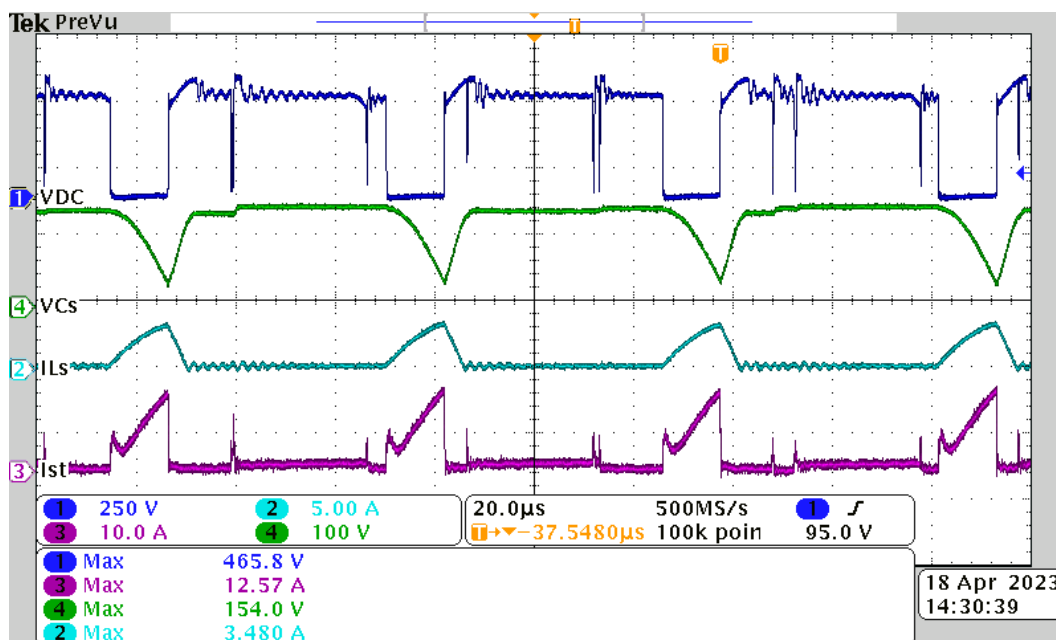
Tabela 11 – Dados do CAT-PR LCD com núcleo TT3600.

Dados da configuração utilizada					
Lkeq	10,70 μH	fst	18 kHz	Vin	170 V
iLkeq_max	8,00 A	Tst	55,56 μs	Vout (RMS)	110 V
VDC	400 V	w0	1,2127E+05	Carga (ohm)	250 Ω
Dst	0,1471	VCs_max	142,84 V		
VC1	341,16 V	N1:N2:N3	30:150:90		
Valores de Corrente e Tensão em Sw					
	Calculado	Simulado	Medidos	Dif. Simulado	Dif. Medido
VDC_max	484 V	522 V	468 V	7,28 %	-3,42%
iLs	3,19 A	3,7 A	3,48 A	21,67 %	13,78 %

Fonte: Elaborado pelo autor.

observado o surgimento de degraus na tensão V_{Cs} devido aos picos de tensão secundários que foram absorvidos pelo circuito amortecedor de tensão.

Figura 71 – Forma de Onda Núcleo TE3600-5.



Fonte: Elaborado pelo autor.

4.3.3 Núcleo TT13500-5

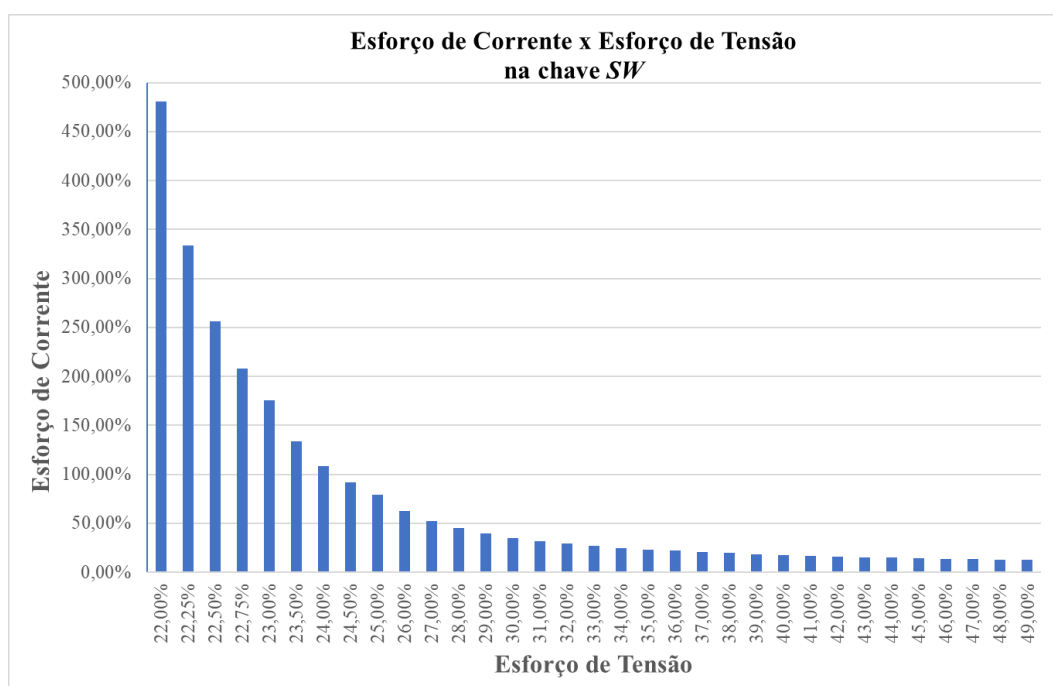
Nas Figuras 73 e 74 temos os gráficos com os valores de corrente e tensão sobre a chave comutadora S_w para diferentes valores de amortecimento de tensão, considerando o uso do núcleo TT13500 Figura 72, na rede de impedância do conversor CC-CA Quasi-Y.

Figura 72 – Núcleo TT13500-5



Fonte: Elaborado pelo autor.

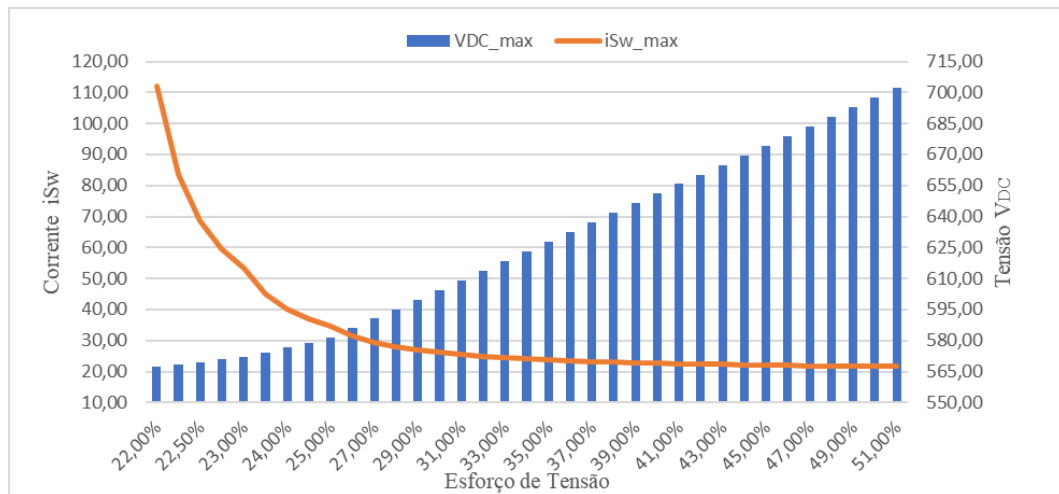
Figura 73 – Esforço de tensão em função do esforço de corrente - TT13500-5.



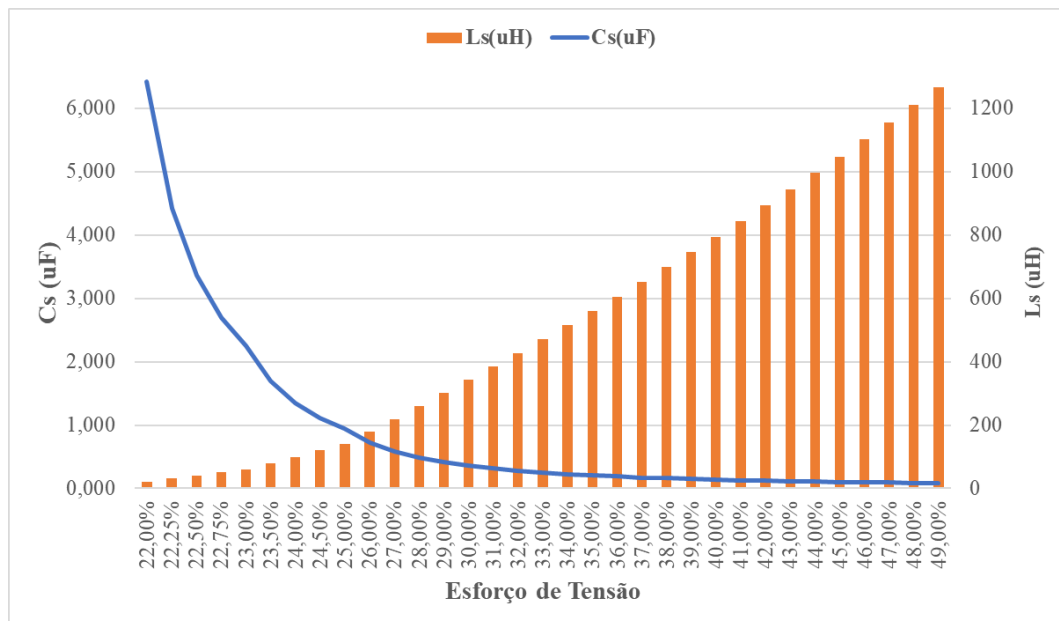
Fonte: Elaborado pelo autor.

Na Figura 75 temos as combinações ideais de C_s e L_s para diferentes percentuais de amortecimento, com o fator de amortecimentos de 35 % escolhido, resultando nos valores ideais de $0,20 \mu F$ e $560 \mu H$ para C_s e L_s respectivamente. Sendo utilizados os valores disponíveis de $0,20 \mu F$, -2,19 % diferente do valor ideal e $340 \mu H$, -64,61 % diferente do valor ideal. Com os valores escolhidos é utilizada a equação 95 para calcular o valor máximo da corrente I_{Ls} .

Os dados experimentais e os parâmetros utilizados estão reunidos na tabela 12, com uma diferença percentual de -9,75 % entre a tensão máxima V_{DC} calculada e o valor medido e de

Figura 74 – Corrente em função da tensão sobre a chave S_w para TT13500-5.

Fonte: Elaborado pelo autor.

Figura 75 – Combinações de C_s e L_s para TT13500-5.

Fonte: Elaborado pelo autor.

-2,88 % para a corrente máxima I_{Ls} .

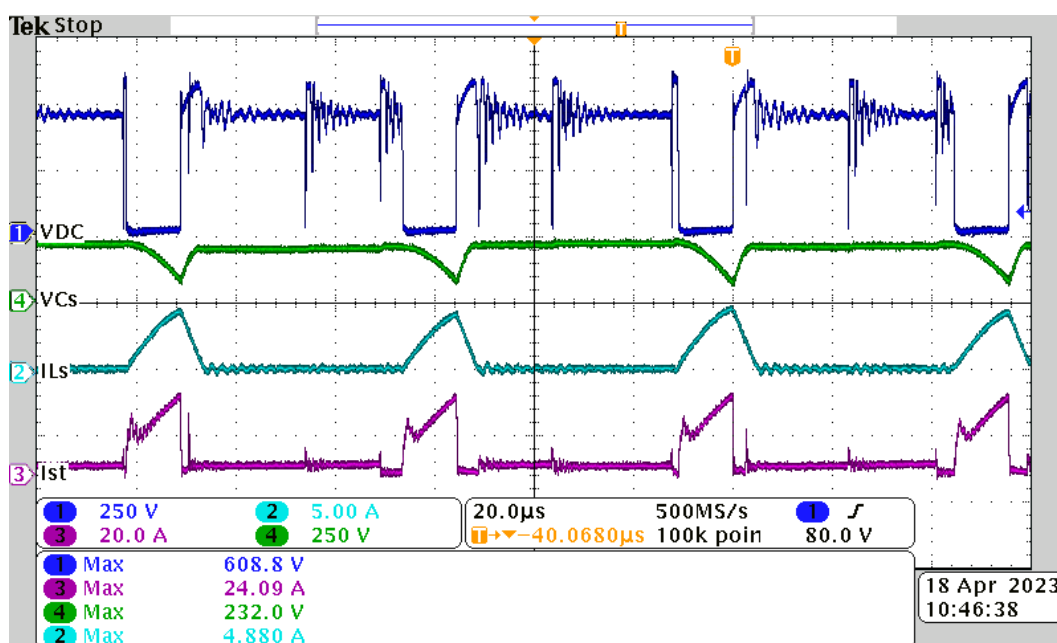
Na Figura 76 observa-se um amortecimento 9,75 % maior da tensão V_{DC} do que o valor projetado. Esse comportamento é consequência do uso de um indutor L_s 64 % menor que o valor ideal, resultando no aumento da corrente I_{LS} que descarrega o capacitor C_s mais do que o necessário, fazendo com que a tensão a partir do qual o amortecedor LCD começa a atuar seja menor, pois, $V_{CS_{min}} < (V_{DC} - V_{C1})$, conforme detalhado na seção 3.3.

Tabela 12 – Dados do CAT-PR LCD com núcleo TT13500.

Dados da configuração utilizada					
Lkeq	9,08 μH	fst	18 kHz	Vin	200 V
iLkeq_max	19,30 A	Tst	55,56 μs	Vout (RMS)	127 V
VDC	465 V	w0	1,2127E+05	Carga (ohm)	72 V
Dst	0,2144	VCs_max	262,45 V		
VC1	365,30 V	N1:N2:N3	37:186:112		
Valores de Corrente e Tensão em Sw					
	Calculado	Simulado	Escolhido	Dif. Simulado	Dif. Medido
Cs	0,20 μF	0,20 μF	0,20 μF	-2,19%	-2,19%
Ls	560 μH	340 μH	340 μH	-64,61 %	-64,61 %
Valores de Corrente e Tensão em Sw					
	Calculado	Simulado	Medidos	Dif. Simulado	Dif. Medido
VDC_max	627,75 V	656 V	572 V	4,31 %	-9,75 %
iLs	4,50 A	5,71 A	4,37 A	21,19 %	-2,88%

Fonte: Elaborado pelo autor.

Figura 76 – Forma de Onda do Núcleo TT13500.



Fonte: Elaborado pelo autor.

4.3.4 Núcleo TT27000-2

Nas Figuras 78 e 79 temos os gráficos com os valores de corrente e tensão sobre o interruptor semicondutor Sw para diferentes valores de amortecimento de tensão, considerando o uso do núcleo TT27000 Figura 77, na rede de impedância do conversor CC-CA Quasi-Y.

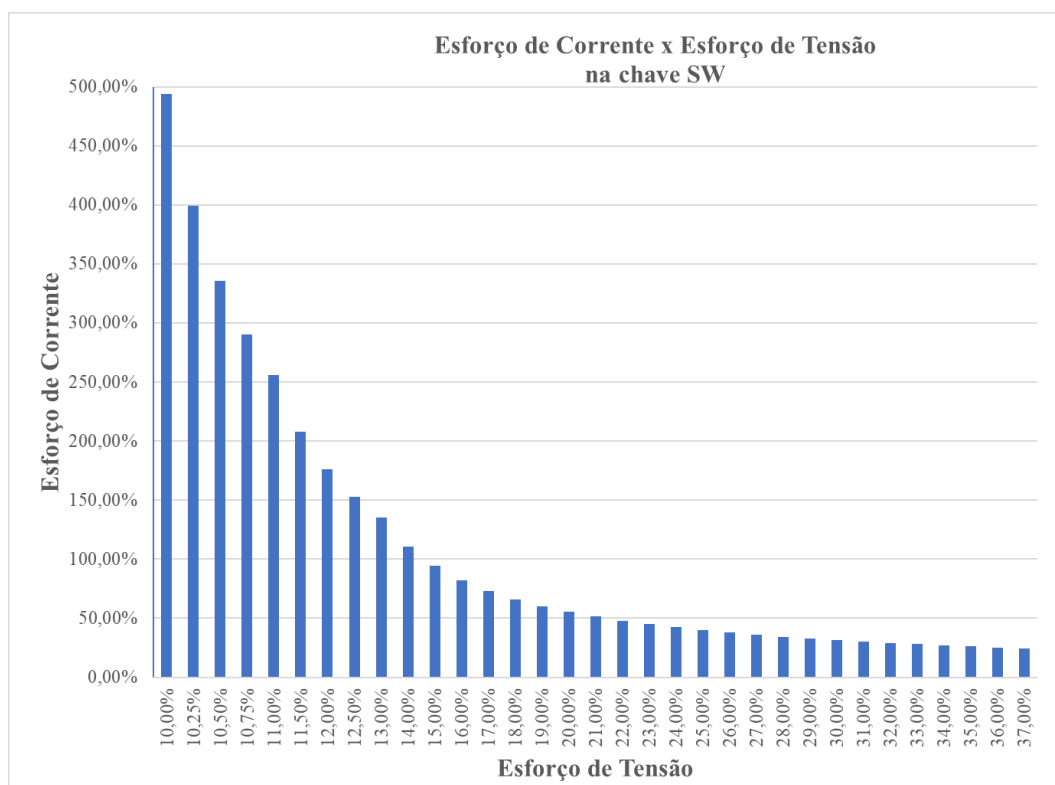
Na Figura 80 temos as combinações ideais de Cs e Ls para diferentes percentuais de amortecimento. Adotando o fator de amortecimentos em 23 %, os valores ideais resultam em 0,19 μF e 89,3 μH para Cs e Ls . Sendo utilizados os valores disponíveis de 0,20 μF , 2,59 %

Figura 77 – Núcleo TT27000-2.



Fonte: Elaborado pelo autor.

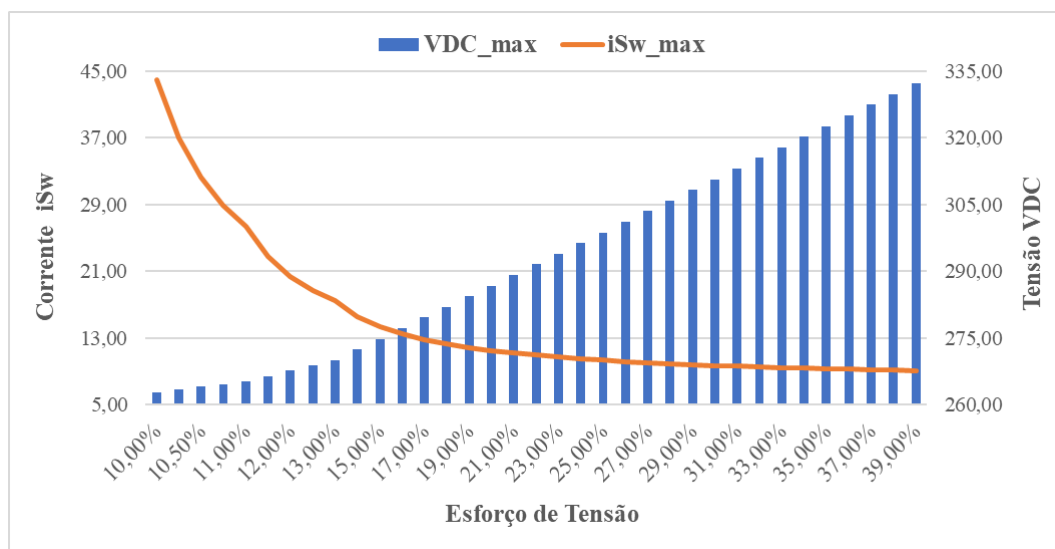
Figura 78 – Esforço de tensão em função do esforço de corrente - TT27000.



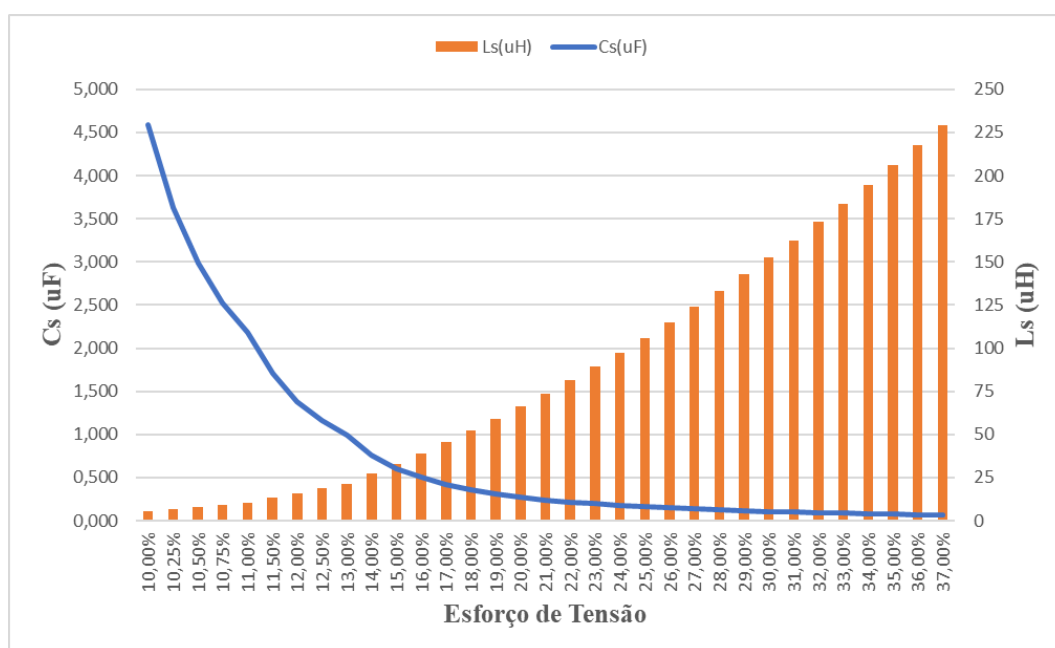
Fonte: Elaborado pelo autor.

diferente do valor ideal e $340 \mu H$, 73,75 % diferente do valor ideal.

Com os valores escolhidos é utilizada a equação 95 para estimar o valor máximo da corrente I_{Ls} . Os dados experimentais e os parâmetros utilizados estão reunidos na tabela 13, com uma

Figura 79 – Corrente em função da tensão sobre a chave S_w para TT27000-2.

Fonte: Elaborado pelo autor.

Figura 80 – Combinações de C_s e L_s para TT27000-2.

Fonte: Elaborado pelo autor.

diferença percentual de 6,08% entre a tensão máxima V_{DC} calculada e o valor medido e de -78,07% para a corrente máxima I_{Ls} .

O conversor CC-CA QFY munido da rede de impedância composta pelo conjunto do TT27000-2 opera com baixa potência e rendimento, devido as características do núcleo TT27000. Por meio da Figura 81 é possível observar a ocorrência de ressonância maior na tensão V_{DC} e maior distorção na corrente I_{SW} . Também é possível observar os picos de tensão maiores em relação ao valor V_{DC} em regime, quando se compara as Figuras 67 e 71. Esse comportamento é consequência da escolha de um indutor L_s 74% maior que o ideal, tal decisão resulta em uma

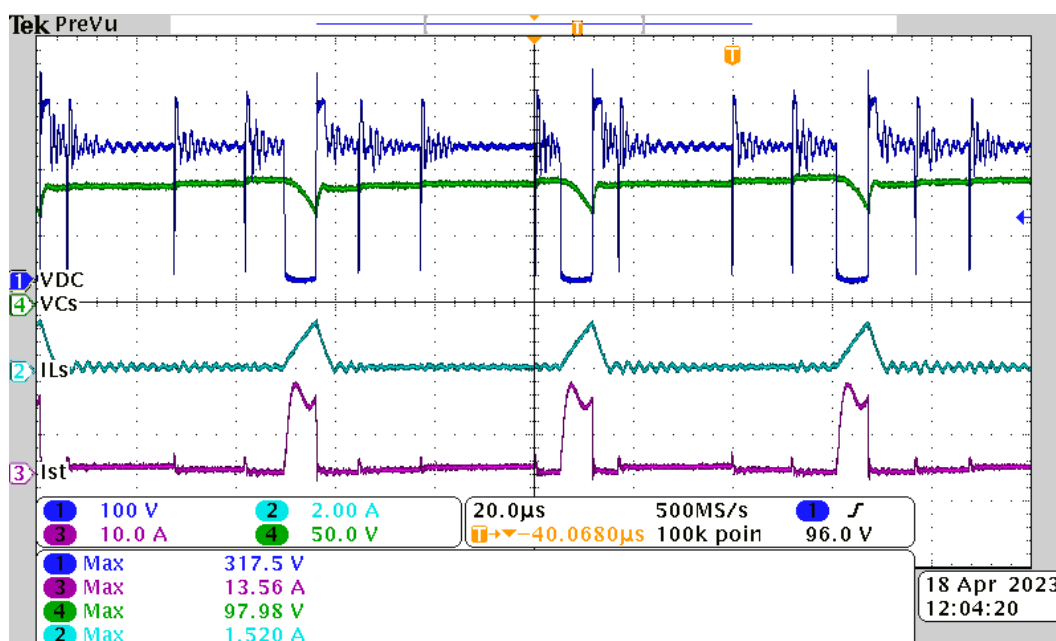
Tabela 13 – Dados do CAT-PR LCD com núcleo TT27000.

Dados da configuração utilizada					
Lkeq	9,08 μH	fst	18 kHz	Vin	100 V
iLkeq_max	7,41 A	Tst	55,56 μs	Vout (RMS)	64 V
VDC	239 V	w0	1,2127E+05	Carga (ohm)	250 Ω
Dst	0,09	VCs_max	76,48 V		
VC1	217,49 V	N1:N2:N3	81:93:58		
Valores de Corrente e Tensão em Sw					
	Calculado	Simulado	Medidos	Dif. Simulado	Dif. Medido
VDC_max	294 V	357 V	313 V	17,66 %	6,08 %
iLs	3,33 A	1,71 A	1,87 A	-94,73 %	-78,07 %

Fonte: Elaborado pelo autor.

corrente I_{Ls} menor que a necessária para permitir a descarga do capacitor C_s durante o período de *shoot-through* até a tensão de $V_{Cs} = V_{DC} - V_{C1}$, ocasionando um fator de amortecimento menor. Reforçando os aspectos detalhados na seção 3.3, uma vez que a capacidade de amortecimento do LCD é proporcional a variação de tensão no capacitor C_s (FOROUZESH et al., 2018)

Figura 81 – Forma de Onda do Núcleo TT27000.



Fonte: Elaborado pelo autor.

4.4 CONSIDERAÇÕES FINAIS

Foram realizados ensaios práticos considerando um conversor CC-CA QFY usando quatro diferentes arranjos de redes de impedância intercambiáveis, um banco de resistências para simular a carga CA resistiva, uma fonte de tensão CC programável e um CAT LCD, com diversas combinações de indutâncias e capacitâncias.

A primeira etapa do estudo consistiu na validação das técnicas de medição da indutância de dispersão dos núcleos. Essencial para permitir uma boa aderência entre os dados teóricos e a prática, sendo avaliados dois métodos para a medição. O primeiro utilizando um medidor do tipo ponte LCR (MX-1050 Minipa), com a medição direta da indutância de dispersão equivalente com a rede de impedância desconectada do conversor. Enquanto o segundo método, detalhado na seção 2.3, utiliza medições realizadas com o osciloscópio, para determinar a partir do comportamento da corrente I_{N3} o valor da indutância de dispersão equivalente, necessária para gerar o comportamento di/dt observado, com esse método sendo realizado com a rede de impedância operando com o conversor CC-CA QFY.

Os resultados obtidos demonstraram que o conceito do segundo método é válido. Porém, a metodologia se mostrou de difícil execução, devido às limitações do hardware do conversor que não permite operar com potência nominal sem o uso de amortecedores de tensão nas chaves semicondutoras. O que anula o primeiro preceito de medir a rede de impedância operando em condição nominal e de fenômenos de ressonância característicos da presença de capacitâncias parasitas no circuito, cenário que dificulta a determinação dos pontos corretos para medição e adiciona um grau de incertezas grande.

A primeira técnica de medição considerando o núcleo desconectado do conversor e utilizando a ponte LCR se mostrou mais consistente. Apresentou valores coerentes com dados de simulações computacionais e com experimentação e possuindo menor grau de incertezas que a segunda técnica. Por esses motivos, foram utilizados os dados obtidos por meio da primeira técnica nos cálculos e dimensionamento das configurações do CAT LCD aplicado ao conversor CC-CA QFY.

Na segunda etapa dos estudos aplicou-se o CAT LCD a 4 diferentes configurações do conversor CC-CA QFY. As diversas combinações de L_s e C_s foram determinadas para cada uma das redes de impedância, considerando o limite máximo de amortecimento de 40 %. A escolha da configuração de $C_s = 0, 20\mu F$ e $L_s = 340\mu H$ para o amortecedor LCD, ocorreu pois, essa configuração pode ser testada nas 4 redes de impedância disponíveis e possibilita avaliar 3 cenários distintos, descritos no quadro 2 .

O valor do capacitor C_s foi mantido próximo do ideal em todos os cenários e foi escolhido variar L_s , pois o custo, volume e peso do capacitor C_s pouco impacta na decisão de projeto. Uma vez que em todos os casos examinados os valores do capacitor C_s é sempre de poucos μF , já a escolha do indutor L_s é mais sensível devido ao custo, peso e volume que o uso de um indutor maior irá gerar. Essa condição pode surgir durante o projeto do CAT LCD, sendo

Quadro 2 – Cenários Simulados.

Cenários	Condições
1º	Os valores de C_s e L_s estão próximos dos valores ideais (Núcleo TT7200 e TE3600)
2º	O valor de C_s está próximo do ideal, mas L_s é menor que o ideal (Núcleo TT13500)
3º	O valor de C_s está próximo do ideal, mas L_s é maior que o ideal (Núcleo TT27000)

Fonte: Elaborado pelo autor.

necessário diminuir o indutor L_s para melhorar a relação de custo benefício da aplicação.

A análise dos resultados experimentais confirmou os conceitos teóricos, demonstrando que no primeiro cenário com os valores de C_s e L_s próximos do ideal, a diferença entre os valores estimados e obtidos para o amortecimento de tensão é menor que 5 %, demonstrando a aderência das equações teóricas com a prática.

Em relação a corrente I_{L_s} , há um erro percentual maior quando o valor de L_s escolhido é diferente do valor ideal, devido em partes pelas aproximações matemáticas que não consideram as resistências séries dos componentes do circuito e não contabilizam a energia dissipada. Mas principalmente, porque a equação 95 utiliza o valor estimado de $V_{C_{S_{max}}}$ para calcular a corrente $I_{L_{S_{max}}}$, contudo, a escolha de um valor não ideal de L_s afeta o valor em regime de V_{C_s} , já que altera o ciclo de carga e descarga do capacitor C_s .

Dessa forma, a somatória de aproximações resulta no aumento do erro do valor de I_{L_s} estimado a medida que o valor escolhido para L_s diverge do valor ideal.

No segundo cenário com o valor de L_s menor que o ideal, observou-se um aumento do fator de amortecimento de tensão, devido ao aumento da corrente I_{L_s} , esse cenário apresenta uma condição de escolha para o projeto, uma vez que a diminuição do indutor, pode diminuir os custos, volume e peso, mais irá incrementar a corrente re-circulante no interruptor S_w e consequentemente incrementar a dissipação térmica em S_w .

No terceiro cenário com o valor de L_s maior que o ideal, observou-se uma diminuição do fator de amortecimento de tensão, devido a corrente de I_{L_s} menor, que não permite descarregar o capacitor C_s até o valor necessário para obter o amortecimento desejado. Este cenário pode ser utilizado se houver a necessidade de limitar a corrente máxima que circula pelas chaves S_w , devido a alguma restrição.

Em todos os caso é possível localizar uma configuração ótima para L_s e C_s , a partir das equações 104 e 90 e da análise dos gráficos de combinações de C_s e L_s , para cada um dos núcleos, com essa escolha sendo a ideal, pois garante a operação do amortecedor LCD, somente durante o período necessário para gerar o amortecimento, com esse período iniciando no instante que a tensão sobre o interruptor S_w atinge o valor de V_{DC} , evitando a re-circulação de mais corrente do que o necessário para gerar o efeito de amortecimento.

5 CONCLUSÃO

Este trabalho explorou o emprego de CATs para a mitigação dos grandes esforços de tensão sobre os interruptores de potência em conversores baseados em redes de impedância. Com o trabalho sendo orientado ao desenvolvimento de uma metodologia de projeto clara e concisa para a aplicação de CATs nos conversores baseados na família Fonte-Y.

Com este intuito foram avaliados através de levantamento bibliográfico, análises matemáticas e simulações computacionais, quatro tipos de CATs, dois passivos dissipativos RC e RCD, um passivo regenerativo LCD e um ativo regenerativo. Para todos os casos estudados foram apresentadas análises matemáticas, que permitem dimensionar os referidos CATs para o conversor QFY, com estudos comparativos sendo realizados através de simulações computacionais, utilizando o software PSIM 2022.

Os resultados obtidos, através das simulações e análises comparativas, permitiram inferir que o CAT passivo regenerativo LCD é mais adequado a aplicação nos conversores da família Fonte-Y, devido as características de: boa capacidade para absorver os esforços de tensão sobre o interruptor de potência, regenerando parte da energia absorvida e ocasionando pouco impacto no rendimento do conversor. Podendo inclusive melhorar o rendimento total do conversor em determinadas condições, utilizando poucos componentes passivos e de custo relativamente baixo e sem afetar de forma significativa o comportamento dinâmico do conversor. Porém o correto dimensionamento do CAT LCD se mostrou essencial para a otimização do rendimento, com essa tarefa não sendo trivial.

Na literatura estudada, há a ausência de trabalhos que apresentem um método analítico através de equações matemáticas para o dimensionamento do CAT LCD, para o conversor QFY, com a proposta de um método de projeto e equações para esse fim, sendo uma das contribuições deste trabalho. A metodologia proposta permite calcular os valores ideais para os componentes do CAT LCD, dado os parâmetros do conversor e os limites definidos de tensão e corrente sobre o interruptor de potência.

Com os dados experimentais e de simulação, indicando uma boa aderência entre os valores estimados através das equações propostas e o comportamento real do conversor. Também é proposto nesse trabalho, duas técnicas para medição das indutâncias de dispersão da rede de impedância, permitindo a determinação das indutâncias de dispersão individuais e equivalentes para os três indutores acoplados, que compõem a rede de impedância.

As técnicas de medição foram validadas experimentalmente, assim como a aplicação do CAT LCD ao conversor CC-CA QFY. Os resultados experimentais obtidos, demonstraram que a medição das indutâncias de dispersão, utilizando o medidor do tipo Ponte LCR são mais confiáveis e coerentes que o segundo método, que utiliza um osciloscópio, quando comparado com os resultados das simulações computacionais e experimentações práticas.

Em relação aos ensaios experimentais realizados com o conversor CC-CA QFY utilizando

o CAT LCD, os resultados são aderentes as equações e metodologia proposta, confirmando a viabilidade prática de se utilizar o CAT LCD para mitigar os esforços de tensão sobre o interruptor de potência.

Entre os demais CATs analisados o tipo RC demonstrou ser mais adequado para amortecer ressonâncias do que para absorver os esforços de tensão, porém a grande dissipação térmica o torna pouco eficiente. Da mesma forma o CAT RCD também dissipa grande quantidade de energia e não oferece boas capacidades para absorver os esforços de tensão e nem a ressonância.

Já a topologia QFY com amortecedor ativo, apresentou boas capacidades para diminuir os esforços de tensão e corrente sobre o interruptor de potência, sem penalizar de forma significativa o rendimento. Contudo essa nova topologia altera de forma profunda o comportamento dinâmico e as equações de ganho do conversor QFY, exigindo mudanças nos parâmetros de controle, não sendo uma solução viável para ser incorporada ao conversor QFY padrão.

Por fim, os resultados experimentais e de simulação, obtidos utilizando as técnicas e equações propostas, demonstraram que o CAT LCD pode ser eficiente na mitigação dos esforços de tensão sem aumentar de forma significativa o esforço de corrente, ao mesmo tempo que possibilita a sua incorporação aos conversores da família Fonte-Y, sem alterações nos parâmetros de controle. E principalmente, através do método analítico proposto é possível avaliar o impacto do esforço de corrente em função do esforço de tensão desejado sobre o interruptor de potência, sendo essa uma das principais contribuições deste trabalho.

5.1 TRABALHOS FUTUROS

Nesta seção, serão expostos possíveis tópicos de pesquisa a serem explorados em trabalhos futuros.

1. Aprofundar aspectos de projeto orientado para maximização do rendimento total do conversor.
2. Avaliar de forma mais rigorosa o impacto da capacidade de regeneração do CAT-PR LCD no rendimento do conversor.
3. Utilizar a metodologia de projeto desenvolvida para construir circuitos amortecedores de tensão mais compactos, que ofereçam uma boa relação entre fator de amortecimento e custos.
4. Adaptar o uso do circuito amortecedor LCD a novas configurações de conversores baseados em redes de impedância.

REFERÊNCIAS

- ABRAMOVITZ, A.; CHENG, T.; SMEDLEY, K. Analysis and design of forward converter with energy regenerative snubber. **IEEE Transactions on Power Electronics**, IEEE, v. 25, n. 3, p. 667–676, 2009.
- AHMADZADEH, S.; MARKADEH, G. A.; BLAABJERG, F. Voltage regulation of the y -source boost dc–dc converter considering effects of leakage inductances based on cascaded sliding-mode control. **IET Power Electronics**, Wiley Online Library, v. 10, n. 11, p. 1333–1343, 2017.
- ALGANIDI, A. **A Comparison between Different Snubbers for Flyback Converters**. Dissertação (Mestrado) — The University of Western Ontario (Canada), 2017.
- ALGANIDI, A.; ABOSNINA, A.; MOSCHOPOULOS, G. A comparative study of dc-dc flyback converters for telecom applications. In: IEEE. **2017 IEEE International Telecommunications Energy Conference (INTELEC)**. [S.l.], 2017. p. 425–431.
- DOMB, M.; REDL, R.; SOKAL, N. O. Nondissipative turn-off snubber alleviates switching power dissipation, second-breakdown stress and v_{ce} overshoot: Analysis, design procedure and experimental verification. In: IEEE. **1982 IEEE Power Electronics Specialists conference**. [S.l.], 1982. p. 445–454.
- DZHUNUSBKOV, E. J. A novel semi-active regenerative snubber. **Journal of Vibroengineering**, JVE International Ltd., v. 22, n. 5, p. 1240–1250, 2020.
- ERICKSON, R. W.; MAKSIMOVIĆ, D. Transformer design. In: _____. **Fundamentals of Power Electronics**. Cham: Springer International Publishing, 2020. p. 485–505. ISBN 978-3-030-43881-4. Disponível em: <https://doi.org/10.1007/978-3-030-43881-4_12>.
- FINNEY, S. J. et al. Rcd snubber revisited. **IEEE Transactions on Industry Applications**, IEEE, v. 32, n. 1, p. 155–160, 1996.
- FOROUZESH, M. et al. Analysis and design of an energy regenerative snubber for magnetically coupled impedance source converters. In: IEEE. **2018 IEEE Applied Power Electronics Conference and Exposition (APEC)**. [S.l.], 2018. p. 2555–2561.
- GARCÍA-CARAVEO, A. et al. Brief review on snubber circuits. electronics, communications and computer (conielecomp). In: **2010 20th International Conference**. [S.l.: s.n.], 2010. p. 22–24.
- HALLIDAY, D.; RESNICK, R.; WALKER, J. **Fundamentals of physics**. [S.l.]: John Wiley & Sons, 2013.
- HWU, K.; CHEN, Y. Estimation of individual leakage inductances of a transformer based on measurements. In: IEEE. **2008 IEEE International Conference on Industrial Technology**. [S.l.], 2008. p. 1–3.
- Jl, C.; SMITH, K.; SMEDLEY, K. Cross regulation in flyback converters: solutions. In: **IECON'99. Conference Proceedings. 25th Annual Conference of the IEEE Industrial Electronics Society (Cat. No.99CH37029)**. [S.l.: s.n.], 1999. v. 1, p. 174–179 vol.1.

- JOKO, M. et al. Snubber circuit to suppress the voltage ringing for sic device. In: **VDE. Proceedings of PCIM Europe 2015; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management**. [S.l.], 2015. p. 1–6.
- KHARRAZI, A.; SREERAM, V.; MISHRA, Y. Assessment techniques of the impact of grid-tied rooftop photovoltaic generation on the power quality of low voltage distribution network - a review. **Renewable and Sustainable Energy Reviews**, v. 120, p. 109643, 2020. ISSN 1364-0321. Disponível em: <<https://www.sciencedirect.com/science/article/pii/S1364032119308500>>.
- LIAO, C.-S.; SMEDLEY, K. M. Design of high efficiency flyback converter with energy regenerative snubber. In: **2008 Twenty-Third Annual IEEE Applied Power Electronics Conference and Exposition**. [S.l.: s.n.], 2008. p. 796–800.
- LIU, Y. et al. **Impedance source power electronic converters**. [S.l.]: John Wiley & Sons, 2016.
- MARTINS, A. d. S. **Análise e projeto do conversor fonte-y para uso em sistemas de geração de energia fotovoltaica de baixa tensão**. Dissertação (Mestrado) — Universidade Estadual Paulista (Unesp), 2017.
- MCLYMAN, C. W. T. **Transformer and inductor design handbook**. [S.l.]: CRC press, 2004.
- MESKIN, M.; DOMIJAN, A.; GRINBERG, I. Impact of distributed generation on the protection systems of distribution networks: analysis and remedies – review paper. **IET Generation, Transmission & Distribution**, v. 14, n. 24, p. 5944–5960, 2020. Disponível em: <<https://ietresearch.onlinelibrary.wiley.com/doi/abs/10.1049/iet-gtd.2019.1652>>.
- MOHAN, N.; UNDELAND, T.; ROBBINS, W. **Power Electronics: Converters, Applications, and Design**. John Wiley & Sons, 2003. (Power Electronics: Converters, Applications, and Design). ISBN 9788126510900. Disponível em: <<https://books.google.com.br/books?id=oxR8vB2XjgIC>>.
- NIKBAHAR, A.; MONFARED, M. Smooth dc-link y-source inverters: Suppression of shoot-through current and avoiding dc magnetism. **IEEE Transactions on Power Electronics**, v. 37, n. 10, p. 12357–12369, 2022.
- NINOMIYA, T.; TANAKA, T.; HARADA, K. Optimum design of nondissipative snubbers by the evaluation of transistor's switching loss, surge voltage, and surge current. In: **1985 IEEE Power Electronics Specialists Conference**. [S.l.: s.n.], 1985. p. 283–290.
- NINOMIYA, T.; TANAKA, T.; HARADA, K.-k. Analysis and optimization of a nondissipative lc turn-off snubber. **IEEE Transactions on Power Electronics**, IEEE, v. 3, n. 2, p. 147–156, 1988.
- RIDLEY, R. Flyback converter snubber design. **Switching Power Magazine**, v. 12, 2005.
- RUDOLF, S. **Snubber Circuits for Power Eletronics**. [S.l.: s.n.], 2008.
- SANTOS, R. **Conversor CC-CA empregando rede de impedância do tipo Quasi-Fonte-Y**. Dissertação (Mestrado) — Universidade Estadual Paulista (Unesp), 2020.
- SANTOS, R.; GONÇALVES, F. A. Sinusoidal pwm techniques comparison for the quasi-y-source inverter. **Journal of Control, Automation and Electrical Systems**, Springer, v. 32, n. 5, p. 1399–1407, 2021.

SANTOS, R.; GONÇALVES, F. A. S. Quasi-y source network: A design and analysis approach for a dc-dc application. **IEEE Latin America Transactions**, IEEE, v. 19, n. 9, p. 1573–1580, 2021.

SEN, P. C. **Principles of electric machines and power electronics**. [S.l.]: John Wiley & Sons, 2021.

SHAFIEI, S.; MEHDIZADEH, A.; KHORSANDI, A. Ac equivalent circuit of quasi y-source converter using by averaged-switch model. In: IEEE. **2022 13th Power Electronics, Drive Systems, and Technologies Conference (PEDSTC)**. [S.l.], 2022. p. 603–608.

SHEHATA, E. et al. Design and analysis of a quasi y-source impedance network dc-dc converter. In: IEEE. **2017 Nineteenth International Middle East Power Systems Conference (MEPCON)**. [S.l.], 2017. p. 235–241.

SIWAKOTI, Y. P.; BLAABJERG, F.; LOH, P. C. Quasi-y-source boost dc–dc converter. **IEEE Transactions on Power Electronics**, IEEE, v. 30, n. 12, p. 6514–6519, 2015.

SIWAKOTI, Y. P.; BLAABJERG, F.; LOH, P. C. Quasi-y-source inverter. In: IEEE. **2015 Australasian Universities Power Engineering Conference (AUPEC)**. [S.l.], 2015. p. 1–5.

SIWAKOTI, Y. P. et al. Effects of leakage inductances on magnetically coupled y-source network. **IEEE Transactions on Power Electronics**, IEEE, v. 29, n. 11, p. 5662–5666, 2014.

SIWAKOTI, Y. P. et al. Y-source impedance network. In: IEEE. **2014 IEEE Applied Power Electronics Conference and Exposition-APEC 2014**. [S.l.], 2014. p. 3362–3366.

SIWAKOTI, Y. P. et al. Impedance-source networks for electric power conversion part i: A topological review. **IEEE Transactions on Power Electronics**, v. 30, n. 2, p. 699–716, 2015.

SIWAKOTI, Y. P. et al. Impedance-source networks for electric power conversion part ii: Review of control and modulation techniques. **IEEE Transactions on Power Electronics**, v. 30, n. 4, p. 1887–1906, 2015.

TIBOLA, G. et al. Passive regenerative and dissipative snubber cells for isolated sepic converters: Analysis, design, and comparison. **IEEE Transactions on Power Electronics**, v. 32, n. 12, p. 9210–9222, 2017.

TODD, P. C. Snubber circuits: Theory, design and application. In: **Unitrode-Power Supply Design Seminar**. [S.l.: s.n.], 1993. p. 1993.

VACULIK, P. The experience with sic mosfet and buck converter snubber design. **International Journal of Energy and Power Engineering**, v. 8, n. 1, p. 49–54, 2014.

VARTAK, C.; ABRAMOVITZ, A.; SMEDLEY, K. M. Analysis and design of energy regenerative snubber for transformer isolated converters. **IEEE transactions on power electronics**, IEEE, v. 29, n. 11, p. 6030–6040, 2014.

WITULSKI, A. F. Introduction to modeling of transformers and coupled inductors. **IEEE Transactions on Power Electronics**, IEEE, v. 10, n. 3, p. 349–357, 1995.

YATSUGI, K.; NOMURA, K.; HATTORI, Y. Analytical technique for designing an rc snubber circuit for ringing suppression in a phase-leg configuration. **IEEE Transactions on Power Electronics**, IEEE, v. 33, n. 6, p. 4736–4745, 2017.

ZELNIK, R.; PRAZENICA, M. Snubber design for flyback converter. In: **2021 25th International Conference Electronics**. [S.l.: s.n.], 2021. p. 1–6.