

**PROJETO DE UM CIRCUITO DE MÁXIMO CMOS PARA USO EM UM  
CONTROLADOR FUZZY TIPO-2 INTERVALAR****PROJECT OF A CMOS MAXIMUM CIRCUIT FOR AN INTERVAL TYPE-2  
FUZZY CONTROLLER CHIP APPLICATIONS**DANILO SOUZA<sup>1</sup>; PALOMA MARIA SILVA ROCHA RIZOL<sup>1</sup>1 – UNESP – UNIVERSIDADE ESTADUAL PAULISTA- CAMPUS DE GUARATINGUETÁ,  
DEPARTAMENTO DE ENGENHARIA ELÉTRICA*al.danilo@hotmail.com; paloma@feg.unesp.br*

**Resumo**–Neste artigo é apresentado o projeto de um novo circuito de máximo que opera em modo corrente. Este circuito é utilizado para implementação em hardware analógico do módulo de inferência do controlador fuzzy tipo-2 intervalar. Os resultados de simulações do circuito máximo e do controlador fuzzy tipo-2 intervalar foram implementados em tecnologia CMOS 0,35 µm da AMS utilizando o software Pspice. No circuito de máximo foi utilizada uma tensão de alimentação de 2,7V, obtendo 22% de redução do consumo de potência.

**Palavras-chave:** Lógica Fuzzy Tipo-2 Intervalar. Circuito de Máximo. Controlador Fuzzy tipo-2.

**Abstract** - In this article we present the design of a new maximum circuit that operates in current mode. This circuit is used for implementation in analog hardware of the Fuzzy Type-2 Interval controller Inference module. The simulation results of the maximum circuit and the interval type 2 fuzzy controller were implemented in CMOS 0.35 µm AMS technology thought Pspice software. In the maximum circuit, a supply voltage of 2.7V was used, obtaining a 22% reduction in power consumption.

**Keywords:** Interval Type-2 Fuzzy Logic. Maximum Circuit. Type-2 Fuzzy Controller.

## I. INTRODUÇÃO

Os sistemas de inferência baseados na lógica *fuzzy* tipo-2 quando comparados aos sistemas de controle *fuzzy* tipo-1, possuem a “mancha” de incerteza (FOU), que é capaz de trabalhar com incertezas nas entradas e saídas do controlador *fuzzy* (HAGRAS, 2007). O controlador *fuzzy* tipo-2 é capaz de responder a sistemas que não podem ser controlados pelo sistema *fuzzy* tipo-1 com o mesmo número de funções de pertinência (WU, TAN, 2008). Por isso, o controlador *fuzzy* tipo-2 é utilizado nos seguintes casos (CONTRERAS, 2007):

- Em aplicações onde existe incerteza na determinação exata do grau de pertinência, como por exemplo, em casos de dados ruidosos;

- Em aplicações onde não existe alta confiança no modelo ou quando é difícil determinar o modelo adequado em função da não linearidade, não estacionariedade ou variância no tempo.

Este artigo apresenta o projeto de um novo circuito de máximo (*winner take all* = WTA). O circuito de máximo possui uma ampla gama de aplicações em controladores tipo-2 intervalar (ROCHA RIZOL *et al.*, 2013); (MESRI *et al.*, 2013); (AZEEM, ABDULLA, 2016).

Estes controladores estão sendo utilizados em diversas aplicações como automobilísticas, industriais, robótica e na área de medicina. Mas para que estas aplicações sejam viáveis é necessário que o controlador *fuzzy* tenha um menor consumo de potência (CHAND; CHIU, 1995).

Esse trabalho apresenta a proposta de um circuito de máximo de duas entradas e uma saída, que opera em modo corrente, para ser aplicado nos sistemas de inferência *fuzzy* tipo-2 intervalar com um consumo de potência reduzido.

O circuito proposto é baseado no circuito de máximo sugerido por Yosefi (YOSEFI *et al.*, 2009) e no espelho de corrente proposto por Harijan (HARIJAN *et al.*, 2013). A principal vantagem do circuito proposto comparado com o circuito de Yosefi (YOSEFI *et al.*, 2009) é o menor consumo de potência para as mesmas entradas. Por fim, será apresentado o resultado de simulação do sistema de inferência *fuzzy* tipo-2 intervalar usando o circuito de máximo proposto nesse trabalho e o circuito de mínimo proposto por Rizol (ROCHA RIZOL, 2011).

Este artigo está dividido nas seguintes seções: a seção 2 apresenta a teoria sobre o sistema de inferência *fuzzy* tipo-2 intervalar. A seção 3 apresenta o circuito de máximo proposto e os resultados da simulação do dispositivo e, na seção 4 são apresentados os resultados de simulação do controlador *fuzzy* tipo-2 intervalar e por fim, na seção 5 são apresentadas as conclusões do trabalho.

## II. CONTROLADOR FUZZY TIPO-2 INTERVALAR

Em 1975, Zadeh introduziu o conceito de conjuntos *fuzzy* tipo-2, cuja principal característica é a capacidade de modelar a incerteza (MENDEL, 2001).

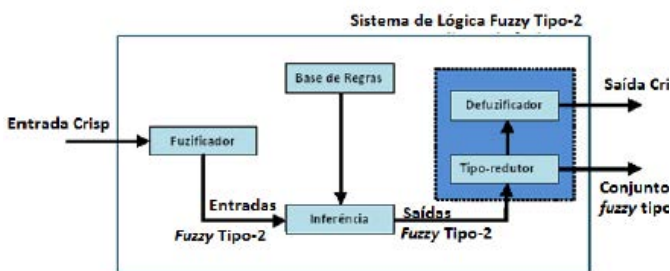
A lógica *fuzzy* tipo-2 voltou a ser abordada no final dos anos 90 com os trabalhos de (KARNIK, MENDEL, 1998). Nestes trabalhos, foi apresentada a teoria completa do Sistema de Inferência *Fuzzy* (SIF) tipo-2, incluindo as operações, o tipo-reduzidor e os métodos de defuzzificação. Em 2000, Liang e Mendel desenvolveram a teoria do SIF tipo-2 intervalar e mostraram o projeto de um SIF tipo-2 intervalar completo (LIANG, MENDEL, 2000).

A primeira implementação em hardware do controlador *fuzzy* tipo-2 intervalar ocorreu em 2004, no trabalho apresentado por Melgarejo (MELGAREJO, PEÑA-REYES, 2004). Em 2010, Atacak e Bay (ATACAK; BAY, 2010) propuseram um controlador *fuzzy* tipo-2 para controle dos conversores CC-CC:

buck e boost e apresentaram a comparação do sistema *fuzzy* tipo-2 implementado com os controladores PI em relação ao controlador *fuzzy* tipo-1. Em 2011, Rocha Rizol apresentou o primeiro controlador *fuzzy* tipo-2 intervalar em hardware analógico em tecnologia CMOS 0,35  $\mu\text{m}$  da AMS (ROCHA RIZOL, *et al.*, 2013). Em 2013, Mesri apresentou o controlador *fuzzy* tipo-2 na tecnologia CMOS 0,18  $\mu\text{m}$  (MESRI *et al.*, 2013) e em 2016 Azeem apresentou um controlador *fuzzy* totalmente programável (AZEEM; ABDULLA, 2016)..

Diante deste contexto histórico, a seguir serão apresentados os blocos constituintes dos controladores *fuzzy* tipo-2 intervalares. Estes controladores são compostos por cinco blocos: o fuzificador, o sistema de inferência, base de regras, tipo-reductor e o defuzificador (MENDEL *et al.*, 2006), assim como é mostrado na Figura 1.

Figura 1 - Diagrama de blocos de um controlador *fuzzy* tipo-2 intervalar



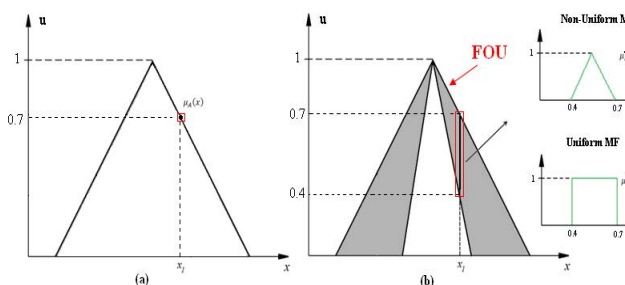
Fonte: (ROCHA RIZOL, 2011).

O fuzificador converte as entradas em conjuntos *fuzzy* tipo-2. O sistema de inferência é o módulo principal do controlador, onde as operações são realizadas de acordo com a base de regras. Para realizar as operações, usando a metodologia Mamdani, são utilizados os operadores *t-norma* e *t-conorma* como os operadores máximo e mínimo (MENDEL, 2007).

O tipo-reductor transforma o conjunto *fuzzy* tipo-2 intervalar em um conjunto *fuzzy* tipo-1 e o defuzificador gera as saídas a partir do conjunto *fuzzy* tipo-1.

O controlador *fuzzy* do tipo-2 é composto por conjuntos *fuzzy* tipo-2. Conforme apresentado na Figura 2a, o conjunto *fuzzy* tipo-1 o grau de ativação é composto por um número *crisp*. A função de pertinência do conjunto *fuzzy* do tipo-2 tem uma mancha de incerteza. A função de pertinência secundária dos conjuntos *fuzzy* tipo-2 podem ser uniformes ou não uniformes, como mostrado na Figura 2b.

Figura 2 - Funções de pertinência: (a) Conjuntos *fuzzy* tipo-1 (b) Conjuntos *fuzzy* tipo-2

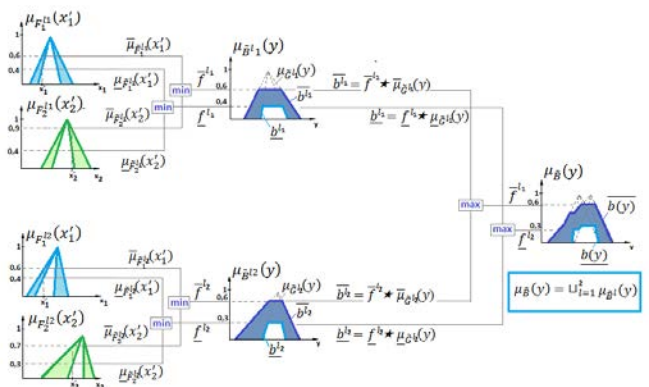


Fonte: (ROCHA RIZOL, 2011).

A função de pertinência secundária uniforme é chamada de conjunto *fuzzy* tipo-2 intervalar. É utilizada para reduzir a complexidade computacional nos conjuntos *fuzzy* tipo-2 (ROCHA RIZOL *et al.*, 2011).

A função de pertinência do conjunto *fuzzy* do tipo-2 tem mancha de incerteza (FOU). A mancha de incerteza é delimitada por uma função de pertinência de tipo-1 superior e inferior indicada por  $\overline{\mu}_F$  e  $\underline{\mu}_F$ , respectivamente, (MENDEL *et al.*, 2006). A Figura 3 mostra um sistema de inferência de tipo-2 intervalar onde cada regra é composta por dois antecedentes e um consequente. Seja a seguinte regra: Se  $x_1$  é  $F_1$  e  $x_2$  é  $F_2$  THEN  $y$  é  $G$ . A função de pertinência do antecedente  $x_1$  é ativada por  $x_1'$  e produz um grau de ativação superior ( $\overline{\mu}_{F_1}$ ) e inferior ( $\underline{\mu}_{F_1}$ ) em  $x_1'$ . Os graus de ativação do antecedente  $x_2$  são obtidos da mesma maneira. O mínimo dos graus de ativação superior e inferior é realizado, produzindo o nível de ativação superior ( $\overline{f}$ ) e inferior ( $\underline{f}$ ) no nível de ativação. A função resultante é obtida usando o operador de *t-conorma*  $\vee$ .

Figura 3 - Operações de mínimo e máximo no sistema de inferência *fuzzy* tipo-2 intervalar



Fonte: (ROCHA RIZOL, 2011).

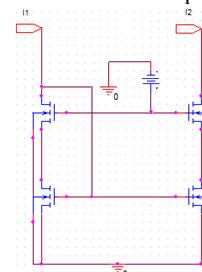
Desta forma, para a implementação de controladores *fuzzy* tipo-2 é necessário a implementação de circuitos de máximo e mínimo. O circuito de máximo proposto neste trabalho opera em modo corrente e possui duas entradas e uma saída, de acordo com a equação (1).

$$I_{MAX} = MAX(I_X, I_Y) = I_X + (I_X \ominus I_Y) \quad (1)$$

### III. CIRCUITO DE MÁXIMO PROPOSTO

Para o projeto do circuito de máximo com menor consumo de potência, foi utilizado o espelho de corrente proposto por Harijan (HARIJAN *et al.*, 2013), apresentado na Figura 4.

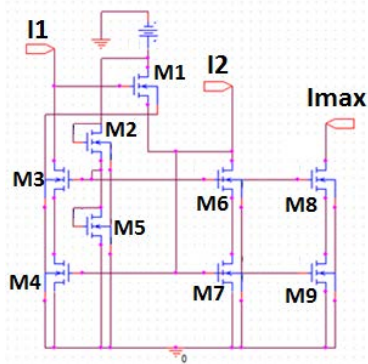
Figura 4 - Espelho de corrente *cascode* proposto por Harijan



Fonte: (HARIJAN, *et al.*, 2013).

A partir do espelho de corrente apresentado da Figura 4 e do circuito de máximo apresentado por Yosefi (YOSEFI *et al.*, 2009) foi proposto o circuito da Figura 5.

Figura 5 - Circuito de máximo proposto



Fonte: (PRÓPRIO AUTOR).

O circuito de máximo proposto apresentado na Figura 5 opera da seguinte maneira:

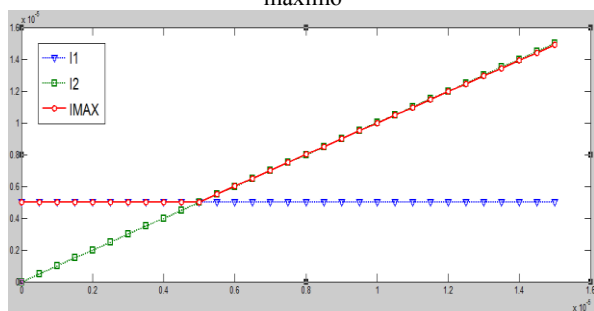
- Se  $I_1 > I_2$ , a corrente que passa pelo transistor  $M_1$  é dada por  $I_1 - I_2$  e a corrente que passa pelos transistores  $M_5$  e  $M_7$  é dada por:  $I_1 = I_1 - I_2 + I_2$ . Esta corrente será espelhada para a saída.
- Se  $I_2 > I_1$ , o transistor  $M_1$  não conduzirá corrente e a corrente que passa pelos transistores  $M_6$  e  $M_7$  é dada por:  $I_2$ . Esta corrente será espelhada para a saída.

Os transistores  $M_2$ , e  $M_5$  na Figura 5 tem a função de substituir a fonte de tensão na base dos transistores do espelho de corrente da Figura 4.

#### IV. RESULTADOS DAS SIMULAÇÕES DO CIRCUITO DE MÁXIMO

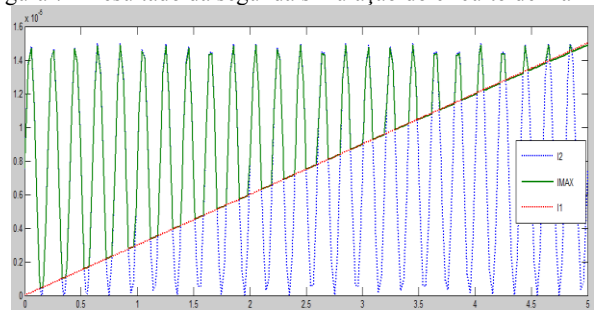
O circuito de máximo foi simulado no *software* Pspice usando o modelo  $0,35 \mu\text{m}$  da AMS (*Austriamicrosystems*). Os dimensionamentos dos transistores foram calculados baseando-se no modelo da AMS para uma corrente nominal máxima de  $15 \mu\text{A}$ .

Figura 6 - Corrente de saída da primeira simulação do circuito de máximo



Fonte: (PRÓPRIO AUTOR).

Figura 7 - Resultado da segunda simulação do circuito de máximo

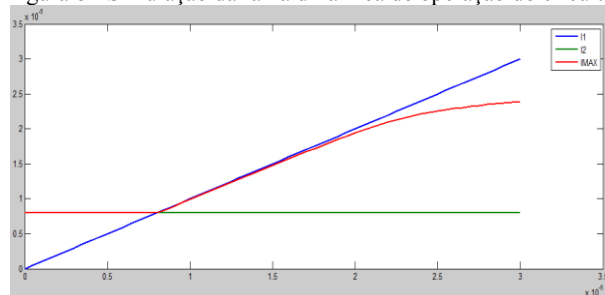


Fonte: (PRÓPRIO AUTOR).

A Figura 6 mostra a primeira simulação do circuito de máximo com a corrente  $I_1$  com valor constante de  $5 \mu\text{A}$  e a corrente  $I_2$  variando de 0 a  $15 \mu\text{A}$ . A Figura 7 mostra a segunda simulação do circuito de máximo com a corrente  $I_1$  variando de 0 a  $15 \mu\text{A}$  e a corrente  $I_2$  senoidal.

Após a análise de funcionamento do circuito foi realizada uma análise de faixa dinâmica de funcionamento do circuito, apresentada na Figura 8. Pode-se observar o bom funcionamento do circuito dentro da faixa de operação de 0 a  $16 \mu\text{A}$ . Como o circuito de máximo proposto foi projetado para correntes de até  $10 \mu\text{A}$ , conclui-se que a faixa dinâmica de funcionamento do circuito está dentro dos limites para quais o circuito foi projetado (Figura 8).

Figura 8 - Simulação da faixa dinâmica de operação do circuito

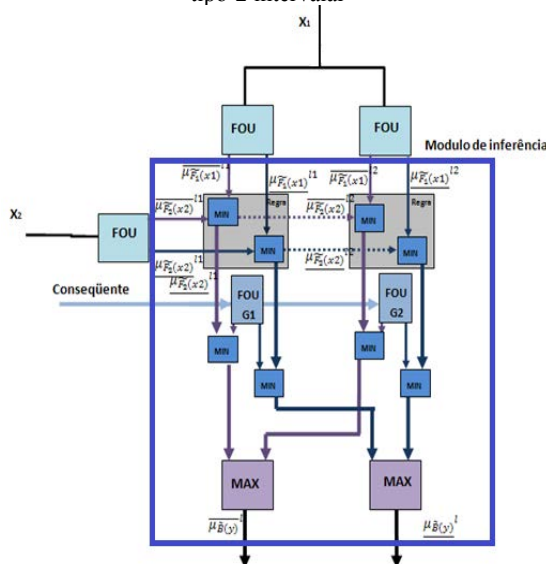


Fonte: (PRÓPRIO AUTOR).

#### V. RESULTADO DA SIMULAÇÃO DO SISTEMA DE INFERÊNCIA FUZZY TIPO-2 INTERVALAR

A seguir, será apresentada a simulação do sistema de inferência *fuzzy* tipo-2 intervalar utilizando o circuito de máximo proposto neste artigo e o circuito de mínimo apresentado por Rizol (ROCHA RIZOL *et al*, 2013). O sistema simulado foi baseado na arquitetura proposta por Rocha Rizol (ROCHA RIZOL, 2011), apresentada na Figura 9.

Figura 9 - Arquitetura do módulo de inferência controlador *fuzzy* tipo-2 intervalar



Fonte: (ROCHA RIZOL, 2011).

No antecedente são realizados os cálculos dos graus de ativação superior e inferior, que são obtidos por meio do circuito de mínimo. No consequente é feito o cálculo do mínimo entre a função de pertinência de saída e os valores de ativação superior e inferior, obtidos no antecedente.



O circuito simulado é baseado na base de regras apresentada na Tabela 1. A base de regras também pode ser escrita na forma SE – ENTÃO, representada na forma SE (antecedente) ENTÃO (consequente), como mostrado abaixo:

- Regra 1: Se  $X_1$  é Z e  $X_2$  é N Então saída é N.
- Regra 2: Se  $X_1$  é P e  $X_2$  é N Então saída é Z.
- Regra 3: Se  $X_1$  é Z e  $X_2$  é Z Então saída é Z.
- Regra 4: Se  $X_1$  é P e  $X_2$  é Z Então saída é P.

Tabela 1 – Base de regras

|       |       |         |         |
|-------|-------|---------|---------|
|       | $X_1$ |         |         |
| $X_2$ |       | Z       | P       |
| N     | N     | Regra 1 | Regra 2 |
| Z     | Z     | Regra 3 | Regra 4 |

A Figura 9 apresenta o diagrama esquemático da arquitetura do circuito de inferência. Este circuito tem duas entradas,  $X_1$  e  $X_2$ , com duas funções de pertinências triangulares cada. O circuito fuzzificador tipo-2 é chamado de FOU, e é utilizado para gerar funções de pertinência *fuzzy* tipo-2 intervalar [ROCHA RIZOL *et al*, 2011], e a forma e a posição da função de pertinência pode ser programada.

Para a simulação considerou-se as entradas  $X_1 = 2 \mu A$  e  $X_2 = 4 \mu A$ , e foram ativadas as Regras 1 e 3, conforme apresentado na Tabela 1 (azul). A entrada  $X_1$  ativou o antecedente da regra Z com grau de ativação superior igual a  $6 \mu A$  e inferior igual a  $1,5 \mu A$ . A entrada  $X_2$  ativou os antecedentes N e Z. Em N obteve-se grau de ativação superior de  $6,14 \mu A$  e inferior de  $3,15 \mu A$  e em Z obteve-se grau de ativação superior de  $4,5 \mu A$  e inferior de  $0,6 \mu A$ . As funções de pertinência de saída são representadas na Figura 10.

A Regra 1, calcula o mínimo entre as funções de pertinência superior e inferior Z e N e a Regra 3 é calculado o mínimo entre as funções de pertinência Z e Z.

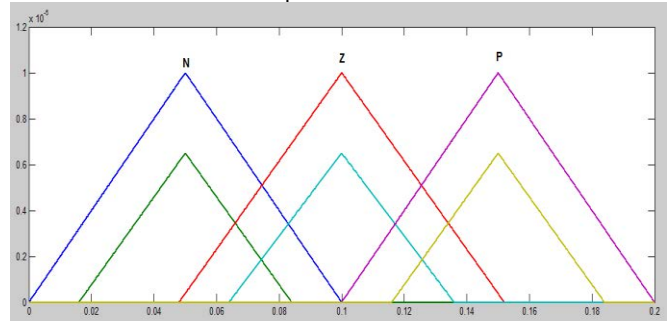
O circuito de inferência é composto por três consequentes (funções de pertinência *fuzzy* tipo-2 de saída – Figura 10). Como apresentado na Tabela 1, as Regras 3 e 4 possuem o mesmo consequente. Por isso é necessário o circuito de máximo para determinar os graus de ativação do consequente Z.

O próximo passo é calculado o mínimo entre a função de pertinência de saída (consequente da regra) e o grau de ativação superior e inferior, obtidos na etapa anterior. Nesta simulação, as regras 1 e 3 foram ativadas. A Regra 1 ativa a função de pertinência de saída N, com grau de ativação inferior  $\underline{f}^{l1}(x') = 1.5 \mu A$  e superior  $\bar{f}^{l1}(x') = 6 \mu A$ .

A Regra 2 ativa a função de pertinência Z, tendo um grau de ativação inferior de  $\underline{f}^{l2}(x') = 0,6 \mu A$  e superior de  $\bar{f}^{l2}(x') = 4,5 \mu A$ .

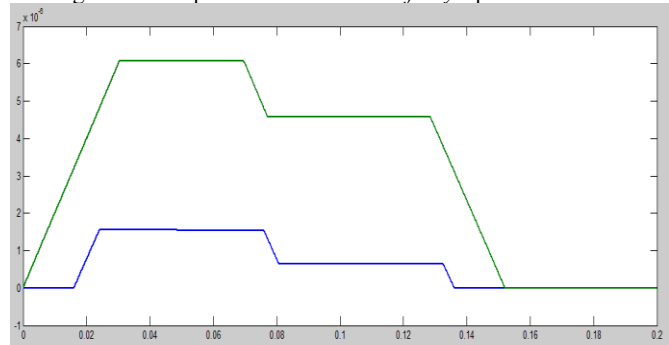
O resultado de simulação desta etapa é mostrado na Figura 11. Como pode ser observado, os consequente N e Z são ativados com graus de ativação: inferior de  $\underline{f}^{l1}(x') = 1.5 \mu A$  e superior de  $\bar{f}^{l1}(x') = 6 \mu A$ , inferior de  $\underline{f}^{l2}(x') = 0,6 \mu A$  e superior de  $\bar{f}^{l2}(x') = 4,5 \mu A$ , respectivamente.

Figura 10 - Funções de pertinência de saída. N, Z e P, respectivamente



Fonte: (PRÓPRIO AUTOR).

Figura 11. Resposta final do sistema *fuzzy* tipo-2 intervalar



Fonte: (PRÓPRIO AUTOR).

## VI. CONCLUSÃO

O trabalho propôs um novo circuito de máximo em modo corrente que opera na faixa de 0 a  $10 \mu A$ . Comparando-se o circuito apresentado com o do Yosefi (YOSEFI, *et al.*, 2009), houve uma redução de aproximadamente de 22% no consumo de potência como pode-se observar na Tabela 2.

Tabela 2 - Comparação de Consumo de Potência

| Correntes $I_1$ e $I_2$               | $1 \mu A$ e $3 \mu A$ | $5 \mu A$ e $8 \mu A$ | $10 \mu A$ e $12 \mu A$ |
|---------------------------------------|-----------------------|-----------------------|-------------------------|
| Yosefi (YOSEFI, <i>et al.</i> , 2009) | $33 \mu W$            | $95,7 \mu W$          | $151,8 \mu W$           |
| Este trabalho                         | $27 \mu W$            | $78,3 \mu W$          | $123,9 \mu W$           |

Assim, por meio das simulações, foi observado o funcionamento do circuito de máximo e o erro na resposta foi inferior a  $0,33\%$ . Portanto, o circuito proposto poderá ser usado como operador *t-conorma* em um sistema de inferência *fuzzy* tipo-2 intervalar.

## VII. REFERÊNCIAS BIBLIOGRÁFICAS

- ATACAK, I., BAY, O. A type-2 fuzzy logic controller design for buck and boost DC-DC converters. **Journal of Intelligent Manufacturing**. 2010.
- AZEEM, M. F.; ABDULLA K. P.. Design of an analog current mode CMOS based programmable interval type-2 fuzzy inference system. (FUZZ-IEEE), 2016 **IEEE International Conference on Fuzzy Systems**. IEEE, 2016.
- CHAND. S.; CHIU S. Special issues on fuzzy logic with engineering applications, **IEEE Proceedings**. v. 83, n. 3 p. 343-344, March, 1995.

CONTRERAS, R. J. **Modelos neuro-fuzzy hierárquicos BSP do Tipo-2**. 2007. Tese (Doutorado Engenharia Elétrica) – Pontifícia Universidade Católica, Rio de Janeiro. 2007.

HAGRAS, H. Type-2 FLCs: A new generation of fuzzy controllers. **IEEE Computational Intelligence Magazine**, v. 2, n. 1, p. 30-43. 2007.

HARIJAN, R.; DEVI, P.; KUMAR, P. Design of a low voltage low power CMOS current mirror with enhanced dynamic range. **International Journal of Engineering and Advanced Technology. (IJEAT)** v. 2, p. 1-5. 2013.

KARNIK, N.; MENDEL, J. Type-2 fuzzy logic systems: type reduction. In: Conference on Systems, Man And Cybernetics, 1998, San Diego. **Proceedings...** IEEE, p. 2046-2051. 1998.

LIANG, Q., MENDEL, J. Interval type-2 fuzzy logic systems: theory and design. **IEEE Transaction on Fuzzy Systems**, v. 8, p. 535-550. 2000.

MELGAREJO, M., PEÑA-REYES, C. A. Hardware architecture and FPGA implementation of type-2 fuzzy systems. In: **Great Lakes Symposium on VLSI 2004**, Boston. **Proceedings.**: ACM, p. 458-461. 2004.

MENDEL, J., JONH, R., LIU, F. Interval type-2 fuzzy logic systems made simple. **IEEE Transactions on Fuzzy systems**, v.14, n. 6, p.808-821, Dec, 2006.

MENDEL, J.. **Uncertain rule-based fuzzy logic systems: introduction and new directions**. Upper-Saddle River: Prentice-Hall, 2001.

MENDEL, J. Type-2 fuzzy sets and Systems: an overview. **IEEE Computational Intelligence Magazine**, p. 21-29, February. 2007.

MESRI, A., KHOEI, A., HADIDI, K. Hardware implementation of interval type-2 fuzzy logic controller. In: **Electrical Engineering (ICEE)**, 2013 21st Iranian Conference on. IEEE. p. 1-6. 2013.

ROCHA RIZOL, P. M. S., MESQUITA, L., SAOTOME. O. Lógica fuzzy tipo-2. **Revista SODEBRAS**, v. 6, n. 70, p. 27-46, 2011.

ROCHA RIZOL, P. M. S.; MESQUITA, L.; SAOTOME, O; BOTURA, G, 2011, Hardware implementation of type-2 programmable fuzzifier, **IEEE Second Latin American Symposium on Circuits and Systems (LASCAS), 2011**.

ROCHA RIZOL, P. M. S. **Arquitetura de um controlador fuzzy tipo-2 intervalar em hardware analógico**. 2011. 214 f. Tese de Doutorado em Engenharia Eletrônica e Computação, Área de Dispositivos e Sistemas Eletrônicos – Instituto Tecnológico de Aeronáutica, São José dos Campos. 2011.

ROCHA RIZOL, P. M. S., MESQUITA, L., SAOTOME O. Architecture proposal of analog interval type-2 fuzzy logic inference systems. **Journal of Exact Sciences**, 2013.

WU, D.; TAN, W. A type-2 fuzzy logic controller for the liquid level process. In: IEEE International Conference on Fuzzy Systems, Budapest. **Proceedings...**: IEEE, p 953-958, 2008.

YOSEFI, G., MIRZAKOUCHAKI, S., NEDA, S. H. Design of new CMOS current mode min and max circuits for FLC chip applications. **IEEE**. p. 89-92, 2009.

## VIII. COPYRIGHT

Direitos autorais: Os autores são os únicos responsáveis pelo material incluído no artigo.

*Submetido em: 10/06/2017*

*Aprovado em: 18/07/2017*