



8º Congresso de extensão universitária da UNESP

"Diálogos da Extensão:
do saber acadêmico à prática social"



Ensino da Micro e Nanoeletrônica na Profissionalização do Técnico de Nível Médio

Luis Felipe de Oliveira Bergamim* e Maria Glória Caño de Andrade

Campus de Sorocaba, GASI - Grupo de Automação e Sistemas Integráveis, Engenharia de Controle e Automação. E-mail: luisfelipeoliveirabergamin@gmail.com*. Bolsa: BAAEII*

Eixo 1: "Direitos, Responsabilidades e Expressões para o exercício da Cidadania"

Resumo

O objetivo principal deste trabalho é a preparação de um material inteligível para auxiliar ensino da micro e nanoeletrônica na profissionalização do técnico de nível médio. Entre os materiais de ensino pode-se destacar: cursos, minicursos e palestras de eletrônica moderna que serão ministrados e disponibilizados para professores e alunos de ensino técnico e a edição de um livro na forma impressa e/ou digital.

Palavras Chave: Nanoeletrônica; FinFET; Profissional Técnico; MuGFET.

Abstract

The main goal of this work is to prepare of a material intelligible to assist in micro and nanoelectronics teaching in the technical professionalization. Among the teaching materials can be highlighted: courses, short courses and lectures about the electronic modern will be conducted and made available for teachers and students; and also a book publication (printed/digital).

Keywords: Nanoelectronics; FinFET; Technical Professional; MuGFET.

Introdução

Como estamos vivendo a era do silício, sendo a microeletrônica um dos alicerces da tecnologia da informação e comunicação da atual sociedade da informação. Os componentes eletrônicos são a base para a inovação desde os anos 50 do século XX até a sociedade interconectada que já vivemos hoje.

Assim, a sociedade da informação é caracterizada pelo grande número de produtos que são colocados a disposição, como microcomputadores portáteis, celulares, equipamentos de acesso a internet, comunicação sem fio com grandes velocidades de comunicação e de capacidade de transmissão de dados, além da crescente digitalização da informação, mídias, convergências digital, etc.

A crescente integração dos componentes eletrônicos com sua capacidade de processamento e de comunicação encontrou o uso e aplicações cada vez mais poderosas e diversificadas. Ao mesmo tempo, além de exigiram mais laboratórios e centros de pesquisas para anteciparem as tecnologias dos componentes, tanto dos processos de fabricação dos circuitos integrados quanto no seu uso para aplicações integradas com outras tecnologias, a capacitação e a formação do profissional é um quesito de extrema importância.

No Brasil, os poucos profissionais existentes nesta área geralmente possuem o nível superior, mestrado e/ou doutorado. Porém, em uma equipe de trabalho, a presença do profissional de nível técnico também é indispensável.

A maior dificuldade na contratação de um profissional de nível médio é a falta de conhecimento na área. Apesar da micro e nanoeletrônica estarem presentes na vida de todos os brasileiros, ela não é ensinada nas escolas técnicas. Até os dias de hoje ainda é aprendido a eletrônica tradicional, importante para o entendimento da eletrônica porém, insuficiente para o ingresso nesse mercado de trabalho.

Como crescimento da indústria de circuitos integrados está diretamente ligado a sua capacidade de reduzir o tamanho dos transistores e da sua capacidade de realizar a integração de um maior número de transistores dentro de um único circuito integrado as dimensões dos transistores MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) estão sendo cada vez mais reduzidas e atualmente estão alcançando escalas manométricas, e devido a essa redução aparecem efeitos parasitários não desejados.

Portanto, o princípio de funcionamento dos dispositivos com dimensões reduzidas é totalmente diferente do princípio de funcionamento dos dispositivos estudados até os dias de hoje nas escolas técnicas e até mesmos em muitas universidades. Sua física é mais complexa, e de difícil compreensão envolvendo um estudo mais aprofundado.

Nas últimas décadas, a indústria de semicondutores testemunhou um grande progresso na redução das dimensões dos transistores de geometria planar. Entretanto, a construção de transistores de geometria planar numa escala abaixo de 20 nm é extremamente difícil devido a vários fatores, destacando-se a fuga de corrente, a degradação da mobilidade e os efeitos de canal curto¹.

A limitação de escalamento da tecnologia de fabricação planar fez com que a indústria voltasse à atenção para as estruturas não planares, ou seja, estruturas tridimensionais de múltiplas portas tais como: porta dupla, porta tripla e quádrupla, ou seja, os MuGFETs (*Multi Gate Field Effect Transistors*). Estes dispositivos possuem melhor controle de corrente por unidade de área do silício e têm excelentes características de canal curto, pois possuem maior número de portas para controlar o potencial da região do canal.

A primeira publicação sobre um transistor de porta dupla em geometria planar foi feita na década de 1980. Esta publicação apresentava um dispositivo com um excelente controle do potencial na camada de silício através da utilização de uma porta situada na parte superior e outra na parte inferior do canal. Este transistor inicialmente foi conhecido pelo nome de XMOS², cujo nome vem da semelhança com a letra grega Ξ. Entretanto, seu processo de fabricação era bastante complexo, em particular o de fazer as suas portas auto alinhadas.

No ano de 1989, foi fabricado o transistor DELTA (*fully Depleted Lean-channel Transistor*)³, apresentado na figura 1. Este foi o primeiro transistor de porta dupla utilizando uma geometria de canal vertical, onde as portas laterais estavam reciprocamente alinhadas e o canal estava situado entre as laterais do corpo de silício.

A novidade da implementação do transistor DELTA resultou no desenvolvimento de vários dispositivos de canais verticais^{4,5}, dentre eles, destaca-se o FinFET que se tornou um dos mais conhecidos dispositivos de estrutura de canal vertical, também chamado de transistor 3D.

Objetivos

O objetivo principal deste trabalho é a preparação de um material inteligível para auxiliar o ensino da micro e nanoeletrônica.

Material e Métodos

No cumprimento deste projeto de extensão, promoveram-se atividades destinadas a preparação do material inteligível para auxílio da compreensão do ensino da eletrônica. Visto a execução paralela dessas atividades, a metodologia dividiu-se em 4 etapas. A primeira, de preparação de material, foi a realização de atividades relacionadas com a elaboração de aparatos para a apresentação dos cursos, minicursos e palestras a serem ministrados.

A segunda etapa realizada foi dirigida a divulgação do trabalho. O projeto de extensão tem como objetivo a publicação do material por meio de redes sociais e website e adicionalmente também será por meio de TV/Rádio.

Já no quesito de aplicação do projeto de extensão, destinou-se a pesquisa para ministração de cursos, minicursos e palestras para professores e alunos do ensino médio de nível técnico/profissionalizante. Estes eventos, inicialmente, estão destinados a ministra na UNESP no campus de Sorocaba.

A quarta etapa é destinada inteiramente para a as atividades voltadas para a escrita do livro. De acordo com as figuras 1, 2 e 3, observa-se o desenvolvimento de figuras de transistores, no software AutoCAD. Este foi utilizado visto sua possibilidade de criação de imagens coloridas e didáticas em 3D para a maior interpretação e entendimento do leitor.

Com a efetivação das 4 etapas realizadas, espera-se, também, que as atividades deste projeto de extensão (cursos, minicursos e palestras de eletrônica moderna e micro e nanoeletrônica) também possam ser oferecidos na própria universidade através de disciplinas optativas da graduação ou de pósgraduação; cursos de extensão e atividades voltadas à educação continuada; em eventos (tais como semana da engenharia) oficinas e workshops e para os próprios funcionários do campus tais como os técnicos de laboratórios.

Assim sendo, a metodologia deste projeto de extensão destinou-se seus estágios de pesquisa para promoção das atividades relacionadas com a elaboração do material.

Resultados e Discussão

A Fig.1 apresenta uma versão atualizada de um transistor DELTA, o FinFET de porta dupla e Fig. 2 o FinFET de porta tripla, que se tornou um dos mais conhecidos dispositivos de estrutura de canal vertical, também chamado de transistor 3D.

Em 2011, a Intel anunciou a implementação do primeiro transistor de estrutura tridimensional (Tri-Gate) em tecnologia 22 nm. Foi escolhida a estrutura construída em substrato de silício em virtude de ser uma opção de menor custo em relação à estrutura SOI (Silicon-On-Insulator).

Dentre as vantagens em relação à sua tecnologia anterior, ou seja, a tecnologia planar de 32 nm pode-se destacar um aumento de 37% em seu desempenho em baixa tensão além de 50% de redução de potência em desempenho constante. Todas essas vantagens com um aumento entre 2 a 3% adicionais em seu custo de processo⁷.

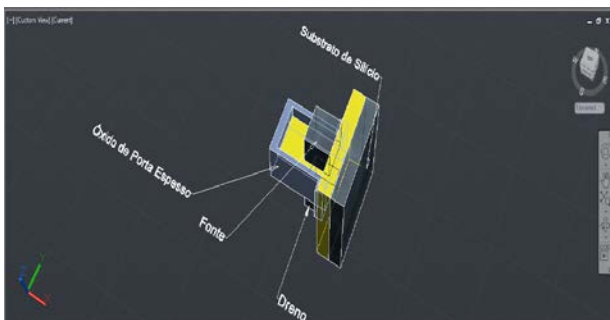


Figura 1. Desenvolvimento da ilustração do transistor 3D de porta dupla.

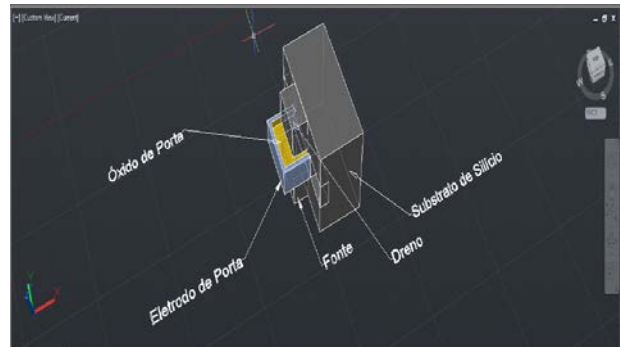


Figura 2. Desenvolvimento da ilustração do transistor 3D de porta tripla.

A figura 3 apresenta uma representação esquemática de um transistor ultra moderno porém, ainda em fase de pesquisa. Neste dispositivo, a porta é situada ao redor de todo o canal. Também é chamado de transistor de porta circundante. Nesta configuração, encaixam-se também os transistores circulares e os *nanowires*.

No caso das estruturas circulares⁶ elas são normalmente produzidas em uma coluna de silício com um canal vertical. A fonte e o dreno estão situados em diferentes profundidades na camada de silício. Estes dispositivos teoricamente oferecem a melhor possibilidade de controle da porta sobre a região do canal.

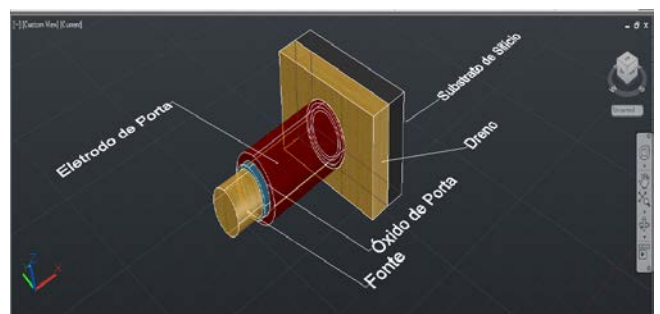


Figura 3. Desenvolvimento da ilustração do transistor 3D em estrutura circular.

Conclusões

A escrita do material proposto além de contribuir na inserção do profissional técnico de nível médio no mercado de trabalho contribuirá também na capacitação de professores de ensino técnico para o ensinamento da eletrônica moderna, micro e nanoeletrônica; na capacitação de alunos e professores em eletrônica moderna, micro e nanoeletrônica e na elaboração de cursos e minicursos de eletrônica moderna.

Agradecimentos

Os autores agradecem a UNESP/PROEX pelo suporte financeiro ao desenvolvimento deste trabalho.

¹ BIN, Y.; CHANG L.; AHMED, S.; WANG H.; BELL, S.; YANG, C. Y.; TABERY, C.; HO, C.; XIANG, Q.; KING, T. J.; BOKOR, J.; HU, C.; LIN, M. R.; KYSER, D. FinFET scaling to 10 nm gate length in: **Technical digest of IEDM** – International electron devices meeting, 2002. P.251-254

² SEKIGAWA, T.; HAYASHI, Y. Calculated threshold-voltage characteristics of an XMOS transistor having an additional bottom gate. **Solid-State Electronics**, v. 27, N. 8/9, p.827-828, 1984.

³ HISAMOTO, D.; KAGA, T.; KAWAMOTO, Y.; TAKEDA, E. fully depleted lean-channel transistor (delta) – A novel vertical ultra-thin SOI MOSFET. **IEEE Electron Device Letters**, v. 11, N. 1, p. 36-38, 1990.

⁴ HIRAMOTO, T. Nano-scale silicon MOSFET: Towards non-traditional and quantum devices. In: **Proceedings of IEEE** – International SOI conference, 2001, p. 8-10.

⁵ LIU, Y.; ISHII, K.; TSUTSUMI, T.; MASAHARA, M.; SUZUKI, E. Ideal rectangular cross-section si-fin channel double-gate MOSFETs fabricated using orientation-dependent wet etching. **IEEE Electron device letters**, v. 24, n. 7, p. 484-486, 2003.

⁶ MIYANO, S.; HIROSE, M.; MASUOKA, F. Numerical analysis of a cylindrical thin-pillar transistor (Cynthia). **IEEE Transactions on electron devices**, v. 39, p. 1876, 1992.

⁷ INTEL Corporation: <http://www.intel.com/content/www/br/pt/silicon-innovations/standards-22nm-3d-tri-gate-transistors-presentation.html>. Acesso em: 16 Apr. 2012.