

UNIVERSIDADE ESTADUAL PAULISTA “JÚLIO DE MESQUITA FILHO”

Programa de Pós-graduação em Ciência e Tecnologia de Materiais

Gabriel Leonardo Nogueira

**PREPARAÇÃO E CARACTERIZAÇÃO DE UM TRANSISTOR ORGÂNICO DE
EFEITO DE CAMPO COM ARQUITETURA VERTICAL**

PRESIDENTE PRUDENTE

2016

Gabriel Leonardo Nogueira

PREPARAÇÃO E CARACTERIZAÇÃO DE UM TRANSÍSTOR ORGÂNICO DE EFEITO
DE CAMPO COM ARQUITETURA VERTICAL

Dissertação apresentada como requisito à obtenção do título de Mestre à Universidade Estadual Paulista “Júlio de Mesquita Filho” - Programa de Pós-Graduação em Ciência e Tecnologia de Materiais, sob a orientação do Prof. Dr. Neri Alves.

Presidente Prudente

2016

Nogueira, Gabriel Leonardo.

Preparação e caracterização de um transistor
orgânico de efeito de campo com arquitetura vertical /
Gabriel Leonardo Nogueira, 2016
113 f.

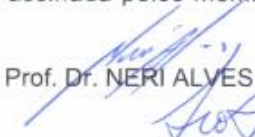
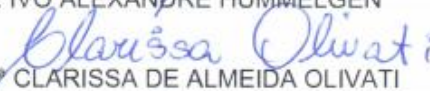
Orientador: Neri Alves

Dissertação (Mestrado)-Universidade Estadual
Paulista. Faculdade de Ciências, Bauru, 2016

1. Transistor vertical (VOFET). 2. Eletrodo
perfurado. 3. Al_2O_3 /PMMA. I. Universidade Estadual
Paulista. Faculdade de Ciências. II. Título.

ATA DA DEFESA PÚBLICA DA DISSERTAÇÃO DE MESTRADO DE GABRIEL LEONARDO NOGUEIRA, DISCENTE DO PROGRAMA DE PÓS-GRADUAÇÃO EM CIÊNCIA E TECNOLOGIA DE MATERIAIS, DA FACULDADE DE CIÊNCIAS.

Aos 26 dias do mês de agosto do ano de 2016, às 14:00 horas, no(a) Anfiteatro VI- Unesp/Presidente Prudente, reuniu-se a Comissão Examinadora da Defesa Pública, composta pelos seguintes membros: Prof. Dr. NERI ALVES - Orientador(a) do(a) Departamento de Física / Faculdade de Ciências e Tecnologia de Presidente Prudente, Prof. Dr. IVO ALEXANDRE HÜMMELGEN do(a) Departamento de Física / Universidade Federal do Paraná, Profª Drª CLARISSA DE ALMEIDA OLIVATI do(a) Departamento de Física / Faculdade de Ciências e Tecnologia de Presidente Prudente, sob a presidência do primeiro, a fim de proceder a arguição pública da DISSERTAÇÃO DE MESTRADO de GABRIEL LEONARDO NOGUEIRA, intitulada **Preparação e caracterização de um transistor organico de efeito de campo com arquitetura vertical**. Após a exposição, o discente foi arguido oralmente pelos membros da Comissão Examinadora, tendo recebido o conceito final: APROVADO. Nada mais havendo, foi lavrada a presente ata, que após lida e aprovada, foi assinada pelos membros da Comissão Examinadora.


Prof. Dr. NERI ALVES
Prof. Dr. IVO ALEXANDRE HÜMMELGEN
Profª Drª CLARISSA DE ALMEIDA OLIVATI

Agradecimentos

Agradeço primeiramente a Deus;

Agradeço também:

Minha família, em especial ao meu pai Marcos, minha mãe Solange e meu irmão Bruno (que me ajudou com as ilustrações dessa dissertação), por todo suporte e carinho;

À Aryane, por ser uma pessoa tão especial, pela compreensão e por todo amor;

Aos Amigos do LaDSOr e demais amigos do departamento; especialmente aos amigos Lucas Vinícius de Lima Citolino e Maykel dos Santos Klem, por dividirmos nossas conquistas e frustrações desde o início da graduação em 2010;

À Glenda, por toda ajuda com as medidas de AFM;

Ao Prof. Dr. Faria, por ter participado da banca de qualificação e ter posto à disposição a infraestrutura do grupo de polímeros da USP de São Carlos;

À Prof. Dra. Clarissa de Almeida Olivati, sempre tão atenciosa e disposta a ajudar, por fazer parte da banca da defesa;

Ao Prof. Dr. Ivo Alexandre Hummelgen, pela disponibilidade e boa vontade em fazer parte da banca da defesa;

Aos colegas Prof. Dr. Deuber Lincon da Silva Agostini e Prof. Dr. Jose Alberto Giacometti, por aceitarem o convite para compor a banca;

Ao Programa de Pós-graduação em Ciência e Tecnologia de Materiais (POSMAT), e à Faculdade de Ciência e Tecnologia (FCT/Unesp) pela grande oportunidade;

À Fundação de Amparo à Pesquisa do Estado de São Paulo (FAPESP), pelo apoio financeiro durante o processo FAPESP N° 2013/26973-5;

Um agradecimento especial ao amigo e orientador Prof. Dr. Neri Alves, por toda paciência, confiança e conhecimento compartilhado desde os tempos de iniciação científica;

Agradeço também todos os que contribuíram de forma direta ou indireta ao longo desses anos.

NOGUEIRA, Gabriel. **Preparação e caracterização de um transistor vertical de efeito de campo com arquitetura vertical**. 2016. 98f. Dissertação (Mestre em Ciência e Tecnologia de Materiais) – UNESP, Faculdade de Ciência e Tecnologia, Presidente Prudente, 2016.

Resumo

O transistor orgânico de efeito de campo com arquitetura vertical (VOFET) possibilita contornar as principais limitações de um transistor orgânico de efeito de campo (OFET) convencional. Nesta estrutura, as camadas são empilhadas verticalmente, de modo que os eletrodos de fonte e dreno são separados pela camada semicondutora e o comprimento do canal definido pela espessura do filme semicondutor. Para o VOFET proposto, utilizou-se Al e Al_2O_3 (obtido por anodização) como eletrodo e dielétrico de *gate*, respectivamente. O filme semicondutor foi obtido pela deposição por *spincoating* de P3HT dissolvido em clorofórmio. Os eletrodos de fonte e dreno foram obtidos por evaporação térmica a vácuo. Ao utilizar Al e Au como fonte e dreno, respectivamente, foi possível estudar os dispositivos de dois terminais que compõe o VOFET. Com base nesses dispositivos, importantes parâmetros da estrutura vertical foram determinados, como capacitância do dielétrico ($\sim 265 \text{ nF/cm}^2$), densidade de portadores e mobilidade do P3HT ($N_A = 9,2 \times 10^{16} \text{ cm}^{-3}$ e $\mu = 1,5 \times 10^{-4} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$). Para utilizar Sn como eletrodo de fonte, o filme foi avaliado por meio de medidas de resistência e capacitância, aliadas à análise morfológica por AFM. Observa-se que a adição de uma camada de PMMA sobre o Al_2O_3 melhora o desempenho do VOFET. Para o VOFET formado por $\text{Al}_2\text{O}_3/\text{PMMA}$ (20 nm/14 nm), com Sn e Al como fonte e dreno, foram calculados os valores de densidade de corrente ($J_{\text{eff}} = 7 \times 10^{-3} \text{ mA/cm}^2$), voltagem e campo limiar ($V_{\text{TH}} = -8\text{V}$ e $E_{\text{LIMIAR}} = 330 \text{ MV/m}$). Com isso, foi obtido um VOFET utilizando filme de Sn evaporado como eletrodo de fonte perfurado.

Palavras-chave: VOFET; eletrodo perfurado; $\text{Al}_2\text{O}_3/\text{PMMA}$.

NOGUEIRA, Gabriel. **Preparation and characterization of an organic field-effect transistor with vertical architecture**. 2016. 98f. Dissertation (Master in Science and Technology of Materials) – UNESP, Faculdade de Ciência e Tecnologia, Presidente Prudente, 2016.

Abstract

A way of circumvent the limitations of conventional organic field-effect transistor (OFET), is by using the vertical organic field-effect transistor (VOFET). In this structure, with layers stacked vertically, the semiconductor is sandwiched between source and drain electrodes, where the channel length is determined by the thickness of the semiconductor film. In this study, we report a VOFET with Al and Al₂O₃ (obtained by anodization) as electrode and dielectric of gate, respectively. The semiconductor film was obtained by spin-coating of the P3HT in chloroform. We obtained the source and drain electrodes by vacuum thermal evaporation. The use of Al and Au as source and drain, respectively, enabled the investigation of the two devices contained in the VOFET (MIM capacitor, Schottky diode and MIS capacitor). Important parameters were determinate, as dielectric capacitance ($\sim 265 \text{ nF/cm}^2$), charrier density and mobility of P3HT ($N_A = 9,2 \times 10^{16} \text{ cm}^{-3}$ e $\mu = 1,5 \times 10^{-4} \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$), etc. To use Sn as source electrode, the film (by evaporation) was investigated by measurements of resistance and capacitance, combined with morphological analysis by AFM. We observed that the addition of PMMA layer on Al₂O₃ improves the performance of VOFET. For VOFET obtained by using Al₂O₃/PMMA (20 nm/14 nm) as dielectric layer, with Sn and Al as source and drain, respectively, were calculate the values of current density ($J_{eff} = 7 \times 10^{-3} \text{ mA/cm}^2$), threshold voltage and electric field ($V_{TH} = -8 \text{ V}$ e $E_{TH} = 330 \text{ MV/m}$). Thereat, we obtained a VOFET by evaporation of a thin film of Sn as perforated source electrode.

Keywords: VOFET; perforated electrode; Al₂O₃/PMMA.

Lista de figuras

Figura 1 - Gráfico ilustrativo sobre a evolução da mobilidade nos semicondutores orgânicos poly(3-hexiltiofeno) (P3HT) e pentaceno durante as últimas décadas.....	2
Figura 2 - Comparação entre (a) um transistor (OFET) convencional e (b) um transistor vertical (VOFET).....	4
Figura 3 - Diagramas representando as possibilidades de medidas ao utilizar a arquitetura vertical. (a) VOFET com três terminais, (b) capacitor MIM entre <i>gate</i> e fonte, (c) diodo Schottky entre dreno e fonte e (d) capacitor MIS entre <i>gate</i> e dreno.....	6
Figura 4 - Diagramas de bandas para um semicondutor tipo-p: (a) antes e (b) após a junção entre metal e semicondutor.....	10
Figura 5 - Representação esquemática do capacitor MIS, com arquitetura <i>bottom-gate</i> , em (a) acumulação e em (b) depleção.....	13
Figura 6 - Diagramas (a) de polarização e (b) de bandas de energia para o dispositivo metal/isolante/semicondutor (MIS) em depleção.	15
Figura 7 - Modelo de circuito equivalente para o diagrama apresentado na Figura 5. (a) Capacitor MIS no regime de acumulação. (b) Capacitor MIS no regime de depleção.	17
Figura 8 - Curvas características de um transistor: (a) curva de saída e (b) curva de transferência.	20
Figura 9 - Estruturas de VOFETs encontradas na literatura: (a) VOFET proposto por <i>Yang</i> , (b) utilizando nanotubo de carbono como eletrodo de fonte, (c) utilizando eletrodo de fonte perfurado e (d) utilizando eletrodo de Sn.	23
Figura 10 – Diagrama representado o VOFET, ilustrando que (a) a corrente no estado desligado flui do topo do eletrodo de fonte e (b) com voltagem negativa aplicada ao <i>gate</i> , a corrente do estado ligado flui do contato virtual formado.....	25
Figura 11 – Estrutura química dos polímeros (a) PMMA e (b) P3HT.....	29
Figura 12 – Foto da evaporadora Edwards Auto 306 FTM6, utilizada para evaporar os eletrodos metálicos.....	31
Figura 13 – Sistema utilizado no processo de anodização.	32
Figura 14 – (a) Foto do eletrômetro acoplado à evaporadora. (b) Diagrama ilustrando as amostras.	33
Figura 15 - Diagrama com a estrutura do dispositivo com as estruturas (a) do <i>dispositivo #1</i> : Al/Al ₂ O ₃ /Al/P3HT/Au e (b) do <i>dispositivo #2</i> : Al/Al ₂ O ₃ +PMMA/Sn/P3HT/Al.....	34
Figura 16 - Foto dos dispositivos (a) com eletrodos de <i>gate</i> e fonte, (b) <i>dispositivo #1</i> : Al/P3HT/Al e (c) <i>dispositivo #2</i> : Sn/P3HT/Al.....	35

Figura 17 – Fotos dos equipamentos utilizados para caracterização elétrica. (a) Solartron 1260 com interface dielétrica 1296 e (b) Keithley 4200-SCS.....	37
Figura 18 – Fotos dos sistemas de medidas. (a) criostato, (b) peça de teflon com contatos de pressão do tipo <i>pogo pin</i> , (c) base com campânula de vidro e (d) posicionadores xyz.....	39
Figura 19 - Aparelho de medidas de AFM NanoSurf EasyScan 2.....	39
Figura 20 - Diagrama de energia para as funções trabalho do Al e do Au, e os níveis de HOMO e LUMO do P3HT.	40
Figura 21 - Diagrama dos dispositivos utilizados. (a) VOFET completo operando com três terminais. Figuras com destaque para (b) o capacitor MIM, definido entre gate e fonte, (c) diodo Schottky, definido entre dreno e fonte, e (d) capacitor MIS, definido entre gate e dreno.	41
Figura 22 - Medidas de capacitância versus frequência, gráfico em escala log-log.	42
Figura 23 - Gráfico de C^{-1} versus espessura (d), utilizado para o cálculo da constante dielétrica.	43
Figura 24 - Foto das amostras utilizadas no procedimento. (a) Eletrodos de ouro depositados sobre vidro. Camadas de Al com taxa de evaporação (b) lenta e (c) rápida.	44
Figura 25 - Gráfico de resistência de superfície (R_s) versus espessura da camada de alumínio, medida durante o processo de evaporação. Os pontos pretos representam a taxa lenta, enquanto os vermelhos a taxa rápida.....	45
Figura 26 - (a) Diagrama e (b) foto ilustrativa do dispositivo contendo Al (<i>gate</i>)/Al ₂ O ₃ /Al (fonte)/P3HT/Au.....	46
Figura 27 - Capacitância versus frequência, gráfico em log-log, para o capacitor MIM isolado e para a célula capacitiva do VOFET. Além disso, é mostrada uma comparação com valores de capacitância encontrados na literatura.	47
Figura 28 – (a) Capacitância vs voltagem, com tensão alternada de 50 mV para frequências de 100 Hz até 100 kHz. (b) Capacitância vs voltagem, em 500 Hz. Os pontos pretos são referentes à capacitância vs voltagem com frequência de 500 Hz, enquanto que os pontos azuis apresentam os valores de $1/C^2$	48
Figura 29 - Corrente versus voltagem, comparando a corrente no isolante (círculos vazios) e no semicondutor (quadrados cheios).	49
Figura 30 - Gráfico de $dV/d\ln(I)$ vs I e $H(I)$ vs I para dispositivo com célula ativa Al(20nm)/P3HT/Au. As linhas vermelhas são as retas obtidas pelo ajuste linear, sendo as respectivas equações mostradas no canto superior direito do gráfico.	50
Figura 31 - (a) Capacitância e (b) perda dielétrica versus frequência. Com voltagem aplicada ao <i>gate</i> variando de -5 V até 1 V.	52
Figura 32 - Representações dos circuitos equivalentes, (a) com C_I e C_D e (b) com a capacitância C' equivalente.....	53

Figura 33 - Gráfico de capacitância versus voltagem, para frequência de 10 Hz. Os pontos pretos representam a curva de capacitância vs voltagem, enquanto que os pontos azuis representam os valores de C^{-2} vs V .	54
Figura 34 - Curva de saída, com I_{DS} em log e V_{DS} variando de -2 V até 2 V. A voltagem no <i>gate</i> variou entre 0 V até -5 V.	56
Figura 35 – Diagrama de energia para as funções trabalho do Sn e do Al, e os níveis de HOMO e LUMO do P3HT.	58
Figura 36 – Foto das amostras utilizadas para monitorar a resistência do Sn durante sua evaporação, sobre (a) vidro e (b) Al_2O_3 ou $Al_2O_3/PMMA$.	59
Figura 37 - Gráfico da resistência de superfície (R_s) em função da espessura da camada de Sn, depositada sobre vidro, Al_2O_3 e $Al_2O_3/PMMA$.	61
Figura 38 – Imagens de AFM das superfícies do (a) Al_2O_3 e (b) $Al_2O_3/PMMA$.	62
Figura 39 – Imagens de AFM das camadas de Sn sobre vidro, Al_2O_3 e $Al_2O_3/PMMA$.	64
Figura 40 - Gráfico de capacitância em função da frequência. Para estudar a influência do eletrodo de Sn na capacitância das amostras.	65
Figura 41 - Curvas de saída, com eixo da corrente em escala linear, para o dispositivo com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.	68
Figura 42 - Curvas de saída para o dispositivo com $Al_2O_3/PMMA$, com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.	69
Figura 43 - Curva de saída para o dispositivo com Al_2O_3 de 40 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.	70
Figura 44 – Curva de saída para o dispositivo com $Al_2O_3/PMMA$, com Al_2O_3 de 40 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.	70
Figura 45 - Curva de saída para o dispositivo com $Al_2O_3/PMMA$, com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 1500 rpm.	71
Figura 46 - Curva de transferência para o dispositivo com $Al_2O_3/PMMA$, com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 1500 rpm. V_{DS} fixo em - 1,5 V.	73
Figura 47 – Curvas para o transistor V: (a) corrente medida através do dielétrico e (b) transferência para o dispositivo com Al_2O_3 de 20 nm. V_{DS} igual a -1,5 V. Dispositivo com camada de Sn de 55 nm e P3HT depositado com 1500 rpm.	75
Figura 48 – Diagrama representando o VOFET com eletrodo perfurado, para V_{GATE} (a) positivo e (b) negativo.	76
Figura 49 – Curva de corrente no dreno (I_{DS}) versus corrente no <i>gate</i> (I_{GATE}). As setas indicam o sentido da medida. Dispositivo com camada de Sn de 55 nm e P3HT depositado com 1500 rpm.	77

Figura 50 - (a) Curva de corrente medida no <i>gate</i> e (b) curvas de saída para o dispositivo com Al_2O_3 de 20 nm. Camada de Al de 20 nm e P3HT depositado com 2000 rpm.	87
Figura 51 – Curvas para o transistor I: (a) corrente medida no <i>gate</i> e (b) curvas de saída para o dispositivo com Al_2O_3 de 20 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.	88
Figura 52 – Curvas para o transistor II: (a) corrente medida no <i>gate</i> e (b) curvas de saída para o dispositivo com $\text{Al}_2\text{O}_3/\text{PMMA}$, com Al_2O_3 de 20 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.	89
Figura 53 – Curvas para o transistor III: (a) corrente medida no <i>gate</i> e (b) curvas de saída para o dispositivo com Al_2O_3 , com Al_2O_3 de 40 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.	90
Figura 54 – Curvas para o transistor IV: (a) corrente medida no <i>gate</i> e (b) curvas de saída para o dispositivo com $\text{Al}_2\text{O}_3/\text{PMMA}$, com Al_2O_3 de 40 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.	91
Figura 55 – Curvas para o transistor V: (a) corrente medida no <i>gate</i> e (b) curvas de saída para o dispositivo com Al_2O_3 , com Al_2O_3 de 20 nm. Camada de Sn de 55 nm e P3HT depositado com 1500 rpm.	92
Figura 56 – Curvas de corrente no <i>gate</i> e de transferência para o transistor V, com V_{GATE} variando entre 10 V e - 10 V.	93
Figura 57 – Curvas de corrente no <i>gate</i> e de transferência para o transistor V, com V_{GATE} variando entre 0 V e -10 V.	94

Lista de tabelas

Tabela 1 - Parâmetros calculados para o diodo Schottky, definido por Al (fonte)/P3HT/Au (dreno). $R_{\pm 1}$ é a razão de retificação para a voltagem de 1 V e $R_{\pm 2}$ para 2 V.....	51
Tabela 2 - Tabela resumindo os parâmetros calculados para o capacitor MIS.	55
Tabela 3 - Comparação entre V_{TH} e $E_{LIM IAR}$ para as camadas dielétricas utilizadas.....	72
Tabela 4 - Comparação entre os valores de V_{TH} e $E_{LIM IAR}$ da literatura e do trabalho.....	74
Tabela 5 - Comparação das densidades de corrente efetiva (J_{eff}) entre artigos e o valor calculado neste estudo.	78

Lista de abreviações e siglas

HOMO = *highest occupied molecular orbital*

LUMO = *lowest unoccupied molecular orbital*

OLEDs = *organic light-emitting diode*

Au = ouro

Al = alumínio

Sn = estanho

Al₂O₃ = óxido de alumínio

P3HT = poli (3-hexiltiofeno)

PMMA = poli (metilmetacrilato)

AFM = *atomic force microscopy*

OFET = *organic field-effect transistor*

TFT = *thin film transistor*

OSBT = *organic Schottky barrier transistor*

MIM = metal-isolante-metal

MIS = metal-isolante-semicondutor

VOFET = *vertical organic field-effect transistor*

R_s = resistência de superfície

AC = corrente alternada

CC = corrente contínua

SCS = sistema de caracterização de semicondutores

RMS = *root mean square*

CL = corrente limitada por contato

SCLC = corrente limitada por carga espacial

FF = fator de preenchimento de perfurações

Lista de símbolos

q - carga elementar	V_D - Voltagem aplicada no diodo
Q - carga do capacitor	R_S - resistência em serie
C - capacitância	R_s - resistência de superfície
ϵ_0 - permissividade elétrica do vácuo	μ - mobilidade
ϵ - constante dielétrica do isolante	C_I - capacitância do isolante
ϵ_s - constante dielétrica do semiconductor	C_S - capacitância do semiconductor
A - área do eletrodo	C_w - capacitância da camada de depleção
d - espessura do isolante	C_B - capacitância do volume do semiconductor
L - espessura do semiconductor	R_B - resistência do volume do semiconductor
l - comprimento do canal de um OFET	τ_R - tempo de relaxação
W - largura do canal de um OFET	C_D - capacitância depleção
V_{bi} - potencial de <i>built-in</i>	ρ_s - resistividade do semiconductor
N_A - densidade de portadores de carga	f_R - frequência de relaxação
E_{FM} - nível de Fermi do metal	V_{DS} - voltagem entre os eletrodos de dreno e fonte
X - afinidade eletrônica	V_{GATE} - voltagem aplicada ao <i>gate</i>
E_g - energia de gap	I_{DS} - corrente medida entre dreno e fonte
E_C - energia da banda de condução	V_{TH} - voltagem limiar
E_v - energia da banda de valência	E_{LIMIAR} - campo limiar
V_n - diferença entre a banda de condução e o nível de Fermi do semiconductor	I_{on}/I_{off} - razão entre a corrente no estado ligado e desligado
ϕ_m - função trabalho do metal	J_{eff} - densidade de corrente efetiva
ϕ_s - função trabalho do semiconductor	J_{on} - densidade de corrente para o dispositivo ligado
W - largura da camada de depleção	J_{off} - densidade de corrente para o dispositivo desligado
k - constante de Boltzmann	fa - fator de anodização
T - temperatura	V_A - voltagem de anodização
V - voltagem aplicada	
I - corrente medida	
A^* - constante de Richardson	
A - área do eletrodo	
n - fator de idealidade	

Sumário

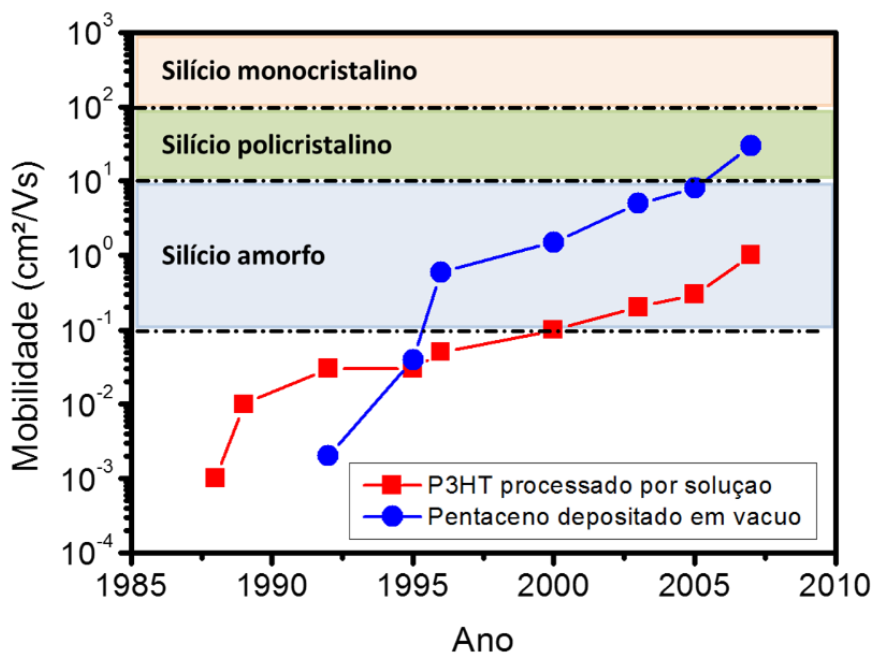
1. Introdução.....	1
1.1. Motivação do estudo	1
1.2. Objetivos	7
2. Fundamentos teóricos	8
2.1. Capacitor MIM	8
2.2. Diodo Schottky.....	9
2.3. Capacitor MIS	12
2.3.1. Capacitância em função da voltagem	14
2.3.2. Capacitância e perda dielétrica em função da frequência.....	16
2.4. Transistores orgânicos de efeito de campo (OFET).....	19
2.5. Transistores orgânicos de efeito de campo com arquitetura vertical (VOFET).....	21
3. Materiais e métodos	28
3.1. Materiais	28
3.2. Métodos de preparo	29
3.3. Descrição do preparo.....	30
3.4. Técnicas de caracterização	36
3.4.1. Medidas elétricas	36
3.4.2. Microscopia de Força Atômica (AFM).....	39
4. Estudo experimental da estrutura básica de um VOFET	40
4.1. Espessura e constante dielétrica do Al_2O_3	41
4.2. Resistência da camada de alumínio.....	43
4.3. VOFET com célula ativa de Al/P3HT/Au	46
4.3.1. Capacitor MIM.....	46
4.3.2. Diodo Schottky	47
4.3.3. Capacitor MIS.....	51
4.3.4. Curvas de saída para o VOFET	55
5. Preparação de eletrodos de fontes de estanho por evaporação.....	58
5.1. Resistência da camada de estanho (Sn).....	59
5.2. Medidas de capacitância.....	64
6. VOFET com célula ativa de Sn/P3HT/Al.....	67
6.1. Curvas de saída.....	67
6.2. Curva de transferência.....	73
7. Conclusão	79
Referências	82
Apêndice A – Curvas de saída e corrente de fuga	87
1. Dispositivo utilizando Al/P3HT/Au.....	87
2. Dispositivo utilizando Sn/P3HT/Al	88

1. Introdução

1.1. Motivação do estudo

Os semicondutores orgânicos foram descobertos em 1940 [1,2], mas trabalhos com diodos emissores de luz orgânicos (OLEDs) [3,4], células solares orgânicas (OPVs) e transistores de filmes finos (TFTs) só apareceram 40 anos mais tarde, na década de 1980 [5]. Desde então a eletrônica orgânica tem evoluído continuamente, já apresentando equipamentos com OLEDs comerciais [6]. Embora o desenvolvimento dos TFTs tenha sido menos significativo do que os fotovoltaicos e OLEDs, atualmente eles já competem com os transistores de silício amorfo, os quais são usados na matriz ativa de displays de cristal líquido (LCDs). Dois aspectos são determinantes para a evolução da eletrônica orgânica: o desenvolvimento de novos materiais e o aprimoramento das estruturas dos dispositivos. Como exemplo da evolução dos materiais, é mostrado na Figura 1 o aumento da mobilidade de efeito de campo em semicondutores orgânicos ao longo das últimas décadas, chegando a superar a mobilidade do silício amorfo. Enfatiza-se que a mobilidade é o principal parâmetro referente ao desempenho de um transistor. Como exemplo de aprimoramento da estrutura dos dispositivos, cita-se os estudos com os transistores de arquitetura vertical, que é o tema dessa dissertação.

Figura 1 - Gráfico ilustrativo sobre a evolução da mobilidade nos semicondutores orgânicos poly(3-hexiltiofeno) (P3HT) e pentaceno durante as últimas décadas.



Fonte: Figura Adaptada das referências 2 e 7.

O conhecimento atual sobre a eletrônica orgânica sugere que essa tecnologia terá como nicho principal as aplicações que requerem grandes áreas, estruturas flexíveis, processamento em baixas temperaturas e custo reduzido. Uma das aplicações mais promissoras é em *displays* flexíveis de grande área, que podem ser produzidos através da deposição de soluções, como por exemplo, por técnicas de impressão. No entanto, tal aplicação não depende apenas do desenvolvimento dos OLEDs, mas também de transistores que possam ser fabricados utilizando-se a mesma tecnologia. Ressalta-se que o mercado global de *displays* foi da ordem de 18 milhões de dólares em 2015 – o que evidencia a importância comercial de novas tecnologias para o desenvolvimento desses dispositivos [8].

O transistor é um componente eletrônico de grande importância tecnológica, estando presente em praticamente todos os circuitos eletrônicos e possuindo diferentes aplicações: chaves lógicas, controladores de correntes, amplificadores, etc. [9]. Por ser um dos dispositivos fundamentais da eletrônica, o desenvolvimento da sua versão orgânica é importante para as aplicações práticas como, por exemplo, chavear (ligar e desligar) um OLED.

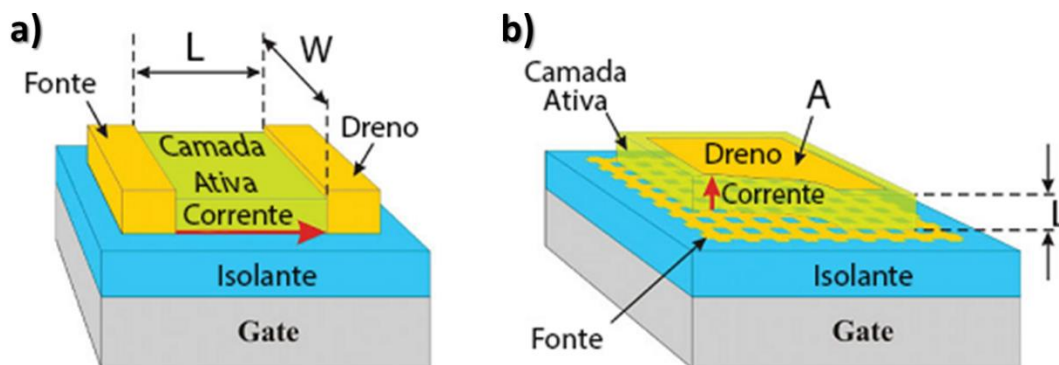
Outras aplicações incluem a produção de circuitos orgânicos integrados para utilização em cartões flexíveis, etiquetas inteligentes, circuitos lógicos para identificação por rádio frequência (RFID), papel eletrônico e sensores químicos e biológicos [10–16]. Ressalta-se ainda a importância dos transistores do ponto de vista científico, uma vez que eles constituem poderosas ferramentas para a caracterização dos materiais isolantes, semicondutores, metálicos e suas interfaces.

Mesmo com a melhora significativa na mobilidade dos semicondutores orgânicos nos últimos anos, a densidade de portadores de carga é relativamente baixa e o desempenho destes dispositivos ainda é pobre. Para viabilizar a aplicação de transistores orgânicos produzidos por solução, há importantes desafios a serem vencidos relacionados com: voltagem de operação, estabilidade, degradação e capacidade de chaveamento de corrente. Portanto, visando aplicações práticas, não basta apenas melhorar os materiais, mas também é necessário desenvolver novas estruturas otimizadas. Os dispositivos orgânicos que já se encontram em estágio comercial, como os dispositivos fotocondutores e os OLEDs, são fabricados com base em uma estrutura vertical, assim, é natural estender essa configuração aos transistores.

No caso de um transistor de efeito de campo convencional (OFET), o canal de condução é definido como a distância entre os eletrodos de fonte e dreno, que são dispostos de forma coplanar (Figura 2.a). Dependendo da arquitetura, eles se localizam ao longo da interface isolante/semicondutor (*Bottom-gate Bottom-contact* e *Top-gate Top-contact*), no topo (*Bottom-gate Top-contact*) ou na base (*Top-gate Bottom-contact*) do semicondutor. Devido à baixa mobilidade dos semicondutores orgânicos, é necessária uma alta capacitância para aumentar a quantidade de carga disponível para a condução e diminuir a voltagem de chaveamento, porém, isso restringe a frequência de operação. Mantendo constante a largura do eletrodo (W), outra maneira de obter maior corrente é diminuir o comprimento do canal (l), aumentando a razão W/l . Para isso é necessária a utilização de procedimentos sofisticados, como a fotolitografia,

para fabricar padrões de alta resolução (comprimento de canal menor que $25\text{ }\mu\text{m}$) e obter transistores orgânicos com bom desempenho. A arquitetura vertical, como proposta por *Yang* em 2004, denominada transistor orgânico de efeito de campo com arquitetura vertical (VOFET), promete contornar as limitações de um OFET convencional [17]. Nesta arquitetura, a camada semicondutora permanece entre os eletrodos de fonte e dreno, de forma que o comprimento do canal é definido como a própria espessura do filme semicondutor (Figura 2.b). Dessa maneira, é possível fabricar transistores com canais em escala nanométrica a partir de técnicas simples sem a necessidade de padrões de alta resolução e, por isso, o transistor orgânico com arquitetura vertical se torna uma proposta promissora. Essa estrutura de fabricação tem se mostrado eficaz no aumento da corrente e na redução da voltagem de operação, facilitando a produção de transistores capazes de chavear OLEDs de forma integrada [18,19]. Conforme discutido por *Ben-Sasson* e coautores, enquanto as publicações em OFETs são numerosas, as pesquisas em VOFETs são raras por ser uma área relativamente nova. Ao analisar as publicações desde 2004, ano do primeiro VOFET proposto *Yang*, conclui-se que ainda existe um número pequeno de pesquisas explorando o potencial dos VOFETs. Contudo, o número de publicações está em ascensão, atingindo em 2015 um total de 183 publicações [20].

Figura 2 - Comparação entre (a) um transistor (OFET) convencional e (b) um transistor vertical (VOFET).



Fonte: Figura adaptada da referência 21.

O VOFET é composto por duas partes: célula capacitiva, constituída pelos eletrodos de *gate* e fonte e pelo isolante; e célula ativa, formada pelos eletrodos de fonte e dreno e

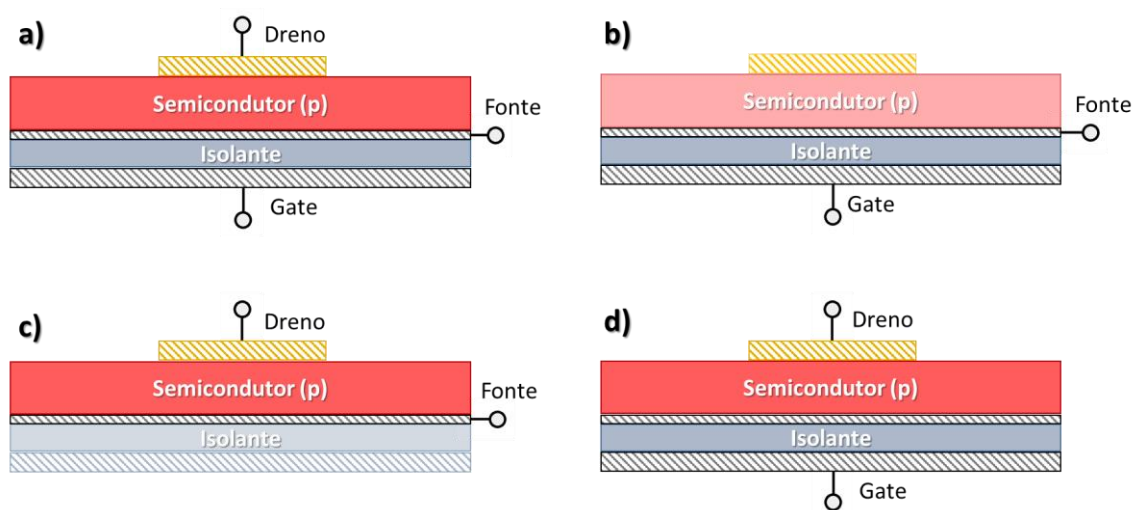
semicondutor. Essas duas partes estão conectadas pelo eletrodo de fonte (Figura 2.b). Ao utilizar uma estrutura vertical de efeito de campo, é necessário que tal efeito se manifeste. Assim, existe a necessidade de que o eletrodo de fonte seja permeável ao campo elétrico do *gate*, para que o campo penetre no semicondutor. Para alcançar essa condição, são citadas nesse texto duas formas: (i) célula capacitiva com capacitância elevada e eletrodo de fonte com alta rugosidade; ou (ii) eletrodo de fonte perfurado. A primeira condição é encontrada nos trabalhos de *Yang* [17,22,23], e a segunda em eletrodos de fonte de nanotubo de carbono [21,24], em estrutura de grade obtida por *patterning* [25–27] ou através da evaporação de uma camada de estanho em condições especiais [28].

O presente trabalho se baseou na célula capacitiva formada por alumínio e óxido de alumínio (Al_2O_3) como eletrodo e dielétrico de *gate*, respectivamente. Pois, com o Al_2O_3 tem-se uma alta capacitância e rugosidade elevada, sendo uma opção para a obtenção do VOFET de acordo com o que foi proposto por *Yang*. A célula ativa se baseou no uso do poli (3-hexiltiofeno) (P3HT), um semicondutor tipo-p processável por solução. Então, o principal foco do trabalho foi ajustar os eletrodos de fonte e dreno, com o objetivo de obter um VOFET.

Será discutida no Capítulo 4, a abordagem para o estudo do VOFET que consiste em obter o eletrodo de fonte pela evaporação de uma camada metálica fina. Essa camada foi evaporada sobre o Al_2O_3 , resultando em um eletrodo rugoso e em uma célula capacitiva com alta capacitância. Para essa estrutura foi utilizado um eletrodo de dreno que forma um contato ôhmico com o P3HT, que torna possível diferentes análises. Na Figura 3.a, mostra-se o VOFET completo com os três terminais, ou seja, eletrodos de *gate*, fonte e dreno. Ao utilizar apenas dois terminais, são possíveis três combinações que resultam em dispositivos elementares: (i) capacitor MIM (metal-isolante-metal) entre os eletrodos de *gate* e fonte, mostrado na Figura 3.b; (ii) diodo Schottky entre os eletrodos de fonte e dreno, Figura 3.c; e (iii) capacitor MIS (metal-isolante-semicondutor) entre os eletrodos de *gate* e dreno, com eletrodo de fonte

flutuando, conforme Figura 3.d. Portanto, no capítulo 4 é apresentada a análise com esses dispositivos de dois terminais, com o objetivo de encontrar as melhores condições para a fabricação do VOFET.

Figura 3 - Diagramas representando as possibilidades de medidas ao utilizar a arquitetura vertical. (a) VOFET com três terminais, (b) capacitor MIM entre *gate* e fonte, (c) diodo Schottky entre dreno e fonte e (d) capacitor MIS entre *gate* e dreno.



Fonte: diagramas elaborados pelo autor.

Para conhecimento prévio do leitor, informa-se que foram usadas, na análise do capítulo 4 descrita no parágrafo anterior, eletrodos de fonte de alumínio (Al) e de dreno de ouro (Au). Com esses materiais não se conseguiu o funcionamento do VOFET, mas esse estudo foi muito importante para o entendimento da estrutura e por isso foi mantido no texto. No capítulo 5, apresenta-se a fabricação do eletrodo de fonte através da evaporação de estanho (Sn) e no capítulo 6 mostra-se a viabilidade de produzir os VOFETs utilizando esse metal. Por dificuldades experimentais, não são apresentados dispositivos utilizando eletrodo de fonte de estanho e eletrodo de dreno de ouro (contato ôhmico com o P3HT). Assim, no capítulo 6, onde se discute a caracterização dos VOFETs, não são apresentadas as medidas com dispositivos de dois terminais, como no capítulo 4. Nos capítulos 5 e 6, também se avalia o efeito da deposição de uma camada isolante polimérica sobre o Al_2O_3 na formação do eletrodo de fonte.

1.2. Objetivos

Estudar a arquitetura vertical (VOFET) utilizando Al_2O_3 obtido por anodização como isolante e P3HT como semicondutor tipo-p processável por solução.

Os objetivos específicos foram:

- Caracterizar a estrutura utilizando dispositivos de dois terminais, que formam o VOFET (capacitor MIM, diodo Schottky e capacitor MIS);
- Estudar condições para a formação do eletrodo de fonte;
- Caracterizar o dispositivo como um VOFET.

2. Fundamentos teóricos

2.1. Capacitor MIM

Considerando uma geometria plana, a capacitância por unidade de área é dada por $c = \frac{\epsilon\epsilon_0}{d}$, onde ϵ_0 é a permissividade elétrica do vácuo, ϵ a constante dielétrica do material e d a espessura. Para disponibilizar uma grande quantidade de carga para condução é necessário reduzir a espessura ou aumentar a constante dielétrica, de forma a obter uma capacitância elevada. Assim, isolantes finos e com alta constante dielétrica permitem disponibilizar maior quantidade de cargas. Além disso, existem algumas exigências para utilizar os isolantes em OFETs. Eles devem possuir alta resistência à ruptura, baixa corrente de fuga, conter uma mínima quantidade de armadilhas, ser ambientalmente estáveis, facilmente processáveis e compatíveis com as etapas precedentes e subsequentes de processamento. Além disso, há um compromisso entre as características do isolante e as propriedades do transistor. Por exemplo, a alta constante dielétrica e espessura reduzida aumentam a corrente de saída e diminuem a voltagem de operação, mas em contrapartida limitam a frequência de operação e eventualmente aumentam a corrente de fuga. Assim, a escolha do isolante influencia diretamente nas características do dispositivo e faz parte do desenvolvimento do mesmo [29,30].

Obter filmes dielétricos finos, da ordem de 100 nm, que tenham boas características, principalmente baixa corrente de fuga, não é trivial. Os isolantes orgânicos oferecem a possibilidade de processamento de baixo custo por solução, mas requerem altas voltagens de operação devido à baixa constante dielétrica, sendo necessário a fabricação de camadas com pequenas espessuras. Porém, tal abordagem resulta em altas correntes de fuga devido a defeitos existentes na fina camada orgânica. Por outro lado, os isolantes inorgânicos de alta constante dielétrica apresentam boas propriedades, mas requerem processamento sofisticado. Uma alternativa é o uso do Al_2O_3 obtido pelo processo de anodização, que apresenta constante

dielétrica relativamente alta, baixa corrente de fuga e é obtido por um procedimento simples e de baixo custo [31,32].

Para caracterizar o dielétrico, usa-se a denominada estrutura MIM. Esse dispositivo é útil para o estudo do filme dielétrico permitindo medir o valor de capacitância e, conseqüentemente, a espessura ou constante dielétrica do material. É útil também para obter a corrente de fuga através do material, pela medida de corrente em função da voltagem [33,34]. Ressalta-se que na estrutura de um VOFET, como mostrado nas Figura 2.b e Figura 3.b, a célula capacitiva é um dispositivo MIM.

2.2. Diodo Schottky

O diodo Schottky é um dispositivo de dois terminais que consiste em uma barreira Schottky, ou barreira de injeção, um semicondutor e um contato ôhmico. Sua principal função é ser um elemento retificador, permitindo que a corrente com polarização direta seja muito maior do que com polarização reversa.

Na junção entre um metal e um semicondutor, pode ocorrer a formação de contatos retificadores ou ôhmicos. Com o objetivo de evitar a formação de uma barreira de energia, denominada barreira Schottky, é necessário que o contato seja ôhmico e, para isso, a função trabalho do metal deve ser bastante próxima a do semicondutor. É fácil encontrar um metal que seja bom injetor de buracos em semicondutores tipo-p, sendo o ouro a escolha comum. Por outro lado, encontrar um metal que seja bom injetor de elétrons, em semicondutores tipo-n, é mais difícil, pois para isso é necessário um metal com baixa função trabalho e tais metais são altamente reativos [35]. Uma opção para obter um contato eficiente para portadores de cargas negativas é a deposição de uma camada de CsO, como uma camada injetora de elétrons, entre o metal e o semicondutor [36,37].

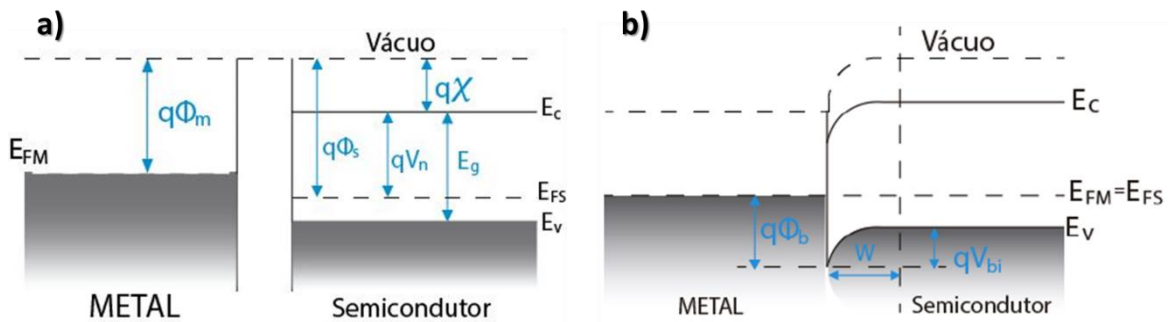
São apresentados, nas Figura 4.a e Figura 4.b, os diagramas de banda para o contato entre metal e semicondutor tipo-p, antes e depois da junção entre eles, na ausência de voltagem externa. Esta ilustração refere-se ao caso ideal, no qual o contato está livre de efeitos de interface. Na Figura 4, E_{FM} é o nível de Fermi do metal, E_{FS} é o nível de Fermi do semicondutor, χ é a afinidade eletrônica, E_g é a energia de *gap*, V_n é a diferença entre a banda de condução e o nível de Fermi do semicondutor. Devido à diferença entre a função trabalho do metal (ϕ_m) e a função trabalho do semicondutor (ϕ_s), existe uma barreira de injeção ($q\phi_b$) dada por:

$$q\phi_b = E_g - q(\phi_m - \chi) \quad (1)$$

A barreira que os portadores de carga do semicondutor precisam superar para alcançar o metal, é denominada potencial de *built-in* (V_{bi}). Na ausência de campo externo, a barreira é definida por:

$$V_{bi} = V_n - \phi_m = \phi_s - \phi_m \quad (2)$$

Figura 4 - Diagramas de bandas para um semicondutor tipo-p: (a) antes e (b) após a junção entre metal e semicondutor.



Fonte: Ilustrações elaboradas pelo autor.

A depleção dos portadores de carga da interface entre metal e semicondutor cria uma região denominada região de depleção, representada pela distância W na Figura 4.b. Conforme aumento da polarização reversa, os portadores de carga se afastam da interface metal/semicondutor, o que aumenta a região de depleção. A largura da região de depleção pode ser calculada pela equação

$$w = \sqrt{\frac{2\varepsilon_s}{qN_A} \left(V_{bi} - V - \frac{kT}{q} \right)} \quad (3)$$

onde ε_s , é a constate dielétrica do semicondutor, N_A a a densidade de portadores e V a voltagem aplicada [38]. A modificação na voltagem externa resulta na mudança da carga armazenada na região de depleção. Esta carga é associada à uma capacitância, denominada de capacitância de barreira. Portanto, a capacitância associada à barreira Schottky é dependente da voltagem aplicada, conforme a Equação 4.

$$C^{-2} = \frac{2}{q\varepsilon_s N_A} \left[V_{bi} - V - \frac{kT}{q} \right] \quad (4)$$

Assim, N_A e V_{bi} podem ser calculados a partir do gráfico de C^{-2} versus V .

As características de corrente *versus* voltagem de um diodo Schottky, para polarização direta, obedecem ao modelo de emissão termiônica, dado por:

$$I = I_S \left[\exp \left(\frac{qV_D}{nkT} \right) - 1 \right] \quad (5)$$

onde q é a carga elementar, V_D a voltagem aplicada no diodo, k a constante de Boltzmann e T a temperatura absoluta. O fator n é um parâmetro adimensional denominado fator de idealidade, que é incluído na Equação 5 para abranger os comportamentos não ideais. I_S é dado por:

$$I_S = AA^* T^2 \exp \left(\frac{q\phi_b}{kT} \right) \quad (6)$$

onde A é a área do eletrodo, A^* ($= 8,6 \text{ cm}^{-2}\text{K}^{-2}\text{A}$) é a constante de Richardson e ϕ_b a altura da barreira Schottky do diodo.

Um dos parâmetros que faz o comportamento do diodo desviar do ideal, é a existência de uma resistência em série (R_s) referente ao volume do semicondutor, definido entre a camada de depleção e o contato ôhmico [39]. Devido à existência de R_s , a voltagem no diodo é dada por $V_D = V - IR$, de forma que quando $V_D > \frac{3kT}{q}$ a Equação 5 é reescrita como:

$$I = I_S \exp \left[\frac{q(V-IR)}{nkT} \right]. \quad (7)$$

Cheung propôs uma abordagem para determinar os valores de n , ϕ_b e R_s a partir do comportamento da corrente versus voltagem [40]. Ao derivar a Equação 7 e rearranjar os termos, obtém-se a Equação 8:

$$\frac{dV}{d \ln(I)} = n \frac{kT}{q} + IR_s \quad (8)$$

sendo R_s a inclinação e o termo nkT/q a interceptação do eixo y, para o gráfico de $dV/d \ln(I)$ versus I . Para avaliar ϕ_b , foi definida uma função $H(I)$, dada por:

$$H(I) = V - n \frac{kT}{q} \ln \left(\frac{I}{AA^*T^2} \right) = IR_s + n\phi_B \quad (9)$$

A interceptação do eixo y fornece o valor de $n\phi_B$, enquanto que a inclinação da reta fornece uma segunda determinação de R_s , usado para confirmar a validade da abordagem. Para os diodos de silício, o fator de idealidade é próximo de 1 [39,40], enquanto que para os materiais orgânicos, como o P3HT, encontram-se valores até 5 [35,41,42].

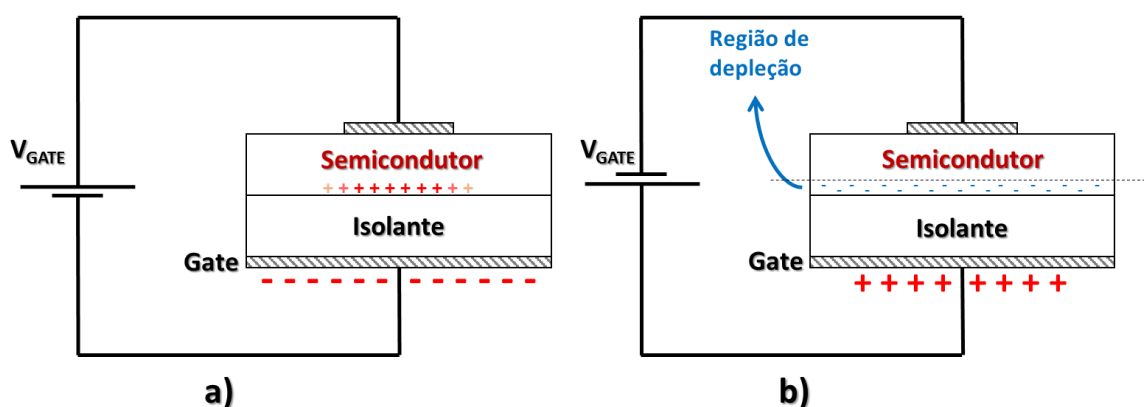
2.3. Capacitor MIS

Como a própria terminologia sugere, o capacitor MIS consiste em um dispositivo composto por um eletrodo metálico denominado eletrodo de *gate*, uma camada de isolante e outra semicondutora. De maneira que os materiais de interesse são dispostos em camadas planas sobrepostas umas às outras, como ilustrado pela Figura 5. Tal dispositivo é uma valiosa ferramenta para o estudo de propriedades dos materiais e de suas interfaces [43]. É possível produzir capacitores MIS em duas diferentes arquiteturas denominadas de *top-gate* e *bottom-gate*. Como seus princípios de operação são análogos, para fins de ilustração serão discutidos, a seguir, o princípio de funcionamento para a arquitetura *bottom-gate*.

Ao se aplicar uma voltagem externa, positiva ou negativa, no *gate* de um capacitor MIS ideal, existem três diferentes situações de equilíbrio. Ao considerar um semicondutor tipo-p, que é o caso do P3HT, tem-se:

Acumulação: quando a voltagem externa aplicada ao *gate* é negativa, os portadores de carga positivos do semicondutor são atraídos para a interface semicondutor/isolante, criando assim uma região de acúmulo de cargas. Dessa forma, o semicondutor contribui apenas como um eletrodo. Diz-se então que o capacitor MIS está em acumulação (Figura 5.a).

Figura 5 - Representação esquemática do capacitor MIS, com arquitetura *bottom-gate*, em (a) acumulação e em (b) depleção.



Fonte: Ilustrações elaboradas pelo autor.

Depleção: ao aplicar uma voltagem externa positiva no *gate*, os portadores de carga positiva do semicondutor são repelidos da interface semicondutor/isolante. É importante ressaltar que portadores de carga negativa não se acumulam junto ao isolante devido à sua baixa mobilidade, sendo o equilíbrio estabelecido por cargas negativas fixas distribuídas numa região próxima à interface, denominada camada de depleção. Assim, quanto maior é essa voltagem externa, mais extensa é a região de depleção e a contribuição do volume do semicondutor. Então, neste caso, diz-se que o capacitor MIS está em depleção (Figura 5.b). Para os semicondutores orgânicos, a camada de depleção pode ocupar toda a espessura do filme.

Inversão: Ao aumentar positivamente a voltagem aplicada ao *gate*, a região de depleção aumenta até um valor máximo. A partir dessa voltagem, diz-se que o capacitor MIS está em regime de inversão, pois passa a se comportar como um semicondutor tipo-n. Porém, nos filmes finos de semicondutores orgânicos, como a camada de depleção pode ocupar todo o filme

semicondutor e a mobilidade dos portadores minoritários é muito baixa, se observa o regime de inversão.

A partir da espectroscopia de impedância, é possível analisar o comportamento da capacitância e perda dielétrica versus frequência e voltagem. Com essas medidas é possível calcular parâmetros importantes do semicondutor como resistividade (ρ), densidade de portadores (N_A) e mobilidade (μ).

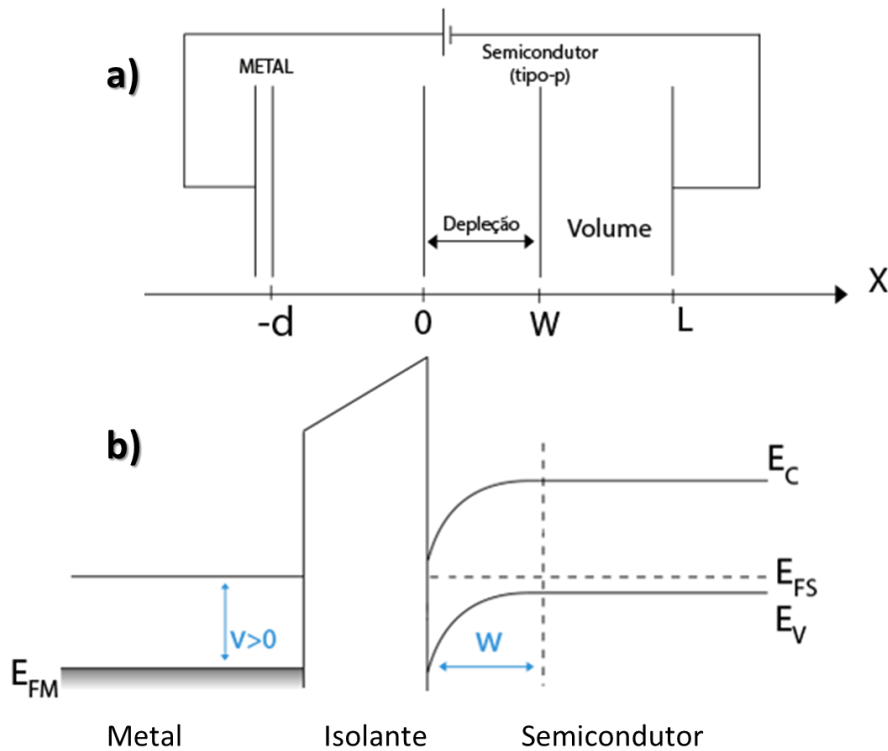
2.3.1. Capacitância em função da voltagem

A principal característica de um capacitor MIS é a variação de sua capacitância em função da voltagem de polarização do *gate*. Aplicando-se um pequeno sinal alternado em série com a polarização, pode-se medir a capacitância em função desta polarização [44]. Considerando novamente um semicondutor tipo-p, tem-se que para voltagens negativas, o dispositivo encontra-se em regime de acumulação, assim a capacitância do dispositivo é exclusivamente a capacitância do isolante (Figura 5.a). Quando a voltagem do *gate* aumenta para valores positivos (originando a camada de depleção), a capacitância é uma soma em série da capacitância do isolante (C_I) e da capacitância da região de depleção (C_D).

Apresentam-se, na Figura 6, os diagramas de polarização e de bandas de energia, para um semicondutor tipo-p com voltagem positiva aplicada no metal. No diagrama da Figura 6.a, d é a espessura do isolante, W a camada de depleção e L a espessura do semicondutor. No diagrama de banda presente na Figura 6.b, E_{FM} é o nível de Fermi do metal, E_{FS} o nível de Fermi do semicondutor, E_V o nível de energia da banda de valência e E_C o nível de energia da banda de condução. Quando é aplicada uma voltagem positiva no metal, o campo elétrico gerado no isolante afasta os portadores de carga positivos do semicondutor, restando apenas uma região com cargas sem mobilidade, que é a região de depleção (Figura 6). Considerando o diagrama de bandas da Figura 6.b, a voltagem positiva no metal faz com que haja um entortamento para baixo nas bandas de energia do semicondutor. Desse modo, os portadores de carga presentes na

banda de valência são afastados da interface isolante/semicondutor. Em um dispositivo ideal, onde não existem estados interfaciais ou cargas fixas, a mudança do regime de acumulação para o de depleção (*flat-band*) ocorre em 0 V. No entanto, cargas fixas no isolante podem deslocar a curva fazendo com que o *flat-band* venha a ocorrer para diferentes valores de voltagens.

Figura 6 - Diagramas (a) de polarização e (b) de bandas de energia para o dispositivo metal/isolante/semicondutor (MIS) em depleção.



Fonte: Ilustrações elaboradas pelo autor.

Uma aplicação importante do capacitor MIS é a determinação da densidade de portadores do semicondutor (N_A). O cálculo de N_A pode ser feito através da análise de Mott-Schottky,

$$N_A = \frac{2}{q\epsilon_s\epsilon_0 A^2} \left[\frac{d}{dV_G} \left(\frac{1}{C} \right)^2 \right]^{-1} \quad (10)$$

onde $q = 1,6 \times 10^{-19}$ C é a carga elementar, ϵ_s é a constante dielétrica do semicondutor, $\epsilon_0 (= 8,85 \times 10^{-12} \text{ C}^2 \text{ N}^{-1} \text{ m}^{-2})$ é a permissividade elétrica para o vácuo, A a área efetiva do eletrodo e C a capacitância [45]. A partir da curva de capacitância *versus* voltagem, em frequências muito menores que a de relaxação Maxwell-Wagner, plota-se o gráfico de C^{-2}

versus V . A inclinação da parte linear da curva fornece um valor constante de N_A . Utiliza-se a Equação 11 para determinar a mobilidade dos portadores de carga, sendo ρ_s a resistividade do semiconductor, N_A a densidade de portadores e q a carga fundamental.

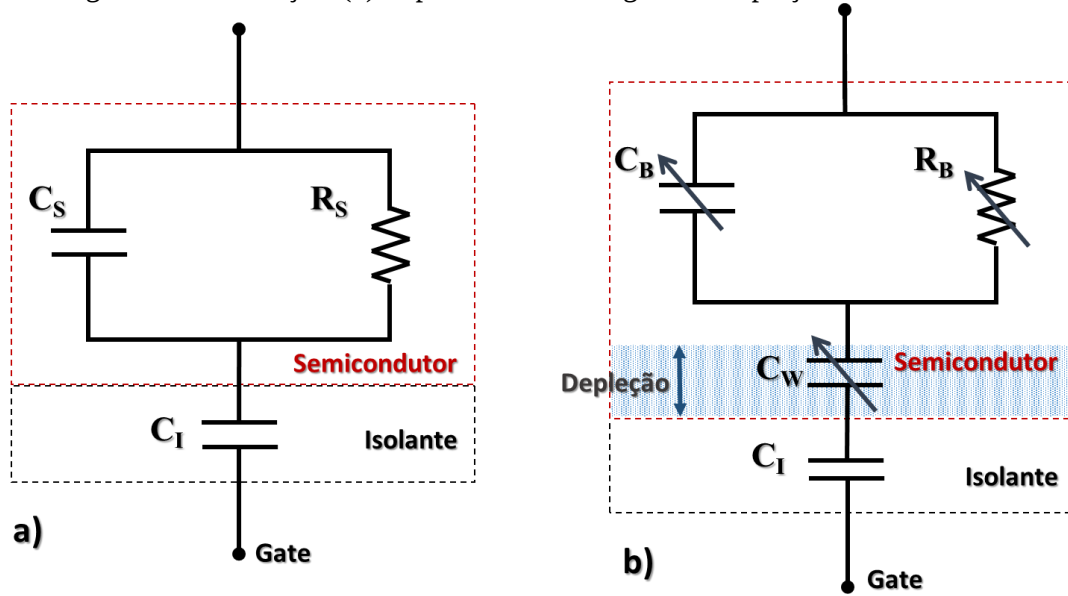
$$\mu = \frac{1}{qN_A\rho_s} \quad (11)$$

2.3.2. Capacitância e perda dielétrica em função da frequência

Além da polarização elétrica com corrente contínua (DC) aplicada ao dispositivo, é comum analisar seu comportamento elétrico em função da frequência de um sinal de corrente alternada (AC) imposto a este. Para entender o comportamento do capacitor MIS em termos desta variação de frequência AC, é muito útil a representação do dispositivo da Figura 5 por um circuito equivalente, como esquematizado na Figura 7. Quando dois materiais de constantes dielétricas e condutividades distintas estão em contato, como é o caso do capacitor MIS, a capacitância real e imaginária (perda) em função da frequência da voltagem AC, mostra uma relação típica conhecida como dispersão Maxwell-Wagner.

A resposta do capacitor MIS em acumulação e depleção pode ser visualizada através do modelo de circuito equivalente [46]. Neste circuito simplificado, o isolante é representado por um capacitor de capacitância C_i , enquanto o semiconductor é representado por resistor R_s em paralelo com um capacitor C_s , correspondentes aos processos de perda e armazenamento de energia, respectivamente. No circuito equivalente para o regime de depleção (Figura 7.b), é acrescentado o capacitor C_w para representar a capacitância referente à camada de depleção, sendo C_B e R_B a capacitância e resistência referentes ao volume do semiconductor.

Figura 7 - Modelo de circuito equivalente para o diagrama apresentado na Figura 5. (a) Capacitor MIS no regime de acumulação. (b) Capacitor MIS no regime de depleção.



Fonte: Ilustrações elaboradas pelo autor.

No regime de acumulação e em baixas frequências, a capacitância do dispositivo corresponde a capacitância do isolante C_I . Com o aumento da frequência, a capacitância do dispositivo decresce, atingindo um valor correspondente à capacitância da associação em série do isolante com a do semicondutor. Quando o dispositivo está operando em regime de depleção, a capacitância em baixas frequências corresponderá à soma em série da capacitância do isolante C_I , com a da depleção C_W .

A perda dielétrica do dispositivo é geralmente pequena em baixas frequências, porque os portadores de carga não acompanham o campo elétrico oscilante. O aumento da frequência causa o aumento da perda dielétrica passando por um ponto de máximo, seguido de acentuado declive. O tempo de relaxação do dispositivo é dado por $\tau_R = R_S(C_I + C_S)$ e a frequência de relaxação, onde ocorre o pico da perda, é dada pela Equação 12.

$$f_R = \frac{1}{2\pi\tau_R} = \frac{1}{2\pi R_S(C_I + C_S)} \quad (12)$$

Com o aumento da frequência, a reatância de C_S (dada por $1/j\omega C$) diminui, de forma que a contribuição de C_S se torna mais importante. Então, a capacitância medida é a soma em série da capacitância do isolante com a do volume do semiconductor dada pela Equação 13.

$$\frac{1}{C_{med}} = \frac{1}{C_I} + \frac{1}{C_S} \quad (13)$$

Os parâmetros mais importantes do semiconductor que serão calculados são: resistividade (ρ_S), densidade (N_A) e a mobilidade dos portadores (μ). Partindo da equação da capacitância de um capacitor de placas paralelas, Equação 14, é possível estimar a espessura da camada semicondutora a partir da Equação 15:

$$C = \frac{\epsilon_0 \epsilon A}{d} \quad (14)$$

$$d_S = \frac{\epsilon_0 \epsilon_S A}{C_S}. \quad (15)$$

A resistência (R_S) do filme semiconductor é calculada a partir da Equação 12. Com o valor da resistência e a Equação 16, calcula-se a resistividade do semiconductor.

$$\rho_S = \frac{R_S A}{d_S} \quad (16)$$

sendo A a área do eletrodo e d_S a espessura do filme semiconductor.

Como apresentado no tópico anterior, a densidade de dopagem (N_A) é calculada usando a Equação 10. Então, a partir dos valores de N_A e ρ_S , obtido pela Equação 10 e 16, calcula-se a mobilidade dos portadores (μ) através da Equação 11.

2.4. Transistores orgânicos de efeito de campo (OFET)

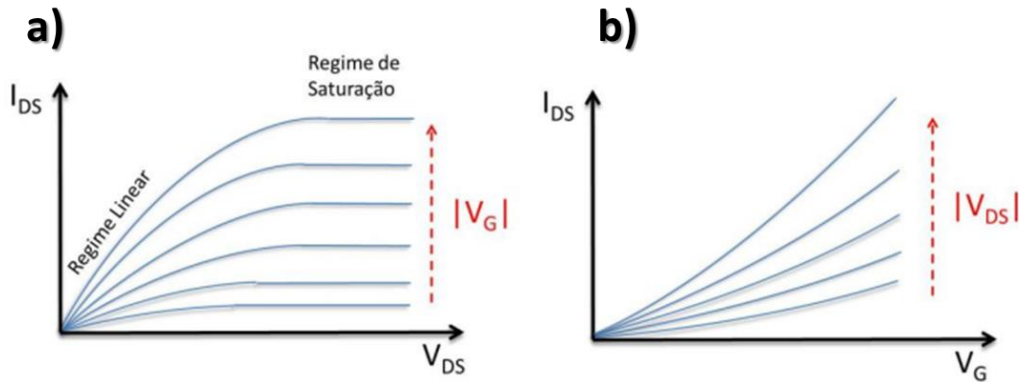
Pesquisas em transistores orgânicos foram iniciadas em 1980 com o objetivo de investigar propriedades dos semicondutores orgânicos, como a mobilidade dos portadores [47]. Em virtude da baixa densidade de cargas e da baixa mobilidade nesses materiais, os transistores orgânicos normalmente operam com altas voltagens e baixa densidade de corrente. Como dito na introdução, diferentes abordagens têm sido realizadas visando melhorar essas características, as quais dividem-se, basicamente, em duas frentes de investigação: i) a busca por novos materiais com melhores propriedades e ii) o desenvolvimento de dispositivos usando estruturas otimizadas. Além disso, é de fundamental importância o desenvolvimento dos processos tecnológicos de fabricação, o estudo de dispositivos baseados em novos princípios de operação e a investigação de interfaces, superfícies e das morfologias.

No transistor, uma polarização entre o dreno e a fonte (V_{DS}) produz uma corrente (I_{DS}) quando em acumulação, devido à existência de portadores livres na interface. A carga para condução, disponível no canal, é induzida pela capacitância do *gate* ($Q = CV_G = \frac{\epsilon\epsilon_0 A}{d}$). Assim, I_{DS} será maior e a tensão de operação será menor quando isolantes finos e com alta constante dielétrica são utilizados. Entretanto, há um compromisso destes parâmetros com o desempenho do transistor, pois como dito anteriormente, um alto valor de capacitância reduz a frequência de operação. A corrente I_{DS} é dada por $I_{DS} = \frac{V_{DS}}{R_{Canal}} = \sigma \frac{W}{l} V_{DS}$, onde a condutividade pode ser escrita como $\sigma = q\mu N_a$. Assim, a corrente é limitada pelo número de portadores disponíveis para condução (N_a) e pela mobilidade (μ) destes. Como a mobilidade e a densidade de portadores em semicondutores orgânicos é baixa, a fim de se aumentar a corrente e reduzir a voltagem de operação é necessário que os canais dos transistores tenham uma grande relação entre a largura e o comprimento (W/l). Para alcançar valores razoáveis de corrente é necessário um canal com comprimento da ordem de 100 μm (ou menor). Para produzi-los são necessários

sofisticados processos de litografia, os quais são incompatíveis com a premissa da eletrônica orgânica de produção de circuitos baratos e por técnicas simples.

Independentemente da arquitetura escolhida, o perfil de operação de um transistor pode ser avaliado a partir de dois tipos de curvas geradas através de medidas elétricas DC do dispositivo. Estas curvas, denominadas de curvas de saída e de transferência, estão ilustradas na Figura 8.a e Figura 8.b, respectivamente.

Figura 8 - Curvas características de um transistor: (a) curva de saída e (b) curva de transferência.



Fonte: Figuras adaptadas da referência 48.

Para a obtenção da curva de saída de um transistor (Figura 8.a) varia-se V_{DS} e mantém constante a voltagem no *gate* (V_{GATE}). A curva de transferência (Figura 8.b) é obtida variando-se continuamente V_{GATE} para diferentes valores constantes de V_{DS} . Em ambas as situações, I_{DS} é mensurada. Essas curvas nos permitem obter informações sobre o dispositivo. Por exemplo, permite calcular mobilidade, voltagem limiar de chaveamento e estudar efeitos de estados interfaciais.

O comportamento da corrente elétrica I_{DS} pode ser descrito pela Equação (17):

$$I_{DS} = \frac{wC_I}{l} \mu \left[(V_G - V_{TH}) V_{DS} - \frac{1}{2} V_{DS}^2 \right] \quad (17)$$

onde C_I é a capacitância do isolante por unidade de área e V_{TH} é a voltagem limiar de chaveamento (*threshold voltage*), definida como a voltagem do *gate* para a qual o canal inicia a condução da fonte para o dreno.

Usualmente a mobilidade é calculada para o regime de saturação, onde $V_{DS} = V_G - V_{TH}$. Nesse caso, a Equação (17) é reduzida à:

$$I_{DS} = \frac{WC_I}{l} \mu \frac{(V_G - V_{TH})^2}{2} \quad (18)$$

ou seja, a inclinação da região linear em um gráfico de $I_{DS}^{1/2}$ em função de V_{GATE} é numericamente igual a $(WC_I\mu/2l)^{1/2}$.

Além da mobilidade (μ) e da voltagem limiar (V_{TH}), outros parâmetros importantes na caracterização de um OFET são a razão de corrente entre os estados ligado e desligado (*on/off*) e a variação da voltagem na região sublimiar (*S - subthreshold swing*). A razão *on/off* é definida como a relação de I_{DS} entre os estados ligado e desligado, enquanto o fator *S* é a medida da rapidez com que o dispositivo vai de um estado para o outro, comumente expresso em volts/década [49].

2.5. Transistores orgânicos de efeito de campo com arquitetura vertical (VOFET)

Considerando a baixa mobilidade dos portadores de carga dos semicondutores orgânicos, existe uma limitação natural dos OFETs convencionais. Para obter maiores correntes, pode-se usar materiais com maiores mobilidades ou arquiteturas que permitam a fabricação de canais menores. Uma abordagem interessante para contornar tal limitação é o aprimoramento da estrutura do dispositivo, visando melhores desempenhos. Conforme foi discutido na introdução, uma maneira de atingir melhores desempenhos é o estudo de um transistor onde as camadas são empilhadas verticalmente, de forma que o semicondutor esteja localizado entre o eletrodo intermediário (fonte) e o eletrodo do topo (dreno) [17]. Assim, o

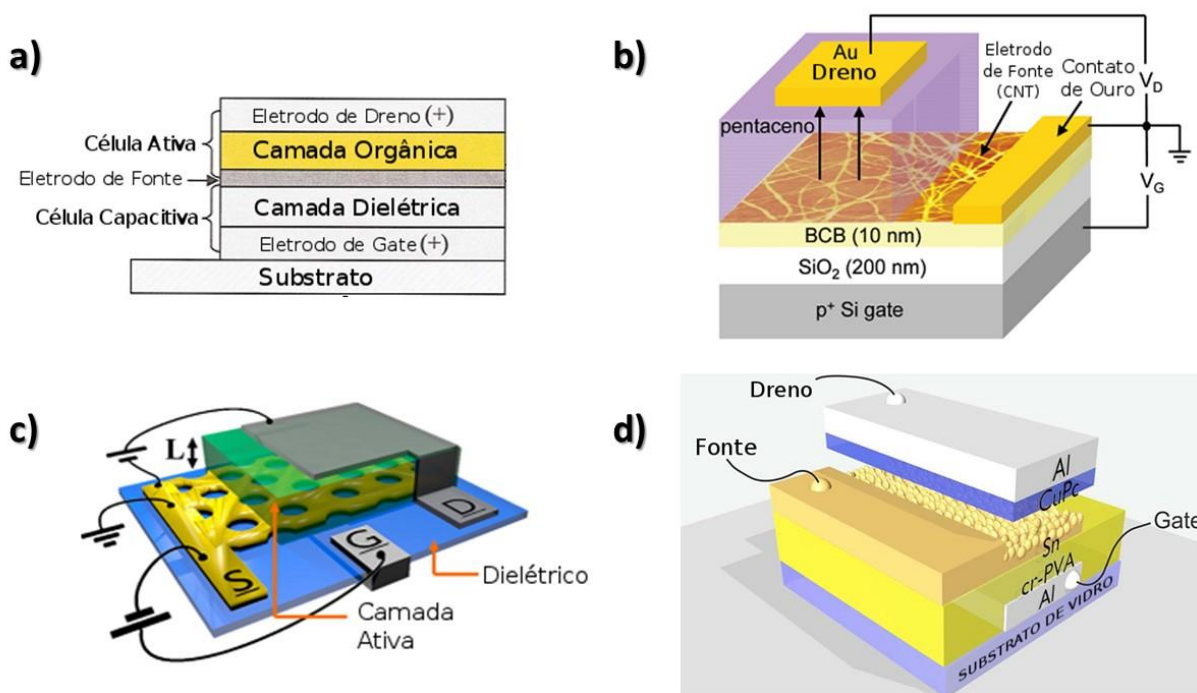
comprimento do canal, ou seja, a distância entre os eletrodos de fonte e dreno, é a própria espessura do semicondutor. Essa estratégia torna viável a fabricação de dispositivos com canais da ordem de centenas de nanômetros, sem a necessidade de métodos de fabricação caros e sofisticados, como os processos de litografia. Tal dispositivo recebeu o nome de transistor orgânico de efeito de campo com arquitetura vertical (VOFET). Essa nomenclatura foi proposta por *Yang*, no artigo publicado em 2004 [17]. Como já descrito na introdução, o VOFET é composto por três camadas condutoras, que são os eletrodos de *gate*, fonte e dreno. Entre os eletrodos de *gate* e fonte existe uma camada dielétrica, formando a célula capacitiva. Entre os eletrodos de fonte e dreno, existe o material semicondutor orgânico, formando a célula ativa.

A título de curiosidade, é válido citar que há outros tipos de transistores verticais que podem ser produzidos usando semicondutores orgânicos como, por exemplo: tríodo com grade polimérica (PGT) [50], tríodo vertical orgânico (VOT) [51,52], transistor orgânico de indução estática (OSITs) [53], transistor de corrente limitada por cargas espaciais (SCLT) [54] e transistor orgânico de base metálica (MBOT) [55,56]. Para mais detalhes sobre essas outras possíveis arquiteturas, consultar as referências 20,57. Ressalta-se que o presente estudo é dedicado aos transistores verticais de efeito de campo, os VOFETs.

Para o funcionamento de um VOFET, é necessária uma atenção especial para o eletrodo intermediário que é depositado sobre a camada dielétrica, ou seja, o eletrodo de fonte. Tal eletrodo deve ser perfurado, ou poroso, para ser permeável ao campo elétrico do *gate*. Na prática, alguns trabalhos se concentram na obtenção do eletrodo de fonte adequado, das quais quatro abordagens foram destacadas nessa dissertação. A primeira é utilização de uma camada metálica com rugosidade da ordem da espessura do filme, diagrama presente na Figura 9.a, como proposto inicialmente por *Yang* [17,22,23]. A segunda é pela utilização de nanotubos de carbono que é uma abordagem difundida principalmente por *Rinzler*, diagrama presente na Figura 9.b, como destacam os trabalhos de *Liu* e *McCarthy* [21,24]. A terceira é através de

padrões tipo grade, diagrama presente na Figura 9.c, obtidos utilizando máscaras de sombra, ou nanoesferas [25–27]. A quarta é a abordagem sugerida por *Hümmelgen*, que estuda a evaporação de uma camada de Sn, diagrama presente na Figura 9.d, para formar o eletrodo de fonte desejado [28].

Figura 9 - Estruturas de VOFETs encontradas na literatura: (a) VOFET proposto por *Yang*, (b) utilizando nanotubo de carbono como eletrodo de fonte, (c) utilizando eletrodo de fonte perfurado e (d) utilizando eletrodo de Sn.



Fonte: Figuras retiradas dos artigos presentes nas referências 58, 27, 17 e 28.

Yang e *Rinzler* [21], afirmam que o eletrodo de fonte não deve ser tomado literalmente como uma estrutura perfurada. No entanto os resultados mais consistentes são justamente aqueles apresentados pelo grupo de *Tessler*, que utilizam eletrodos com perfurações bem definidas. Uma ideia geral sobre os artigos de VOFET publicados pelo grupo de *Tessler*, principalmente escritos por *Ben-Sasson*, é encontrada no item 7 da referência 59.

Segundo o modelo de eletrodo de fonte perfurado, estudado por *Tessler* e co-autores, o VOFET funciona como um diodo Schottky e a função do *gate* é mudar a característica do eletrodo de fonte, quanto à injeção de cargas [26,59]. Essa é uma descrição que pode ser

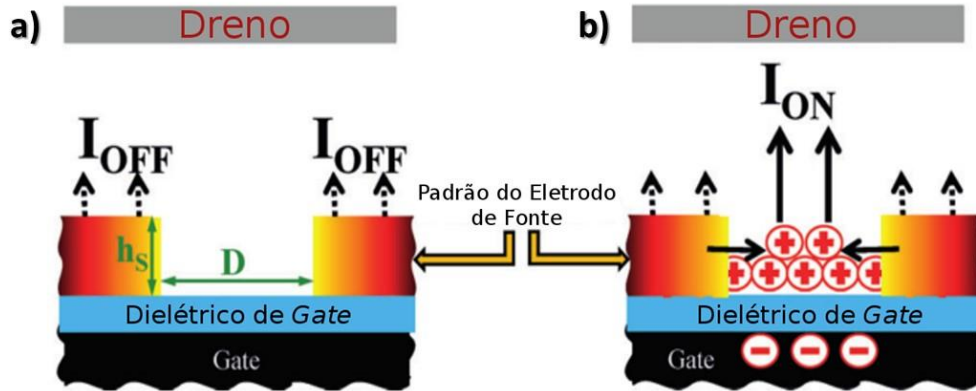
aplicada para construirmos um modelo simplificado. Considerando um semicondutor do tipo-p e um eletrodo de fonte bloqueante, existe uma barreira Schottky, devido à diferença entre o nível de Fermi do metal e o mais alto orbital molecular ocupado (HOMO) do semicondutor. Essa barreira limita a injeção das cargas do eletrodo de fonte para o semicondutor. Como é apresentado na Figura 10.a, nessa situação a corrente flui a partir do topo do eletrodo de fonte, sendo descrita pela teoria da emissão termiônica reforçada pelo campo, ou corrente limitada por contato (CL), que é descrita pela Equação 19:

$$J_{off} = q\mu N_A \exp \left[-\frac{q}{kT} \left(\phi_b - \sqrt{\frac{qV_{DS}}{4\pi\epsilon_0\epsilon l_{off}}} \right) \right] \frac{V_{DS}}{l_{off}} (1 - FF) \quad (19)$$

onde l_{off} é a distância entre o topo do eletrodo de fonte e o eletrodo de dreno. O parâmetro FF é o fator de preenchimento das perfurações do padrão do eletrodo de fonte, definido como a razão entre a área perfurada e a área total. A Equação 19 refere-se à densidade de corrente no estado desligado (J_{off}), ou seja, quando não há polarização no *gate*. O fator $(1 - FF)$ é incluído na Equação 19 para indicar que a corrente no estado desligado só flui do topo do eletrodo de fonte (ilustrado na Figura 10.a).

Quando o *gate* é polarizado negativamente, a célula capacitiva é carregada e a barreira de injeção diminui [27], atraindo cargas positivas para o eletrodo de fonte. Ressalta-se que estamos tratando do caso em que o eletrodo de fonte é perfurado, ou seja, permeável ao campo. Assim, a área perfurada serve como um reservatório ilimitado de cargas, similar a definição de contato ôhmico. Esse fenômeno é denominado contato virtual [26] e está representado na Figura 10.b.

Figura 10 – Diagrama representado o VOFET, ilustrando que (a) a corrente no estado desligado flui do topo do eletrodo de fonte e (b) com voltagem negativa aplicada ao *gate*, a corrente do estado ligado flui do contato virtual formado.



Fonte: Figuras adaptadas da referência 59.

Devido às perfurações do eletrodo de fonte, o campo elétrico produzido pelo capacitor carregado não se anula completamente na interface deste eletrodo com o semicondutor e induz o acúmulo de cargas positivas na sua proximidade. Assim, a altura efetiva da barreira de potencial para a injeção de buracos é reduzida, permitindo a injeção de cargas positivas do eletrodo de fonte para o semicondutor. Ao aplicar uma voltagem negativa no eletrodo de dreno, a corrente flui do contato virtual até o mesmo. Com voltagem entre fonte e dreno constante, a voltagem no *gate* controla a carga armazenada no capacitor e, portanto, controla a altura efetiva da barreira de injeção. No caso em que a voltagem aplicada ao *gate* é suficiente para o dispositivo atingir o estado ligado, a corrente entre fonte e dreno é limitada quase que exclusivamente pela mobilidade do volume do semicondutor e, então, pode ser descrita usando o modelo da corrente limitada por carga espacial (SCLC), de acordo com a Equação 20:

$$J_{on} = \frac{9}{8} \epsilon_0 \epsilon \mu \frac{V_{DS}^2}{L^3} FF \quad (20)$$

Neste caso, o FF é incluído na equação para indicar que a corrente flui a partir do contato virtual, ou seja, da área perfurada no eletrodo de fonte.

Como apontado inicialmente por *Ben-Sasson* e coautores, do ponto de vista do mecanismo de funcionamento o VOFET pode ser considerado um transistor de filme fino tipo Schottky [59]. O *review* escrito por *Lüssem* também se refere aos dispositivos proposto por *Yang* e por *Ben-Sasson* como Transistor Orgânico de Barreira Schottky (OSBT) [20]. Apesar dessa nomenclatura ser apropriada, nessa dissertação é utilizado o termo VOFET.

No caso de um OFET convencional, considerando um semiconductor tipo p, é necessário que os eletrodos de fonte e dreno tenham o nível de Fermi próximo ao HOMO do semiconductor. Para o funcionamento de um dispositivo do tipo-n, o nível de Fermi dos eletrodos deve ser próximo ao mais baixo orbital molecular desocupado (LUMO) do semiconductor. Por outro lado, para o funcionamento de um VOFET, é necessário que exista uma barreira de injeção de cargas entre o eletrodo de fonte e o semiconductor de forma que o dispositivo esteja naturalmente desligado, passando ao estado ligado conforme voltagem aplicada no *gate*. Com relação ao eletrodo de dreno, são reportados trabalhos utilizando eletrodos que formam contato ôhmico ou eletrodos que formam contato bloqueante [27,60].

Uma diferença fundamental entre os OFETs convencionais e os VOFETs é que enquanto no primeiro o canal é em uma dimensão (largura do eletrodo), no segundo o canal é em duas dimensões (área do eletrodo), conforme Figura 2. Essa característica fornece uma área de corte transversal extremamente grande, que combinada com o comprimento do canal bem pequeno, permite baixas voltagens de funcionamento e altas correntes de saída [21,24]. Mas, para possibilitar a comparação direta entre os dois tipos de dispositivos, é necessário converter a densidade de corrente linear dos OFETs em uma densidade de corrente planar [24].

Deve-se enfatizar que o mecanismo de funcionamento de um OFET é diferente de um VOFET. O modelo da aproximação por canal gradual, usado em OFETs [29], não é adequado para descrever os VOFETs. Como explicado por *Kleemann*, isso é devido ao fato de que para os OFETs convencionais, o campo entre dreno e fonte é perpendicular ao campo entre

gate e dreno, além de ter menor magnitude. Assim, o transporte dos portadores de carga ocorre somente no canal, que está em um plano perpendicular à interface com o dielétrico. Essa descrição simplificada não se aplica para o VOFET, pois o campo entre *gate* e fonte é paralelo ao campo entre dreno e fonte, e possuem magnitudes similares. Isso dá origem à uma complexa distribuição de campo em 3D no semiconductor orgânico. Maiores detalhes sobre a comparação entre OFETs e VOFETs podem ser encontrados na referência [61]. Uma consequência dessas especificidades é que, nos OFETs é importante a mobilidade na direção longitudinal e para os VOFETs na direção perpendicular.

3. Materiais e métodos

3.1. Materiais

Os materiais utilizados na produção dos dispositivos podem ser divididos em metais para contato elétrico (eletrodos), materiais semicondutores e isolantes (dielétricos). A seguir são apresentados brevemente os principais materiais utilizados no presente estudo.

Os eletrodos foram depositados utilizando metais tradicionais, como: Al (99%), adquirido da Sigma-Aldrich; Sn (99%) da Sigma-Aldrich*; e Au (99,95%) da Advent.

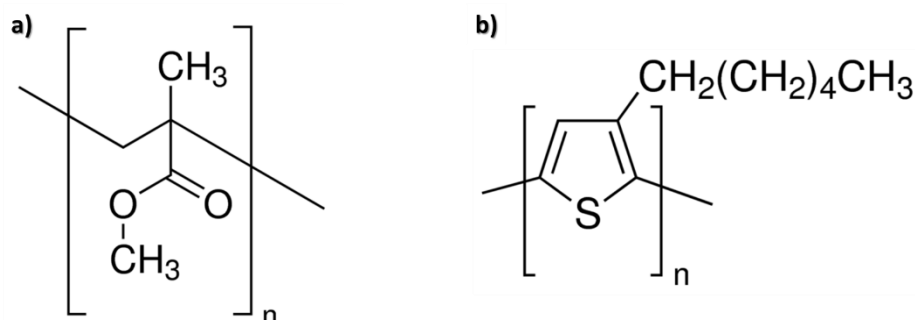
O óxido de alumínio (Al_2O_3) é um material dielétrico promissor para a eletrônica orgânica devido à sua alta constante dielétrica, fácil processabilidade e à possibilidade de ser preparado sobre diferentes tipos de substratos, inclusive sobre os flexíveis. Devido à alta constante dielétrica do Al_2O_3 , que varia entre 7 e 10 [62], e à possibilidade de se preparar filmes finos (dezenas de nanômetros), é possível obter capacitâncias da ordem de centenas de nF/cm^2 . Tais características, tornam o Al_2O_3 um material atraente para uso como isolante em VOFETs. Especialmente atraente é o Al_2O_3 obtido por anodização, que é um processo eletroquímico simples, de baixo custo, que não envolve nenhuma etapa a vácuo e com excelente controle da espessura em escala manométrica [31,63–71].

O Poli (metacrilato de metila) (PMMA) é um polímero termoplástico de superfície brilhosa e alta transparência. Tal polímero é amplamente usado como substituto para vidros inorgânicos, pois possui alta resistência ao impacto, é leve, resistente à quebras e arranhões e exibe condições de processamento favoráveis. Sua estrutura química é apresentada na Figura 11.a. Devido às suas características elétricas, o PMMA é um material atraente para o desenvolvimento de filmes dielétricos [72,73]. Para compor o dielétrico de *gate* de um OFET,

* Gentilmente cedido pelo Prof. Ivo Hümmelgen.

vários trabalhos estudam a combinação de uma camada de PMMA sobre outro material isolante, formando uma bicamada dielétrica [74,75]. O PMMA tem uma constante dielétrica 3, medida em 1 kHz e 25° C [76]. Uma visão geral de suas propriedades físicas, químicas e dielétricas podem ser encontradas nas referências 76,77.

Figura 11 – Estrutura química dos polímeros (a) PMMA e (b) P3HT.



Fonte: figuras disponíveis no site da *Sigma-Aldrich*.

O poli(3-hexiltiofeno) (P3HT)[†], cuja estrutura química é mostrada na Figura 11.b, é um conhecido polímero semicondutor da família dos polialquiltiofenos. A presença dos grupos alquílicos no anel tiofeno torna esta classe de polímeros solúveis em solventes orgânicos, possibilitando a preparação por solução desse material na forma de filmes finos. Essa característica, aliada à sua alta condutividade e boa estabilidade térmica, faz do P3HT um dos polímeros π -conjugados mais importantes e utilizados em aplicações eletrônicas [7].

3.2. Métodos de preparo

Os elétrodos de Al, Sn e Au foram obtidos por evaporação térmica a vácuo (PVD). Neste método, as camadas são depositadas pela evaporação do material de interesse a partir de uma fonte de calor (resistência elétrica). Para que um filme PVD seja formado, é necessário que o procedimento de evaporação seja feito em atmosfera rarefeita, a fim de facilitar o

[†] Neste projeto de mestrado, o P3HT utilizado foi adquirido da Sigma-Aldrich (445703).

transporte dos átomos do material de interesse da fonte quente para o substrato. Durante o processo de deposição, pode-se ainda monitorar a quantidade de material depositado através da leitura de frequência em uma balança de cristal de quartzo posicionada no interior da câmara de evaporação, próxima a localização dos substratos [78].

Os filmes de Al_2O_3 são crescidos a partir de uma camada de Al previamente existente. A anodização é realizada em duas etapas, sendo a primeira através da aplicação de uma densidade de corrente constante no eletrodo de Al, que é aplicada até alcançar a voltagem desejada. Na segunda etapa, mantém-se a voltagem constante, enquanto a corrente resultante decai exponencialmente. Ressalta-se que a anodização deve ser feita de forma que reste uma camada de Al sob o óxido, para ser utilizada como eletrodo de *gate*.

Os filmes de P3HT foram preparados através da técnica de *spin-coating*, que é um método de recobrimento de superfícies muito utilizado na preparação de filmes finos. A partir dessa técnica podem-se obter filmes finos (> 200 nm) e ultrafinos (< 200 nm) [79]. Basicamente, sua operação consiste na rotação (à velocidade controlada) de um substrato sólido no qual se deposita a solução do material de interesse. No processo de obtenção do filme, podem-se variar parâmetros operacionais como a velocidade e o tempo de rotação, além das características da solução, como a concentração, o tipo de solvente, etc. Estas variáveis influenciam diretamente as propriedades finais do filme como rugosidade, uniformidade e espessura [80].

3.3. Descrição do preparo

O primeiro passo para a preparação das amostras foi a limpeza do substrato (lâminas de vidro para microscopia da marca *Knittel*). As lâminas de vidro foram limpas com água deionizada e detergente NionLab não iônico. Foram enxaguadas em água deionizada com abundância, colocadas em um porta amostra contendo aproximadamente 80% de água e 20%

de detergente e deixadas em ultrassom durante 30 minutos a 45 °C. As lâminas foram enxaguadas com água deionizada quente, em abundância, e colocadas em porta amostras contendo apenas água ultrapura (sistema Mili-Q), onde permaneceram em banho ultrassônico por 5 minutos. Repetiu-se essa etapa mais duas vezes, com o objetivo de eliminar resíduos de detergente. Na sequência, as lâminas foram secas com fluxos de N₂ e imersas em um porta amostra contendo acetona, onde permaneceram em ultrassom por mais 20 minutos. Enfim, as lâminas limpas foram armazenadas em álcool absoluto, onde permaneceram até serem levadas ao próximo passo experimental.

As lâminas de vidro devidamente limpas foram posicionadas em uma evaporadora Edwards 306, cuja foto é apresentada na Figura 12. Com pressão de $\sim 10^{-6}$ torr, evaporou-se uma camada de ~ 150 nm de Al, em uma área de 3×20 mm² delimitada por uma máscara de sombra, para ser utilizada como eletrodo de *gate*.

Figura 12 – Foto da evaporadora Edwards Auto 306 FTM6, utilizada para evaporar os eletrodos metálicos.



Fonte: Foto tirada pelo autor.

O Al_2O_3 foi obtido pela anodização da camada de alumínio previamente evaporada. Para o preparo da solução eletrolítica, diluiu-se 0,3 g de ácido tartárico em 10 mL de água ultrapura (Milli-Q). Após a dissolução, 50 mL de etileno glicol foi adicionado à solução. Com o objetivo de ajustar o pH, adicionou-se hidróxido de amônio à solução, até atingir um pH ~ 8 . No processo de anodização, utilizou-se uma lâmina de ouro, eletrodo inerte, como cátodo e o substrato recoberto com Al como ânodo, ambos imersos na solução eletrolítica. Mostram-se, na Figura 13, as fotos do sistema utilizado. Com uma fonte de corrente Keithley 2420, na primeira etapa, aplicou-se uma densidade de corrente de $0,8 \text{ mA/cm}^2$, até atingir a voltagem necessária para obter a espessura de Al_2O_3 desejada. A relação entre a voltagem de anodização (V_A) e a espessura (d) é dada pelo fator de anodização (f_a), $d=f_a V_A$, que nesse estudo foi adotado um valor igual a $1,2 \text{ nm/V}$. Na segunda etapa, a voltagem é mantida constante por 120 segundos enquanto a corrente decresce. Obteve-se Al_2O_3 com espessuras de 10, 20, 30, 40, 50 e 60 nm. Maiores detalhes sobre o processo de anodização utilizado pelo nosso grupo de pesquisa, podem ser encontrados nas dissertações de mestrado presentes nas referências 81 e 82. Adotou-se, na maior parte do estudo, a espessura de 20 nm para a fabricação dos dispositivos.

Figura 13 – Sistema utilizado no processo de anodização.

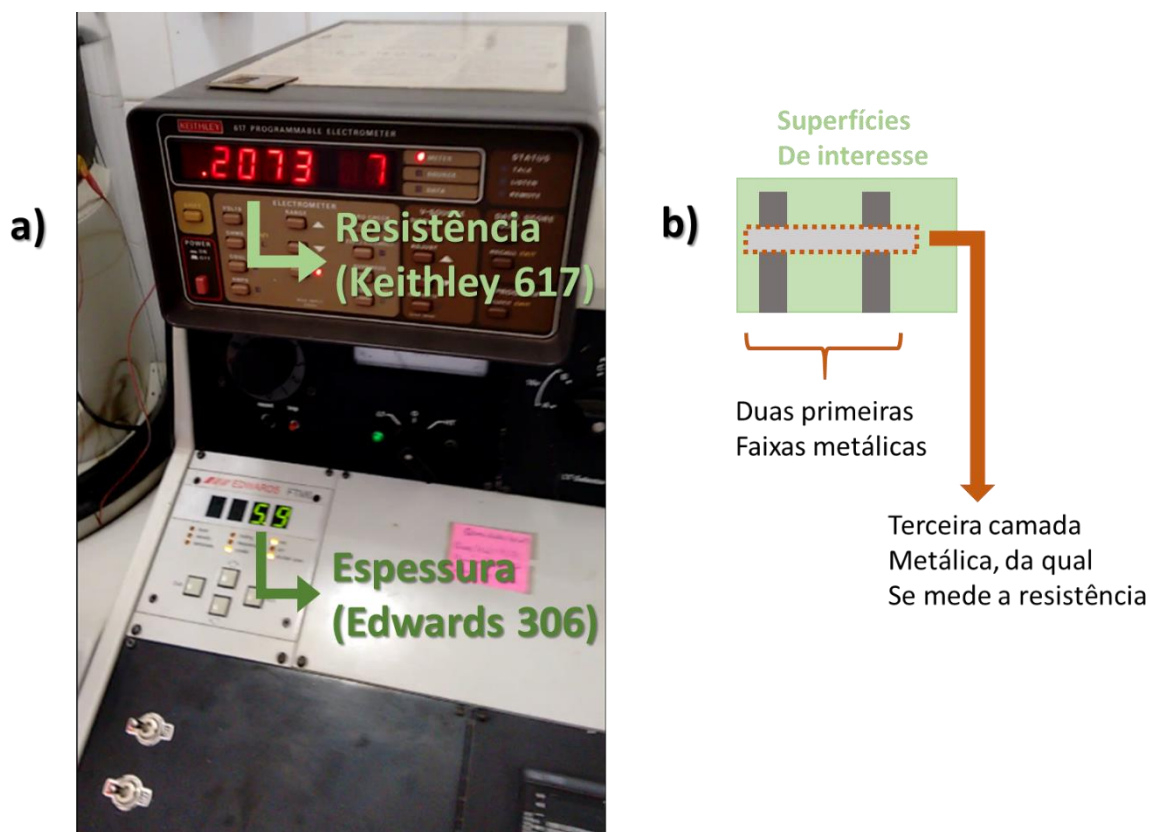


Fonte: Fotos tiradas pelo autor.

Para o estudo do eletrodo de fonte, utilizou-se o arranjo experimental apresentado na Figura 14, com o qual mediu-se a resistência de uma camada metálica durante sua

evaporação. A espessura foi controlada pelo sensor da própria evaporadora, posicionado perto dos substratos. Tal sensor é uma balança de quartzo que mede a quantidade, ou seja, a massa de material que o atinge, que é calibrado para medir o valor da espessura. Na Figura 14.a é mostrado o sistema com destaque para o eletrômetro e o medidor de espessura da evaporadora. A filmagem destes dois visores durante a evaporação permitiu recuperar a evolução da resistência em função da espessura. Para este objetivo, evaporou-se duas faixas metálicas sobre a superfície de interesse. Então, o substrato é devidamente posicionado na evaporadora e à estas faixas conectou-se um eletrômetro Keithley 617 usando conectores *feedthrough* de reserva. Esse arranjo permitiu medir a resistência entre as duas faixas, enquanto uma terceira camada metálica foi evaporada entre elas, como ilustrado no diagrama Figura 14.b.

Figura 14 – (a) Foto do eletrômetro acoplado à evaporadora. (b) Diagrama ilustrando as amostras.

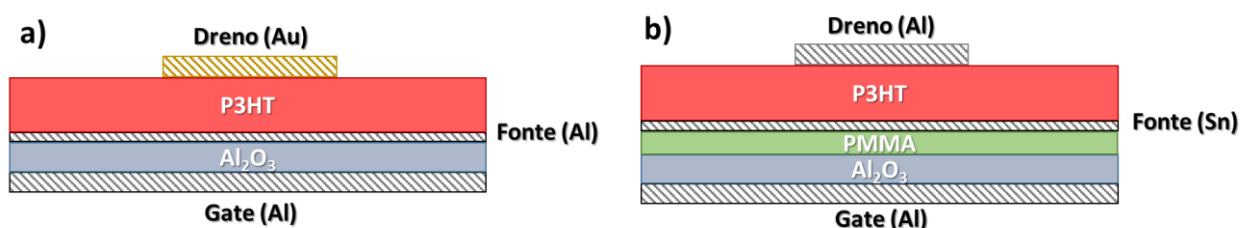


Fonte: Fotos e diagramas obtidos pelo autor.

Foram fabricados dois tipos de dispositivos, ilustrados na Figura 15. Após a anodização, as amostras foram submetidas novamente à evaporação de um metal através da máscara de sombra, sendo os eletrodos de fonte evaporados de forma perpendicular ao eletrodo de *gate*, conforme visto na Figura 16.a.

Dispositivo #1: foram fabricados utilizando Al e Au como eletrodos de fonte e dreno, respectivamente, conforme apresentado na Figura 15.a. Evaporou-se a camada de Al de 30 nm, com as taxas de evaporação informadas na seção 4.1. Como visto na Figura 16.b, foram evaporados eletrodo de dreno de Au (~70 nm). Os resultados para esse dispositivo serão discutidos no Capítulo 4.

Figura 15 - Diagrama com a estrutura do dispositivo com as estruturas (a) do *dispositivo #1*: Al/Al₂O₃/Al/P3HT/Au e (b) do *dispositivo #2*: Al/Al₂O₃+PMMA/Sn/P3HT/Al.



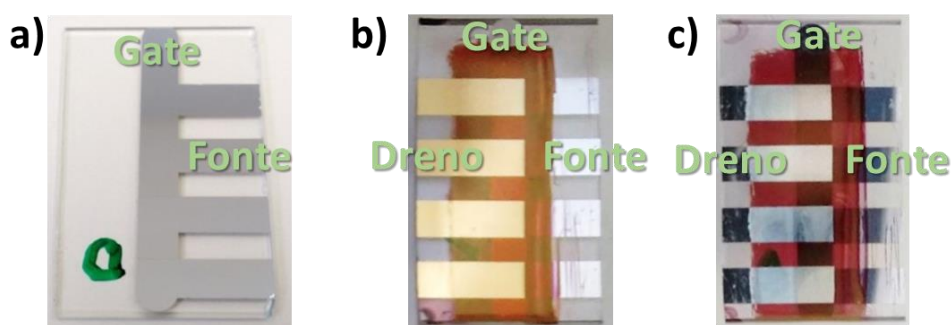
Fonte: diagramas elaborados pelo autor.

Dispositivo #2: foram fabricados utilizando Sn e Al como eletrodos de fonte e dreno, respectivamente, conforme apresentado na Figura 15.b. Além disso, foi estudado o efeito da adição de uma camada de PMMA sobre o Al₂O₃. Na maior parte do trabalho, foi utilizada a camada de Sn de 55 nm, porém, para as caracterizações que serão apresentadas no item 5.1, foram utilizadas as espessuras de 40, 55 e 70 nm. As taxas de evaporação do Sn serão informadas no item 5.1. Como pode ser visto na Figura 16.c, utilizou-se uma camada de Al (~80 nm) como eletrodo de dreno. Os resultados para esse dispositivo serão discutidos no Capítulo 5.

É importante dizer que as taxas de evaporação informadas, foram medidos pelo sensor da evaporadora, que fica em uma posição diferente do substrato, portanto, esses valores não representam os valores reais das amostras. Porém, esses parâmetros são importantes para garantir a reprodutibilidade dos dispositivos. Essa mesma discrepância existe para os valores de espessura dos filmes evaporados. Para estimar essa discrepância, mediu-se a espessura por AFM e por perfilometria. Assim, para todas as espessuras dos filmes evaporados que são informadas nesse texto, realizou-se a correção somando o valor de 30 nm.

O P3HT, adquirido da *Sigma-Aldrich*, foi solubilizado em clorofórmio em uma concentração de 15 mg/mL. A solução foi depositada por *spin-coating* com rotação constante durante 60 segundos, sobre a célula capacitiva previamente preparada. As rotações utilizadas para deposição do P3HT serão informadas nas descrições dos resultados. Após a deposição, as amostras contendo o filme de P3HT foram levadas a uma estufa a vácuo (Tecnal, modelo TE - 395) e aquecidas a 100 °C durante uma hora, o qual permaneceu em vácuo ativo até atingir a temperatura ambiente.

Figura 16 - Foto dos dispositivos (a) com eletrodos de *gate* e fonte, (b) dispositivo #1: Al/P3HT/Al e (c) dispositivo #2: Sn/P3HT/Al.



Fonte: Fotos tiradas pelo autor.

Para finalizar a fabricação dos dispositivos, foram evaporados os eletrodos superiores na mesma máscara de sombra dos outros eletrodos, conforme visto na Figura 16. A área efetiva do dispositivo é de 3x3 mm², dada pela interseção dos eletrodos de *gate*, fonte e dreno.

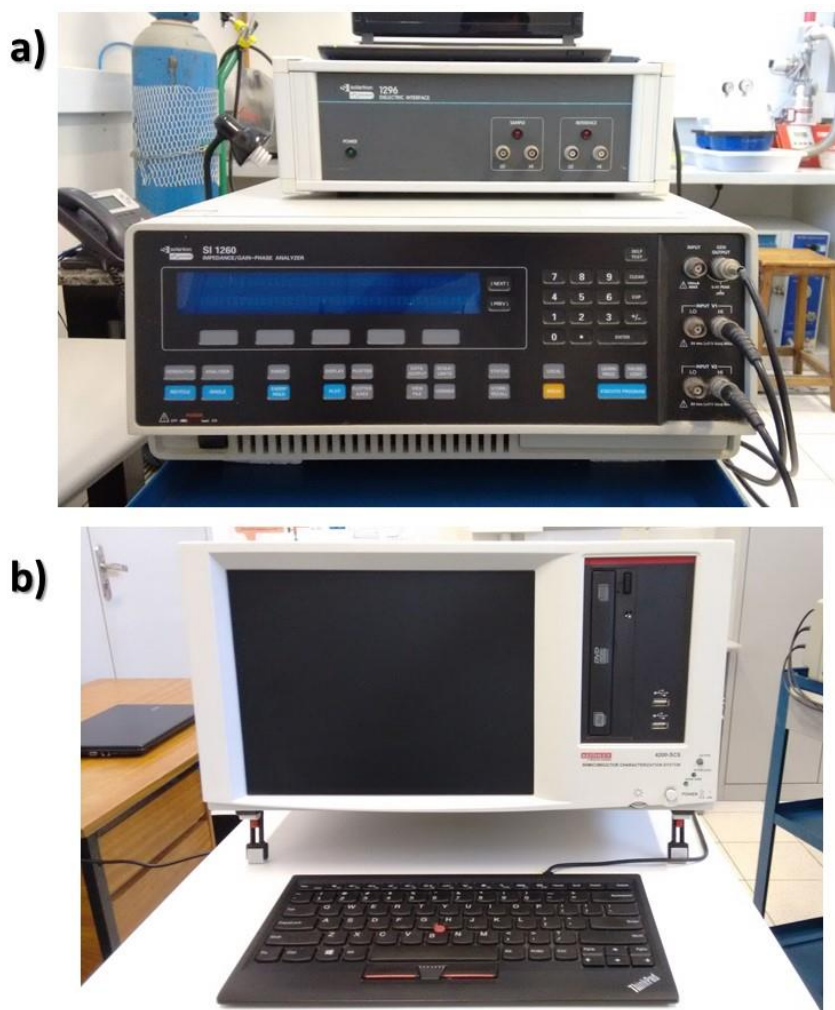
3.4. Técnicas de caracterização

3.4.1. Medidas elétricas

As caracterizações elétricas utilizadas nesse estudo podem ser divididas em duas partes: medidas com corrente alternada (AC) e medidas com corrente contínua (DC). Seguindo a abordagem AC, foi utilizada a técnica de espectroscopia de impedância, para obter as curvas de capacitância em função da frequência e as curvas de capacitância em função da voltagem. As medidas DC foram utilizadas para obter as curvas de corrente em função da voltagem e as curvas de saída e transferência, para caracterizar o transistor.

A análise por meio da espectroscopia de impedância foi realizada utilizando o analisador de impedância 1260 acoplado à interface dielétrica 1296, ambos da Solatron mostrados na Figura 17.a. Detalhes sobre essa técnica podem ser encontrados no livro *Impedance Spectroscopy: Theory, Experiment, and Applications* [83] e sua aplicação para curvas de capacitância podem ser encontradas nos trabalhos anteriores do grupo [81,84]. A interface dielétrica 1296 é usada em conjunto com o analisador de impedância da Solartron, ampliando sua capacidade de medida para lidar com uma maior variedade de materiais. A função básica do hardware da 1296 é ampliar a gama de medidas de corrente, de 6 μA para 100 fA, permitindo assim as medidas de alta impedância. Mais informações técnicas sobre esses equipamentos podem ser encontradas no *1296 Dielectric Interface 1296 Operating Manual* e *1260 Impedance/Gain-Phase Analyzer Operating manual*, disponíveis em [85,86].

Figura 17 – Fotos dos equipamentos utilizados para caracterização elétrica. (a) Solartron 1260 com interface dielétrica 1296 e (b) Keithley 4200-SCS.



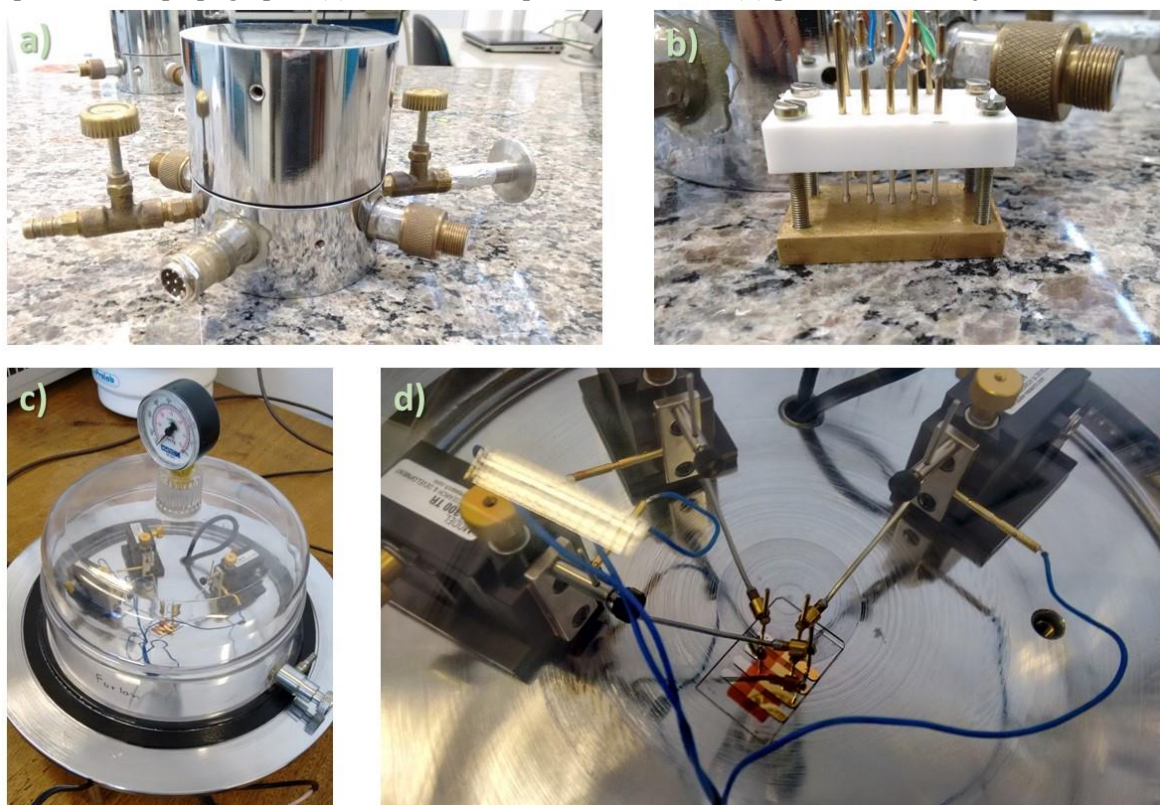
Fonte: Fotos tiradas pelo autor.

O equipamento da Keithley modelo 4200-SCS (Sistema de Caracterização de Semicondutores), apresentado na Figura 17.b, é um sistema completo de soluções para caracterização elétrica de dispositivos, materiais e processos semicondutores. O 4200-SCS fornece os três tipos de medidas elétricas fundamentais que são necessárias para ter um panorama completo de qualquer dispositivo ou material: (i) corrente em função da voltagem DC; (ii) impedância AC, incluindo a técnica de capacitância em função da voltagem, que fornece informações além do que as medidas DC podem oferecer; e (c) medidas com pulso de tensão e teste de transiente, que adiciona o domínio do tempo e permite que caracterizações

dinâmicas sejam exploradas. A configuração padrão inclui duas unidades de fonte e medição (SMU) e uma unidade de aterramento. Maiores detalhes podem ser encontrados nos manuais disponíveis no site do fabricante [87].

Para realizar as medidas elétricas, é de grande importância que a amostra esteja em local escuro e em vácuo. Para isso, ao longo do mestrado foram utilizados dois sistemas *homemade* equivalentes, mostrados na Figura 18, onde os contatos elétricos são feitos por pressão. O primeiro é um criostato feito de aço inox (Figura 18.a), onde é posicionada uma peça de teflon com conectores elétricos, do tipo *pogo pin*, que são usados para fixar a amostra (Figura 18.b). O Segundo é formado por uma base também de aço inox, com uma campânula de vidro (Figura 18.c), onde os contatos elétricos são realizados com o auxílio de três posicionadores xyz (Figura 18.d). Por ser uma campânula de vidro, é necessário cobri-la com papel alumínio, a fim de garantir um ambiente escuro. Cada sistema possui duas válvulas, que podem ser utilizados como entrada e saída de gás. Nesse estudo as medidas foram realizadas em vácuo ativo, feitos por uma bomba mecânica da Edwards.

Figura 18 – Fotos dos sistemas de medidas. (a) criostato, (b) peça de teflon com contatos de pressão do tipo *pogo pin*, (c) base com campânula de vidro e (d) posicionadores xyz.



Fonte: fotos tiradas pelo autor.

3.4.2. Microscopia de Força Atômica (AFM)

Para a caracterização morfológica, utilizou-se o aparelho da marca NanoSurf, modelo EasyScan 2, mostrado na fotografia da Figura 19. Dentre as diversas maneiras de quantificar a rugosidade de uma superfície, nesse estudo será usado o valor quadrático médio (RMS). Mais detalhes podem ser encontrados na referência [88]. A análise da rugosidade das amostras foi realizada usando o software *Gwyddion*.

Figura 19 - Aparelho de medidas de AFM NanoSurf EasyScan 2.

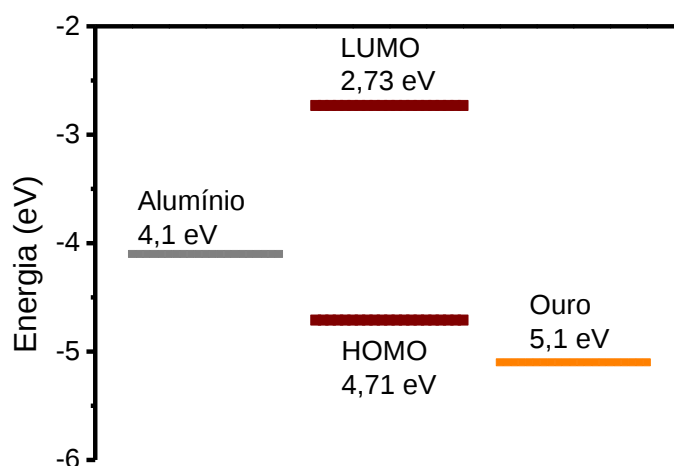


Fonte: foto retirada do site do Departamento de Física, da FCT/Unesp.

4. Estudo experimental da estrutura básica de um VOFET

A configuração Al/P3HT/Au foi escolhida como célula ativa por oferecer uma condição interessante em termos de níveis de energia. Conforme exposto no diagrama da Figura 20, o Al possui uma função trabalho de 4,1 eV [89] e o Au possui função trabalho de 5,1 eV [90]. Além disso, como mostrado por *Braunger*, o P3HT possui HOMO e LUMO de 4,71 e 2,73 eV [91], respectivamente. Então, no contato Al/P3HT existe uma barreira de injeção, devido à diferença entre a função trabalho do Al e o HOMO do P3HT. Por outro lado, a função trabalho do Au é mais próxima ao HOMO do P3HT, o que implica na existência de um contato ôhmico entre P3HT e o Au. Assim, a configuração Al/P3HT/Au é entendida como um diodo Schottky.

Figura 20 - Diagrama de energia para as funções trabalho do Al e do Au, e os níveis de HOMO e LUMO do P3HT.

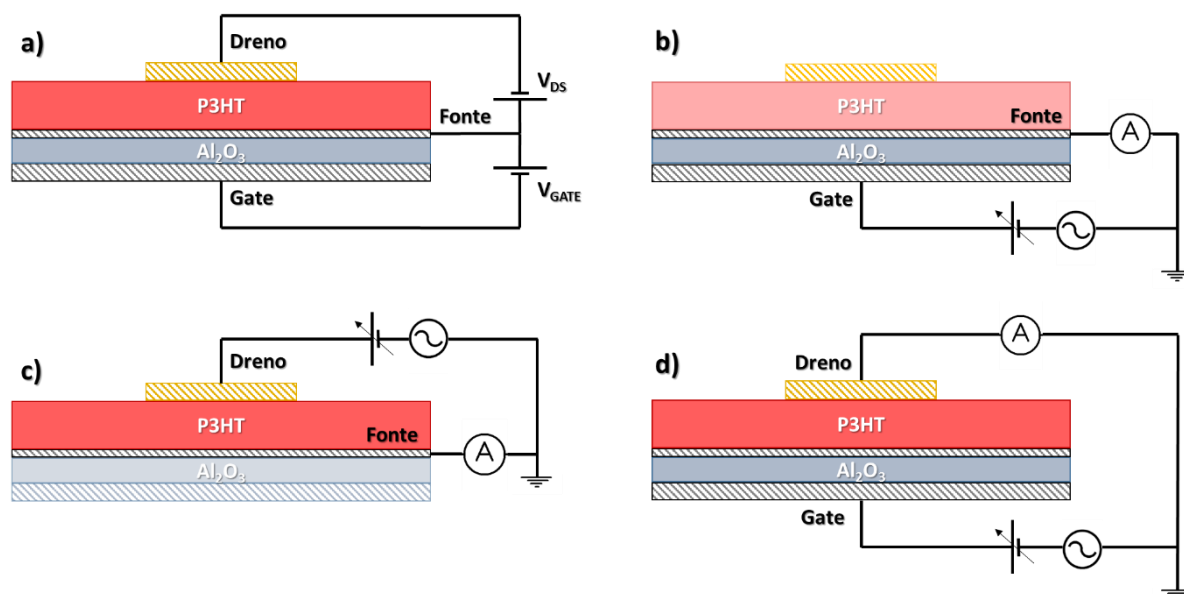


Fonte: diagrama elaborado pelo autor.

Neste capítulo serão apresentados os resultados referentes ao dispositivo presente no diagrama da Figura 21. A Figura 21.a representa o dispositivo completo utilizado como transistor vertical, constituído de eletrodo de *gate*, dielétrico, eletrodo intermediário (entende-

se como eletrodo de fonte), camada semicondutora e um eletrodo superior (denominado dreno). As Figura 21.b-Figura 21.d representam os dispositivos elementares contidos nessa arquitetura: capacitor MIM, diodo Schottky e capacitor MIS. Ressalta-se que para todos os dispositivos estudados, manteve-se uma célula capacitiva constituída por Al / Al_2O_3 (20nm) / Al.

Figura 21 - Diagrama dos dispositivos utilizados. (a) VOFET completo operando com três terminais. Figuras com destaque para (b) o capacitor MIM, definido entre gate e fonte, (c) diodo Schottky, definido entre dreno e fonte, e (d) capacitor MIS, definido entre gate e dreno.



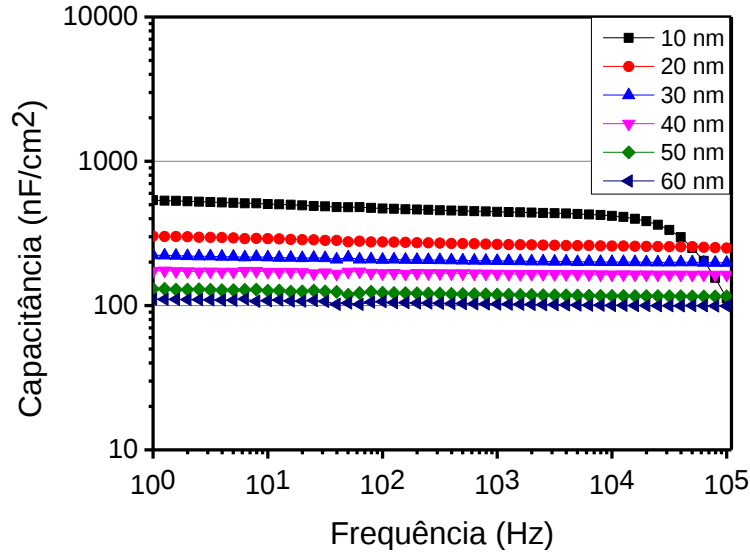
Fonte: Diagramas elaborados pelo autor.

4.1. Espessura e constante dielétrica do Al_2O_3

Para determinar qual a espessura adequada para o isolante, preparou-se amostras de Al/ Al_2O_3 /Al, com espessura do Al_2O_3 variando entre 10, 20, 30, 40, 50 e 60 nm. Foram medidas a capacitância por área (nF/cm^2) para cada espessura de Al_2O_3 . Os resultados são mostrados na Figura 22. Ressalta-se que os dados estão expressos em capacitância por área, para ser possível comparar as amostras com diferentes espessuras e comparar com os valores encontrados na literatura. A partir do gráfico da Figura 22, nota-se um aumento significativo da capacitância à medida que a espessura diminui. Tais valores de capacitância situam-se dentro da faixa utilizada

nos VOFETs descritos na literatura, onde encontram-se valores entre 25 $\mu\text{F}/\text{cm}^2$ e 27 nF/cm^2 [17,92]. Exceto quando especificado, neste trabalho optou-se pelo Al_2O_3 de 20 nm de espessura.

Figura 22 - Medidas de capacitância versus frequência, gráfico em escala log-log.



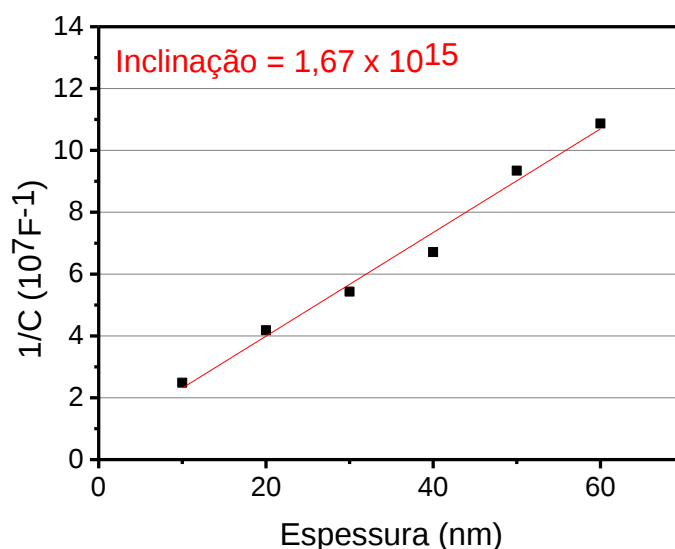
Existe uma relação inversamente proporcional entre a capacitância (C) e a espessura (d) do isolante, descrita pela equação da capacitância para um capacitor de placas paralelas. Com a finalidade de calcular a constante dielétrica do Al_2O_3 obtido pelo processo de anodização, utiliza-se a relação linear entre o inverso da capacitância e a espessura, dada pela Equação 19:

$$\frac{1}{C} = \frac{1}{\epsilon_0 \epsilon_s A} d \quad (19)$$

De forma que o gráfico de C^{-1} versus d é uma reta, cuja inclinação é igual a $\frac{1}{\epsilon_0 \epsilon_s A}$.

A partir do ajuste linear, presente no gráfico da Figura 23, para capacitância em 1 kHz, tem-se uma inclinação de $1,67 \times 10^{15}$, que corresponde a uma constante dielétrica de $\epsilon = 7,5$. Observa-se que a reta intercepta o eixo de C^{-1} em um valor diferente de zero. Isso é atribuído à uma capacitância de interface que depende do contato metálico. Segundo *Hickmott*, a presença de estados interfaciais resulta na existência de carga entre o isolante e o metal, que é equivalente a uma capacitância de interface, em série com a capacitância do isolante [33,93].

Figura 23 - Gráfico de C^{-1} versus espessura (d), utilizado para o cálculo da constante dielétrica.



Tomando a espessura de 20 nm como base, tem-se um valor de $\sim 300 \text{ nF/cm}^2$ que é equivalente ao obtido por *McCarthy*, que em seu trabalho utilizou uma camada de Al_2O_3 de 5 nm, recoberta com 5 nm de BCB [24].

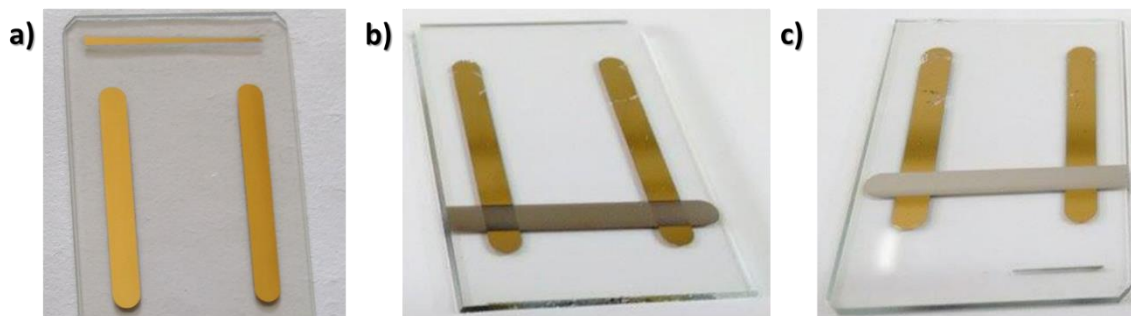
4.2. Resistência da camada de alumínio

Realizou-se um estudo da resistência de uma camada de Al em função de sua espessura, para duas taxas médias de evaporação. Sendo a taxa lenta de $0,8 \text{ \AA/s}$ e a rápida de $4,6 \text{ \AA/s}$ (ressalta-se essas são as taxas no sensor). O objetivo foi identificar uma espessura que apresentasse um filme metálico percolado, mas não completamente preenchido, ou seja, com perfurações. Para isso, foram evaporadas duas faixas de Au ($\sim 90\text{nm}$) sobre vidro separados por uma distância de 12 mm, conforme visto na Figura 24.a[‡]. Mostram-se as fotos das amostras,

[‡] Nesse caso usou-se as faixas perpendiculares de Au porque o Al oxida facilmente em contato com o ar, formando uma camada de Al_2O_3 que dificulta a medida da resistência elétrica durante a evaporação.

após a evaporação lenta e rápida da camada de Al sobre os eletrodos de Au, nas Figura 24.b e Figura 24.c, respectivamente.

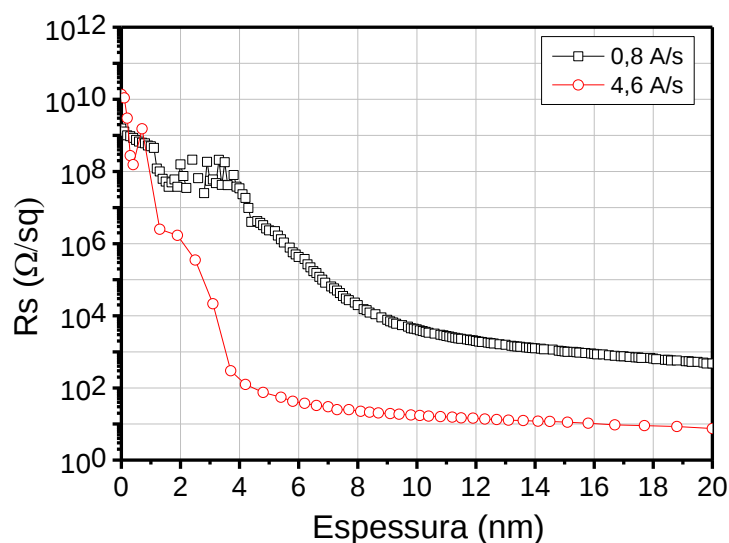
Figura 24 - Foto das amostras utilizadas no procedimento. (a) Eletrodos de ouro depositados sobre vidro. Camadas de Al com taxa de evaporação (b) lenta e (c) rápida.



Fonte: fotos tiradas pelo autor.

Com os valores de resistência e de espessura, obteve-se o gráfico da Figura 25. Os valores de espessura presentes neste gráfico, são os valores medidos pelo sensor, que possui uma discrepância de 30 nm com os valores reais de espessura, como comentado na seção 3.3. Observa-se a diferença das curvas de resistência entre as duas taxas de evaporação, sendo a curva preta para a taxa lenta e a curva vermelha para a taxa rápida. A camada de Al evaporada com taxa mais lenta tem uma resistência maior do que a evaporada com taxa mais rápida. Para as duas condições, percebe-se a existência de diferentes regimes para o comportamento da resistência em função da espessura. Ao analisar esse fenômeno com base na formação do filme, tem-se que primeiro os átomos de Al formam aglomerados sobre o substrato de vidro, porém, não há ligação entre eles [94]. Com a chegada de mais átomos de Al, a camada fica mais preenchida e conexões entre os aglomerados começam a ser criadas, neste caso é dito que o alumínio está percolado. Quando a quantidade de material é suficiente para preencher completamente a área entre os eletrodos, ou seja, formando um filme contínuo, a resistência diminui abruptamente e passa a ser proporcional ao volume de material depositado.

Figura 25 - Gráfico de resistência de superfície (R_s) *versus* espessura da camada de alumínio, medida durante o processo de evaporação. Os pontos pretos representam a taxa lenta, enquanto os vermelhos a taxa rápida.



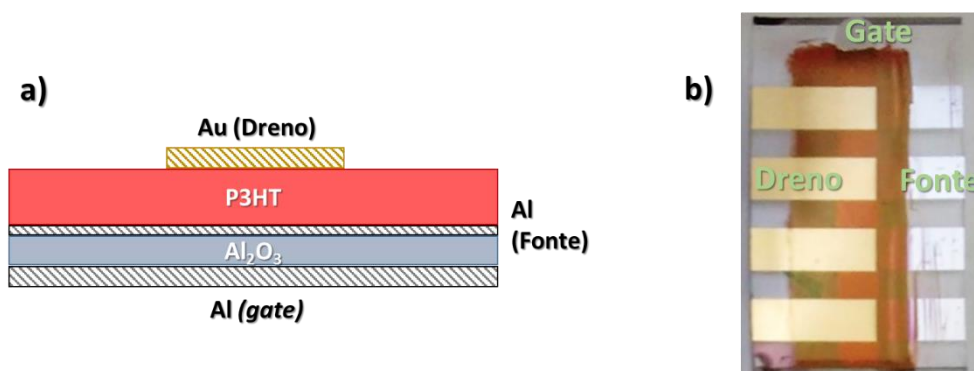
Ressalta-se que esse perfil da curva de resistência *versus* espessura deve depender de parâmetros como a distância entre o filamento e o substrato e a superfície sobre a qual será depositado. Para a fabricação dos dispositivos, foram testadas algumas espessuras para o eletrodo de fonte, sendo elas: 5 nm, 10 nm, 15 nm e 20 nm. Os dispositivos fabricados com eletrodo de fonte com essas espessuras, tiveram comportamento equivalente, exceto para o eletrodo de 5 nm com taxa lenta, que resultou em uma camada muito resistiva. Para a fabricação do eletrodo de fonte dos dispositivos que serão descritos no próximo item (4.33), utilizou-se a espessura real de 50 nm[§].

[§] Ressalta-se que no gráfico da Figura 25, são apresentados os valores de espessuras medidos pelo sensor. Mas, quando é deixado explícito no texto que o valor representa a espessura real, entende-se que foi somado 30 nm à espessura medida pelo sensor (ver seção 3.3).

4.3. VOFET com célula ativa de Al/P3HT/Au

Nesta seção apresentam-se os resultados para o dispositivo da Figura 26. Tal dispositivo tem a seguinte arquitetura: Al (*gate*)/Al₂O₃/Al (fonte)/P3HT/Au (dreno). Optou-se por um eletrodo de dreno de Au por formar um contato ôhmico entre o P3HT que possibilita a caracterização do diodo Schottky, definido pela célula ativa composta por Al (fonte)/P3HT/Au (dreno), e do capacitor MIS definido entre os eletrodos de *gate* e dreno. Ressalta-se que a escolha do eletrodo de fonte de Al faz com que o contato deste eletrodo com o semiconductor seja bloqueante.

Figura 26 - (a) Diagrama e (b) foto ilustrativa do dispositivo contendo Al (*gate*)/Al₂O₃/Al (fonte)/P3HT/Au.



Fonte: Diagrama e foto obtidos pelo autor.

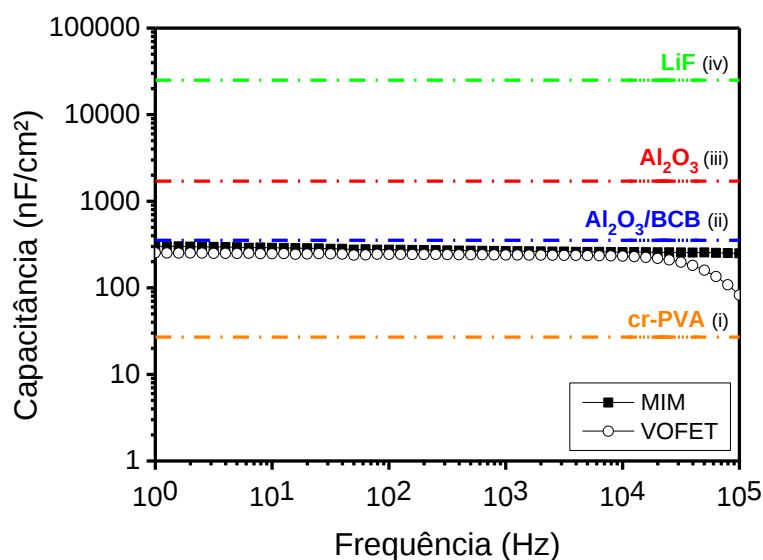
Os resultados para o VOFET com P3HT apresentados nessa seção foram obtidos com um eletrodo de fonte de Al com 20 nm de espessura. A seguinte análise se refere aos três dispositivos elementares e a tentativa de obter a curva de saída do VOFET.

4.3.1. Capacitor MIM

Ao conectar somente os eletrodos de *gate* e fonte do VOFET, denominada célula capacitiva, tem-se um capacitor MIM formado por Al (*gate*)/Al₂O₃/Al (fonte). A medida de capacitância para essa estrutura é mostrada na Figura 27. Neste gráfico é mostrado o comportamento da capacitância por unidade de área (nF/cm²) em função da frequência, com os dois eixos em escala log. Os pontos pretos cheios representam os valores da capacitância por

área para o capacitor MIM com Al_2O_3 de 20 nm mostrado na Figura 22. Os pontos pretos vazios representam a capacitância por área referente à célula capacitiva do VOFET. A partir do gráfico, percebe-se que até 1×10^4 Hz os valores de capacitância da célula capacitiva concordam com os valores de um capacitor MIM de Al_2O_3 isolado. Na Figura 27, mostra-se também, valores de capacitâncias de VOFETs encontrados na literatura.

Figura 27 - Capacitância *versus* frequência, gráfico em log-log, para o capacitor MIM isolado e para a célula capacitiva do VOFET. Além disso, é mostrada uma comparação com valores de capacitância encontrados na literatura.



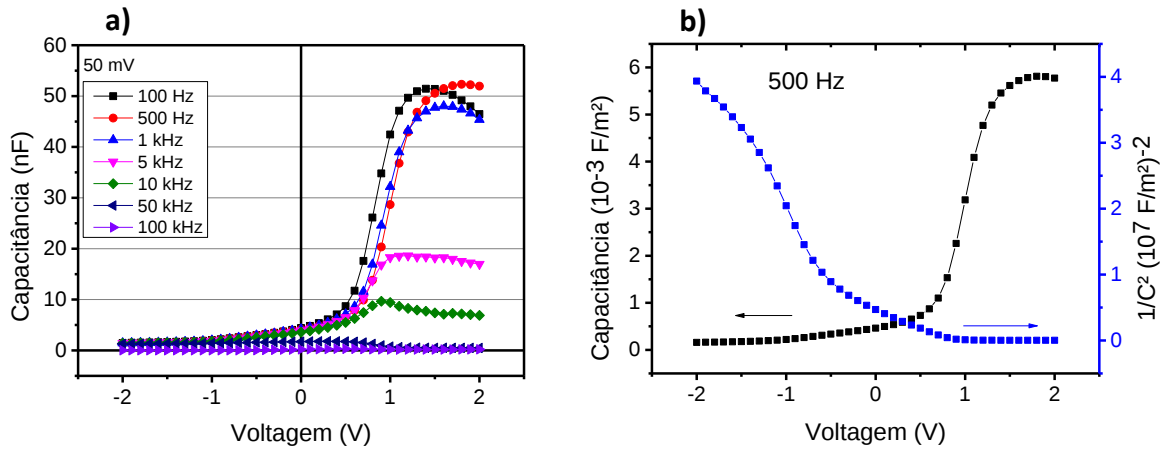
Fonte: os valores de capacitância foram obtidos das referências: (i) 92; (ii) e (iii) 24; e (iv) 17.

4.3.2. Diodo Schottky

Quando conectam-se os eletrodos de fonte e dreno, a caracterização é realizada somente na célula ativa do VOFET, de forma que a estrutura Al (fonte)/P3HT/Au (dreno) se comporta como um diodo Schottky. Mostra-se, na Figura 28.a, os valores da capacitância de depleção (C_D) versus tensão, para as de frequência de 100 Hz até 100 kHz, com uma tensão alternada de 50 mV. Aplicou-se a tensão no eletrodo de dreno, variando a polarização de 2 V até -2V. O comportamento de C_D é característico de um diodo Schottky, onde tem-se um valor elevado em 2 V, que decresce conforme a camada de depleção aumenta, até atingir o valor

encontrado em -2 V. A capacitância em baixa frequência é referente a camada de depleção e, com o aumento da frequência, a contribuição do volume aumenta e a capacitância medida é dada pela soma em série da capacitância da depleção e do volume. De forma geral, a voltagem altera a largura da camada de depleção, enquanto que ao variar a frequência do sinal AC superposto, obtém-se a contribuição do volume.

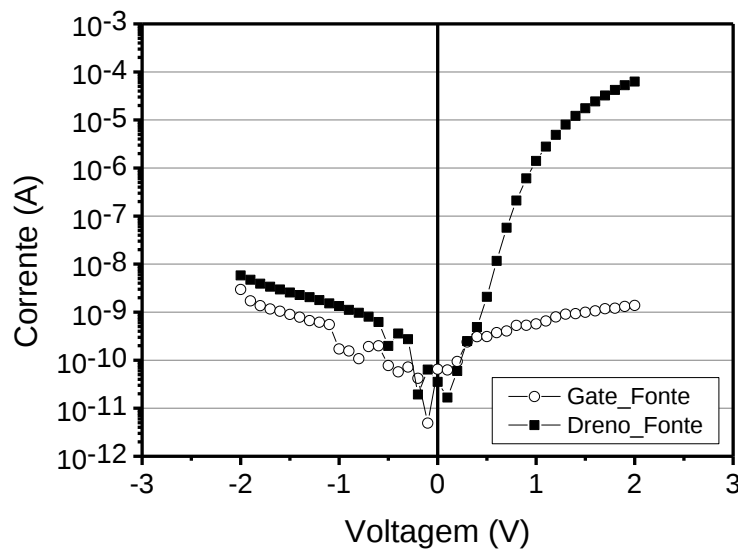
Figura 28 – (a) Capacitância vs voltagem, com tensão alternada de 50 mV para frequências de 100 Hz até 100 kHz. (b) Capacitância vs voltagem, em 500 Hz. Os pontos pretos são referentes à capacitância vs voltagem com frequência de 500 Hz, enquanto que os pontos azuis apresentam os valores de $1/C^2$.



Destacou-se a curva de capacitância obtida em 500 Hz, de onde obteve-se a curva de capacitância por área (F/m^2) versus voltagem, representada pelos pontos pretos no gráfico da Figura 28.b. A partir dessa curva, obteve-se a curva do inverso da capacitância ao quadrado em função da voltagem, ou seja, C^{-2} versus V , representada pelos pontos azuis do gráfico da Figura 28.b. O comportamento de C^{-2} versus V é descrito pela Equação 4 (seção 2.2). Na região linear, aproximadamente entre 0 e 1 V, N_A é constante e pode ser calculado pela inclinação da reta. Extrapolado essa reta até o eixo da voltagem (C^{-2} tendendo a zero), tem-se o valor de V_{bi} . Com o ajuste da região linear do gráfico da Figura 28.b tem-se a relação $C^2 = 4,51 \times 10^6 - 5,11 \times 10^6 V$. Então, a partir da Equação 4, calculam-se os valores de $V_{bi} = 0,90$ V e $N_A = 9,21 \times 10^{16} \text{ cm}^{-3}$. Destaca-se que esse valor de N_A é referente à densidade de portadores presente na camada de depleção.

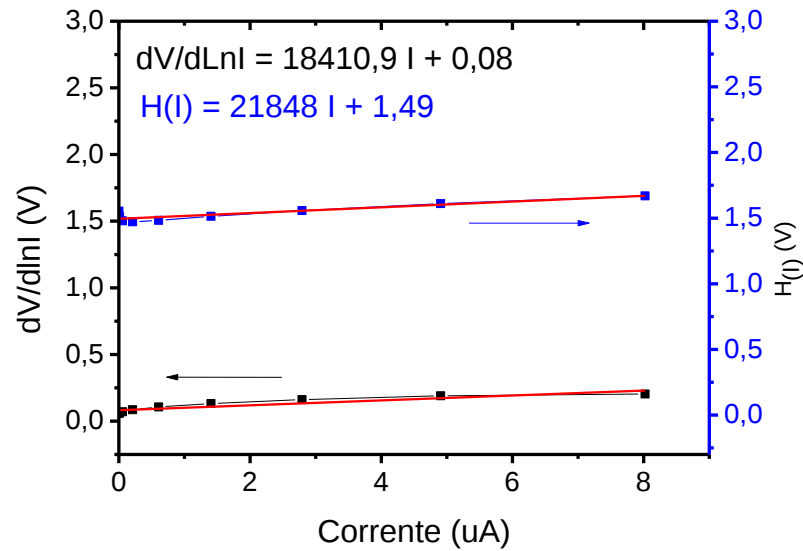
Outra caracterização possível para a célula ativa do VOFET, é a análise da corrente em função da voltagem, apresentada na Figura 29. Sendo o P3HT um semiconductor do tipo-p e considerando a voltagem aplicada no eletrodo de dreno, existe uma polarização direta quando a voltagem é positiva e nessa situação a corrente é alta. Quando a voltagem é negativa, existe uma polarização reversa e, neste caso, o diodo apresenta uma condução muito menor. O dispositivo apresentou uma razão de retificação de $1,07 \times 10^3$ em ± 1 V ($R_{\pm 1}$) e $1,08 \times 10^4$ em ± 2 V ($R_{\pm 2}$), que são próximos aos encontrados por *Taylor* e *Kuo* [41,95]. Mostra-se ainda na Figura 29, para comparação, uma medida da corrente da célula capacitiva (entre *gate* e fonte) representados pelos círculos vazios. Nota-se que a corrente da célula ativa é quase 5 ordens de grandeza maior do que a corrente através da célula capacitiva.

Figura 29 - Corrente versus voltagem, comparando a corrente no isolante (círculos vazios) e no semiconductor (quadrados cheios).



A partir do comportamento da corrente em função da voltagem (apresentado no gráfico da Figura 29) é possível fazer a análise pelo método de *Cheung*, como definido no item 2.2 dos Fundamentos Teóricos. Apresentam-se na Figura 30, os gráficos de $\frac{dV}{d\ln(I)}$ vs I e $H(I)$ vs I , que são dados pelas Equações 6 e 7 (seção 2.2).

Figura 30 - Gráfico de $dV/d\ln(I)$ vs I e $H(I)$ vs I para dispositivo com célula ativa Al(20nm)/P3HT/Au. As linhas vermelhas são as retas obtidas pelo ajuste linear, sendo as respectivas equações mostradas no canto superior direito do gráfico.



Para elaborar esses gráficos, selecionou-se a região linear da polarização direta do gráfico de corrente versus voltagem entre dreno e fonte. Ao fazer o ajuste linear das curvas, representado pelas retas vermelhas, encontram-se as seguintes equações:

$$dV/d\ln(I) = 18410,9 I + 0,08 \quad (20)$$

e

$$H(I) = 21848 I + 1,49 \quad (21)$$

Dessa forma, a partir das Equações 6 e 20 calculam-se os valores de $R_S = 18,4 \text{ k}\Omega$ e $n = 3,1$. Com as Equações 7 e 21, calculam-se os valores de $R_S = 21,8 \text{ k}\Omega$ e $\phi_B = 0,97 \text{ V}$.

Os principais parâmetros que foram calculados para o diodo Schottky, definido entre os eletrodos de fonte e dreno, são apresentados novamente na Tabela 1. Tais valores estão de acordo com o que foi descrito por *Taylor* [41]. Esclarece-se que *Taylor* não utilizou o método de *Cheung* [42,96].

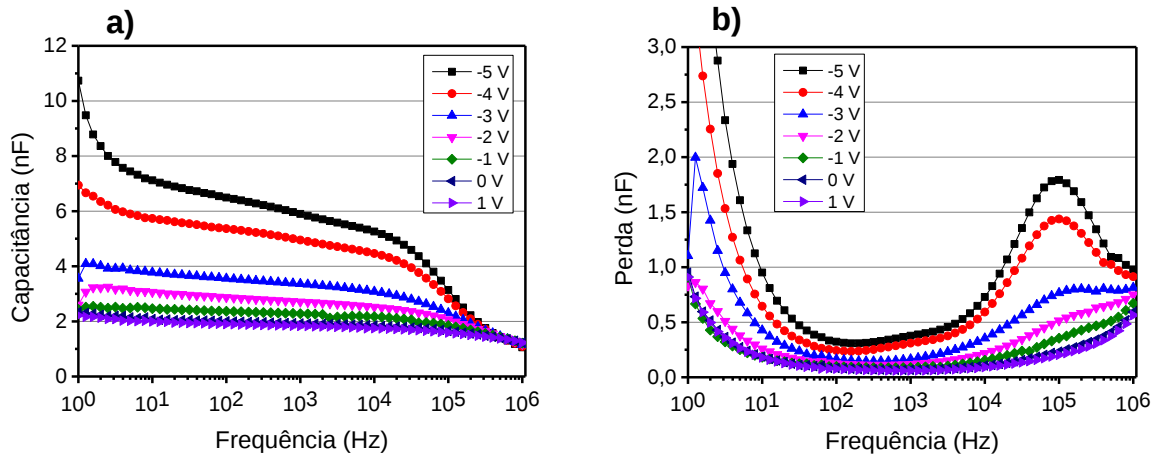
Tabela 1 - Parâmetros calculados para o diodo Schottky, definido por Al (fonte)/P3HT/Au (dreno). $R_{\pm 1}$ é a razão de retificação para a voltagem de 1 V e $R_{\pm 2}$ para 2 V.

	IxV e CxV	dV/dln(I)	H(I)
$R_{\pm 1}$	$1,07 \times 10^3$		
$R_{\pm 2}$	$1,08 \times 10^4$		
n		3,09	
$R_s (\Omega)$		$18,4 \times 10^3$	$21,8 \times 10^3$
$\phi_B (V)$			0,97
$V_{bi} (V)$	0,91		
$N_A (cm^{-3})$	$9,2 \times 10^{16}$		

4.3.3. Capacitor MIS

Ao conectar os eletrodos de *gate* e dreno, o VOFET pode ser caracterizado como um capacitor MIS com o eletrodo intermediário flutuando. Mostram-se, na Figura 31, os gráficos de capacitância e perda em função da frequência, para diferentes voltagens aplicadas no *gate*. O comportamento da capacitância em função da frequência, mostrado na Figura 31.a, é típico de um capacitor MIS. Em acumulação, a capacitância em baixa frequência é referente à capacitância do isolante. Com o aumento da frequência, a contribuição do semicondutor se torna mais relevante, até o ponto em que o valor de capacitância é dado pela soma em série da capacitância do isolante e do semicondutor. Com -5 V, e desconsiderando a dispersão em baixa frequência, tem-se o valor de 6,5 nF em 100 Hz (curva preta), que decresce até atingir uma capacitância de ~1,22 nF. Na Figura 31.b apresenta-se o comportamento da perda versus frequência, que possui um pico característico referente ao fenômeno de relaxação de Maxwell-Wagner. Nota-se que o valor máximo de perda ocorre na frequência de 10^5 Hz.

Figura 31 - (a) Capacitância e (b) perda dielétrica versus frequência. Com voltagem aplicada ao *gate* variando de -5 V até 1 V.

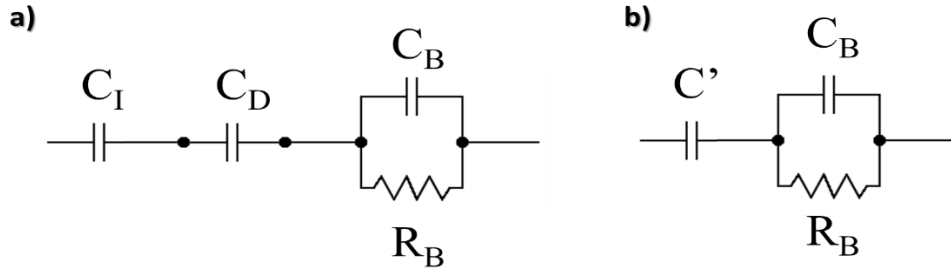


A partir dos gráficos da Figura 31, podem-se calcular importantes parâmetros do dispositivo, como valores de capacitância, espessura, resistência e resistividade do semiconductor. Observa-se que os valores obtidos nos gráficos de capacitância versus frequência (Figura 31.a) e capacitância versus voltagem (serão apresentados na .

Figura 33.a), são equivalentes, de forma que os dois gráficos se complementam.

Nota-se uma aparente inconsistência com os valores de capacitância do isolante (C_i). Ao medir o dispositivo no modo capacitor MIS, obteve-se um valor de 6,5 nF, enquanto que medido diretamente (modo capacitor MIM, item 4.3.1) encontra-se um valor de ~21,5 nF. Esse fato pode ser explicado considerando que o eletrodo de fonte produz um entortamento de banda, mesmo estando flutuando. Isso conseqüentemente gera uma depleção adicional. Para o capacitor MIS, a capacitância vista em acumulação e baixa frequência é referente à uma contribuição em série da capacitância do isolante (C_i) e da camada de depleção (C_D), como visto na Figura 32.a. Na Figura 32.b, mostra-se o circuito equivalente considerando a soma em série das capacitâncias, denominada C' , que é a capacitância medida em acumulação (6,5 nF).

Figura 32 - Representações dos circuitos equivalentes, (a) com C_I e C_D e (b) com a capacitância C' equivalente.



Fonte: Diagrama elaborado pelo autor.

A capacitância medida em alta frequência (C_{MED}) é a soma em série da capacitância equivalente C' com a capacitância de volume (C_B). Além disso, tem-se que a capacitância do semicondutor é uma contribuição em série de C_B e C_D . Como é mostrado na Figura 32, temos as seguintes relações:

$$\frac{1}{C'} = \frac{1}{C_I} + \frac{1}{C_D}$$

$$\frac{1}{C_{MED}} = \frac{1}{C'} + \frac{1}{C_B}$$

$$\frac{1}{C_S} = \frac{1}{C_B} + \frac{1}{C_D}$$

Considerando as medidas de capacitância no capacitor MIM ($C_I = 21,5$ nF), calcula-se que a capacitância da camada de depleção seja $C_D = 9,3$ nF. Esse valor está de acordo com os valores de capacitância da camada de depleção obtidos nas curvas do diodo Schottky. Finalmente, calcula-se o valor de $C_S = 1,3$ nF para a capacitância do semicondutor.

É possível estimar a espessura do filme de P3HT a partir da equação de capacitância para um capacitor de placas paralelas, $C_S = \frac{\epsilon_0 \epsilon_s A}{L}$. Sendo A a área do eletrodo, ϵ_s ($= 3$) a constante dielétrica do P3HT e ϵ_0 ($= 8,85 \times 10^{-12}$ F/m) a permissividade elétrica no vácuo. Calculou-se uma espessura $L = 185,2$ nm.

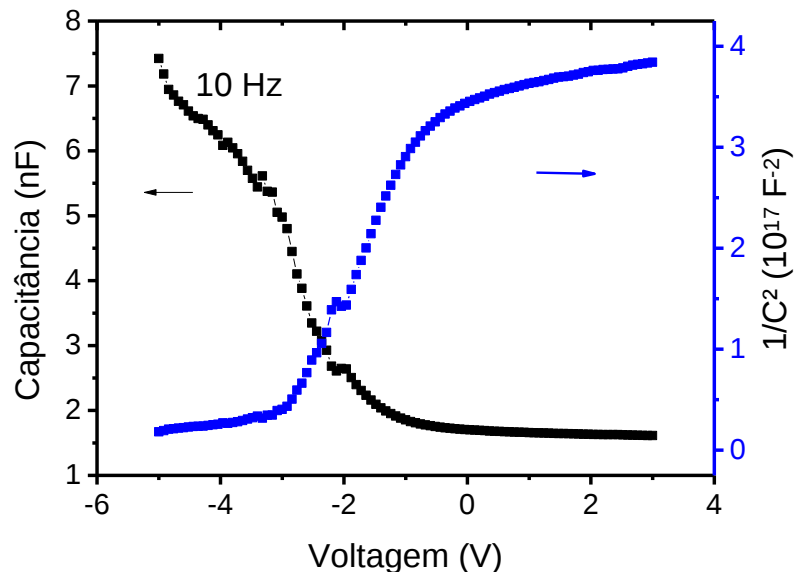
Para calcular a resistência do P3HT (R_B) mostrada no circuito da Figura 32, é necessário utilizar a Equação 12 (seção 2.3.2). O valor de f_R é a frequência que corresponde ao pico de perda mostrado no gráfico da Figura 31.b, que é de 10^5 Hz. Dessa forma, com a

Equação 12, obtém-se um valor de $R_B = 1,98 \times 10^2 \Omega$. Pode-se calcular o valor da resistividade do P3HT a partir da equação $R = \frac{\rho ds}{A}$. Considerando a espessura do P3HT e a área do dispositivo, foi calculado um valor de $\rho = 9,6 \times 10^5 \Omega \cdot \text{cm}$.

Na Figura 33 é apresentado o gráfico de capacitância versus voltagem. Nesse gráfico, observa-se a transição entre o regime de acumulação (voltagem negativa) e o regime de depleção (voltagem positiva). Na .

Figura 33, a curva preta representa o gráfico de capacitância versus voltagem para as frequências de 10 Hz. Ressalta-se que a análise sobre a aparente inconsistência da capacitância do isolante, feita para o gráfico de capacitância versus frequência, continua válida neste caso. Os pontos azuis representam a curva de C^{-2} versus voltagem, calculada utilizando a capacitância em 10 Hz. A partir dessas curvas, calcula-se o valor de N_A do P3HT utilizando a relação da Equação 10, obtendo $N_A = 4,3 \times 10^{16} \text{ cm}^{-3}$. Então, a mobilidade de buracos do P3HT é dada pela Equação 11. Utilizando os valores de N_A e ρ já determinados, calculou-se $\mu = 1,5 \times 10^{-4} \text{ cm}^2 \text{ V}^{-1} \text{ s}^{-1}$.

Figura 33 - Gráfico de capacitância versus voltagem, para frequência de 10 Hz. Os pontos pretos representam a curva de capacitância vs voltagem, enquanto que os pontos azuis representam os valores de C^{-2} vs V .



Foram listados na Tabela 2, os principais parâmetros calculados para o dispositivo caracterizado no modo capacitor MIS. Obteve-se a capacitância do isolante (C_I) a partir das curvas apresentadas na Figura 22, do item 4.3.1. Comparando os valores das tabelas 1 e 2, observa-se uma diferença de aproximadamente uma ordem de grandeza nos parâmetros de N_A e resistência R . Com relação aos valores apresentados para o MIS, os valores de N_A e resistividade estão de acordo com o que é descrito por *Torres* para o P3HT [45,97]. Por um lado, a mobilidade de buracos do P3HT, é pelo menos uma ordem de grandeza maior do que o esperado para o MIS [98,99]. Por outro lado, o valor da mobilidade de buracos aqui apresentado ($1,50 \times 10^{-4} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$) é bem próximo ao que foi determinado por *Hummelgen*, ao utilizar o P3HT em uma estrutura tipo sanduiche ($1,35 \times 10^{-4} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$) [36].

Tabela 2 - Tabela resumindo os parâmetros calculados para o capacitor MIS.

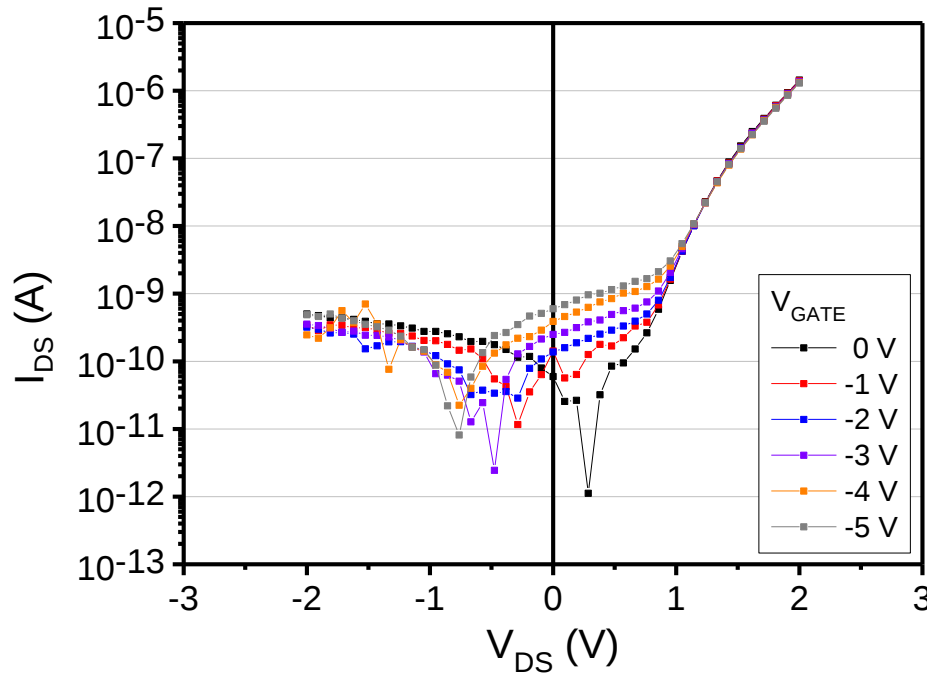
<i>Al/Al₂O₃/Al/P3HT/Au</i>	
$C_I (nF)$	21,5
$C_B (nF)$	1,5
$C_D (nF)$	9,3
$C_S (nF)$	1,3
$d_s (nm)$	185,2
$R_B (\Omega)$	$1,9 \times 10^2$
$\rho_s (\Omega.cm)$	$9,69 \times 10^5$
$N_A (cm^{-3})$	$4,3 \times 10^{16}$
$\mu (cm^2V^{-1}s^{-1})$	$1,5 \times 10^{-4}$

4.3.4. Curvas de saída para o VOFET

Para finalizar a análise desse dispositivo, conectou-se os três terminais do dispositivo (*gate*, fonte e dreno), com eletrodo de fonte aterrado e a voltagem aplicada nos eletrodos de *gate* e dreno. Realizou-se tal conexão com o objeto de obter a curva de saída de um transistor. Ressalta-se que o eletrodo de fonte é de Al, existindo então uma barreira de injeção de carga no contato fonte/P3HT, enquanto que o eletrodo de dreno é de Au, o que garante um contato ôhmico com o P3HT. Mostra-se, na Figura 34, o gráfico de corrente entre fonte e dreno (I_{DS}) versus voltagem entre fonte e dreno (V_{DS}) para diferentes voltagens aplicadas

ao *gate* (V_{GATE}), com I_{DS} em escala log e com V_{DS} variando de -2 V até 2 V, para diferentes valores de V_{GATE} . Percebe-se que o comportamento é semelhante ao diodo Schottky.

Figura 34 - Curva de saída, com I_{DS} em log e V_{DS} variando de -2 V até 2 V. A voltagem no *gate* variou entre 0 V até -5 V.



É observado que a corrente para V_{DS} acima de 1 V não varia com V_{GATE} , na Figura 34, pois a polarização no *gate* não modifica o contato ôhmico existente entre P3HT e Au. Porém, é esperado para um VOFET que o aumento negativo de V_{GATE} deve diminuir a barreira de injeção de carga existente no contato alumínio/P3HT, de forma que com o aumento negativo de V_{DS} , I_{DS} seja cada vez maior. O valor de I_{DS} deveria aumentar até atingir uma saturação, onde o contato alumínio/P3HT tivesse o comportamento de um contato ôhmico, exibindo assim uma condução simétrica para as polarizações direta e reversa, semelhante ao que é reportado por *Greenman* [60]. Esse comportamento não foi observado e, portanto, o dispositivo não funciona como um transistor. Existe um deslocamento do mínimo de corrente para diferentes valores de V_{GATE} , visível no gráfico da Figura 34. Essa variação é atribuída à corrente de fuga através do

Al_2O_3 . Apresentam-se, no item 1 do Apêndice A – Curvas de saída e corrente de fuga, as curva de saída e corrente no *gate*, para maiores valores de V_{GATE} .

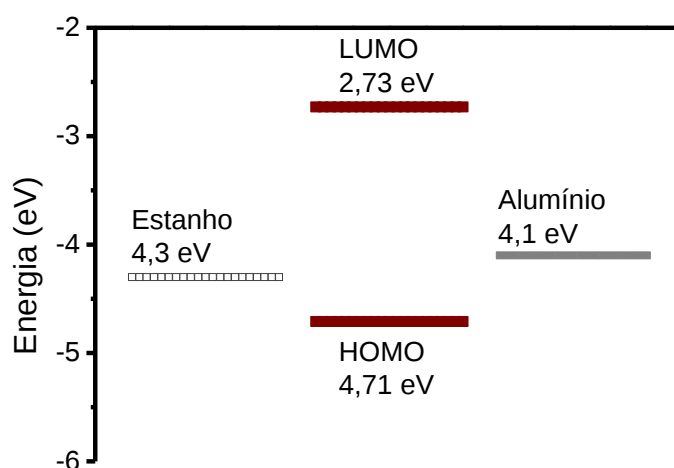
Como discutido na Fundamentação Teórica, um dos parâmetros importantes para o funcionamento do VOFET proposto por *Yang* é a rugosidade do eletrodo de fonte. Ao retomar a discussão nesse ponto, após os resultados apresentados nessa seção, relata-se uma evolução da concepção existente no início do estudo. Ressalta-se que ao utilizar uma estrutura vertical de efeito de campo (VOFET), é necessário que o efeito de campo se manifeste. Assim, a necessidade de um eletrodo de fonte rugoso está relacionada ao fato de que o mesmo deve ser permeável ao campo elétrico do *gate*, para que o campo penetre no semicondutor. Como dito anteriormente, duas formas de alcançar tal condição são: (i) capacitância elevada associada à alta rugosidade do eletrodo de fonte; (ii) ou com eletrodo de fonte perfurado. O projeto partiu da premissa de que a utilização de Al (*gate*)/ Al_2O_3 /Al (fonte) seria favorável para a primeira opção, devido à rugosidade e capacitância do Al_2O_3 .

Além da permeabilidade do campo, outro fator importante é que a função trabalho do metal deve ter um valor adequado, pois deve existir uma barreira de injeção entre o eletrodo de fonte e o semicondutor. Porém, se a barreira for muito alta, a voltagem no *gate* não é suficiente para alterá-la [89]. Os resultados apresentados nessa seção indicam que estes dois parâmetros devem ser ajustados, para se obter o funcionamento do VOFET com os materiais propostos. Com o objetivo de contornar os problemas apresentados, realizou-se um estudo do Sn como eletrodo de fonte. Tais resultados serão apresentados nos próximos capítulos.

5. Preparação de eletrodos de fontes de estanho por evaporação

Como não foi possível obter o VOFET utilizando um eletrodo de fonte de Al, optou-se por substituir o Al por Sn. A função trabalho do Sn é próxima do Al, o que também o torna adequado para o uso como eletrodo de fonte, quando se tem o P3HT como semicondutor na célula ativa (como mostrado no diagrama de energia na Figura 35). Apresentam-se, neste capítulo, resultados referentes aos estudos sobre os procedimentos realizados para obter um eletrodo de fonte de Sn.

Figura 35 – Diagrama de energia para as funções trabalho do Sn e do Al, e os níveis de HOMO e LUMO do P3HT.



Fonte: Diagrama elaborados pelo autor. Valores de função trabalho dos metais e dos níveis de HOMO e LUMO do P3HT retirados de 89–91.

Em todos os experimentos apresentados nesse capítulo, foi usado o Al_2O_3 de 20 nm, preparado como descrito no item 3.3. Neste item também é apresentado o estudo do efeito da deposição de uma fina camada de PMMA (10 mg/mL em Metil Etil Cetona) por *spin-coating* (4000 rpm durante 60 segundos) sobre o Al_2O_3 , sendo este último referido como $\text{Al}_2\text{O}_3/\text{PMMA}$. Utilizando os valores de capacitância em 1 kHz, calcula-se que espessura da camada de PMMA é de ~14 nm, considerando que sua constante dielétrica é igual 3.

5.1. Resistência da camada de estanho (Sn)

Para o estudo da camada de Sn, foram evaporadas duas faixas de Sn de 3 mm de largura, separadas por 7 mm, conforme visto na Figura 36. A evaporação da camada de Sn foi realizada sobre três superfícies diferentes: vidro (Figura 36.a), Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$ (Figura 36.b). Assim, foi possível avaliar a resistência da camada de Sn em função da espessura sobre essas três superfícies. A taxa de evaporação não foi constante durante todo o processo, mas foi a mesma para todos os substratos. Usou-se uma taxa de aproximadamente $0,5 \text{ \AA/s}$ desde o início até 4 nm, de aproximadamente $1 \text{ \AA/s}$ entre 4 e 10 nm e na fase final, entre 10 e 30 nm, de $2 \text{ \AA/s}$, ressalta-se que essas taxas foram medidas pelo sensor da evaporadora (ver item 3.3).

Figura 36 – Foto das amostras utilizadas para monitorar a resistência do Sn durante sua evaporação, sobre (a) vidro e (b) Al_2O_3 ou $\text{Al}_2\text{O}_3/\text{PMMA}$.



Fonte: Fotos e diagramas obtidos pelo autor.

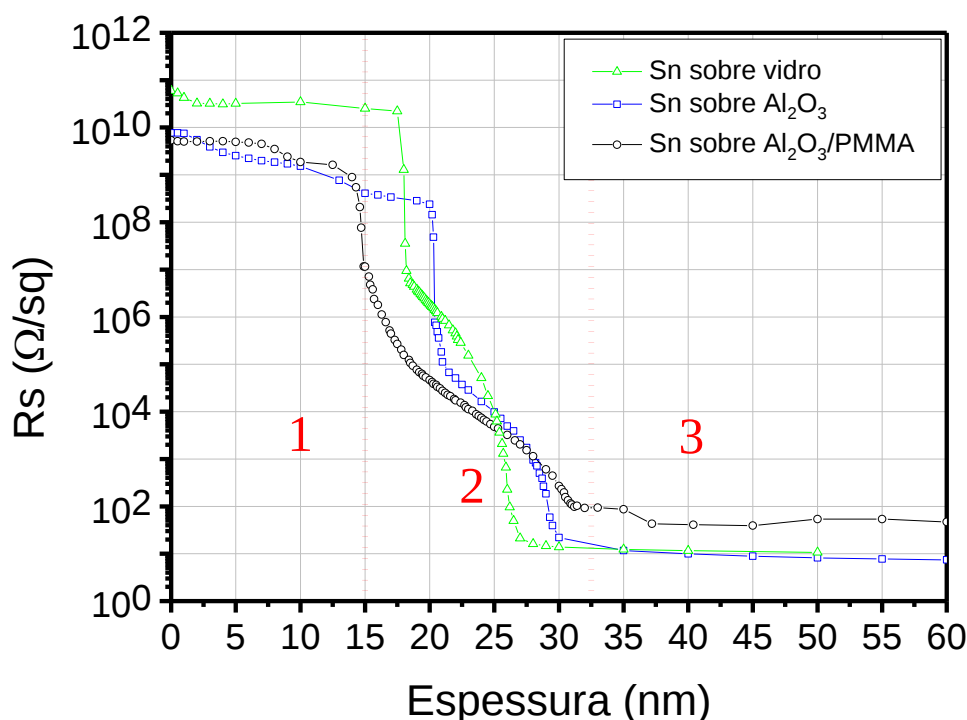
Mostra-se, na Figura 37, o gráfico da resistência de superfície (R_s) da camada de Sn em função de sua espessura, durante a evaporação sobre vidro (curva vermelha), Al_2O_3 (curva azul) e $\text{Al}_2\text{O}_3/\text{PMMA}$ (curva preta). De forma semelhante ao que foi informado no item 4.2, a espessura apresentada no gráfico da Figura 37, é o valor fornecido pelo sensor da evaporadora, que possui uma discrepância com os valores reais de espessura. O comportamento de R_s é similar para todos os substratos. De forma semelhante ao que foi apresentado na seção 4.2 para o Al, é possível identificar três estágios diferentes (regimes), porém, mais definida, conforme indicado na Figura 37. No estágio inicial, a resistência é muito alta,

aproximadamente $10^{10} \Omega/\text{sq}$, devido à pequena quantidade de Sn entre os eletrodos, que formam agregados não percolados. No estágio final, com o preenchimento total da área entre os eletrodos com Sn, a resistência decresce para valores próximos de $10 \Omega/\text{sq}$. Para uso como eletrodo de fonte em VOFET, esses dois estágios citados não são adequados. No estágio inicial (regime 1), a camada de Sn apresenta uma resistência muito alta para uso como eletrodo e, no estágio final (regime 3), a cobertura total da superfície blinda o campo elétrico completamente. Os limites do estágio intermediário (regime 2), bem como a forma de decaimento, dependem das características da superfície do substrato sobre o qual o Sn é depositado. É importante mencionar que o comportamento da resistência em função da espessura depende também do metal depositado, como pode ser comprovado comparando as curvas relativas à deposição do Sn, na Figura 37, com a aquelas relativas à deposição do alumínio na mostradas na Figura 25.

A variação da resistência do filme de Sn sobre Al_2O_3 (curva azul) muda do regime 1 para o regime 2 na espessura de 20 nm e do regime 2 para o 3 em 30 nm. Sobre a superfície do vidro (curva vermelha), essas mudanças ocorrem em 18 nm e 27 nm e sobre $\text{Al}_2\text{O}_3/\text{PMMA}$ (curva preta) em 15 nm e 31 nm. Estudos realizados em nosso grupo de pesquisa, mostram que: i) a mudança do regime 1 para o 2 corresponde ao ponto em que os agregados se superpõe produzindo caminhos contínuos, ou seja, ocorre a percolação; e ii) a mudança do regime 2 para o 3 corresponde ao ponto em que ocorre a cobertura total da superfície.

As diferenças entre as mudanças de regime são devidas às propriedades específicas de cada superfície, como rugosidade, tensão superficial, adesão do Sn e outras. Por exemplo, entre as três superfícies, a mais rugosa é a do Al_2O_3 , justamente a que necessita de uma maior espessura de Sn para percolar. A superfície menos rugosa é a do $\text{Al}_2\text{O}_3/\text{PMMA}$, na qual observa-se a percolação com a menor espessura.

Figura 37 - Gráfico da resistência de superfície (R_s) em função da espessura da camada de Sn, depositada sobre vidro, Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$.



Os dados mostrados na Figura 37 permitem concluir que a espessura de 25 nm (que equivale à espessura real de 55 nm, como discutido no item 3.3) é apropriada para a produção de eletrodo de fonte. Neste valor intermediário, entre o início da percolação e a cobertura total, a camada de Sn apresenta perfurações (regiões não cobertas) e está percolada. Para avaliar essas hipóteses, foram feitas análises através de imagens de AFM.

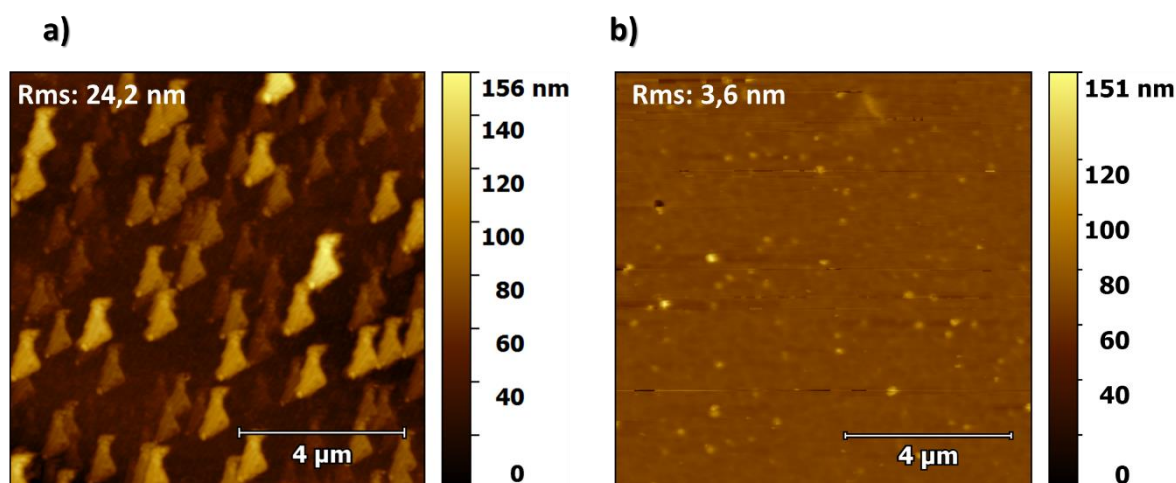
A seguir, serão apresentadas as imagens de AFM da camada de Sn evaporada sobre as três superfícies: vidro, Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$. Foram preparadas amostras com as espessuras reais** de 40, 55 e 70 nm, correspondente aos três regimes discutidos anteriormente. Todas as

** Como discutido no item 4.2, quando é explícito no texto que se trata da espessura real do filme evaporado, o valor apresentado é referente ao valor medido pelo sensor mais 30 nm de discrepância.

imagens de AFM presentes nessa seção são referentes à uma área de $10\mu\text{m} \times 10\mu\text{m}$ e em todas elas indica-se, no canto superior esquerdo, a rugosidade das superfícies.

São apresentadas na Figura 38 as imagens de AFM da superfície do filme de Al_2O_3 e de $\text{Al}_2\text{O}_3/\text{PMMA}$. A rugosidade superficial RMS do filme de Al_2O_3 é de 24,1 nm (Figura 38.a) e do $\text{Al}_2\text{O}_3/\text{PMMA}$ é de 3,6 nm (Figura 38.b). Observa-se que a deposição da camada de PMMA sobre o Al_2O_3 reduz a rugosidade da superfície do isolante, concordando com a literatura [75].

Figura 38 – Imagens de AFM das superfícies do (a) Al_2O_3 e (b) $\text{Al}_2\text{O}_3/\text{PMMA}$.



Na Figura 39 são apresentadas as imagens de AFM referentes à deposição das camadas de Sn com as espessuras reais de 40, 55 e 70 nm sobre as superfícies de vidro, Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$.

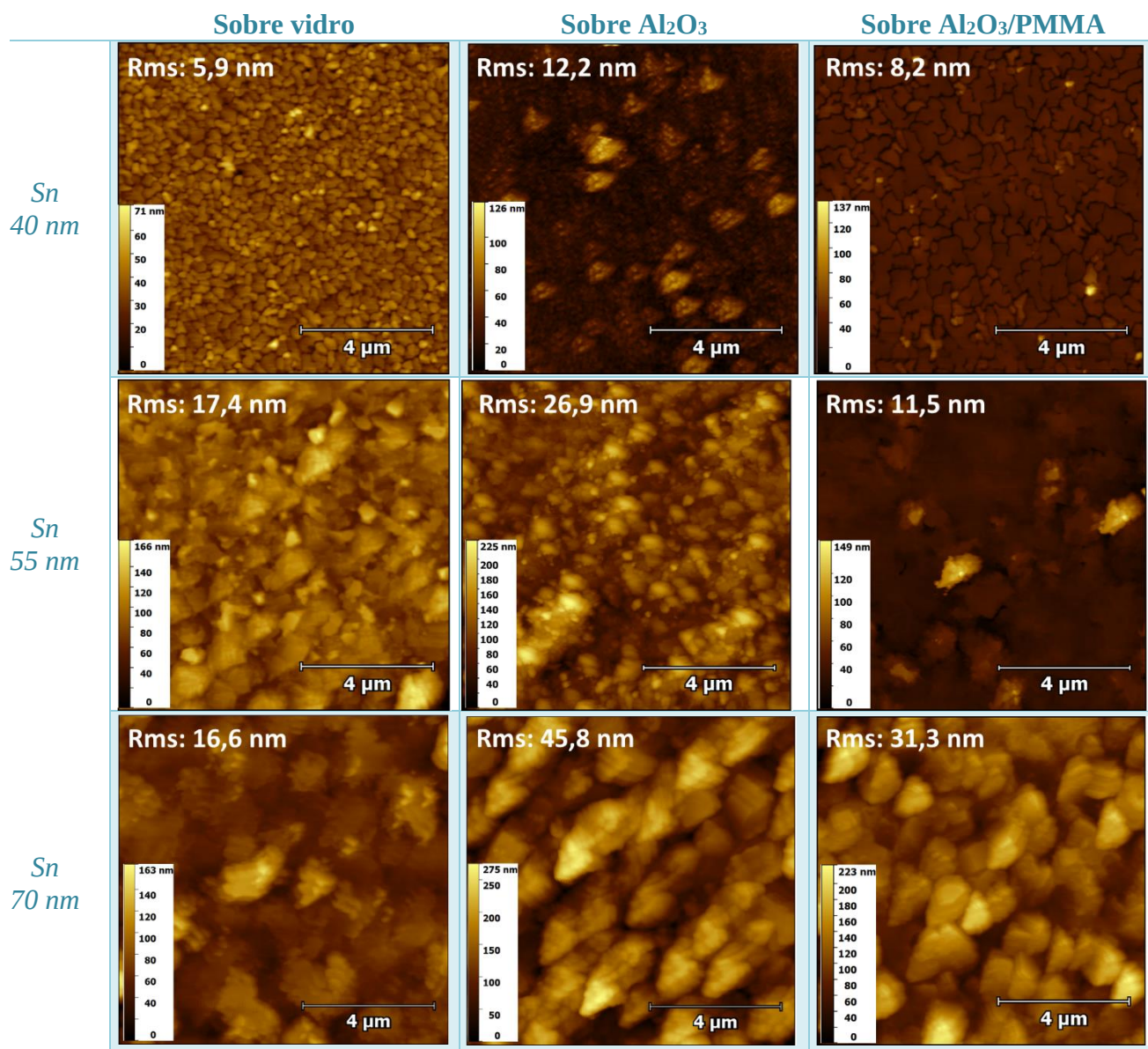
Estas espessuras foram selecionadas nos três regimes mostrados na Figura 37. As imagens dos filmes de Sn de 40 nm, para os três substratos, mostram a formação de pequenos agregados. Na superfície do $\text{Al}_2\text{O}_3/\text{PMMA}$ observa-se claramente que os agregados não estão percolados e não formam um filme contínuo. Sobre a superfície do Al_2O_3 , que é bastante irregular (Figura 38), o filme de 40 nm de Sn preenche as imperfeições, reduzindo a rugosidade de 24,1 nm para 12,2 nm. No vidro, ocorre a formação de pequenos agregados granulares de dimensões bem menores do que nos outros substratos. Esta morfologia está coerente com o

gráfico de resistência em função da espessura dos filmes, mostrado anteriormente (Figura 37), onde observa-se que a resistência é muito alta para os filmes de 40 nm (da ordem de $10^{10} \Omega/\text{Sq}$). Isto se justifica pois trata-se de um filme muito fino e por não haver percolação dos agregados.

Filmes de Sn de 55 nm apresentam valores intermediários de resistência, para as três superfícies, como também é mostrado na Figura 37. Para esta espessura é observado um aumento da rugosidade do filme de Sn quando comparada com os filmes de 40 nm. Sobre a superfície de $\text{Al}_2\text{O}_3/\text{PMMA}$, o filme aparenta ser mais uniforme. Ressalta-se que um aspecto importante para a aplicação em VOFET é que o eletrodo seja permeável ao campo. Assim, o eletrodo de fonte deve formar uma espécie de grade permitindo ao mesmo tempo a permeabilidade do campo na direção perpendicular e boa condutividade na direção longitudinal. Análise detalhada, não mostrada neste texto, das imagens de AFM de filmes de 55nm de Sn depositado sobre Al_2O_3 e sobre $\text{Al}_2\text{O}_3/\text{PMMA}$, usando o software *Gwyddion*, mostram que os aglomerados de Sn se coalescem conectando-os de forma a percolar, mas deixando regiões descobertas. Como definido no item 2.5 da Fundamentação Teórica, a relação entre a área perfurada pela área total do eletrodo de Sn é denominada fator de preenchimento (*fill factor* – FF). A análise detalhada das imagens mostra que o FF para o filme de 55 nm sobre o Al_2O_3 é muito menor do que sobre o filme de $\text{Al}_2\text{O}_3/\text{PMMA}$.

As imagens de AFM para a espessura de 70 nm são similares em todos os substratos. Para esta espessura a resistência apresenta os valores mínimos, não há uma forte dependência com substrato e FF é de $\sim 0\%$. Enfatiza-se que a deposição de uma camada de PMMA sobre o Al_2O_3 produz alterações notáveis na morfologia do filme de Sn.

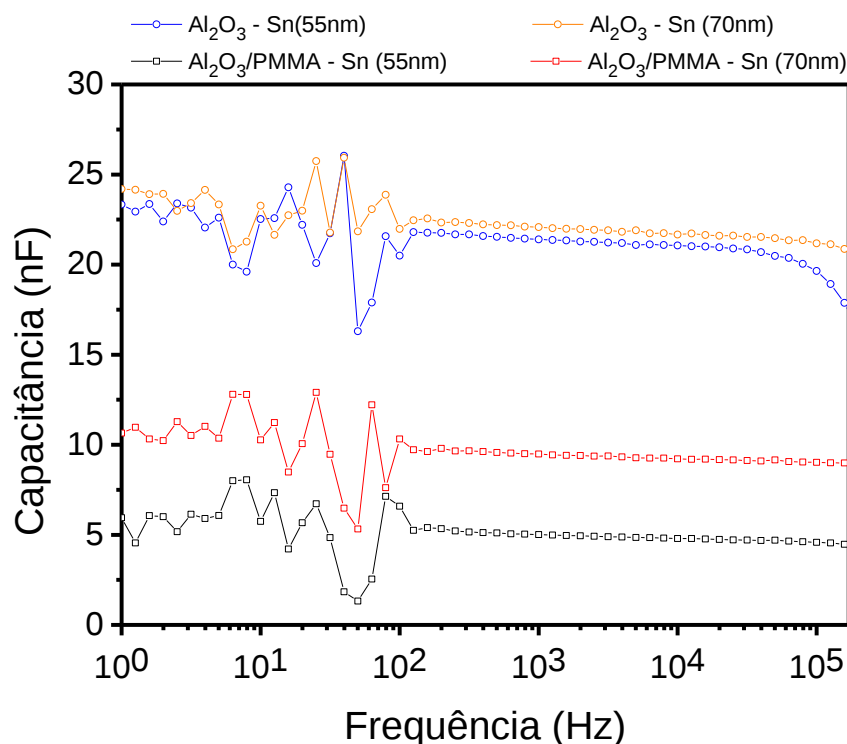
Figura 39 – Imagens de AFM das camadas de Sn sobre vidro, Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$.



5.2. Medidas de capacitância

Na Figura 40 apresenta-se medidas da capacitância de filmes de Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$ usando como eletrodos superiores os filmes de Sn com as espessuras reais de 40, 55 e 70 nm. Ressalta-se que as medidas de capacitância foram realizadas nas mesmas amostras utilizadas para as medidas de AFM, apresentadas no item anterior (5.1).

Figura 40 - Gráfico de capacitância em função da frequência. Para estudar a influência do eletrodo de Sn na capacitância das amostras.



Previamente à análise das medidas de capacitância deve ser enfatizado que nas dimensões e espessura utilizadas, quando se usa o Al₂O₃ como dielétrico, espera-se uma capacitância de 24 nF a 1kHz. Observa-se na Figura 40 que a capacitância do Al₂O₃ com eletrodos de Sn de 55 e de 70 nm é respectivamente de 22 nF e 21,4 nF e, portanto, se aproximam bastante do valor esperado. Ao usar o substrato de Al₂O₃/PMMA a capacitância é de 9,5 nF e 5 nF, para eletrodos com espessura de 55 nm e de 70 nm respectivamente. Neste caso temos dois filmes isolantes com diferentes constantes dielétrica e sua espessura total é maior. Ressalta-se que não foi possível medir as capacitâncias usando eletrodos de Sn de 40 nm, devido sua elevada resistência

A diferença entre os valores de capacitância encontrada quando se deposita Sn sobre Al₂O₃/PMMA com espessuras de 70 nm e 55 nm pode estar associado ao FF. Uma variação tão grande da capacitância não é observada quando se usa o Al₂O₃ como substrato. Pelas medidas de capacitância, que é proporcional a área, calcula-se que o FF é ~3% e ~47%,

para os eletrodos de 70 e 55 nm, respectivamente. No entanto, trata-se de medidas em amostras distintas e pode haver uma variabilidade entre elas. Estes resultados devem ser melhor estudados incluindo técnicas de microscopia que permitam distinguir claramente as áreas preenchidas das áreas vazias.

A utilização das medidas elétricas (capacitância e resistência de superfície) aliadas a caracterização das morfologias (por AFM) se mostrou muito interessante para estudar o eletrodo de Sn. Um aprimoramento dessa abordagem seria monitorar a capacitância de forma similar ao que foi feito com a resistência, ou seja, simultaneamente à evaporação do metal. Tendo em vista a necessidade de um eletrodo intermediário permeável ao campo para compor o VOFET, os resultados mostrados nesse capítulo permitiram avaliar que a espessura de 55nm é adequada para esse propósito.

6. VOFET com célula ativa de Sn/P3HT/Al

Neste item serão apresentados os resultados obtidos para o dispositivo com célula ativa formada por Sn/P3HT/Al, sendo o eletrodo de Sn de 55 nm (espessura real). As medidas elétricas para essa configuração foram divididas em dois itens: curvas de saída e de transferência.

6.1. Curvas de saída

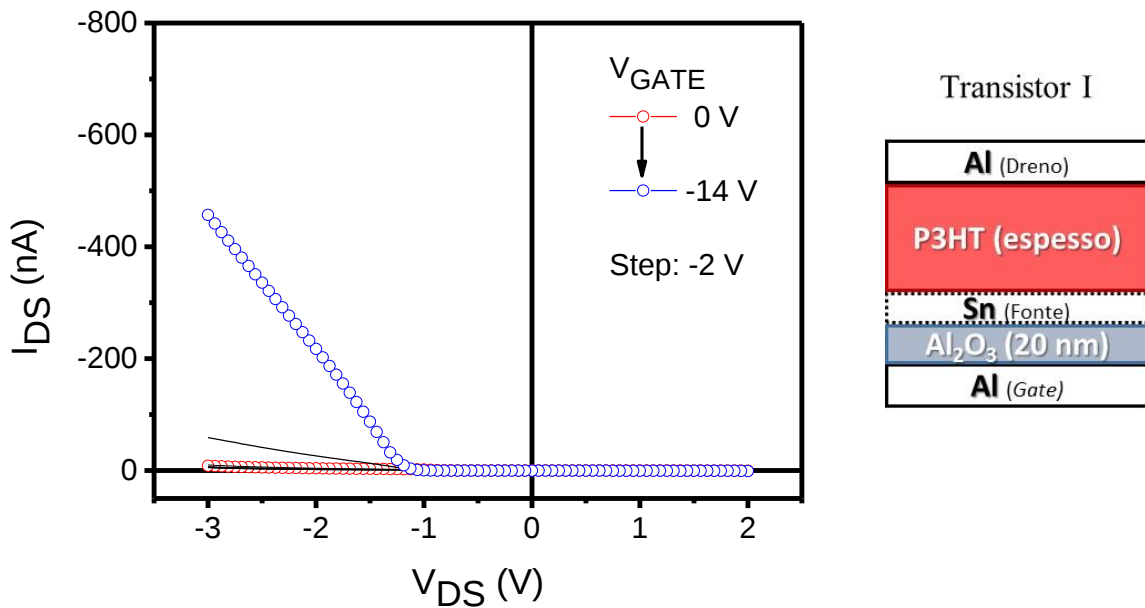
Dentre todas as configurações testadas, serão apresentadas as curvas referentes a cinco transistores denominados I, II, III, IV e V. Em todos estes transistores o eletrodo de *gate* é de Al, o dielétrico de *gate* é um filme Al_2O_3 de 20 nm crescido por anodização, o eletrodo de fonte é uma camada de Sn de 55 nm, o semicondutor um filme de P3HT depositado por *spin-coating* e o eletrodo de dreno formado por um filme de 90 nm de Al depositado por evaporação. Nos transistores II, IV e V há uma camada de PMMA depositada sobre o Al_2O_3 . Alterações nas espessuras estão explicitadas no texto e indicada nos diagramas mostrados ao lado das curvas de saída de cada transistor (da Figura 41 até a Figura 45) no qual será apresentada a configuração em questão.

Transistor I. Neste transistor o filme de P3HT foi depositado por *spin-coating* com uma rotação de 700 rpm, resultando em um filme semicondutor mais espesso do que o estudado no Capítulo 4 (2000 rpm). A curva de saída é apresentada na Figura 41. Observa-se uma dependência da corrente no dreno (I_{DS}) com a voltagem aplicada ao *gate* (V_{GATE}), tendo uma variação de aproximadamente duas ordens de grandeza entre 0 V e -14 V. Como o contato entre os eletrodos de dreno e de fonte e o P3HT são bloqueantes, não há injeção de carga no semicondutor na condição de $V_{GATE} = 0$ V. Com o aumento de V_{GATE} , a barreira de energia entre o Sn e o P3HT diminui e consequentemente I_{DS} aumenta. Como visto no gráfico, a

modulação de I_{DS} se inicia a partir de aproximadamente $V_{GATE} = -12$ V. Considerando este valor como a voltagem limiar de chaveamento (V_{TH}), tem-se que o campo elétrico ($E = V/d$) necessário para iniciar a modulação de I_{DS} é $E_{LIMIAR} = 600$ MV/m.

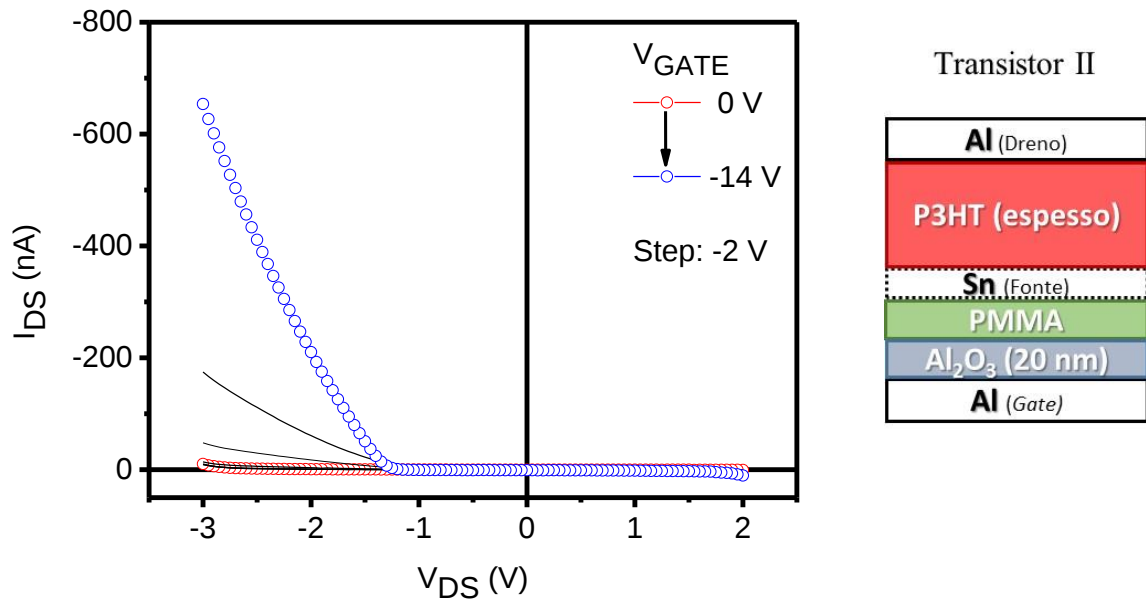
Em todos os dispositivos estudados, a corrente medida no *gate* é muito alta, chegando até a atingir valores maiores do que a corrente no dreno. Os detalhes das curvas de saída e da corrente medida no *gate*, para cada dispositivo, estão presentes no item 2 do Apêndice A.

Figura 41 - Curvas de saída, com eixo da corrente em escala linear, para o dispositivo com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.



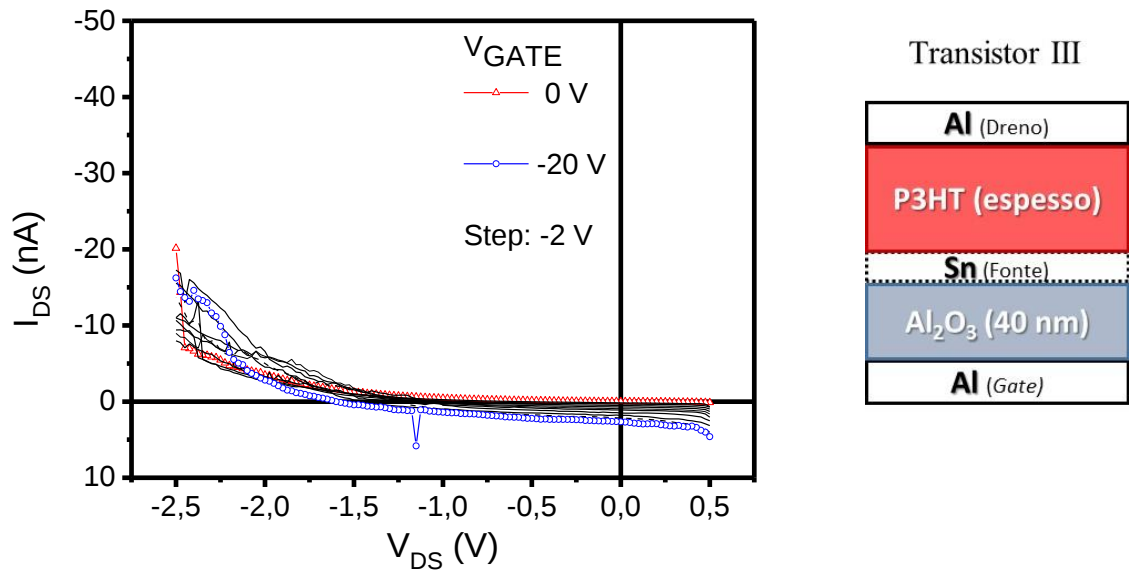
Transistor II. Neste transistor há uma camada de PMMA de aproximadamente 14 nm depositada sobre o Al_2O_3 . Observa-se, na Figura 42, que ao utilizar as camadas de Al_2O_3 /PMMA como dielétrico, houve um aumento da corrente no dreno. Além disso, a modulação de I_{DS} ocorreu em um E_{LIMIAR} médio de ~ 230 MV/m. Ressalta-se que neste caso tem-se dois isolantes de espessuras e constantes dielétricas diferentes e o valor calculado representa o campo médio sobre os dois dielétricos.

Figura 42 - Curvas de saída para o dispositivo com $\text{Al}_2\text{O}_3/\text{PMMA}$, com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.



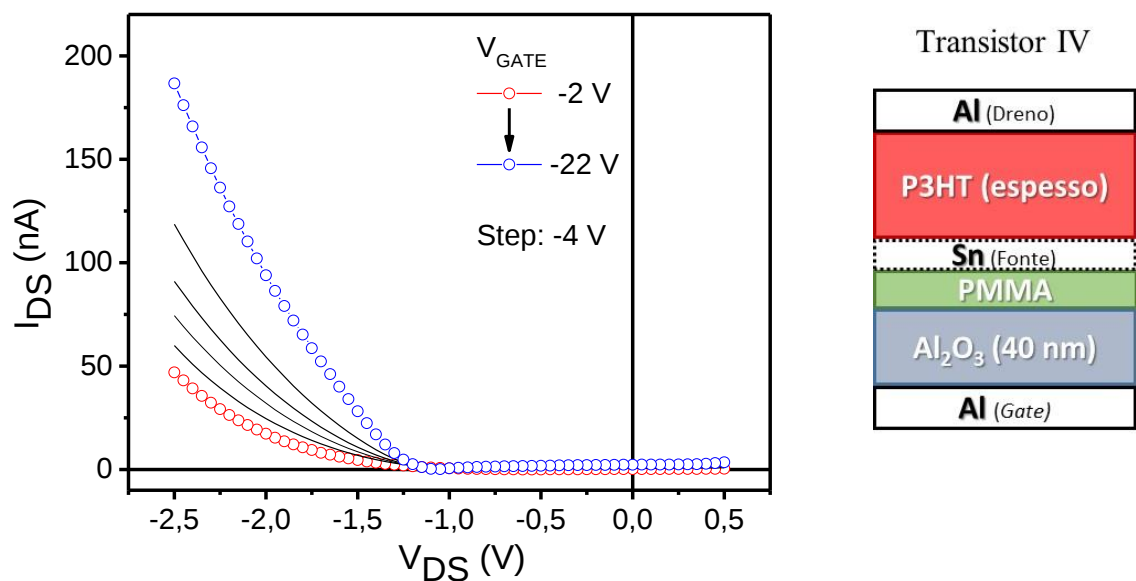
Transistor III. Com o objetivo de tentar diminuir a corrente medida através do dielétrico (corrente no *gate*), foram preparados transistores utilizando uma camada de Al_2O_3 com espessura de 40 nm, mantendo a camada de P3HT depositada com 700 rpm. Na curva de saída para este dispositivo, mostrados na Figura 43, não se observa a modulação de I_{DS} . No entanto, ao analisar os resultados comparativamente com o transistor I, observa-se que o campo aplicado não atingiu o limiar necessário ($E_{\text{LIMIAR}} = 600 \text{ MV/m}$). Pois, a maior voltagem aplicada no transistor III ($V_{\text{GATE}} = -20 \text{ V}$) corresponde ao campo de 500 MV/m , não sendo suficiente para iniciar a modulação de I_{DS} .

Figura 43 - Curva de saída para o dispositivo com Al_2O_3 de 40 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.



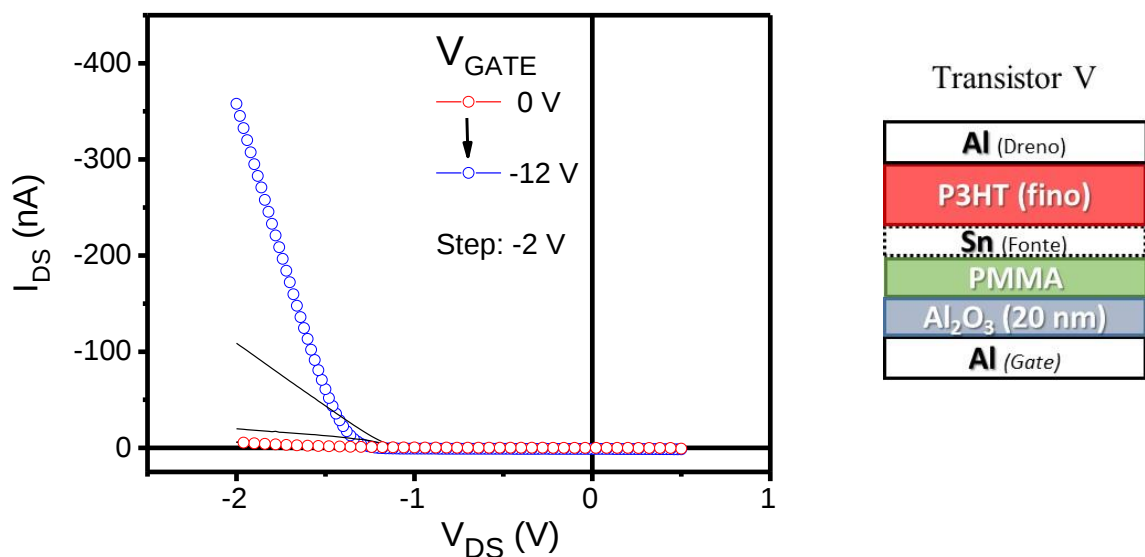
Transistor IV. Mostra-se na Figura 44 a curva de saída para o dispositivo utilizando $\text{Al}_2\text{O}_3/\text{PMMA}$, com Al_2O_3 de 40 nm. Neste caso, o $E_{\text{LIMIAR}} = 230 \text{ MV/m}$, calculado para o transistor II, corresponde a $V_{\text{GATE}} = -12 \text{ V}$. Ao comparar os transistores III e IV, observa-se que houve uma redução no campo limiar devido a deposição da camada de PMMA sobre o Al_2O_3 .

Figura 44 – Curva de saída para o dispositivo com $\text{Al}_2\text{O}_3/\text{PMMA}$, com Al_2O_3 de 40 nm, camada de Sn de 55 nm e P3HT depositado com 700 rpm.



Transistor V. Para este transistor, o filme de P3HT foi depositado com rotação do *spin-coating* mais alta (1500 rpm) do que os transistores anteriores, resultando em um filme mais fino. Era esperado que com a redução da espessura do P3HT, I_{DS} fosse maior. Como dielétrico foram utilizadas as camadas de Al_2O_3 /PMMA, com espessuras de 20 nm e 14 nm, respectivamente. A curva de saída é apresentada na Figura 45. Nota-se que foi obtido o mesmo valor de I_{DS} do VOFET com Al_2O_3 de 20 nm (Figura 41), porém, com menor voltagem de operação. Neste caso, o campo limiar é igual o calculado para o transistor II ($E_{LIMIAR} \sim 230$ MV/m).

Figura 45 - Curva de saída para o dispositivo com Al_2O_3 /PMMA, com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 1500 rpm.



A seguir serão apresentados alguns comentários sobre os resultados observados nos transistores estudados.

Comentário 1: A estratégia de combinar uma camada de PMMA sobre outro isolante é encontrada na literatura. A finalidade é diminuir a corrente de fuga, diminuir a rugosidade e melhorar a aderência da camada depositada acima [74,75]. Outro aspecto importante é que é conhecido que isolantes com alta constante dielétrica tem o efeito colateral de reduzir a mobilidade no semicondutor depositado sobre ele. Devemos enfatizar que outro fator que reduz a mobilidade é o alto valor da rugosidade do Al_2O_3 . Assim, como o PMMA tem baixa constante

dielétrica e baixa rugosidade, a utilização de $\text{Al}_2\text{O}_3/\text{PMMA}$ deve proporcionar um melhor desempenho ao transistor.

Como já discutido no capítulo 5, a adição da camada de 14 nm de PMMA sobre o Al_2O_3 de 20 nm também melhorou a formação do eletrodo de Sn. No entanto, não se observou nenhum decréscimo na corrente no *gate*. Ao analisar a curva de saída, não se observa um aumento significativo de I_{DS} . Como é observado na Tabela 3, o campo limiar diminuiu para os transistores com PMMA. Comparando os transistores I e II (de forma análoga à comparação entre III e IV), que são semelhantes exceto para a presença do PMMA, observa-se que E_{LIMIEAR} decresce de 600 MV/m para 230 MV/m.

Tabela 3 - Comparação entre V_{TH} e E_{LIMIEAR} para as camadas dielétricas utilizadas.

Transistor	Dielétrico	Espessura (nm)	V_{TH} (V)	E_{LIMIEAR} (MV/m)
I	Al_2O_3	20	12	600
III	Al_2O_3	40	24	600
V e II	$\text{Al}_2\text{O}_3/\text{PMMA}$	34	8	230
IV	$\text{Al}_2\text{O}_3/\text{PMMA}$	54	12	230

Comentário 2: Não se observa a saturação da curva de saída para nenhum transistor, mas ressalta-se que está é uma característica de um VOFET [61].

Comentário 3: De acordo com o que foi introduzido nos Fundamentos Teóricos, a Equação 20 é válida para o regime SCLC. Nas medidas apresentadas, V_{DS} não foi suficientemente grande para que I_{DS} alcançasse o regime de SCLC. Portanto, mesmo com a estimativa do FF apresentada na seção 5.2, não foi possível reproduzir o procedimento de *Ben-Sasson* [26], para o cálculo da mobilidade por intermédio da Equação 20.

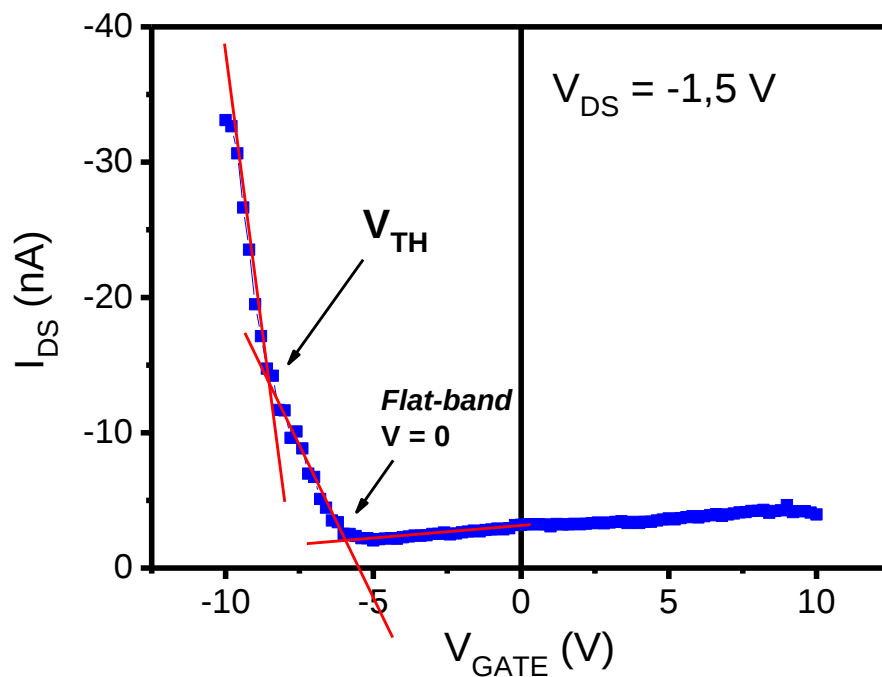
Comentário 4: Entende-se que os melhores resultados foram atingidos ao utilizar como dielétrico um filme de Al_2O_3 de 20 nm, recoberto com um filme de PMMA de 14 nm. Por esse motivo, os resultados apresentados no próximo item são referentes às amostras com essa configuração.

Comentário 5: Para a fabricação do transistor V, aumentou-se a rotação do *spin-coating* para diminuir a espessura do filme de P3HT e assim obter I_{DS} maior. Ocorre que por receio de danificar o dispositivo, as tensões utilizadas foram menores que nos outros casos. Portanto, ao realizar a análise final, não é possível concluir sobre a importância da espessura do semicondutor para I_{DS} .

6.2. Curva de transferência

Nesta seção será apresentada a curva de transferência para o transistor V, cuja curva de saída foi apresentada na Figura 45. Na Figura 46 é apresentada a curva de transferência obtida com V_{DS} igual a -1,5 V e V_{GATE} variando entre -10 V e 10 V. Como esperado, observa-se que I_{DS} com V_{GATE} negativo é maior do que com V_{GATE} positivo.

Figura 46 - Curva de transferência para o dispositivo com $Al_2O_3/PMMA$, com Al_2O_3 de 20 nm, camada de Sn de 55 nm e P3HT depositado com 1500 rpm. V_{DS} fixo em -1,5 V.



Para o VOFET, o V_{TH} é calculado a partir da curva de transferência, com I_{DS} em escala linear [24]. Na Figura 46, observam-se três inclinações na curva de I_{DS} ajustados a retas. A inflexão em -6,1 V corresponde ao ponto em que a diferença de potencial sobre o *gate* é nula. Isto ocorre porque na superfície do Al_2O_3 são acumuladas cargas presas em armadilhas interfaciais e essa tensão é necessária para seu cancelamento. Então, a partir deste ponto é que existe uma tensão negativa no *gate* e inicia-se o regime de acumulação. A segunda inflexão em -8,7 V corresponde ao ponto onde inicia a modulação da corrente e, portanto, é correspondente à tensão limiar de chaveamento V_{TH} .

Apresentam-se na Tabela 4 os valores de V_{TH} encontrados em artigos, e os valores correspondentes de E_{LIMAR} , em comparação com os valores descritos na presente dissertação. São apresentados os dielétricos, com suas espessuras, e os semicondutores utilizados em cada trabalho. Ao comparar os valores de E_{LIMAR} apresentados na tabela, as camadas dielétricas de Al_2O_3 e $Al_2O_3/PMMA$ fornecem uma intensidade de campo maior do que todos os artigos citados.

Tabela 4 - Comparação entre os valores de V_{TH} e E_{LIMAR} da literatura e do trabalho.

V_{TH} (V)	Isolante	Espessura do isolante (nm)	E_{LIMAR} (MV/m)	Semicondutor	Referência
-1	Al_2O_3/BCB	10	100	DNTT	24
-10	SiO_2	210	48	Pentaceno	58
-3,2	PVA	350	9	CuPc	28
-3	LiF	240	12	C_{60}	17
5	SiO_2	100	50	P(NDI2OD-T2)	100
5	SiO_2	100	50	PTCDI-C8	60
-12	Al_2O_3	20	330	P3HT	*
-8	$Al_2O_3/PMMA$	34	600	P3HT	*

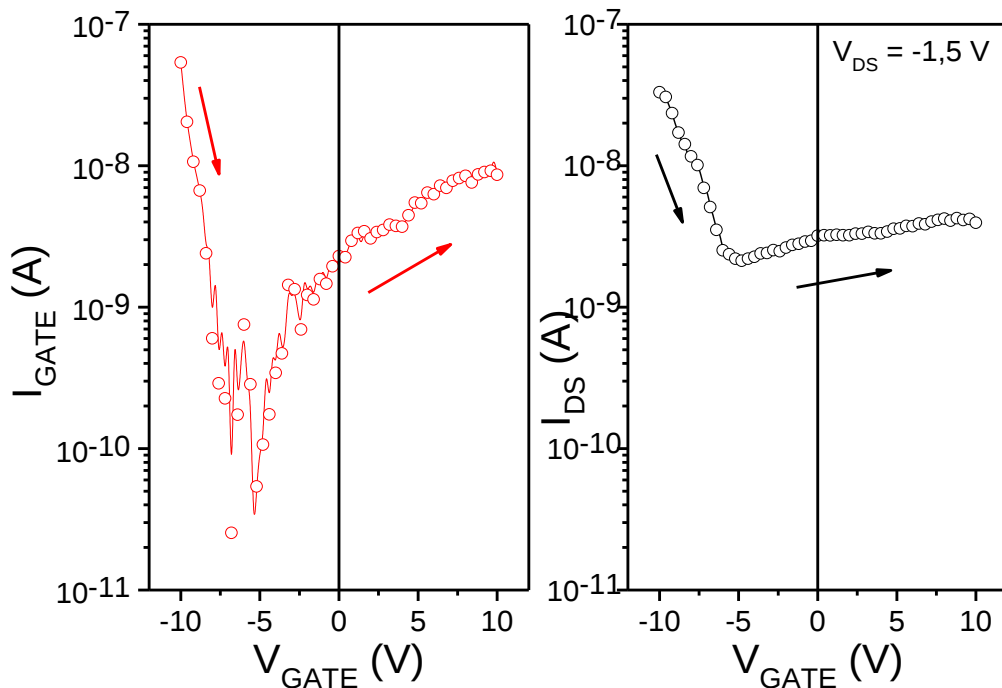
* Dados do presente trabalho.

Ressalta-se que os dados mostrados na Tabela 4, são frutos de uma análise preliminar, onde não se considerou que para o cálculo do campo limiar, deve ser considerada a diferença entre V_{TH} e a voltagem de *flat-band*. O problema é que o Al_2O_3 possui armadilhas interfaciais que retém cargas, modificando o *flat-band* em função do histórico de medidas. Por

exemplo, na Figura 56 do Apêndice A, observa-se que o mínimo de corrente, que corresponde ao *flat-band*, modifica a cada novo ciclo de medida. Também não foi possível fazer essa avaliação nos dados obtidos da literatura. Essa observação não invalida a discussão apresentada, porque, em todas as medidas dos transistores (I ao V), a voltagem inicial aplicada ao *gate* foi 0, o que minimiza o efeito citado, como visto na Figura 57 do Apêndice A.

Na Figura 47.a, mostra-se a curva de corrente medida no *gate*. Enquanto que, na Figura 47.b, apresenta-se a curva de transferência na escala logarítmica para fácil comparação com a corrente no *gate*. Essas curvas foram obtidas com V_{DS} igual a -1,5 V e V_{GATE} variando entre -10 V e 10 V. A baixa razão I_{on}/I_{off} pode ser justificada pela baixa voltagem aplicada ao dispositivo, porém, quanto mais aumenta-se V_{GATE} , maior será a corrente no *gate* (I_{GATE}).

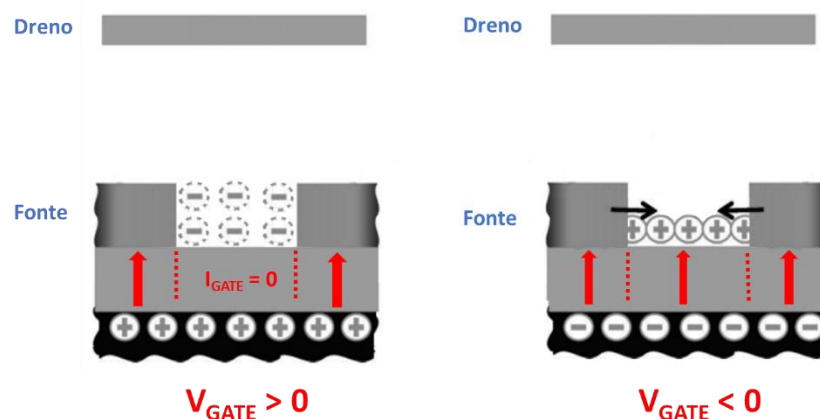
Figura 47 – Curvas para o transistor V: (a) corrente medida através do dielétrico e (b) transferência para o dispositivo com Al_2O_3 de 20 nm. V_{DS} igual a -1,5 V. Dispositivo com camada de Sn de 55 nm e P3HT depositado com 1500 rpm.



Existe uma assimetria na corrente do *gate* que pode estar relacionada com o parâmetro FF do eletrodo de Sn. Para explicar o comportamento visto nos gráficos da Figura 47, é útil analisar o diagrama do VOFET com eletrodo perfurado, apresentado no item 2.5

(Figura 10). Para isso, mostra-se na Figura 48, o diagrama para V_{GATE} positivo e negativo. Quando V_{GATE} é positiva, Figura 48.a, as cargas positivas são afastadas da interface do dielétrico com o semiconductor, na área perfurada, e forma-se uma região de depleção com as cargas negativas que não são móveis. Assim, nesta região não há corrente do *gate* para a fonte, pois as cargas não são coletadas no eletrodo de fonte. Para V_{GATE} negativo, Figura 48.b, as cargas se acumulam na interface entre o Al_2O_3 e o P3HT tanto na região perfurada como na região preenchida e, neste caso, tais cargas tem mobilidade no P3HT e no Sn. Com isso, I_{GATE} é maior quando em acumulação, pois há um aumento virtual da área do eletrodo.

Figura 48 – Diagrama representando o VOFET com eletrodo perfurado, para V_{GATE} (a) positivo e (b) negativo.

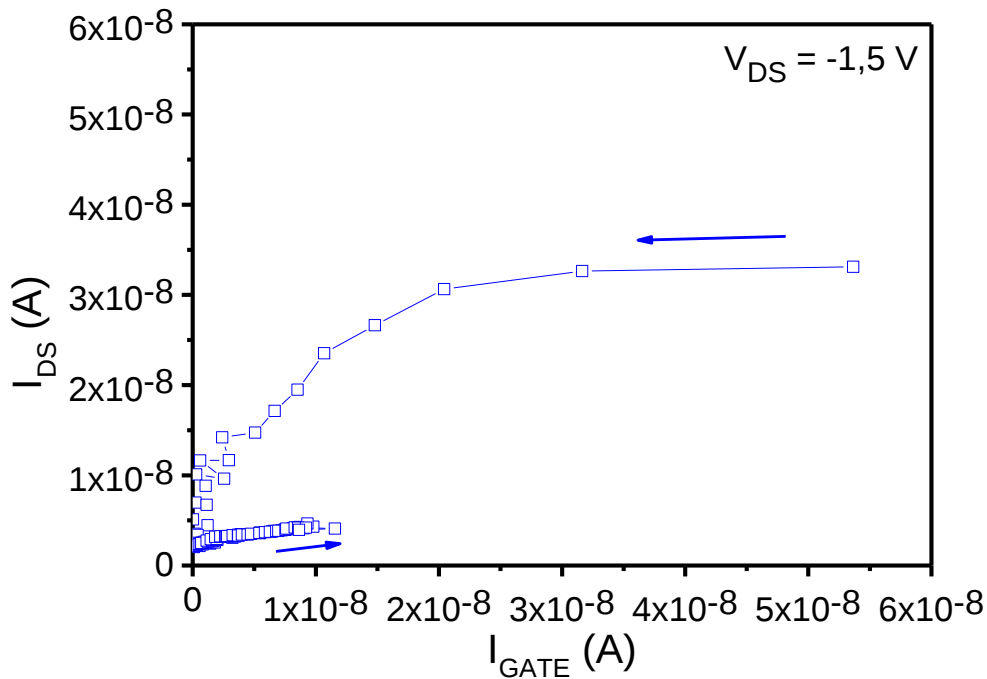


Fonte: diagrama adaptado de 59.

Como tentativa de comprovar se o efeito observado nas curvas de saída é de fato devido ao funcionamento do dispositivo, ou se é efeito de corrente de fuga através do dielétrico, foi analisada a relação existente entre as correntes do dreno (I_{DS}) e do *gate* (I_{GATE}). Para isso, utilizou-se os valores de corrente apresentados na Figura 47. Plotando a corrente do dreno como eixo y e a corrente no *gate* como eixo x, tem-se o gráfico visto na Figura 49. Esse gráfico possibilita a análise em dois aspectos. Primeiramente, como já era visível na Figura 47, I_{DS} é maior quando V_{GATE} é negativa. Em segundo lugar, nas duas regiões em que I_{GATE} aumenta, I_{DS} varia pouco. Quando I_{DS} tem sua maior variação, a variação I_{GATE} é pequena. Portanto, esse

resultado fornece um indicativo de que o funcionamento do dispositivo está associado com o princípio do efeito de campo, que reduz a barreira de injeção, apesar da elevada corrente de fuga através do Al_2O_3 .

Figura 49 – Curva de corrente no dreno (I_{DS}) versus corrente no *gate* (I_{GATE}). As setas indicam o sentido da medida. Dispositivo com camada de Sn de 55 nm e P3HT depositado com 1500 rpm.



Como dito no item 2.5 da Fundamentação Teórica, para o OFET, a densidade de corrente é linear enquanto que no VOFET a densidade de corrente é planar, não sendo possível fazer essa comparação de forma direta. Para isso, é necessário converter a densidade de corrente linear do OFET em densidade planar, que é feito conforme explicado na referência 24. São apresentados, na Tabela 5, os valores J_{eff} de alguns OFETs e VOFETs reportados na literatura e o valor de J_{eff} para o dispositivo com $\text{Al}_2\text{O}_3/\text{PMMA}$ apresentado na Figura 42.

Tabela 5 - Comparação das densidades de corrente efetiva (J_{eff}) entre artigos e o valor calculado neste estudo.

Tipo	Semicondutor	Canal (μm)	J_{eff} (mA/cm^2)	Referência
OFET	Pentaceno	70	1,1	101
OFET	P3HT	60	$2,5 \times 10^{-2}$	102
VOFET	CuPc	0,08	0,2	28
VOFET	DNTT	0,5	110	24
VOFET	C_{60}	0,09	4	17
VOFET	PTCDI-C8	0,3	>10	60
VOFET	P3HT	?	7×10^{-3}	*

*Dados do presente estudo.

Como apresentado na Tabela 5, a densidade de corrente para um OFET convencional de Al_2O_3 e P3HT é baixa quando compara com um OFET de SiO_2 e pentaceno. O valor de J_{EFF} para o VOFET apresentado nessa dissertação é próximo ao do OFET convencional de P3HT (que possui $\mu = 5 \times 10^{-3} \text{ cm}^2/\text{Vs}$). Isso ocorre pois, mesmo utilizando um comprimento de canal menor com o VOFET, o P3HT possui uma baixa mobilidade na direção vertical [98]. A partir da abordagem do capacitor MIS apresentada na seção 4.3.3, foi calculada uma mobilidade igual a $\mu = 1,5 \times 10^{-4} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$, enquanto Majewski obteve $\mu = 5 \times 10^{-3} \text{ cm}^2\text{V}^{-1}\text{s}^{-1}$ para OFET de P3HT e Al_2O_3 [102]. Portanto, com os dados das Tabelas Tabela 4 e Tabela 5, entende-se que o baixo desempenho dos VOFETs apresentados nesta dissertação é principalmente consequência da baixa mobilidade do P3HT na direção vertical.

7. Conclusão

Com o presente estudo, conclui-se que é viável a fabricação de um VOFET usando Al_2O_3 e P3HT. Para isso, foi necessária atenção especial para os eletrodos de fonte e dreno. Ao utilizar Au como eletrodo de dreno (formando contato ôhmico com o P3HT) foi possível realizar as caracterizações dos dispositivos de dois terminais que compõe o VOFET (capacitor MIM, diodo Schottky e capacitor MIS). Esta abordagem mostrou que além do potencial para o uso como transistor, a estrutura vertical é muito rica para o estudo do semicondutor e das interfaces que compõe o VOFET. Conclui-se também, que o principal aspecto que possibilita o funcionamento de um VOFET é a preparação adequada do eletrodo de fonte, que deve associar a função trabalho do metal com características da interface e do processo de deposição de forma a ser permeável ao campo e injetar portadores no semicondutor. Por exemplo, concluímos que para obter eletrodo de fonte sobre o Al_2O_3 , o Sn é um metal mais adequado que o Al. A seguir serão pontuadas as principais conclusões de cada etapa desse trabalho.

Ao utilizar Al como eletrodo de fonte, não foi observado o funcionamento do VOFET. Apesar disso, esta estrutura permitiu estudar os dispositivos de dois terminais, que forneceu importantes informações:

- Com a medida no modo capacitor MIM, foi possível avaliar que o Al_2O_3 obtido por anodização apresenta um valor de capacitância ($\sim 265 \text{ nF/cm}^2$) adequado para uso no VOFET;
- Por meio das medidas de capacitância e corrente no modo diodo, foi possível calcular importantes parâmetros, como: $n = 3,09$; $\phi_B = 0,97 \text{ V}$; e $N_A = 9,2 \times 10^{16} \text{ cm}^{-3}$;
- Para o capacitor MIS, concluiu-se ao utilizar a estrutura do VOFET, que existe uma camada de depleção adicional, referente ao contato bloqueante entre o eletrodo de fonte de Al e o P3HT.

- Entre os valores calculados para o MIS, reunidos na Tabela 2, o principal é a mobilidade ($\mu = 1,5 \times 10^{-4} \text{ cm}^2 \text{V}^{-1} \text{s}^{-1}$).

A utilização das medidas elétricas (resistência e capacitância) aliadas à caracterização morfológica (AFM), se mostrou uma boa estratégia para o estudo da formação do filme de Sn:

- Com o arranjo experimental utilizado, foi possível monitorar a resistência da camada de Sn em função da espessura simultaneamente à sua evaporação, que apresentou três regimes distintos;
- Observou-se que a espessura de Sn necessária para que ocorra a percolação depende da superfície sobre a qual a evaporação é feita;
- As imagens de AFM para a camada de Sn sobre essas três superfícies, e para os três regimes observados, são coerentes com a medida da resistência;
- Com a evaporação de Sn sobre Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$, foi possível usar a medida de capacitância para avaliar o preenchimento do filme de Sn, exceto para o filme de 10 nm, devido à sua resistência elevada;
- Estimou-se um FF de $\sim 47\%$, para o filme de Sn de 25 nm sobre $\text{Al}_2\text{O}_3/\text{PMMA}$.

A partir do estudo do filme de Sn, optou-se por utilizar o filme de Sn de 55 nm (espessura real) como eletrodo de fonte do VOFET:

- Obteve-se o funcionamento do VOFET ao utilizar Sn como eletrodo de fonte, apesar da alta corrente medida no *gate*;
- Os dispositivos com camada de PMMA sobre o Al_2O_3 apresentaram menor voltagem e campo limiar ($V_{\text{TH}} = -8\text{V}$ e $E_{\text{LIMIAR}} = 330 \text{ MV/m}$);

- Foram calculados os valores de E_{LIMIAR} para Al_2O_3 e $\text{Al}_2\text{O}_3/\text{PMMA}$, que são até maiores do que necessário para o funcionamento dos VOFETs descritos na literatura;
- O baixo valor de densidade de corrente ($J_{\text{eff}} = 7 \times 10^{-3} \text{ mA/cm}^2$) alcançado neste trabalho, quando comparado com os VOFETs da literatura, pode ser justificado pela baixa mobilidade do P3HT na direção vertical.

O estudo apresentado nesta dissertação explorou um assunto bastante vasto, de forma que os dois anos e meio dedicados a ele não foi tempo suficiente para explorá-lo completamente. Mesmo com o avanço no entendimento da estrutura vertical, muitas questões surgiram ao longo desse tempo, as quais não puderam ser todas respondidas até o presente momento. Portanto, segue abaixo sugestões para dar sequência a esse estudo.

- Aprimorar o estudo do filme de Sn, através das medidas de resistência e capacitância medidas simultaneamente à sua evaporação, com objetivo de controlar o parâmetro FF ;
- Estudar o dispositivo com eletrodo de fonte de Sn, utilizando um eletrodo de dreno que forme um contato ôhmico com o P3HT;
- Avaliar outras possibilidades de eletrodos permeáveis, como filmes de nanotubo de carbono ou grafeno;
- Estudar a influência de outros solventes e outras técnicas de deposição para o P3HT;
- Utilizar outros semicondutores que tenham maior mobilidade;
- Avaliar tratamentos de superfície para melhorar a interface do eletrodo de fonte com o semicondutor.

Referências

1. Klauk, H. *Organic Electronics: Materials, Manufacturing, and Applications*. (Wiler-VCH Verlag GmbH, 2006).
2. Yun, Y. Pentacene Based Organic Electronic Devices. (2010).
3. Tang, C. W. & VanSlyke, S. a. Organic electroluminescent diodes. *Appl. Phys. Lett.* **51**, 913 (1987).
4. Burroughes, J. H. *et al.* Light-emitting diodes based on conjugated polymers. *Nature* (1990).
5. Tsumura, a., Koezuka, H. & Ando, T. Macromolecular electronic device: Field-effect transistor with a polythiophene film. *Appl. Phys. Lett.* (1986).
6. Horowitz, G. Organic thin film transistors: From theory to real devices. *J. Mater. Res.* **19**, 1946–1962 (2004).
7. Majewski, L. A. Alternative Gate Insulators for Organic Field-Effect Transistors. (University of Sheffield, 2005).
8. Faria, R. M. Eletrônica orgânica em direção ao chip orgânico. A importância da eletrônica orgânica para o desenvolvimento do Brasil. in *XXIII Fórum Nacional, Estudos e Pesquisas nº 393* (INAE - Instituto Nacional de Altos Estudos, 2011).
9. Amos, S. W. & James, M. R. *Principles of Transistor Circuits*. (2000).
10. Goetz, S. M. *et al.* Organic field-effect transistors for biosensing applications. *Org. Electron.* **10**, 573–580 (2009).
11. Kjellander, B. K. C. *et al.* Optimized circuit design for flexible 8-bit RFID transponders with active layer of ink-jet printed small molecule semiconductors. *Org. Electron.* **14**, 768–774 (2013).
12. Lueder, E. *et al.* Flexible and bistable FLC and cholesteric displays on plastic substrates for mobile applications and smart cards. *J. Soc. Inf. Disp.* (1999).
13. Dimitrakopoulos, C. D. & Malenfant, P. R. L. Organic Thin Film Transistors for Large Area Electronics. *Adv. Mater.* **14**, 99–117 (2002).
14. Sirringhaus, H., Tessler, N. & Friend, R. Integrated optoelectronic devices based on conjugated polymers. *Science* **280**, 1741–4 (1998).
15. Dodabalapur, a. *et al.* Organic smart pixels. *Appl. Phys. Lett.* **73**, 142–144 (1998).
16. Forrest, S. R. The path to ubiquitous and low-cost organic electronic appliances on plastic. *Nature* **428**, 911–918 (2004).
17. Ma, L. & Yang, Y. Unique architecture and concept for high-performance organic transistors. *Appl. Phys. Lett.* **85**, 5084–5086 (2004).
18. Lin, Y. H. *et al.* Soldering of solution-processed organic vertical transistor and light-emitting diode on separate glass substrates by tin micro-balls. *Org. Electron. physics, Mater. Appl.* **14**, 3052–3060 (2013).
19. Li, C.-H. *et al.* Achieving saturation in vertical organic transistors for organic light-emitting diode driving by nanorod channel geometric control. *Appl. Phys. Lett.* **102**, 163305 (2013).
20. Lüssem, B., Günther, A., Fischer, A., Kasemann, D. & Leo, K. Vertical organic transistors. *J. Phys. Condens. Matter* **27**, 443003 (2015).
21. Liu, B. *et al.* Carbon-Nanotube-Enabled Vertical Field Effect and Light-Emitting Transistors. *Adv. Mater.* **20**, 3605–3609 (2008).
22. Li, S. H., Xu, Z., Ma, L., Chu, C. W. & Yang, Y. Achieving ambipolar vertical organic transistors via nanoscale interface modification. *Appl. Phys. Lett.* **91**, 083507 (2007).
23. Xu, Z., Li, S.-H., Ma, L., Li, G. & Yang, Y. Vertical organic light emitting transistor. *Appl. Phys. Lett.* **91**, 092911 (2007).

24. McCarthy, M. a, Liu, B. & Rinzler, A. G. High current, low voltage carbon nanotube enabled vertical organic field effect transistors. *Nano Lett.* **10**, 3467–72 (2010).
25. Ben-Sasson, A. J. *et al.* Patterned electrode vertical field effect transistor fabricated using block copolymer nanotemplates. *Appl. Phys. Lett.* **95**, 213301 (2009).
26. Ben-Sasson, A. J. & Tessler, N. Patterned electrode vertical field effect transistor: Theory and experiment. *J. Appl. Phys.* **110**, 044501 (2011).
27. Ben-Sasson, A. J. & Tessler, N. Unraveling the physics of vertical organic field effect transistors through nanoscale engineering of a self-assembled transparent electrode. *Nano Lett.* **12**, 4729–33 (2012).
28. Kvitschal, A., Cruz-Cruz, I. & Hümmelgen, I. A. Copper phthalocyanine based vertical organic field effect transistor with naturally patterned tin intermediate grid electrode. *Org. Electron. physics, Mater. Appl.* **27**, 155–159 (2015).
29. Zaumseil, J. & Sirringhaus, H. Electron and ambipolar transport in organic field-effect transistors. *Chem. Rev.* **107**, 1296–323 (2007).
30. Veres, J., Ogier, S., Lloyd, G. & de Leeuw, D. Gate Insulators in Organic Field-Effect Transistors. *Chem. Mater.* **16**, 4543–4555 (2004).
31. Majewski, L. a, Schroeder, R. & Grell, M. Flexible high capacitance gate insulators for organic field effect transistors. *J. Phys. D. Appl. Phys.* **37**, 21–24 (2003).
32. Facchetti, a., Yoon, M.-H. & Marks, T. J. Gate Dielectrics for Organic Field-Effect Transistors: New Opportunities for Organic Electronics. *Adv. Mater.* **17**, 1705–1725 (2005).
33. Hickmott, T. W. Interface states at the anodized Al₂O₃-metal interface. *J. Appl. Phys.* **89**, 5502–5508 (2001).
34. Hickmott, T. W. Electrolyte effects on charge, polarization, and conduction in thin anodic Al₂O₃ films. I. Initial charge and temperature-dependent polarization. *J. Appl. Phys.* **102**, 093706 (2007).
35. Stallinga, P. *Electrical characterization of organic electronic materials and devices.* (Wiler, 2009).
36. Ahmed, M. F. & Hümmelgen, I. a. Determination of electron and hole mobility in poly(3-hexylthiophene) using space-charge-limited-current measurements. *Int. J. Electroact. Mater* **1**, 23–27 (2013).
37. Tyagi, P., Srivastava, R., Kumar, A., Tuli, S. & Kamalasanan, M. N. Effect of doping of cesium carbonate on electron transport in Tris(8-hydroxyquinolino) aluminum. *Org. Electron. physics, Mater. Appl.* **14**, 1391–1395 (2013).
38. Sze, S. M. & NG, K. k. *Physics of semiconductor devices.* (WILEY, 2007).
39. In, D., Presence, T. H. E. & Interfacial, O. F. Effect of series resistance on the forward current-voltage characteristics of Schottky diodes in the presence of interfacial layer. *Solid. State. Electron.* **39**, 83–87 (1996).
40. Cheung, S. K. & Cheung, N. W. Extraction of Schottky diode parameters from forward current-voltage characteristics. *Appl. Phys. Lett.* **49**, 85–87 (1986).
41. Taylor, D. M. & Gomes, H. L. Electrical characterization of the rectifying contact between aluminum and electrodeposited poly(3-methylthiophene). *J. Phys. D Appl. Phys.* **28**, 2554 (1995).
42. Tüzün Özmen, Ö. & Yağlioğlu, E. Electrical and interfacial properties of Au/P3HT:PCBM/n-Si Schottky barrier diodes at room temperature. *Mater. Sci. Semicond. Process.* **26**, 448–454 (2014).
43. Alves, N. & Taylor, D. M. Determining the interfacial density of states in metal-insulator-semiconductor devices based on poly(3-hexylthiophene). *Appl. Phys. Lett.* **92**, 103312 (2008).
44. Nicollian, E. H. & Brews, J. R. *MOS (Metal-Oxide-Semiconductor) Physics and*

- Technology*. (WILEY, 1982).
45. Torres, I. & Taylor, D. M. Interface states in polymer metal-insulator-semiconductor devices. *J. Appl. Phys.* **98**, 073710 (2005).
 46. Meijer, E. J., Mangnus, a. V. G., Hart, C. M., de Leeuw, D. M. & Klapwijk, T. M. Frequency behavior and the Mott–Schottky analysis in poly(3-hexyl thiophene) metal–insulator–semiconductor diodes. *Appl. Phys. Lett.* **78**, 3902 (2001).
 47. Kudo, K., Yamashina, M. & Moriizumi, T. Field Effect Measurement of Organic Dye Films. *Jpn. J. Appl. Phys.* (1984).
 48. Maciel, A. de castro. Fabricação e estudo das propriedades de transporte de transistores de filmes finos orgânicos. (2012).
 49. Gamota, D. & Paul Brazis, J. IEEE Standard for Test Methods for the Characterization of Organic Transistors and Materials. *IEEE Std 1620-2008 (Revision IEEE Std 1620-2004) - Redline* **2008**, 1–27 (2008).
 50. Yang, Y. & Heeger, A. J. A new architecture for polymer transistors. *Nature* **372**, 344 (1994).
 51. Fischer, A., Scholz, R., Leo, K. & L??ssem, B. An all C60 vertical transistor for high frequency and high current density applications. *Appl. Phys. Lett.* **101**, 213303 (2012).
 52. Yang, C.-Y. *et al.* Vertical organic triodes with a high current gain operated in saturation region. *Appl. Phys. Lett.* **89**, 183511 (2006).
 53. Watanabe, Y., Iechi, H. & Kudo, K. Characteristics of organic inverters using vertical- and lateral-type organic transistors. *Thin Solid Films* **516**, 2731–2734 (2008).
 54. Chao, Y.-C. *et al.* Enhancement-mode polymer space-charge-limited transistor with low switching swing of 96 mV/decade. *Appl. Phys. Lett.* **98**, 223303 (2011).
 55. Bozler, C. O., Alley, G. D., Murphy, R. A., Flanders, D. C. & Lindley, W. T. Fabrication and microwave performance of the permeable base transistor. *IEEE Electron Device Lett.* (1979).
 56. Nakayama, K. I., Fujimoto, S. Y. & Yokoyama, M. Improvement in the on/off ratio of a vertical-type metal-base organic transistor by heat treatment in air. *Org. Electron. physics, Mater. Appl.* **10**, 543–546 (2009).
 57. Lin, H.-C., Zan, H.-W., Chao, Y.-C., Chang, M.-Y. & Meng, H.-F. Review of a solution-processed vertical organic transistor as a solid-state vacuum tube. *Semicond. Sci. Technol.* **30**, 054003 (2015).
 58. McCarthy, M. a. *et al.* Reorientation of the high mobility plane in pentacene-based carbon nanotube enabled vertical field effect transistors. *ACS Nano* **5**, 291–298 (2011).
 59. Ben-Sasson, A. J., Greenman, M., Roichman, Y. & Tessler, N. The mechanism of operation of lateral and vertical organic field effect transistors. *Isr. J. Chem.* **54**, 568–585 (2014).
 60. Greenman, M., Yoffis, S. & Tessler, N. Complementary inverter from patterned source electrode vertical organic field effect transistors. *Appl. Phys. Lett.* **108**, 1–5 (2016).
 61. Kleemann, H., Günther, A. a., Leo, K. & Lüssem, B. High-performance vertical organic transistors. *Small* **9**, 3670–3677 (2013).
 62. Lohrengel, M. M. Thin anodic oxide layers on aluminium and other valve metals: high field regime. *Mater. Sci. Eng. R Reports* **11**, 243–294 (1993).
 63. Liang, C. W., Luoa, T. C., Fengb, M. S., Cheng, H. C. & Sue, D. Characterization of anodic aluminum oxide film and its application to amorphous silicon thin film transistors. *Mater. Chem. Phys.* **43**, 166–172 (1996).
 64. Klauk, H., Zschieschang, U., Pflaum, J. & Halik, M. Ultralow-power organic complementary circuits. *Nature* **445**, 745–748 (2007).
 65. Fumagalli, L. *et al.* Al₂O₃ as gate dielectric for organic transistors: Charge transport phenomena in poly-(3-hexylthiophene) based devices. *Org. Electron. physics, Mater.*

- Appl.* **9**, 198–208 (2008).
66. Gomes, H. L. *et al.* Switching in polymeric resistance random-access memories (RRAMS). *Org. Electron. physics, Mater. Appl.* **9**, 119–128 (2008).
 67. Hasan, M., Rho, J., Kang, S. Y. & Ahn, J.-H. Low Temperature Aluminum Oxide Gate Dielectric on Plastic Film for Flexible Device Application. *Jpn. J. Appl. Phys.* **49**, 05EA01 (2010).
 68. Majewski, L. A., Schroeder, R. & Grell, M. One volt organic transistor. *Adv. Mater.* **17**, 192–196 (2005).
 69. Kim, S. & Choi, Y.-K. Resistive switching of aluminum oxide for flexible memory. *Appl. Phys. Lett.* **92**, 223508 (2008).
 70. Kolodzey, J. *et al.* Electrical conduction and dielectric breakdown in aluminum oxide insulators on silicon. *IEEE Trans. Electron Devices* **47**, 121–128 (2000).
 71. Lee, J., Kim, J. H. & Im, S. Pentacene thin-film transistors with Al₂O₃(3+x) gate dielectric films deposited on indium-tin-oxide glass. *Appl. Phys. Lett.* **83**, 2689 (2003).
 72. Yun, Y., Pearson, C. & Petty, M. C. Pentacene thin film transistors with a poly(methyl methacrylate) gate dielectric: Optimization of device performance. *J. Appl. Phys.* **105**, (2009).
 73. Estrada, M., Mejia, I., Cerdeira, a. & Iñiguez, B. MIS polymeric structures and OTFTs using PMMA on P3HT layers. *Solid. State. Electron.* **52**, 53–59 (2008).
 74. Kumar, S. & Dhar, A. Low operating voltage n-channel organic field effect transistors using lithium fluoride/PMMA bilayer gate dielectric. *Mater. Res. Bull.* **70**, 590–594 (2015).
 75. Shin, K., Yang, C., Yang, S. Y., Jeon, H. & Park, C. E. Effects of polymer gate dielectrics roughness on pentacene field-effect transistors. *Appl. Phys. Lett.* **88**, 2004–2007 (2006).
 76. Gross, S., Camozzo, D., Di Noto, V., Armelao, L. & Tondello, E. PMMA: A key macromolecular component for dielectric low-k hybrid inorganic-organic polymer films. *Eur. Polym. J.* **43**, 673–696 (2007).
 77. Ali, U., Karim, K. J. B. A. & Buang, N. A. A Review of the Properties and Applications of Poly (Methyl Methacrylate) (PMMA). *Polym. Rev.* **55**, 678–705 (2015).
 78. Guozhong Cao. *Nanostructures and Nanomaterials. Synthesis, properties and applications.* (2004).
 79. Hall, D. B., Underhill, P. & Torkelson, J. M. Spin coating of thin and ultrathin polymer films. *Polym. Eng. Sci.* **38**, 2039–2045 (1998).
 80. Kinder, L., Kanicki, J. & Petroff, P. Structural ordering and enhanced carrier mobility in organic polymer thin film transistors. *Synth. Met.* **146**, 181–185 (2004).
 81. Silva, M. M. da. Formação de filmes finos de Al₂O₃ por anodização e seu uso em dispositivos com filmes de poli(3-hexiltiofeno). (Faculdade de Ciência e Tecnologia, Universidade Estadual Paulista, 2012).
 82. Domenici, N. V. Preparação e caracterização de óxido de alumínio anodizado sobre substratos transparentes. (Faculdade de Ciência e Tecnologia, Universidade Estadual Paulista, 2015).
 83. Barsoukov, E. & Macdonald, J. R. *Impedance Spectroscopy. Impedance Spectroscopy: Theory, Experiment, and Applications* (2005). doi:10.1002/0471716243
 84. Sabino, F. P. Estudo da fotocapacitância em dispositivos MIS orgânicos Dissertação. (Faculdade de Ciência e Tecnologia, Universidade Estadual Paulista, 2012).
 85. Site 2. at <<http://www.solartronanalytical.com/material-test-systems/model-1296a-dielectric-interface-system.aspx>>
 86. Site 1. at <<http://www.solartronanalytical.com/material-test-systems/Model-1260a-impedance-gain-phase-analyzer-fra.aspx>>
 87. Manual do analisador de parâmetros Keithley 4200-SCS. at

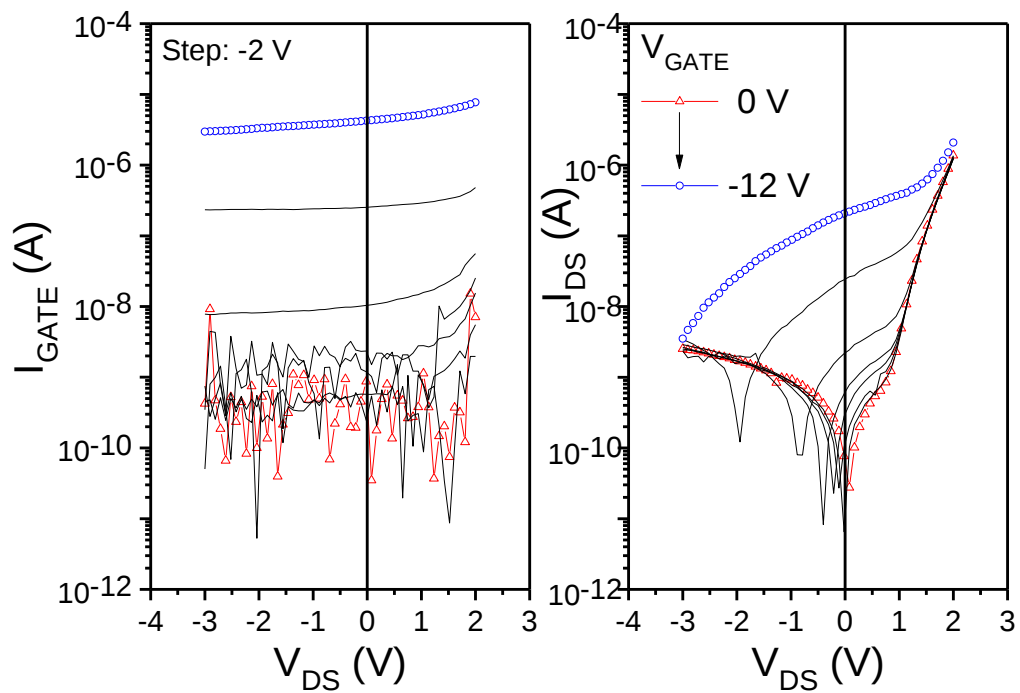
- <<http://www.tek.com/keithley-4200-scs-parameter-analyzer>>
88. Ywata, R. S. Caracterização de filmes finos de polímeros entrecruzáveis como camada dielétrica em dispositivos de eletrônica orgânica. (Faculdade de Ciência e Tecnologia, Universidade Estadual Paulista, 2012).
 89. Li, S.-H., Xu, Z., Yang, G., Ma, L. & Yang, Y. Solution-processed poly(3-hexylthiophene) vertical organic transistor. *Appl. Phys. Lett.* **93**, 213301 (2008).
 90. Hong, K. *et al.* Lower hole-injection barrier between pentacene and a 1-hexadecanethiol-modified gold substrate with a lowered work function. *Org. Electron. physics, Mater. Appl.* **9**, 21–29 (2008).
 91. Braunger, M. L., Barros, A., Ferreira, M. & Olivati, C. A. Electrical and electrochemical measurements in nanostructured films of polythiophene derivatives. *Electrochim. Acta* **165**, 1–6 (2015).
 92. Rossi, L., Seidel, K. F., Machado, W. S. & Hümmelgen, I. a. Low voltage vertical organic field-effect transistor with polyvinyl alcohol as gate insulator. *J. Appl. Phys.* **110**, 094508 (2011).
 93. Hickmott, T. W. Electrolyte effects on charge, polarization, and conduction in thin anodic Al[sub 2]O[sub 3] films. I. Initial charge and temperature-dependent polarization. *J. Appl. Phys.* **102**, 093706 (2007).
 94. Lin, W. Anodized aluminum oxide and its application for organic transistors and sensors. (Katholieke Universiteit Leuven, 2012).
 95. Kuo, C. S., Wakim, F. G., Sengupta, S. K. & Tripathy, S. K. Schottky diodes using poly(3-hexylthiophene). *J. Appl. Phys.* **74**, 2957–2958 (1993).
 96. Yakuphanoglu, F. & Okur, S. Analysis of electronic parameters and interface states of boron dispersed triethanolamine/p-Si structure by AFM, I-V, C-V-f and G/w-V-f techniques. *Microelectron. Eng.* **87**, 30–34 (2010).
 97. Torres, I., Taylor, D. M. & Itoh, E. Interface states and depletion-induced threshold voltage instability in organic metal-insulator-semiconductor structures. *Appl. Phys. Lett.* **85**, 314 (2004).
 98. Lopes, E. M. *et al.* Electrical characterization of poly(amide-imide) for application in organic field effect devices. *Org. Electron.* **13**, 2109–2117 (2012).
 99. Bao, Z., Dodabalapur, A. & Lovinger, A. J. Soluble and processable regioregular poly(3-hexylthiophene) for thin film field-effect transistor applications with high mobility. *Appl. Phys. Lett.* **69**, 4108 (1996).
 100. Ben-Sasson, A. J., Chen, Z., Facchetti, A. & Tessler, N. Solution-processed ambipolar vertical organic field effect transistor. *Appl. Phys. Lett.* **100**, 263306 (2012).
 101. Yang, C. *et al.* Low-voltage organic transistors on a polymer substrate with an aluminum foil gate fabricated by a laminating and electropolishing process. *Appl. Phys. Lett.* **89**, 89–92 (2006).
 102. Majewski, L. a., Schroeder, R., Grell, M., Glarvey, P. a. & Turner, M. L. High capacitance organic field-effect transistors with modified gate insulator surface. *J. Appl. Phys.* **96**, 5781–5787 (2004).

Apêndice A – Curvas de saída e corrente de fuga

1. Dispositivo utilizando Al/P3HT/Au

Como foi dito no texto, não foi observado o comportamento de um VOFET ao utilizar Al como eletrodo de fonte, apresentado na seção 4.3.4. Para o dispositivo da Figura 50 variou-se V_{DS} de 2 V até -3 V e V_{GATE} de 0 V até -12 V. A partir das curvas de corrente no *gate* (I_{GATE}) e as curvas de saída (I_{DS}), ao utilizar esses maiores valores de voltagens, observam-se a alta corrente no *gate* e o deslocamento do mínimo de I_{DS} , conforme aumento de V_{GATE} .

Figura 50 - (a) Curva de corrente medida no *gate* e (b) curvas de saída para o dispositivo com Al_2O_3 de 20 nm. Camada de Al de 20 nm e P3HT depositado com 2000 rpm.

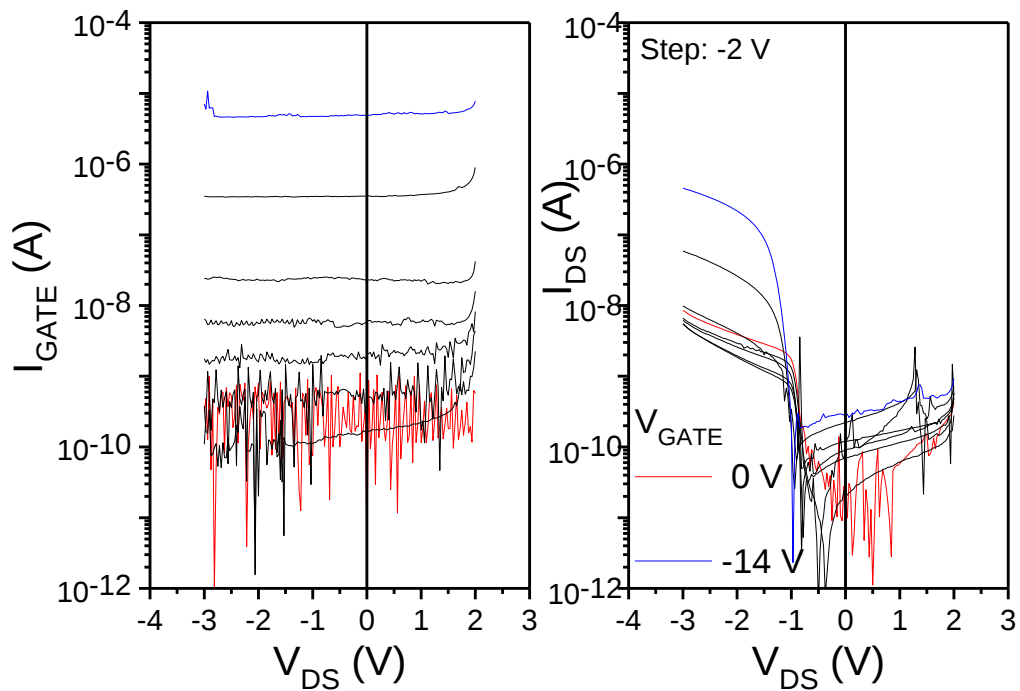


2. Dispositivo utilizando Sn/P3HT/Al

Neste item serão apresentadas as curvas de saída, com IDS em escala log, e as curvas de corrente medida no *gate*, para os cinco transistores cuja curvas foram apresentadas na seção 6.1.

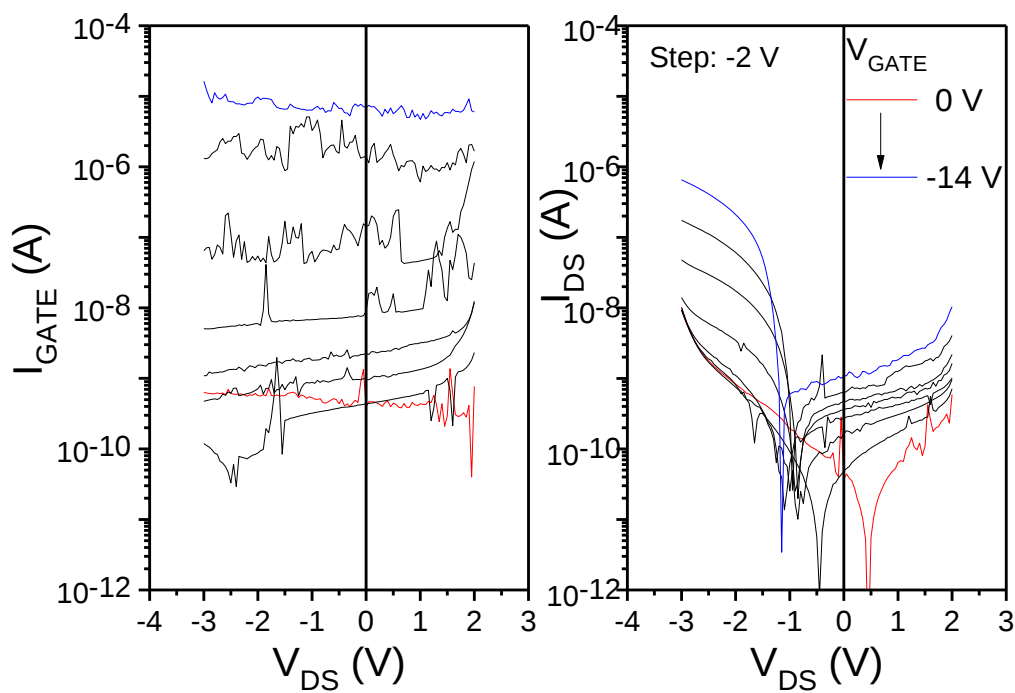
Na Figura 51 são mostradas as curvas para o transistor I, que complementam a Figura 41, com V_{DS} variando de 2 V a -3 V e V_{GATE} variando de 0 V (curvas vermelhas) até -4 V (curvas azuis). Percebe-se que a corrente no *gate* tem a mesma intensidade para as duas polaridades de V_{DS} , enquanto que no dreno, a corrente só aumenta para V_{DS} negativa.

Figura 51 – Curvas para o transistor I: (a) corrente medida no *gate* e (b) curvas de saída para o dispositivo com Al_2O_3 de 20 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.



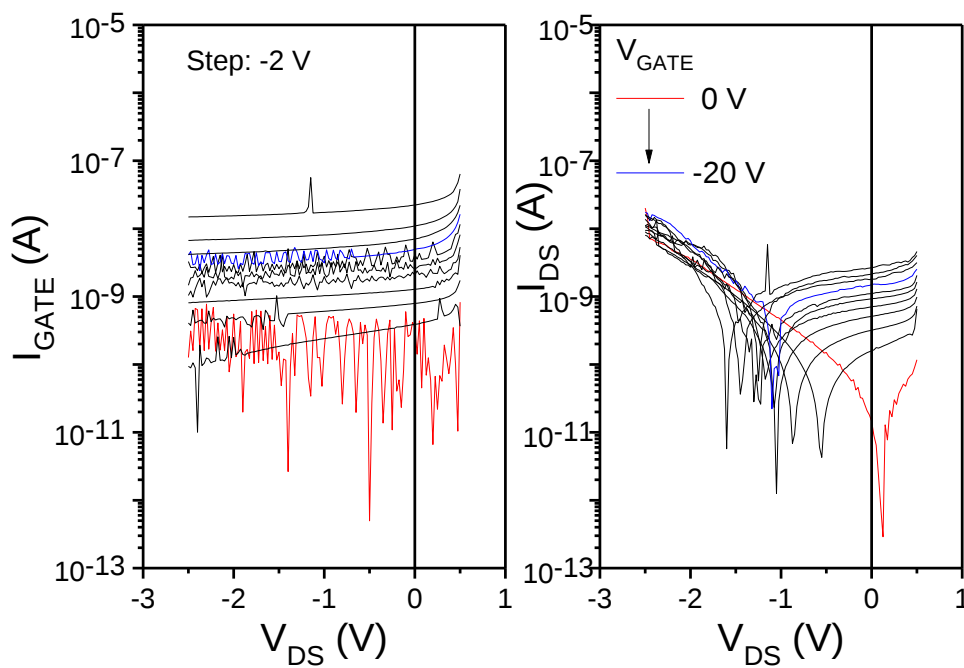
Na Figura 52, são apresentados os gráficos referente às curvas para o transistor II, que complementam a Figura 42. A partir desses gráficos é possível observar que a adição da camada de PMMA não alterou a corrente no *gate* e que a modulação de I_{DS} ocorre com $V_{GATE} = -8$ V.

Figura 52 – Curvas para o transistor II: (a) corrente medida no *gate* e (b) curvas de saída para o dispositivo com $Al_2O_3/PMMA$, com Al_2O_3 de 20 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.



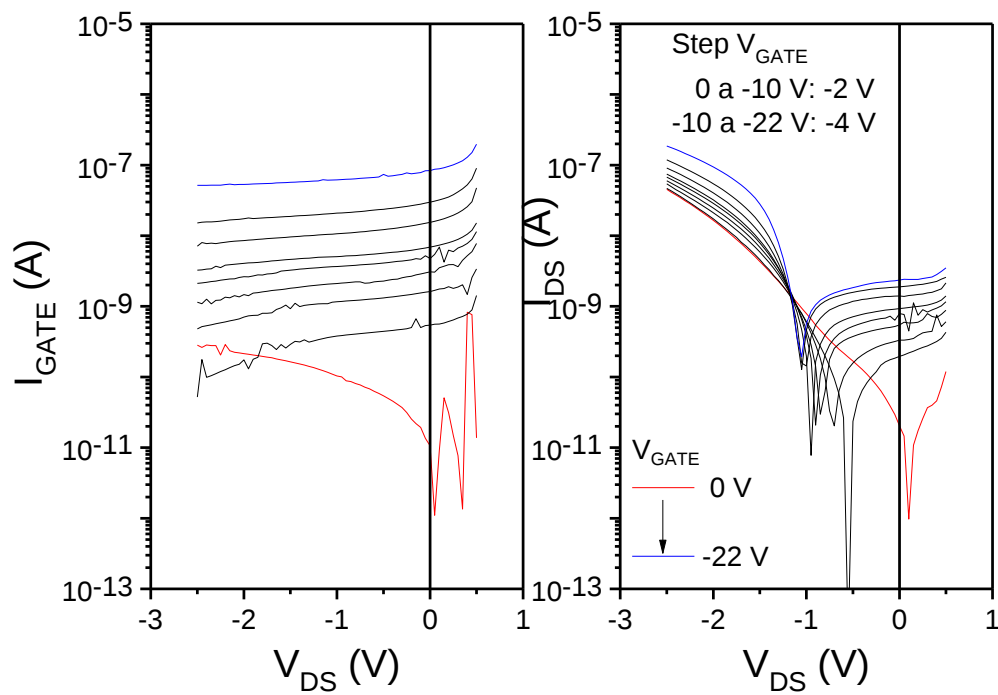
São mostradas na Figura 53, as curvas para o transistor III, complementando a Figura 43, para V_{DS} variando de 0,5 V até -2,5 V e V_{GATE} de 0 V a -20 V. Conforme já discutido, ao utilizar o Al_2O_3 de 40 nm, não foi aplicado V_{GATE} suficientemente grande para observar a modulação de I_{DS} .

Figura 53 – Curvas para o transistor III: (a) corrente medida no *gate* e (b) curvas de saída para o dispositivo com Al_2O_3 , com Al_2O_3 de 40 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.



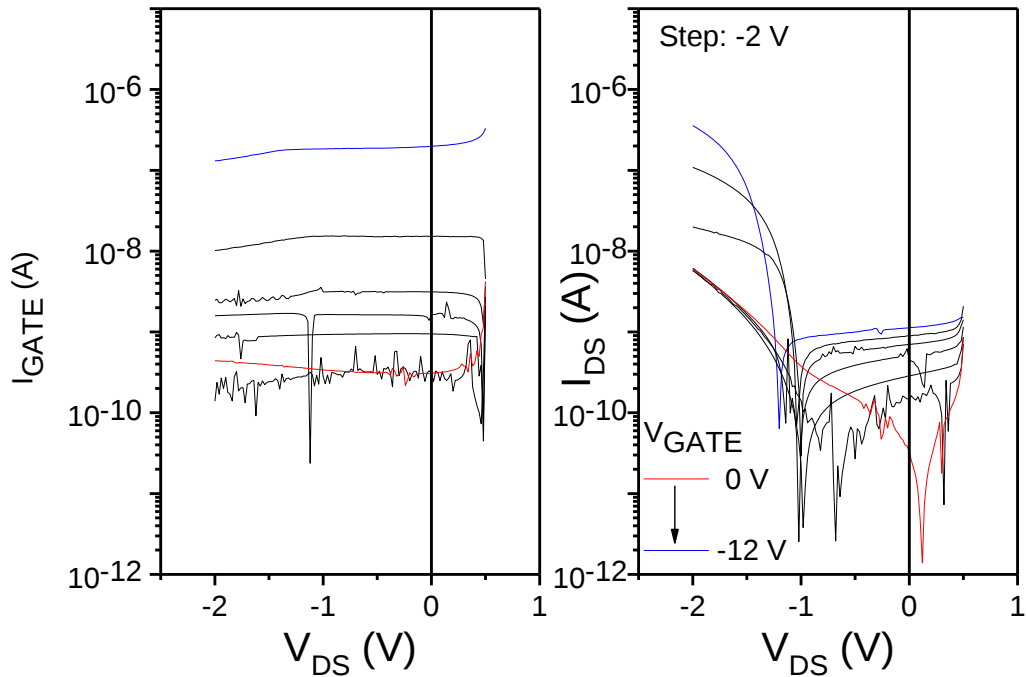
Apresentam-se na Figura 54, as curvas referentes ao transistor IV, que complementam a Figura 44, com V_{DS} variando de 0,5 V até -2,5 V e V_{GATE} de 0 V a -22 V. Neste caso, ao adicionar a camada de PMMA sobre o Al_2O_3 de 40 nm, observou-se a modulação de I_{DS} e, neste caso, I_{GATE} é menor que I_{DS} .

Figura 54 – Curvas para o transistor IV: (a) corrente medida no *gate* e (b) curvas de saída para o dispositivo com Al_2O_3 /PMMA, com Al_2O_3 de 40 nm. Camada de Sn de 55 nm e P3HT depositado com 700 rpm.



Apresentam-se na Figura 55, as curvas referentes ao transistor V, complementando a Figura 45, com V_{DS} variando de 0,5 V até -2 V e V_{GATE} de 0 V até -12 V.

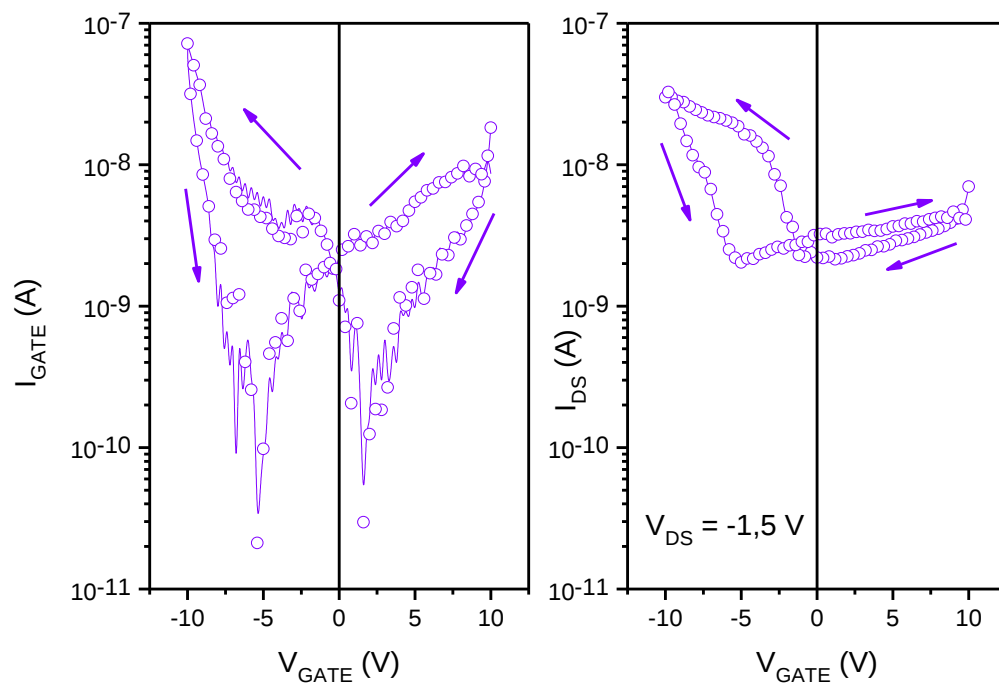
Figura 55 – Curvas para o transistor V: (a) corrente medida no *gate* e (b) curvas de saída para o dispositivo com Al_2O_3 , com Al_2O_3 de 20 nm. Camada de Sn de 55 nm e P3HT depositado com 1500 rpm.



Uma característica observada em todas as curvas de saída com I_{DS} em escala log apresentadas nesse estudo, é o deslocamento do mínimo de corrente. Em geral, esse mínimo de corrente é deslocado para maiores valores de voltagem aplicada, conforme a voltagem no *gate* também aumenta. Para o caso estudado com eletrodo de fonte de Al (ver Figura 50), o deslocamento ocorre acompanhando o aumento de V_{GATE} . Por outro lado, com os eletrodos de fonte de Sn, o mínimo de corrente é deslocado até próximo de -1 V entre dreno e fonte, a partir desse ponto a corrente no dreno começa a aumentar. Esse fenômeno só foi observado ao utilizar o eletrodo de Sn, o que indica a relação com as perfurações presentes nesse eletrodo.

Para complementar a análise realizada para o transistor V (item 0), mostram-se na Figura 56 as curvas de I_{GATE} e de transferência completas, com V_{GATE} iniciando em 10 V, onde as setas indicam o sentido da variação da voltagem. A partir desse gráfico, observa-se que a voltagem de *flat-band* muda de acordo com o sentido da variação de V_{GATE} .

Figura 56 – Curvas de corrente no *gate* e de transferência para o transistor V, com V_{GATE} variando entre 10 V e -10 V.



Apresentam-se na Figura 57, as curvas de I_{GATE} e de transferência, para V_{GATE} inicialmente em 0 V, variando até -10 V e finalizando a medida em 0 V (as setas indicam o sentido de variação de V_{GATE}). Ao comparar com a Figura 56, percebe-se que a histerese é menor quando o valor inicial de V_{GATE} é zero. Ressalta-se que para as medidas apresentadas no item 6.1, teve-se o cuidado de realizar as medidas com V_{GATE} sempre partindo de zero.

Figura 57 – Curvas de corrente no *gate* e de transferência para o transistor V, com V_{GATE} variando entre 0 V e -10 V.

