

**UNIVERSIDADE ESTADUAL PAULISTA “JÚLIO DE MESQUITA FILHO”
FACULDADE DE ENGENHARIA
CÂMPUS DE ILHA SOLTEIRA**

JHON BRAJHAN BENITES QUISPE

**INVERSOR INTEGRADO CUK PARA APROVEITAMENTO DA
ENERGIA FOTOVOLTAICA EM CONEXÃO COM A REDE EM
CORRENTE ALTERNADA**

Ilha Solteira

2019

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA
ELÉTRICA

JHON BRAJHAN BENITES QUISPE

**INVERSOR INTEGRADO CUK PARA APROVEITAMENTO DA
ENERGIA FOTOVOLTAICA EM CONEXÃO COM A REDE EM
CORRENTE ALTERNADA**

Dissertação de Mestrado apresentada à
Faculdade de Engenharia – UNESP -
Campus de Ilha Solteira, como parte
dos requisitos para a obtenção do título
de Mestre em Engenharia Elétrica.

Área de Conhecimento: Automação.

Prof. Dr. Carlos Alberto Canesin
Orientador

Ilha Solteira

2019

FICHA CATALOGRÁFICA
Desenvolvido pelo Serviço Técnico de Biblioteca e Documentação

B467i Benites Quispe, Jhon Brajhan.
Inversor integrado Cuk para aproveitamento da energia fotovoltaica em conexão com a rede em corrente alternada / Jhon Brajhan Benites Quispe. -- Ilha Solteira: [s.n.], 2019
126 f. : il.

Dissertação (mestrado) - Universidade Estadual Paulista. Faculdade de Engenharia de Ilha Solteira. Área de conhecimento: Automação, 2019

Orientador: Carlos Alberto Canesin
Inclui bibliografia

1. Inversor integrado Cuk. 2. Energia solar. 3. Módulo fotovoltaico. 4. Algoritmo MPPT. 5. Sincronismo. 6. Anti-ilhamento.


Raiane da Silva Santos

CERTIFICADO DE APROVAÇÃO

TÍTULO DA DISSERTAÇÃO: Inversor integrado Cuk para aproveitamento da energia fotovoltaica em conexão com a rede em corrente alternada

AUTOR: JHON BRAJHAN BENITES QUISPE

ORIENTADOR: CARLOS ALBERTO CANESIN

Aprovado como parte das exigências para obtenção do Título de Mestre em ENGENHARIA ELÉTRICA, área: Automação pela Comissão Examinadora:



Prof. Dr. CARLOS ALBERTO CANESIN

Departamento de Engenharia Elétrica / Faculdade de Engenharia de Ilha Solteira



Prof. Dr. FLÁVIO ALESSANDRO SERRÃO GONÇALVES

Departamento de Engenharia de Controle e Automação / Instituto de Ciência e Tecnologia de Sorocaba



Prof. Dr. DOMINGOS SAVIO LYRIO SIMONETTI

Departamento de Engenharia Elétrica / Universidade Federal do Espírito Santo, UFES

Ilha Solteira, 06 de fevereiro de 2019

Dedico este trabalho à minha mãe e meu pai, pelo
carinho, a formação acadêmica e o apoio incondicional,
os quais me permitiram ser a pessoa que sou agora.

AGRADECIMENTOS

Primeiramente agradecer ao professor Dr. Carlos Canesin, pela oportunidade e a orientação durante esta fase da mestría.

Ao professor Dr. Guilherme Azevedo e Melo, pelas aulas ministradas e as dicas dadas nestes anos de mestría.

Ao professor Dr. Ruben Romero, pela ajuda fornecida durante o processo seletivo do mestrado e os inícios na minha chegada à cidade.

A Luis de Oro, pela sua significativa contribuição, motivação e amizade.

A meu companheiro Marlon Alburquerque, pelo apoio mutuo e seu grande amizade.

A meus colegas do laboratório de Eletrônica de potência, pelo agradável ambiente de trabalho.

Ao departamento de Engenharia Elétrica da UNESP, pelas excelentes condições de infraestrutura e serviços dadas para a pesquisa.

A FEPISA pelo apoio financeiro ao longo do mestrado.

Finalmente, a meus companheiros de república por me acompanhar nos bons e maus momentos ao longo do mestrado.

RESUMO

Considerando o atual crescimento dos sistemas baseados em fontes de energia renováveis para a Geração Distribuída (GD), novas estruturas de potência estão sendo desenvolvidas para os sistemas de conversão. O presente estudo propõe a utilização do Inversor Integrado Cuk para o processamento da energia solar fotovoltaica proveniente de um conjunto de módulos fotovoltaicos. Este inversor é o resultado da integração de um conversor Cuk e um inversor de ponte completa, sendo capaz de realizar as funções de elevação e redução de tensão, e a função de converter a corrente contínua em alternada, possuindo um grande potencial para a obtenção de uma estrutura de potência de reduzido volume e alto rendimento, garantindo uma baixa distorção harmônica da corrente injetada à rede. Neste trabalho de dissertação são apresentadas as análises quantitativa e qualitativa do inversor com o objetivo de mostrar em detalhes o seu funcionamento e apresentar as principais equações elétricas dos componentes reativos e semicondutores. Além disso, para a obtenção do modelo dinâmico em pequeno sinal do inversor, o método de média do circuito e modelagem média de interruptores é utilizado a fim de projetar os controladores do modo de controle adotado, o qual consiste em dois laços de corrente retroalimentados. Por outro lado, uma comparação das diferentes configurações de módulos fotovoltaicos conectadas ao inversor é realizada através dos dados de simulação, a fim de obter a configuração com as melhores características de rendimento do sistema. Os algoritmos de rastreamento do ponto de máxima potência (baseado no método P&O), sincronismo (baseado no EPLL) e detecção de anti-ilhamento (baseado no método SMS) são testados em simulação através da ferramenta computacional de Matlab/Simulink e posteriormente implementados em um Controlador Digital de sinais (*DSC – Digital Signal Controller*), o qual permite uma maior flexibilidade na concepção das lógicas de controle. Finalmente, os principais resultados experimentais do Inversor Integrado Cuk, obtidos no laboratório, são apresentados a fim de verificar as análises teóricas realizadas neste trabalho de dissertação.

Palavras chaves: Inversor integrado Cuk. Energia solar. Módulo fotovoltaico. Algoritmo MPPT. Sincronismo. Anti-Ilhamento. Controle.

ABSTRACT

Considering the current growth of the renewable energy sources-based systems for Distributed Generation (DG), new power structures are being developed for the conversion systems. The present study proposes the use of the Cuk Integrated Inverter for the processing of photovoltaic solar energy from a set of photovoltaic modules. This inverter is the result of the integration of a Cuk converter and a Full Bridge inverter, being able to perform the functions of raise and reduce voltage, and the function of converting the direct current (DC) to alternating current (AC), possessing a great potential for obtaining a power structure of reduced volume and high performance, guaranteeing a low harmonic distortion of the current injected into the electric grid. In this research work, the quantitative and qualitative analysis of the inverter are presented in order to show in detail its operation and present the main electrical equations of the reactive and semiconductor components. In addition, to obtain the dynamic model in small signal of the inverter, the method of Circuit Averaging and Averaged Switch Modeling is used in order to design the controllers of the adopted control mode, which consists of two feedback loops of current. On the other hand, a comparison of the different configurations of photovoltaic modules connected to the inverter is performed by simulation data, in order to obtain the configuration with the best performance characteristics of the system. The maximum power point tracking (based on the P&O method), synchronism (based on EPLL) and Anti-Islanding detection (based on the SMS method) algorithms are tested in simulation through the Matlab/Simulink computational tool and later implemented in a DSC, which allows greater flexibility in the design of the control logic. Finally, the main experimental results of the Cuk Integrated Inverter, obtained in the laboratory, are presented in order to verify the theoretical analyzes performed in this research work.

Keywords: Cuk Integrated Inverter. Solar energy. Photovoltaic module. Synchronism. Anti-Islanding. MPPT algorithm. Control.

LISTA DE FIGURAS

Figura 1 - Média anual do total diário da irradiação global horizontal no Brasil e média anual do total anual da irradiação global horizontal no Europa.	18
Figura 2 - Países com capacidade de geração de energia solar fotovoltaica anual e total instalada em 2017.	19
Figura 3 - Evolução das instalações fotovoltaicas a nível regional.	20
Figura 4 - Matriz elétrica brasileira no ano de 2017.	21
Figura 5 - Módulo FV policristalino de 265 W do fabricante Seraphim.	23
Figura 6 - Esquema básico de um PLL.	27
Figura 7 - Modelo padrão para estudo dos métodos Anti-Ilhamento para um sistema gerador distribuído fotovoltaico.	28
Figura 8 - Topologias de inversores para sistemas fotovoltaicos. (a) Topologia Centralizada. (b) Topologia String. (c) Topologia Multi-String. (d) Micro-inversor. ...	31
Figura 9 - Topologias de inversores baseado em transformador de LF e HF.	34
Figura 10 - Tipos de saída de um inversor com carga resistiva. (a) Fonte de tensão. (b) Fonte de Corrente.	35
Figura 11 - Tipos de saída de um inversor conectado à rede. (a) Fonte de tensão. (b) Fonte de Corrente.	35
Figura 12 - Topologia de inversores conforme número de estágios da estrutura de potência. (a) Arranjo FV com um estágio. (b) Arranjo FV com dois estágios.	36
Figura 13 - Localizações do capacitor de desacoplamento. (a) Inversor de um estágio. (b) Inversor de dois estágios.	37
Figura 14 - Inversores utilizados em sistemas fotovoltaicos monofásicos conectados à rede. (a) Inversor Multinível do tipo NPC. (b) Inversor Flyback. (c) Inversor Z-Source.	38
Figura 15 - Família de inversores integrados monofásicos conectados à rede. (a) Boost. (b) Buck-Boost. (c) Cuk. (d) Zeta. (e) Sepic.	41
Figura 16 - Etapas de integração do Inversor Integrado Cuk.	42
Figura 17 - Esquema dos sinais PWM das chaves para um período da tensão da rede.	44
Figura 18 - Esquema dos sinais de PWM e baixa frequência das chaves para um período da tensão da rede.	45

Figura 19 - Esquema dos sinais de baixa frequência e PWM das chaves para um período da tensão da rede.....	46
Figura 20 - Estágios de operação do Inversor Integrado Cuk em um período de chaveamento do semi-ciclo positivo. (a) Primeiro estágio. (b) Segundo estágio. (c) Terceiro estágio. (d) Quarto estágio.	47
Figura 21 - Estágios de operação do Inversor Integrado Cuk em um período de chaveamento do semi-ciclo negativo. (a) Primeiro estágio. (b) Segundo estágio. (c) Terceiro estágio. (d) Quarto estágio.	47
Figura 22 - Estágios de operação durante as mudanças de semi-ciclo. (a) Mudança do semi-ciclo negativo ao positivo. (b) Mudança do semi-ciclo positivo ao negativo.	48
Figura 23 - Circuito equivalente do Inversor Integrado Cuk. (a) Primeiro estágio. (b) Segundo estágio.....	49
Figura 24 - Principais formas de onda de tensão e corrente idealizadas em um período de chaveamento.	50
Figura 25 - Curva da razão cíclica em função do $\omega_o \cdot t$ para valores específicos de α	52
Figura 26 - Corrente média instantânea no indutor L_i	54
Figura 27 - Tensão média instantânea no capacitor C_c	55
Figura 28 - Segundo estágio de operação em um período de chaveamento. (a) Caso do semi-ciclo positivo. (b) Caso do semi-ciclo negativo.....	58
Figura 29 - Formas de onda de corrente nos semicondutores para um período da rede. Fonte: Elaboração do próprio autor.	62
Figura 30 - Identificação da rede de comutação no conversor Cuk.	67
Figura 31 - Circuito invariante no tempo do conversor Cuk.....	67
Figura 32 - Formas de onda das variáveis da rede de comutação em um período de chaveamento.	68
Figura 33 - Circuito médio do conversor Cuk.....	69
Figura 34 - Circuito médio equivalente em pequeno sinal do conversor Cuk.	70
Figura 35 - Modelo CC do circuito médio equivalente em pequeno sinal.....	70
Figura 36 - Modelo CA do circuito equivalente médio em pequeno sinal.....	71
Figura 37 - Diagrama de blocos do laço de controle interno.	73
Figura 38 - Diagrama de blocos do laço de controle externo.....	74
Figura 39 - Diagrama de blocos do laço de controle externo simplificada.	74
Figura 40 - Circuito do inversor integrado Cuk simulado no ambiente Matlab/Simulink.	77

Figura 41 - Resultados de simulação para um 1 módulo FV.	77
Figura 42 - Resultados de simulação para 2 módulos FV em série.	78
Figura 43 - Resultados de simulação para 3 módulos FV em série.	78
Figura 44 - Resultados de simulação para 4 módulos FV em série.	79
Figura 45 - Resultados de simulação para 5 módulos FV em série.	79
Figura 46 - Resultados de simulação para 2 módulos FV em paralelo.	80
Figura 47 - Resultados de simulação para 3 módulos FV em paralelo.	80
Figura 48 - Comparações das principais características das configurações de módulos FV.	82
Figura 49 - Modelo térmico dos semicondutores.	90
Figura 50 - Esquema do EPLL no ambiente do Matlab/Simulink.	92
Figura 51 - Resposta do EPLL diante de uma variação de frequência de ± 1 Hz. Fonte: Elaboração do próprio autor.	93
Figura 52 - Resposta do EPLL diante de uma variação de fase de 180°	93
Figura 53 - Sincronização do sinal de referência do EPLL (sinal azul) com a tensão da rede (sinal vermelho) diante de uma variação de fase de 180° . Fonte: Elaboração do próprio autor.	94
Figura 54 - Resposta do EPLL diante de uma variação de amplitude de $\pm 0,2$ p.u. Fonte: Elaboração do próprio autor.	94
Figura 55 - Sincronização do sinal de referência do EPLL (sinal azul) com a tensão da rede (sinal vermelho) diante de uma variação de amplitude de $\pm 0,2$ p.u. Fonte: Elaboração do próprio autor.	94
Figura 56 - Esquema do algoritmo P&O no ambiente do Matlab/Simulink.	95
Figura 57 - Esquema de simulação do algoritmo P&O no ambiente do Matlab/Simulink.	96
Figura 58 - Forma de onda da variável $VMPP[k]$	97
Figura 59 - Forma de onda da variável $Iref[k]$	97
Figura 60 - Formas de onda de potência e tensão no arranjo FV.	98
Figura 61 - Diagrama de blocos do laço de controle interno modificado.	99
Figura 62 - Características da função $Tidz$ compensada pelo controlador $Cidz$	99
Figura 63 - Diagrama de blocos do laço de controle externo modificado.	100
Figura 64 - Características da função $Tiiz$ compensada pelo controlador $Ciiz$	101
Figura 65 - Circuito de simulação do Inversor Integrado Cuk.	101

Figura 66 - Formas de onda da corrente injetada à rede conforme esquema de comando das chaves. (a) PWM. (b) PWM e baixa frequência. (c) Baixa frequência e PWM. ...	102
Figura 67 - Formas de onda da tensão da rede e a corrente injetada à rede.	103
Figura 68 - Forma de onda da corrente no indutor de entrada L_i	103
Figura 69 - Formas de onda da tensão e corrente no capacitor C_c	104
Figura 70 - Formas de onda da corrente e tensão no Mosfet S_c	104
Figura 71 - Formas de onda de tensão e corrente nos IGBT S_1 e S_2	105
Figura 72 - Implementação física do Inversor Integrado Cuk.....	106
Figura 73 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma defasagem de 180°	107
Figura 74 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma defasagem de 180°	107
Figura 75 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma variação de frequência de +5Hz.	108
Figura 76 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma variação de frequência de +5Hz.....	108
Figura 77 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma variação de frequência de -5Hz.	109
Figura 78 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma variação de frequência de -5Hz.....	109
Figura 79 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma variação de amplitude de 0,9 p.u.	110
Figura 80 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma variação de amplitude de 0,9 p.u.	110
Figura 81 - Equipamento utilizado no teste do algoritmo MPPT.....	111
Figura 82 - Resultados do algoritmo MPPT em regime permanente.	111
Figura 83 - Resultados do algoritmo MPPT em regime transitório.	112
Figura 84 - Corrente na saída em regime permanente no teste do algoritmo MPPT. .	112
Figura 85 - Estado transitório do inversor na busca do MPP utilizando um sistema de controle retroalimentado.....	113
Figura 86 - Corrente na saída para um arranjo FV de 344,03W na entrada.	114
Figura 87 - Corrente na saída para um arranjo FV de 230,39W na entrada.	114
Figura 88 - Corrente na saída para um arranjo FV de 158,42W na entrada.	115
Figura 89 - Corrente na saída para um arranjo FV de 108,12W na entrada.	115

Figura 90 - Corrente na saída para um arranjo FV de 69,23W na entrada.....	116
Figura 91 - Corrente na saída para um arranjo FV de 34,91W na entrada.....	116
Figura 92 - Curva de rendimento do inversor e distorção harmônica total da corrente na saída para diferentes potências de entrada.....	117
Figura 93 - Espectro harmônico da corrente na saída.	118
Figura 94 – Forma de onda da corrente no indutor Li.	118
Figura 95 - Forma de onda da corrente no Mosfet Sc.	119
Figura 96 - Forma de onda da tensão no Mosfet Sc.	119
Figura 97 - Formas de ondas das correntes nos IGBT S3 e S4.	120
Figura 98 - Formas de onda de tensão nos IGBT S3 e S4.....	120

LISTA DE TABELAS

Tabela 1 - Vantagens e desvantagens dos módulos FV.....	22
Tabela 2 - Eficiência dos módulos fotovoltaicos medidos em STC.....	23
Tabela 3 - Características de algoritmos MPPT.	25
Tabela 4 - Esforços de tensão e corrente nos elementos reativos e semicondutores.	65
Tabela 5 - Características elétricas do módulo SRP-265-6PB em STC.	75
Tabela 6 - Características dos arranjos FV empregados nas simulações.	76
Tabela 7 - Dados gerais de projeto do inversor integrado Cuk.	82
Tabela 8 - Parâmetros elétricos dos capacitores Cc e CPV.	83
Tabela 9 - Parâmetros elétricos para o dimensionamento dos núcleos de ferrite.	84
Tabela 10 - Resumo dos dados de projeto do indutor Li.	86
Tabela 11 - Resumo dos dados de projeto dos indutores Lo1 e Lo2.....	87
Tabela 12 - Parâmetros elétricos das chaves.	87

SUMÁRIO

1	INTRODUÇÃO GERAL	17
1.1	MÓDULOS FOTOVOLTAICOS	21
1.2	RASTREAMENTO DO PONTO DE MÁXIMA POTÊNCIA	24
1.3	SINCRONISMO.....	25
1.4	ANTI-ILHAMENTO	27
1.5	ESTRUTURA DO TRABALHO	29
2	ESTRUTURAS DE INVERSORES PARA SISTEMAS FOTOVOLTAICOS CONECTADOS À REDE	31
2.1	TOPOLOGIAS DE INVERSORES CONECTADOS À REDE.....	31
2.1.1	Inversor Centralizado	31
2.1.2	Inversores String	32
2.1.3	Inversores Multi-String	32
2.1.4	Microinversores	33
2.2	CARACTERÍSTICAS DOS INVERSORES	33
2.2.1	Isolação Galvânica	33
2.2.2	Modos de operação	34
2.2.2.1	<i>Modo de operação autônoma (Stand-alone)</i>	34
2.2.2.2	<i>Modo de operação conectado à rede (Grid-tie)</i>	35
2.2.3	Número de Estágios	35
2.2.4	Localização do capacitor de desacoplamento	36
2.3	PRINCIPAIS INVERSORES PARA INTEGRAÇÃO DE ENERGIA FOTOVOLTAICA À REDE	37
2.3.1	Inversor Full Bridge	37
2.3.2	Inversor Flyback	38
2.3.3	Inversor Z-Source	38
2.3.4	Inversor Multinível	39
2.4	INVERSORES INTEGRADOS	39
2.5	CONSIDERAÇÕES DO CAPÍTULO	41
3	INVERSOR MONOFÁSICO INTEGRADO CUK	42
3.1	INTRODUÇÃO	42
3.2	ANÁLISE QUALITATIVA	43
3.2.1	Modulação por largura de pulso	43
3.2.2	Estágios de operação	46

3.2.2.1	<i>Semi-ciclo positivo</i>	46
3.2.2.2	<i>Semi-ciclo negativo</i>	47
3.2.2.3	<i>Estágios de transição entre semi-ciclos</i>	48
3.2.2.4	<i>Circuito equivalente do Inversor Integrado Cuk</i>	48
3.2.3	Principais formas de onda em um período de chaveamento	49
3.3	ANÁLISE QUANTITATIVA	50
3.3.1	Equacionamento dos estágios de operação	50
3.3.2	Função da razão cíclica	51
3.3.3	Equacionamento dos componentes reativos	52
3.3.3.1	<i>Parâmetros elétricos do indutor L_o</i>	52
3.3.3.2	<i>Parâmetros elétricos do indutor L_i</i>	54
3.3.3.3	<i>Parâmetros elétricos do capacitor C_c</i>	55
3.3.3.4	<i>Parâmetros elétricos do capacitor CFV</i>	56
3.3.4	Condições de sequência nos estágios de operação	57
3.3.4.1	<i>Primeiro caso do semiciclo positivo</i>	60
3.3.4.2	<i>Segundo caso do semiciclo positivo</i>	60
3.3.4.3	<i>Terceiro caso do semiciclo positivo</i>	61
3.3.4.4	<i>Quarto caso do semiciclo positivo</i>	61
3.3.5	Equacionamento dos componentes semicondutores	61
3.3.5.1	<i>Parâmetros elétricos da chave S_c</i>	62
3.3.5.2	<i>Parâmetros elétricos das chaves $S1, 2, 3, 4$</i>	63
3.3.5.3	<i>Parâmetros elétricos dos diodos antiparalelos $D1, 2, 3, 4$</i>	63
3.3.6	Esforços nos componentes do inversor	64
3.4	CONSIDERAÇÕES DO CAPÍTULO	64
4	MODELAGEM, FUNÇÕES DE TRANSFERÊNCIA E MODOS DE CONTROLE	66
4.1	INTRODUÇÃO	66
4.2	MÉDIA DO CIRCUITO E MODELAGEM MÉDIA DE INTERRUPTORES	66
4.2.1	Circuito invariante no tempo	67
4.2.2	Circuito médio	68
4.2.3	Circuito médio equivalente em pequeno sinal	69
4.2.3.1	<i>Modelo CC</i>	70
4.2.3.2	<i>Modelo CA</i>	71
4.3	FUNÇÕES DE TRANSFERÊNCIA	72

4.3.1	Função de transferência Gids	72
4.3.2	Função de transferência Giis	72
4.4	MODO DE CONTROLE	73
4.4.1	Laço de controle interno	73
4.4.2	Laço de controle externo	73
4.5	CONSIDERAÇÕES DO CAPÍTULO	74
5	ANÁLISES DAS DIFERENTES CONFIGURAÇÕES DE MÓDULOS FV CONECTADAS AO INVERSOR E DIMENSIONAMENTO DE COMPONENTES	75
5.1	INTRODUÇÃO	75
5.2	CONFIGURAÇÕES DOS MÓDULOS FOTOVOLTAICOS	75
5.2.1	Formas de ondas dos arranjos FV	77
5.2.2	Comparações das configurações de módulos FV	81
5.3	DIMENSIONAMENTO DOS COMPONENTES DO INVERSOR	82
5.3.1	Dimensionamento dos componentes reativos	83
5.3.1.1	<i>Dimensionamento dos capacitor C_c e CPV</i>	83
5.3.1.2	<i>Dimensionamento dos indutores</i>	83
5.3.2	Dimensionamento dos componentes semicondutores	87
5.3.3	Perdas de potência nos componentes reativos e semicondutores	88
5.3.3.1	<i>Perdas de potência nos indutores</i>	88
5.3.3.2	<i>Perdas de potência nos capacitores</i>	88
5.3.3.3	<i>Perdas de potência nas chaves</i>	88
5.3.4	Cálculo térmico do inversor	89
5.3.5	Rendimento teórico do inversor	91
5.4	CONSIDERAÇÕES DO CAPÍTULO	91
6	PROJETO DO SISTEMA DE CONTROLE E RESULTADOS DE SIMULAÇÃO	92
6.1	INTRODUÇÃO	92
6.2	ALGORITMO DE SINCRONISMO	92
6.2.1	Resultados de Simulação	93
6.3	ALGORITMO MPPT	95
6.3.1	Resultados de Simulação	96
6.4	LAÇOS DE CONTROLE DO INVERSOR	98
6.4.1	Laço de controle interno de corrente	98
6.4.2	Laço de controle externo de corrente	100
6.4.3	Resultados de Simulação	101

6.5	CONSIDERAÇÕES DO CAPÍTULO	105
7	RESULTADOS EXPERIMENTAIS	106
7.1	INTRODUÇÃO	106
7.2	TESTE DO ALGORITMO DE SINCRONISMO	106
7.3	TESTE DO ALGORITMO MPPT.....	110
7.4	TESTE DOS LAÇOS DE CONTROLE INTERNO E EXTERNO	113
7.5	PRINCIPAIS FORMAS DE ONDA NO INVERSOR	117
7.6	CONSIDERAÇÕES DO CAPÍTULO	120
8	CONCLUSÕES GERAIS E CONTINUIDADE DO TRABALHO	121
	REFERENCIAS	123

1 INTRODUÇÃO GERAL

Nos últimos anos, a preocupação pela preservação do meio ambiente e o aumento da demanda de energia elétrica está conduzindo ao desenvolvimento de novas tecnologias para a geração de energia elétrica. O aproveitamento das fontes de energia renováveis (tais como energia solar, eólica, hídrica) apresenta-se como uma solução ao problema citado, pois permite reduzir a emissão de gases de efeito estufa no ambiente, gerados principalmente pelas fontes de energia convencionais baseadas em combustíveis fósseis. Também possibilita atender os picos de demanda de energia elétrica de forma sustentável devido a sua característica de ser renovável.

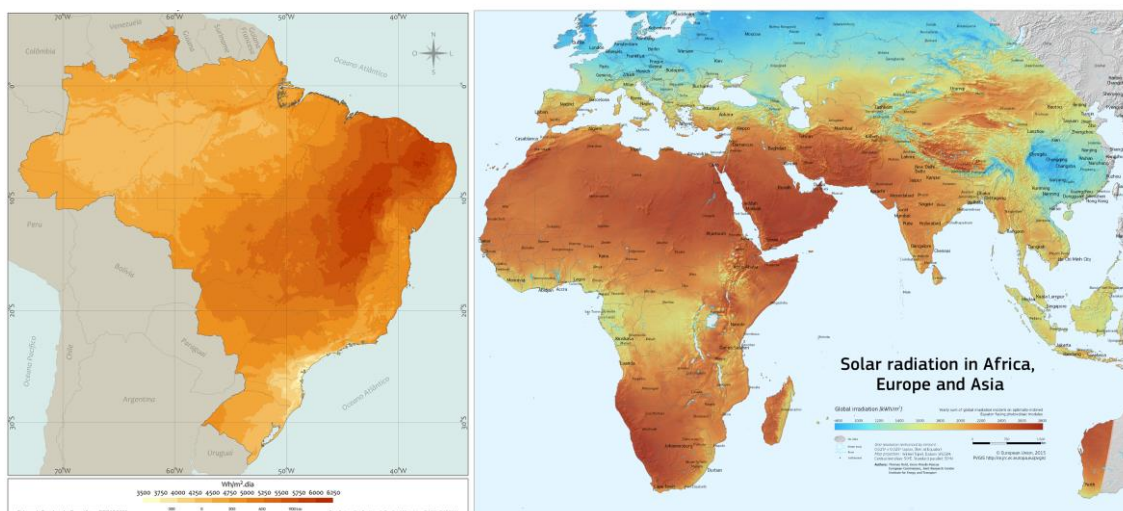
Dentre as diferentes fontes de energia renováveis, o aproveitamento do recurso solar está tendo um desenvolvimento crescente a nível mundial, devido principalmente à redução de custos e os avanços tecnológicos dos sistemas conversores de energia solar. O uso da fonte solar tem muitas aplicações, tais como a iluminação direta de ambientes e o aquecimento de fluidos, porém, o grande potencial deste recurso natural se encontra na geração de energia elétrica, quer de forma direta ou indireta. A conversão direta de energia solar em energia elétrica se produz através da interação da radiação solar com determinados tipos de materiais (silício Si, germânio Ge, GaAs, etc.), gerando sobre eles diversos efeitos, destacando-se os efeitos termoeletrônicos e fotovoltaicos. Os materiais de efeitos fotovoltaicos, na atualidade, são a base principal dos sistemas de geração de energia solar fotovoltaica.

O aproveitamento da fonte solar tem diversos benefícios nos aspectos elétrico, ambiental e socioeconômico. No aspecto elétrico permite a diversificação da matriz elétrica de um país e a sustentabilidade do fornecimento elétrico. No aspecto ambiental permite a redução da contaminação ambiental, pois não depende de nenhum tipo de combustível fóssil, só da radiação solar. No aspecto socioeconômico permite a geração de empregos, necessário para a fabricação dos geradores fotovoltaicos, realização de instalações e operações de manutenção (NASCIMENTO, 2017).

A distribuição do recurso solar em um território está fortemente relacionada com as condições meteorológicas locais (cobertura de nuvens, concentração de gases atmosféricos, entre outros) e os fatores astronômicos (rotação e obliquidade da terra,

movimento orbital da terra ao redor do sol), provocando uma disponibilidade da energia solar irregular nos distintos territórios do mundo (PEREIRA *et al.*, 2017).

Figura 1 - Média anual do total diário da irradiação global horizontal no Brasil e média anual do total anual da irradiação global horizontal no Europa.



Fonte: Adaptado de European Commission (2017) e Pereira *et al.* (2017).

A disponibilidade do recurso solar do Brasil é abundante, possuindo níveis de irradiação solar muito elevados, tal como mostrado na Figura 1. Estes atingem valores máximos diários de até 6250 Wh/m^2 na região Nordeste e valores mínimos de 3500 Wh/m^2 na região Sul do país, salientando assim o grande potencial para a geração de energia solar fotovoltaica nas diferentes regiões do território brasileiro. No entanto, o uso deste recurso solar no Brasil não teve a mesma importância e desenvolvimento em comparação com outros países até o ano de 2017, onde o aumento da capacidade anual instalada do Brasil para geração de energia solar fotovoltaica atingiu o valor de 0,9 GW. O Brasil, nesse mesmo ano, posicionou-se entre os 10 países com maior expansão de capacidade para geração elétrica através do aproveitamento da fonte solar, atingindo uma capacidade total instalada para geração de energia solar fotovoltaica de 1 GW para esse mesmo ano conforme (IEA PVPS, 2018).

Por outra parte, no continente europeu, países como a Alemanha, França, Reino Unido e Itália, apesar de possuir níveis de irradiação inferiores (com valores diários máximos de até 2800, 4550, 3000 e 4380 Wh/m^2 respectivamente) e menor espaço territorial comparado com o Brasil, encontram-se na vanguarda dos avanços tecnológicos no aproveitamento da fonte solar, possuindo capacidades totais instaladas para geração de energia solar fotovoltaica que ultrapassam a escala dos GW, mostrados na Figura 2.

Nos países asiáticos, tais como a China e Índia, existe uma concordância entre seu potencial solar (com valores diários máximos de até 6575 e 7671 Wh/m² respectivamente) e o desenvolvimento tecnológico para seu aproveitamento, como apresentado nas Figuras 1 e 2. A China, líder em capacidade total instalada para geração de energia solar fotovoltaica no ano de 2017, deve seu grande progresso neste campo graças ao crescimento do mercado chinês e a grande quantidade de fabricantes chineses de painéis solares, os quais possibilitaram a redução de preços das instalações de geradores solares. Enquanto, a Índia, outro dos líderes em capacidade total instalada fotovoltaica no ano de 2017, torna-se um dos países com maior expansão da fonte solar nos próximos anos devido ao seu enorme potencial solar e a sua crescente demanda energética.

Figura 2 - Países com capacidade de geração de energia solar fotovoltaica anual e total instalada em 2017.

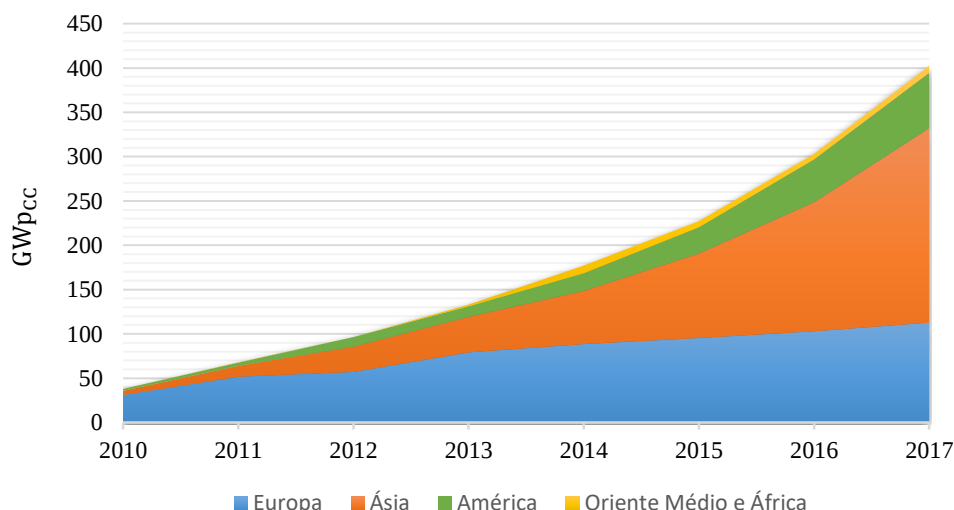
Capacidade instalada anual				Capacidade instalada total			
1		China	53 GW	1		China	131 GW
2		EUA	10,6 GW	2		EUA	51 GW
3		Índia	9,1 GW	3		Japão	49 GW
4		Japão	7 GW	4		Alemanha	42 GW
5		Turquia	2,6 GW	5		Itália	19,7 GW
6		Alemanha	1,8 GW	6		Índia	18,3 GW
7		Austrália	1,25 GW	7		Reino Unido	12,7 GW
8		Coreia do Sul	1,2 GW	8		França	8 GW
9		Reino Unido	0,9 GW	9		Austrália	7,2 GW
10		Brasil	0,9 GW	10		Espanha	5,6 GW

Fonte: Adaptado de IEA PVPS (2018).

A Figura 3 apresenta a evolução das instalações fotovoltaicas nos últimos anos. Nesta figura, pode-se notar que o continente europeu, antes do ano de 2014, representava a maior parte do total das instalações fotovoltaicas a nível global e que, durante os anos subsequentes, teve uma estagnação em sua expansão, atingindo apenas 28% da capacidade total instalada global no ano de 2017. Por outro lado, a partir do ano de 2010, os países asiáticos apresentaram um crescimento exponencial sendo sua capacidade total instalada fotovoltaica, representando 54,5% do total global no ano de 2017. Já os países da América, no início do ano de 2011, tiveram um crescimento linear, representando 19%

das instalações fotovoltaicas a nível global no ano de 2017, sendo os EUA o máximo representante em capacidade total instalada fotovoltaica do continente.

Figura 3 - Evolução das instalações fotovoltaicas a nível regional.



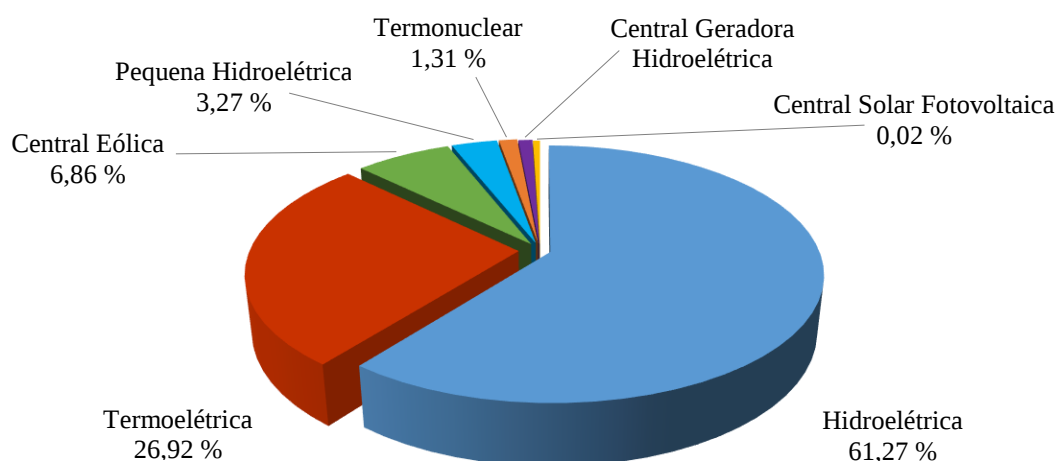
Fonte: Adaptado de IEA PVPS (2018).

A expansão global da capacidade instalada fotovoltaica reflete a grande importância do aproveitamento da energia solar, sendo considerado como o melhor substituto das fontes de energia não renováveis (caso das fontes baseadas em combustíveis fósseis e as fontes de energia nuclear), porém, ainda não teve uma forte influência nas matrizes elétricas dos diversos países do mundo. Os países industrializados líderes em capacidade instalada fotovoltaica tais como a China e os EUA, no ano de 2017, geraram quantidades de energia elétrica através de sistemas fotovoltaicos que apenas abrangiam 2% e 3% de sua demanda total por eletricidade respectivamente, sendo a maior porcentagem de energia elétrica gerada abrangido pelas fontes de energia baseados em combustíveis fósseis (IEA PVPS, 2018).

A matriz elétrica brasileira, apresentada na Figura 4, é predominantemente renovável, tornando-se única em relação ao baixo impacto ambiental que esta gera. O sistema elétrico brasileiro se apresenta como um sistema hidrotérmico, tendo uma forte influência da fonte de energia hidroelétrica, o qual cobriu o 61,27 % da demanda de eletricidade no ano de 2017. No entanto, embora o recurso hidroelétrico seja uma fonte regular para atender a demanda de energia elétrica, sua disponibilidade está sujeita às condições meteorológicas (incidência de chuvas). Por tanto, o sistema elétrico brasileiro ao depender em maior medida do aproveitamento do recurso hídrico para a geração de eletricidade, poderia prejudicar a segurança energética do país diante de situações

adversas (períodos de estiagem). Nessa situação, o aproveitamento do recurso solar se torna a melhor alternativa para a diversificação da matriz elétrica brasileira devido ao grande potencial solar que o Brasil possui, possibilitando a geração centralizada de eletricidade a partir de usinas de grande porte localizadas nos territórios de maiores níveis de irradiação anuais do país. Além disso, possibilita a geração distribuída de eletricidade a partir de usinas de pequena e média escala instaladas em edifícios residenciais e comerciais, os quais produzem energia para consumo próprio e fornecem o excedente para a distribuição no sistema elétrico. Portanto, o aproveitamento da energia solar se apresenta como uma excelente opção para complementar as fontes de energia já consolidadas na matriz elétrica brasileira, possibilitando o planejamento e otimização de novos investimentos em geração, transmissão e distribuição de energia elétrica (PEREIRA *et al.*, 2017).

Figura 4 - Matriz elétrica brasileira no ano de 2017.



Fonte: Adaptado de Pereira *et al.* (2017).

1.1 MÓDULOS FOTOVOLTAICOS

Inicialmente, o avanço da tecnologia fotovoltaica (FV) foi crescendo graças às políticas de incentivos dos países e que, posteriormente, a própria competitividade do mercado continuou rapidamente com o seu desenvolvimento. Segundo Whitaker *et al.* (2010) a tecnologia fotovoltaica possui diversas vantagens e algumas desvantagens, tal como se apresenta na Tabela 1.

Tabela 1 - Vantagens e desvantagens dos módulos FV.

Vantagens
✓ A sua fonte de energia é abundante e basicamente infinita.
✓ Fornecem energia limpa e ecológica.
✓ Custos de operação e manutenção baixos.
✓ Não tem peças mecânicas móveis.
✓ São totalmente silenciosos e não produzem nenhum tipo de ruído.
✓ Modular (associação de módulos FV).
✓ Fácil instalação nos telhados sem interferir no estilo de vida residencial.
✓ Pode ser instalado em qualquer lugar remoto.
Desvantagens
✓ A eficiência de conversão de energia é baixa.
✓ Custos iniciais de instalação elevados.
✓ Alta variabilidade temporal da fonte de energia solar.

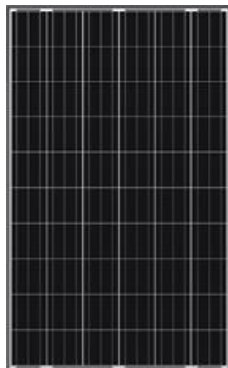
Fonte: Adaptado de Whitaker *et al.* (2010).

Os materiais fotovoltaicos podem converter diretamente a energia solar em energia elétrica, sendo a célula solar a unidade básica que desempenha tal função. No entanto, a célula solar é frágil e sujeita a condições de deterioração devido a gases e partículas no meio ambiente. Além disso, a célula solar fornece valores de tensão e corrente muito baixos. Portanto, várias células solares são conectadas em série ou paralelas e, posteriormente, embaladas para formar uma unidade que atenda com os níveis de operação apropriados. Este conjunto de células solares é conhecido como módulo fotovoltaico (WANG, 2018).

Os módulos FV são dispositivos que geram corrente elétrica contínua (CC) medida em termos de potência. A potência que fornece um módulo FV é dependente de diferentes fatores tais como o tipo de tecnologia da célula solar, a quantidade de células solares que compõe os módulos, os níveis de radiação solar e a temperatura ao que se encontra exposta. Comercialmente, a potência máxima de um módulo FV pode variar entre 5 e 240 W ou mais em condições de teste padrão (*STC - Standard Test Conditions*), com valores de tensão normalizados de 12 V, 24 V e 48 V conforme norma internacional IEC 1215 (WANG, 2018). Na Figura 5, apresenta-se um módulo FV policristalino típico

do fabricante Seraphim. Em aplicações que requerem maior potência, os módulos FV são conectados em série ou paralelo formando um arranjo FV.

Figura 5 - Módulo FV policristalino de 265 W do fabricante Seraphim.



Fonte: Seraphim (2018).

Nos últimos anos, os fabricantes de módulos FV têm melhorado continuamente as características de seus módulos, a fim de competir em um mercado fotovoltaico cada vez mais diversificado. Portanto, novas tecnologias para a fabricação de células solares estão sendo pesquisadas e utilizadas a fim de aumentar a eficiência dos módulos FV, permitindo um maior aproveitamento da energia solar. Além disso, os preços dos módulos FV são cada vez mais baratos devido à redução de custos nos processos de produção fotovoltaica (refinação de silício, laminação de silício, entre outros), custando menos de US \$ 0,4/W conforme ITRP (2018).

Tabela 2 - Eficiência dos módulos fotovoltaicos medidos em STC.

Classificação	Eficiência (%)	Área (cm ²)	Voc	Isc	Fabricante
Si (<i>crystalline</i>)	24,4 ± 0,5	13177	79,5	5,04	Kaneka
Si (<i>multicrystalline</i>)	19,9 ± 0,4	15143	78,87	4,795	Trina solar
GaAs (<i>thin film</i>)	25,1 ± 0,8	866,45	11,08	2,303	Alta Devices
CIGS (<i>Cd free</i>)	19,2 ± 0,5	841	48	0,456	Solar frontier
CdTe (<i>thin-film</i>)	18,6 ± 0,5	7038,8	110,6	1,533	First solar
CIGS (<i>large</i>)	15,7 ± 0,5	9703	28,24	7,254	Miasole
a-Si /nc-Si (<i>tandem</i>)	12,3 ± 0,3	14322	280,1	0,902	TEL solar
Organic	8,7 ± 0,3	802	17,47	0,569	Toshiba
InGaP/GaAs/InGaAs	31,2 ± 1,2	968	23,95	1,506	Sharp

Fonte: Adaptado de Green *et al.* (2018).

A Tabela 2 apresenta uma lista de tecnologias de módulos FV com as maiores eficiências do mercado, conforme Green *et al.* (2018). Atualmente, mais de 90% da produção de módulos FV estão baseados em folhas de silício, onde a maior parte destas folhas são do tipo silício policristalino (LENNON; EVANS, 2017).

No aproveitamento da energia solar são requeridos um conjunto de módulos FV e dispositivos que permitam a conversão de energia fotovoltaica à energia elétrica, sendo este conjunto denominado sistema fotovoltaico. Os sistemas FV se classificam em dois grupos: os sistemas autônomos (*stand-alone*) e sistemas conectados à rede (*grid-tie*). Os sistemas autônomos não estão conectados ao sistema elétrico nacional, porém, para operar requerem armazenadores de energia elétrica, tais como baterias. Por outro lado, os sistemas conectados à rede, necessitam estar conectados ao sistema elétrico nacional, o qual deve fornecer valores estáveis de tensão e frequência para sua correta operação. Estes sistemas vêm crescendo nos últimos anos, contribuindo na capacidade de geração de energia elétrica e, por conseguinte, ganhando uma maior influência no sistema energético de um país (JENKINS; THORNYCROFT, 2018).

1.2 RASTREAMENTO DO PONTO DE MÁXIMA POTÊNCIA

Os sistemas fotovoltaicos possuem várias vantagens em comparação a outros sistemas baseados em fontes de energia renováveis, no entanto, apresentam certos problemas tais como uma baixa eficiência de conversão de energia e a dependência das condições ambientais para fornecer um determinado valor de potência. Dos problemas mencionados anteriormente, a aplicação de técnicas de rastreamento do ponto de potência máxima (*MPPT - Maximun Power Point Tracking*) se mostra como uma solução ótima para elevar o rendimento do sistema FV, devido a sua facilidade e baixo custo de implementação (DE BRITO *et al.*, 2013; ESRAM; CHAPMAN, 2007; SUBUDHI; PRADHAN, 2013).

Os algoritmos MPPT permitem ao sistema FV operar no ponto de extração da máxima de potência ou próximo a ele. O ponto de máxima potência (*MPP - Maximun Power Point*) de um arranjo FV é único e, dependente de fatores como a intensidade da radiação solar e a temperatura das células solares. Porém, pode ocorrer casos de um arranjo FV com múltiplos pontos de máxima potência local diante de condições parciais de sombreamento, no entanto, só existe um ponto verdadeiro de máxima potência do arranjo FV (ESRAM; CHAPMAN, 2007).

Na literatura, tem-se uma grande quantidade de algoritmos MPPT, os quais podem variar tanto em complexidade, custo computacional, tipo de implementação, entre outros. Os algoritmos MPPT são geralmente classificados em dois grupos: os algoritmos MPPT convencionais (*Hill Climbing*, *Perturbation & Observation*, *Incremental Conductance*) e os algoritmos MPPT avançados (rede neural artificial, algoritmo evolutivo, controlador lógico difuso), sendo estes últimos os de maior velocidade de resposta e maior precisão, no entanto, também os de maior complexidade.

Devido ao grande número de algoritmos MPPT na literatura, é difícil escolher o caminho certo para uma determinada aplicação. Portanto, são definidas medidas ou parâmetros de desempenho, que permitem realizar uma comparação de rendimento entre os diferentes algoritmos MPPT. Parâmetros como o número de sensores utilizados, custo de implementação, tipos de aplicações, fator de rastreamento, resposta dinâmica, complexidade, entre outros, são analisados nos algoritmos MPPT. A Tabela 3 apresenta uma comparação de alguns algoritmos MPPT conforme De Brito *et al.* (2013).

Tabela 3 - Características de algoritmos MPPT.

Método	Dependência do arranjo FV	Fator de seguimento	Implementação	Sensores
Razão Cíclica Constante	Não	Pobre	Muito simples	-
Tensão Constante	Sim	Razoável	Simples	V
P&O	Não	Bom	Simples	V,I
Condutância Incremental	Não	Bom	Intermédio	V,I
P&O Modificado	Não	Muito Bom	Complexo	V,I
IC Modificado	Não	Muito Bom	Complexo	V,I
Beta	Sim	Excelente	Intermédio	V,I
Oscilação do Sistema	Sim	Razoável	Simples	V
Correlação de Ondulação	Não	Bom	Complexo	V,I
Temperatura	Sim	Muito Bom	Simples	V,T

Fonte: Adaptado de De Brito *et al.* (2013).

1.3 SINCRONISMO

Cada vez mais sistemas de geração de energia elétrica, baseados em fontes de energia renováveis, estão sendo integrados à rede elétrica, destacando-se os sistemas de

geração distribuída fotovoltaica. Com o objetivo de regular a geração de energia elétrica destes sistemas conectados à rede elétrica, várias normas foram propostas, sendo as normas ABNT NBR 16149 e ABNT NBR 16150 as que se aplicam no Brasil. Estas normas impõem certas exigências nas capacidades operacionais dos sistemas para acompanhar as variações de amplitude, frequência e fase da tensão da rede elétrica, além disso, minimizar os possíveis harmônicos gerados devido à potência flutuante (produto da característica de intermitência das fontes renováveis) que é injetada à rede elétrica.

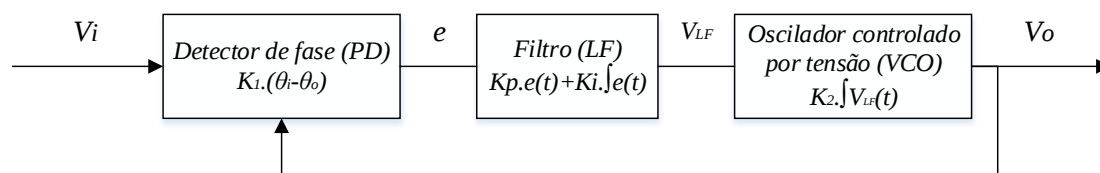
A rede elétrica diante de condições adversas, pode-se tornar desequilibrada e altamente distorcida por curtos períodos de tempo, devido à contínua conexão e desconexão de cargas à rede, falhas de aterramento, harmônicos na rede elétrica, entre outros. Diante desses problemas, os sistemas de geração conectados à rede elétrica correm o risco de não operar corretamente, afetando de certa forma a disponibilidade e estabilidade da rede. Nesse contexto, os métodos de sincronização desempenham uma tarefa importante no controle dos sistemas de geração conectados à rede diante condições de falha, tornando-se um requisito fundamental nestes tipos de sistemas a fim de assegurar uma operação estável (FREIJEDO *et al.*, 2009; HAN *et al.*, 2016; YANG; BLAABJERG; ZOU, 2013).

Na literatura, tem-se um grande número de métodos de sincronização, tanto para sistemas monofásicos e trifásicos conectados à rede, diferindo-se quanto a sua capacidade de rejeitar distorção harmônica, imunidade ao ruído, adaptabilidade as variações de frequência e fase, robustez diante de um desequilíbrio, resposta dinâmica e precisão (BOYRA; THOMAS, 2011). Alguns métodos de sincronização estão baseados em técnicas de processamento digital, os quais estimam amplitude, frequência e fase da tensão da rede elétrica sem a necessidade de um laço de realimentação, destacando-se a Transformada Discreta de Fourier (*DTF - Discrete Fourier Transform*), filtro de ponto adaptativo (*ANF - Adaptive Notch Filter*), Filtro de Kalman e as redes neurais artificiais (PADUA *et al.*, 2007). No entanto, os métodos de sincronização comumente utilizados estão baseados em laços de rastreamento de fase (*PLL - Phase Locked-Loop*).

Um PLL é um sistema de retroalimentação, que sincroniza o sinal de saída do PLL com um sinal de referência em frequência e fase. No caso dos sistemas conectados à rede, a saída do PLL é sincronizada com a tensão da rede elétrica. O esquema básico de um PLL é mostrado na Figura 6, o qual se encontra composto por um detector de fase (*PD - Phase Detector*), um filtro de laço (normalmente um controlador PI) e um oscilador

controlado por tensão (VCO - *Voltage Controlled Oscillator*) (GUAN-CHYUN HSIEH; HUNG, 1996). Atualmente, existem vários métodos baseados em PLL, os quais procuram melhorar as características básicas deste, destacando-se o PLL melhorado (*EPLL - Enhanced PLL*), *T/4 Delay PLL*, PLL robusto, SOGI-OSG PLL, entre outros.

Figura 6 - Esquema básico de um PLL.



Fonte: Elaboração do próprio autor.

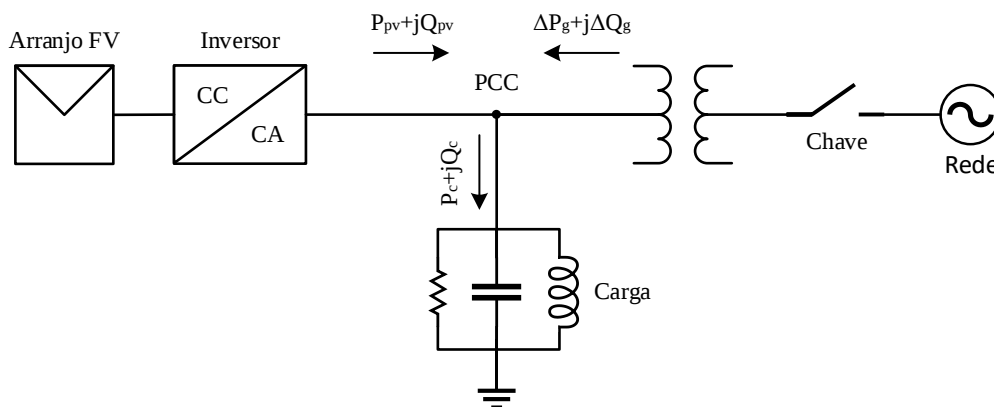
1.4 ANTI-ILHAMENTO

Os sistemas de geração distribuída estão tendo um grande aumento, devido aos diversos benefícios que fornece ao sistema elétrico. No entanto, estes tipos de sistemas levam a novos problemas no controle, proteção e operação do sistema elétrico. O principal problema dos sistemas de geração distribuída são as condições de ilhamento. Uma condição de ilhamento acontece quando se tem uma desconexão da rede elétrica com as cargas locais, enquanto o sistema de geração distribuída continua alimentando essas cargas. As condições de ilhamento podem ser classificadas como: ilhamento intencional e ilhamento não intencional. O ilhamento intencional é dado de forma controlada, geralmente para fins de manutenção da rede elétrica. O ilhamento não intencional é o mais perigoso, pois não se conhece quando pode ocorrer. Este tipo de ilhamento pode acontecer devido a falhas de equipamentos, chaveamento de cargas da rede elétrica, erros humanos ou fenômenos naturais, afetando a estabilidade do sistema de geração distribuída devido à perda de sincronismo com a rede elétrica, o qual pode ocasionar danos aos equipamentos conectados à rede, danos à rede, danos aos sistemas de geração distribuída e riscos à segurança dos usuários (MAHAT; ZHE CHEN; BAK-JENSEN, 2008; PAIVA *et al.*, 2014).

Os métodos Anti-Ilhamento detectam as diferentes condições de ilhamento, permitindo a desconexão do sistema de geração distribuída do sistema de rede-carga em caso de uma possível condição de ilhamento. Na literatura existem diversos métodos Anti-Ilhamento, porém, o método a ser usado dependerá do tipo de sistema de geração distribuída e das normas impostas em um determinado país, sendo as normas ABNT NBR 16149 e ABNT NBR IEC 62116 as que se aplicam no Brasil para os sistemas

fotovoltaicos conectados à rede baseados em inversores. Estas normas recomendam um sistema padrão baseado em cargas do tipo RLC, apresentado na Figura 7, a fim de poder estudar o comportamento dos diferentes métodos de detecção de ilhamento diante de sistemas de maior complexidade.

Figura 7 - Modelo padrão para estudo dos métodos Anti-Ilhamento para um sistema gerador distribuído fotovoltaico.



Fonte: Adaptado de Lopes e Zhang (2008).

Os métodos Anti-Ilhamento podem ser classificados como remotos e locais. Os métodos remotos estão baseados na comunicação entre o sistema de geração distribuída e a rede elétrica, os quais enviam alertas e sinais de disparo para o sistema de proteção em caso de uma condição de ilhamento. Estes métodos são de alto custo e longo tempo de detecção, no entanto, não possuem uma região de não detecção (*NDZ- Non-Detection Zone*) e são independentes do tipo de sistema de geração distribuída. A região de não detecção representa o intervalo de ilhamento que não pôde ser detectado pelo método de Anti-Ilhamento uma vez que a condição de ilhamento aconteceu, sendo esta característica um critério para estimar o rendimento do método. Entre os métodos remotos destacam-se *Impedance Insertion* e *Transfer Trip Scheme*.

Os métodos locais estão baseados na medição de parâmetros do sistema de geração distribuída, tais como tensão, frequência, impedância, entre outros. A detecção de ilhamento acontece quando as faixas normais de operação desses parâmetros são excedidas. Estes métodos podem ser divididos em métodos passivos, ativos e híbridos. Os métodos passivos estão baseados unicamente na medição dos parâmetros do sistema para detectar as condições de ilhamento, tendo diversas vantagens tais como sua simplicidade, baixo custo e curto tempo de detecção, porém, apresenta um longo NDZ. Entre os métodos passivos destacam-se *UVP/OVP (Under/Over Voltage)*, *UFP/OF*

(*Under/Over Voltage Frequency*), detecção de salto de fase e a detecção de harmônicos. Os métodos ativos estão baseados na injeção de perturbações no sistema para detectar mudanças em seus parâmetros. Estes métodos são de complexidade média, custo médio e com um pequeno NDZ, no entanto, distorcem a qualidade da energia injetada na rede. Entre os métodos ativos se destacam SMS (*Slip Mode Frequency Shift*), medição de impedância, AFD (*Active Frequency Drift*), SFS (*Sandia Frequency Shift*) e SVS (*Sandia Voltage Shift*) (KUNTE; GAO, 2008; LOPES; ZHANG, 2008; PAIVA *et al.*, 2014).

1.5 ESTRUTURA DO TRABALHO

O presente estudo tem como objetivo o projeto de uma estrutura de potência de alto rendimento e reduzido volume, o qual seja capaz de fornecer energia elétrica à rede em forma de corrente alternada de formato senoidal e sincronizada com a tensão da rede, através de um conjunto de módulos FV operando no ponto de máxima potência. Além disso, esta estrutura deverá operar de acordo com as normas nacionais em vigor no Brasil, quanto aos níveis de distorção harmônica, tempo de detecção de anti-ilhamento e os tempos de resposta de sincronização. Para este propósito, propõe-se como estrutura de potência, o inversor monofásico integrado Cuk (LUIGI *et al.*, 2010). Esta estrutura de potência apresenta o comportamento do conversor Cuk e um inversor de ponte completa, o qual será estudado em detalhe nos seguintes capítulos, sendo projetado para trabalhar no modo de condução contínua. Este trabalho foi seccionado em oito capítulos na seguinte sequência:

No capítulo 2 é apresentado uma revisão geral das diversas topologias de inversores conectados à rede para sistemas FV, as principais características dos inversores em sistemas FV, os inversores comumente utilizados em sistemas FV e uma introdução as estruturas de potência integradas para a conexão à rede.

No capítulo 3 são desenvolvidas as análises quantitativa e qualitativa do inversor proposto, nos quais, o modo de comando dos interruptores é definido, os estágios de operação são detalhados e as principais equações dos parâmetros elétricos dos componentes do inversor são obtidas.

No capítulo 4 é apresentado o modelo de valores médios em pequeno sinal do inversor proposto, utilizando a técnica de média do circuito e modelagem média de interruptores, obtendo-se as funções de transferência do inversor. Além disso, também se apresenta o modo de controle utilizado, baseado em dois laços de corrente.

No capítulo 5 é realizada uma comparação entre as diferentes configurações de módulos FV, com o objetivo de procurar a configuração com as melhores características de rendimento do sistema em geral. Por outro lado, neste mesmo capítulo são projetados os diferentes componentes que compõem o inversor.

No capítulo 6 são apresentados os métodos que compõem o sistema de controle do inversor, assim como os principais resultados de simulação de cada método, utilizando a ferramenta computacional de Matlab/Simulink.

No capítulo 7 são apresentados os principais resultados experimentais do inversor implementado no laboratório, no qual se verifica o correto funcionamento dos métodos de controle implementados e a validade da análise teórica feita neste trabalho.

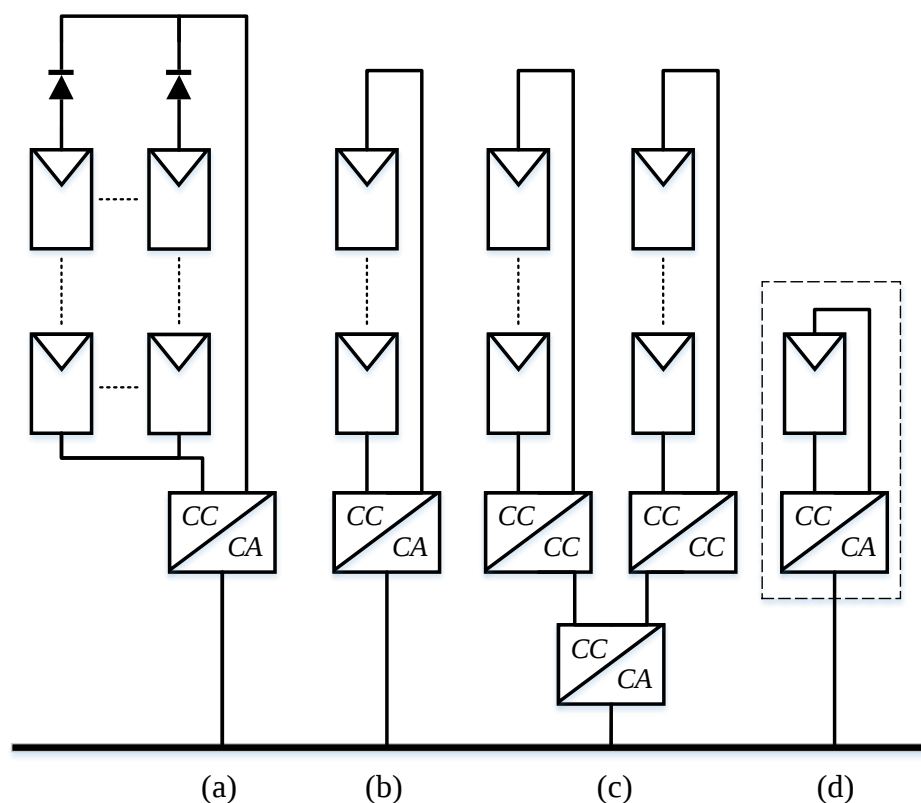
No capítulo 8 são apresentadas as conclusões gerais, assim como as propostas de continuidade do trabalho.

2 ESTRUTURAS DE INVERSORES PARA SISTEMAS FOTOVOLTAICOS CONECTADOS À REDE.

2.1 TOPOLOGIAS DE INVERSORES CONECTADOS À REDE

Na literatura existem diferentes topologias de inversores para sistemas fotovoltaicos conectados à rede, tanto para estruturas monofásicas e trifásicas, os quais podem ser classificados conforme tipo de configuração dos módulos FV conectados ao inversor e à rede.

Figura 8 - Topologias de inversores para sistemas fotovoltaicos. (a) Topologia Centralizada. (b) Topologia String. (c) Topologia Multi-String. (d) Micro-inversor.



Fonte: Adaptado de Kjaer, Pedersen e Blaabjerg (2005).

2.1.1 Inversor Centralizado

Os sistemas fotovoltaicos conectados à rede com um inversor centralizado, consistem em um conjunto de módulos FV conectados em série e paralelo à rede elétrica através de um único inversor centralizado, mostrado na Figura 8(a). O inversor centralizado possui uma topologia robusta e simples, no entanto, tem várias desvantagens quanto o seu grande volume, alto peso, difícil instalação, projeto não flexível, alto

conteúdo de harmônicos injetadas à rede e altas perdas de potência. As perdas de potência, nesta topologia, são devidas às perdas de potência nos diodos, a imprecisão do algoritmo MPPT, as desigualdades de fabricação dos módulos FV, entre outras, os quais tornam aos sistemas fotovoltaicos conectados à rede baseado em inversores centralizados como sistemas de baixo rendimento. (DESHPANDE; BHASME, 2017; KJAER; PEDERSEN; BLAABJERG, 2005).

2.1.2 Inversores String

Os sistemas fotovoltaicos conectados à rede baseados em inversores *String*, mostrado na Figura 8(b), consistem em uma associação em série de vários módulos FV conectados a um único inversor, o qual permite reduzir algumas desvantagens dos inversores centralizados enquanto a volume, peso, entre outras. Nesta configuração, o uso de diodos de bloqueio é evitado, pois consiste apenas de um ramo de módulos FV e, por outro lado, a imprecisão do algoritmo MPPT é reduzida, melhorando assim o rendimento do sistema em relação ao inversor centralizado. No entanto, é considerada uma topologia de baixa potência devido à redução do número de módulos FV. No caso da tensão fornecida pela associação em série de módulos FV não atinja um nível adequado de operação para a conexão à rede, podem ser utilizados conversores elevadores CC-CC conectados ao inversor *String* (DESHPANDE; BHASME, 2017; KJAER; PEDERSEN; BLAABJERG, 2005).

2.1.3 Inversores Multi-String

Esta topologia, apresentada na Figura 8(c), está baseada na conexão de vários ramos em paralelo de módulos FV, cada uma com o seu próprio conversor CC-CC e algoritmo MPPT conectados a um único inversor. As vantagens da topologia do inversor *String* são mantidas, além disso, o nível de potência do sistema é incrementado, pois vários ramos contribuem para o fornecimento de potência à rede, podendo ser utilizados tanto para redes monofásicas ou trifásicas em função do nível de potência que opera o sistema. Esta configuração têm como principal vantagem ser flexível, pois outros ramos podem ser integrados no sistema no caso de extensões futuras (KJAER; PEDERSEN; BLAABJERG, 2005).

2.1.4 Microinversores

Esta topologia, apresentada na Figura 8(d), está baseada no uso de microinversores para fornecer energia à rede elétrica. Os microinversores, também conhecidos como módulos CA, são dispositivos que integram um módulo FV e um inversor, o qual foi desenvolvido para cobrir as desvantagens das topologias apresentadas anteriormente. Estes dispositivos ao utilizar um único módulo FV, eliminam os problemas de discrepâncias de fabricação entre os módulos FV, reduzem os problemas devido ao sombreamento e melhoram a precisão do algoritmo MPPT. Assim, um aumento considerável no rendimento do sistema é obtido, no entanto, a potência que fornece esta topologia é baixa comparado às outras topologias. Essa topologia também possui a característica de ser flexível, facilitando futuras extensões do sistema ao incluir uma maior quantidade de microinversores conectados à rede. Devido a estas características, esta tecnologia está tendo maior influência no desenvolvimento de futuros sistemas fotovoltaicos conectados à rede (DESHPANDE; BHASME, 2017; KJAER; PEDERSEN; BLAABJERG, 2005).

2.2 CARACTERÍSTICAS DOS INVERSORES

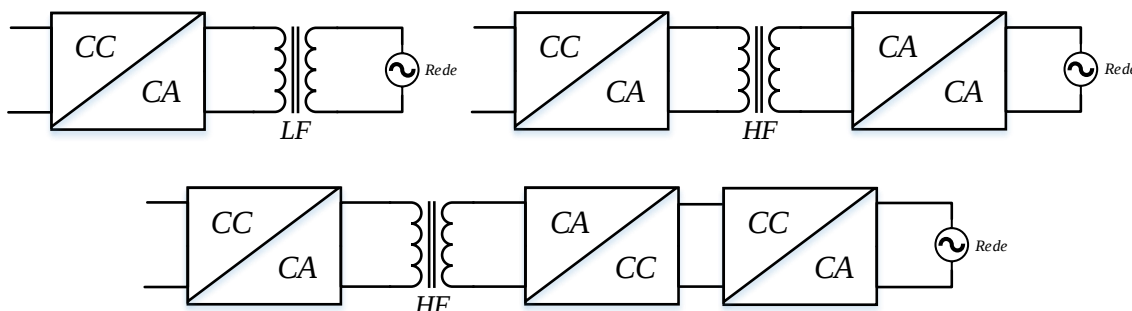
Conforme Luigi *et al.* (2010), os inversores utilizados em sistemas fotovoltaicos podem ser classificados em função das suas características, tais como o número de estágios, presença de isolamento galvânica, tipo de operação e a localização do capacitor de desacoplamento.

2.2.1 Isolação Galvânica

Em aplicações mais propensas a ocorrências de falhas, o isolamento galvânico é indispensável, pois permite proteger os equipamentos e componentes do sistema, sendo em alguns países de uso obrigatório. O isolamento galvânico pode ser aplicado utilizando um transformador, o qual proporciona segurança ao sistema e permite elevar os níveis de tensão. Além disso, elimina correntes de fuga nos módulos FV, evita problemas de interferência eletromagnética e a injeção de corrente contínua na rede elétrica (FREDDY *et al.*, 2014). Um tipo de transformador utilizado em sistemas fotovoltaicos é o transformador de frequência de linha (LF), no qual a sua saída é conectada à rede elétrica. Este tipo de transformador tem a característica de ser volumoso, caro e pesado, por isso, em termos de rendimento e densidade de potência acaba por ser inadequado. A fim de evitar as desvantagens dos transformadores LF, os inversores modernos utilizam

transformadores de média e alta frequência (MF/HF). Estes operam a frequências elevadas, permitindo reduzir o tamanho do transformador, no entanto, o rendimento do sistema ainda permanece sendo baixa (NASIR *et al.*, 2016). A Figura 9 apresenta algumas topologias de inversores usando transformadores.

Figura 9 - Topologias de inversores baseado em transformador de LF e HF.



Fonte: Adaptado de Kjaer, Pedersen e Blaabjerg (2005).

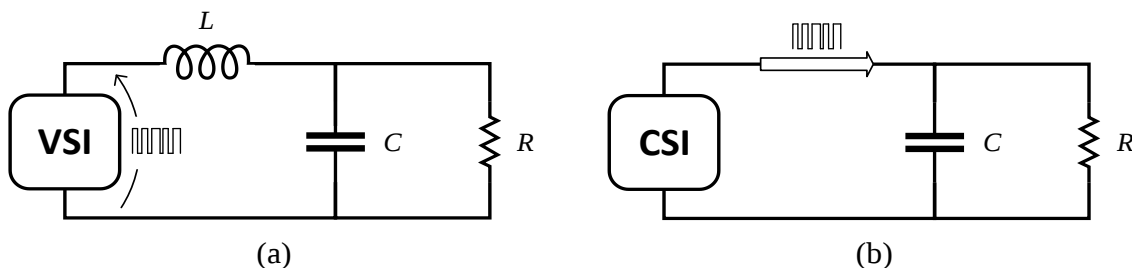
Geralmente os sistemas fotovoltaicos não incorporam transformadores, evitando assim problemas de custo, elevado volume e baixo rendimento. A segurança do sistema pode ser fornecida por outros métodos, tais como o aterramento e o uso de equipamentos de proteção. No caso de sistemas fotovoltaicos que requeiram isolamento galvânico, novas topologias baseadas em métodos de desacoplamento CC e desacoplamento CA, tais como H5, H6 Family ou HERIC são utilizados (FREDDY *et al.*, 2014).

2.2.2 Modos de operação

2.2.2.1 Modo de operação autônoma (Stand-alone)

Na operação de sistemas fotovoltaicos autônomos, a saída deve possuir características de fonte de tensão para atender as cargas conectadas. Nos inversores com características de tipo de fonte de tensão (VSI - *Voltage Source Inverter*) um filtro LC é requerido, a fim de amortecer os múltiplos componentes da frequência de chaveamento. Por outro lado, para os inversores com características de fonte de corrente (CSI - *Current Source Inverter*), é requerido um filtro capacitivo, no qual o capacitor é carregado por uma corrente pulsante fornecida pelo inversor. Os esquemas básicos dos inversores VSI e CSI são apresentados na Figura 10. Neste tipo de operação, as técnicas de sincronização e métodos Anti-Ilhamento não são requeridas, pois não existe conexão com a rede elétrica, reduzindo assim a complexidade do sistema de controle. O sistema de controle só tem a função de regular a tensão e a frequência de saída para este modo de operação.

Figura 10 - Tipos de saída de um inversor com carga resistiva. (a) Fonte de tensão. (b) Fonte de Corrente.

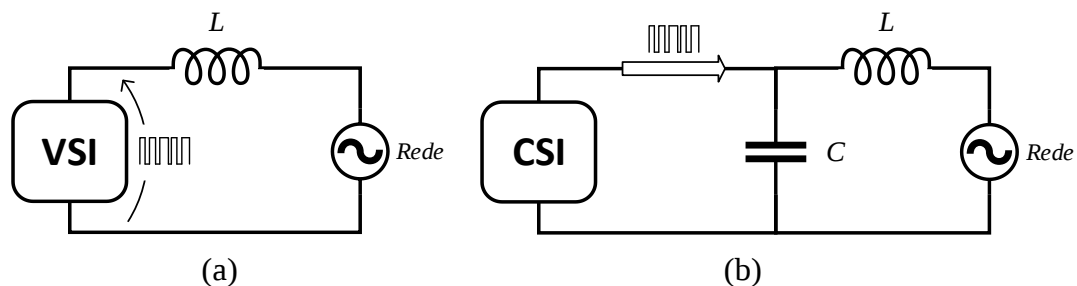


Fonte: Adaptado de De Brito (2013).

2.2.2.2 Modo de operação conectado à rede (Grid-tie)

Na operação de sistemas fotovoltaicos conectados à rede, a saída deve possuir características de fonte de corrente. Os inversores com características VSI precisam apenas de um indutor na saída, enquanto os inversores com características CSI requerem um filtro LC. A Figura 11 apresenta os esquemas básicos de inversores com características VSI e CSI. Este modo de operação requer uma saída de corrente controlada e sincronizada com a tensão da rede elétrica. Além disso, deve-se levar em consideração as questões de segurança no caso de falhas na rede elétrica, sendo o sistema de controle o encarregado de resolver todos esses detalhes (DE BRITO, 2013).

Figura 11 - Tipos de saída de um inversor conectado à rede. (a) Fonte de tensão. (b) Fonte de Corrente.



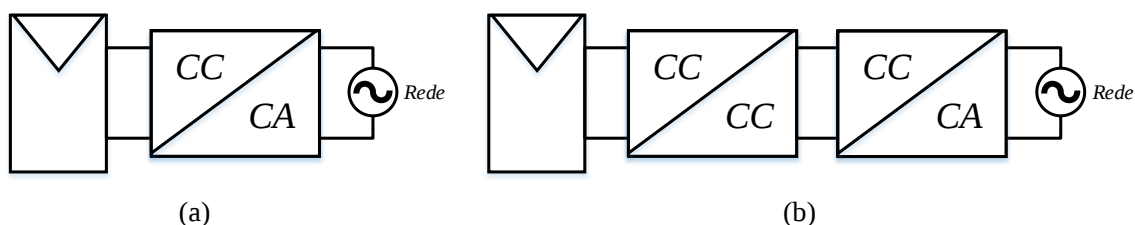
Fonte: Adaptado de De Brito (2013).

2.2.3 Número de Estágios

O número de estágios de uma estrutura de potência depende, em certa medida, do tipo de aplicação em particular, sendo as estruturas de um e dois estágios comumente as mais utilizadas em sistemas fotovoltaicos. Em sistemas fotovoltaicos conectados à rede baseados em um único estágio, apresentado na Figura 12(a), o inversor CC-CA deve realizar diversas funções, tais como rastrear o MPP, controlar a corrente de saída e, no caso em que seja necessário, elevar a tensão fornecida pelo arranjo FV. Por outro lado, em uma estrutura de potência de dois estágios, baseada em um conversor CC-CC e um

inversor CC-CA, apresentado na Figura 12(b), o conversor é responsável de rastrear o MPP e elevar a tensão do arranjo FV, enquanto o inversor é responsável de controlar a corrente de saída.

Figura 12 - Topologia de inversores conforme número de estágios da estrutura de potência. (a) Arranjo FV com um estágio. (b) Arranjo FV com dois estágios.



Fonte: Adaptado de Kjaer, Pedersen e Blaabjerg (2005).

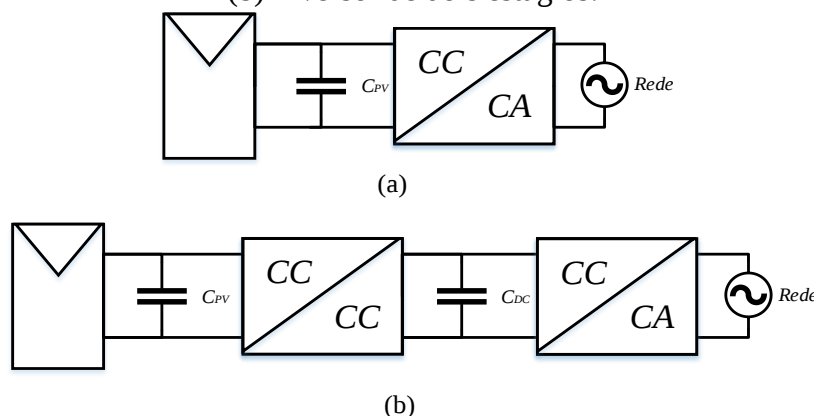
Do anterior mencionado, pode-se concluir que o número de estágios dá uma ideia da complexidade e do custo de implementação do sistema fotovoltaico. Na estrutura de um estágio se utiliza um número menor de componentes em comparação com a estrutura de dois estágios. No entanto, para um estágio, o controle se torna mais complexo ao tentar desempenhar várias funções em comparação a uma estrutura de dois estágios, o qual possui dois sistemas de controle, tanto do lado do conversor quanto do inversor, tornando-se menos complicado (KJAER; PEDERSEN; BLAABJERG, 2005).

2.2.4 Localização do capacitor de desacoplamento

O desacoplamento da potência é realizado através do uso de um capacitor, sendo a quantidade e a localização deste capacitor dependente do número de estágios da estrutura de potência. O capacitor influencia diretamente na vida útil do inversor, portanto, é aconselhável usar um capacitor tipo filme para prolongar a sua vida útil em comparação ao tipo eletrolítico. Em sistemas fotovoltaicos de um único estágio de potência, é necessário o desacoplamento de potência para que o arranjo FV opere no MPP, o qual é realizado ao colocar um capacitor em paralelo com o arranjo FV, tal como se mostra na Figura 13(a). Este capacitor em paralelo deve ser projetado para a obtenção de uma baixa ondulação de tensão (menor de 8,5% da tensão no MPP), a fim de garantir um alto fator de rastreamento, dependendo do algoritmo MPPT a ser utilizado. Em sistemas fotovoltaicos com dois estágios de potência, dois capacitores em paralelo são utilizados para o desacoplamento de energia, tal como se mostra na Figura 13(b). O capacitor colocado em paralelo com o arranjo FV permite operar em MPP, enquanto outro capacitor

é colocado entre o conversor e o inversor, permitindo assim o controle de ambos estágios individualmente (DE BRITO, 2013).

Figura 13 - Localizações do capacitor de desacoplamento. (a) Inversor de um estágio. (b) Inversor de dois estágios.



Fonte: Adaptado de Kjaer, Pedersen e Blaabjerg (2005).

2.3 PRINCIPAIS INVERSORES PARA INTEGRAÇÃO DE ENERGIA FOTOVOLTAICA À REDE

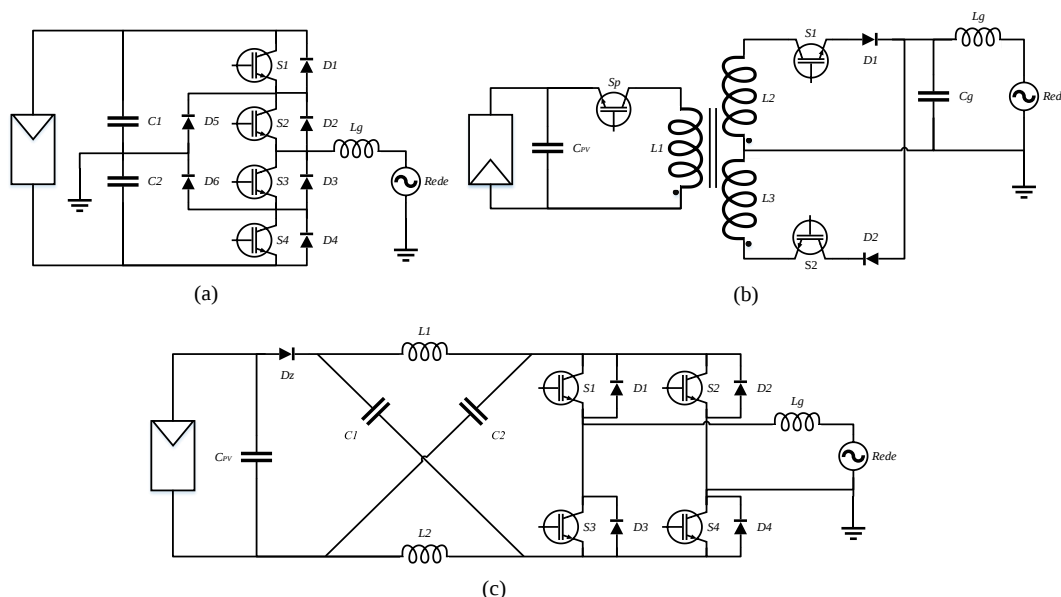
Os inversores desempenham um papel fundamental na integração da fonte de energia solar com a rede elétrica, pois cumprem com diversas funções tais como a extração da máxima potência dos geradores FV, condicionamento da energia elétrica para injeção à rede elétrica, entre outras. Por isso, várias topologias de inversores são estudadas e desenvolvidas com o objetivo de aumentar o desempenho dos sistemas fotovoltaicos e reduzir os custos de manutenção e operação destes sistemas.

2.3.1 Inversor Full Bridge

Este inversor é uma das topologias mais utilizadas nos sistemas fotovoltaicos. Os primeiros inversores de ponte completa foram projetados para operar nos níveis de alta tensão de uma rede trifásica, usando SCR como interruptores e um transformador para o isolamento com a rede elétrica. Porém, em sistemas trifásicos modernos, o uso de interruptores SCR foram substituídos por IGBT, enquanto o transformador foi removido a fim de melhorar o seu desempenho. Em sistemas fotovoltaicos monofásicos conectados à rede, o inversor de ponte completa se mostra como uma estrutura muito eficiente, devido principalmente as baixas perdas de potência, redução de peso e tamanho, baixo custo, alto fator de potência e baixos níveis de distorção harmônica. No controle deste inversor são aplicadas geralmente técnicas de modulação por largura de pulso (*PWM - Pulse Width Modulation*), os quais podem ser classificadas de acordo com a sua forma de onda da

tensão de saída como PWM unipolar ou bipolar. Em algumas propostas aplicadas a sistemas fotovoltaicos de baixa potência, o inversor de ponte completa utiliza um conversor de característica elevadora a fim de adaptar os níveis de tensão fornecida pelo arranjo FV ao nível CA da rede elétrica (PAULINO; MENEGAZ; SIMONETTI, 2011).

Figura 14 - Inversores utilizados em sistemas fotovoltaicos monofásicos conectados à rede. (a) Inversor Multinível do tipo NPC. (b) Inversor Flyback. (c) Inversor Z-Source.



Fonte: Adaptador de Paulino, Menegaz e Simonetti (2011).

2.3.2 Inversor Flyback

Esta topologia permite o isolamento galvânico, pois possui um transformador na sua configuração. Este transformador permite o aterramento do arranjo FV a fim de evitar correntes de fuga e variações de tensão no modo comum, os quais são problemas típicos nos sistemas fotovoltaicos sem aterramento. O inversor Flyback, mostrado na Figura 14(b), devido a sua característica de elevar ou reduzir a tensão do arranjo FV, não requer o uso de um conversor CC-CC, portanto, o número de componentes é reduzido. Por outro lado, o inversor Flyback pode operar em faixas de frequência dos KHz, permitindo a redução do tamanho dos componentes. Por estas razões, o inversor Flyback é comumente utilizado em Micro-Inversores devido ao seu baixo custo, tamanho pequeno e relativa simplicidade (PAULINO; MENEGAZ; SIMONETTI, 2011).

2.3.3 Inversor Z-Source

O inversor *Z-Source* é uma estrutura de um único estágio de potência, o qual se caracteriza pela sua grande robustez, baixo custo, volume reduzido e bom rendimento. A

peculiaridade deste inversor é a presença de um arranjo de dois indutores e dois capacitores em forma de X na entrada, o qual permite o armazenamento de energia para depois ser transferido à rede através do inversor. Esta rede de capacitores e indutores, denominada rede Z, possui a característica de elevar e reduzir tensão, portanto, um conversor de elevação CC-CC não é requerido. Na literatura existem diversas topologias modificadas do inversor Z-Source básico, apresentado na Figura 14(c), com o objetivo de resolver alguns inconvenientes desta topologia, tais como: fluxo de energia unidirecional, alta corrente de partida, corrente de entrada descontínua, alta tensão no capacitor da rede Z, entre outros, os quais ocasionam a redução do rendimento do inversor (ELLABBAN; ABU-RUB, 2016; PAULINO; MENEGAZ; SIMONETTI, 2011).

2.3.4 Inversor Multinível

O inversor Multinível é uma estrutura de um único estágio de potência, composta por uma série de semicondutores de potência e capacitores, permitindo trabalhar com altos níveis de tensão na entrada. Na saída do inversor Multinível são geradas tensões com formas de onda escalonadas, cuja distorção harmônica é reduzida para um maior número de níveis do inversor. No entanto, um maior número de níveis incrementa a complexidade do controle e insira problemas de desequilíbrio de tensão. As principais características deste inversor são: baixa distorção harmônica na corrente de entrada, alto rendimento, geração de reduzidas tensões no modo comum e operação para baixas frequências de comutação. Na literatura existem três topologias de inversores multinível que podem ser aplicados para sistemas fotovoltaicos conectados à rede, sendo estes: *NPC Inverter (Neutral Point Clamped Inverter)*, *H-Bridge Cascaded Cells Inverter* e *Flying Capacitor Inverter*. O inversor NPC monofásico, apresentado na Figura 14(a), é favorável em sistemas fotovoltaicos devido a sua facilidade de controle e minimização de correntes de fuga. No entanto, uma desvantagem do inversor NPC é a sua distribuição desigual de perdas de potência nos interruptores, provocando uma disposição de temperatura desuniforme no inversor e afetando de certa forma o rendimento do inversor (PAULINO; MENEGAZ; SIMONETTI, 2011; RODRIGUEZ; JIH-SHENG LAI; FANG ZHENG PENG, 2002).

2.4 INVERSORES INTEGRADOS

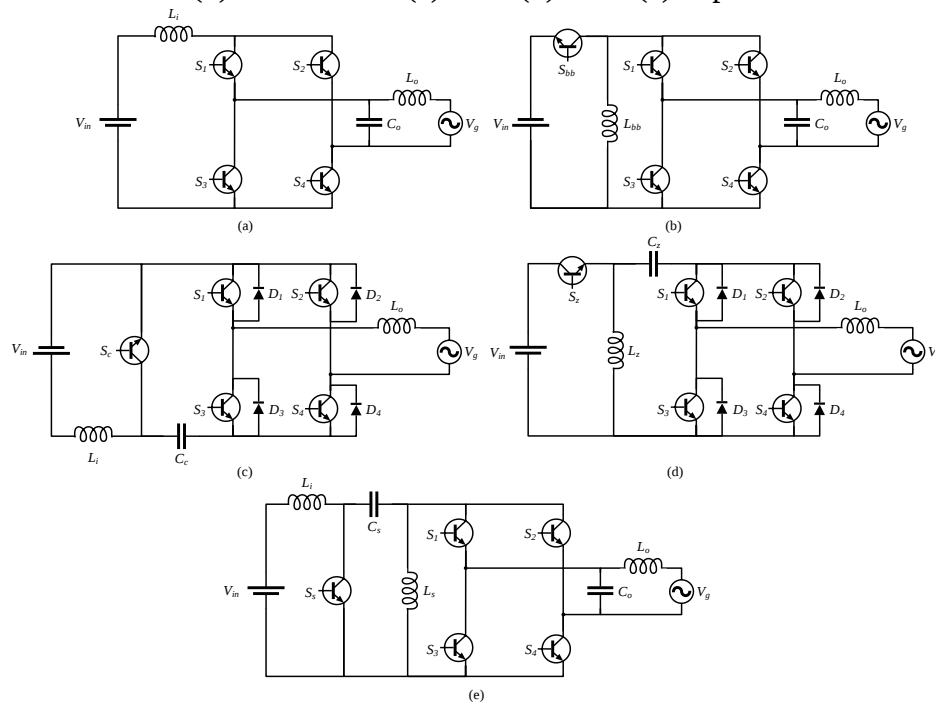
Dada a crescente tendência de integração da fonte solar ao sistema elétrico e o enorme avanço tecnológico dos módulos FV, é requerido o desenvolvimento de novas

estruturas de potência que ofereçam as melhores características de desempenho (eficiência, THD, EMI, etc.) e os menores custos possíveis para competir no mercado de energia solar. Nos sistemas fotovoltaicos monofásicos de baixa potência conectados à rede, os inversores comumente utilizados consistem na associação em cascata de um conversor elevador CC-CC e um inversor CC-CA do tipo VSI. No entanto, estas estruturas de dois estágios de potência apresentam baixo rendimento devido à multiplicação dos rendimentos de ambos estágios de potência. Além disso, têm a característica de apresentar um número de componentes elevados, provocando o aumento do volume, custo, e a redução do tempo de vida do inversor. Nesse contexto, os inversores integrados se apresentam como uma solução atrativa.

Os inversores integrados consistem na união de um conversor CC-CC e um inversor CC-CA em um único estágio de potência, os quais são capazes de elevar e/ou reduzir tensão e inverter corrente contínua (CC) em corrente alternada (CA). A integração de estágios tem a vantagem de reduzir o número de componentes iniciais, permitindo melhorar o rendimento do inversor, diminuir volume e reduzir custos. No entanto, as estruturas integradas podem apresentar problemas que normalmente não aconteciam antes da integração. Além disso, características podem ser perdidas tanto do estágio do conversor quanto do inversor. No caso do inversor integrado Boost, mostrado na Figura 15(a), tem-se problemas no controle da tensão de saída quando é menor que a tensão de entrada, pois a característica de redução do inversor VSI é perdida durante a integração. Esta desvantagem é indesejável para saídas de tipo CA, já que conduz à deformação da forma de onda de saída perto do cruzamento por zero.

Na literatura, diversas topologias de conversores CC-CC podem ser integradas com um inversor VSI, conseguindo assim novas estruturas de potência com diferentes vantagens dependendo do tipo de aplicação. A Figura 15 apresenta as topologias integradas dos conversores básicos com um inversor de ponte completa, para uma aplicação de conexão à rede. Em algumas topologias é necessário adicionar um indutor na saída para dispor a característica do tipo de fonte de corrente (DE BRITO *et al.*, 2011).

Figura 15 - Família de inversores integrados monofásicos conectados à rede. (a) Boost. (b) Buck-Boost. (c) Cuk. (d) Zeta. (e) Sepic.



Fonte: Adaptado de De Brito *et al.* (2011).

2.5 CONSIDERAÇÕES DO CAPÍTULO

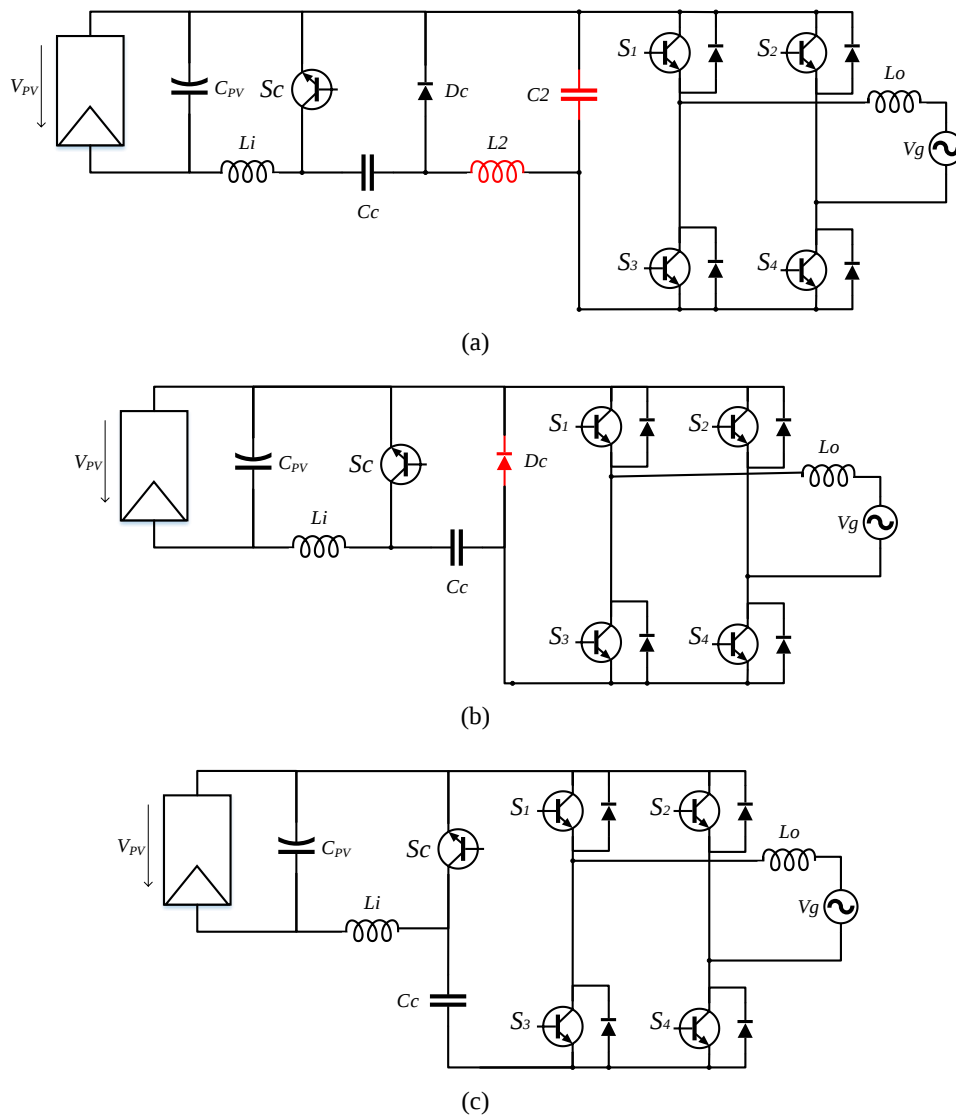
Neste capítulo foram estudadas as principais topologias e características dos inversores conectados à rede para sistemas fotovoltaicos. A partir destas, foi adquirido uma melhor compreensão de como se classificam estas estruturas de potência. Realizou-se uma breve descrição de alguns inversores comumente utilizados nos sistemas fotovoltaicos conectados à rede, no qual foram apresentados o seus principais vantagens e desvantagens. Por outro lado, foi introduzido o conceito de estruturas de potência integradas, no qual se ressaltou a necessidade de utilizar estruturas cada vez mais reduzidas. Além disso, foram apresentadas as principais estruturas integradas baseadas nos conversores básicos.

3 INVERSOR MONOFÁSICO INTEGRADO CUK.

3.1 INTRODUÇÃO

O objetivo do trabalho de dissertação consiste no aproveitamento da energia solar através do emprego de um conjunto de módulos FV, o qual é fornecido à rede elétrica em baixa tensão (BT) por meio de um Inversor Monofásico Integrado Cuk. Este inversor, inicialmente apresentado em JUNIOR (2011), resulta da integração de um conversor convencional Cuk e um inversor de ponte completa (*Full Bridge Inverter*).

Figura 16 - Etapas de integração do Inversor Integrado Cuk.



Fonte: Elaboração do próprio autor.

A partir da configuração inicial do conversor Cuk em cascata com o inversor de ponte completa, apresentado na Figura 16(a), o capacitor de desacoplamento C_2 e o

indutor L_2 são removidos, já que a energia armazenada no capacitor intermediário C_c pode ser diretamente fornecida à saída sem necessidade destes, resultando no circuito da Figura 16(b). No entanto, o circuito da Figura 16(b) ainda pode ser reduzido ao remover o diodo D_c , já que os diodos antiparalelos da ponte completa podem realizar a função desempenhada pelo diodo D_c no circuito, obtendo finalmente a estrutura do Inversor Integrado Cuk apresentada na Figura 16(c).

O Inversor Integrado Cuk se caracteriza por ser uma estrutura compacta de reduzido volume, com um grande potencial para a obtenção de uma estrutura de potência de alto rendimento, baixo custo e alta densidade de potência, o qual resulta ser atrativo para aplicações baseadas em Micro-Inversores. Além disso, as suas características de fonte de corrente na entrada e saída, observadas na Figura 16(c), torna-o em uma estrutura ideal para sistemas FV conectados à rede, já que permite a redução do capacitor em paralelo com o arranjo FV e evita o uso de um indutor de acoplamento na saída.

Neste capítulo serão apresentadas as análises qualitativa e quantitativa do Inversor Integrado Cuk operando no modo de condução contínua (MCC), a fim de reduzir os esforços de tensão e corrente nos componentes semicondutores. Por outro lado, o arranjo FV se considerará como uma fonte de tensão constante, com o objetivo de facilitar as análises neste capítulo.

3.2 ANÁLISE QUALITATIVA

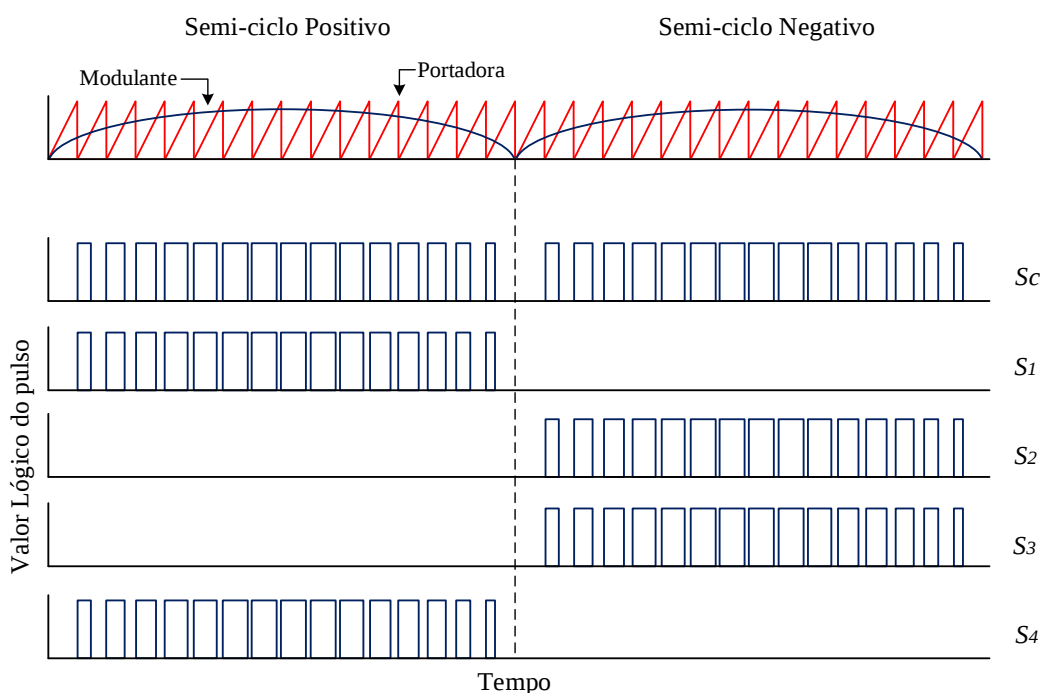
Na análise qualitativa se considerará componentes reativos ideais (resistência em série nula, sem elementos parasitas) e semicondutores ideais (resistência em condução nula, tempos de condução e bloqueio instantâneos, sem elementos parasitas, resistência infinita ao bloqueio, tensões de junção nulas), operando sob condições de regime permanente.

3.2.1 Modulação por largura de pulso

Para garantir o formato senoidal na corrente injetada à rede, a modulação por largura de pulso é utilizada para comandar a condução e bloqueio dos interruptores semicondutores de potência do inversor. No inversor proposto existem diferentes formas de comandar os interruptores, sendo uma configuração apresentada na Figura 17. Nesta configuração, um sinal portador triangular de alta frequência e um sinal de controle modulante são comparados, gerando diferentes sinais PWM para cada chave. No entanto,

esta configuração tem a desvantagem de gerar maiores perdas de potência por comutação, o qual gera diferentes inconvenientes, tais como: aumento do tamanho dos dissipadores e redução do rendimento do inversor. Além disso, esta configuração ocasiona a operação do inversor no modo condução descontínua (MCD) em determinados intervalos de tempo de um semi-ciclo da rede, provocando o aumento dos esforços de tensão e corrente nos componentes do inversor e uma maior distorção harmônica na corrente injetada à rede.

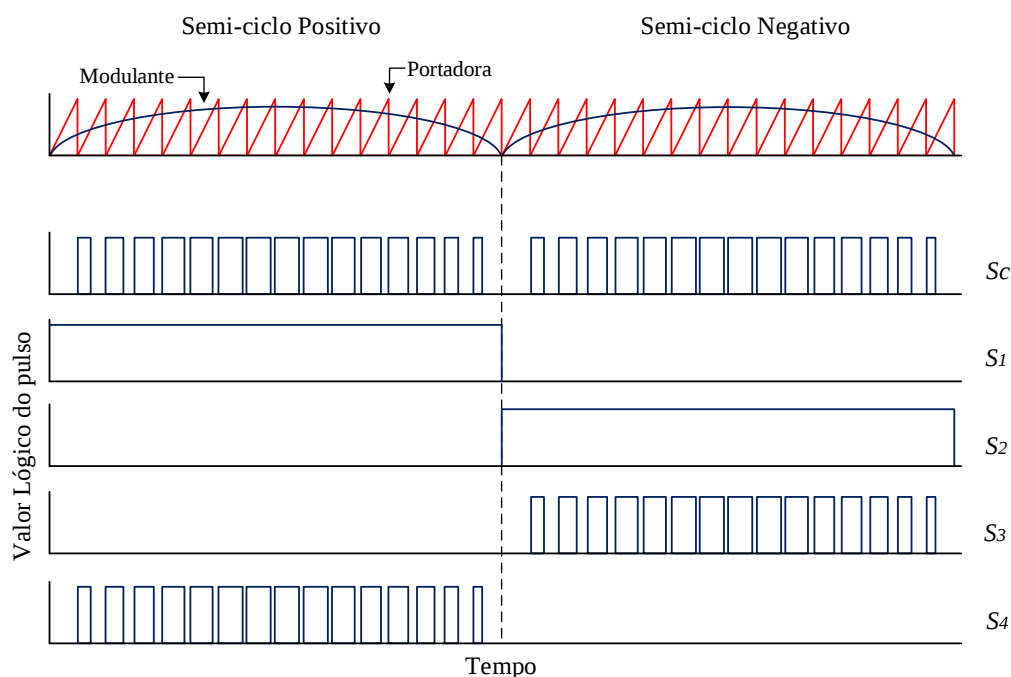
Figura 17 - Esquema dos sinais PWM das chaves para um período da tensão da rede.



Fonte: Elaboração do próprio autor.

Outra configuração de comando dos interruptores é apresentada na Figura 18, na qual as chaves S_c , S_3 e S_4 são comandadas por sinais PWM, enquanto as chaves S_1 e S_2 são comandadas por sinais de baixa frequência (frequência da rede) com um valor de razão cíclica do 50%. Nesta configuração, as perdas de potência por comutação são reduzidas devido à operação de duas chaves em baixa frequência, melhorando o rendimento do inversor e a redução do tamanho dos dissipadores, além disso, evita-se o modo MCD, resultando em menores esforços de tensão e corrente nos componentes, e a redução da distorção harmônica na corrente injetada à rede. No entanto, a fim de garantir a segurança dos componentes do inversor, é necessário adicionar um diodo antiparalelo com a chave S_c com o propósito de evitar sobretensões induzidas pelos indutores, produto do impedimento da circulação de corrente nos indutores durante as mudanças de semi-ciclo.

Figura 18 - Esquema dos sinais de PWM e baixa frequência das chaves para um período da tensão da rede.

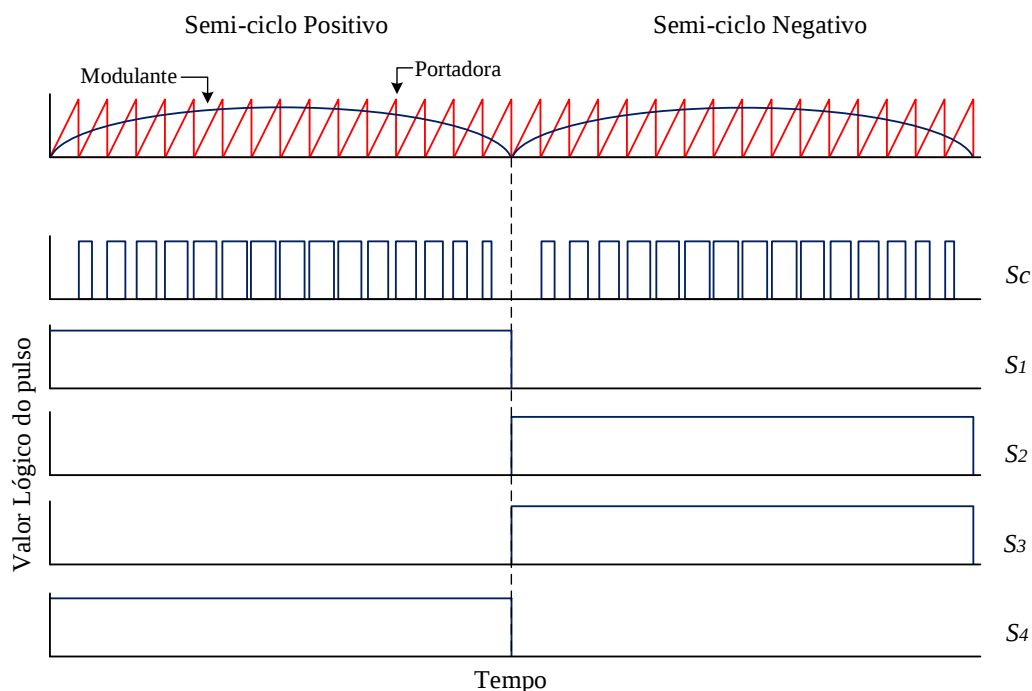


Fonte: Elaboração do próprio autor.

Por último, a configuração de comando dos interruptores da Figura 19 é apresentada, no qual as chaves S_1 , S_2 , S_3 e S_4 são comandadas por sinais de baixa frequência com uma razão cíclica do 50%, enquanto a chave S_c é comandada por um sinal PWM. Esta configuração tem a vantagem de apresentar baixas perdas de potência por comutação devido à operação da maioria das chaves em baixa frequência, além disso, evita-se o MCD. No entanto, nesta configuração surgem oscilações na corrente de saída durante as mudanças de semi-ciclo, o qual provoca o aumento da distorção harmônica na corrente injetada à rede.

A partir da análise das formas de comando das chaves apresentadas, a configuração da Figura 18 se apresenta como a configuração mais eficiente para os objetivos do trabalho, já que permite a obtenção de uma reduzida distorção harmônica na corrente injetada à rede e um melhor rendimento do inversor. Além disso, ao evitar o MCD permite a utilização de componentes menos volumosos e mais baratos, obtendo-se uma estrutura reduzida e de baixo custo.

Figura 19 - Esquema dos sinais de baixa frequência e PWM das chaves para um período da tensão da rede.



Fonte: Elaboração do próprio autor.

3.2.2 Estágios de operação

A utilização do esquema de comandos da Figura 18 dá origem a quatro possíveis estágios de operação no inversor em um período de chaveamento, tal como se apresenta nas Figuras 21 e 22. No entanto, as sequências dos estágios de operação apresentados não necessariamente ocorrem nessa ordem, já que certos estágios de operação podem ser omitidos dependendo de certas condições que serão analisadas em uma posterior seção. Por outro lado, as dinâmicas na energia transferida entre os elementos reativos ocorrem do mesmo jeito em cada período de chaveamento.

3.2.2.1 *Semi-ciclo positivo*

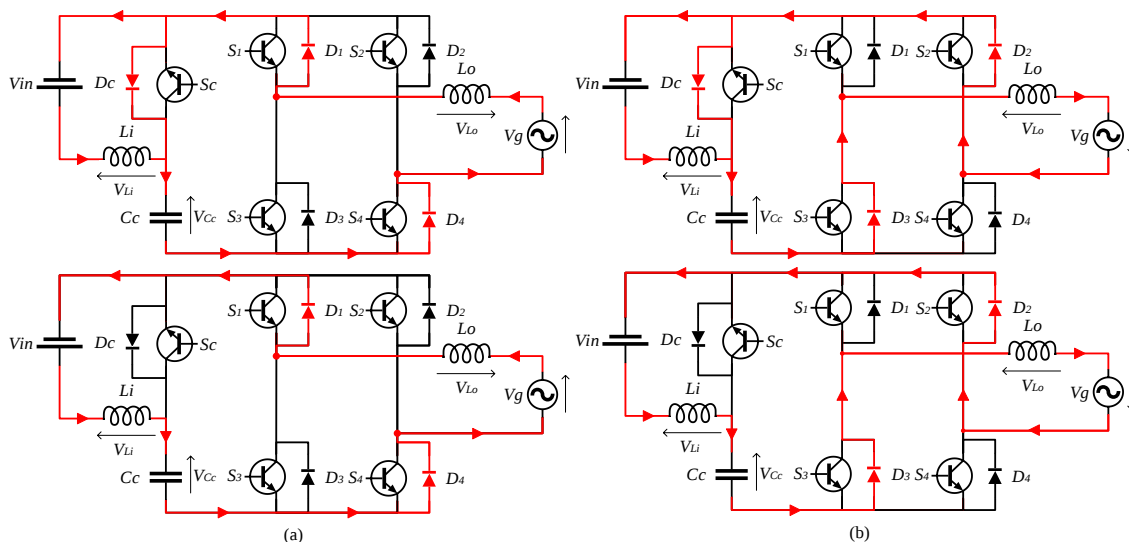
Neste semi-ciclo, a chave S_1 sempre se encontra ativada, enquanto as chaves S_2 e S_3 sempre se encontram desativadas. No primeiro estágio de operação, apresentado na Figura 20(a), as chaves S_c e S_4 são comandadas para a condução, o qual provoca a transferência de energia da fonte de entrada V_{in} ao indutor de entrada L_i e a transferência da energia armazenada no capacitor C_c à carga. Neste estágio os indutores são carregados e o capacitor descarregado. O sentido das correntes que circulam pelos componentes neste semi-ciclo estão dadas pelas linhas vermelhas da Figura 20.

Neste semi-ciclo, a chave S_2 sempre está ativada, enquanto as chaves S_1 e S_4 sempre estão desativadas. No primeiro estágio de operação, apresentado na Figura 21(a), as chaves S_c e S_3 são comandadas para a condução, provocando a transferência de energia da fonte de entrada V_{in} ao indutor de entrada L_i e a transferência da energia armazenada no capacitor C_c à carga. Nos demais estágios de operação apresentados na Figura 21, as chaves S_c e S_3 são comandadas para o bloqueio, causando a transferência da energia armazenada no indutor de entrada L_i ao capacitor C_c e a transferência da energia armazenada no indutor de saída L_o à rede.

3.2.2.3 Estágios de transição entre semi-ciclos

Durante as mudanças de semi-ciclo são originados determinados estágios de operação, apresentados na Figura 22, quando os sinais PWM ainda não são produzidos pelo sistema de controle. Estes estágios são produto da necessidade de um caminho de corrente para a desenergização do indutor de saída L_o , o qual é atingido ao utilizar um diodo D_c antiparalelo com a chave S_c , permitindo evitar sobretensões induzidas pelo indutor de saída L_o nos componentes do inversor e a redução da distorção na corrente de saída nos cruzamentos por zero.

Figura 22 - Estágios de operação durante as mudanças de semi-ciclo. (a) Mudança do semi-ciclo negativo ao positivo. (b) Mudança do semi-ciclo positivo ao negativo.



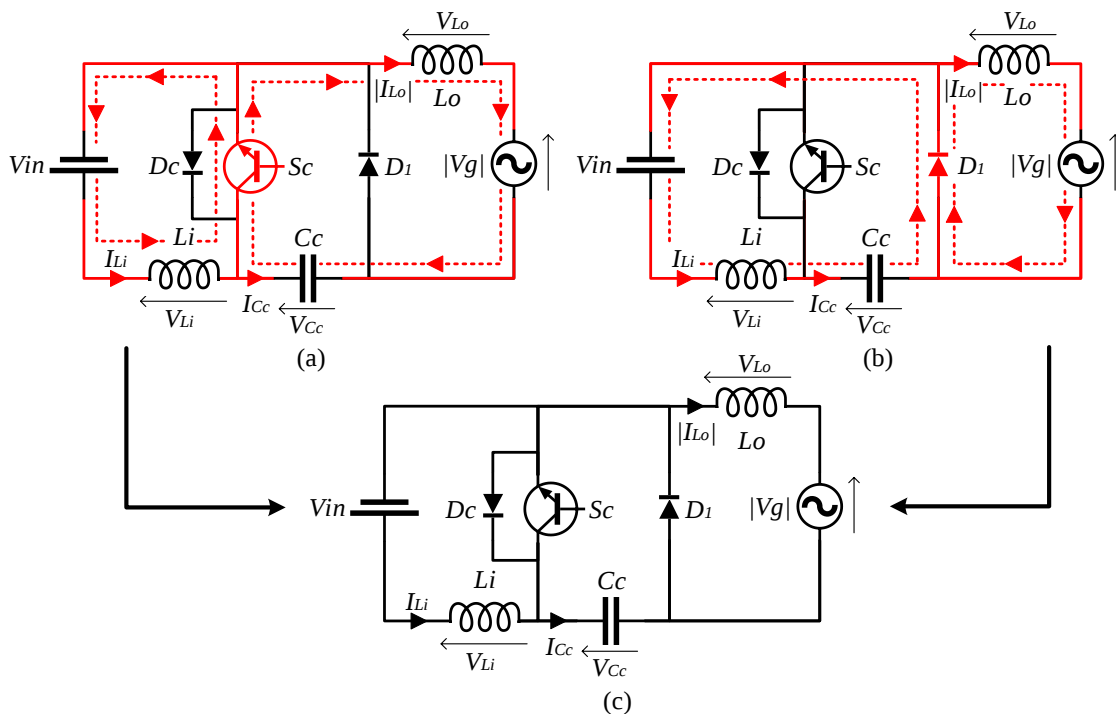
Fonte: Elaboração do próprio autor.

3.2.2.4 Circuito equivalente do Inversor Integrado Cuk

Na análise dos estágios de operação se observa um comportamento análogo nos processos de transferência de energia de ambos semi-ciclos, portanto, pode-se representar

os diferentes estágios de operação de cada semi-ciclo por unicamente dois estágios de operação, apresentados nas Figuras 23(a) e 23(b), os quais descrevam o comportamento dinâmico dos elementos reativos em cada período de chaveamento. Na Figura 23(c) se apresenta o circuito gerador de ambos estágios de operação, correspondente a um conversor Cuk, o qual permitirá facilitar o equacionamento matemático dos parâmetros elétricos e a modelagem do inversor proposto. Na Figura 23, as linhas vermelhas pontilhadas representam o sentido dos laços de corrente que se geram em cada estágio de operação.

Figura 23 - Circuito equivalente do Inversor Integrado Cuk. (a) Primeiro estágio. (b) Segundo estágio.

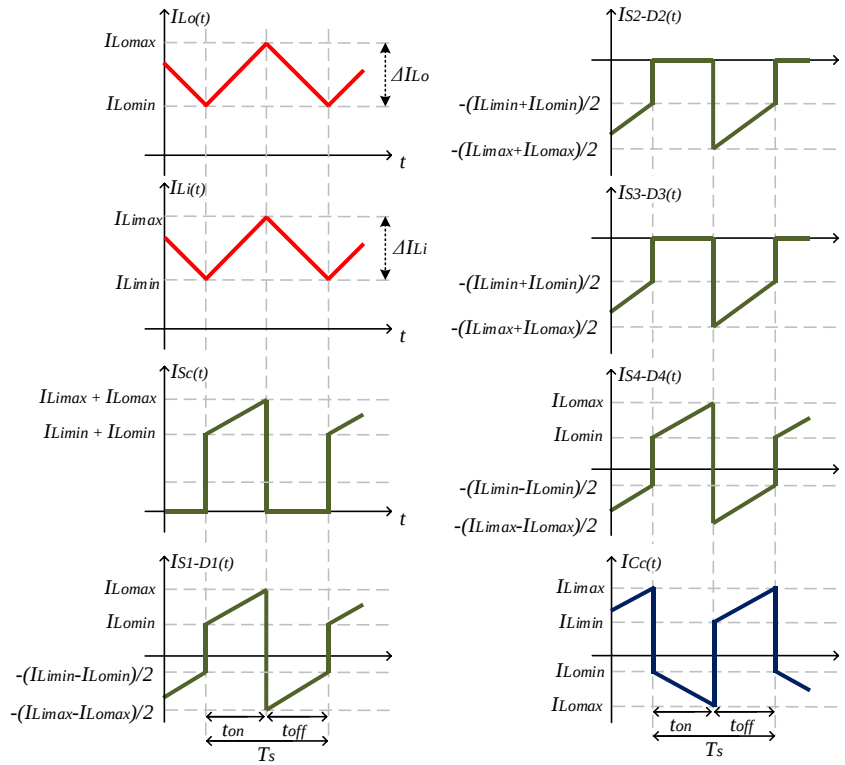


Fonte: Elaboração do próprio autor.

3.2.3 Principais formas de onda em um período de chaveamento

Na Figura 24 são apresentadas as principais formas de onda idealizadas nos componentes do inversor para um período de chaveamento, os quais darão uma melhor compreensão do comportamento do Inversor Integrado Cuk.

Figura 24 - Principais formas de onda de tensão e corrente idealizadas em um período de chaveamento.



Fonte: Elaboração do próprio autor.

3.3 ANÁLISE QUANTITATIVA

Na análise quantitativa se considera o circuito equivalente da Figura 23 para o equacionamento matemático dos parâmetros elétricos do inversor, no qual são definidas as seguintes variáveis: V_{in} é a tensão de entrada, I_{Li} e V_{Li} é a corrente e tensão no indutor L_i , I_{Lo} e V_{Lo} é a corrente e tensão no indutor L_o , I_{Cc} e V_{Cc} é a corrente e tensão no capacitor C_c , e $|V_g|$ é o valor absoluto da tensão da rede definida conforme (1).

$$V_o = |V_g| = V_{op} \cdot |\text{sen}(\omega_o \cdot t)| \quad (1)$$

Onde V_{op} é a tensão de pico da rede, $\omega_o = 2 \cdot \pi \cdot f_o$ a frequência da rede em rad/s e f_o a frequência da rede em Hz. A análise apresentada nesta seção está baseado conforme Erickson e Maksimović (2001).

3.3.1 Equacionamento dos estágios de operação

A partir da Figura 23 obtém-se as equações elétricas que definem o comportamento das variáveis de tensão e corrente nos componentes do inversor para um período de chaveamento T_s .

Utilizando as leis de Kirchhoff no primeiro estágio de operação, obtém-se:

$$V_{Li} = L_i \frac{dI_{Li}}{dt} = V_{in} \quad (2)$$

$$V_{Lo} = L_o \frac{d|I_{Lo}|}{dt} = V_{Cc} - V_o \quad (3)$$

$$I_{Cc} = C_c \frac{dV_{Cc}}{dt} = -|I_{Lo}| \quad (4)$$

Utilizando as leis de Kirchhoff no segundo estágio de operação, obtém-se:

$$V_{Li} = L_i \frac{dI_{Li}}{dt} = V_{in} - V_{Cc} \quad (5)$$

$$V_{Lo} = L_o \frac{d|I_{Lo}|}{dt} = -V_o \quad (6)$$

$$I_{Cc} = C_c \frac{dV_{Cc}}{dt} = I_{Li} \quad (7)$$

3.3.2 Função da razão cíclica

Conforme (3) e (6), aplica-se o princípio do balance volt-segundo no indutor L_o , obtendo-se:

$$\bar{V}_{Lo Ts} = 0 = (\bar{V}_{Cc Ts} - V_o) \cdot t_{on} - V_o \cdot t_{off}$$

Onde $\bar{V}_{Lo Ts}$ e $\bar{V}_{Cc Ts}$ é a tensão média no indutor L_i e no capacitor C_c em um período de chaveamento respectivamente, $t_{on} = D \cdot T_s$ e $t_{off} = (1 - D) \cdot T_s$ são os tempos de condução e desconexão da chave S_c em um período de chaveamento e D é a razão cíclica. Substituindo as expressões de t_{on} e t_{off} , obtém-se:

$$\bar{V}_{Cc Ts} = \frac{V_o}{D} \quad (8)$$

Do mesmo jeito, aplicando o princípio do balance do indutor volt-segundo no indutor L_i conforme (2) e (5), obtém-se:

$$\bar{V}_{Li Ts} = 0 = V_{in} \cdot t_{on} + (V_{in} - \bar{V}_{Cc Ts}) \cdot t_{off}$$

Substituindo (8) obtém-se:

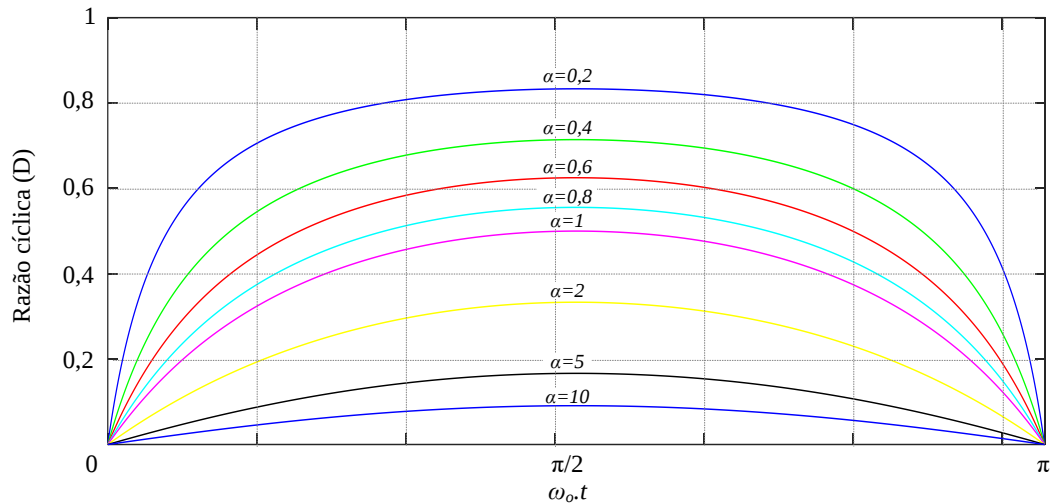
$$D = \frac{V_o}{V_o + V_{in}} \quad (9)$$

A equação (9) representa o valor da razão cíclica em um período de chaveamento. A função da razão cíclica no tempo se obtém ao substituir (1) em (9).

$$D(t) = \frac{|\text{sen}(\omega_o \cdot t)|}{|\text{sen}(\omega_o \cdot t)| + \alpha} \quad (10)$$

Onde $\alpha = V_{\text{in}}/V_{\text{op}}$ é a relação da tensão de entrada e o valor pico da tensão da rede, sendo este fator aquele que determina o comportamento no tempo da razão cíclica. A Figura 25 apresenta a curva da razão cíclica para diferentes valores de α , onde pode-se observar que o Inversor Integrado Cuk pode operar tanto como abaixador (razão cíclica menor a 0,5) e elevador (razão cíclica maior a 0,5) para valores de α menores a 1 e, unicamente como abaixador para valores de α maiores a 1. Isto garante uma maior liberdade do sistema de controle já que pode atuar em todo ponto de operação do sistema.

Figura 25 - Curva da razão cíclica em função do $\omega_o \cdot t$ para valores específicos de α .



Fonte: Elaboração do próprio autor.

3.3.3 Equacionamento dos componentes reativos

3.3.3.1 Parâmetros elétricos do indutor L_o

Corrente média instantânea

A corrente no indutor de saída L_o se encontra composta de uma componente de baixa frequência (frequência da rede) e componentes de altas frequências (múltiplos e submúltiplos da frequência de chaveamento). Para facilitar os cálculos das especificações elétricas do indutor somente será considerada a componente de corrente de baixa frequência ou também denominada corrente média instantânea. A corrente média instantânea no indutor L_o se encontra sincronizada com a tensão da rede e é expressa conforme (11).

$$\bar{I}_{L_o}(t) = I_{L_{op}} \cdot \text{sen}(\omega_o \cdot t) \quad (11)$$

Onde I_{Lop} é o valor da corrente média máxima no indutor L_o e pode ser expressa em termos da potência média de saída P_o para um período da rede T_o e a tensão de pico da rede conforme (12).

$$P_o = \int_0^{T_o} V_o(t) \cdot \bar{I}_{Lo}(t) dt$$

$$I_{Lop} = \frac{2 \cdot P_o}{V_{op}} \quad (12)$$

Substituindo (12) em (11) se obtém a função da corrente média instantânea no indutor L_o .

$$\bar{I}_{Lo}(t) = \frac{2 \cdot P_o}{V_{op}} \cdot \text{sen}(\omega_o \cdot t) \quad (13)$$

Ondulação de corrente média

A ondulação de corrente em um período de chaveamento é calculada conforme (3).

$$|I_{Lo \text{ máx } Ts} - I_{Lo \text{ mín } Ts}| = |\Delta I_{Lo Ts}| = \frac{1}{L_o} \cdot \int_0^{t_{on}} (V_{Cc} - V_o) \cdot dt \quad (14)$$

Onde $I_{Lo \text{ máx } Ts}$, $I_{Lo \text{ mín } Ts}$ e $\Delta I_{Lo Ts}$ é a corrente média máxima, corrente média mínima e a ondulação de corrente média no indutor L_o em um período de chaveamento, respectivamente. Para o cálculo aproximado da ondulação de corrente média se considera a tensão média no capacitor C_c ($\bar{V}_{Cc Ts}$), portanto, ao substituir (8) em (14) obtém-se:

$$|\Delta I_{Lo Ts}| = \frac{V_o \cdot (1 - D)}{L_o \cdot f_s} \quad (15)$$

Onde $f_s = 1/T_s$ é a frequência de chaveamento. A equação (15) pode ser expressa em função do tempo substituindo (1) e (10) em (15), obtendo-se:

$$|\Delta I_{Lo}(t)| = \frac{V_{in} \cdot |\text{sen}(\omega_o \cdot t)|}{L_o \cdot f_s \cdot (|\text{sen}(\omega_o \cdot t)| + \alpha)} \quad (16)$$

Indutância

O valor de indutância L_o é projetado para a máxima ondulação de corrente média. A partir de (16) obtém-se:

$$L_o = \frac{V_{in}}{|\Delta I_{Lo \text{ máx}}| \cdot f_s \cdot (1 + \alpha)} \quad (17)$$

3.3.3.2 Parâmetros elétricos do indutor L_i

Corrente média instantânea

Considerando perdas de potência nulas no inversor e tendo em conta a ausência de um capacitor de barramento, pode-se expressar a potência instantânea de entrada igual à potência instantânea de saída.

$$P_{in}(t) = P_o(t)$$

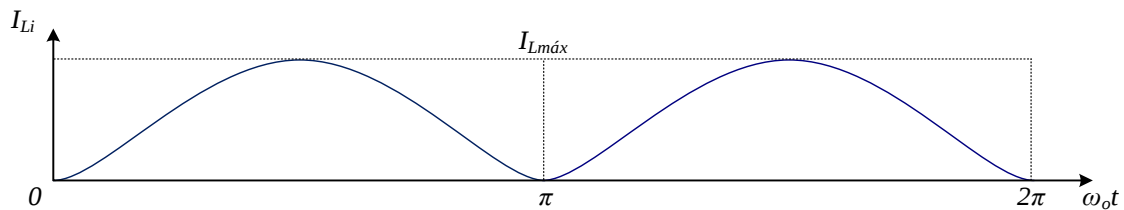
$$V_{in} \cdot \bar{I}_{Li}(t) = V_o(t) \cdot \bar{I}_{Lo}(t)$$

Substituindo (1) e (13), obtém-se:

$$\bar{I}_{Li}(t) = \frac{2 \cdot P_o}{V_{in}} \cdot \text{sen}^2(\omega_o \cdot t) \quad (18)$$

A Figura 26 apresenta a forma de onda da corrente média instantânea no indutor L_i para um período da rede.

Figura 26 - Corrente média instantânea no indutor L_i .



Fonte: Elaboração do próprio autor.

Ondulação de corrente média

A ondulação de corrente média em um período de chaveamento é calculada conforme (2).

$$I_{Li \text{ máx } Ts} - I_{Li \text{ mín } Ts} = \Delta I_{Li Ts} = \frac{1}{L_i} \cdot \int_0^{t_{on}} V_{in} \cdot dt \quad (19)$$

Onde $I_{Li \text{ máx } Ts}$, $I_{Li \text{ mín } Ts}$ e $\Delta I_{Li Ts}$ é a corrente média máxima, corrente média mínima e a ondulação de corrente média no indutor L_i em um período de chaveamento. Conforme (19) obtém-se:

$$\Delta I_{Li Ts} = \frac{t_{on} \cdot V_{in}}{L_i} = \frac{V_{in} \cdot D}{L_i \cdot f_s} \quad (20)$$

A equação (20) pode ser expressa em função do tempo substituindo (10) em (20), obtendo-se:

$$\Delta I_{Li}(t) = \frac{V_{in} \cdot |\text{sen}(\omega_o \cdot t)|}{L_i \cdot f_s \cdot (|\text{sen}(\omega_o \cdot t)| + \alpha)} \quad (21)$$

Indutância

O valor de indutância L_i é projetado para a máxima ondulação de corrente média. A partir de (21) obtém-se:

$$L_i = \frac{V_{in}}{\Delta I_{Li \text{ máx}} \cdot f_s \cdot (1 + \alpha)} \quad (22)$$

3.3.3.3 Parâmetros elétricos do capacitor C_c

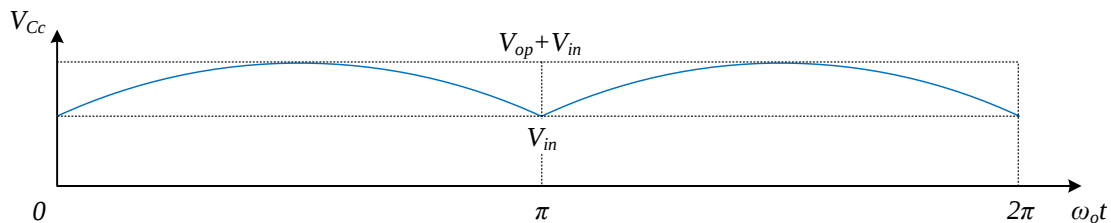
Tensão média instantânea

O valor da tensão média instantânea se obtém ao substituir (1) e (10) em (8).

$$\bar{V}_{Cc}(t) = V_{in} + V_{op} \cdot |\text{sen}(\omega_o \cdot t)| \quad (23)$$

A Figura 27 apresenta a forma de onda da tensão média instantânea no capacitor C_c para um período da rede.

Figura 27 - Tensão média instantânea no capacitor C_c .



Fonte: Elaboração do próprio autor.

Ondulação de tensão média

A ondulação de tensão em um período de chaveamento é calculada conforme (5) e tendo em consideração a Figura 24.

$$V_{Cc \text{ máx } Ts} - V_{Cc \text{ mín } Ts} = \Delta V_{Cc Ts} = \frac{1}{C_c} \cdot \int_0^{t_{on}} |I_{Lo}| \cdot dt \quad (24)$$

$$\Delta V_{Cc Ts} = \frac{|\bar{I}_{Lo Ts}| \cdot D}{C_c \cdot f_s} \quad (25)$$

A equação (25) pode ser expressa em função do tempo substituindo (10) e (13) em (25).

$$\Delta V_{Cc}(t) = \frac{2 \cdot P_o \cdot \sin^2(\omega_o \cdot t)}{V_{op} \cdot C_c \cdot f_s \cdot (|\sin(\omega_o \cdot t)| + \alpha)} \quad (26)$$

Capacitância

O valor da capacitância se projeta no ponto de máxima ondulação de tensão média, obtendo-se:

$$C_c = \frac{2 \cdot P_o}{\Delta V_{Cc \text{ máx}} \cdot V_{op} \cdot f_s \cdot (1 + \alpha)} \quad (27)$$

Corrente eficaz instantânea

A corrente eficaz em um período de chaveamento é calculada conforme (28).

$$I_{efCcTs} = \sqrt{\frac{1}{T_s} \cdot \int_0^{T_s} I_{efCc}^2 \cdot dt} \quad (28)$$

A partir da Figura 24, a equação (28) se expressa como:

$$I_{efCcTs}^2 = \frac{1}{T_s} \int_0^{t_{on}} \left(\bar{I}_{Lo} + \Delta I_{Lo} \left(\frac{t}{t_{on}} - \frac{1}{2} \right) \right)^2 dt + \frac{1}{T_s} \int_0^{t_{off}} \left(\bar{I}_{Li} - \Delta I_{Li} \left(\frac{t}{t_{off}} - \frac{1}{2} \right) \right)^2 dt$$

$$I_{efCcTs} = \sqrt{\left(\bar{I}_{LoTs}^2 + \frac{\Delta I_{LoTs}^2}{12} \right) \cdot D + \left(\bar{I}_{LiTs}^2 + \frac{\Delta I_{LiTs}^2}{12} \right) \cdot (1 - D)} \quad (29)$$

A equação (29) pode ser expressa em função do tempo substituindo (10), (13) e (18) em (29), além disso, considera-se a aproximação $\bar{I}_L^2 \gg \Delta I_L^2/12$, obtendo-se:

$$I_{efCc}(t) = \frac{2 \cdot P_o}{\sqrt{V_{in} \cdot V_{op}}} \cdot |\sin(\omega_o \cdot t)|^{\frac{3}{2}} \quad (30)$$

3.3.3.4 Parâmetros elétricos do capacitor C_{FV}

Nesta subseção se considerará a configuração real na entrada do inversor, o qual consiste em um arranjo FV em paralelo com um capacitor C_{FV} , a fim de obter os parâmetros elétricos do capacitor C_{FV} .

Corrente média instantânea

A corrente média instantânea no capacitor C_{FV} , conforme Figura 17(c), está dada como:

$$\bar{I}_{C_{FV}}(t) = I_{MPP} - \bar{I}_{Li}(t) \quad (31)$$

Onde $I_{mpp} = P_{mpp}/V_{mpp}$ é a corrente fornecida pelo arranjo FV no MPP, P_{mpp} é a potência máxima fornecida pelo arranjo FV correspondente à potência de entrada P_i e V_{mpp} é a tensão no MPP correspondente à tensão de entrada V_{in} . Substituindo (18) em (31) e considerando perdas de potência nulas, obtém-se:

$$\bar{I}_{C_{FV}}(t) = \frac{P_o}{V_{in}} \cdot \cos(2 \cdot \omega_o \cdot t) \quad (32)$$

Ondulação de tensão média

A ondulação de tensão média no capacitor C_{FV} é calculada conforme (33).

$$\bar{I}_{C_{FV}}(t) = C_{FV} \cdot \frac{d\bar{V}_{C_{FV}}}{dt} \quad (33)$$

$$(\bar{V}_{C_{FV} \max} - \bar{V}_{C_{FV} \min}) = \Delta \bar{V}_{C_{FV}} = -\frac{1}{C_{FV}} \cdot \int_{t_{c1}}^{t_{c2}} \bar{I}_{C_{FV}}(t) \cdot dt \quad (34)$$

Onde t_{c1} e t_{c2} são os instantes de tempo para a tensão máxima e mínima no capacitor C_{FV} respectivamente, os quais são calculados ao fazer $\bar{I}_{C_{FV}}(t)$ igual a zero, obtendo-se:

$$t_{c1} = \frac{\pi}{4 \cdot \omega_o}; \quad t_{c2} = \frac{3 \cdot \pi}{4 \cdot \omega_o}$$

Substituindo (32) e os instantes de tempo t_{c1} e t_{c2} em (34), obtém-se:

$$\Delta \bar{V}_{C_{FV}} = \frac{P_o}{2 \cdot \pi \cdot f_o \cdot V_{in} \cdot C_{FV}} \quad (35)$$

Capacitância

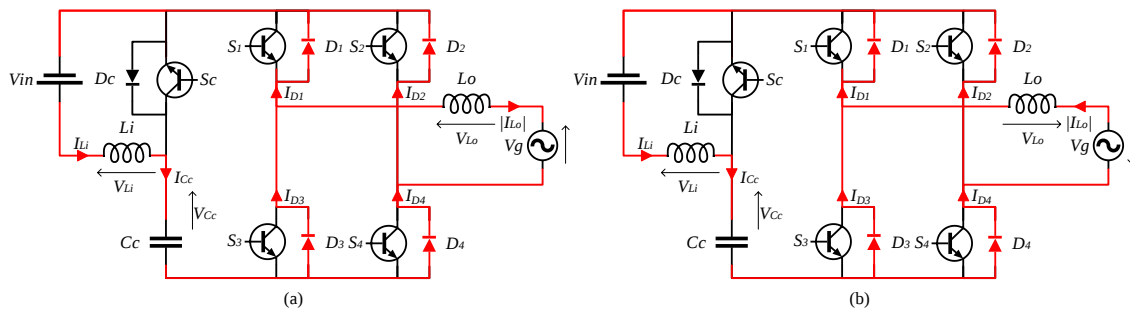
Conforme (35) se obtém a capacitância C_{FV} .

$$C_{FV} = \frac{P_o}{2 \cdot \pi \cdot f_o \cdot V_{in} \cdot \Delta \bar{V}_{C_{FV}}} \quad (36)$$

3.3.4 Condições de sequência nos estágios de operação

Como foi mencionado em uma seção anterior, a quantidade e sequência dos estágios de operação em um período de chaveamento são dependentes de uma série de condições, os quais serão apresentados nesta secção. A análise começa a partir do segundo estágio de operação em um período de chaveamento dos semi-ciclos positivo e negativo, apresentados na Figura 28.

Figura 28 - Segundo estágio de operação em um período de chaveamento. (a) Caso do semi-ciclo positivo. (b) Caso do semi-ciclo negativo.



Fonte: Elaboração do próprio autor.

Para a obtenção destas condições são analisadas as correntes nos diodos antiparalelos da Figura 28, obtendo-se as seguintes equações:

$$I_{D1} = I_{D3} - I_{Lo} \quad (37)$$

$$I_{D2} = I_{Li} - I_{D1} \quad (38)$$

$$I_{D3} = I_{Li} - I_{D4} \quad (39)$$

$$I_{D4} = I_{D2} - I_{Lo} \quad (40)$$

$$V_{D1} + V_{D3} = V_{D2} + V_{D4} \quad (41)$$

Utilizando a equação de Shockley, expressa-se a corrente no diodo em função da sua tensão conforme (42).

$$I_D = I_{sd} \cdot \left(e^{\frac{q \cdot V_D}{n \cdot k \cdot T}} - 1 \right) \approx I_{sd} \cdot e^{\frac{q \cdot V_D}{n \cdot k \cdot T}} \quad (42)$$

Onde I_{sd} é a corrente de saturação inversa no diodo, q é a carga do elétron, k é constante de Boltzmann, T é a temperatura absoluta da junção e n é fator de qualidade. Considerando diodos antiparalelos idênticos, as correntes nos diodos são obtidas a partir de (37) a (42).

$$I_{D1} = \frac{I_{Li} - I_{Lo}}{2} \quad (43)$$

$$I_{D2} = \frac{I_{Li} + I_{Lo}}{2} \quad (44)$$

$$I_{D3} = \frac{I_{Li} + I_{Lo}}{2} \quad (45)$$

$$I_{D4} = \frac{I_{Li} - I_{Lo}}{2} \quad (46)$$

Conforme (43), (44), (45) e (46) se avalia cinco possíveis condições para o semi-ciclo positivo, as quais permitiram determinar os possíveis estados de condução dos diodos antiparalelo, depois do primeiro estágio de operação de um período de chaveamento, para os diferentes intervalos de tempo do semi-ciclo positivo.

Primeira condição: $I_{Li\ máx}(t) - I_{Lo\ máx}(t) > 0$

$$I_{Li}(t) + \frac{\Delta I_{Li}(t)}{2} - \left(I_{Lo}(t) + \frac{\Delta I_{Lo}(t)}{2} \right) > 0$$

Substituindo (13), (16), (18) e (21), obtém-se:

$$\text{sen}(\omega_o \cdot t) > \sqrt{\alpha^2 - \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} - \frac{1}{L_o} \right)} \quad (47)$$

Segunda condição: $I_{Li\ mín}(t) - I_{Lo\ mín}(t) > 0$

$$I_{Li}(t) - \frac{\Delta I_{Li}(t)}{2} - \left(I_{Lo}(t) - \frac{\Delta I_{Lo}(t)}{2} \right) > 0$$

Substituindo (13), (16), (18) e (21), obtém-se:

$$\text{sen}(\omega_o \cdot t) > \sqrt{\alpha^2 + \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} - \frac{1}{L_o} \right)} \quad (48)$$

Terceira condição: $I_{Li\ máx}(t) + I_{Lo\ máx}(t) > 0$

Substituindo (13), (16), (18) e (21), obtém-se:

$$\text{sen}^2(\omega_o \cdot t) > -\alpha^2 - \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} + \frac{1}{L_o} \right) \quad (49)$$

Conforme (49), conclui-se que para todo instante de tempo a soma das correntes máximas nos indutores L_i e L_o sempre é maior que zero.

Quarta condição: $I_{Li\ mín}(t) + I_{Lo\ mín}(t) > 0$

Substituindo (13), (16), (18) e (21), obtém-se:

$$\text{sen}(\omega_o \cdot t) > \sqrt{-\alpha^2 + \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} + \frac{1}{L_o} \right)} \quad (50)$$

Quinta condição: $I_{Li\ mín} > 0$

Substituindo (18) e (21), obtém-se:

$$\sin(\omega_o \cdot t) > \sqrt{\frac{\alpha^2}{4} + \frac{V_{in}^2}{4 \cdot L_i \cdot f_s \cdot P_o}} - \frac{\alpha}{2} \quad (51)$$

A partir das quatro primeiras condições apresentadas se conclui que a quantidade e sequência dos estágios de operação em um período de chaveamento podem se dar em diferentes formas dependendo do intervalo de tempo, dentro de um semi-ciclo, no que se encontra, sendo o cálculo destes intervalos de tempo dependentes dos parâmetros de projeto de inversor.

No inversor proposto, uma condição para obter um THD baixo é ter uma ondulação de corrente no indutor de saída L_o baixa, portanto, é requerido uma indutância L_o elevada. Este valor de indutância deve ser tal que permita cumprir com a condição (52), o qual é obtido ao interpor primeiro (47) antes (50) a fim de assegurar o correto funcionamento do inversor.

$$\frac{V_{op}^2}{4 \cdot f_s \cdot P_o} \ll L_o \quad (52)$$

Além disso, no inversor proposto se considera uma indutância L_i menor a L_o . Portanto, a partir dos parâmetros de projeto do inversor já definidos é possível determinar o comportamento dos estágios de operação através das condições (47), (48), (49) e (50) obtendo-se quatro casos dentro do semi-ciclo positivo.

3.3.4.1 Primeiro caso do semiciclo positivo

Neste caso, as condições (47), (48), (50) e (51) são cumpridas, os quais são abrangidos conforme (53).

$$\sin(\omega_o \cdot t) > \sqrt{\alpha^2 + \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} - \frac{1}{L_o} \right)} \quad (53)$$

Dentro do intervalo de tempo de (53) são obtidos dois estágios de operação em um período de chaveamento, sendo o primeiro e segundo estágio correspondentes as Figuras 21(a) e 21(b).

3.3.4.2 Segundo caso do semiciclo positivo

Neste caso, as condições (47), (50) e (51) são cumpridas, enquanto (48) não é cumprida. A condição que abrange este caso é dada por (54).

$$\sqrt{\alpha^2 - \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} - \frac{1}{L_o}\right)} < \text{sen}(\omega_o \cdot t) < \sqrt{\alpha^2 + \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \cdot \left(\frac{1}{L_i} - \frac{1}{L_o}\right)} \quad (54)$$

Durante o intervalo de tempo de (54) são obtidos três estágios de operação, sendo o primeiro, segundo e terceiro estágio correspondentes as Figuras 21(a), 21(b) e 21(c).

3.3.4.3 Terceiro caso do semiciclo positivo

Neste caso, as condições (50) e (51) são cumpridas, enquanto (47) e (48) não são cumpridas. A condição que abrange este caso é dada por (55).

$$\sqrt{\frac{\alpha^2}{4} + \frac{V_{in}^2}{4 \cdot L_i \cdot f_s \cdot P_o}} - \frac{\alpha}{2} < \text{sen}(\omega_o \cdot t) < \sqrt{\alpha^2 - \frac{V_{in}^2}{4 \cdot f_s \cdot P_o} \left(\frac{1}{L_i} - \frac{1}{L_o}\right)} \quad (55)$$

Durante o intervalo de tempo de (55) são obtidos dois estágios de operação, sendo o primeiro e segundo estágio correspondentes as Figuras 21(a) e 21(c).

3.3.4.4 Quarto caso do semiciclo positivo

Neste caso, a condição (51) é cumprida, enquanto (47), (48) e (50) não são cumpridas. A condição que abrange este caso é dada por (56).

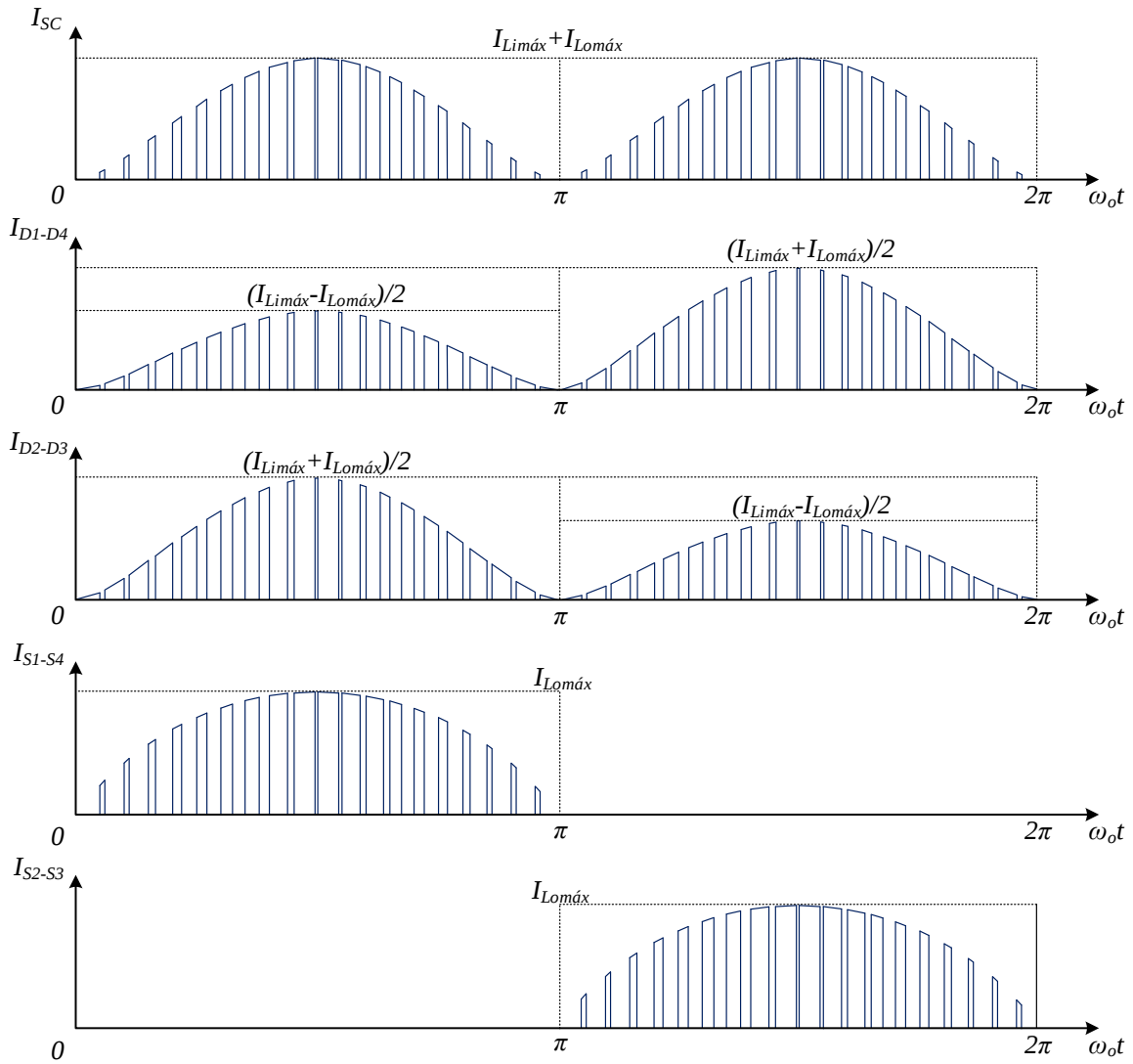
$$\text{sen}(\omega_o \cdot t) < \sqrt{\frac{\alpha^2}{4} + \frac{V_{in}^2}{4 \cdot L_i \cdot f_s \cdot P_o}} - \frac{\alpha}{2} \quad (56)$$

Durante o intervalo de tempo de (56) são obtidos três estágios de operação, sendo o primeiro, segundo e terceiro estágio correspondentes as Figuras 21(a), 21(c) e 21(d). A mesma análise pode ser feita para o semi-ciclo negativo, obtendo-se de forma análoga os casos apresentados.

3.3.5 Equacionamento dos componentes semicondutores

Na subseção anterior foi visto os diferentes comportamentos dos estágios de operação dependendo do intervalo de tempo dentro de um semi-ciclo, portanto, as formas de onda de tensão e corrente nos semicondutores tendem a ser muito complexas. Por este motivo, para o cálculo aproximado dos parâmetros elétricos nos semicondutores se considera o caso idealizado, o qual corresponde ao primeiro caso devido a sua simplicidade e que as tensões e correntes neste caso são as mais elevadas. As formas de onda das correntes nos semicondutores são apresentadas na Figura 29.

Figura 29 - Formas de onda de corrente nos semicondutores para um período da rede.



Fonte: Elaboração do próprio autor.

3.3.5.1 Parâmetros elétricos da chave S_c

Corrente eficaz instantânea

A corrente eficaz em um período de chaveamento é calculada conforme (28) e a partir da forma de onda de corrente apresentada na Figura 24.

$$I_{efScTs}^2 = \frac{1}{T_s} \int_0^{t_{on}} \left((\bar{I}_{Lo} + \bar{I}_{Li}) + (\Delta I_{Lo} + \Delta I_{Li}) \left(\frac{t}{t_{on}} - \frac{1}{2} \right) \right)^2 dt$$

$$I_{efScTs} = \sqrt{\left((\bar{I}_{LoTs} + \bar{I}_{LiTs})^2 + \frac{(\Delta I_{LoTs} + \Delta I_{LiTs})^2}{12} \right) \cdot D} \quad (57)$$

A equação (57) pode ser expressa em função do tempo substituindo (10), (13) e (18) em (57), além disso, considera-se a aproximação $\bar{I}_L^2 \gg \Delta I_L^2/12$, obtendo-se:

$$I_{efsc}(t) = \frac{2 \cdot P_o}{V_{in}} \cdot |\text{sen}(\omega_o \cdot t)| \cdot \sqrt{|\text{sen}(\omega_o \cdot t)| (|\text{sen}(\omega_o \cdot t)| + \alpha)} \quad (58)$$

3.3.5.2 Parâmetros elétricos das chaves $S_{1,2,3,4}$

As formas de onda de corrente nas chaves $S_{1,2,3,4}$ têm uma certa semelhança, tal como se apresenta na Figura 29. Por isso, os parâmetros elétricos de corrente média, máxima e eficaz são análogas nestas chaves, portanto, somente se obterá os parâmetros elétricos de uma chave, neste caso para S_1 .

Corrente eficaz instantânea

A corrente eficaz em um período de chaveamento é calculada conforme (28) e a partir da forma de onda de corrente apresentada na Figura 24.

$$I_{efS1Ts}^2 = \frac{1}{T_s} \int_0^{t_{on}} \left(\bar{I}_{Lo} + \Delta I_{Lo} \cdot \left(\frac{t}{t_{on}} - \frac{1}{2} \right) \right)^2 dt$$

$$I_{efS1Ts} = \sqrt{\left(\bar{I}_{Lo}^2 T_s + \frac{\Delta I_{Lo}^2 T_s}{12} \right) \cdot D} \quad (59)$$

A equação (59) se expressa em função do tempo ao substituir (10), (13) e (18) em (59), além disso, considera-se a aproximação $\bar{I}_{Lo}^2 \gg \Delta I_{Lo}^2/12$, obtendo-se:

$$I_{efS1}(t) = \frac{2 \cdot P_o}{V_{op}} \cdot |\text{sen}(\omega_o \cdot t)| \cdot \sqrt{\frac{|\text{sen}(\omega_o \cdot t)|}{|\text{sen}(\omega_o \cdot t)| + \alpha}}; 0 < \omega_o \cdot t < \pi \quad (60)$$

3.3.5.3 Parâmetros elétricos dos diodos antiparalelos $D_{1,2,3,4}$

Similarmente ao caso anterior, as formas de onda de corrente nos diodos antiparalelos têm semelhanças, tal como se apresenta na Figura 29. Portanto, os cálculos dos parâmetros elétricos são feitos para um diodo antiparalelo, neste caso o diodo D_1 .

Corrente média instantânea

A corrente média em um período de chaveamento é calculada a partir da forma de onda de corrente apresentada na Figura 24.

$$\bar{I}_{D1Ts} = \frac{1}{T_s} \int_0^{t_{off}} \frac{I_{Li} - I_{Lo}}{2} dt$$

$$\bar{I}_{D1Ts} = \frac{(\bar{I}_{LiTs} - \bar{I}_{LoTs}) \cdot (1 - D)}{2} \quad (61)$$

Pode-se expressar (61) em função do tempo ao substituir (10), (13) e (18), obtendo-se:

$$\bar{I}_{D1}(t) = \frac{P_o}{V_{op}} \cdot \frac{(\text{sen}(\omega_o \cdot t)) \cdot (\text{sen}(\omega_o \cdot t) - \alpha)}{(|\text{sen}(\omega_o \cdot t)| + \alpha)} \quad (62)$$

3.3.6 Esforços nos componentes do inversor

A partir das funções obtidas na subseção anterior, são calculados os parâmetros elétricos requeridos dos elementos reativos e semicondutores para seu dimensionamento, apresentados na Tabela 4.

3.4 CONSIDERAÇÕES DO CAPÍTULO

Neste capítulo foi apresentado o inversor integrado Cuk, no qual foram desenvolvidas as análises quantitativa e qualitativa do inversor, operando no modo de condução contínua. Realizou-se um estudo dos diferentes modos de comando dos interruptores semicondutores de potência a fim de garantir o formato senoidal na corrente de saída, no qual foi escolhido a configuração de três e dois chaves comandadas por sinais de alta e baixa frequência, respectivamente. A partir da configuração de comando escolhida, foram apresentados os estágios de operação do inversor, no qual foram obtidas as condições necessárias para seguir uma determinada sequência dos estágios de operação para os diferentes intervalos de tempo de um semi-ciclo, a fim de assegurar o correto funcionamento do inversor. Dos estágios de operação foi obtido um circuito equivalente, o qual permitiu facilitar o equacionamento matemático, obtendo-se os principais parâmetros elétricos do inversor e as equações de projeto necessárias para o dimensionamento dos componentes.

Tabela 4 - Esforços de tensão e corrente nos elementos reativos e semicondutores.

Componente	Parâmetro elétrico	Formula matemática
<i>Indutor L_o</i>	Corrente eficaz	$\frac{P_o \cdot \sqrt{2}}{V_{op}}$
	Corrente máxima	$\frac{2 \cdot P_o}{V_{op}} + \frac{V_{in}}{2 \cdot L_o \cdot f_s \cdot (1 + \alpha)}$
<i>Indutor L_i</i>	Corrente média	$\frac{P_o}{V_{in}}$
	Corrente eficaz	$\frac{\sqrt{6} \cdot P_o}{2 \cdot V_{in}}$
	Corrente máxima	$\frac{2 \cdot P_o}{V_{in}} + \frac{V_{in}}{2 \cdot L_i \cdot f_s \cdot (1 + \alpha)}$
<i>Capacitor C_c</i>	Tensão máxima	$V_{in} + V_{op}$
	Corrente eficaz	$\frac{4 \cdot P_o}{\sqrt{3 \cdot \pi \cdot V_{in} \cdot V_{op}}}$
<i>Capacitor C_{FV}</i>	Tensão máxima	V_{in}
	Corrente eficaz	$\frac{P_o}{\sqrt{2} \cdot V_{in}}$
<i>Chave S_c</i>	Tensão máxima	$V_{in} + V_{op}$
	Corrente eficaz	$\frac{2 \cdot P_o}{V_{in}} \cdot \sqrt{\frac{3}{8} + \frac{4 \cdot \alpha}{3 \cdot \pi}}$
	Corrente máxima	$2 \cdot P_o \cdot \left(\frac{1}{V_{in}} + \frac{1}{V_{op}} \right) + \frac{V_{in}}{2 \cdot f_s \cdot (1 + \alpha)} \cdot \left(\frac{1}{L_i} + \frac{1}{L_o} \right)$
<i>Chaves $S_{1,2,3,4}$</i>	Tensão máxima	$V_{in} + V_{op}$
	Corrente eficaz	$\frac{\sqrt{2} \cdot P_o}{V_{op}} \cdot \sqrt{\frac{1}{\pi} \int_0^\pi \frac{(\text{sen}\theta)^3}{\text{sen}\theta + \alpha} \cdot d\theta}$
	Corrente máxima	$\frac{2 \cdot P_o}{V_{op}} + \frac{V_{in}}{2 \cdot L_o \cdot f_s \cdot (1 + \alpha)}$
<i>Diodos $D_{1,2,3,4}$</i>	Corrente média	$\frac{P_o}{\pi \cdot V_{op}} \int_0^\pi \frac{(\text{sen}\theta)^2}{\text{sen}\theta + \alpha} \cdot d\theta$
	Corrente máxima	$P_o \cdot \left(\frac{1}{V_{in}} + \frac{1}{V_{op}} \right) + \frac{V_{in}}{4 \cdot f_s \cdot (1 + \alpha)} \cdot \left(\frac{1}{L_i} + \frac{1}{L_o} \right)$

Fonte: Elaboração do próprio autor.

4 MODELAGEM, FUNÇÕES DE TRANSFERÊNCIA E MODOS DE CONTROLE.

4.1 INTRODUÇÃO

No inversor proposto, a fim de cumprir com os objetivos impostos no trabalho e conseguir um sistema robusto diante de possíveis perturbações, a utilização de um sistema de controle retroalimentado é necessário. O modo de controle empregado consiste em um sistema de dois laços de controle de corrente, o qual permite garantir o formato senoidal na corrente injetada à rede e a estabilidade do sistema.

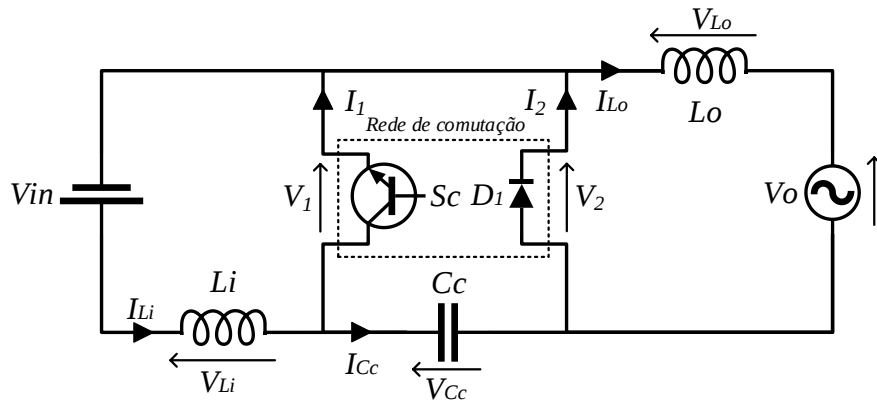
No projeto do sistema de controle é importante a obtenção do modelo dinâmico do Inversor Integrado Cuk, portanto, a técnica de média do circuito e modelagem média de interruptores (*Circuit Averaging and Averaged Switch Modeling*), apresentada em Erickson e Maksimović (2001), é utilizada para a obtenção do modelo dinâmico. Esta técnica consiste na obtenção de um circuito equivalente do conversor através da média das formas de ondas dos elementos de comutação em um período de chaveamento.

Neste capítulo será explicado os passos da técnica de modelagem a utilizar resultando em um modelo de valores médios em pequeno sinal, o qual permitirá a obtenção das funções de transferência do inversor para o projeto dos controladores do sistema de controle. Além disso, os esquemas dos laços de controle e a sua respectiva análise também são apresentados.

4.2 MÉDIA DO CIRCUITO E MODELAGEM MÉDIA DE INTERRUPTORES

Na obtenção do modelo dinâmico do Inversor Integrado Cuk, é utilizado o seu circuito equivalente apresentado na Figura 23. O primeiro passo da técnica de modelagem empregada consiste na obtenção de uma rede de comutação composta pelos elementos de comutação (diodos e transistores). Na Figura 30, apresenta-se a rede de comutação de dois portos do conversor Cuk, onde são definidos as variáveis de tensão e corrente da rede V_1, V_2 e I_1, I_2 , respectivamente.

Figura 30 - Identificação da rede de comutação no conversor Cuk.

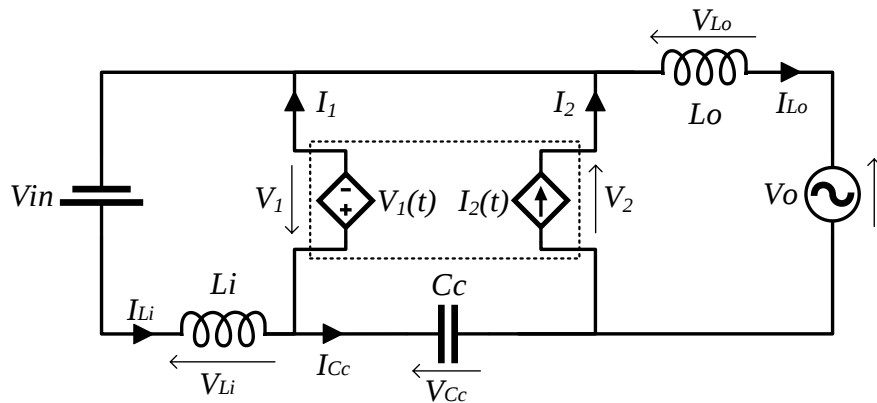


Fonte: Elaboração do próprio autor.

4.2.1 Circuito invariante no tempo

O segundo passo da técnica consiste em substituir os elementos de comutação com fontes dependentes de tensão e corrente. No caso, tem-se uma rede de comutação de dois portos com quatro terminais de tensão e corrente, portanto, escolhe-se de forma arbitrária duas entradas independentes e duas saídas dependentes. Na Figura 31, apresenta-se o circuito invariante no tempo do conversor Cuk, onde V_1 e I_2 são escolhidos como saídas dependentes e V_2 e I_1 como entradas independentes.

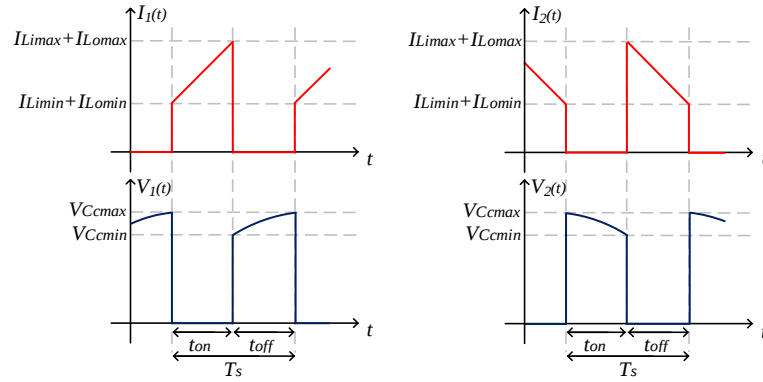
Figura 31 - Circuito invariante no tempo do conversor Cuk.



Fonte: Elaboração do próprio autor.

Deve-se notar que as formas de onda das entradas independentes e saídas dependentes são as mesmas formas de ondas de tensão e corrente dos elementos de condução, os quais são apresentados na Figura 32 em um período de chaveamento.

Figura 32 - Formas de onda das variáveis da rede de comutação em um período de chaveamento.



Fonte: Elaboração do próprio autor.

4.2.2 Circuito médio

O terceiro passo do método consiste na obtenção dos valores médios das variáveis da rede de comutação em um período de chaveamento. A partir da Figura 32 são obtidas as seguintes equações:

Tensão média V_1

$$\begin{aligned} \langle V_1(t) \rangle_{T_s} &= (1 - d(t)) \cdot \langle V_{Cc}(t) \rangle_{T_s} \\ \langle V_1(t) \rangle_{T_s} &= \bar{V}_1(t) = d'(t) \cdot \bar{V}_{Cc}(t) \end{aligned} \quad (63)$$

Onde $d'(t) = 1 - d(t)$.

Tensão média V_2

$$\begin{aligned} \langle V_2(t) \rangle_{T_s} &= d(t) \cdot \langle V_{Cc}(t) \rangle_{T_s} \\ \bar{V}_2(t) &= d(t) \cdot \bar{V}_{Cc}(t) \end{aligned} \quad (64)$$

Corrente média I_1

$$\begin{aligned} \langle I_1(t) \rangle_{T_s} &= d(t) \cdot \langle I_{Li}(t) + I_{Lo}(t) \rangle_{T_s} \\ \bar{I}_1(t) &= d(t) \cdot (\bar{I}_{Li}(t) + \bar{I}_{Lo}(t)) \end{aligned} \quad (65)$$

Corrente média I_2

$$\begin{aligned} \langle I_2(t) \rangle_{T_s} &= (1 - d(t)) \cdot \langle I_{Li}(t) + I_{Lo}(t) \rangle_{T_s} \\ \bar{I}_2(t) &= d'(t) \cdot (\bar{I}_{Li}(t) + \bar{I}_{Lo}(t)) \end{aligned} \quad (66)$$

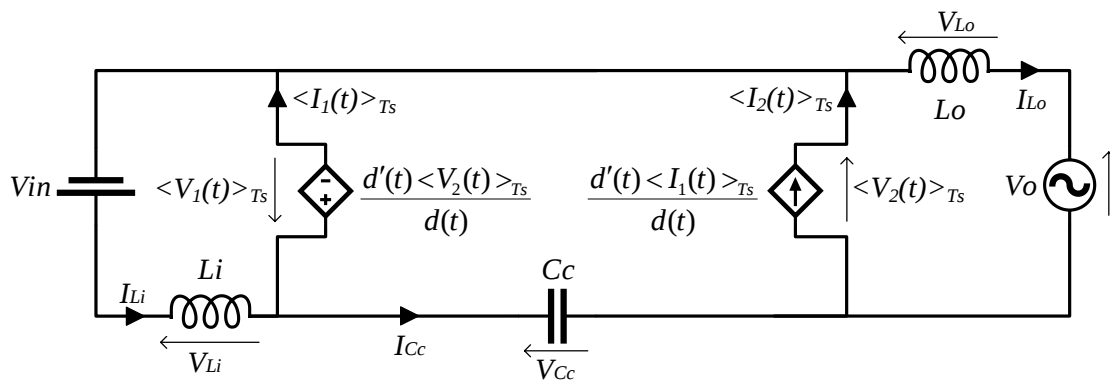
Conforme (63), (64), (65) e (66), expressam-se as saídas dependentes em função das entradas independentes da rede de comutação ao substituir (64) em (63) e (66) em (65), obtendo-se:

$$\bar{V}_1(t) = \frac{d'(t)}{d(t)} \cdot \bar{V}_2(t) \quad (67)$$

$$\bar{I}_2(t) = \frac{d'(t)}{d(t)} \cdot \bar{I}_1(t) \quad (68)$$

A Figura 33 representa o circuito médio do conversor Cuk, o qual apresenta características de invariância no tempo e não linearidade. Este circuito de valores médios estima o comportamento em baixa frequência do conversor Cuk ao desprezar os harmônicos de chaveamento de alta frequência, além disso, é válido para modelos de grande sinal.

Figura 33 - Circuito médio do conversor Cuk.



Fonte: Elaboração do próprio autor.

4.2.3 Circuito médio equivalente em pequeno sinal

O circuito médio é não linear, portanto, para a obtenção de um modelo de pequeno sinal é necessário perturbar e linearizar em um ponto de operação do conversor Cuk as equações (67) e (68), obtendo-se:

$$(V_1 + \hat{v}_1(t)) \cdot (D + \hat{d}(t)) = (V_2 + \hat{v}_2(t)) \cdot (D' - \hat{d}(t)) \quad (69)$$

$$(I_2 + \hat{i}_2(t)) \cdot (D + \hat{d}(t)) = (I_1 + \hat{i}_1(t)) \cdot (D' - \hat{d}(t)) \quad (70)$$

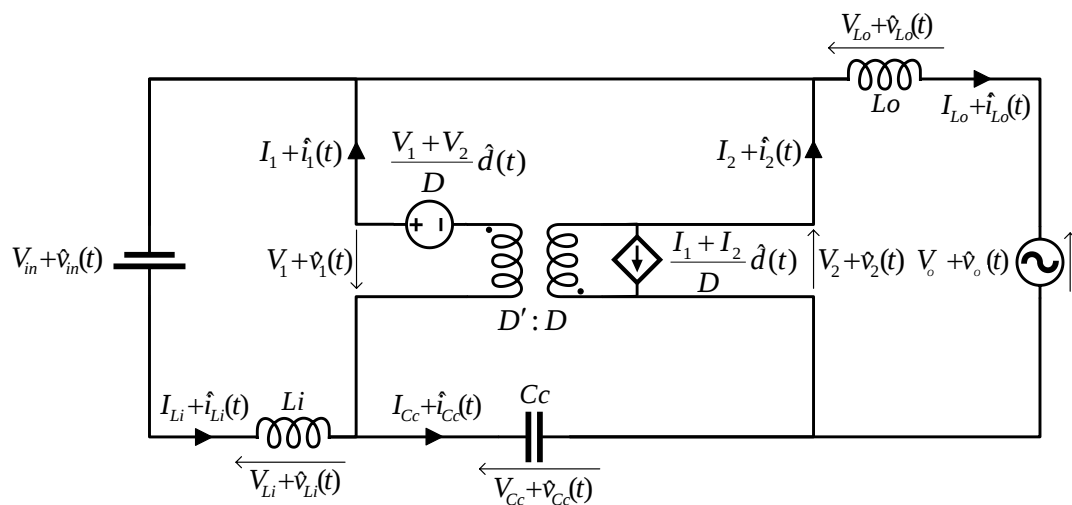
Onde D , D' , V_1 , V_2 , I_1 e I_2 são as componentes CC no ponto de operação do conversor Cuk e $\hat{d}(t)$, $\hat{v}_1(t)$, $\hat{v}_2(t)$, $\hat{i}_1(t)$ e $\hat{i}_2(t)$ são as perturbações das variáveis. Em (69) e (70), os produtos das perturbações das variáveis são considerados desprezíveis de tal forma se poder linearizar as equações, obtendo-se:

$$V_1 + \hat{v}_1(t) = \frac{D'}{D} \cdot (V_2 + \hat{v}_2(t)) - \frac{V_1 + V_2}{D} \cdot \hat{d}(t) \quad (71)$$

$$I_2 + \hat{i}_2(t) = \frac{D'}{D} \cdot (I_1 + \hat{i}_1(t)) - \frac{I_1 + I_2}{D} \cdot \hat{d}(t) \quad (72)$$

As equações (71) e (72) são substituídas no circuito médio da Figura 33, obtendo-se o circuito médio equivalente em pequeno sinal, apresentado na Figura 34, o qual contém os termos de sinal CC e pequeno sinal CA, sendo o último a base para a obtenção das funções de transferências do conversor Cuk.

Figura 34 - Circuito médio equivalente em pequeno sinal do conversor Cuk.

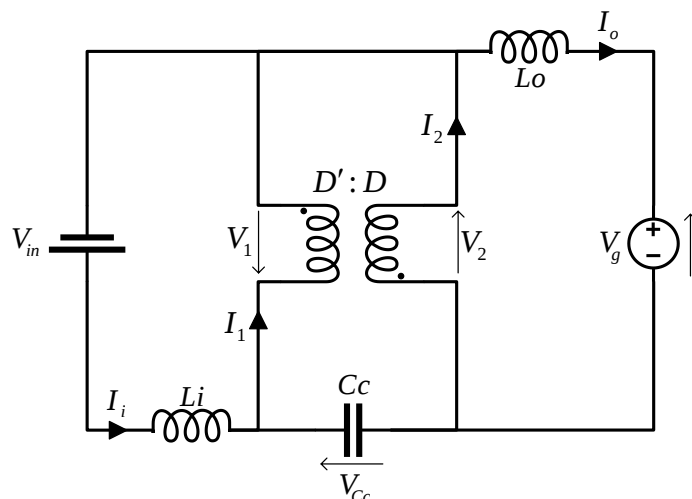


Fonte: Elaboração do próprio autor.

4.2.3.1 Modelo CC

O modelo CC é obtido através do circuito médio equivalente em pequeno sinal considerando as perturbações nulas. A Figura 35 apresenta o circuito do modelo CC.

Figura 35 - Modelo CC do circuito médio equivalente em pequeno sinal.



Fonte: Elaboração do próprio autor.

A partir do circuito do modelo CC as seguintes equações são obtidas:

$$V_2 = \frac{V_1 \cdot D}{D'} = \frac{V_1 \cdot D}{1 - D} = V_o \quad (73)$$

$$V_1 = V_{in} \quad (74)$$

$$I_1 = \frac{I_2 \cdot D}{D'} = \frac{I_2 \cdot D}{D'} = I_{Li} \quad (75)$$

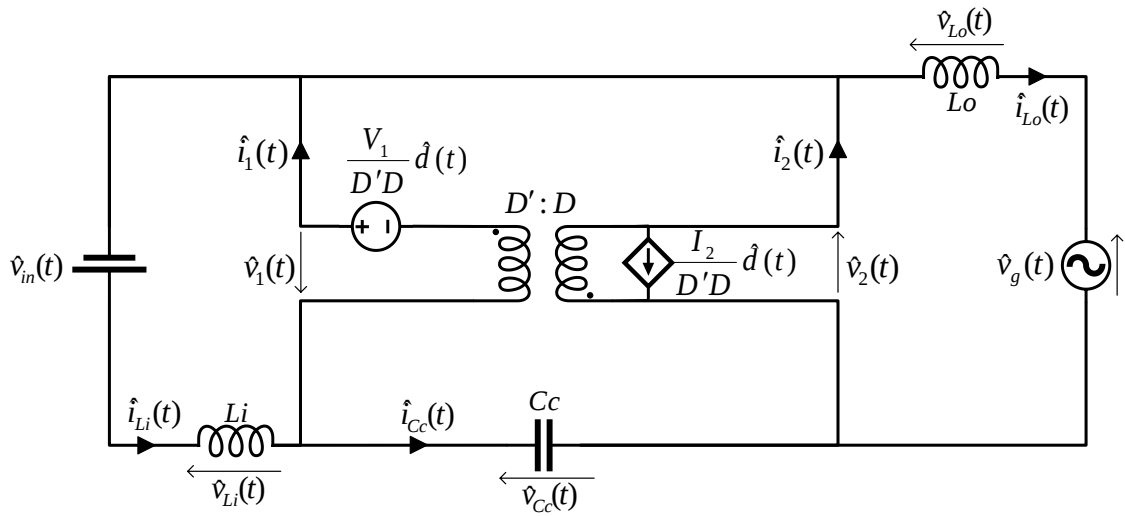
$$I_2 = I_{Lo} \quad (76)$$

$$V_{Cc} = V_{in} + V_g \quad (77)$$

4.2.3.2 Modelo CA

O modelo CA é obtido do circuito equivalente em pequeno sinal considerando as componentes CC nulas e substituindo (73) e (75) no circuito. A Figura 36 apresenta o circuito do modelo AC.

Figura 36 - Modelo CA do circuito equivalente médio em pequeno sinal.



Fonte: Elaboração do próprio autor.

A partir do modelo CA as seguintes equações são obtidas:

$$\hat{v}_{Li}(t) = L_i \cdot \frac{d\hat{i}_{Li}(t)}{dt} = \hat{v}_{in}(t) + \frac{V_1}{D' \cdot D} \cdot \hat{d}(t) - \frac{D'}{D} \cdot \hat{v}_2(t) \quad (78)$$

$$\hat{v}_{Lo}(t) = L_o \cdot \frac{d\hat{i}_{Lo}(t)}{dt} = -\hat{v}_g(t) + \hat{v}_2(t) \quad (79)$$

$$\hat{v}_{Cc}(t) = \hat{v}_g(t) + \hat{v}_{Lo}(t) - \hat{v}_{Li}(t) + \hat{v}_{in}(t) \quad (80)$$

$$\hat{i}_{Cc}(t) = C_c \cdot \frac{d\hat{v}_{Cc}(t)}{dt} = \hat{i}_2(t) - \hat{i}_{Lo}(t) \quad (81)$$

$$\hat{i}_{cc}(t) = \hat{i}_{Li}(t) - \frac{D}{D'} \cdot \hat{i}_2(t) - \frac{I_2}{D'^2} \cdot \hat{d}(t) \quad (82)$$

4.3 FUNÇÕES DE TRANSFERÊNCIA

As equações linearizadas do modelo CA em pequeno sinal são levadas ao domínio da frequência, através da aplicação da transformada de Laplace em (78) a (82).

$$\hat{V}_{Li}(s) = s \cdot L_i \cdot \hat{I}_{Li}(s) = \hat{V}_{in}(s) + \frac{V_1}{D' \cdot D} \cdot \hat{d}(s) - \frac{D'}{D} \cdot \hat{V}_2(s) \quad (83)$$

$$\hat{V}_{Lo}(s) = s \cdot L_o \cdot \hat{I}_{Lo}(s) = -\hat{V}_g(s) + \hat{V}_2(s) \quad (84)$$

$$\hat{V}_{Cc}(s) = \hat{V}_g(s) + \hat{V}_{Lo}(s) - \hat{V}_{Li}(s) + \hat{V}_{in}(s) \quad (85)$$

$$\hat{I}_{Cc}(s) = s \cdot C_c \cdot \hat{V}_{Cc}(s) = \hat{I}_2(s) - \hat{I}_{Lo}(s) \quad (86)$$

$$\hat{I}_{cc}(s) = \hat{I}_{Li}(s) - \frac{D}{D'} \cdot \hat{I}_2(s) - \frac{I_2}{D'^2} \cdot \hat{d}(s) \quad (87)$$

A partir das equações (83) a (87) são obtidas as funções de transferência $\hat{I}_{Li}(s)/\hat{d}(s)$ e $\hat{I}_{Lo}(s)/\hat{I}_{Li}(s)$, considerando $\hat{V}_{in}(s) = 0$ e $\hat{V}_g(s) = 0$.

4.3.1 Função de transferência $G_{id}(s)$

A função de transferência $G_{id}(s)$ expressa a relação entre as variáveis $\hat{I}_{Li}(s)$ e $\hat{d}(s)$ e é obtida a partir das equações (83) a (87).

$$G_{id}(s) = \frac{\hat{I}_{Li}(s)}{\hat{d}(s)} = \frac{(V_1 \cdot L_o \cdot C_c) \cdot s^2 + (L_o \cdot I_2 \cdot D') \cdot s + V_1 \cdot D}{s \cdot ((L_i \cdot L_o \cdot C_c \cdot D') \cdot s^2 + L_i \cdot D^2 \cdot D' + L_o \cdot D'^3)} \quad (88)$$

Conforme (88), nota-se que a função de transferência $G_{id}(s)$ apresenta um polo na origem, no entanto, devido que a função de transferência foi obtida a partir de um modelo ideal, não se garante a existência de um polo na origem no modelo de planta real do inversor proposto. Nesse sentido, um polo na origem deverá ser adicionado pelo controlador se fosse necessário.

4.3.2 Função de transferência $G_{ii}(s)$

A função de transferência $G_{ii}(s)$ expressa a relação entre as variáveis $\hat{I}_{Lo}(s)$ e $\hat{I}_{Li}(s)$ e é obtida a partir das equações (83) a (87).

$$G_{ii}(s) = \frac{\hat{I}_{Lo}(s)}{\hat{I}_{Li}(s)} = \frac{(V_1 \cdot L_i \cdot C_c) \cdot s^2 - (L_i \cdot I_2 \cdot D) \cdot s + V_1 \cdot D'}{(V_1 \cdot L_o \cdot C_c) \cdot s^2 + (L_o \cdot I_2 \cdot D') \cdot s + V_1 \cdot D} \quad (89)$$

Conforme (89), pode-se notar que a função de transferência $G_{ii}(s)$ apresenta um zero no semiplano direito, causando o efeito de fase não mínima. No projeto do sistema de controle este detalhe será considerado.

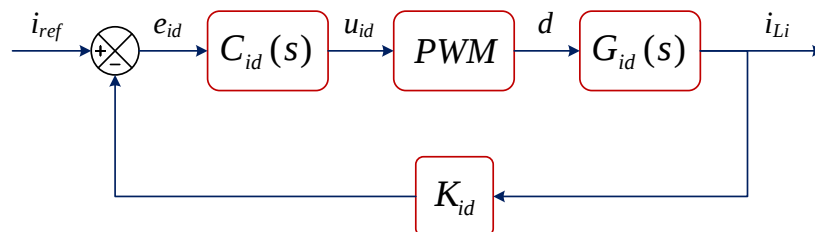
4.4 MODO DE CONTROLE

O modo de controle adotado no trabalho consiste na utilização de dois laços de controle de corrente, um interno e outro externo. O laço de controle de corrente interno se encarrega de controlar a corrente no indutor de entrada L_i , enquanto o laço de controle de corrente externo tem a função de controlar a corrente no indutor de saída L_o .

4.4.1 Laço de controle interno

O laço de controle interno se caracteriza por ser o mais rápido (pequeno tempo de resposta), o qual tem como função a redução da ordem do sistema e elevar as dinâmicas do sistema de controle. Este laço, apresentado na Figura 37, está definido pelo ganho do sensor de corrente K_{id} , o compensador $C_{id}(s)$, o modulador por largura de pulso (PWM) e a função de transferência $G_{id}(s)$.

Figura 37 - Diagrama de blocos do laço de controle interno.



Fonte: Elaboração do próprio autor.

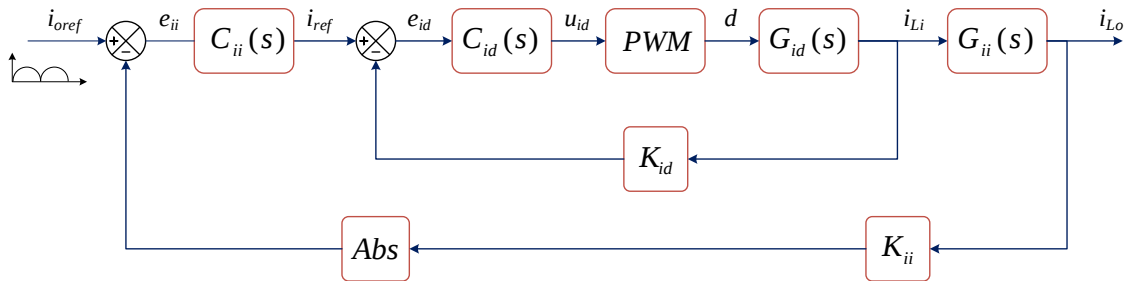
4.4.2 Laço de controle externo

O laço de controle externo é rápido, porém, em menor proporção comparada ao laço de controle interno. Este laço tem a função de garantir o formato de corrente senoidal injetada à rede e a estabilidade do sistema, além disso, proporciona a corrente de referência do laço de controle interno. Este laço, apresentado na Figura 38, está composto pelo ganho do sensor de corrente K_{ii} , o compensador de corrente $C_{ii}(s)$, o laço de controle interno e a função de transferência $G_{ii}(s)$.

No laço de retroalimentação da corrente de saída, a utilização de um bloco de valor absoluto é um requisito importante, pois permite eliminar a incompatibilidade entre a

corrente de saída (CA) e a corrente de entrada (CC), possibilitando o correto funcionamento do laço de controle.

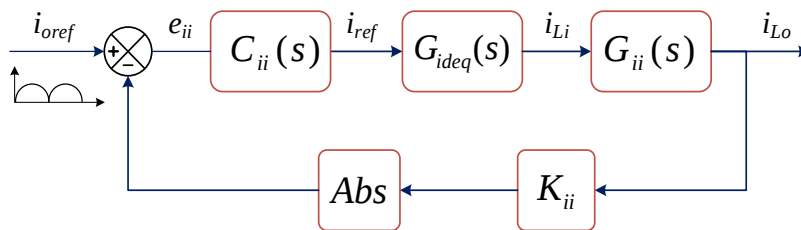
Figura 38 - Diagrama de blocos do laço de controle externo.



Fonte: Elaboração do próprio autor.

O diagrama de blocos da Figura 38 pode ser reduzida ao substituir o laço de controle interno por um bloco equivalente, tal como se apresenta na Figura 39.

Figura 39 - Diagrama de blocos do laço de controle externo simplificada.



Fonte: Elaboração do próprio autor.

Onde $G_{ideq}(s)$ se expressa conforme (90), o qual representa a função de transferência do laço de controle interno em malha fechada. Onde $1/V_m$ é a função de transferência do PWM e V_m é a ondulação de tensão do sinal triangular de alta frequência.

$$G_{ideq}(s) = \frac{\frac{1}{V_m} \cdot C_{id}(s) \cdot G_{id}(s)}{1 + \frac{K_{id}}{V_m} \cdot C_{id}(s) \cdot G_{id}(s)} \quad (90)$$

4.5 CONSIDERAÇÕES DO CAPÍTULO

A técnica de média do circuito e modelagem média de interruptores permitiu a obtenção do modelo de valores médios em pequeno sinal do inversor integrado Cuk. Com base neste circuito foram obtidas as funções de transferências que definem o comportamento dinâmico do inversor proposto. A partir destas funções, serão projetados os controladores do sistema de controle retroalimentado de dois laços de corrente, utilizado no trabalho, a fim de garantir as características desejadas na corrente de saída e a estabilidade do sistema.

5 ANÁLISES DAS DIFERENTES CONFIGURAÇÕES DE MÓDULOS FV CONECTADAS AO INVERSOR E DIMENSIONAMENTO DE COMPONENTES

5.1 INTRODUÇÃO

Este capítulo apresenta uma comparação dos diferentes sistemas compostos por um conjunto de módulos FV conectados em série e/ou paralelo ao Inversor Integrado Cuk em conexão com a rede, com o objetivo de selecionar o sistema com as melhores características em termos de rendimento, geração de distorção harmônica na corrente injetada à rede e volume total. Estas comparações serão feitas a partir dos resultados de simulação obtidos de cada sistema em específico. Nas simulações serão considerados os elementos de perdas de potência dos componentes reativos e semicondutores a fim de realizar uma comparação mais precisa. Além disso, o sistema de controle retroalimentado, o algoritmo MPPT e o algoritmo de sincronismo também são utilizados, os quais serão apresentados detalhadamente no seguinte capítulo. A partir do sistema selecionado, os parâmetros elétricos do arranjo FV deste sistema serão utilizados para o dimensionamento dos componentes do inversor proposto, necessários para a implementação física deste.

5.2 CONFIGURAÇÕES DOS MÓDULOS FOTOVOLTAICOS

O modelo computacional dos arranjos FV foram realizados através do modelo matemático de um módulo FV, apresentado em De Brito *et al.* (2013), no qual foram utilizadas as características elétricas de um modelo de painel comercial, sendo este o modelo SRP-265-6PB do fabricante SERAPHIM. As características elétricas do modelo SRP-265-6PB são mostradas na Tabela 5.

Tabela 5 - Características elétricas do módulo SRP-265-6PB em STC.

Parâmetro Elétrico	Magnitude
Potência no MPP (P_{MPP})	265 W
Tensão no MPP (V_{MPP})	31,1 V
Corrente no MPP (I_{MPP})	8,53 A
Tensão circuito aberto (V_{oc})	38,3 V
Corrente curto-circuito (I_{sc})	8,83 A

Fonte: Elaboração do próprio autor.

A partir do modelo de painel escolhido, são definidos 7 tipos de configurações de módulos FV para ser estudadas, cujas características são apresentadas na Tabela 6.

Tabela 6 - Características dos arranjos FV empregados nas simulações.

Configuração	Quantidade	$V_{MPP}(V)$	$I_{MPP}(A)$	$P_{MPP}(W)$
	1	31,1	8,53	265
Série	2	62,2	8,53	530
	3	93,3	8,53	795
	4	124,4	8,53	1060
	5	155,5	8,53	1325
Paralelo	2	31,1	17,06	530
	3	31,1	25,59	795

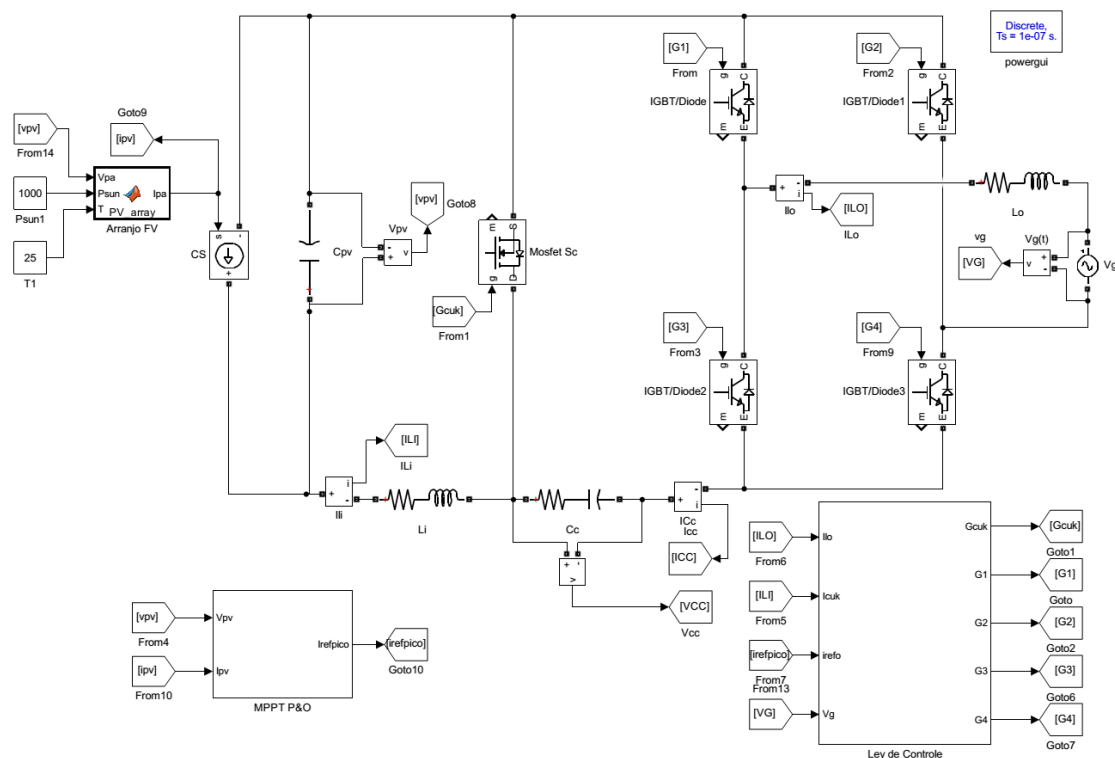
Fonte: Elaboração do próprio autor.

Os diferentes sistemas compostos pelos arranjos FV computacionais projetados para cada configuração de módulos FV da Tabela 6, conectados ao Inversor Integrado Cuk em conexão com a rede são simulados utilizando a ferramenta computacional do Matlab/Simulink, no qual são obtidos os principais resultados de simulação. Na Figura 40 é apresentado o circuito do inversor proposto, no qual foram utilizadas as técnicas de controle retroalimentado, o algoritmo MPPT e o algoritmo de sincronismo. O inversor foi projetado no ponto de máxima potência para cada configuração de módulos FV operando a uma frequência de chaveamento de 30 KHz, obtendo-se diferentes valores dos elementos reativos e um dimensionamento diferente do sistema de controle para cada caso. No entanto, os mesmos elementos semicondutores foram mantidos em cada caso, já que foram dimensionados para o arranjo FV com os maiores esforços de tensão e corrente.

O critério adotado no projeto do inversor para cada configuração de módulos FV foi a procuração de um sistema com baixa distorção harmônica na corrente injetada à rede, o qual atenda com a norma brasileira ABNT NBR 16149, utilizando componentes os menos volumosos possíveis a fim de diminuir o volume total do inversor.

As formas de onda que serão apresentadas são a tensão fornecida pelo arranjo FV, a potência de entrada fornecida pelo arranjo FV, a corrente injetada à rede e o seu respectivo espectro harmônico.

Figura 40 - Circuito do inversor integrado Cuk simulado no ambiente Matlab/Simulink.



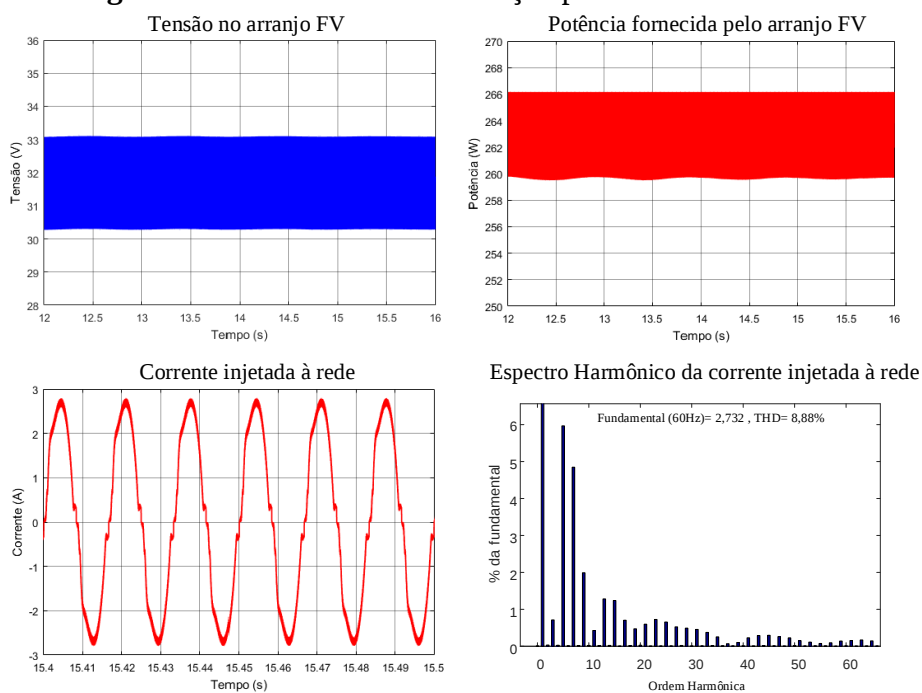
Fonte: Elaboração do próprio autor.

5.2.1 Formas de ondas dos arranjos FV

Arranjo FV de 1 módulo FV

As principais formas de onda são apresentadas na Figura 41.

Figura 41 - Resultados de simulação para um 1 módulo FV.

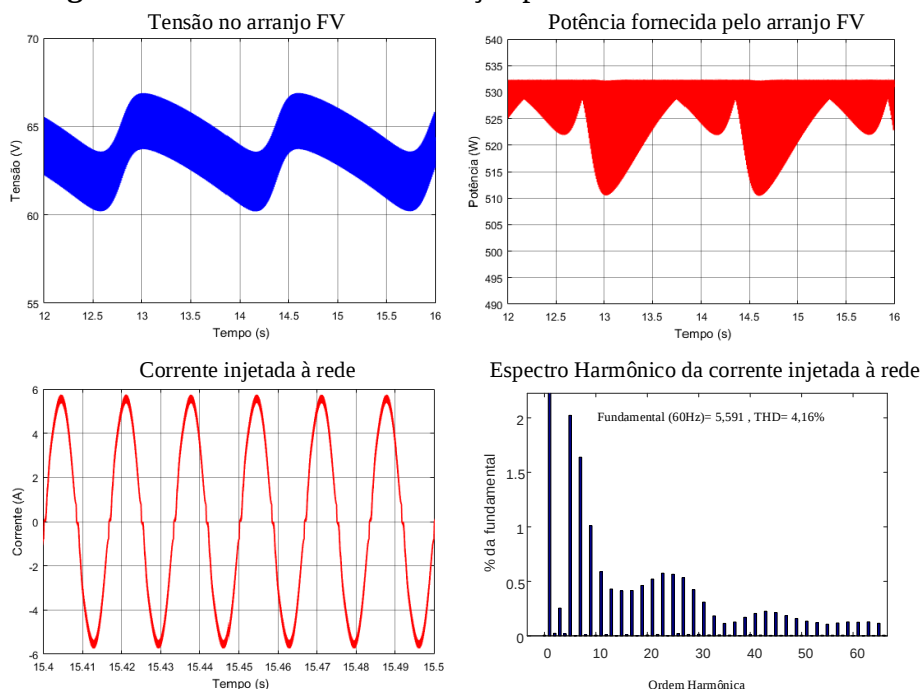


Fonte: Elaboração do próprio autor.

Arranjo FV de 2 módulos FV em série

As principais formas de onda são apresentadas na Figura 42.

Figura 42 - Resultados de simulação para 2 módulos FV em série.

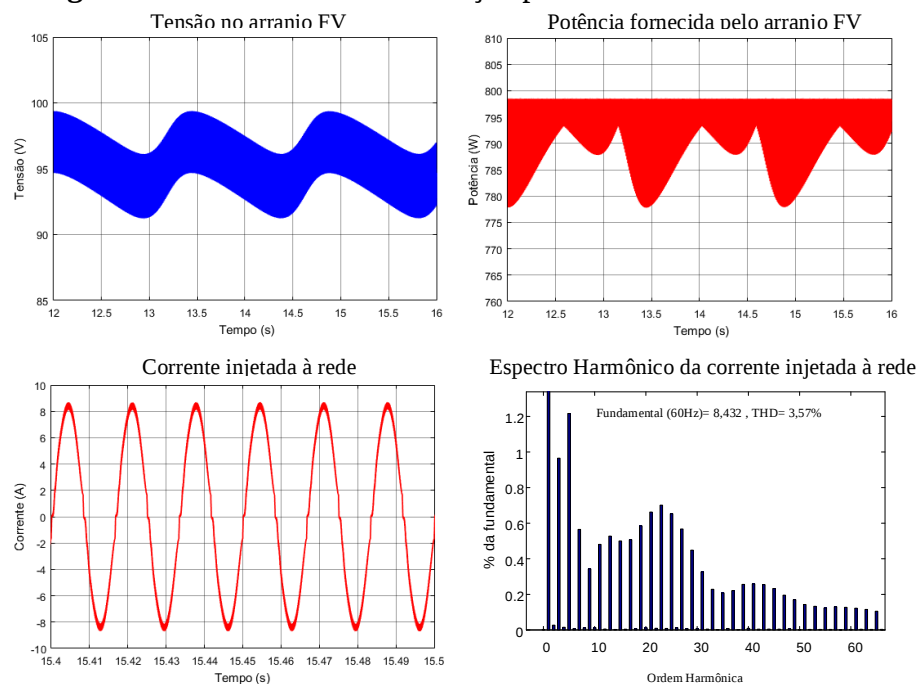


Fonte: Elaboração do próprio autor.

Arranjo FV de 3 módulos FV em série

As principais formas de onda são apresentadas na Figura 43.

Figura 43 - Resultados de simulação para 3 módulos FV em série.

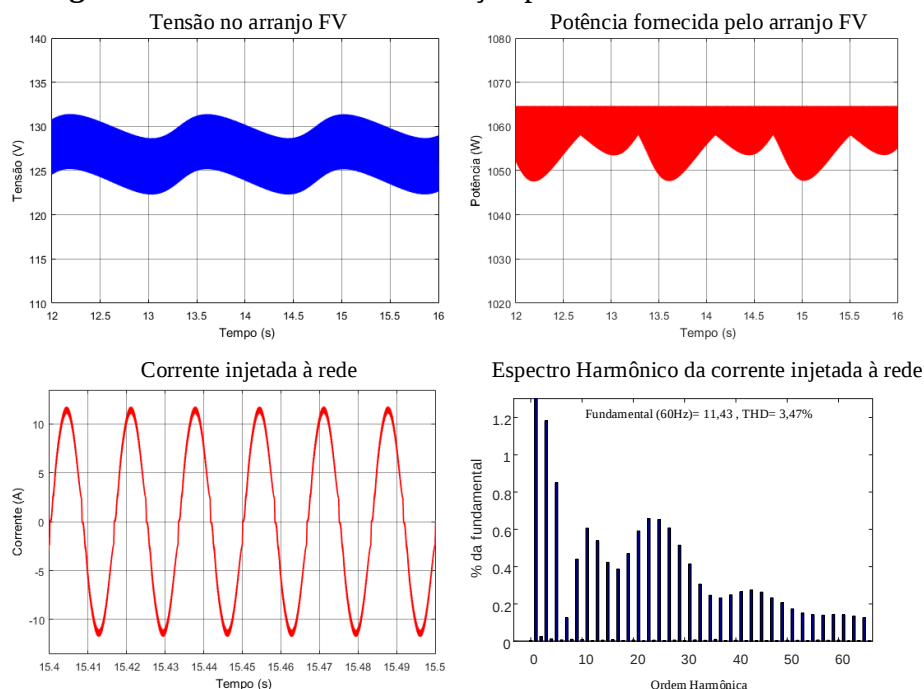


Fonte: Elaboração do próprio autor.

Arranjo FV de 4 módulos FV em série

As principais formas de onda são apresentadas na Figura 44.

Figura 44 - Resultados de simulação para 4 módulos FV em série.

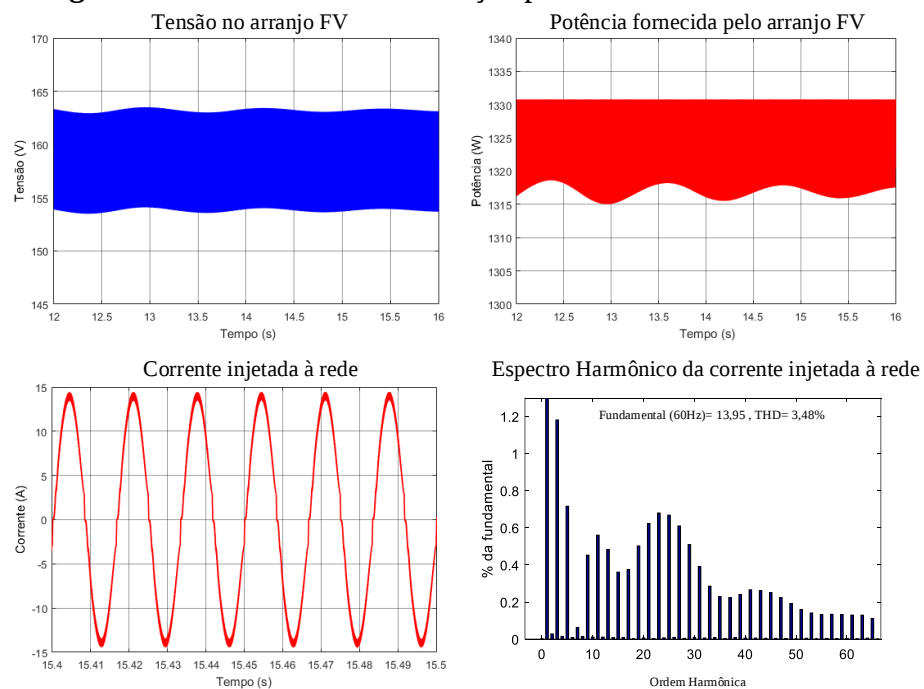


Fonte: Elaboração do próprio autor.

Arranjo FV de 5 módulos FV em série

As principais formas de onda são apresentadas na Figura 45.

Figura 45 - Resultados de simulação para 5 módulos FV em série.

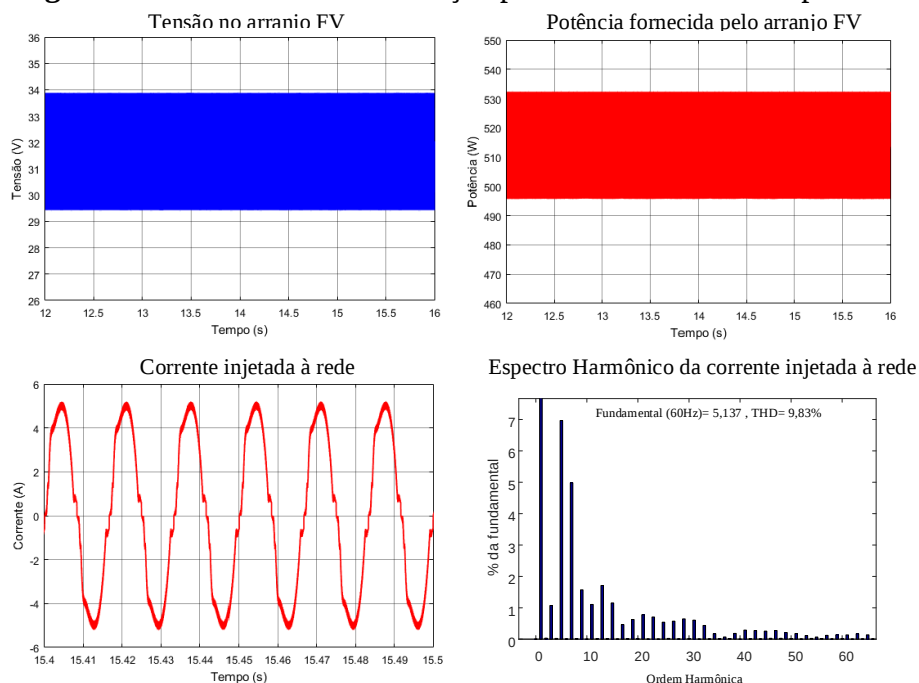


Fonte: Elaboração do próprio autor.

Arranjo FV de 2 módulos FV em paralelo

As principais formas de onda são apresentadas na Figura 46.

Figura 46 - Resultados de simulação para 2 módulos FV em paralelo.

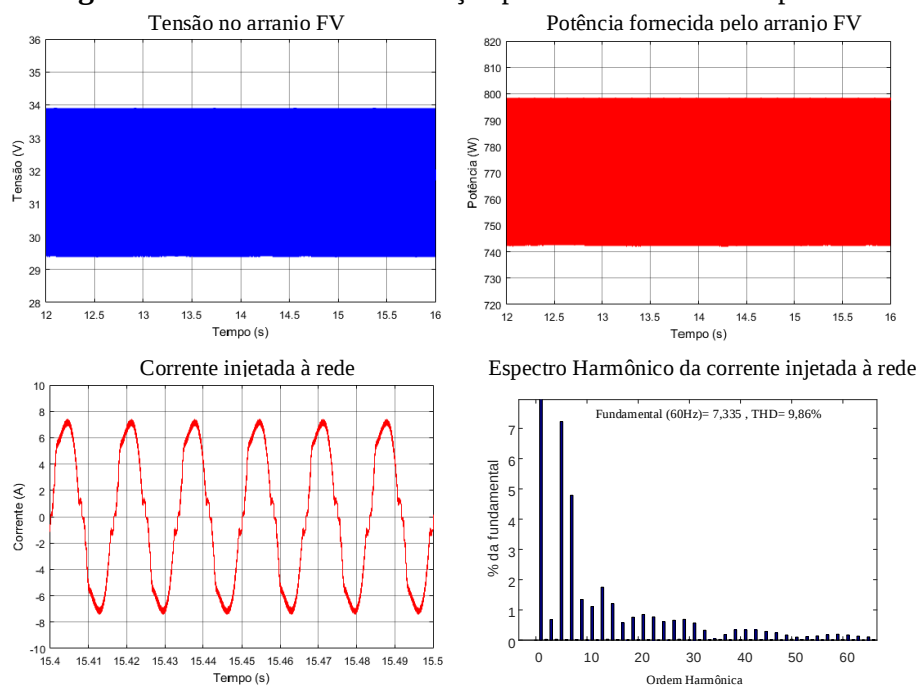


Fonte: Elaboração do próprio autor.

Arranjo FV de 3 módulos FV em paralelo

As principais formas de onda são mostradas apresentadas na Figura 47.

Figura 47 - Resultados de simulação para 3 módulos FV em paralelo.



Fonte: Elaboração do próprio autor.

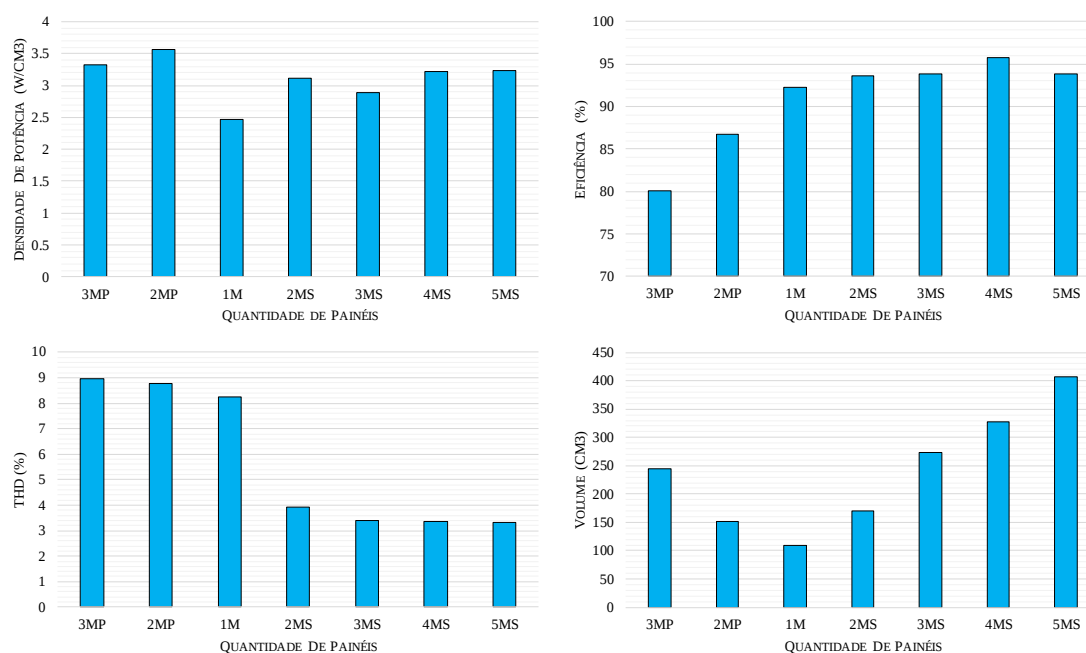
Das Figuras 41 a 47, pode-se notar que em algumas configurações se apresenta oscilações na tensão fornecida pelo arranjo FV. Isto é devido que o ajuste dos parâmetros no algoritmo MPPT, para estes casos, faz que a tensão de referência do algoritmo procure de forma rápida o valor da tensão no ponto de máxima através de perturbações impostas pelo algoritmo, originando estas oscilações na tensão de entrada em regime permanente. Este assunto do ajuste dos parâmetros do algoritmo MPPT será explicado detalhadamente no seguinte capítulo. Por outro lado, ao analisar os espectros harmônicos das correntes injetadas à rede para cada configuração de módulos de FV, verifica-se que o inversor ao trabalhar com uma configuração de módulos FV em paralelo não atinge cumprir com a norma brasileira ABNT NBR 16149 quanto aos níveis de distorção harmônica. Portanto, a utilização de estruturas em paralelo de módulos FV não é recomendável para o inversor proposto. No entanto, para configurações de módulos FV em série, o inversor conseguiu cumprir com a norma, sendo estas configurações possíveis candidatas para ser utilizadas na operação do inversor.

5.2.2 Comparações das configurações de módulos FV

A partir dos dados teóricos e de simulação obtidas para as diferentes configurações de módulos FV, foi realizada uma comparação das principais características destes sistemas, os quais são apresentadas na Figura 48. Os termos MP e MS representam as expressões de módulos em paralelo e módulos em série, respectivamente. O cálculo do rendimento do inversor foi obtido através do cálculo da potência de entrada e a potência de saída na simulação para cada configuração de módulos FV. Por outro lado, o cálculo do volume do inversor foi realizado aproximadamente através da soma dos volumes dos componentes que compõem o inversor para cada caso. Por tanto, a partir do cálculo do volume do inversor e a potência fornecida em cada configuração de módulos FV foi calculada a densidade de potência do inversor para cada caso.

Como foi mencionado anteriormente, as configurações de módulos FV em série permitem atender com a norma brasileira ABNT NBR 16149, sendo a configuração de 4 módulos FV em série a estrutura de melhores características quanto o rendimento e densidade de potência do inversor, tal como se pode observar na Figura 48. Por tanto, esta configuração é escolhida neste trabalho de dissertação como o arranjo FV de entrada para a operação do Inversor Integrado Cuk, a partir do qual serão dimensionados os componentes do inversor.

Figura 48 - Comparações das principais características das configurações de módulos FV.



Fonte: Elaboração do próprio autor.

5.3 DIMENSIONAMENTO DOS COMPONENTES DO INVERSOR

A partir da configuração de módulos FV escolhida, são definidos os dados de projeto do inversor, apresentados na Tabela 7. O projeto do inversor se realizará no ponto de máxima potência do arranjo FV.

Tabela 7 - Dados gerais de projeto do inversor integrado Cuk.

Parâmetro Elétrico	Magnitude
Potência de entrada (P_{in})	1060 W
Tensão de entrada (V_{in})	124,4 V
Frequência de chaveamento (f_s)	30 KHz
Tensão eficaz da rede ($V_{o\ ef}$)	127 V
Frequência da rede (f_o)	60 Hz
Ondulação de corrente no indutor L_i (ΔI_{Li})	16% $\bar{I}_{Li\ máx}$
Ondulação de corrente no indutor L_o (ΔI_{Lo})	7% $\bar{I}_{Li\ máx}$
Ondulação de tensão no capacitor C_c (ΔV_{Cc})	46% $\bar{V}_{Cc\ máx}$
Ondulação de tensão no capacitor C_{pv} (ΔV_{Cpv})	9% V_{MPP}

Fonte: Elaboração do próprio autor.

O dimensionamento dos componentes reativos e semicondutores do inversor é realizado em base aos parâmetros elétricos apresentados na Tabela 4, os quais são calculados através dos dados da Tabela 7.

5.3.1 Dimensionamento dos componentes reativos

5.3.1.1 Dimensionamento dos capacitor C_c e C_{pv}

Os principais parâmetros elétricos dos capacitores são apresentados na Tabela 8.

Tabela 8 - Parâmetros elétricos dos capacitores C_c e C_{pv} .

Componente	Parâmetro Elétrico	Magnitude
Capacitor C_c	Capacitância (C_c)	1,68 μ F
	Corrente eficaz ($I_{Cc\ ef}$)	9,24 A
	Tensão máxima ($V_{Cc\ máx}$)	375,45 V
Capacitor C_{pv}	Capacitância (C_{pv})	2 mF
	Corrente eficaz ($I_{Cpv\ ef}$)	6,03 A
	Tensão máxima ($V_{Cpv\ máx}$)	124,4 V

Fonte: Elaboração do próprio autor.

Conforme parâmetros elétricos da Tabela 8, são escolhidos 8 capacitores em paralelo do modelo B32653A6224 do fabricante TDK para o projeto do capacitor C_c . Por outro lado, para o projeto do capacitor C_{pv} são escolhidos 2 capacitores em paralelo do modelo B43541E2108 do fabricante TDK.

5.3.1.2 Dimensionamento dos indutores

No projeto dos indutores são utilizados núcleos de ferrite tipo EE do fabricante THORNTON, enrolados com fios de cobre. As técnicas para projetar os indutores são baseadas conforme Mclyman (2011).

Dimensionamento dos fios de cobre

A fim de evitar o efeito peculiar (*Skin effect*), projeta-se um fio de cobre com diâmetro menor ao parâmetro diâmetro *Skin*. Este parâmetro se calcula conforme (91).

$$D_{skin} = \frac{13,24}{\sqrt{f_s}} \text{ cm} \quad (91)$$

Então para o projeto do fio de cobre deve-se cumprir:

$$D_{Cu} < 0,7644 \text{ mm}$$

A partir da condição anterior, escolhe-se o fio de cobre AWG 23, cujas características geométricas mais relevantes são:

$$A_{AWG23} = 0,26 \text{ mm}^2; D_{AWG23} = 0,57 \text{ mm}$$

Dimensionamento dos núcleos de ferrite

Para o projeto dos núcleos de ferrite são utilizados os parâmetros elétricos dos indutores de entrada e saída, os quais são apresentados na Tabela 9. Além disso, utilizara-se um tipo de cobre com uma densidade de corrente máxima ($J_{\text{máx}}$) de 400 A/cm^2 e um tipo de ferrite com uma densidade de fluxo magnético de saturação (B_{sat}) de $0,35 \text{ T}$, os quais se encontram disponíveis no laboratório.

Tabela 9 - Parâmetros elétricos para o dimensionamento dos núcleos de ferrite.

Componente	Parâmetro Elétrico	Magnitude
Indutor L_i	Indutância (L_i)	898,47 μH
	Corrente máxima ($I_{Li \text{ máx}}$)	18,41 A
	Corrente média ($\bar{I}_{Li}$)	8,52 A
	Corrente eficaz ($\bar{I}_{Li \text{ ef}}$)	10,44 A
Indutor L_o	Indutância (L_o)	2,97 mH
	Corrente máxima ($I_{Lo \text{ máx}}$)	12,22 A
	Corrente eficaz ($\bar{I}_{Lo \text{ ef}}$)	8,35 A

Fonte: Elaboração do próprio autor.

Dimensionamento do indutor de entrada

A escolha do núcleo de ferrite é realizada através da equação de projeto (92).

$$A_p = \frac{L \cdot I_{\text{máx}}^2 \cdot 10^4}{B_m \cdot J \cdot K_u} \text{ cm}^4 \quad (92)$$

Considerando um fator de utilização $K_u = 0,4$ e substituindo os parâmetros elétricos da Tabela 9 em (92) se obtém:

$$A_{pLi} = 54,378 \text{ cm}^4$$

Portanto, escolhe-se o núcleo de ferrite tipo EE-65/33/52, cujas características geométricas mais relevantes são:

$$A_e = 10,58 \text{ cm}^2; A_w = 5,33 \text{ cm}^2; G = 4,4 \text{ cm}; MLT = 19,18 \text{ cm}$$

Onde A_e é a área efetiva transversal, A_w é a área da janela disponível, G é a longitude de bobinado e MLT (*Mean Length Turn*) é a longitude do caminho médio de uma espira.

O número de espiras mínimo e máximo é calculado conforme (93).

$$N_{min} = \frac{L \cdot I_{máx}}{B_{sat} \cdot A_e}; N_{máx} = \frac{J \cdot A_w \cdot S_3 \cdot S_2}{I_{ef}} \quad (93)$$

Onde S_2 é o fator de preenchimento e S_3 é o fator de utilização da janela, sendo os valores típicos utilizados 0,6 e 0,75, respectivamente. Substituindo os valores em (93) se obtém:

$$N_{Li \text{ mín}} = 45 \text{ voltas}; N_{Li \text{ máx}} = 91 \text{ voltas}$$

No projeto do indutor é utilizado $N = 60$ voltas. Por outro lado, o entreferro é calculado conforme (94).

$$l_g = \frac{(0,4) \cdot \pi \cdot N^2 \cdot A_e \cdot 10^{-8}}{L} \text{ cm} \quad (94)$$

$$l_g = 0,533 \text{ cm}$$

Para um núcleo tipo EE, o entreferro é dividido em cada perna, resultando:

$$l_{g \text{ Li}} = 2,665 \text{ mm}$$

O fator de fluxo de expansão é calculado conforme (95).

$$F = 1 + \frac{l_g}{\sqrt{A_e}} \ln \left(\frac{2 \cdot G}{l_g} \right) \quad (95)$$

$$F_{Li} = 1,4595$$

Uma vez obtida o fator de fluxo de expansão, calcula-se o novo número de espiras conforme (96).

$$N_n = \sqrt{\frac{L \cdot l_g}{(0,4) \cdot \pi \cdot A_e \cdot F \cdot 10^{-8}}} \quad (96)$$

$$N_{n \text{ Li}} = 50 \text{ voltas}$$

O cálculo do número de fios de cobre em um Litz é realizado conforme (97).

$$N_{Litz} = \frac{A_{Litz}}{A_{AWG}} = \frac{I_{ef}}{J \cdot A_{AWG}} \quad (97)$$

$$N_{Litz Li} = 10$$

O cálculo da resistência do Litz é realizado conforme (98).

$$R = \rho_{cu} \cdot N \cdot \frac{MLT}{N_{Litz} \cdot A_{AWG}} \quad (98)$$

$$R_{Li} = 63,59 \text{ m}\Omega$$

A Tabela 10 apresenta um resumo dos dados de projeto do indutor de entrada L_i .

Tabela 10 - Resumo dos dados de projeto do indutor L_i .

Parâmetros	Magnitude
Fio de cobre a usar	AWG 23
Números de fios de cobre (N_{Litz})	10
Núcleo de ferrite a usar	EE – 65/33/52
Número de espiras	50
Entreferro	2,665 mm
Resistencia série (R_{Li})	63,59 mΩ

Fonte: Elaboração do próprio autor.

Dimensionamento do núcleo de ferrite do indutor de saída

O indutor de saída é dividido em dois indutores em série idênticos, portanto, projeta-se dois indutores de $L_{o1} = L_{o2} = 1,485 \text{ mH}$. Para a escolha do núcleo de ferrite é utilizada a equação (92), obtendo-se:

$$A_{pLo} = 39,6 \text{ cm}^4$$

Portanto, escolhe-se o núcleo de ferrite tipo EE-65/33/39, cujas características geométricas mais relevantes são:

$$A_e = 7,98 \text{ cm}^2; A_w = 5,33 \text{ cm}^2; G = 4,4 \text{ cm}; MLT = 16,58 \text{ cm}$$

O número de espiras mínimo e máximo é calculado conforme (93), obtendo-se:

$$N_{Lo \text{ mín}} = 65 \text{ voltas}; N_{Lo \text{ máx}} = 114 \text{ voltas}$$

No projeto do indutor é utilizado $N = 90$ voltas. O entreferro é calculado conforme (94) e considerando que é dividido em cada perna.

$$l_{gLo} = 2,735 \text{ mm}$$

O fator de fluxo de expansão é calculado conforme (95).

$$F_{Lo} = 1,5379$$

Calcula-se o novo número de espiras conforme (96) e o número de fios de cobre em um Litz conforme (97).

$$N_{nLo} = 73 \text{ voltas} ; N_{LitzLo} = 8$$

O cálculo da resistência do Litz é realizado conforme (98).

$$R_{Lo} = 0,1 \Omega$$

A Tabela 11 apresenta um resumo dos dados de projeto dos indutores L_{o1} e L_{o2} .

Tabela 11 - Resumo dos dados de projeto dos indutores L_{o1} e L_{o2} .

Parâmetros	Magnitude
Fio de cobre a usar	AWG 23
Números de fios de cobre (N_{Litz})	8
Núcleo de ferrite a usar	EE – 65/33/39
Número de espiras	73
Entreferro	2,735 mm
Resistencia série (R_{Lo})	0,1 Ω

Fonte: Elaboração do próprio autor.

5.3.2 Dimensionamento dos componentes semicondutores

Os principais parâmetros elétricos das chaves são apresentados na Tabela 12.

Tabela 12 - Parâmetros elétricos das chaves.

Componente	Parâmetro Elétrico	Magnitude
Chave S_c	Corrente eficaz ($I_{Sc\text{ ef}}$)	13,94 A
	Tensão máxima ($V_{Sc\text{ máx}}$)	375,45 V
Chaves $S_{1,2,3,4}$	Corrente eficaz ($I_{S\text{ ef}}$)	4,35 A
	Corrente média ($\bar{I}_S$)	1,94 A
	Tensão máxima ($V_{S\text{ máx}}$)	375,45 V
Diodos $D_{1,2,3,4}$	Corrente média ($\bar{I}_D$)	1,94 A
	Corrente máxima ($I_{D\text{ máx}}$)	15,31 A

Fonte: Elaboração do próprio autor.

Conforme parâmetros elétricos da Tabela 12, é escolhido o Mosfet SPW47N60C3 do fabricante Infineon para o projeto da chave S_c , enquanto é IGBT G7N60A4D do fabricante Fairchild é escolhido para o projeto das chaves S_1 , S_2 , S_3 e S_4 .

5.3.3 Perdas de potência nos componentes reativos e semicondutores

5.3.3.1 Perdas de potência nos indutores

As perdas de potência em um indutor são dadas pelas perdas por condução, perdas por correntes de Foucault e perdas por Histerese.

$$P_L = P_{Cu} + P_f + P_h = I_{L\,ef}^2 \cdot R_L + (k_{Fe} \cdot f^m \cdot B_{máx}^n) \cdot W_{Fe} \quad (99)$$

Onde W_{Fe} é o peso do núcleo e k_{Fe} , m e n são constantes dependentes do tipo de material do núcleo. No trabalho, devido que a componente de baixa frequência contém a maior parte da energia nos indutores, as perdas por correntes de Foucault e perdas por Histereses são desprezíveis em comparação as perdas por condução. Portanto, substituindo os valores conhecidos em (99), obtém-se:

$$P_{Li} = 6,93 \, W; P_{Lo1} = P_{Lo2} = 6,972 \, W$$

5.3.3.2 Perdas de potência nos capacitores

A perda de potência por condução em um capacitor está dada por:

$$P_C = I_{C\,ef}^2 \cdot R_C \quad (100)$$

De acordo a folha técnica dos capacitores, as resistências séries equivalentes do capacitor C_c e C_{pV} tem os valores de 3,014 mΩ e 40 mΩ, respectivamente. Substituindo os valores conhecidos em (100), obtém-se:

$$P_{Cc} = 0,258 \, W; P_{CpV} = 1,454 \, W$$

5.3.3.3 Perdas de potência nas chaves

Conforme Canesin (2009), as perdas de potência por condução e comutação em um Mosfet e um IGBT são definidas como:

$$P_M = R_{DS(on)} \cdot I_{M\,ef}^2 + V_{SD} \cdot \bar{I}_D + \left(\frac{f}{2} \cdot V_{DS(off)} \cdot I_{M\,ef} \cdot (t_{on} + t_{off}) \right) \quad (101)$$

$$P_{IGBT} = V_{CE(sat)} \cdot \bar{I}_C + V_{SD} \cdot \bar{I}_D + \left(\frac{f}{2} \cdot V_{CE(off)} \cdot I_{C\,ef} \cdot (t_{on} + t_{off}) \right) \quad (102)$$

O cálculo aproximado das perdas nas chaves de baixa frequência ($f = 60 \text{ Hz}$) são calculadas a partir dos parâmetros elétricos da Tabela 12 e os parâmetros elétricos da folha técnica do IGBT G7N60A4D ($t_{on} = 22 \text{ ns}$; $t_{off} = 145 \text{ ns}$; $V_{SD} = 2,4 \text{ V}$; $V_{CE(sat)} = 1,9 \text{ V}$).

Perdas por condução:

$$P_{cond S_1, S_2} = V_{CE(sat)} \cdot \bar{I}_C + V_{SD} \cdot \bar{I}_D = 8,342 \text{ W}$$

Perdas por comutação:

$$P_{com S_1, S_2} = \frac{f}{2} \cdot V_{CE(off)} \cdot I_{C ef} \cdot (t_{on} + t_{off}) = 0,0000523 \text{ W}$$

Perdas totais nas chaves de baixa frequência:

$$P_{S1} = P_{S2} = 8,342 \text{ W}$$

Similarmente, para o cálculo aproximado das perdas das chaves de alta frequência ($f = 30 \text{ KHz}$) são utilizados os parâmetros elétricos das folhas técnicas do IGBT G7N60A4D e o Mosfet SPW47N60C3 ($t_{on} = 45 \text{ ns}$; $t_{off} = 119 \text{ ns}$; $V_{SD} = 1 \text{ V}$; $R_{DS(150^\circ\text{C})} = 0,16 \Omega$).

Perdas por condução:

$$P_{cond S_3, S_4} = V_{CE(sat)} \cdot \bar{I}_C + V_{SD} \cdot \bar{I}_D = 8,342 \text{ W}$$

$$P_{cond S_c} = R_{DS(on)} \cdot I_{M ef}^2 + V_{SD} \cdot \bar{I}_D = 31,092 \text{ W}$$

Perdas por comutação:

$$P_{com S_3, S_4} = \frac{f}{2} \cdot V_{CE(off)} \cdot I_{C ef} \cdot (t_{on} + t_{off}) = 0,0262 \text{ W}$$

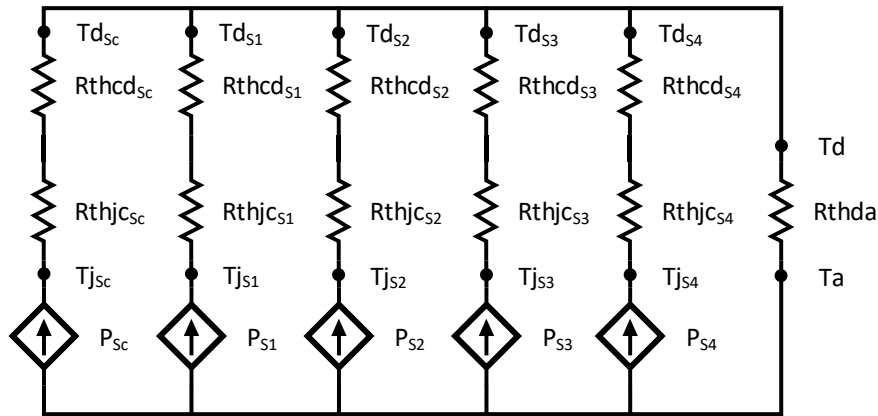
$$P_{com S_c} = \frac{f}{2} \cdot V_{DS(off)} \cdot I_{M ef} \cdot (t_{on} + t_{off}) = 12,875 \text{ W}$$

Perdas totais nas chaves de alta frequência:

$$P_{S3} = P_{S4} = 8,37 \text{ W}; P_{S_c} = 43,97 \text{ W}$$

5.3.4 Cálculo térmico do inversor

O cálculo térmico tem como finalidade assegurar que a temperatura de junção dos semicondutores permaneça dentro do intervalo permitido pelo fabricante. O modelo térmico dos semicondutores pode ser expresso analogamente a um esquema de um circuito elétrico, tal como se apresenta na Figura 49. Considera-se para o trabalho, a utilização de um único dissipador para a dissipação de calor de todas as chaves do inversor.

Figura 49 - Modelo térmico dos semicondutores.

Fonte: Elaboração do próprio autor.

Na Figura 49, T_j é a temperatura de junção, T_d é a temperatura do dissipador, T_a é a temperatura do ambiente, R_{thjc} é a resistência térmica junção-encapsulamento, R_{thcd} é a resistência térmica encapsulamento-dissipador, R_{thda} é a resistência térmica dissipador-ambiente e P_s é a potência dissipada pelo semiconductor. A resistência térmica R_{thcd} se considerará com um valor de $0,75 \text{ } ^\circ\text{C/W}$, enquanto as resistências térmicas R_{thjcSc} e $R_{thjcS1,2,3,4}$, de acordo as folhas técnicas das chaves, têm os valores de $0,3 \text{ } ^\circ\text{C/W}$ e $2 \text{ } ^\circ\text{C/W}$, respectivamente. O cálculo da resistência térmica R_{thda} é realizada conforme (103).

$$R_{thda} = \frac{\min(T_{dSc}, T_{dS1}, T_{dS2}, T_{dS3}, T_{dS4}) - T_a}{P_{Sc} + P_{S1} + P_{S2} + P_{S3} + P_{S4}} \quad (103)$$

Para o cálculo da temperatura mínima no dissipador, estabelece-se um valor de temperatura de junção de operação, sendo neste caso $T_j = 125^\circ\text{C}$. A partir da Figura 49 se obtém os diferentes valores de T_d , sendo o mínimo correspondente para a chave S_c .

$$T_{dSc} = T_{jSc} - (R_{thjcSc} + R_{thcd}) \cdot P_{Sc}$$

$$T_{dSc} = 78,83 \text{ } ^\circ\text{C}$$

Considerando $T_a = 30 \text{ } ^\circ\text{C}$, substitui-se os valores em (103), obtendo-se:

$$R_{thda} = 0,631 \text{ } ^\circ\text{C/W}$$

Portanto, escolhe-se o dissipador HS 26374 do fabricante HS Dissipadores, o qual tem as seguintes características:

$$R_{thda} = 0,57 \text{ } ^\circ\text{C/W/4"}; \text{ Comprimento} = 147 \text{ mm}; \text{ Altura} = 74,4 \text{ mm}$$

Utilizando a tabela do fator de correção de comprimento do fabricante, obtém-se o novo valor da resistência térmica do dissipador, sendo este fator igual a 0,86 para um comprimento de 150 mm.

$$R_{thda\ novo} = R_{thda} \cdot f_{comprimento}$$

$$R_{thda\ novo} = 0,49\ ^\circ C/W$$

Portanto, ao projetar um dissipador com um valor de resistência térmica menor ao valor teórico, assegura-se a operação das chaves a uma temperatura de junção menor ao valor estabelecido de $T_j = 125^\circ C$, permitindo o correto funcionamento das chaves.

5.3.5 Rendimento teórico do inversor

O cálculo do rendimento do inversor é realizado conforme (104).

$$\eta_{inversor} = \frac{P_o}{P_{in}} = \frac{P_{in} - P_{perda\ total}}{P_{in}} \cdot 100\% \quad (104)$$

Onde a perda total de potência no inversor é calculada como:

$$P_{perda\ total} = P_{Li} + P_{Lo1} + P_{Lo2} + P_{C_{PV}} + P_{C_c} + P_{Sc} + P_{S1} + P_{S2} + P_{S3} + P_{S4}$$

$$P_{perda\ total} = 99,98\ W$$

Substituindo em (104), obtém-se:

$$\eta_{inversor} = 90,57\ \%$$

5.4 CONSIDERAÇÕES DO CAPÍTULO

Neste capítulo foi apresentado os resultados de simulação de diferentes configurações de módulos FV conectados ao inversor proposto em conexão à rede. Realizou-se uma comparação destes sistemas quanto a geração de distorção harmônica na corrente de saída, rendimento, volume total e densidade potência do inversor, no qual foi escolhida a configuração de 4 módulos FV em série como arranjo FV de entrada do inversor, devido às boas características que se obtém no inversor. A partir da configuração escolhida foram dimensionados os diferentes componentes que compõem o inversor, tendo em conta a disponibilidade de ditos componentes no laboratório.

6 PROJETO DO SISTEMA DE CONTROLE E RESULTADOS DE SIMULAÇÃO

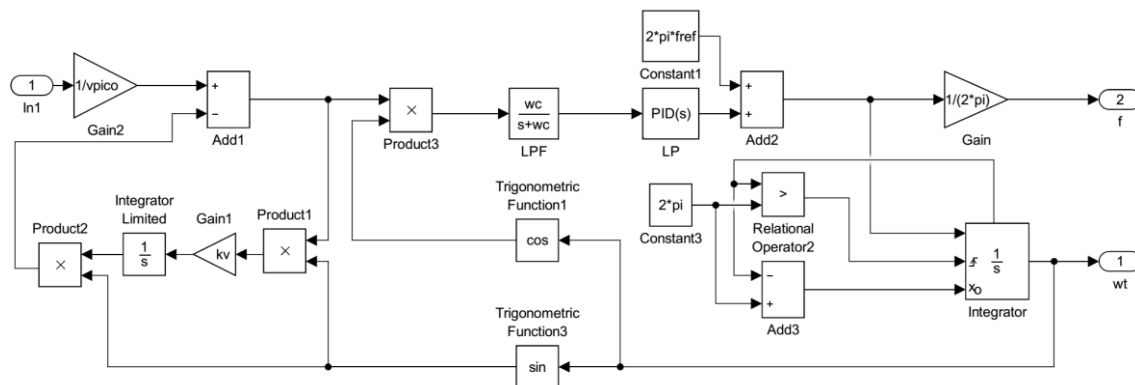
6.1 INTRODUÇÃO

Este capítulo apresenta os esquemas e projetos dos controladores que compõem o sistema de controle do Inversor Integrado Cuk (laços de controle retroalimentados, algoritmo MPPT, algoritmo de sincronismo, método de anti-ilhamento), baseado nos dados de projeto e valores obtidos da configuração de módulos FV escolhida. Além disso, os principais resultados de simulação de cada controlador também são apresentados, a fim de verificar a sua correta operação em relação aos objetivos do trabalho.

6.2 ALGORITMO DE SINCRONISMO

O algoritmo de sincronismo utilizado no trabalho consiste em uma estrutura geral do EPLL (*Enhanced Phase Locked Loop*). O esquema do EPLL, apresentado na Figura 50, possui como entrada a tensão da rede elétrica e como saídas o valor da frequência da rede e um sinal tipo rampa sincronizada em frequência e fase com a rede.

Figura 50 - Esquema do EPLL no ambiente do Matlab/Simulink.



Fonte: Elaboração do próprio autor.

A partir da Figura 50 são obtidas as funções de transferência da amplitude $G_a(s)$ e ângulo-fase $G_\theta(s)$, utilizando a análise feita em Zhang *et al.* (2017).

$$G_a(s) = \frac{0,5 \cdot K_v \cdot V_{gm}}{s + 0,5 \cdot K_v \cdot V_{gm}} \quad (105)$$

$$G_\theta(s) = 0,5 \cdot V_{gm} \frac{K_D s^2 + K_P s + K_I}{(1 + 0,5 \cdot K_D \cdot V_{gm}) s^2 + 0,5 \cdot K_p \cdot V_{gm} \cdot s + 0,5 \cdot V_{gm} \cdot K_I} \quad (106)$$

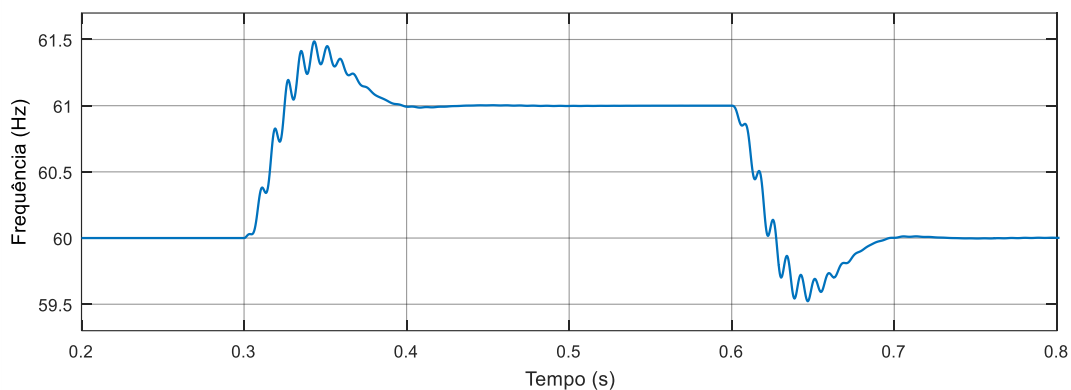
Onde V_{gm} é a amplitude nominal normalizada da rede, K_v é o ganho do integrador do controle da amplitude normalizada, K_D , K_I , K_P são constantes derivativa, integral e proporcional do controlador PID do controle de ângulo-fase. Conforme (105) e (106), além de considerar $V_{gm} = 1$, projeta-se os ganhos dos controlares e a frequência de corte do filtro passa baixa, a fim de obter um tempo de sincronização menor a 0,3s.

$$K_D = 2; K_I = 3200; K_P = 180; K_v = 76; w_c = 37,7 \text{ rad/s}; f_{ref} = 60 \text{ Hz}$$

6.2.1 Resultados de Simulação

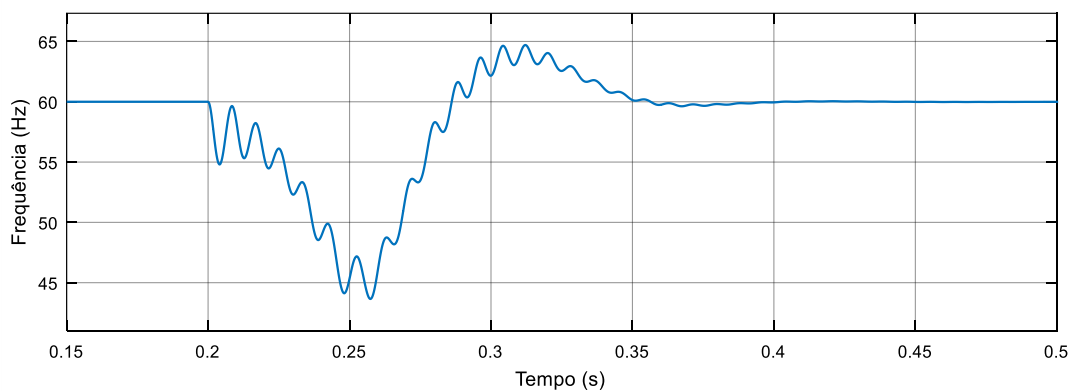
Utilizando a ferramenta computacional Matlab/Simulink, os principais resultados do EPLL projetado, diante das variações de frequência, fase e amplitude, são obtidos. Em um primeiro caso, foi aplicado perturbações na frequência da rede de ± 1 Hz nos instantes de tempo 0,3s e 0,6s, tal como se apresenta na Figura 51, obtendo-se tempos de sincronização de 0,095s (aproximadamente 6 ciclos de rede).

Figura 51 - Resposta do EPLL diante de uma variação de frequência de ± 1 Hz.



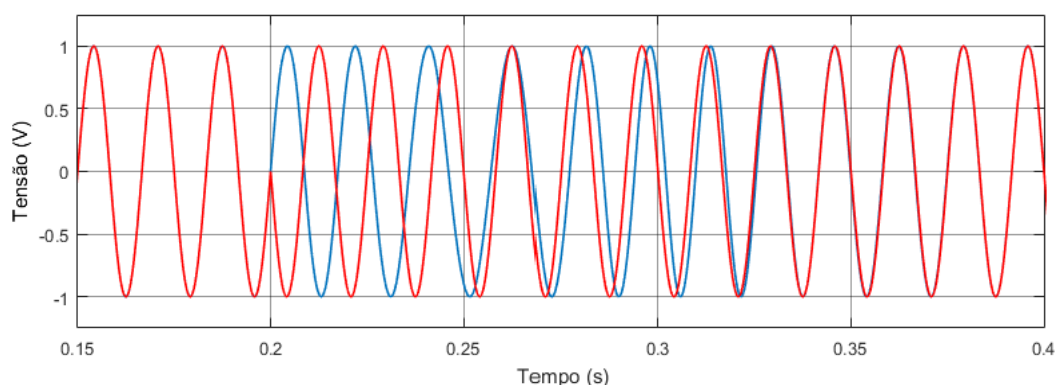
Fonte: Elaboração do próprio autor.

Figura 52 - Resposta do EPLL diante de uma variação de fase de 180° .



Fonte: Elaboração do próprio autor.

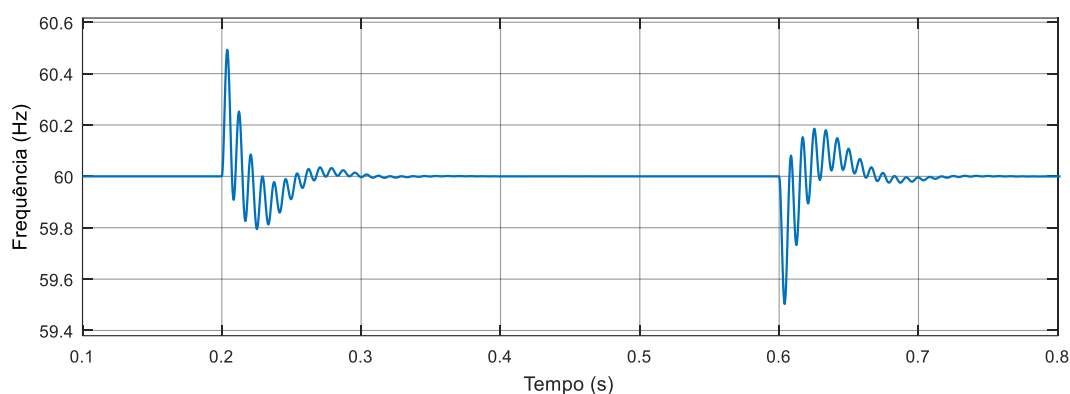
Figura 53 - Sincronização do sinal de referência do EPLL (sinal azul) com a tensão da rede (sinal vermelho) diante de uma variação de fase de 180° .



Fonte: Elaboração do próprio autor.

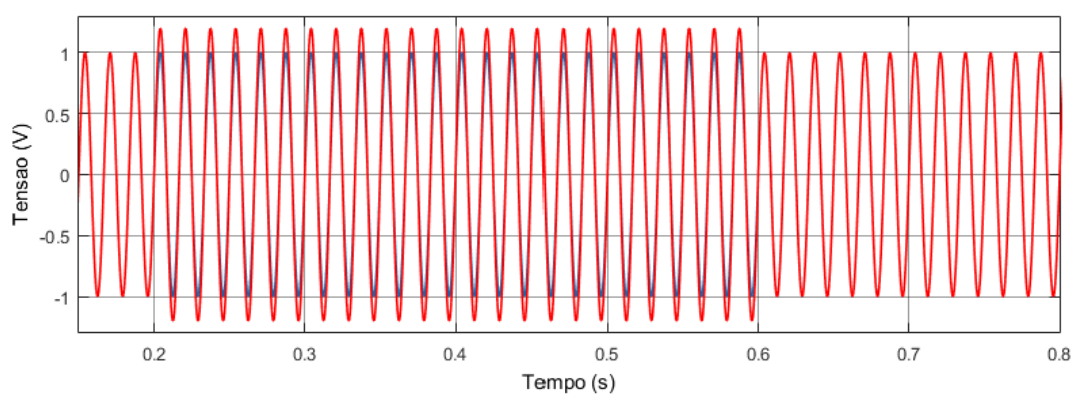
Em um segundo caso, foi aplicado uma perturbação de defasagem de 180° na tensão da rede no instante de tempo de 0,2s, tal como se apresenta na Figura 52. A resposta do EPLL diante desta perturbação é apresentada na Figura 53, obtendo-se um tempo de sincronização de 0,15s.

Figura 54 - Resposta do EPLL diante de uma variação de amplitude de $\pm 0,2$ p.u.



Fonte: Elaboração do próprio autor.

Figura 55 - Sincronização do sinal de referência do EPLL (sinal azul) com a tensão da rede (sinal vermelho) diante de uma variação de amplitude de $\pm 0,2$ p.u.



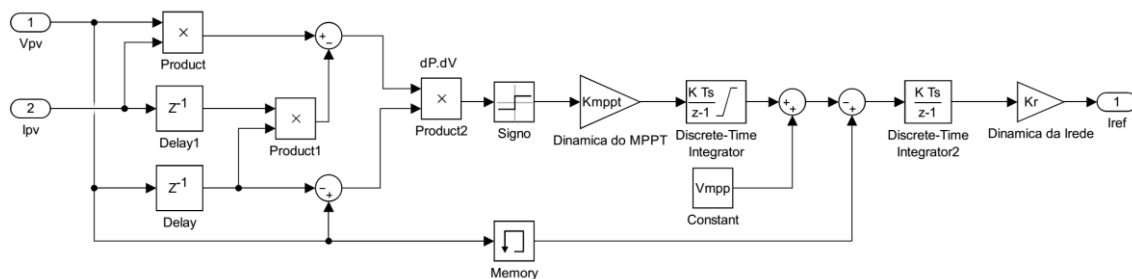
Fonte: Elaboração do próprio autor.

Em último caso, foi aplicado uma perturbação de amplitude de $\pm 0,2$ p.u (*per unit*) na tensão da rede nos instantes de tempo de 0,2s e 0,6s, tal como se apresenta na Figura 54. A resposta do EPLL diante desta perturbação é apresentada na Figura 55, obtendo-se tempos de sincronização de 0,14s.

6.3 ALGORITMO MPPT

No trabalho, o algoritmo MPPT utilizado consiste em uma variante do método de Perturbação e Observação (P&O), cujo esquema de simulação foi obtido do trabalho de De Brito (2013), o qual é apresentado na Figura 56. Este algoritmo cumpre com duas funções: o ajuste da tensão de referência V_{MPP} ao valor da tensão no MPP através de um passo fixo e, por outro lado, o ajuste da variável I_{ref} até fazer operar o arranjo FV perto do MPP através de um passo variável. A partir da Figura 56 são obtidas as seguintes equações de diferenças:

Figura 56 - Esquema do algoritmo P&O no ambiente do Matlab/Simulink.



Fonte: Elaboração do próprio autor.

$$e_{mppt}[k + 1] = e_{mppt}[k] + K_{mppt} \cdot T_a \cdot \text{sgn}(dP_{PV}[k] \cdot dV_{PV}[k]) \quad (107)$$

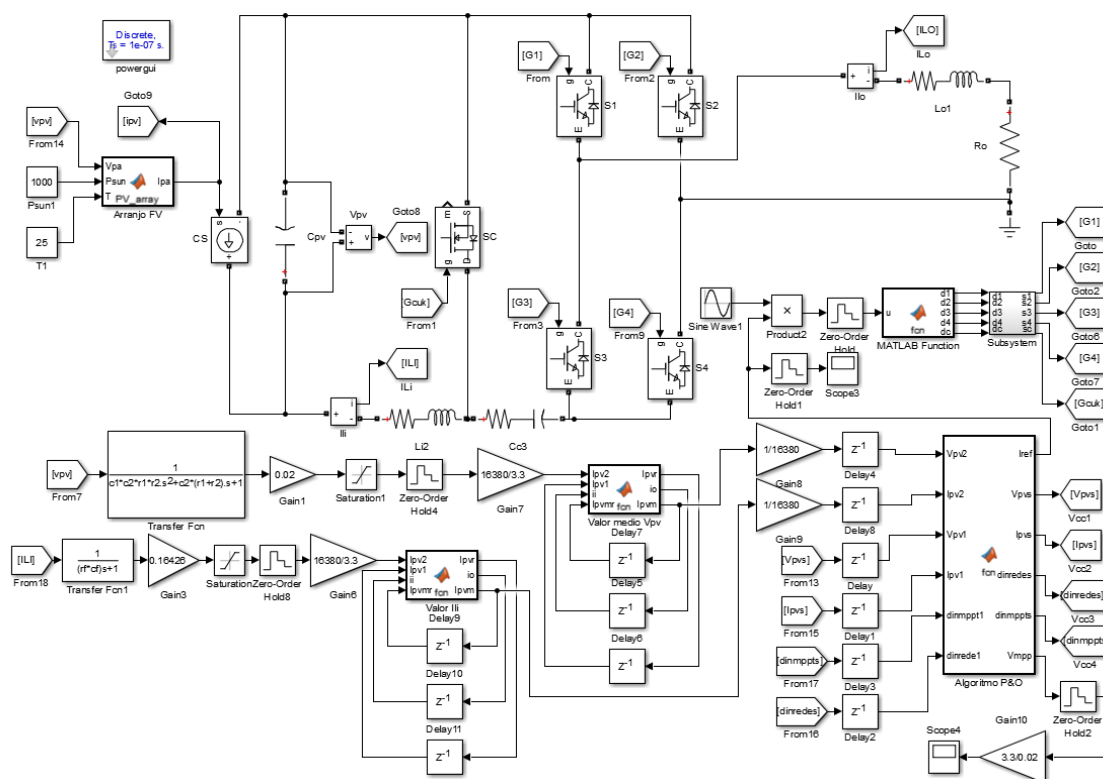
$$V_{MPP}[k] = e_{mppt}[k] + V_{MPP\text{ref}} \quad (108)$$

$$i_{ref}[k + 1] = i_{ref}[k] + K_r \cdot T_a \cdot (V_{PV}[k] - V_{MPP}[k]) \quad (109)$$

Onde K_{mppt} e K_r são os ganhos dos acumuladores, T_a é o período de amostragem, $dP_{PV}[k]$ é a diferença da potência atual e anterior fornecida pelo arranjo FV, $dV_{PV}[k]$ é a diferença da tensão atual e anterior do arranjo FV e, $V_{MPP\text{ref}}$ é uma constante de referência com um valor próximo do MPP. No algoritmo P&O, os ganhos K_{mppt} e K_r definem as dinâmicas dentro do algoritmo, portanto, a fim de uma correta operação do rastreamento de máxima potência, são projetados valores de ganho de tal forma que a dinâmica do ajuste de I_{ref} seja muito mais rápida que a dinâmica do ajuste de V_{MPP} .

6.3.1 Resultados de Simulação

Figura 57 - Esquema de simulação do algoritmo P&O no ambiente do Matlab/Simulink.



Fonte: Elaboração do próprio autor.

O circuito de simulação do algoritmo P&O é apresentado na Figura 57. Na simulação, o algoritmo P&O foi implementado em um bloco de código através das equações de diferenças que o definem, executando-se cada 0,1s. Além disso, considerou-se a parte do condicionamento dos sinais de tensão de entrada e a corrente no indutor de entrada, necessários para a execução do algoritmo P&O, no qual foram obtidos os valores médios de ditos sinais através de blocos de código, atualizando-se cada 0,1s. Com o objetivo de somente verificar o funcionamento do algoritmo MPPT, os laços de controle retroalimentados, o algoritmo de sincronismo e a conexão à rede não foram considerados, em vez disso, uma carga resistiva foi utilizada, a qual foi projetada a fim de obter uma tensão de saída equivalente à tensão da rede. Por outro lado, para o comando dos interruptores do inversor foi utilizada a função matemática da razão cíclica, implementada em um bloco de programação, cuja entrada resulta da multiplicação de um sinal senoidal de referência e o sinal de referência do algoritmo P&O.

Os ganhos dos sensores, o ganho do ADC, a frequência de amostragem e a frequência de operação do MPPT considerados foram os seguintes valores:

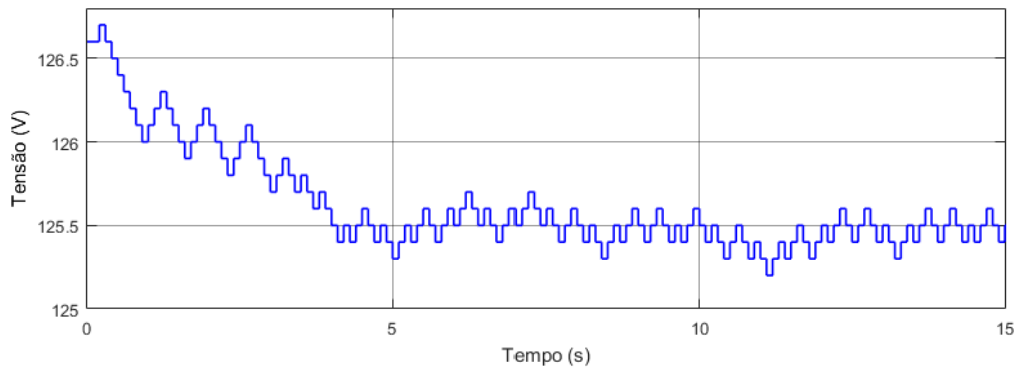
$$G_{sensLi} = 0,16426 ; G_{ADC} = \frac{1}{3,3} ; G_{sensVpv} = 0,02 ; f_a = 30,72 \text{ KHz}, f_{MPPT} = 0,1s$$

Portanto, os valores projetados na simulação foram os seguintes valores:

$$K_{mppt} = 0,1 ; K_r = 5 ; V_{MPPref} = 0,7673 \text{ V}$$

A partir da Figura 57 são obtidas as principais formas de onda. A Figura 58 apresenta a forma de onda da variável $V_{MPP}[k]$, no qual passa de um valor inicial de referência de 126,5 V até o valor da tensão no MPP de 125,5 V aproximadamente (valor conforme arranjo FV simulado), verificando-se o correto ajuste da variável através de um passo fixo.

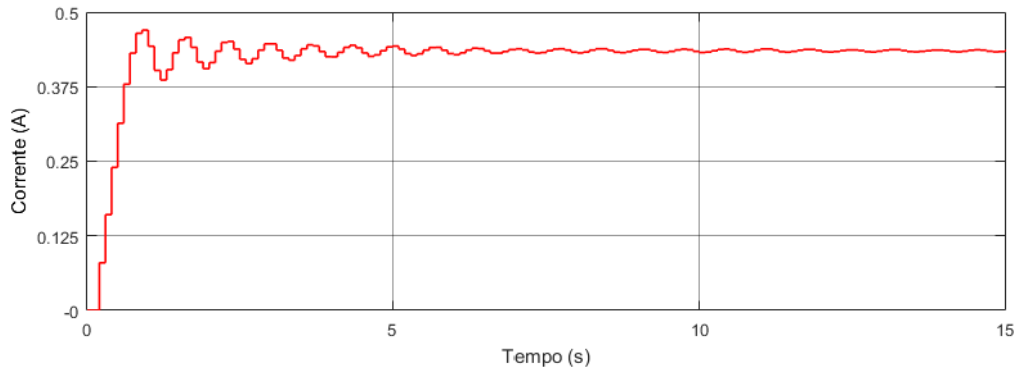
Figura 58 - Forma de onda da variável $V_{MPP}[k]$.



Fonte: Elaboração do próprio autor.

Na Figura 59 se apresenta a forma de onda da variável $I_{ref}[k]$. Esta variável, comparada à variável $V_{MPP}[k]$, mostra um ajuste muito mais rápido, garantindo sempre uma oscilação em torno do ponto de operação que estivesse localizado, sendo este ponto dependente do valor de $V_{MPP}[k]$.

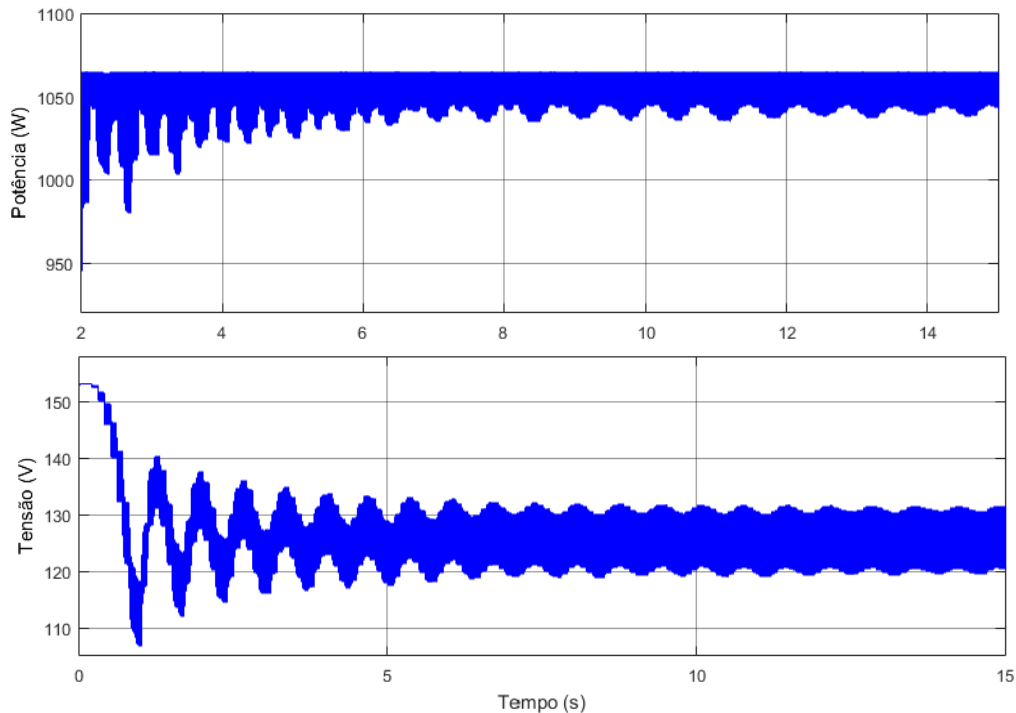
Figura 59 - Forma de onda da variável $I_{ref}[k]$.



Fonte: Elaboração do próprio autor.

A Figura 60 apresentam as formas de onda da potência e tensão no arranjo FV. Na simulação foi obtido um fator de rastreamento (FR) de 0,9733 para uma potência máxima fornecida de aproximadamente 1065 W.

Figura 60 - Formas de onda de potência e tensão no arranjo FV.



Fonte: Elaboração do próprio autor.

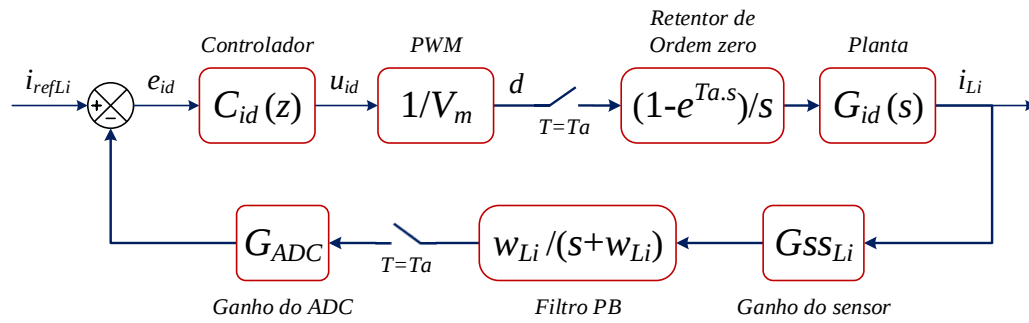
6.4 LAÇOS DE CONTROLE DO INVERSOR

O projeto dos controladores em tempo discreto, tanto do laço de controle interno e externo, é realizado em base à metodologia apresentada em Ogata (1995), considerando uma frequência de amostragem (f_a) de 30,72 KHz.

6.4.1 Laço de controle interno de corrente

No capítulo 4 foi apresentado o diagrama básico de blocos do laço de controle interno, porém, outros fatores da parte física do inversor devem ser considerados, tais como a amostragem do ADC e a utilização de um filtro passa baixa. Portanto, o diagrama mais realista deste laço é apresentado na Figura 61. Onde $T_a = 1/f_a$ é o período de amostragem e $\omega_{Li} = 2 \cdot \pi \cdot f_{Li}$ é a frequência de corte do filtro passa baixa em rad/s. No trabalho foi utilizado um sensor de corrente com ganho $G_{ssLi} = 0,1643$ e um filtro com frequência de corte de $f_{Li} = 2,837$ KHz. Por outro lado, o ganho do ADC tem o valor de $G_{ADC} = 1/3,3$ e o ganho do PWM de $G_{PWM} = 1$.

Figura 61 - Diagrama de blocos do laço de controle interno modificado.



Fonte: Elaboração do próprio autor.

A partir da Figura 61, a função de transferência em laço aberto T_{id} , em termos da transformada Z, é obtida.

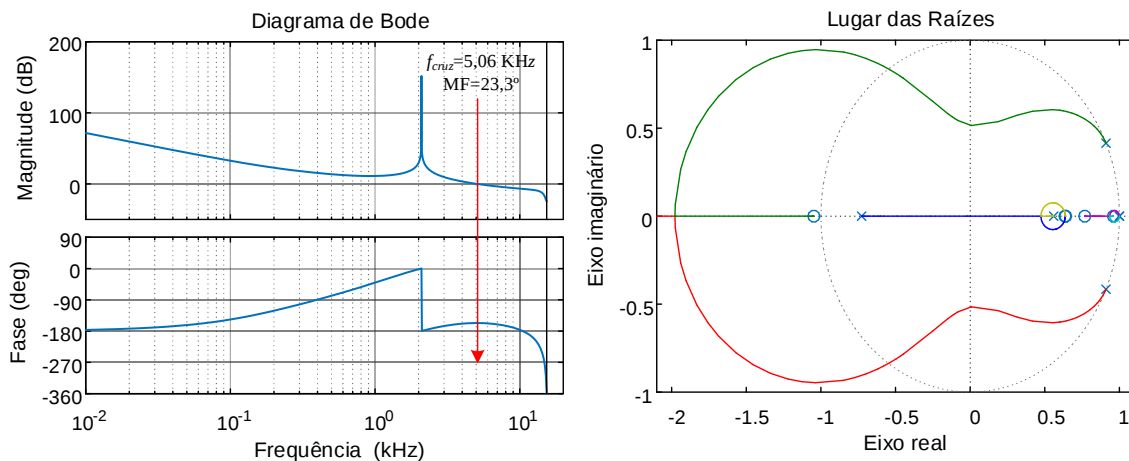
$$T_{id}(z) = G_{PWM} * Z \left[\frac{1 - e^{Ta.s}}{s} \cdot G_{id}(s) \cdot G_{ssLi} \cdot \frac{w_{Li}}{s + w_{Li}} \cdot G_{ADC} \right]$$

Substituindo (88), obtém-se:

$$T_{id}(z) = \frac{0,1644z^3 - 0,05844z^2 - 0,1614z + 0,08397}{z^4 - 3,379z^3 + 4,398z^2 - 2,578z + 0,5598}$$

Através do diagrama de Bode da função de transferência em laço aberto no plano discreto, projeta-se um controlador digital $C_{id}(z)$ a fim de obter uma frequência de cruzamento de 5,06 KHz com um margem de fase de 23,3°.

Figura 62 - Características da função $T_{id}(z)$ compensada pelo controlador $C_{id}(z)$.



Fonte: Elaboração do próprio autor.

A função de transferência em tempo discreto do controlador é apresentada em (110).

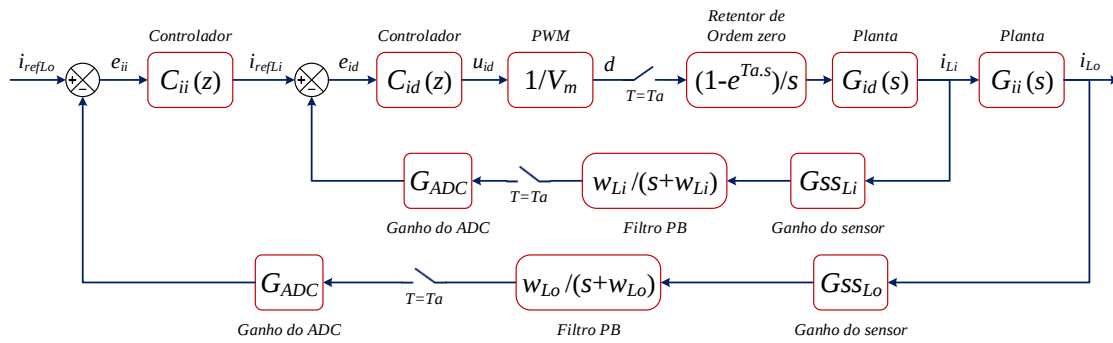
$$C_{id}(z) = 5,281 \frac{(z - 0,64)(z - 0,96)}{(z - 1)(z + 0,727)} \quad (110)$$

Na Figura 62 se apresenta o diagrama de Bode no plano discreto e o lugar das raízes da função de transferência em laço aberto, compensada pelo controlador digital $C_{id}(z)$.

6.4.2 Laço de controle externo de corrente

Similarmente ao laço de controle interno, no laço de controle externo são considerados os fatores da parte física, os quais tem influência no diagrama de blocos do laço de controle externo, apresentado na Figura 63.

Figura 63 - Diagrama de blocos do laço de controle externo modificado.



Fonte: Elaboração do próprio autor.

No trabalho foi utilizado um sensor de corrente com ganho $G_{ssLo} = 0,1114$ e um filtro com frequência de corte de $f_{Lo} = 2,837$ KHz. A partir da Figura 63 se obtém a função de transferência de laço aberto T_{ii} em termos da transformada Z.

$$T_{ii}(z) = \frac{G_{PWM} \cdot C_{id}(z) \cdot Z \left[\frac{1 - e^{Ta.s}}{s} \cdot G_{id}(s) \cdot G_{ii}(s) \cdot G_{ssLo} \cdot \frac{w_{Lo}}{s + w_{Lo}} \cdot G_{ADC} \right]}{1 + G_{PWM} \cdot C_{id}(z) \cdot Z \left[\frac{1 - e^{Ta.s}}{s} \cdot G_{id}(s) \cdot G_{ssLi} \cdot \frac{w_{Li}}{s + w_{Li}} \cdot G_{ADC} \right]}$$

Substituindo (88) e (89), obtém-se:

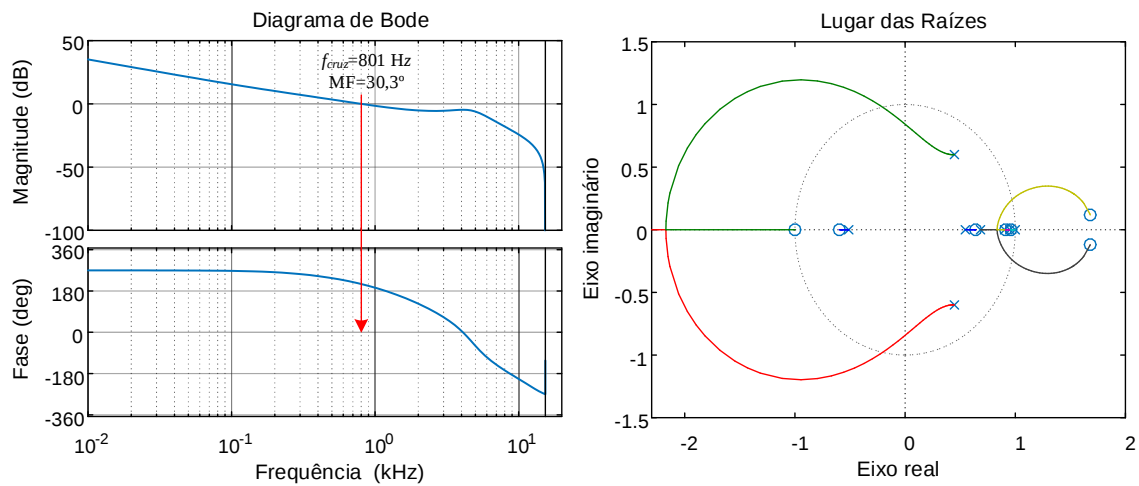
$$T_{ii}(z) = \frac{0,09334(z^5 - 4,363z^4 + 5,866z^3 - 1,333z^2 - 2,199z + 1,04)}{z^6 - 2,784z^5 + 2,895z^4 - 1,145z^3 - 0,318z^2 + 0,4894z - 0,1347}$$

A partir do diagrama de Bode da função de transferência em laço aberto no plano discreto, projeta-se um controlador digital $C_{ii}(z)$, a fim de obter uma frequência de cruzamento de 801 Hz com um margem de fase de 30,3°. A função de transferência em tempo discreto do controlador é apresentada em (111).

$$C_{ii}(z) = 0,4503 \frac{(z + 1)(z - 0,911)}{(z - 1)(z - 0,684)} \quad (111)$$

Na Figura 64 se apresenta o diagrama de Bode no plano discreto e o lugar das raízes da função de transferência em laço aberto, compensada pelo controlador digital $C_{ii}(z)$.

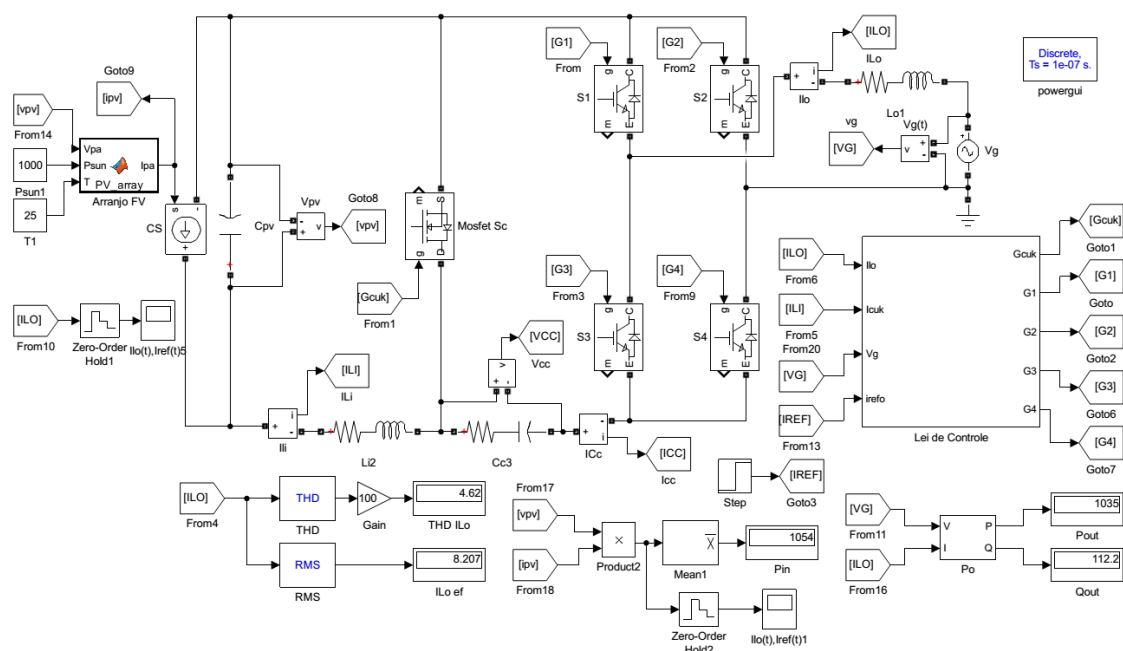
Figura 64 - Características da função $T_{ii}(z)$ compensada pelo controlador $C_{ii}(z)$.



Fonte: Elaboração do próprio autor.

6.4.3 Resultados de Simulação

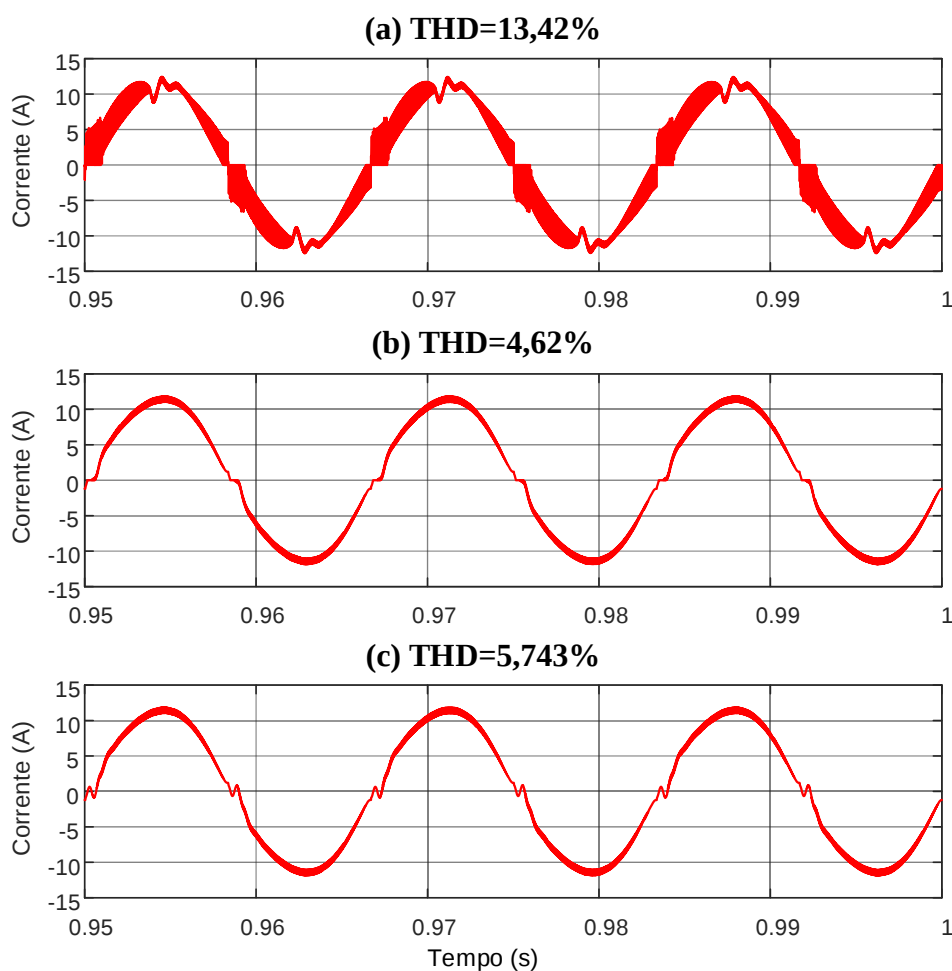
Figura 65 - Circuito de simulação do Inversor Integrado Cuk.



Fonte: Elaboração do próprio autor.

As principais formas de onda nos componentes do Inversor Integrado Cuk são obtidas através da ferramenta computacional Matlab/Simulink. No circuito de simulação do inversor da Figura 65, foi utilizado um sistema de controle composto pelos laços de controle de corrente projetados e o algoritmo de sincronismo projetado. O algoritmo MPPT foi substituído por um valor constante da corrente de referência I_{ref} , o qual permita operar no MPP do arranjo FV. Isto foi feito a fim de facilitar os cálculos de simulação, pois nesta subseção está focada na influência do modo de controle adotado no inversor. Os parâmetros utilizados na simulação correspondem aos valores da Tabela 7.

Figura 66 - Formas de onda da corrente injetada à rede conforme esquema de comando das chaves. (a) PWM. (b) PWM e baixa frequência. (c) Baixa frequência e PWM.

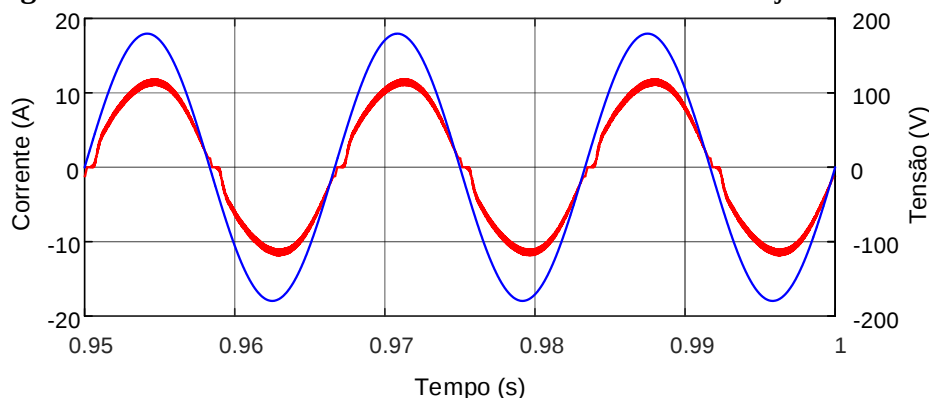


Fonte: Elaboração do próprio autor.

Na Figura 66, as formas de onda da corrente injetada à rede utilizando as diferentes formas de comando das chaves, mostradas no capítulo 3, foram obtidas a fim de verificar a análise feita. Verifica-se que a configuração de comandos das chaves escolhida no trabalho possui o menor THD dentre as três formas de comandos analisadas, cumprindo

com a norma brasileira ABNT NBR 16149. Por outro lado, nota-se a presença de oscilações de corrente nas mudanças de semi-ciclo na configuração de quatro chaves operando em baixa frequência, o qual resulta no incremento do THD na corrente de saída. Enquanto o esquema de chaves operando em alta frequência, o THD resulta em um valor elevado devido ao MCD que se apresenta neste esquema.

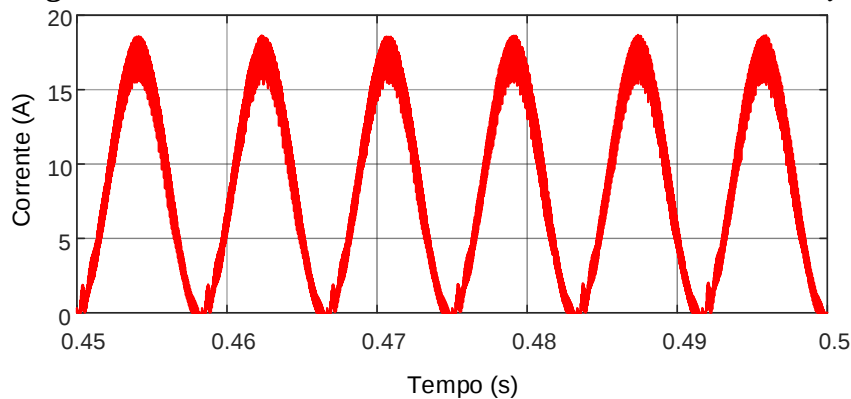
Figura 67 - Formas de onda da tensão da rede e a corrente injetada à rede.



Fonte: Elaboração do próprio autor.

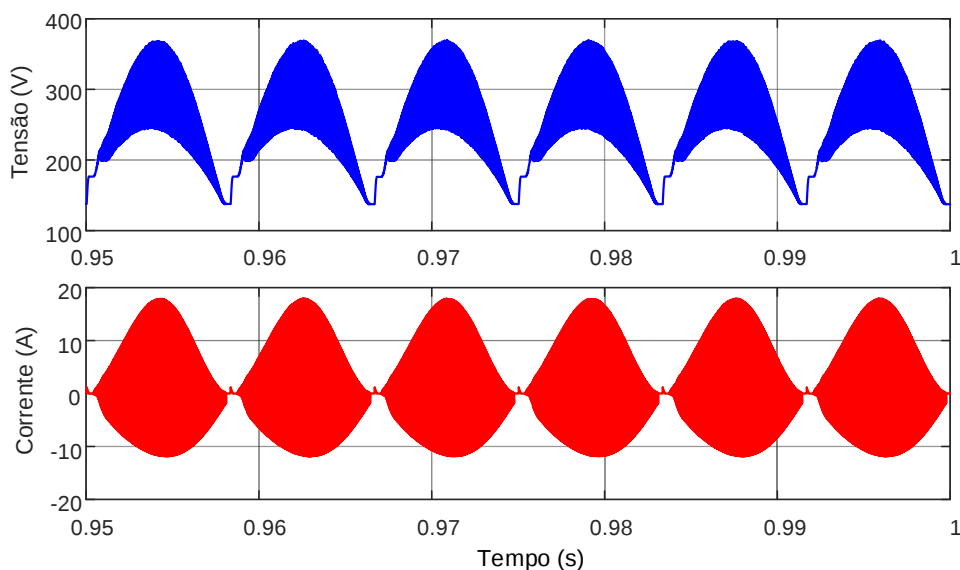
A Figura 67 apresenta a tensão da rede (cor azul) e a corrente injetada à rede (cor vermelho) em regime permanente, para um tempo de simulação de três períodos da rede. A corrente injetada à rede apresenta uma distorção harmônica total de 4,62%.

Figura 68 - Forma de onda da corrente no indutor de entrada L_i .



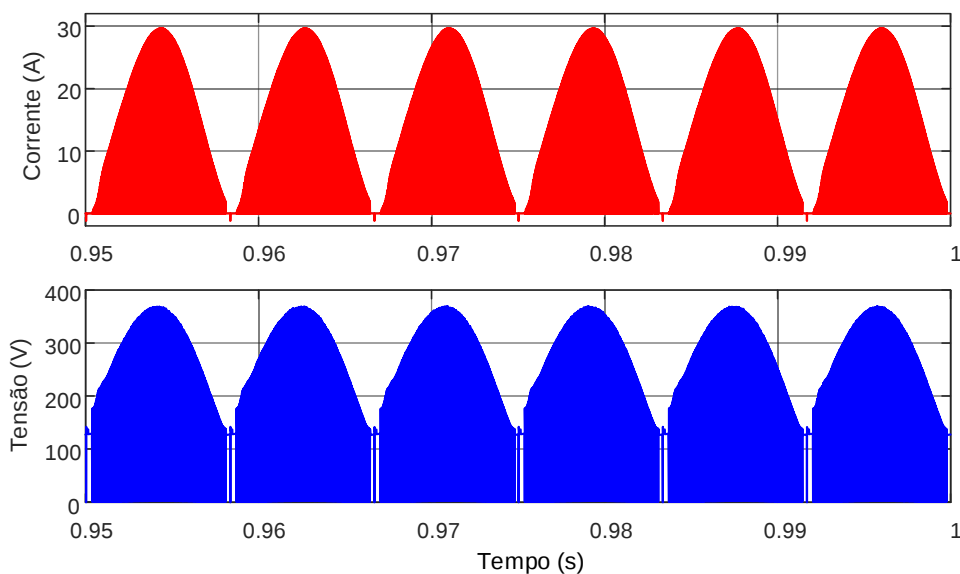
Fonte: Elaboração do próprio autor.

A Figura 68 apresenta a forma de onda da corrente no indutor de entrada L_i em regime permanente, o qual mostra um comportamento de sinal pulsante com uma frequência igual ao dobro da frequência da rede. Esta característica se verifica na equação da corrente do indutor da secção 3 e se deve à ausência de um capacitor de barramento CC, o qual permite o desacoplamento de potência entre a entrada e saída. Portanto, esta característica de sinal pulsante é própria deste tipo de estruturas integradas.

Figura 69 - Formas de onda da tensão e corrente no capacitor C_c .

Fonte: Elaboração do próprio autor.

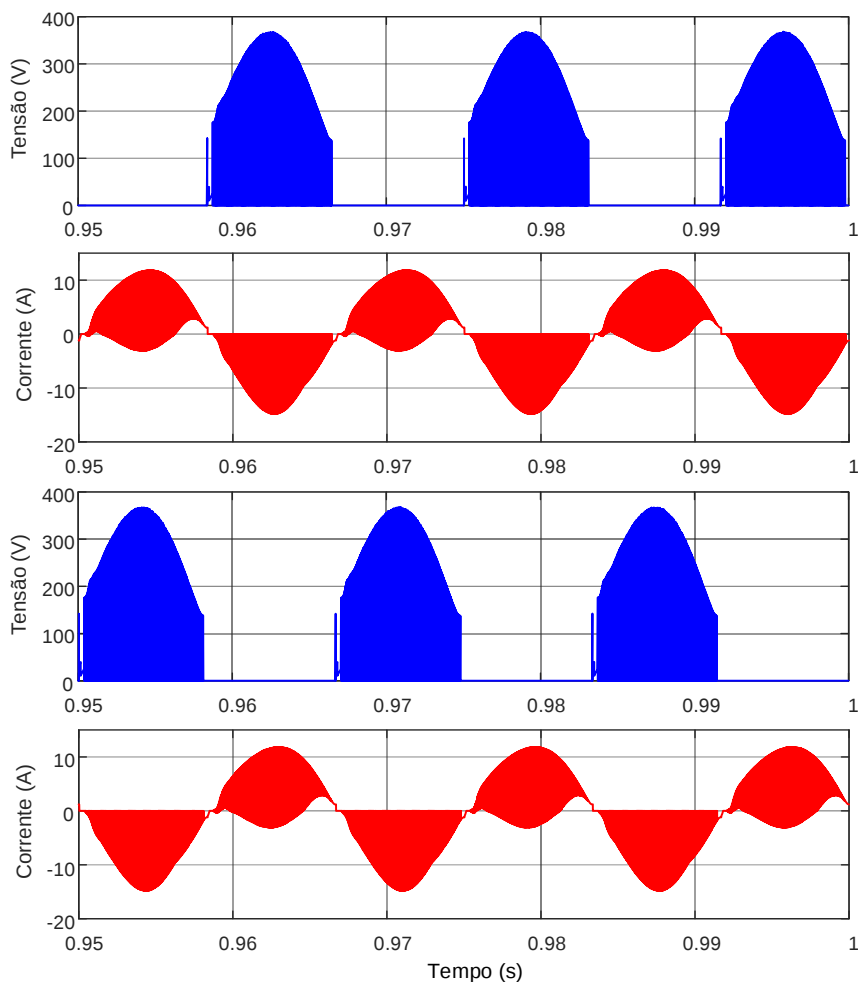
As Figuras 69, 70 e 71 apresentam as formas de onda de tensão e corrente no capacitor C_c , o Mosfet S_c e os IGBT S_1 e S_2 em regime permanente, respectivamente. Estes resultados de simulação verificam a validade da análise das formas de onda nos componentes realizada no trabalho. Nas formas de onda de tensão e corrente da Figura 70, pode-se notar picos de corrente e tensão nas mudanças do semi-ciclo. Isto é devido aos estágios de operação do inversor que se apresentam durante ditas mudanças, os quais foram analisadas anteriormente.

Figura 70 - Formas de onda da corrente e tensão no Mosfet S_c .

Fonte: Elaboração do próprio autor.

Na Figura 71, pode-se notar um comportamento desigual da corrente nos semi-ciclos que as chaves S_1 e S_2 são comandadas para condução. Isto é devido aos efeitos do sistema de controle para as diferentes sequências dos estágios de operação que se apresentam no semi-ciclo.

Figura 71 - Formas de onda de tensão e corrente nos IGBT S_1 e S_2 .



Fonte: Elaboração do próprio autor.

6.5 CONSIDERAÇÕES DO CAPÍTULO

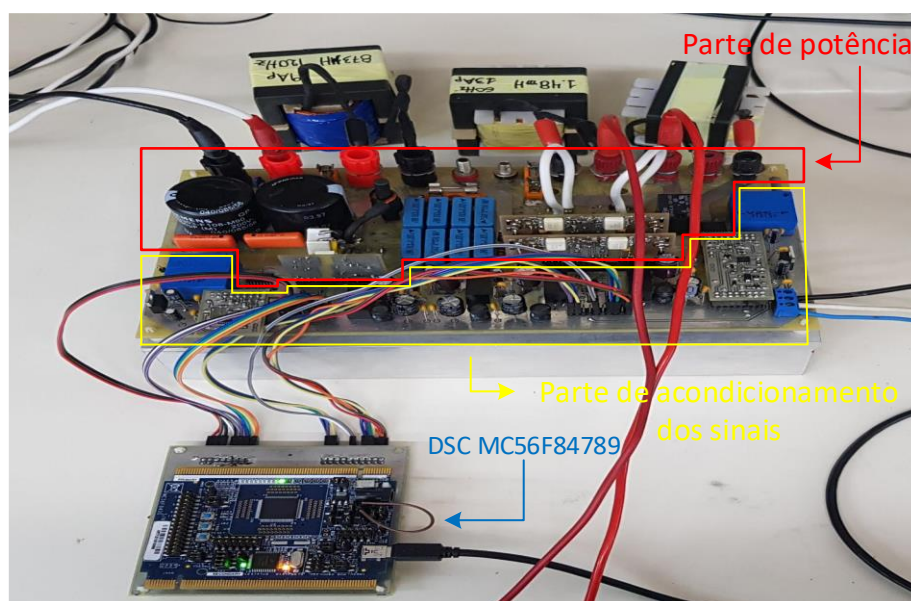
Neste capítulo foram apresentadas as análises e resultados de simulação dos métodos de controle necessários para a operação do inversor proposto, os quais serão implementadas computacionalmente em um DSC.

7 RESULTADOS EXPERIMENTAIS

7.1 INTRODUÇÃO

Este capítulo apresenta os principais resultados experimentais obtidos do protótipo físico do Inversor Integrado Cuk, mostrado na Figura 72, os quais permitirão a validação das análises teóricas desenvolvidas neste trabalho, assim como verificar os principais resultados de simulação obtidos. A implementação dos métodos de controle foi realizada através de um DSC, o qual permitiu uma maior flexibilidade na concepção das lógicas de controle. Os resultados experimentais dos algoritmos de sincronismo, MPPT e o modo de controle de dois laços de corrente foram obtidos através de testes independentes ou em conjunto com outros métodos de controle, a fim de verificar o seu funcionamento individual ou em grupo.

Figura 72 - Implementação física do Inversor Integrado Cuk.



Fonte: Elaboração do próprio autor.

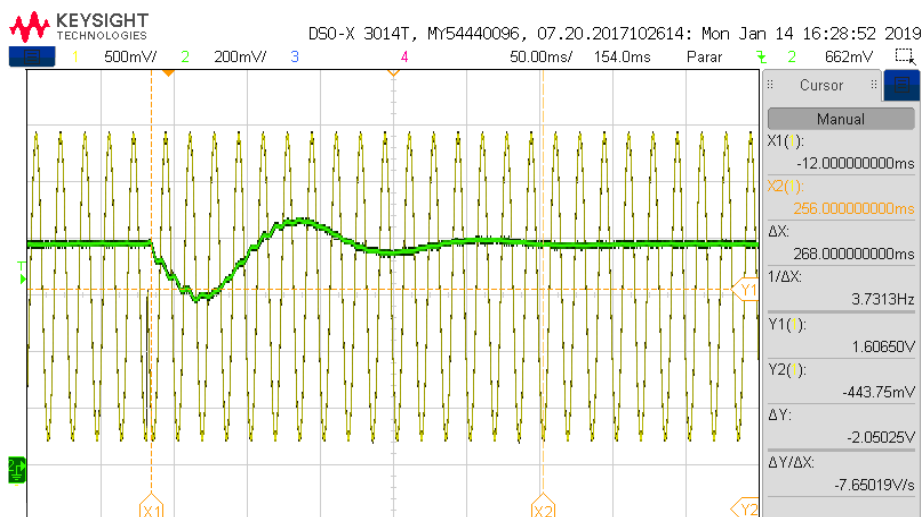
7.2 TESTE DO ALGORITMO DE SINCRONISMO

No teste do algoritmo de sincronismo, baseado no EPLL, foi utilizado um gerador de sinais a fim de simular as variações de frequência, fase e amplitude na rede. O ajuste do sinal do gerador foi realizado para simular uma leitura de tensão da rede de 127V a 60Hz.

No primeiro teste, o algoritmo de sincronismo foi submetido a uma variação de fase de 180° . Na Figura 73, pode-se observar o sinal de erro do EPLL (cor verde), o qual foi estabilizado em um tempo de 0,256s aproximadamente (15 ciclos de rede), com uma

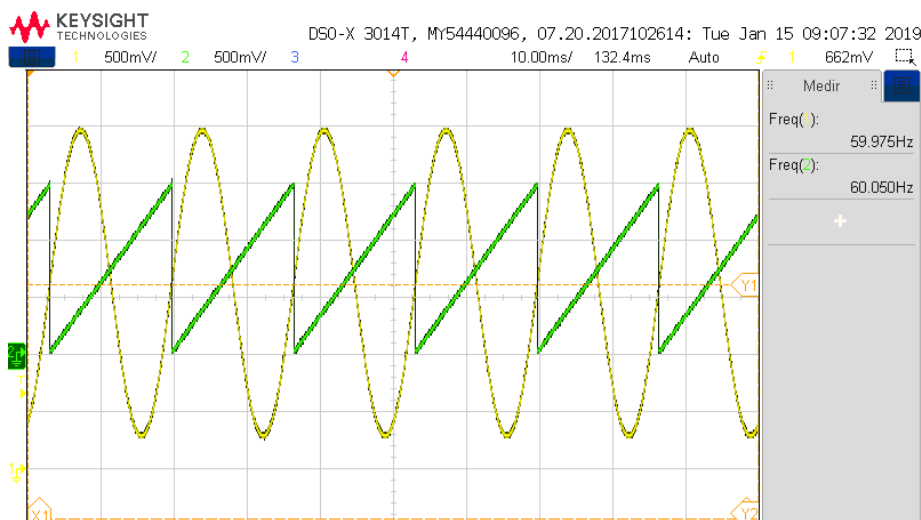
variação máxima de frequência no transitório de 10 Hz aproximadamente diante da variação de fase. Na Figura 74 se apresenta as formas de onda da rampa $\omega \cdot t$ (cor verde), resultante do algoritmo EPLL, e o sinal do gerador (cor amarelo) depois da variação de fase, onde se pode observar o perfeito sincronismo entre os sinais.

Figura 73 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma defasagem de 180° .



Fonte: Elaboração do próprio autor.

Figura 74 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma defasagem de 180° .

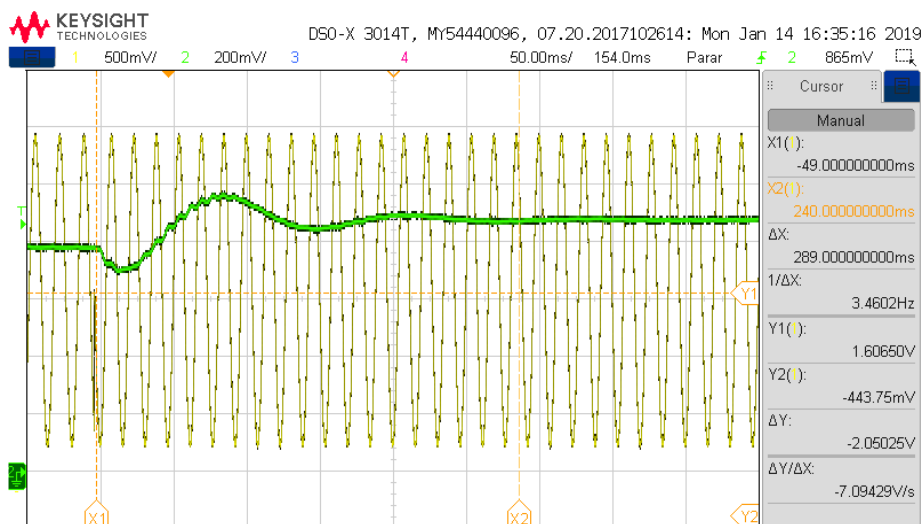


Fonte: Elaboração do próprio autor.

No segundo teste, o algoritmo de sincronismo foi submetido a variações de frequência de 5Hz. Nas Figuras 75 e 77, pode-se observar os sinais de erro do EPLL (cor verde) diante das variações de frequência, os quais foram estabilizados em tempos de 0,24s e 0,27s, respectivamente. Na variação de frequência de +5Hz se apresentou uma

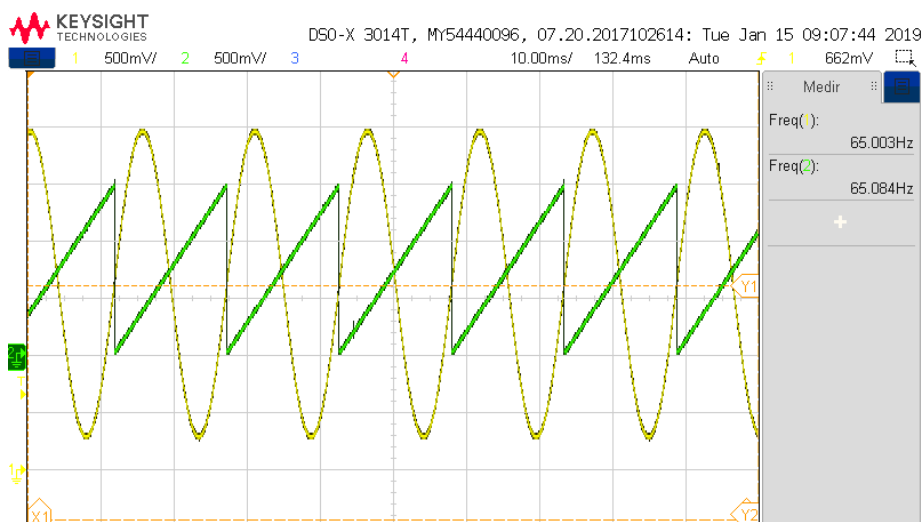
variação máxima de 8Hz no transitório, enquanto na variação de frequência de -5Hz se apresentou uma variação máxima de 14Hz. Nas Figuras 76 e 78 se apresentam as formas de onda da rampa $\omega \cdot t$ (cor verde) e o sinal do gerador (cor amarelo) depois das variações de frequência.

Figura 75 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma variação de frequência de +5Hz.



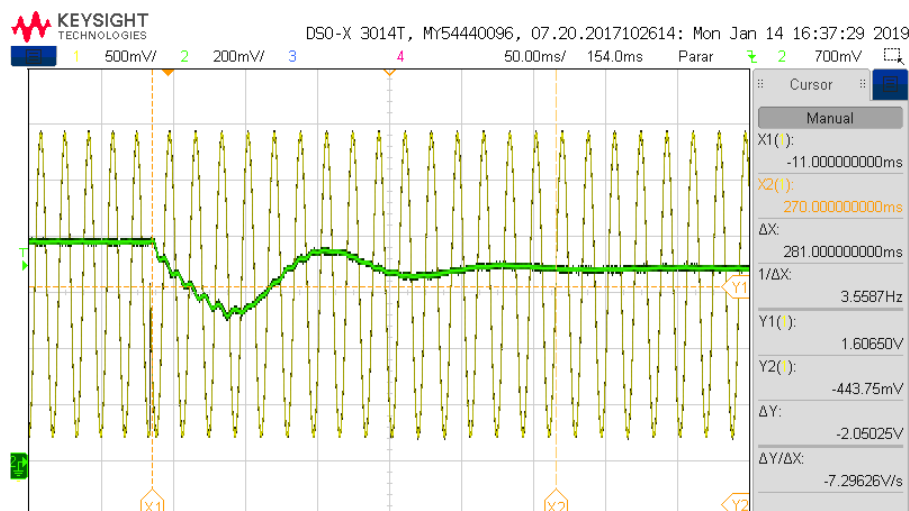
Fonte: Elaboração do próprio autor.

Figura 76 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma variação de frequência de +5Hz.



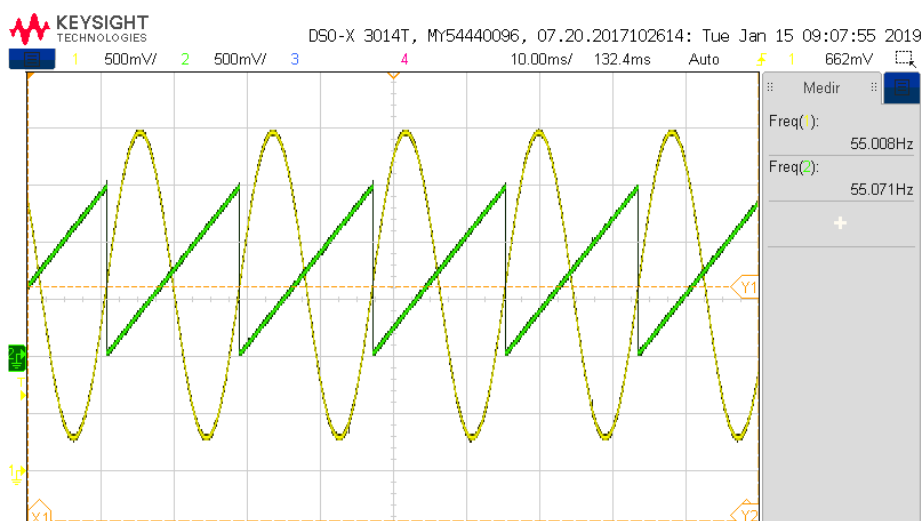
Fonte: Elaboração do próprio autor.

Figura 77 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma variação de frequência de -5Hz.



Fonte: Elaboração do próprio autor.

Figura 78 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma variação de frequência de -5Hz.



Fonte: Elaboração do próprio autor.

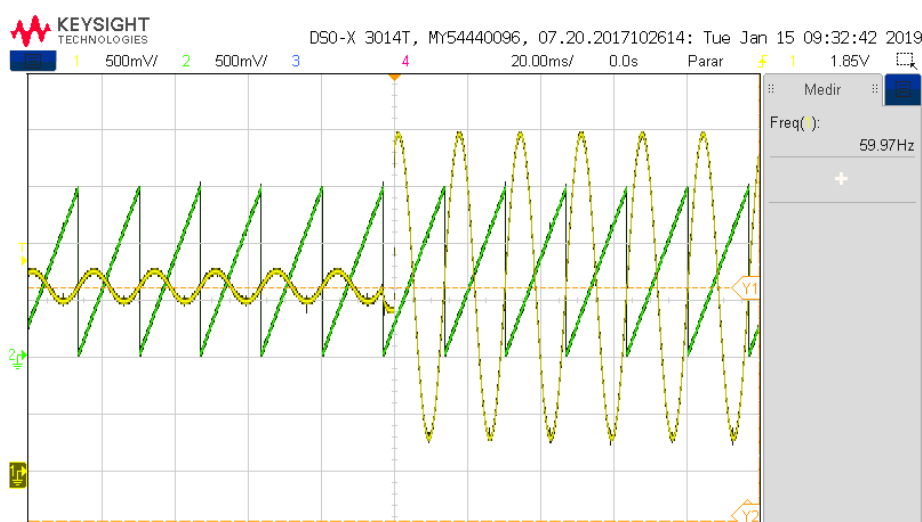
No último teste, o algoritmo de sincronismo foi submetido a uma variação de amplitude de 0,1 p.u a 1 p.u. Na Figura 79, pode-se observar o sinal de erro do EPLL (cor verde) diante da variação de amplitude, o qual não apresenta uma mudança considerável no seu transitório, estabilizando-se em um curto período de tempo. Portanto, o EPPL implementado apresenta uma excelente resposta diante das variações de amplitude. Na Figura 80 se apresentam as formas de onda da rampa $\omega \cdot t$ (cor verde) e o sinal do gerador (cor amarelo) depois da variação de amplitude, verificando-se o perfeito sincronismo entre os sinais.

Figura 79 - Sinal de erro do EPLL (cor verde) e sinal do gerador (cor amarelo) diante de uma variação de amplitude de 0,9 p.u.



Fonte: Elaboração do próprio autor.

Figura 80 - Sinal do gerador sincronizada com a rampa $\omega \cdot t$ diante de uma variação de amplitude de 0,9 p.u.



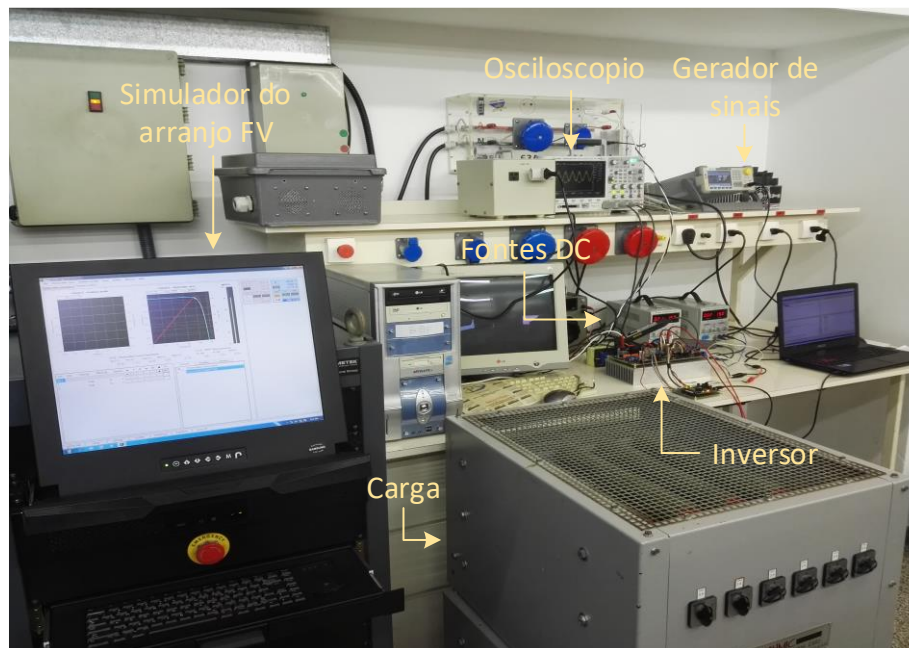
Fonte: Elaboração do próprio autor.

7.3 TESTE DO ALGORITMO MPPT

No teste do algoritmo MPPT, baseado no método de P&O, foi utilizado um emulador de painéis solares *TerraSAS (Photovoltaic Simulator ETS 600/25)* na entrada do inversor, para uma potência nominal de 336W, uma tensão no MPP de 112,4V, uma tensão em circuito aberto de 130,51V e uma corrente em curto-circuito de 3,154A. Na saída do inversor foi utilizada uma carga resistiva de 50Ω a fim de obter uma tensão de saída aproximadamente a tensão da rede. Por outro lado, as fontes DC permitiram a alimentação da parte de condicionamento dos sinais, o osciloscópio permitiu a coleta de

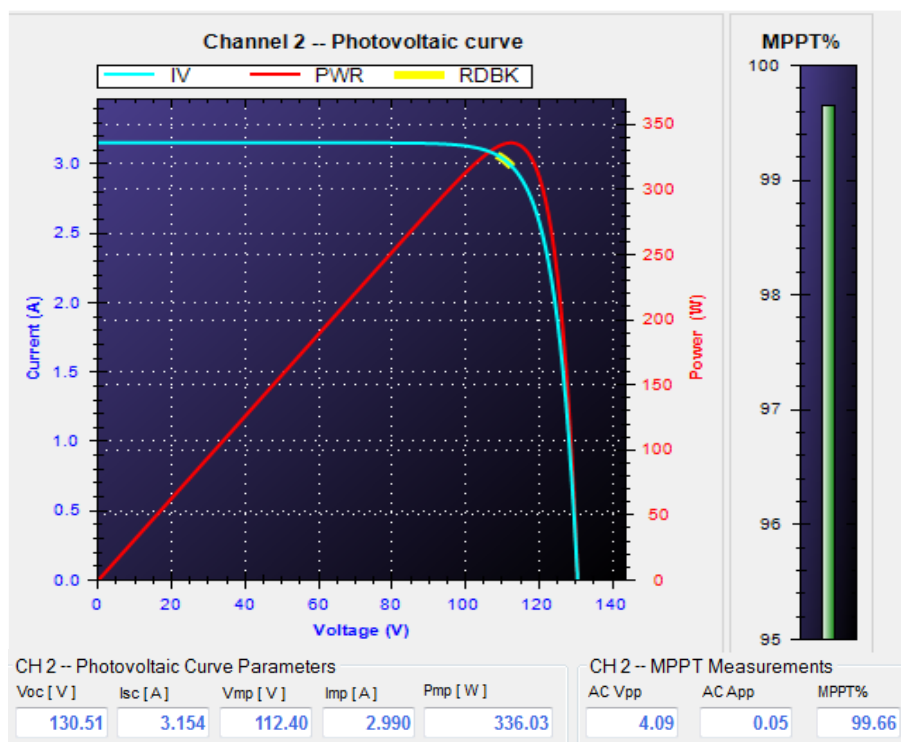
dados do inversor e o gerador de sinais permitiu emular a tensão da rede a fim de obter um sinal sincronizada com a rede, necessária para a execução do sistema de controle. Na Figura 81 se apresenta o equipamento utilizado para o teste do algoritmo MPPT no laboratório.

Figura 81 - Equipamento utilizado no teste do algoritmo MPPT.



Fonte: Elaboração do próprio autor.

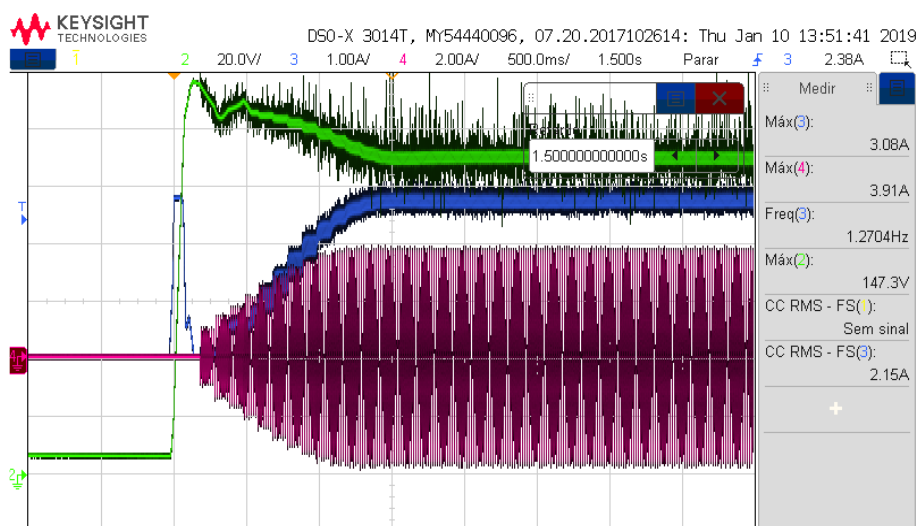
Figura 82 - Resultados do algoritmo MPPT em regime permanente.



Fonte: Elaboração do próprio autor.

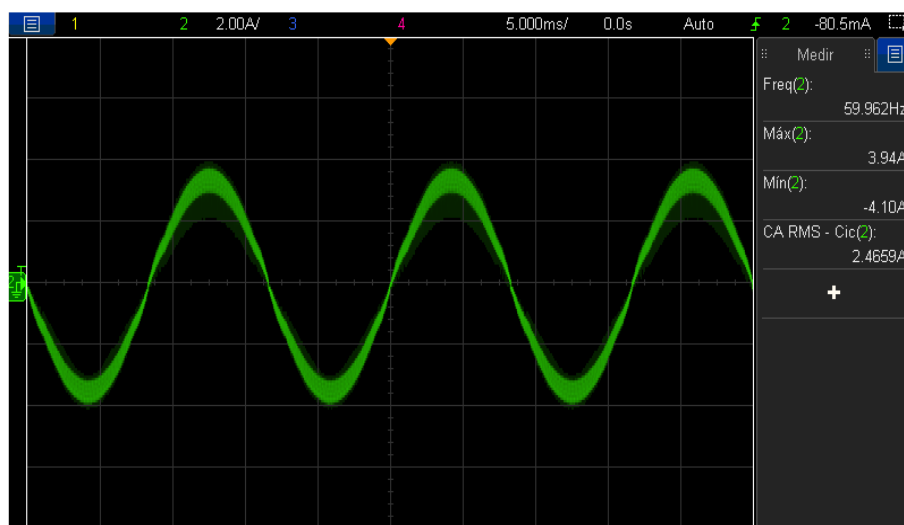
Na Figura 82 se apresenta os resultados do algoritmo P&O em regime permanente, no qual se verifica o seu ótimo desempenho, obtendo-se um alto fator de rastreamento de 99,66%. Por outro lado, na Figura 83 são obtidos os resultados do algoritmo P&O em regime transitório, onde são mostradas as formas de onda da tensão no arranjo FV (cor verde), a corrente do arranjo FV (cor azul) e corrente na saída (cor vermelho). O arranjo FV parte de um estado inicial de tensão de 0V, devido ao capacitor descarregado em paralelo com o arranjo FV, chegando rapidamente aos valores de tensão e corrente em circuito aberto, para depois chegar ao valor da tensão no MPP em um curto período de tempo de 1,5s aproximadamente. Portanto, verifica-se a rápida ação do algoritmo P&O.

Figura 83 - Resultados do algoritmo MPPT em regime transitório.



Fonte: Elaboração do próprio autor.

Figura 84 - Corrente na saída em regime permanente no teste do algoritmo MPPT.



Fonte: Elaboração do próprio autor.

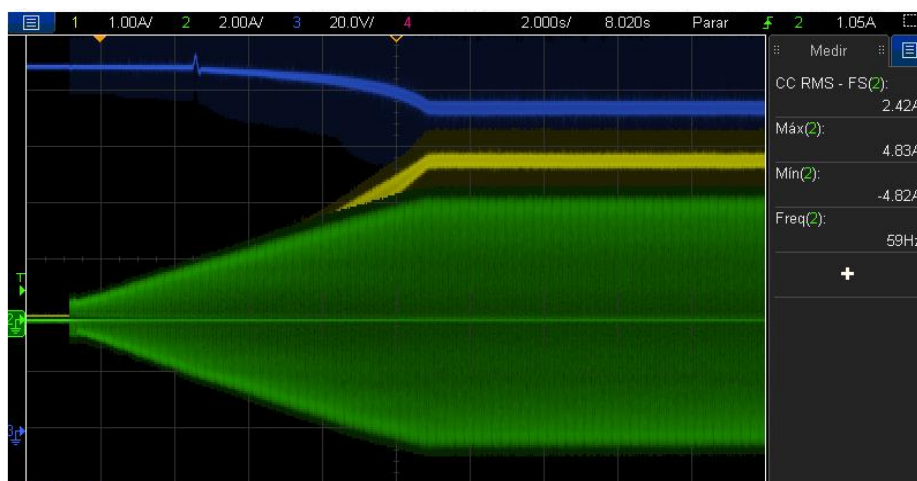
Na Figura 84 se apresenta a corrente na saída quando o arranjo FV atinge operar perto do MPP em regime permanente. Na corrente na saída se obteve um valor eficaz de 2,4659A e uma distorção harmônica total de 2,181%, verificando-se o cumprimento da norma brasileira ABNT NBR 16149. A partir dos dados obtidos foi calculado o rendimento do inversor, obtendo-se um valor de 90,47%.

7.4 TESTE DOS LAÇOS DE CONTROLE INTERNO E EXTERNO

No teste dos laços de controle foram empregados os algoritmos de sincronismo e MPPT. Neste teste foi utilizado uma carga resistiva de $33,33\Omega$ como substituto da rede na saída do inversor, um gerador de sinais, um osciloscópio, fontes de alimentação e o emulador de painéis solares *TerraSAS*, o qual foi configurado para diferentes níveis de potência mudando as condições de irradiação solar e temperatura. O objetivo deste teste é mostrar o correto funcionamento do inversor ao utilizar um sistema de controle retroalimentado, juntamente com os demais algoritmos implementados.

Na Figura 85 é mostrado o estado transitório do inversor na busca do MPP para um arranjo FV de 344,03W, com tensão e corrente no MPP de 112,52V e 3,058A. As formas de ondas apresentadas nesta figura são: a tensão no arranjo FV (cor azul), corrente do arranjo FV (cor amarelo) e a corrente na saída (cor verde). Pode-se observar que o algoritmo MPPT foi ajustado para rastrear o MPP em um tempo de 10s aproximadamente a fim de incrementar gradualmente a corrente na saída, permitindo reduzir os efeitos nos transitórios gerados pelo sistema de controle retroalimentado diante de grandes variações na corrente de referência (fornecida pelo algoritmo MPPT).

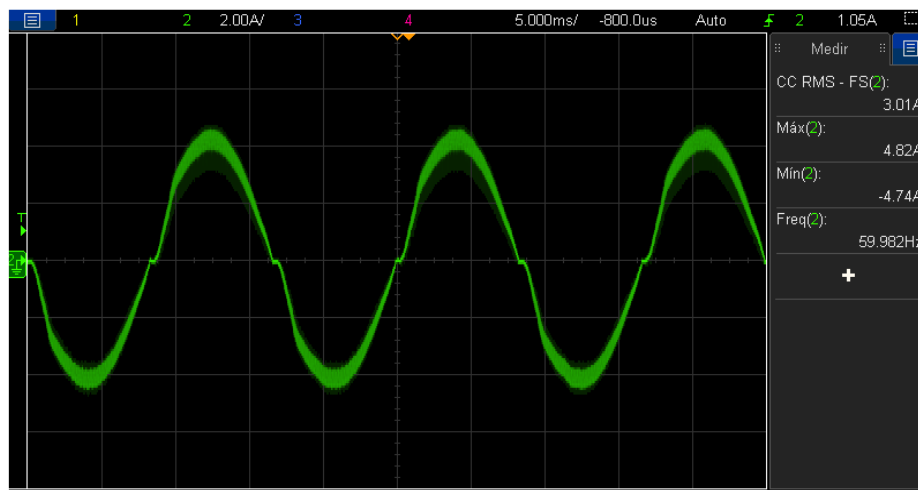
Figura 85 - Estado transitório do inversor na busca do MPP utilizando um sistema de controle retroalimentado.



Fonte: Elaboração do próprio autor.

Na Figura 86 se apresenta a corrente na saída para uma potência de 337,89W na entrada, fornecida pelo arranjo FV. Na corrente de saída se obteve um valor eficaz de 3,01A e uma distorção harmônica total de 5,785%. A partir dos dados obtidos foi calculado o rendimento do inversor para estas condições, obtendo-se o valor de 89,37%.

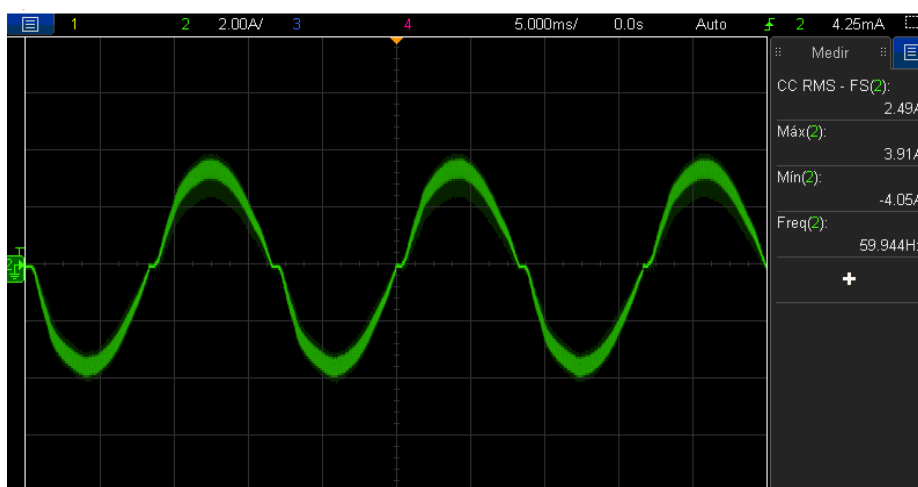
Figura 86 - Corrente na saída para um arranjo FV de 344,03W na entrada.



Fonte: Elaboração do próprio autor.

Com o objetivo de obter uma curva do rendimento do inversor e o THD na corrente de saída para diferentes níveis de potência na entrada, foram realizados diversos testes mudando as condições de irradiação solar no emulador de painéis solares. Na Figura 87 se apresenta a corrente na saída para uma potência de 230,39W, no qual se obteve um valor eficaz de 2,49A e uma distorção harmônica total de 5,803%. O cálculo do rendimento do inversor para estas condições foi de 89,7%.

Figura 87 - Corrente na saída para um arranjo FV de 230,39W na entrada.



Fonte: Elaboração do próprio autor.

Na Figura 88 se apresenta a corrente na saída para uma potência de 158,42W, no qual se obteve um valor eficaz de 2,12A e uma distorção harmônica total de 6,433%. O cálculo do rendimento do inversor para estas condições foi de 94,57%.

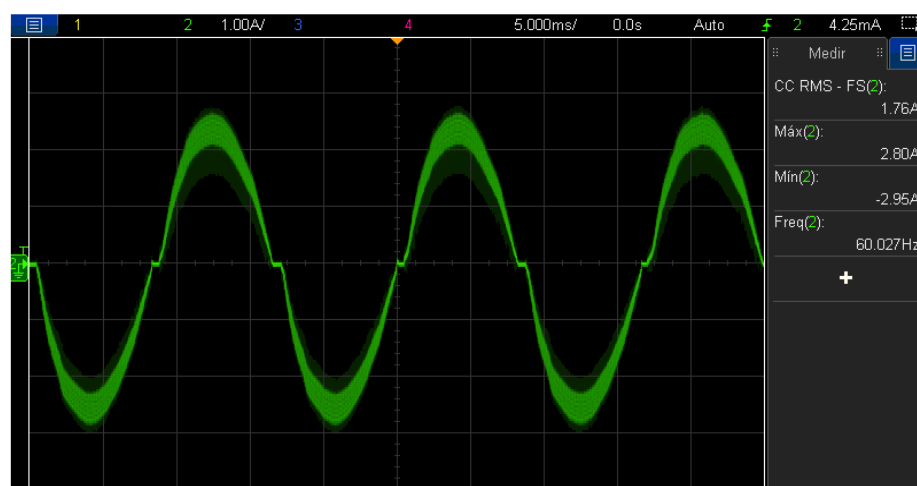
Figura 88 - Corrente na saída para um arranjo FV de 158,42W na entrada.



Fonte: Elaboração do próprio autor.

Na Figura 89 se apresenta a corrente na saída para uma potência de 108,12W, no qual se obteve um valor eficaz de 1,76A e uma distorção harmônica total de 6,908%. O cálculo do rendimento do inversor para estas condições foi de 95,5%.

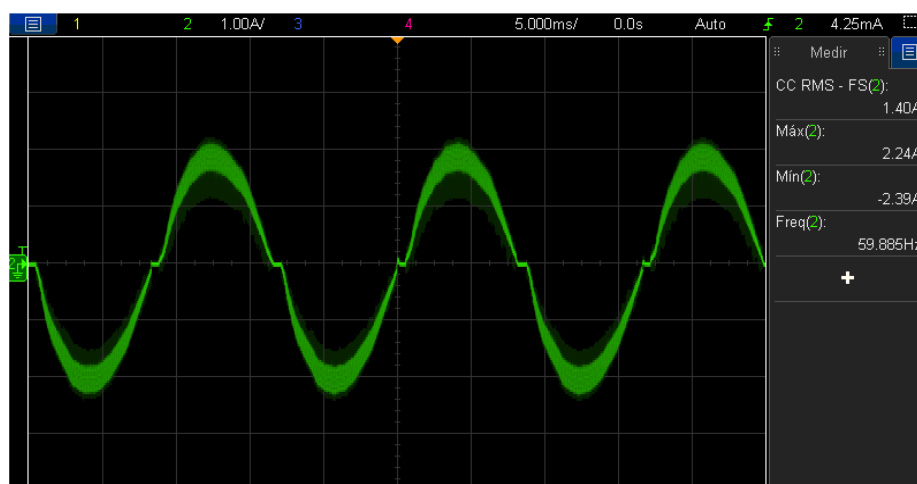
Figura 89 - Corrente na saída para um arranjo FV de 108,12W na entrada.



Fonte: Elaboração do próprio autor.

Na Figura 90 se apresenta a corrente na saída para uma potência de 69,23W, no qual se obteve um valor eficaz de 1,4A e uma distorção harmônica total de 6,785%. O cálculo do rendimento do inversor para estas condições foi de 94,37%.

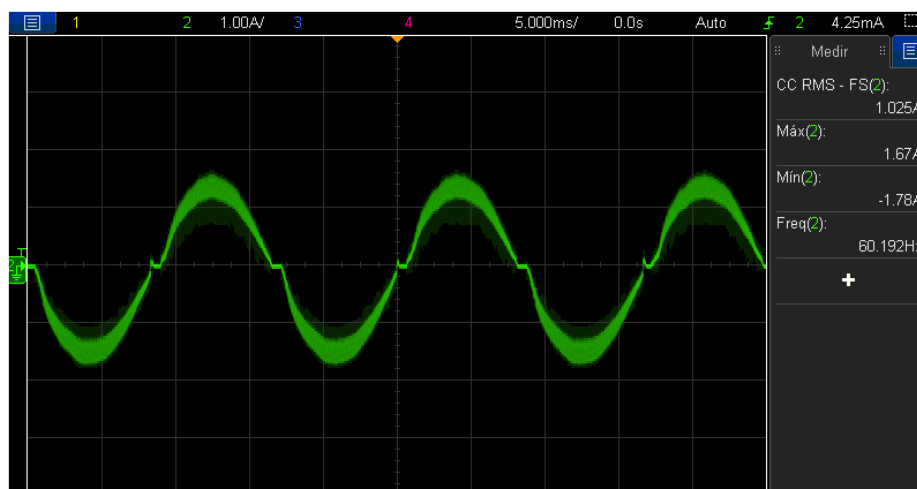
Figura 90 - Corrente na saída para um arranjo FV de 69,23W na entrada.



Fonte: Elaboração do próprio autor.

Na Figura 91 se apresenta a corrente na saída para uma potência de 34,91W, no qual se obteve um valor eficaz de 1,025A e uma distorção harmônica total de 10,014%. O cálculo do rendimento do inversor para estas condições foi de 99,59%.

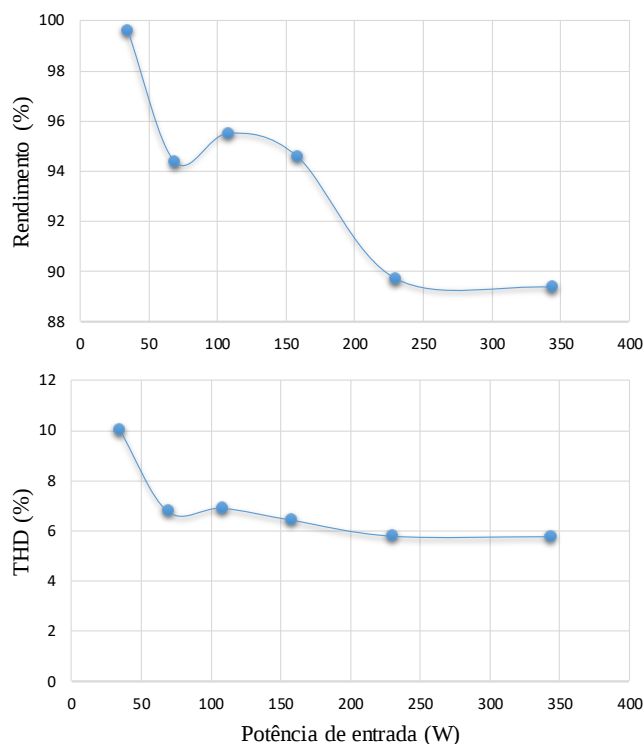
Figura 91 - Corrente na saída para um arranjo FV de 34,91W na entrada.



Fonte: Elaboração do próprio autor.

A partir dos resultados obtidos foi feito uma curva de rendimento do inversor e a distorção harmônica total da corrente na saída para os diferentes níveis de potência fornecida pelo arranjo FV, apresentadas na Figura 92. Pode-se observar que o rendimento do inversor diminui para uma maior potência de entrada, tendo um pendente cada vez mais menor para uma maior potência de entrada. Também, pode-se observar que o THD na corrente de saída diminui para uma maior potência de entrada.

Figura 92 - Curva de rendimento do inversor e distorção harmônica total da corrente na saída para diferentes potências de entrada.

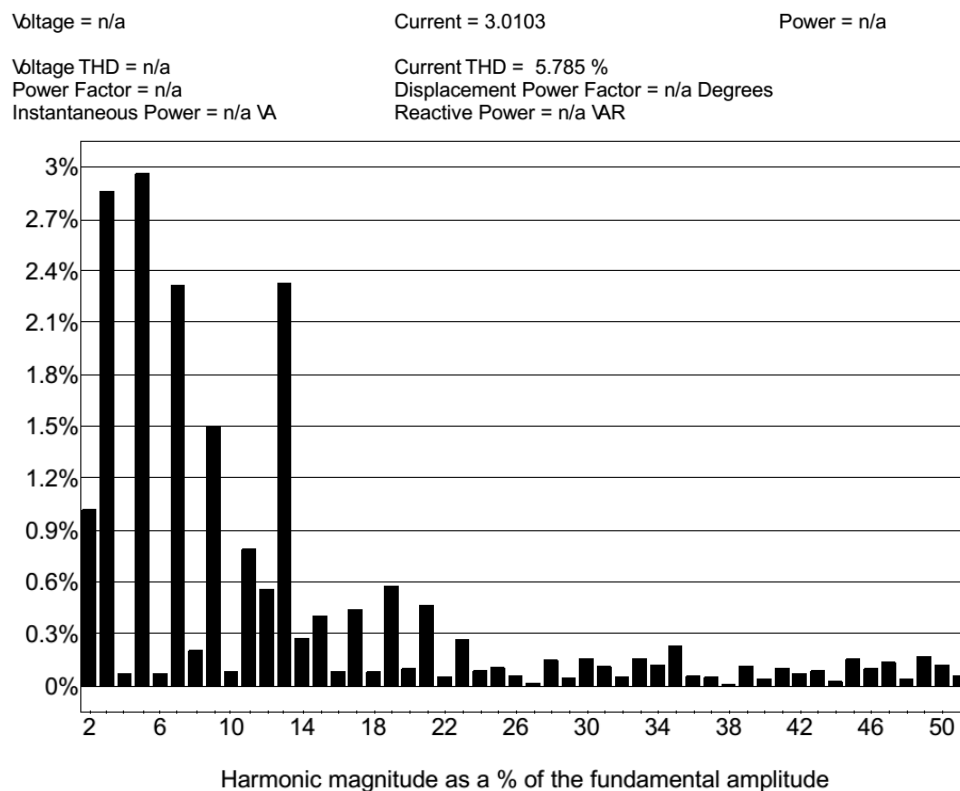


Fonte: Elaboração do próprio autor.

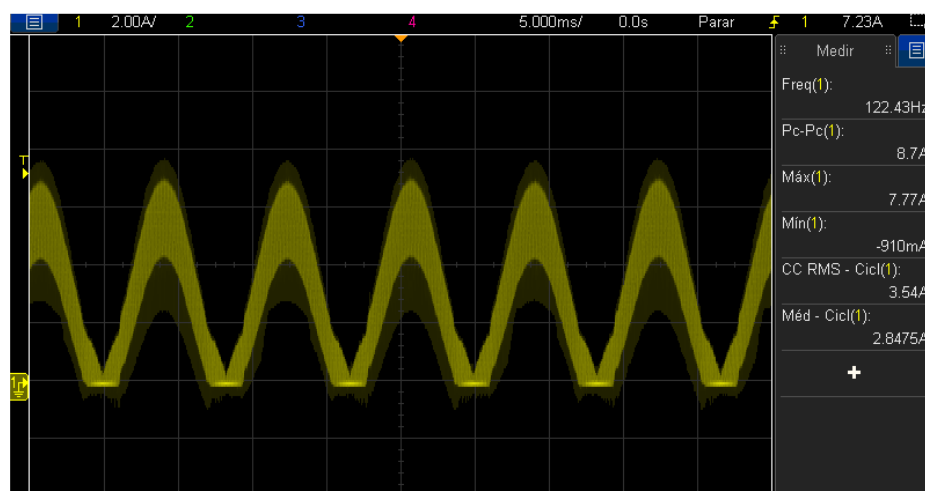
7.5 PRINCIPAIS FORMAS DE ONDA NO INVERSOR

A partir dos testes dos laços de correntes foram obtidas as principais formas de onda no inversor em regime permanente, quando se atingiu a máxima potência fornecida pelo arranjo FV de 337,89 W. Na Figura 86 foi apresentado a forma de onda da corrente na saída para estas condições de operação. Na obtenção do espectro harmônico da corrente na saída, mostrado na Figura 93, foi utilizado o software *WaveStar*, no qual se obteve uma distorção harmônica total de 5,785% e uma corrente eficaz de 3,0103A. Através do espectro harmônico da corrente na saída, verifica-se que a norma brasileira ABNT NBR 16149 não é cumprida para estas condições de potência na entrada. No entanto, como o teste foi realizado para uma terça parte da potência nominal de entrada (1060W), pode-se esperar o cumprimento da norma brasileira para a potência nominal conforme a curva de THD da Figura 92.

Na Figura 94 é apresentada a forma de onda da corrente no indutor L_i , onde pode-se observar a característica de sinal pulsante, possuindo uma frequência igual ao dobro da frequência da rede. Na corrente no indutor L_i se obteve um valor máximo de 7,7A, uma valor de eficaz de 3,54A e um valor médio de 2,8757A.

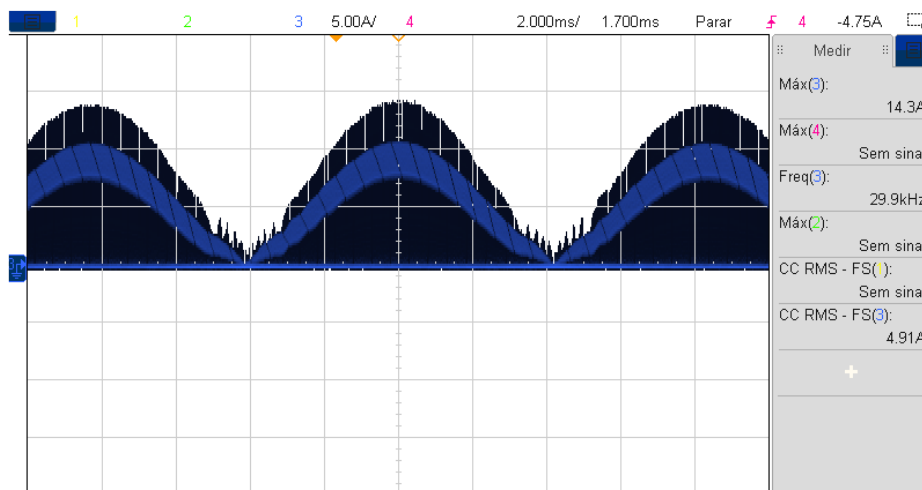
Figura 93 - Espectro harmônico da corrente na saída.

Fonte: Elaboração do próprio autor.

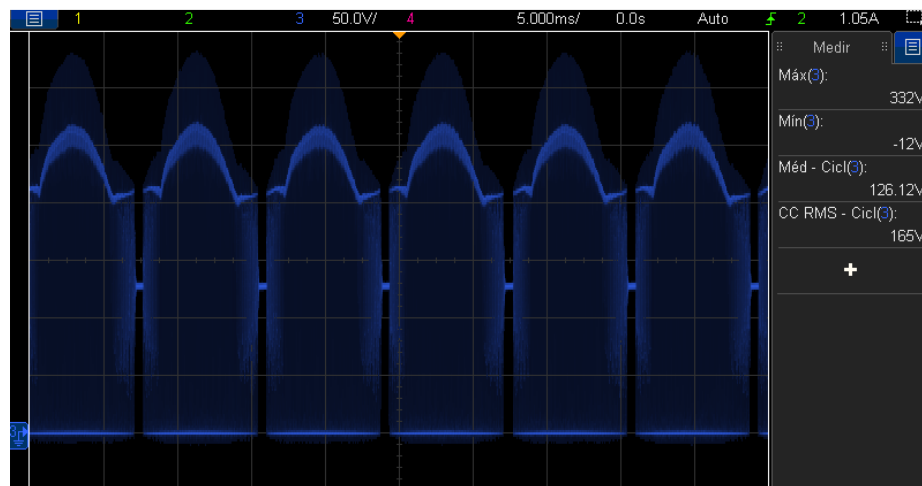
Figura 94 – Forma de onda da corrente no indutor L_i .

Fonte: Elaboração do próprio autor.

Nas Figuras 95 e 96 são apresentadas as formas de onda da corrente e tensão no Mosfet S_c , no qual pode-se observar um comportamento análogo as formas de onda teóricas neste Mosfet. Os valores obtidos da corrente máxima e eficaz no Mosfet S_c são 14,3A e 4,91A, respectivamente, enquanto o valor máximo e valor médio da tensão no Mosfet S_c são 332V e 126,12V, respectivamente.

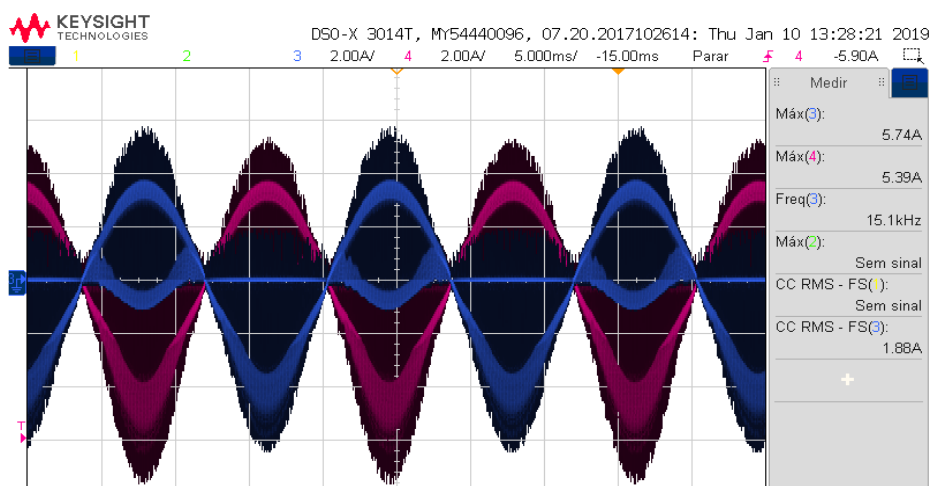
Figura 95 - Forma de onda da corrente no Mosfet S_c .

Fonte: Elaboração do próprio autor.

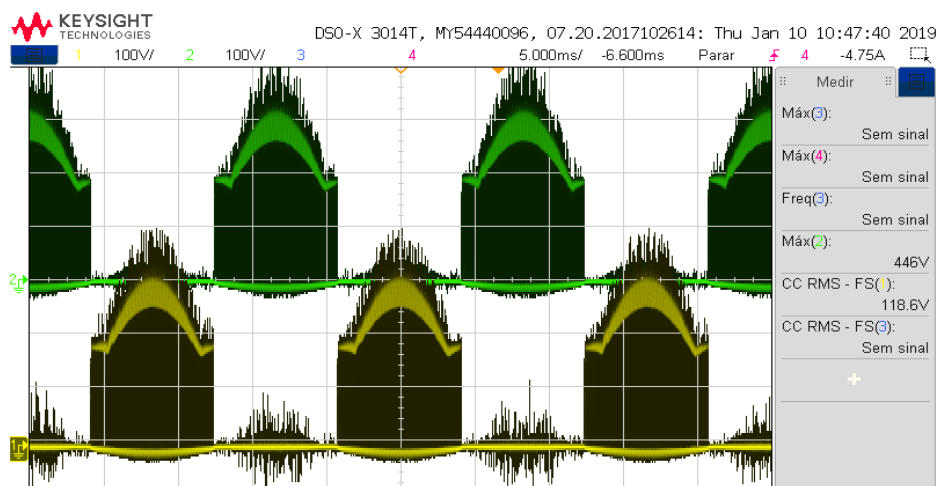
Figura 96 - Forma de onda da tensão no Mosfet S_c .

Fonte: Elaboração do próprio autor.

Na Figura 97 são apresentadas as formas de onda das corrente nos IGBT S_3 (cor azul) e S_4 (cor vermelho), onde se verifica o comportamento esperado conforme análise teórica realizada. Os valores máximos de corrente nos IGBT S_3 e S_4 são 5,74A e 5,39A, respectivamente. Na Figura 98 são apresentadas as formas de onda das tensões nos IGBT S_3 (cor verde) e S_4 (cor amarelo), os quais são correspondentes as formas de onda teóricas. Os valores máximos de tensão nos IGBT S_3 e S_4 foram de 446V e 400V, respectivamente.

Figura 97 - Formas de ondas das correntes nos IGBT S_3 e S_4 .

Fonte: Elaboração do próprio autor.

Figura 98 - Formas de onda de tensão nos IGBT S_3 e S_4 .

Fonte: Elaboração do próprio autor.

7.6 CONSIDERAÇÕES DO CAPÍTULO

Neste capítulo foram apresentados os resultados de experimentais obtidos no laboratório dos métodos de controle implementados no inversor integrado Cuk, assim como as principais formas de onda nos componentes do inversor. Verificou-se individualmente e em conjunto o funcionamento dos algoritmos de sincronismo e MPPT. Além disso, através da utilização de um sistema de controle de dois laços de corrente se obteve um sistema mais robusto diante de perturbações nas variáveis do inversor (tensão de entrada, carga, entre outros), atingindo estabilizar o sistema e garantir o formato senoidal na corrente de saída para diversos níveis de potência fornecidas pelo arranjo FV.

8 CONCLUSÕES GERAIS E CONTINUIDADE DO TRABALHO

Neste trabalho de dissertação, apresentou-se o Inversor Integrado Cuk como uma estrutura de potência aplicado para sistemas fotovoltaicos conectados à rede. Este inversor mostrou a vantagem de possuir um reduzido número de componentes, devido à integração dos estágios de potência e a suas características de fonte de corrente na entrada e saída, o qual permitiu um projeto compacto do inversor. O inversor foi estudado a partir das análises quantitativa e qualitativa, obtendo-se as principais equações elétricas para o dimensionamento dos componentes do inversor e o seu modelo de valores médios em pequeno sinal, obtido através da técnica de média do circuito e modelagem média de interruptores. No trabalho, demonstrou-se que uma configuração de 4 módulos FV em série permite obter um maior rendimento e baixo volume no inversor, assim como baixos níveis de distorção harmônica na corrente injetada à rede, sendo esta configuração utilizada no dimensionamento e nos testes do inversor.

Os resultados de simulação permitiram verificar as análises teóricas desenvolvidas no trabalho e o funcionamento dos diferentes métodos de controle aplicados ao inversor, sendo estes métodos de controle implementados através de um DSC, o qual permitiu a concepção das lógicas de controle de forma simples através de programação em C. Os resultados experimentais obtidos verificaram o ótimo desempenho dos algoritmos implementados (algoritmo P&O, sincronismo baseado em um EPLL, controle retroalimentado por dois laços de corrente), obtendo-se um alto fator de rastreamento (acima do 99%), excelentes tempos de resposta do EPLL (menor a 0,3s) e a correta operação dos laços de corrente para diferentes níveis de potência fornecida pelo arranjo FV, garantindo a estabilidade do sistema e o formato sinusoidal na corrente de saída. Através dos dados experimentais foram obtidas as curvas de rendimento do inversor e THD da corrente de saída, no qual se demonstrou o alto rendimento do inversor proposto por acima do 89%. No entanto, a distorção harmônica total na corrente de saída resultou acima do 5,7% para os níveis de potência testados, não cumprindo com a norma brasileira ABNT NBR 16149.

Para a continuidade do trabalho se propõe a realização dos testes do inversor com conexão à rede em baixa tensão para níveis de potência na entrada perto da potência nominal sugerida no trabalho (1060 KW). Além disso, o desenvolvimento de uma nova metodologia de controle, o qual permita reduzir o nível de distorção harmônica total na

corrente injetada à rede, com o objetivo de atender a norma brasileira ABNT NBR 16149. Finalmente, propõe-se a implementação de um algoritmo de anti-ilhamento para a detecção de condições de ilhamento, permitindo a desconexão do inversor das cargas alimentadas diante de ausência da rede.

REFERÊNCIAS

BOYRA, M.; THOMAS, J.-L. A review on synchronization methods for grid-connected three-phase VSC under unbalanced and distorted conditions. In: EUROPEAN CONFERENCE ON POWER ELECTRONICS AND APPLICATIONS, 14th., n. 28, p. 1–10, jun. 2011. **Proceedings** [...] Piscataway: IEEE, 2011.

CANESIN, C. A. **Apostila de eletrônica de potência 2**. Ilha Solteira: UNESP/DEE, 2009.

DE BRITO, M. A. **Inversores integrados monofásicos e trifásicos para aplicações fotovoltaicas**: técnicas para obtenção de MPPT, detecção e proteção de ilhamento, sincronização e paralelismo com a rede de distribuição de energia elétrica. 2013. 220 f. Dissertação (Doutorado) - Faculdade de Engenharia Elétrica, Universidade Estadual Paulista, 2013.

DE BRITO, M. A. G. *et al.* New integrated Zeta and Cuk inverters intended for standalone and grid-connected applications. In: BRAZILIAN POWER ELECTRONICS CONFERENCE, 11., 2011, Praia Mar, Brasil. **Proceedings** [...] Piscataway: IEEE, 2011. Disponível em: <http://ieeexplore.ieee.org/document/6085230/>. Acesso em: 15 mar. 2019.

DE BRITO, M. A. G. *et al.* Evaluation of the Main MPPT Techniques for Photovoltaic Applications. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 60, n. 3, p. 1156–1167, mar. 2013.

DESHPANDE, S.; BHASME, N. R. **A review of topologies of inverter for grid connected PV systems**. In: INNOVATIONS IN POWER AND ADVANCED COMPUTING TECHNOLOGIES (i-PACT), 2017, Vellore, India. **Proceedings** [...] Piscataway: IEEE, 2017. Disponível em: <http://ieeexplore.ieee.org/document/8245191/>. Acesso em: 15 mar. 2019.

ELLABBAN, O.; ABU-RUB, H. Z-Source Inverter: Topology Improvements Review. **IEEE Industrial Electronics Magazine**, Piscataway, v. 10, n. 1, p. 6–24, mar. 2016.

ERICKSON, R. W.; MAKSIMOVIĆ, D. **Fundamentals of power electronics**. 2. ed. Boston: Springer US, 2001.

ESRAM, T.; CHAPMAN, P. L. Comparison of Photovoltaic Array Maximum Power Point Tracking Techniques. **IEEE Transactions on Energy Conversion**, Piscataway, v. 22, n. 2, p. 439–449, jun. 2007.

EUROPEAN COMMISSION. **Photovoltaic geographical information system**. Disponível em: http://re.jrc.ec.europa.eu/pvgis_v2.html. Acesso em: 15 mar. 2019.

FREDDY, T. K. S. *et al.* Comparison and Analysis of Single-Phase Transformerless Grid-Connected PV Inverters. **IEEE Transactions on Power Electronics**, Piscataway, v. 29, n. 10, p. 5358–5369, out. 2014.

FREIJEDO, F. D. *et al.* **Grid-synchronization methods for power converters**. 2009

In: ANNUAL CONFERENCE OF IEEE INDUSTRIAL ELECTRONICS, 35th, 2009, Porto, Portugal. **Proceedings** [...] Pistacaway: IEEE, 2009. Disponível em: <http://ieeexplore.ieee.org/document/5414976/>. Acesso em: 15 mar. 2019.

GREEN, M. A. *et al.* Solar cell efficiency tables (version 51). **Progress in Photovoltaics: Research and Applications**, Oxford, v. 26, n. 1, p. 3–12, jan. 2018.

GUAN-CHYUN HSIEH; HUNG, J. C. Phase-locked loop techniques. A survey. **IEEE Transactions on Industrial Electronics**, Pistacaway, v. 43, n. 6, p. 609–615, dez. 1996.

HAN, Y. *et al.* Comparative performance evaluation of orthogonal-signal-generators-based single-phase PLL Algorithms: a survey. **IEEE Transactions on Power Electronics**, Pistacaway, v. 31, n. 5, p. 3932–3944, maio 2016.

IEA PVPS. **Snapshot of Global Photovoltaic Markets - IEA PVPS**. [S. l.: s.n.]. Disponível em: http://www.iea-pvps.org/fileadmin/dam/public/report/statistics/IEA-PVPS_-_A_Snapshot_of_Global_PV_-_1992-2017.pdf. Acesso em: 15 mar. 2019.

ITRP. International Technology Roadmap for Photovoltaic (ITRPV) - Results 2017. **ITRPV**, [S. l.], v. 9, p. 1–37, 2018.

JENKINS, N.; THORNYCROFT, J. Grid connection of photovoltaic systems. In: **McEvoy's Handbook of Photovoltaics**. [S. l.]: Elsevier, 2018. p. 847–876.

JUNIOR, L. G. **Inversores integrados monofásicos aplicados em sistemas fotovoltaicos com conexão à rede de distribuição de energia elétrica**. [S. l.]: Universidade Estadual Paulista, 2011.

KJAER, S. B.; PEDERSEN, J. K.; BLAABJERG, F. A Review of Single-Phase Grid-Connected Inverters for Photovoltaic Modules. **IEEE Transactions on Industry Applications**, Pistacaway, v. 41, n. 5, p. 1292–1306, set. 2005.

KUNTE, R. S.; GAO, W. **Comparison and review of islanding detection techniques for distributed energy resources**. In: NORTH AMERICAN POWER SYMPOSIUM, 40th, 2008, Calgary, AB, Canada. **Proceedings** [...] Pistacaway: IEEE, 2008. Disponível em: <http://ieeexplore.ieee.org/lpdocs/epic03/wrapper.htm?arnumber=5307381%5Cnhttp://ieeexplore.ieee.org/document/5307381/>. Acesso em: 15 mar. 2019.

LENNON, A.; EVANS, R. Manufacturing of various PV technologies. In: _____. **Photovoltaic solar energy**. Chichester: John Wiley & Sons, 2017. p. 463–477.

LOPES, L. A. C.; ZHANG, Y. Islanding Detection Assessment of Multi-Inverter Systems With Active Frequency Drifting Methods. **IEEE Transactions on Power Delivery**, Pistacaway, v. 23, n. 1, p. 480–486, jan. 2008.

LUIGI, G. *et al.* **Integrated inverter topologies for low power photovoltaic systems.** In: IEEE/IAS INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS - INDUSCON, 9th 2010, São Paulo, Brasil. **Proceedings** [...] Piscataway: IEEE, 2010. Disponível em: <http://ieeexplore.ieee.org/document/5740000/>. Acesso em: 15 mar. 2019.

MAHAT, P.; ZHE CHEN; BAK-JENSEN, B. Review of islanding detection methods for distributed generation. In: THIRD INTERNATIONAL CONFERENCE ON ELECTRIC UTILITY DEREGULATION AND RESTRUCTURING AND POWER TECHNOLOGIES, 3., 2008, Nanjing, China. **Proceedings** [...] Piscataway: IEEE, 2008. Disponível em: <http://ieeexplore.ieee.org/document/4523877/>. Acesso em: 15 mar. 2019.

MCLYMAN, C. W. T. **Transformer and inductor design handbook.** 4. ed. Boca Raton: Taylor and Francis Group, 2011.

NASCIMENTO, R. L. ENERGIA SOLAR NO BRASIL: SITUAÇÃO E PERSPECTIVAS. **Consultoria Legislativa**, p. 46, set. 2017.

NASIR, U. *et al.* A review of power converter topologies with medium/high frequency transformers for grid interconnection systems. In: IEEE INTERNATIONAL CONFERENCE ON AUTOMATICA (ICA-ACCA), 2016, Curico, Chile. **Proceedings** [...] Piscataway: IEEE, 2016. Disponível em: <http://ieeexplore.ieee.org/document/7778471/>. Acesso em: 15 mar. 2019.

OGATA, K. **Discrete time control systems.** 2. ed. New Jersey: Prentice Hall, 1995.

PADUA, M. S. *et al.* **Comparative analysis of synchronization algorithms based on pll, rdft and kalman filter.** In: IEEE INTERNATIONAL SYMPOSIUM ON INDUSTRIAL ELECTRONICS, 2007, Vigo, Espanha. **Proceedings** [...] Piscataway: IEEE, 2007. Disponível em: <http://ieeexplore.ieee.org/document/4374728/>. Acesso em: 15 mar. 2019.

PAIVA, S. C. *et al.* Reviewing of anti-islanding protection. In: IEEE/IAS INTERNATIONAL CONFERENCE ON INDUSTRY APPLICATIONS, 11th., 2014, Juiz de Fora, Brasil. **Proceedings** [...] Piscataway: IEEE, 2014. Disponível em: <http://ieeexplore.ieee.org/document/7059454/>. Acesso em: 15 mar. 2019.

PAULINO, H. D.; MENEGAZ, P. J. M.; SIMONETTI, D. S. L. A review of the main inverter topologies applied on the integration of renewable energy resources to the grid. In: BRAZILIAN POWER ELECTRONICS CONFERENCE, 11., Praiaamar, Brasil. **Proceedings** [...] Piscataway: IEEE, 2011. Disponível em: <http://ieeexplore.ieee.org/document/6085334/>. Acesso em: 15 mar. 2019.

PEREIRA, E. B. *et al.* **Atlas Brasileiro de Energia Solar.** p. 64, 2017.

RODRIGUEZ, J.; JIH-SHENG LAI; FANG ZHENG PENG. Multilevel inverters: a survey of topologies, controls, and applications. **IEEE Transactions on Industrial Electronics**, Piscataway, v. 49, n. 4, p. 724–738, ago. 2002.

SERAPHIM. **Products**. [S. l.: s. n.], 2018. Disponível em: http://www.seraphim-energy.com/info_8.aspx?itemid=145&lcid=24. Acesso em: 15 mar. 2019.

SUBUDHI, B.; PRADHAN, R. A Comparative study on maximum power point tracking techniques for photovoltaic power systems. **IEEE Transactions on Sustainable Energy**, Piscataway, v. 4, n. 1, p. 89–98, jan. 2013.

WANG, G. Modules and arrays of solar cells. In: _____. **Technology, manufacturing and grid connection of photo-voltaic solar cells**. Singapore: John Wiley & Sons Singapore, 2018. p. 223–257.

WHITAKER, C. M. *et al.* **Handbook of photovoltaic science and engineering**. 2. ed. Chichester: John Wiley & Sons, 2010.

YANG, Y.; BLAABJERG, F.; ZOU, Z. Benchmarking of Grid Fault Modes in Single-Phase Grid-Connected Photovoltaic Systems. **IEEE Transactions on Industry Applications**, Piscataway, v. 49, n. 5, p. 2167–2176, set. 2013.

ZHANG, Z. *et al.* Zero-Voltage Ride-Through Capability of Single-Phase Grid-Connected Photovoltaic Systems. **Applied Sciences**, Bucharest, v. 7, n. 4, p. 315, 24 mar. 2017.