

**UNIVERSIDADE ESTADUAL PAULISTA “JÚLIO DE MESQUITA FILHO”
FACULDADE DE ENGENHARIA
CAMPUS DE ILHA SOLTEIRA**

ELAINE SANTOS

**Análise de Integridade de Sinal e *Crosstalk* em Placa de
Circuito Impresso**

**Ilha Solteira
2013**

PROGRAMA DE PÓS-GRADUAÇÃO EM ENGENHARIA ELÉTRICA

**“Análise de Integridade de Sinal e *Crosstalk* em Placa de
Circuito Impresso”**

Elaine Santos

Dissertação apresentada à Faculdade de
Engenharia do Campus de Ilha Solteira – UNESP
como parte dos requisitos para obtenção do título
de Mestre em Engenharia Elétrica.
Área de conhecimento: Automação.

Orientador: Prof. Dr. Ailton Akira Shinoda

Ilha Solteira/SP
Janeiro/2013

FICHA CATALOGRÁFICA

Elaborada pela Seção Técnica de Aquisição e Tratamento da Informação
Serviço Técnico de Biblioteca e Documentação da UNESP - Ilha Solteira.

- S237a Santos, Elaine.
Análise de integridade de sinal e *crosstalk* em placa de circuito impresso / Elaine Santos. – Ilha Solteira : [s.n.], 2013
101 f. : il.
- Dissertação (mestrado) - Universidade Estadual Paulista. Faculdade de Engenharia de Ilha Solteira. Área de conhecimento: Automação, 2013
- Orientador: Ailton Akira Shinoda
Inclui bibliografia
1. Integridade de sinal (Eletrônica). 2. *Crosstalk*. 3. Placas de circuito impresso. 4. Frequência de *clock*. 5. Linhas de campo magnético. 6. Campo magnético. 7. Redes de computadores. 8. Ferramenta computacional.



UNIVERSIDADE ESTADUAL PAULISTA
CAMPUS DE ILHA SOLTEIRA
FACULDADE DE ENGENHARIA DE ILHA SOLTEIRA

CERTIFICADO DE APROVAÇÃO

TÍTULO: Análise de Integridade de Sinal e Crosstalk em Placa de Circuito Impresso

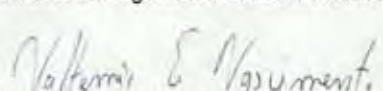
AUTORA: ELAINE SANTOS

ORIENTADOR: Prof. Dr. AILTON AKIRA SHINODA

Aprovada como parte das exigências para obtenção do Título de Mestre em Engenharia Elétrica ,
Área: AUTOMAÇÃO, pela Comissão Examinadora:


Prof. Dr. AILTON AKIRA SHINODA
Departamento de Engenharia Elétrica / Faculdade de Engenharia de Ilha Solteira


Prof. Dr. SERGIO KUROKAWA
Departamento de Engenharia Elétrica / Faculdade de Engenharia de Ilha Solteira


Prof. Dr. VALTEMIR EMERENCIO DO NASCIMENTO
Departamento de Informática / Instituto Federal de Educação, Ciência e Tecnologia de Mato Grosso

Data da realização: 25 de janeiro de 2013.

AGRADECIMENTOS

A Deus e Maria,

Pela força espiritual para a realização desse trabalho.

Aos meus pais Maria e Maurício,

Pelo apoio, carinho e ajuda incondicional.

A minha irmã Juliana,

Por todo o incentivo.

A meu namorado Marcus Vinícius,

Por todo amor, compreensão e apoio nos momentos difíceis.

Aos meus amigos e colegas de curso,

Pela cumplicidade, ajuda e amizade.

Ao professor Ailton,

Pela orientação deste trabalho.

RESUMO

A alta confiabilidade e velocidade de operação (altas frequências de *clock*) são elementos essenciais para equipamentos eletrônicos. Com o incremento da velocidade de operação dos circuitos em placas de circuitos impressos (PCI), o comprimento de onda torna-se comparável ao comprimento das interconexões. Isso implica que a análise dos circuitos seja feita em termos de linha de transmissão. A partir desse fato, efeitos indesejáveis como a falha na integridade do sinal (IS) podem ocorrer como, por exemplo, o ruído *crosstalk*. Este problema de integridade de sinal pode trazer sérios danos ao funcionamento de uma placa de circuito impresso. É importante que tal falha seja solucionada na fase inicial do projeto, uma vez que a correção do mesmo se torna mais simples e menos custosa. Com efeito, alguns artifícios computacionais foram utilizados para tentar medir problemas de integridade de sinal do tipo *crosstalk*, visto que, sem tais ferramentas seriam necessários cálculos avançados que causariam lentidão no processo. Este trabalho mostra as análises e os resultados obtidos na simulação do ruído *crosstalk*. Os resultados estão baseados em três estudos de casos, levando em consideração os estágios de desenvolvimento da placa (inicial ou final) e também da complexidade da PCI em estudo. O primeiro estudo compara duas PCI's com densidades de componentes diferentes. Posteriormente foi estudada a integridade de sinais de duas linhas impressas, *microstrip* e *stripline*. Por fim foi feita uma análise de uma PCI utilizada em uma central telefônica verificando a medida do ruído *crosstalk* na placa.

Palavras-chave: Integridade de sinal. *Crosstalk*. PCI. Frequência de *clock*. Linhas de campo magnético. Rede. Ferramenta computacional.

ABSTRACT

The high reliability and operating speed (high clock frequencies) are essential elements for electronic equipment. With the increase in the speed of operation of the circuits on printed circuit boards (PCB), the wavelength becomes comparable to the length of interconnections. This implies in the circuit analysis being then made in terms of transmission line. From this fact, undesirable effects such as failure to signal integrity (SI) may occur, for example, the crosstalk noise. This problem of signal integrity can bring serious harm to the functioning of a printed circuit board. It is important that such failure is remediated in the initial phase of the project, since the correction becomes even simpler and less costly. In fact, some computational tricks were used to try to measure integrity issues of crosstalk-type signal, because without such tools, advanced calculations, which would cause delays in the process, would be needed. This work shows the analyses and results obtained during the tests using crosstalk noise simulation. The results are based on three case studies, taking into account the stages of development of the plate (initial or final) and also the complexity of PCI in study. The first study compares two PCBs with densities of different components. Later was studied the integrity of signals of two kinds of printed lines, microstrip and stripline. Finally an analysis was made of a PCI used in a central office verifying the extent of crosstalk noise on the board.

Keywords: Signal integrity. Crosstalk. PCI. Clock Frequency. Lines of magnetic field. Network. Computational tool.

LISTA DE FIGURAS

Figura 1 – Esquema para definição de um modelo elétrico	21
Figura 2 – Visão física modelada na visão elétrica	22
Figura 3 - Descrição das características geométricas para uma interconexão de um elemento R ideal	22
Figura 4 – Cabo coaxial, hastes paralelas e haste sobre o plano	25
Figura 5 – Linhas de campo	26
Figura 6 – Tensão de ruído <i>crosstalk</i>	29
Figura 7 – Anéis de linhas de campo magnéticos	30
Figura 8 – Configuração para medir uma rede ativa e uma rede silenciosa	31
Figura 9 - Modelo de circuito equivalente de uma n-seção de acoplamento de transmissão.	32
Figura 10 – Software Hyperlynx	37
Figura 11 – Projeto BoardSim	38
Figura 12 – Projeto LineSim	39
Figura 13 – Ambiente do osciloscópio	39
Figura 14 – Ambiente do stackup	40
Figura 15 – Exemplo da opção enable crosstalk simulation selecionada	40
Figura 16 – Visualização das linhas de campo magnéticas de um projeto	41
Figura 17 – Visualização de matrizes de capacitâncias e indutâncias	41
Figura 18 – Modelo IBIS do sn74F04	43
Figura 19 – Componente sn74F04	43
Figura 20 – Etapas definidas no trabalho	46
Figura 21 – Fluxograma de um novo projeto de PCI	46
Figura 22 – PCI I	47
Figura 23 – PCI II	47
Figura 24 – Crosstalk na PCI I. Trilha agressora e a trilha vítima selecionadas.	48
Figura 25 – Transição de nível da rede agressora da PCI I	49
Figura 26 – Ruído crosstalk da rede vítima da PCI I	49
Figura 27 – Crosstalk na PCI II. Trilha agressora e a trilha vítima selecionadas.	50
Figura 28 – Transição de nível da rede agressora da PCI II	51
Figura 29 – Ruído crosstalk da rede vítima da PCI II	51
Figura 30 – Campos marginais da rede agressora sobre a vítima. (a) PCI I e (b) PCI II	52

Figura 31 – Estrutura microstrip	53
Figura 32 – Microstrip: (a) e (b)	53
Figura 33 – Stackup da microstrip	54
Figura 34 – Estrutura Stripline	54
Figura 35 – Stripline: (a) e (b)	54
Figura 36 – Stackup da stripline	55
Figura 37 - Microstrip sinal falling edge 0,625 mm	56
Figura 38 - Crosstalk near end e far end da microstrip 0,625 mm.	57
Figura 39 - Crosstalk near end e far end da microstrip 1,5 mm.	57
Figura 40 – Linhas de campo da microstrip	58
Figura 41 – Crosstalk near end (Hyperlynx e Equação 26)	61
Figura 42 – Crosstalk far end (Hyperlynx e Equação 27)	61
Figura 43 – Stripline sinal falling edge 0,625 mm.	62
Figura 44 – Crosstalk near end e far end da stripline 0,625 mm.	62
Figura 45 – Crosstalk near end e far end da stripline 1,5 mm.	63
Figura 46 – Linhas de campo magnético da stripline.	63
Figura 47 – Crosstalk near end (Hyperlynx e Equação 26)	64
Figura 48 – Crosstalk far end (Hyperlynx e Equação 27)	65
Figura 49 – PCI central telefônica	66
Figura 50 – Stackup PCI central telefônica	67
Figura 51 – Rede agressora selecionada	67
Figura 52 – Rede agressora e redes vítimas selecionadas	68
Figura 53 – Linhas de campo elétrico e magnético	69
Figura 54 – Nível de transmissão da rede agressora	69
Figura 55 – Ruído crosstalk nas redes vítimas	70

LISTA DE TABELAS

Tabela 1 – Parâmetros do Modelo IBIS do sn74F04 gerado no Hyperlynx	44
Tabela 2 – Estatística das PCI's	48
Tabela 3 – Indutâncias e capacitâncias auto e mútuas da microstrip	59
Tabela 4 – Indutâncias e capacitâncias auto e mútuas da stripline	59
Tabela 5 – Relação do traço de separação de uma microstrip	60
Tabela 6 – Relação do traço de separação de uma microstrip	60
Tabela 7 – Relação do traço de separação de uma stripline	64
Tabela 8 – Relação do traço de separação de uma stripline	64

LISTA DE ABREVIATURAS E SIGLAS

BER	bit error rate
CI	Circuito integrado
CES	constraint editing system
DDR	memória Double Data Rate
DDR2	memória Double Data Rate 2
DDR3	memória Double Data Rate 3
EMC	Compatibilidade eletromagnética
EMI	Interferência eletromagnética
IBIS	Input/Output Bounded Information Specification
IS	Integridade de sinal
LC	Indutor/Capacitor
LT	Linha de transmissão
PCB/PCI	Placa de circuito impresso
S/N	Signal/Noise (sinal/ruído)
TEM	Transverse Eletromagnetic Mode

LISTA DE SÍMBOLOS

A	área da seção transversal entre as placas
\vec{B}	vetor campo magnético
C_{jk}	capacitância de Maxwell
C_l	capacitância por comprimento
C_m	capacitância mútua
C_{ml}	capacitância mútua por comprimento
C_s	capacitância auto
da	área da superfície
ϵ_0	permissividade no vácuo
ϵ_r	constante dielétrica relativa do material
h	distância entre elas
I	fluxo de corrente
I_c	ruído de corrente acoplada
L_{en}	comprimento da interconexão
L_m	indutância mútua
L_{ml}	indutância mútua por comprimento
L_s	indutância auto
Q	carga elétrica
r	raio menor da esfera
r_b	raio maior da esfera
RT	tempo de subida
t_f	tempo de descida
t_r	tempo de subida
v	a velocidade de propagação
V	tensão entre os condutores
$V_{ne}(t)$	tensão de crosstalk near end
$V_{fe}(t)$	tensão de crosstalk far end
V_L	ruído de tensão acoplada
V_{swing}	tensão de balanço
ρ	resistividade do material
Δx	comprimento percorrido

SUMÁRIO

1	INTRODUÇÃO	15
1.1	Integridade de sinal	15
1.2	Objetivos	16
1.3	Disposição do texto	17
2	PROBLEMAS COM INTEGRIDADE DE SINAL	18
2.1	Domínios do tempo e frequência	19
2.2	Resistência, capacitância, indutância e linhas de transmissão	21
2.3	Crosstalk	28
2.3.1	<i>Crosstalk near end e crosstalk far end</i>	31
3	FERRAMENTAS COMPUTACIONAIS	35
3.1	Mentor graphics hyperlynx[®]	37
3.1.1	<i>Modelo ibis</i>	41
4	RESULTADOS	45
4.1	Métodos de análise	45
4.2	Crosstalk em uma pci genérica	46
4.2.1	<i>Análise dos resultados na pci genérica</i>	52
4.3	Crosstalk em trilhas microstrip e stripline	53
4.3.1	<i>Crosstalk em uma microstrip</i>	56
4.3.2	<i>Crosstalk em uma stripline</i>	61
4.3.3	<i>Análise dos resultados na microstrip e stripline</i>	65
4.4	Crosstalk em pci de uma central telefônica	66
4.4.1	<i>Análise dos resultados na pci da central telefônica</i>	70
5	CONSIDERAÇÕES FINAIS	72
5.1	Conclusões	72
5.2	Sugestões para trabalhos futuros	72
	REFERÊNCIAS	74

APENDICE A – Modelo IBIS do componente sn74F04	77
APENDICE B – Dados da PCI I	96
APENDICE C – Dados da PCI II	100

1 INTRODUÇÃO

Para terem uma boa aceitação num mercado cada vez mais competitivo, os equipamentos eletrônicos precisam funcionar adequadamente (alta confiabilidade) e serem cada vez mais rápidos (alta frequência de operação ou *clock*). Com o aumento dessas frequências de operação superiores a dezenas ou até centenas de MHz, as interconexões ou trilhas da placa de circuito impresso (PCI) passam a se comportar como linhas de transmissão (PINHO et al., 2000).

Tal fato remete a uma grande preocupação nos padrões de emissão de EMC/EMI (compatibilidade eletromagnética/ interferência eletromagnética), pois os equipamentos eletrônicos devem ter emissões de interferências eletromagnéticas apropriadas (PAUL, 2006). Problemas de interferências podem ocasionar erros na transmissão de informações. O uso de ferramentas computacionais é essencial para auxiliar na detecção do erro em fase inicial de projeto, reduzindo o tempo e gastos (BOGATIN, 2010).

Portanto, entender, equacionar, reduzir ou eliminar problemas de funcionamento da máquina ou equipamento é extremamente importante e se traduz em sucesso de mercado.

1.1 Integridade de sinal

A integridade de sinal está relacionada com a garantia de que as formas de onda na entrada e na saída da linha são idênticas ou muito próximas (PAUL, 2006). Elas transportam sinais de um ponto a outro (PAUL, 2006). É essencial que estes sinais não sejam corrompidos pela linha (PAUL, 2006).

Em resumo, a preocupação com a funcionalidade dos equipamentos eletrônicos é devido a alguns fatores que configuram um problema significativo: a falta de integridade de sinal. Tais fatores são (BOGATIN, 2010):

- Grande aumento nas frequências de *clock*;
- A alta velocidade de operação interfere na integridade do sinal;
- As falhas devem ser eliminadas na fase inicial de projeto;
- Produtos devem ser disponibilizados sem falhas para que tenham uma boa aceitação no mercado;

- Grupo de desenvolvimento com tempo cada vez menor para corrigir as falhas.

A falta de integridade de sinal como o próprio nome indica, está relacionada com os problemas que surgem em altas velocidades das interconexões de trilhas (linhas) de componentes em uma placa de circuito impresso. Os efeitos de integridade de sinal começam a ser relevantes a partir de frequências superiores a 100 MHz ou em tempos de subida menores que 1 ns (MAGRI; MOSSO, 2008).

O desempenho pode ser afetado devido às propriedades elétricas dos interligamentos, dispositivos passivos e ativos (CI's, FPGA's, micro-controladores) através dos sinais digitais interagindo como formas de onda de tensão e corrente (Raymond). Dependendo da topologia da trilha, comprimento, relação entre famílias de componentes, tempo de subida e descida, quantas camadas a placa possui e também a quantas variações de nível de camada a trilha seja submetida, o sinal pode ter problemas de: *overshoot*, *undershoot*, *ground bounce* e *crosstalk* (PINHO et al., 2000).

Nesse trabalho o problema de integridade de sinal do tipo *crosstalk* será abordado com maiores detalhes e com o auxílio da ferramenta computacional Mentor Graphics Hyperlynx[®] que utiliza simuladores eletromagnéticos em sua configuração.

1.2 Objetivos

O objetivo do trabalho é a análise da influência do ruído *crosstalk* na integridade de sinal. Análises da simulação do ruído *crosstalk* foram feitas. Os resultados estão baseados em três estudos de casos, levando em consideração os estágios de desenvolvimento da placa (inicial ou final) e também da complexidade da PCI em estudo. O primeiro estudo compara duas PCI's com densidades de componentes diferentes. O segundo mostra o estudo da integridade de sinais de duas linhas impressas, *microstrip* e *stripline*. O terceiro faz uma análise de uma PCI utilizada em uma central telefônica da empresa TROPICO (TRÓPICO SISTEMAS E TELECOMUNICAÇÕES DA AMAZÔNIA). Tais exemplos configuram o desenvolvimento desse trabalho e visam uma contribuição para um assunto tão importante a ser discutido.

O uso de uma ferramenta computacional (Mentor Graphics Hyperlynx[®] com *Field Solver 2D*) que utiliza simuladores eletromagnéticos foi feito para fazer a medição do ruído *crosstalk*.

O objetivo do trabalho é mostrar também a relevância em priorizar a detecção do problema de integridade de sinal *crosstalk* em fase inicial de projeto. Nessa fase, o problema a ser resolvido pode ser menos complexo e ter um menor custo além do ganho de tempo na produção.

Baseado em tais objetivos foram produzidos trabalhos em forma de artigos para serem mostrados em congressos e constatou-se que o assunto é de grande interesse público. Reduzir tempo e problemas na engenharia de projeto em especial relacionados à integridade de sinal é essencial e se torna um grande desafio para projetistas.

1.3 Disposição do texto

As próximas seções mostram o desenvolvimento do trabalho detalhando o ruído *crosstalk*. Técnicas e ferramentas que auxiliam na medição do problema serão mostradas, bem como simulações e discussões de possíveis soluções do problema.

A seção 2 mostra detalhes gerais de problemas com integridade de sinal. Através do controle da impedância do circuito pode-se manter a integridade. O caso do problema de integridade de sinal *crosstalk* é abordado de forma especial e maiores detalhes serão vistos nessa seção.

A seção 3 mostra a utilização da ferramenta computacional (Mentor Graphics Hyperlynx[®]) que foi usada para detecção do problema. Tal programa é muito usado para trabalhar com problemas de integridade de sinal em geral.

A seção 4 mostra os resultados obtidos de acordo com os estudos de casos usados nesse trabalho. Três estudos de casos compõem essa seção que configura base de todo o conjunto do trabalho.

Por fim a seção 5 mostra as considerações finais do trabalho, trazendo sugestões para resolução dos problemas encontrados e sugestões para continuação desse estudo.

2 PROBLEMAS COM INTEGRIDADE DE SINAL

Diz-se que um equipamento tem um problema de integridade de sinal sempre que o sinal começa a perder a sua integridade, sem relação com a frequência (BROOKS, 2001). Os dois caminhos mais óbvios e comuns onde o sinal pode perder a sua integridade são, quando se torna distorcido ou quando a relação sinal-ruído (S/N) começa a degradar (BROOKS, 2001).

Em altas frequências, o caminho de retorno depende fortemente do caminho/excitação atual (POLSTYANKO; WALLING, 2000). Eles são dependentes do posicionamento dos dissipadores de fontes de tensão e correntes, e não podem variar na análise de acordo com a frequência da excitação (POLSTYANKO; WALLING, 2000). Um *field solver 2D* calcula todos os termos de acoplamento, incluindo o efeito de variáveis de caminhos de retorno de fontes de tensão e correntes (POLSTYANKO; WALLING, 2000).

Esses problemas de IS (integridade de sinal) que afetam o desempenho de um circuito devido às propriedades elétricas das interconexões (trilhas) podem ser classificados de acordo com suas categorias. As classes de categorias são: tempo, ruído e interferência eletromagnética (BURCI, 2008). Essas três categorias compõem quatro grandes grupos de problemas de integridade de sinal: duração, qualidade do sinal, *crosstalk* e interferência eletromagnética (BURCI, 2008).

Um meio de manter a integridade de sinal é fazer o controle da impedância do sistema como um todo.

É importante ressaltar que o problema de integridade de sinal possui características que os diferenciam de outras categorias de problemas. Duas importantes generalizações de integridade de sinal são que (BOGATIN, 2010; COLLINS; COUCH, 2004):

- Cada uma das quatro famílias de problemas pioram à medida que diminuem os tempos de subida. Isso é muitas vezes referido como dI/dt ou dV/dt ;
- As soluções eficazes para sinalizar problemas de integridade são baseadas na compreensão da impedância de interconexões.

Em elevadas frequências, uma simples trilha pode ter uma descontinuidade de impedância capaz de introduzir reflexões, perdas, retardos, irradiação, etc., do que operando a baixas frequências (inferior a 10 MHz). (MAGRI; MOSSO, 2008).

Placas com maior densidade de componentes e operando a altas frequências, requerem um cuidado especial nos dimensionamentos. Tal preocupação é para que a impedância indesejada não cause problemas, mantendo a integridade do sinal. Técnicas de controle dessa impedância têm sido reportadas em conferências e periódicos, no objetivo de garantir que os sinais distribuídos na placa mantenham sua forma, amplitude e retardo (MAGRI; MOSSO, 2008).

Controlar a impedância do sistema, fazendo uso de ferramentas computacionais com simuladores adequados, pode-se no início de um projeto, diminuir o tempo na avaliação do desempenho desse sistema.

Existem três tipos de simuladores que auxiliam o desenvolvimento de um projeto eletrônico (BOGATIN, 2010):

- **Simuladores Eletromagnéticos:** resolvem as equações de Maxwell e simulam os campos elétricos e magnéticos em vários locais nos domínios do tempo ou frequência.
- **Simuladores de circuitos:** resolvem as equações diferenciais correspondentes a vários elementos do circuito e incluem relações de tensão e correntes de Kirchhoff para preverem as tensões e correntes nos nós dos circuitos, nos domínios do tempo e frequência.
- **Simuladores de comportamento:** usam modelos baseados em funções de transferência, que rapidamente se prevê tensões e correntes em vários nós, tipicamente no domínio do tempo.

Sem dúvida o auxílio dessas ferramentas são poderosas aliadas em qualquer tipo de projeto, pois as tendências no aumento das frequências de *clock* acompanham o desenvolvimento tecnológico, bem como os problemas de integridade de sinal.

2.1 Domínios do tempo e frequência

Existem diversas maneiras de analisar um sinal, sendo que duas delas auxiliam de forma positiva no comportamento geral de um sistema: análise do domínio do tempo e análise do domínio da frequência (OPPENHEIM; SCHAFER; BUCK, 1998).

Fazer uma análise do sinal através do domínio do tempo e frequência fornece informações valiosas para compreender e dominar os efeitos de integridade de sinal de um sistema: impedância, linhas com perdas, rede de distribuição de energia, medidas e modelos (OPPENHEIM; SCHAFER; BUCK, 1998).

O domínio do tempo perfaz o mundo real, mostrando tudo o que realmente existe. Ao avaliar um produto digital, costuma-se fazer análise da forma de onda no domínio do tempo. O período de *clock* (intervalo de tempo de repetição do *clock*) e o tempo de subida (quanto tempo leva o sinal para fazer a transição de um valor baixo para o alto e vice-versa: 10-90 ou 20-80) são duas propriedades importantes da forma de onda de *clock* (OTT, 2009).

Os valores 10-90 significam o tempo que o sinal de transição leva para ir de 10% a 90% do seu valor final. Da mesma forma os valores 20-80 significam o tempo que o sinal de transição leva para ir de 20% a 80% do seu valor final.

O domínio da frequência é uma análise não real, uma matemática construtiva (OPPENHEIM; SCHAFER; BUCK, 1998). As ondas existentes nesse domínio são as ondas senoidais (OPPENHEIM; SCHAFER; BUCK, 1998). Existem quatro propriedades muito úteis que fazem as ondas senoidais poderem ser descritas em qualquer outra forma de onda (OPPENHEIM; SCHAFER; BUCK, 1998; OTT 2009):

- Qualquer forma de onda no domínio do tempo pode ser completamente e exclusivamente descrita por combinações de onda senoidal;
- Quaisquer duas ondas senoidais com frequências diferentes são ortogonais entre si. Cada componente pode ser separada;
- Estão bem definidas matematicamente;
- Têm um valor e derivadas em qualquer lugar sem descontinuidade.

Usando ondas senoidais, alguns problemas relacionados com os efeitos de interconexões elétricas podem ser mais fáceis de serem compreendidos. Devido menor complexidade das ondas senoidais no domínio da frequência do que no domínio do tempo, é usual a análise de sistemas no domínio da frequência (Barbosa; Battista, 2000). Uma das formas de fazer essa transformação é usar a Transformada de Fourier (OPPENHEIM; SCHAFER; BUCK, 1998; OTT 2009).

2.2 Resistência, capacitância, indutância e linhas de transmissão

Os efeitos na categoria geral de integridade de sinal são devido à forma como os sinais analógicos interagem com as propriedades elétricas das impedâncias de interconexões. A maneira pela qual essa quantidade de tensão e corrente interagindo com a impedância de interligamento determina todos os efeitos de integridade de sinal (COLLINS; COUCH, 2004).

Conhecida a impedância da interconexão, pode-se prever com precisão como os sinais serão alterados e se um projeto irá atender a especificação de desempenho, antes de construí-lo, ou seja, a impedância é o termo-chave que descreve todas as propriedades elétricas importantes de uma interconexão. (COLLINS; COUCH, 2004).

Usualmente a impedância é definida como a relação entre tensão e corrente do sistema (BOYLESTAD, 2004):

$$Z = V/I \quad (1)$$

As descrições para soluções de integridade de sinal em termos de impedância são mostradas na figura 1.

Figura 1 – Esquema para definição de um modelo elétrico



Fonte: Baseado em Bogatin (2010)

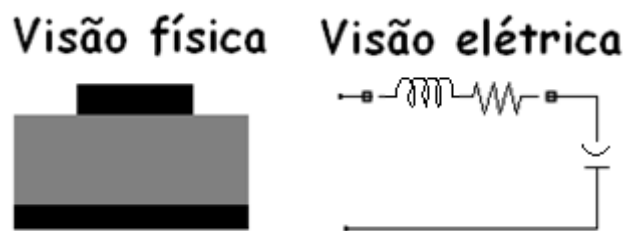
Usualmente trabalha-se com elementos ideais para descrever parâmetros de modelos reais de um circuito. Os elementos concentrados ideais são: resistor, capacitor e indutor. O elemento distribuído: linha de transmissão (BOYLESTAD, 2004).

A) Resistência

O processo de modelagem faz a tradução dos parâmetros reais em termos de elementos do circuito elétrico que trabalha com R, L e C em conjunto.

A figura 2 mostra um exemplo da visão física modelada em elementos do circuito de acordo com a visão elétrica.

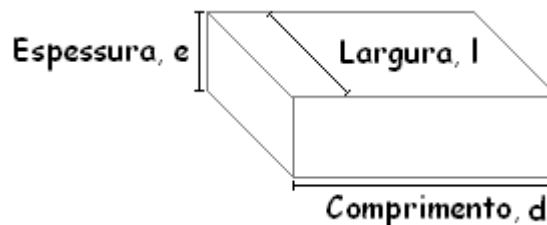
Figura 2 – Visão física modelada na visão elétrica



Fonte: Elaboração da própria autora

Existe uma boa aproximação para a resistência de interconexões [figura 3]. Esta aproximação é para um condutor que tem uma seção transversal uniforme (KIENITZ, 2010).

Figura 3- Descrição das características geométricas para uma interconexão de um elemento R ideal



Fonte: Elaboração da própria autora

A medida da resistência de acordo com a seção transversal [figura 3] é (LOPES; COLAÇO; MACENA, 2008):

$$R = \rho \frac{d}{A} \quad (2)$$

Onde:

ρ é a resistividade do material

d é o comprimento

A é a área da seção transversal entre as placas

Se a estrutura não é uniforme na seção transversal, esta deve ser aproximada como uniforme (LOPES; COLAÇO; MACENA, 2008) ou com o uso de um solucionador de campo para calcular a sua resistência.

B) Capacitância

Um capacitor é basicamente constituído de dois condutores e entre eles um dielétrico ou ar, onde se obtém um valor chamado de capacitância. Esse valor medido é dado por (LOPES; COLAÇO; MACENA, 2008):

$$C = \frac{Q}{V} \quad (3)$$

Onde:

Q é a carga

V é a tensão entre os condutores

$$I = \frac{\Delta Q}{\Delta t} = C \frac{dV}{dt} \quad (4)$$

Onde:

ΔQ é a variação da carga

ΔV é a variação da tensão

Algumas características da capacitância são (LOPES; COLAÇO; MACENA, 2008):

- A capacitância real entre dois condutores é determinada pela sua geometria e as propriedades do material de qualquer dielétrico;
- A capacitância é independente da tensão aplicada;
- Quanto mais próximo os condutores, maior a capacitância;
- Desempenha um papel fundamental na descrição de como os sinais interagem com as interconexões e é um dos quatro elementos fundamentais do circuito ideal utilizado para modelar interconexões.

Existem equações aproximadas para medidas de capacitância em uma esfera, capacitância por placas paralelas e capacitância por unidade de comprimento.

A aproximação para capacitância numa esfera é:

$$C = 4\pi\epsilon_0 \frac{rr_b}{r_b - r} \quad (5)$$

Onde:

ϵ_0 é a permissividade no vácuo

r é o raio menor da esfera

r_b é o raio maior da esfera

A aproximação para a capacitância entre duas placas paralelas é:

$$C = \epsilon_0 \frac{A}{h} \quad (6)$$

Onde:

A é a área da seção transversal entre as placas

h é a distância entre elas

A aproximação para a capacitância por unidade de comprimento é:

$$C = C_l \times L_{en} \quad (7)$$

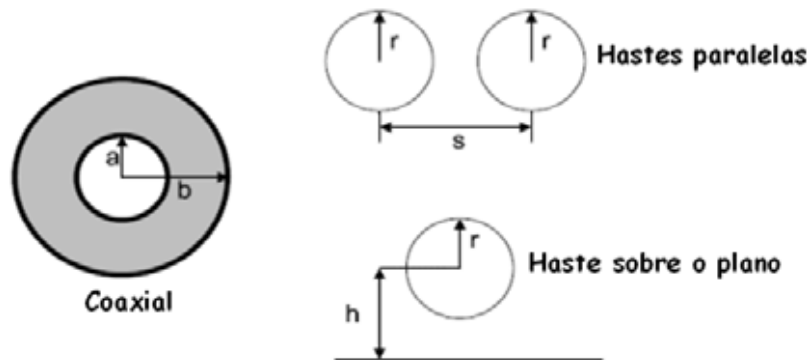
Onde:

C_l é a capacitância por comprimento

L_{en} é o comprimento da interconexão

A capacitância por unidade de comprimento é dividida em: coaxial, hastes paralelas e haste sobre o plano [figura 4].

Figura 4 – Cabo coaxial, hastes paralelas e haste sobre o plano



Fonte: Elaboração da própria autora

Capacitância por unidade de comprimento de um cabo coaxial:

$$C = \frac{2\pi\epsilon_0\epsilon_r}{\ln\left(\frac{b}{a}\right)} \quad (8)$$

Onde:

ϵ_r é a constante dielétrica relativa do material

a é o raio menor do cabo coaxial

b é o raio maior do cabo coaxial

Capacitância por unidade de comprimento de hastes paralelas:

$$C = \frac{\pi\epsilon_0\epsilon_r}{\ln\left\{\frac{s}{2r}\left[1 + \sqrt{1 - \left(\frac{2r}{s}\right)^2}\right]\right\}} \quad (9)$$

Onde:

s é a distância entre as placas

r é o raio da haste

Capacitância por unidade de comprimento de haste sobre o plano:

$$C = \frac{2\pi\epsilon_0\epsilon_r}{\ln\left(\frac{2h}{r}\right)} \quad (10)$$

Onde:

h é a altura da haste sobre o plano

r é o raio da haste

A melhor ferramenta numérica usada para calcular a capacitância por unidade de comprimento com precisão entre dois condutores é a que usa *field solver 2D* (WALLING; POLSTYANKO, 2000).

C) Indutância

O estudo da indutância é muito importante, pois ela afeta praticamente todos os problemas de integridade de sinal, onde tipicamente ela é dada pela equação 11 (LOPES; COLAÇO; MACENA, 2008).

$$L = \frac{1}{I} \int_{area} \vec{B} \cdot \hat{n} da \quad (11)$$

Onde:

\vec{B} é a densidade do fluxo magnético

da é a área da superfície

Uma abordagem prática para a indutância é baseada em três princípios (Bogatin, 2010):

O 1º Princípio é existência de anéis circulares e linhas de campos em torno das correntes [figura 5], onde as linhas de campo têm uma direção específica (Regra da mão direita).

Figura 5 – Linhas de campo



Fonte: Elaboração da própria autora

O 2º princípio diz que o número de linhas de campo é medido em Webers e em torno do condutor passa uma corrente através dele que é dada em Amper.

$$L = \frac{N}{I} \quad (12)$$

Onde:

N é o número de espiras

I é a corrente no condutor

O termo autoindutância se refere a anéis de linhas de campo em torno de um fio que surgem apenas de sua própria corrente (SOHN; et al, 2001).

O termo indutância mútua se refere a anéis de linhas de campo em torno de um fio que surgem a partir da corrente de outro fio (SOHN; et al, 2001).

O 3º princípio diz que quando o número de anéis de linhas de campo em torno de um condutor sofre mudanças, haverá uma tensão induzida entre as extremidades do condutor. Esse é o princípio que explica porque a indutância desempenha um papel fundamental na integridade de sinal.

A tensão induzida (*ground bounce*) a partir da alteração da corrente ocasiona mudanças na linha de transmissão, descontinuidades, *crosstalk*, colapso na trilha e fontes de EMI (COLLINS; COUCH, 2004).

D) Linhas de transmissão

A maneira como um sinal interage com uma linha de transmissão (LT) ideal é diferente da forma como ele interage com os outros três elementos ideais (R, L, C) (VAZ, 2010). Adição de um elemento à LT irá aumentar drasticamente a capacidade de descrever as interações de sinais e interconexões (VAZ, 2010).

A medida do sinal numa linha é dada pela diferença de tensão entre dois pontos adjacentes nesse sinal e o caminho de retorno (CAROZZI, 2009).

Duas características gerais de geometria determinam as propriedades elétricas da linha: seção transversal uniforme e como uniforme é a extensão do condutor (VAZ, 2010).

Quando as LT's são uniformes, também podem ser chamadas de linhas controladas por impedância (*microstrips*, *striplines* e linhas coplanares) (SOHN et al, 2001). Através do controle da impedância das linhas, pode-se minimizar reflexões e melhorar a qualidade do sinal transmitido ao sistema.

Havendo alterações de propriedade da geometria ou do material à medida que se avança ao longo do comprimento, a uniformidade deixa de existir. Tal fato, levará a problemas de integridade de sinal e deve ser evitado (COLLINS; COUCH, 2004).

Em resumo, para definir a qualidade do sinal e efeitos de ruído *crosstalk*, avalia-se a uniformidade ou não da linha (casamento de impedâncias).

Sendo uniforme ou não uniforme, casada ou não, a LT tem apenas um papel a desempenhar: transmitir um sinal de um lado para o outro com um nível aceitável de distorção (CAROZZI, 2009).

As mudanças nos campos eletromagnéticos são descritas por um conjunto de equações: Equações de Maxwell. Onde, a frequência das ondas muda de acordo com cada caso (SOHN et al, 2001).

A aproximação de linha de transmissão ideal pode ser feita com um modelo de circuito LC de n-seção. Quanto maior for a largura de banda necessária, mais LC's serão necessários. Uma linha de transmissão ideal é sempre um bom modelo de uma interconexão uniforme, independente do tempo de subida e comprimento de interconexão.

2.3 Crosstalk

Dentre os diversos problemas de integridade de sinal citados até o momento, o que terá maior foco nesse trabalho é o problema de integridade de sinal *crosstalk*.

O termo *crosstalk* é referido a um problema de IS, em que uma trilha ao transmitir um sinal qualquer, interfere em outra trilha vizinha. Tal fato é devido a indutâncias e capacitâncias mútuas (BURCI, 2008).

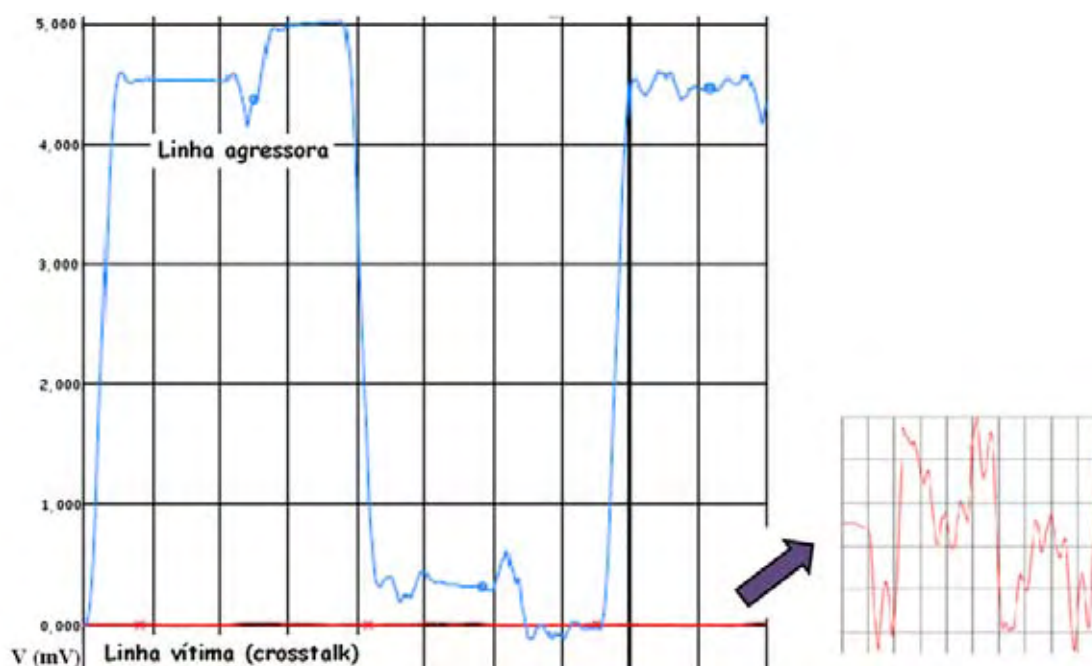
Em outras palavras são acoplamentos indesejados de tensões e correntes entre condutores vizinhos (KAER; WENYI; HONCHENG, 2009).

Quando um sinal percorre uma trilha, uma onda eletromagnética se propaga através do traçado gerando anéis de linhas de campo magnético. Essas linhas de campo induzem tensões e correntes indesejadas em trilhas vizinhas (KAER; WENYI; HONCHENG, 2009).

Em termos de qualidade de integridade de sinal, é admitido um ruído total de 15% e pelo menos 5% é devido a erros de *crosstalk* (BOGATIN, 2010). Mas se recomenda que esse ruído não ultrapasse um valor superior a 3%, para não se ter maiores preocupações. Infelizmente o ruído máximo admitido em muitos casos ultrapassa os 5%, trazendo sérios problemas de funcionamento à placa.

A figura 6 mostra o sinal de uma trilha ativa ou agressora sobre uma trilha vizinha inativa ou vítima. No caso ideal a tensão da trilha vítima seria nula, mas devido ao ruído *crosstalk* há um acoplamento do sinal da trilha agressora para a trilha vítima. A figura 7 ilustra as linhas de campo magnético entre trilhas vizinhas de uma PCI.

Figura 6 – Tensão de ruído *crosstalk*



Fonte: Elaboração da própria autora

Uma trilha ativa pode sobrepor parte do seu sinal sobre uma trilha que a princípio não acusaria sinal algum, mas depois dessa interferência, passa a conduzir algum tipo de sinal. Esse sinal indevido é atribuído ao ruído *crosstalk*. Ele pode ser observado na figura 6 que aparece em destaque indicado pela seta.

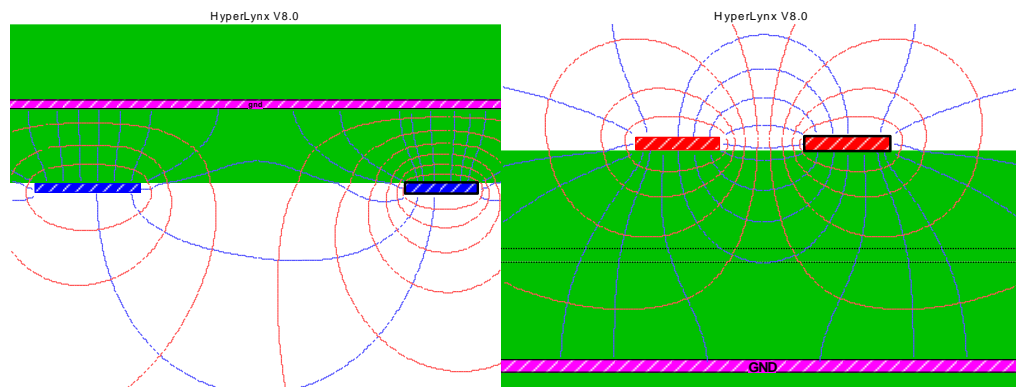
Essa definição é chamada de princípio de sobreposição (BOGATIN, 2010). E baseado nesse princípio é que uma trilha inativa se torna ativa devido a uma sobreposição de um sinal indesejado em forma de tensão percorrendo seu caminho, [como na figura 6].

A origem da ligação desse problema é devido à capacitância e indutância. Tal problema ocorre quando um sinal propaga na linha de transmissão ou trilha, pois existem anéis de linhas de campo elétricos e magnéticos que envolvem a trilha ativa e as trilhas vizinhas inativas (KAER; WENYI; HONCHENG, 2009; SOHN et al., 2001). À medida que essas trilhas se distanciam, as linhas de campo magnético entre as mesmas diminuem.

Entre cada par de redes em uma PCI (placa de circuito impresso), pode ocorrer uma combinação do acoplamento capacitivo e indutivo devido ao campo eletromagnético marginal (MANOUEUR; JAMEL; FETHI, 2010).

A figura 7 mostra os campos marginais, quando a trilha vizinha está afastada suficientemente há pouco acoplamento e o ruído é desprezível [figura 7 (a)]. No entanto, quando as trilhas estão muito próximas [figura 7 (b)], pode ocorrer o *crosstalk*.

Figura 7 – Anéis de linhas de campo magnéticos



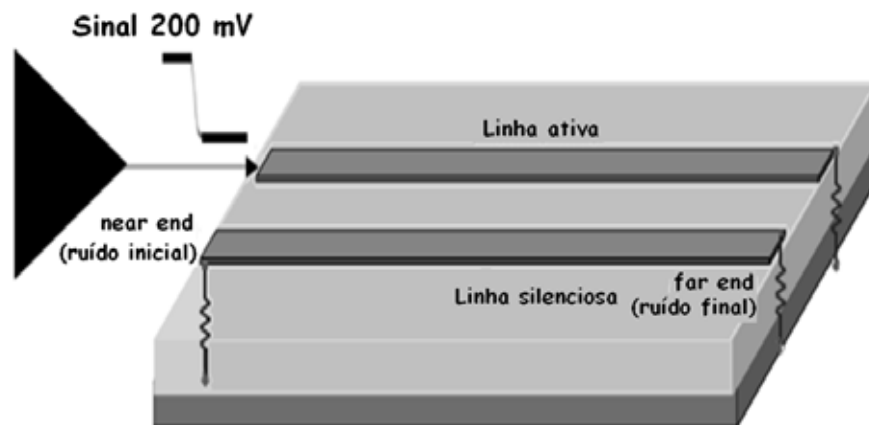
Fonte: Elaboração da própria autora

Na análise de *crosstalk*, qualquer sinal transmitido por um *buffer* de saída de circuito integrado (CI) na transição do nível lógico (fonte potencial de interferência em outras redes), é chamado de rede agressora ou ativa (Mentor Graphics BoardSim, 2009). Já para o caso da rede que potencialmente recebe o *crosstalk* indesejável da agressora é chamada de vítima (MENTOR GRAPHICS BOARDSIM, 2009).

2.3.1 Crosstalk near end e crosstalk far end

A medida do ruído entre duas linhas de transmissão pode ser medida. O sinal é injetado ao início de uma linha, com a extremidade distante evitando a reflexão no final da linha. O ruído de tensão é medido sobre as duas extremidades da linha adjacente do sinal silencioso (BOGATIN, 2010) conforme a figura 8.

Figura 8 – Configuração para medir uma rede ativa e uma rede silenciosa



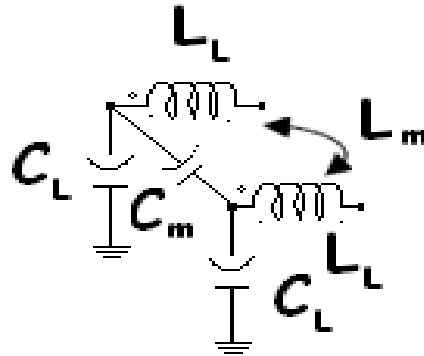
Fonte: Baseado em Bogatin (2010)

A tensão de ruído medido em cada extremidade tem um padrão diferente. A extremidade mais próxima da fonte é chamada de *crosstalk near end*, já para o caso da tensão medida na extremidade mais distante da fonte dá-se o nome de *crosstalk far end* (SOHN et al., 2001).

A maneira mais fundamental de descrever *crosstalk* é, em termos do modelo de circuito equivalente das linhas acopladas. Este modelo permite simulações que levam em conta a geometria específica e as terminações para prever a tensão das formas de onda (SOHN et al., 2001). Dois modelos diferentes são geralmente usados para modelar o acoplamento em linhas de transmissão (BOGATIN, 2010):

- Um modelo ideal de linha de transmissão associado e distribuído por duas linhas que descrevem um par diferencial;
- Um modelo que usa n-seções aglomeradas do circuito modelo de aproximação.

Figura 9 - Modelo de circuito equivalente de uma n-seção de acoplamento de transmissão.



Fonte: Elaboração da própria autora

Sohn et al. (2001) apresentam um estudo do ruído *crosstalk* baseado nessas indutâncias e capacitâncias. As matrizes de capacitâncias e indutâncias auto e mútuas são [seção 2.2]:

$$C = \begin{bmatrix} C_s & -C_m \\ -C_m & C_s \end{bmatrix} \quad (13)$$

Onde:

C_s é a capacitância auto

C_m é a capacitância mútua

$$L = \begin{bmatrix} L_s & L_m \\ L_m & L_s \end{bmatrix} \quad (14)$$

Onde:

L_s é a indutância auto

L_m é a indutância mútua

A capacitância de transmissão é a soma das capacitâncias auto e mútua.

$$C_t = C_m + C_s \quad (15)$$

A equação 16 mostra a relação sinal-ruído *crosstalk near end* e a equação 17 mostra a relação sinal-ruído *crosstalk far end* (SOHN et al., 2001).

$$\frac{V_{ne}(t)}{V_{swing}} = \frac{1}{4} \left(\frac{C_m}{C_t} + \frac{L_m}{L_s} \right) \quad (16)$$

Onde:

$V_{ne}(t)$ é a tensão de *crosstalk near end*

V_{swing} é a tensão de balanço

$$\frac{V_{fe}(t)}{V_{swing}} = \frac{1}{2} \left(\frac{C_m}{C_t} - \frac{L_m}{L_s} \right) \frac{t_f}{t_r} \quad (17)$$

Onde:

$V_{fe}(t)$ é a tensão de *crosstalk far end*

t_f é o tempo de descida

t_r é o tempo de subida

As técnicas usuais na análise de *crosstalk* são ferramentas computacionais do tipo *field Solver 2D* e que resolvem as *Equações de Maxwell* para determinar os acoplamentos indesejados.

Bogatin (2010) também apresenta formas de determinar o ruído *crosstalk*. À medida que um sinal se propaga numa linha ativa, o local do ruído *crosstalk* é onde existe um dV/dt ou dI/dt associado (SOHN et al., 2001). Em trechos da linha onde a tensão e a corrente são constantes não existirá o ruído acoplado (SOHN et al., 2001). A equação 18 descreve como obter o ruído de corrente capacitivo.

$$I_c = C_m \frac{dV}{dt} \quad (18)$$

Onde:

C_m é a capacitância mútua

dV é a variação da tensão

dt é a variação do tempo

A equação 19 mostra o cálculo da capacitância total de acoplamento.

$$C_m = C_{ml} \times \Delta x = C_{ml} \times v \times RT \quad (19)$$

Onde:

C_{ml} é a capacitância mútua por comprimento

Δx é o comprimento percorrido

v é a velocidade de propagação

RT é o tempo de subida

A equação 20 é obtida da substituição da equação 18 na equação 19.

$$I_c = C_{mL} \times v \times RT \times \frac{V}{RT} = C_{mL} \times v \times V \quad (20)$$

Onde:

I_c é o ruído de corrente acoplada

Por fim, o ruído de tensão é dado pela equação 21.

$$V_L = L_m \frac{dI}{dt} = L_{ml} \times v \times RT \times \frac{I}{RT} = L_{ml} \times v \times I \quad (21)$$

Onde:

V_L é o ruído de tensão acoplada

I é o fluxo de corrente

L_{ml} é a indutância mútua por comprimento

Quatro propriedades importantes surgem sobre o ruído acoplado à linha inativa ou vítima (COLLINS; COUCH, 2004):

1 - A quantidade de tensão acoplada instantânea e ruído de corrente depende da intensidade do sinal.

2 - A quantidade instantânea de ruído de tensão acoplada e de corrente depende da quantidade de acoplamento por comprimento, medida pela capacitância mútua e indutância mútua por comprimento.

3 - Se a velocidade é maior, a corrente instantânea acoplada total também será maior.

4 - O tempo de subida do sinal não afeta o ruído instantâneo total acoplado de corrente ou tensão.

3 FERRAMENTAS COMPUTACIONAIS

Conforme visto na seção 2, as propriedades elétricas de interconexões podem ser descritas pelas *Equações de Maxwell*. Através de uma ferramenta computacional que utilize um simulador eletromagnético, esse estudo pode ser facilitado e feito em tempo hábil. Diante dos benefícios de se usar uma ferramenta como essa, é que nesse trabalho optou-se por usar um software que avaliasse os efeitos do ruído *crosstalk* em placas de circuito impresso.

Uma ferramenta computacional é a chave primordial para que se entenda, analise e resolva os problemas de integridade de sinal, avaliando a impedância de todo o sistema de um novo projeto.

Essa e outras ferramentas, ao longo dos anos foram desenvolvidas para auxiliar em projetos de diversas análises para detecção de problemas no funcionamento de um equipamento eletrônico. No caso específico de problemas com integridade de sinal, simuladores criam uma matriz de capacitância, resultado de um *field solver 2D* (solucionador de campo 2D), que é a matriz de capacitância de *Maxwell* (WALLING; POLSTYANKO, 2000).

A vantagem adicional de um solucionador é a habilidade de levar em conta os efeitos de segunda ordem, onde o 2D significa uma ferramenta muito importante para calcular as propriedades elétricas de quaisquer seção transversal uniforme (WALLING; POLSTYANKO, 2000 e Bogatin, 2010).

Um *field solver 2D* resolve as *Equações de Maxwell* para um conjunto específico de condições de fronteira (BOGATIN, 2010; WALLING; POLSTYANKO, 2000). Pela *Equação de Laplace* é calculado a capacitância de uma matriz (BOGATIN, 2010).

$$\nabla^2 V = 0 \tag{22}$$

Onde:

∇^2 é o operador Laplaciano (divergente do gradiente)

V é a tensão envolvida

Definido o potencial, o campo elétrico também é calculado.

$$\vec{E} = -\nabla V \quad (23)$$

Onde:

\vec{E} é o vetor do campo elétrico

∇V é o divergente do potencial elétrico

Assim a carga total é calculada em cada condutor através da integração do campo elétrico na superfície de cada condutor.

$$Q_j = \oint_j \vec{E} \cdot d\vec{a}_j \quad (24)$$

Onde:

\vec{E} é o vetor do campo elétrico

$d\vec{a}$ é a área infinitesimal normal à superfície

A partir da carga em cada condutor, a capacitância é calculada a partir da definição da capacitância de *Maxwell*.

$$C_{jk} = \frac{Q_j}{V_k} \quad (25)$$

Onde:

Q é a carga

V é a tensão

A complexidade dos cálculos demandaria um tempo considerável para calcular como, por exemplo, o ruído *crosstalk* numa trilha e mais ainda numa placa de circuito mais complexa. A vantagem dos simuladores é que eles fornecem todas as informações necessárias, fazendo todos os cálculos dessas e de outras fórmulas gerando as informações úteis ao usuário. É por esse motivo que se adotou nesse trabalho o uso de um simulador eletromagnético: Mentor Graphics Hyperlynx[®].

É importante ressaltar que existem outros *softwares* com simuladores eletromagnéticos, tão confiáveis e de fácil manuseio quanto o Hyperlynx[®]. A escolha desse simulador não possui nenhuma referência em especial, além da qual é apropriado para fazer

análise de integridade de sinal (simulador eletromagnético tipo *field solver 2D*) avaliando o ruído *crosstalk*.

3.1 Mentor graphics hyperlynx®

O Hyperlynx® da Mentor Graphics [figura 10] é um software de simulação de integridade de sinal, análise de EMC para o desenvolvimento de PCI/PCB. Sua configuração permite que se trabalhe com *layout's* prontos (*BoardSim*) ou que se crie os próprios *layout's* (*LineSim*) (MENTOR GRAPHICS BOARDSIM, 2009). A biblioteca do *software* contempla vários exemplos dos problemas mais comuns ocorridos em uma placa.

Figura 10 – Software Hyperlynx



Fonte: Mentor Graphics BoardSim (2009)

O HyperLynx® permite analisar os problemas de integridade de sinal no início do ciclo de desenvolvimento (MENTOR GRAPHICS BOARDSIM). Ele vem pronto para uso em praticamente qualquer fluxo de projeto PCI, melhora a produtividade, ajuda a reduzir custos de fabricação e de produtos (MENTOR GRAPHICS BOARDSIM).

Algumas vantagens em utilizar o software (MENTOR GRAPHICS BOARDSIM):

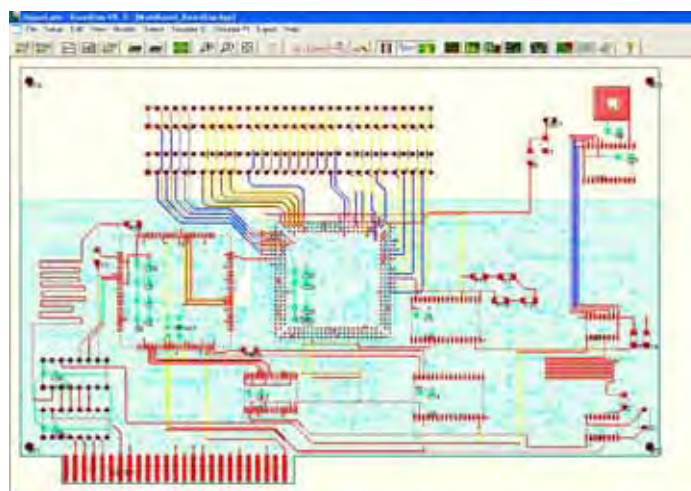
- Facilidade de uso, permitindo menor tempo para resultados;
- Modelagem exata da impedância de rastreamento, acoplamento e perdas;
- Varredura de valores discretos, geometrias de rastreamento e comprimentos, e configuração do *driver*;
- *Terminator Wizard*™ que recomenda estratégias de terminação ideais;

- Análise de *timing* integrado de memórias DDR (*Double Data Rate*), DDR2 (*Double Data Rate 2*) e DDR3 (*Double Data Rate 3*);
- Análise rápida de diagrama de olho, simulação de parâmetros S e predição de BER (*bit error rate*);
- Integrado com onda completa e *Field solver* eletromagnético;
- Visão antecipada de falhas prováveis de EMC;
- Integrado com o sistema de edição de restrição (CES - *constraint editing system*);
- Trabalha com todo o layout da PCI principal e aplicações de roteamento.

Analizando problemas de *crosstalk* através do *BoardSim*, ou seja, com layout no estágio final, o programa encontra automaticamente os pontos críticos de uma trilha agressora em relação a uma trilha vítima. Verifica-se uma facilidade e segurança no uso do simulador, além disso, a ferramenta permite a análise do ruído *crosstalk* nas etapas iniciais do desenvolvimento do projeto, quando ainda não há o layout da placa.

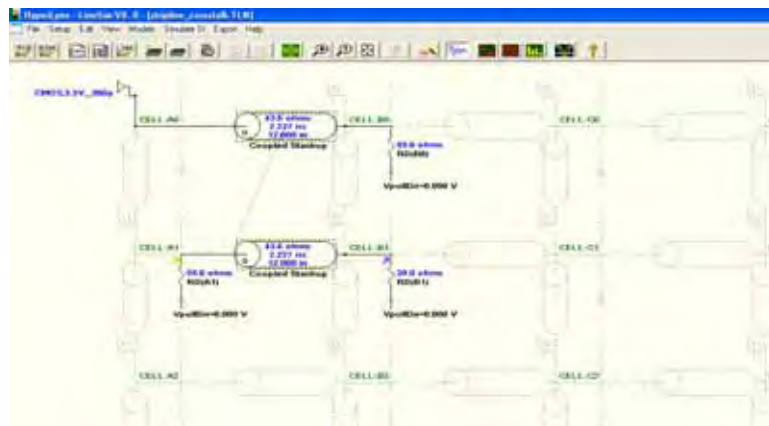
A figura 11 mostra um exemplo de projeto disponível na biblioteca do programa. A figura 12 mostra um exemplo da criação de um novo projeto no ambiente *new LineSim*.

Figura 11 – Projeto BoardSim



Fonte: Mentor Graphics BoardSim (2009)

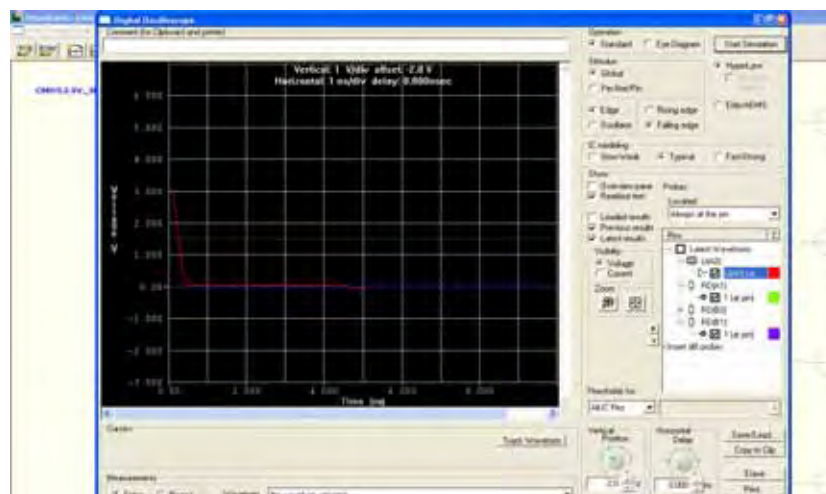
Figura 12 – Projeto LineSim



Fonte: Elaboração da própria autora

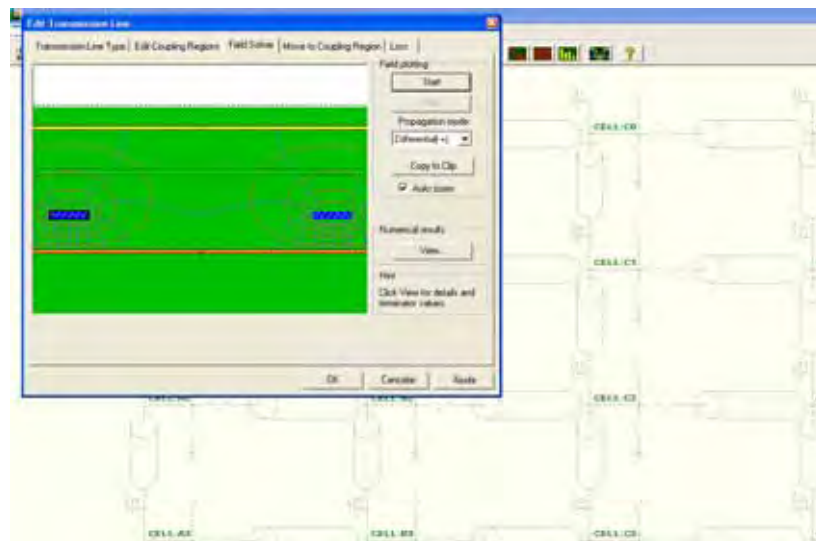
A visualização e geração de gráficos podem ser feitas no ambiente do osciloscópio, as informações podem ser retiradas dessa janela ou do *stackup* da placa. A figura 13 mostra o ambiente do osciloscópio e a figura 14 mostra a janela do *stackup*.

Figura 13 – Ambiente do osciloscópio



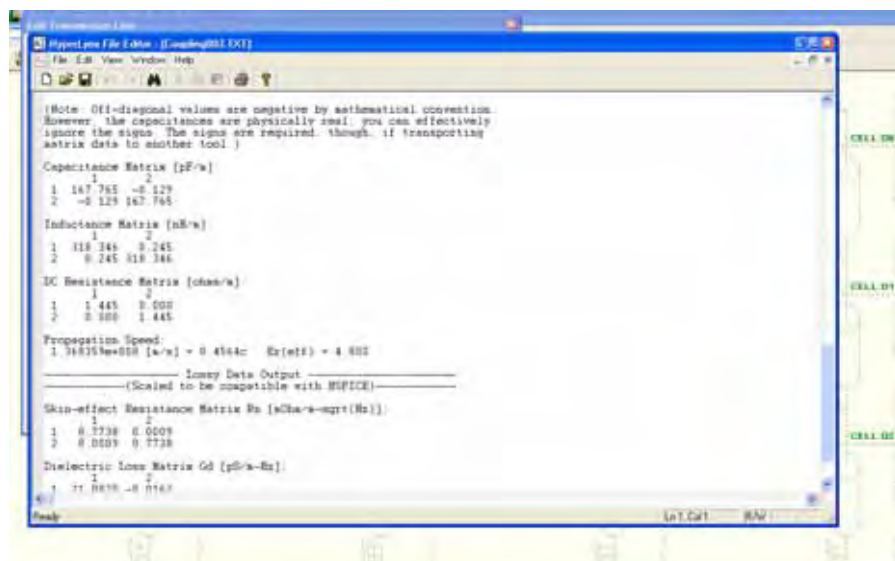
Fonte: Mentor Graphics BoardSim (2009)

Figura 16 – Visualização das linhas de campo magnéticas de um projeto



Fonte: Elaboração da própria autora

Figura 17 – Visualização de matrizes de capacitâncias e indutâncias



Fonte: Elaboração da própria autora

Estas e muitas outras ferramentas do programa em questão foram de grande utilidade para a configuração desse trabalho. A análise do problema de integridade de sinal *crosstalk* foi feita sob a avaliação de três casos particulares diferentes entre si.

3.1.1 Modelo *ibis*

O software *Hyperlynx*® da *Mentor Graphics* utiliza a forma da análise dos dados através do modelo IBIS. Essa especificação faz uma rápida busca nas trilhas ou linhas de

transmissão de altas frequências avaliando o fenômeno *crosstalk* para a integridade de sinal (KNOW; PARK, 2008).

IBIS é um padrão de especificações comportamentais de circuitos eletrônicos integrados com característica de entrada /saída analógica (ZAC; DUCROT; XAVIER, 2000). Esta norma surgiu no início da década de 90, com o intuito de ser portátil em qualquer plataforma EDA (*Electronic Design Automation*), mais rápido do que as simulações que utilizam os modelos SPICE e evitar informações confidenciais como é necessário no referido modelo [SPICE] (ZAC; DUCROT; XAVIER, 2000).

Com isso a estrutura de funcionamento do dispositivo pode ser preservada (IBIS open fórum, 2005). É possível extrair os parâmetros dos componentes sem que haja a necessidade de todas as informações do dispositivo. As características disponibilizadas são referentes à tensão/corrente da entrada e saída do componente (LUZ; SANTOS; SHINODA, 2011).

Para a construção de um modelo *buffer*, é feito um levantamento da curva I-V (corrente versus tensão) e V-t (tensão de saída versus tempo). Essa simulação é feita com maior velocidade, porque as informações de I-V e V-t são fornecidas no formato de tabela. No modelo SPICE essa simulação acontece de forma mais lenta, onde o valor atual e o valor de tensão devem ser extraídos para cada nó (KNOW; PARK, 2008).

Os tipos de descrição do modelo IBIS são (LUZ, 2012; ZAC; DUCROT; XAVIER, 2000):

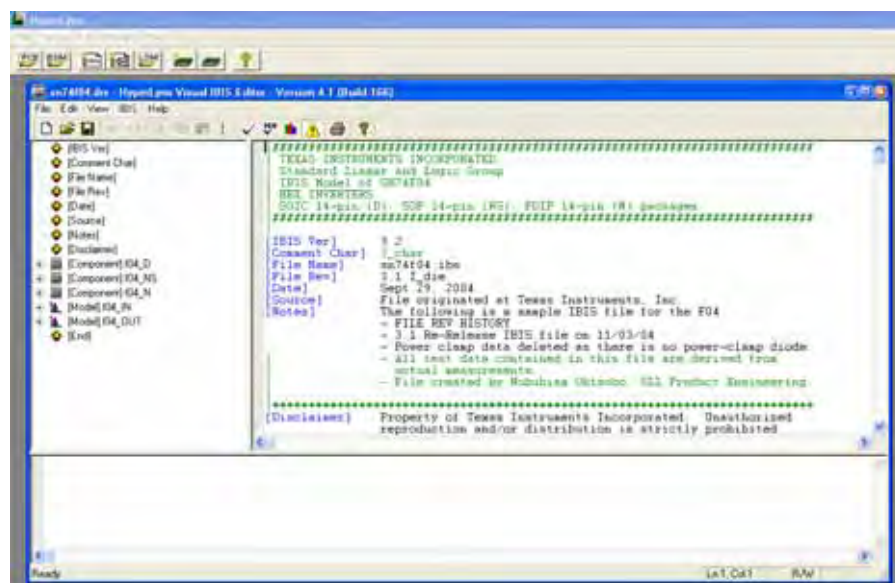
- Informação literária (fabricante, componente, versão IBIS, etc.). Exemplo: [IBIS Ver], [Nome do arquivo], [Versão do Arquivo], [Componente] e [Fabricante];
- Parâmetros de folha de dados (mapeamento dos pinos, valores limites, etc.). Exemplo: [Encapsulamento] e [Pino];
- Descrição tampão (caracterização estática, dinâmica). Exemplo: [Modelo] [*Pullup*], [*Pulldown*], [*GND Clamp*], [*Power Clamp*] e [Rampa].

Atualmente, os softwares de simulação de integridade de sinais permitem que determinado modelo IBIS possa ser manipulado para gerar as curvas características baseadas em parâmetros, ou seja, palavras reservadas permitem que o software possa interpretar o modelo (MENTOR GRAPHICS BOARDSIM, 2009). Tal fato confere uma grande vantagem em utilizar esse software, pois a maioria dos componentes possui certa proteção de

informações de seus fabricantes, não sendo fornecido por receio de plágio ou compartilhamento de tecnologia.

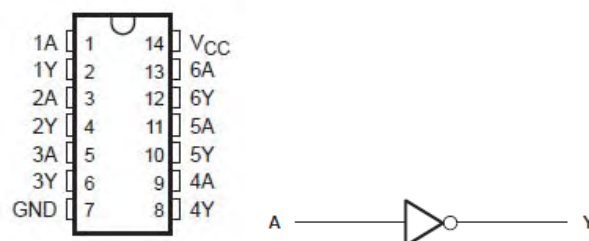
A figura 18 mostra o modelo de arquivo do IBIS com os parâmetros das características analisadas pelas condições típicas, mínimas e máximas (LUZ; SANTOS; SHINODA, 2011). O componente analisado é o sn74F04, seu esquema e diagrama lógico são mostrados na figura 19.

Figura 18 – Modelo IBIS do sn74F04



Fonte: Elaboração da própria autora

Figura 19 – Componente sn74F04



Fonte: Texas Instruments (1994)

A tabela 1 mostra alguns parâmetros do modelo IBIS configurado no Hyperlynx do sn74F04. O modelo completo segue no apêndice [apêndice A] no final desse trabalho.

Tabela 1 – Parâmetros do Modelo IBIS do sn74F04 gerado no Hyperlynx

Parâmetros e descrições do componente					
[IBIS Ver]	3.2				
[Comment Char]	_char				
[File Name]	sn74f04.ibs				
[File Rev]	3.1 I_die				
[Date]	Sept.29, 2004				
[Source]	File originated at Texas Instruments, Inc.				
[Notes]	The following is a sample IBIS file for the F04.				
	- FILE REV HISTORY				
	- 3.1 Re-Release IBIS file on 11/03/04				
	- Power clamp data deleted as there is no power-clamp diode.				
	- All test data contained in this file are derived from actual measurements.				
	- File created by Nobuhisa Ohtsubo, SLL Product Engineering.				

	Component f04_D				

[Component]	f04_D				
[Manufacturer]	Texas Instruments, Inc.				
[Package]					
	typ	min	max		
R_pkg	3.100e-02	2.800e-02	3.400e-02		
L_pkg	3.109e-09	2.462e-09	3.889e-09		
C_pkg	4.730e-13	3.630e-13	6.280e-13		

[Pin]	signal_name	model_name	R_pin	L_pin	C_pin
1	1A	f04_IN	3.300e-02	3.854e-09	6.220e-13
2	1Y	f04_OUT	3.200e-02	3.188e-09	4.730e-13
3	2A	f04_IN	2.800e-02	2.462e-09	3.770e-13
4	2Y	f04_OUT	3.100e-02	2.596e-09	3.630e-13
5	3A	f04_IN	2.800e-02	2.521e-09	3.720e-13
6	3Y	f04_OUT	3.400e-02	3.250e-09	4.760e-13
7	GND	GND	3.400e-02	3.889e-09	6.280e-13
8	4Y	f04_OUT	3.400e-02	3.889e-09	6.280e-13
9	4A	f04_IN	3.400e-02	3.250e-09	4.760e-13
10	5Y	f04_OUT	2.800e-02	2.521e-09	3.720e-13
11	5A	f04_IN	3.100e-02	2.596e-09	3.640e-13
12	6Y	f04_OUT	2.800e-02	2.462e-09	3.770e-13
13	6A	f04_IN	3.200e-02	3.188e-09	4.730e-13
14	VCC	POWER	3.300e-02	3.854e-09	6.220e-13

Fonte: Dados da pesquisa da autora

4 RESULTADOS

Essa seção mostra as análises e os resultados obtidos na simulação do ruído *crosstalk*. Os resultados estão baseados em três estudos de casos, levando em consideração os estágios de desenvolvimento da placa (inicial ou final) e também da complexidade da PCI em estudo.

O primeiro estudo compara duas PCI's com densidades de componentes diferentes. Os resultados da análise foram apresentados no Encontro Regional de Matemática Aplicada e Computacional – ERMAC 2012 (SANTOS; SHINODA, 2012a). Um segundo trabalho foi apresentado no 15º SBMO – Simpósio Brasileiro de Micro-ondas e Optoeletrônica e o 10º CBMag – Congresso Brasileiro de Eletromagnetismo - MOMAG 2012 (SANTOS; SHINODA, 2012d).

Posteriormente foi estudada a integridade de sinais de duas linhas impressas, *microstrip* e *stripline*, analisando o ruído *crosstalk* utilizando a equação 26 e a equação 27. Os resultados dessa análise foram apresentados no XVI Simpósio de Aplicações Operacionais em Áreas de Defesa - SIGE 2012 (SANTOS; SHINODA, 2012b).

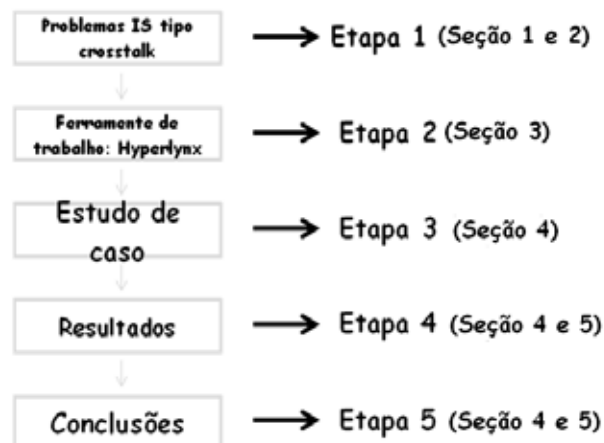
Por fim foi feita uma análise de uma PCI utilizada em uma central telefônica da empresa TROPICO (CENTRAL TROPICO RA, 2001) verificando a medida do ruído *crosstalk* nessa PCI que é utilizada pela empresa. Essa análise foi apresentada no 10th *World Congress on Computational Mechanics* - WCCM 2012 (SANTOS; SHINODA, 2012c).

4.1 Métodos de análise

As análises dos estudos de caso citados anteriormente foram baseados na ferramenta da *Mentor Graphics Hyperlynx*[®]. Alguns dos gráficos gerados foram feitos com o auxílio do software MATLAB 2007.

A figura 20 mostra a metodologia seguida no trabalho.

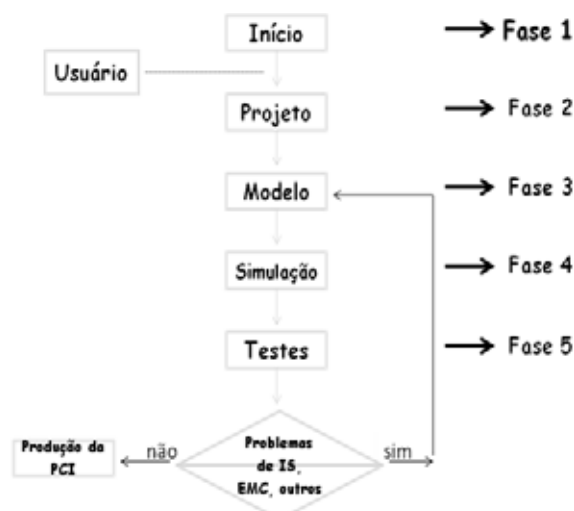
Figura 20 – Etapas definidas no trabalho



Fonte: Elaboração da própria autora

A figura 21 mostra um fluxograma da análise de IS de uma PCI.

Figura 21 – Fluxograma de um novo projeto de PCI



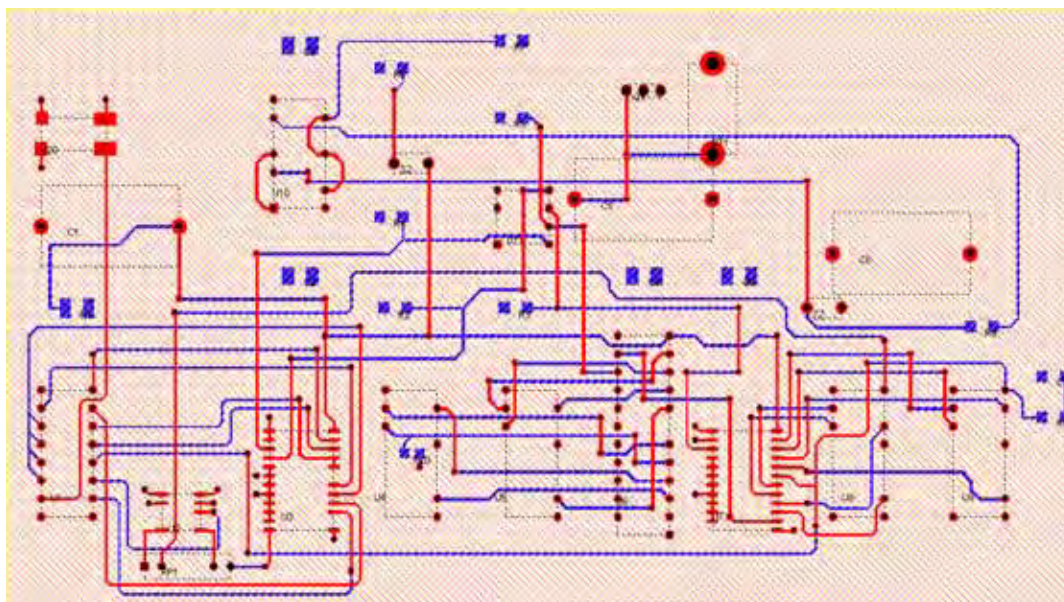
Fonte: Elaboração da própria autora

4.2 Crosstalk em uma pci genérica

A figura 22 e a figura 23 mostram o layout de duas placas que foram consideradas como estudo de caso na análise do ruído *crosstalk*. As placas foram baseadas nas PCIs disponíveis na *BoardSim* da biblioteca da Mentor Graphics Hyperlynx®.

A figura 22 possui uma placa com densidade de componentes menor que a placa da figura 23, a tabela 2 mostra uma estatística dessa densidade.

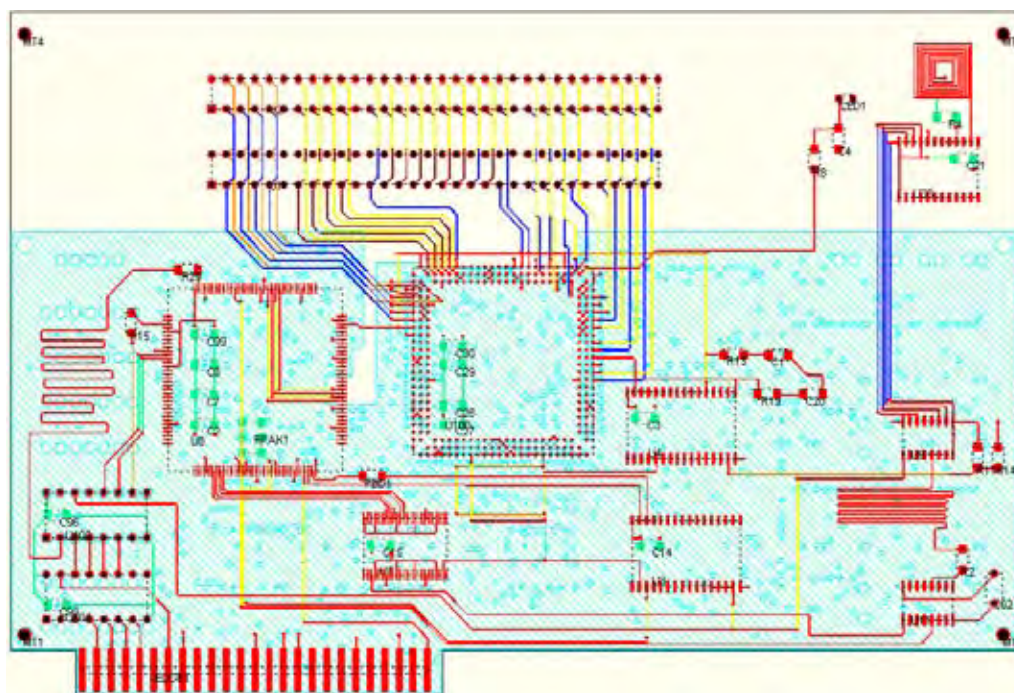
Figura 22 – PCI I



Fonte: Mentor Graphics BoardSim (2009)

Maiores detalhes sobre a placa da figura 22 estão disponíveis no apêndice [apêndice B] desse trabalho.

Figura 23 – PCI II



Fonte: Mentor Graphics BoardSim (2009)

Maiores detalhes sobre a placa da figura 23 estão disponíveis no apêndice [apêndice C] desse trabalho.

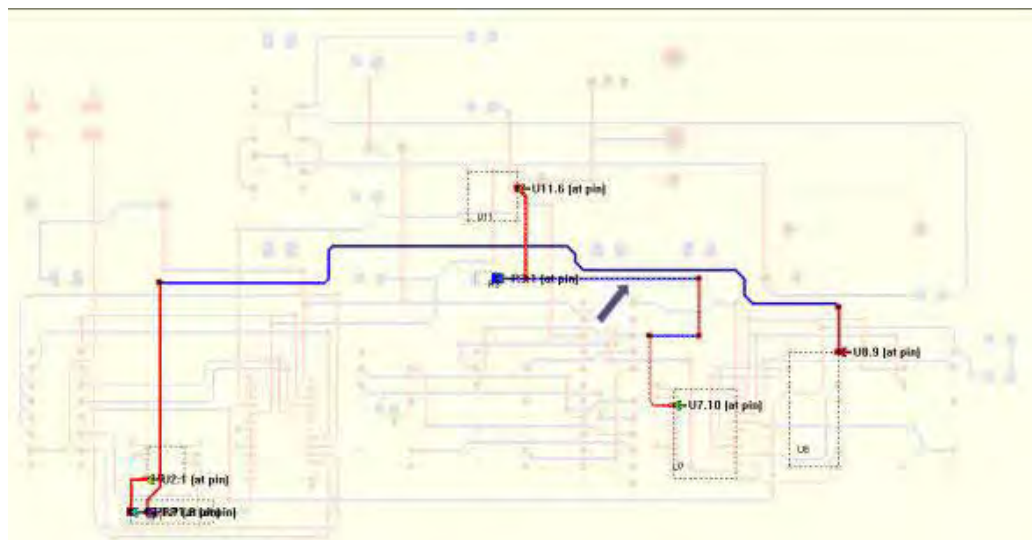
Tabela 2 – Estatística das PCI's

	PCI I	PCI II
Redes	45	102
Segmentos	363	1000
Vias	181	349
Pinos	191	846

Fonte: Dados da pesquisa da autora

A figura 24 mostra a trilha agressora e a trilha vítima da PCI I. A seta indica a trilha vítima selecionada.

Figura 24 – Crosstalk na PCI I. Trilha agressora e a trilha vítima selecionadas. A seta indica a trilha vítima



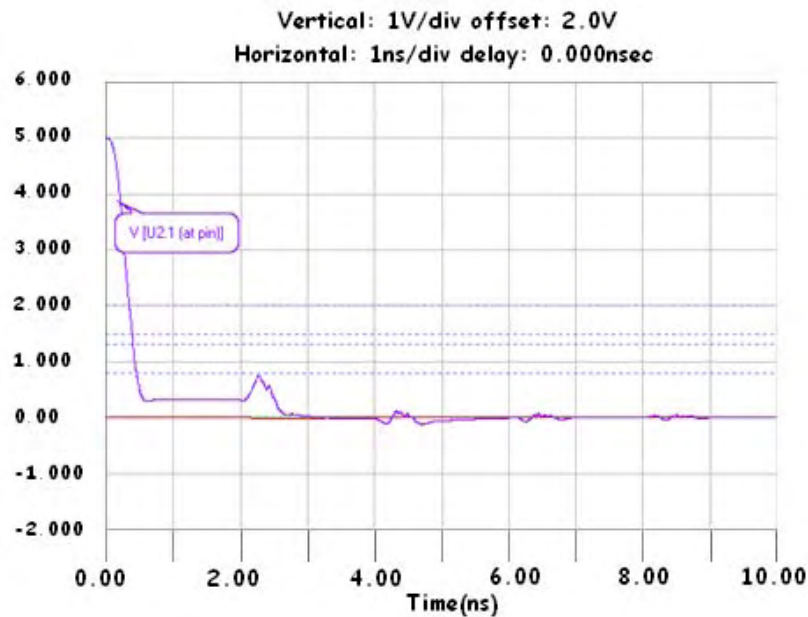
Fonte: Elaboração da própria autora

A rede agressora é composta pela conexão do gerador de relógio (*driver clock*) CGS74C2525M (bloco à direita) e um dispositivo CMOS 74AC174 (bloco à esquerda). O comprimento total da conexão é 0,698 cm (SANTOS; SHINODA, 2012a).

A rede vítima compreende um dispositivo CMOS da família 74HC (bloco inferior) e um dispositivo CMOS GD74HCXX (bloco superior). O comprimento da conexão é 0,317 cm (SANTOS; SHINODA, 2012a).

A figura 25 mostra a curva de transição do nível lógico alto para baixo da rede agressora. O tempo de descida, considerando 90% e 10 % da amplitude máxima, foi de 0,337 ns para os dispositivos empregados (SANTOS; SHINODA, 2012a).

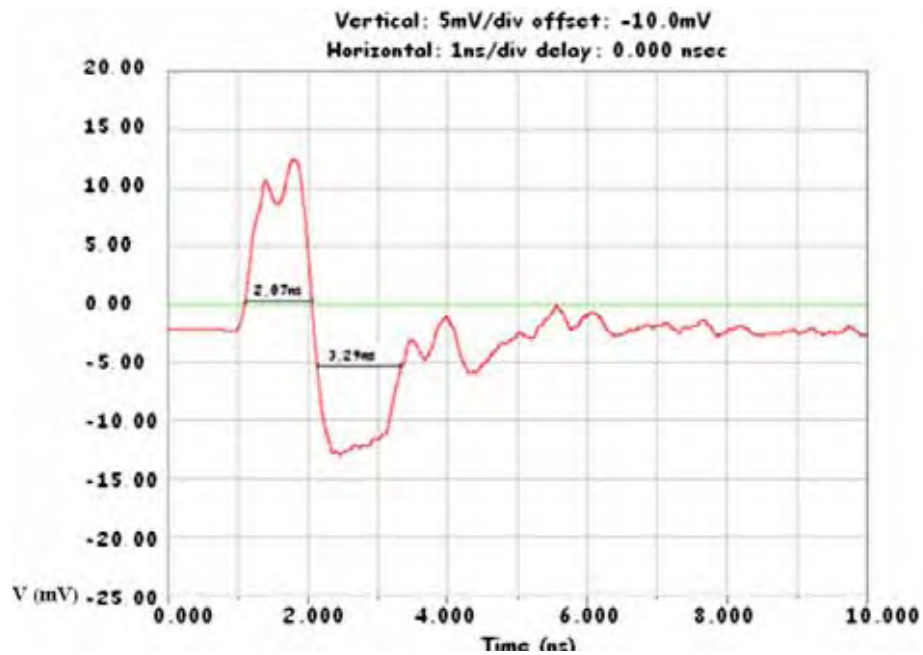
Figura 25 – Transição de nível da rede agressora da PCI I



Fonte: Elaboração da própria autora

A figura 26 mostra o ruído gerado (*crosstalk*) na rede vítima devido à mudança de nível ou transição ocorrida na rede agressora [figura 25] (SANTOS; SHINODA, 2012a). Os picos foram de aproximadamente 12 mV.

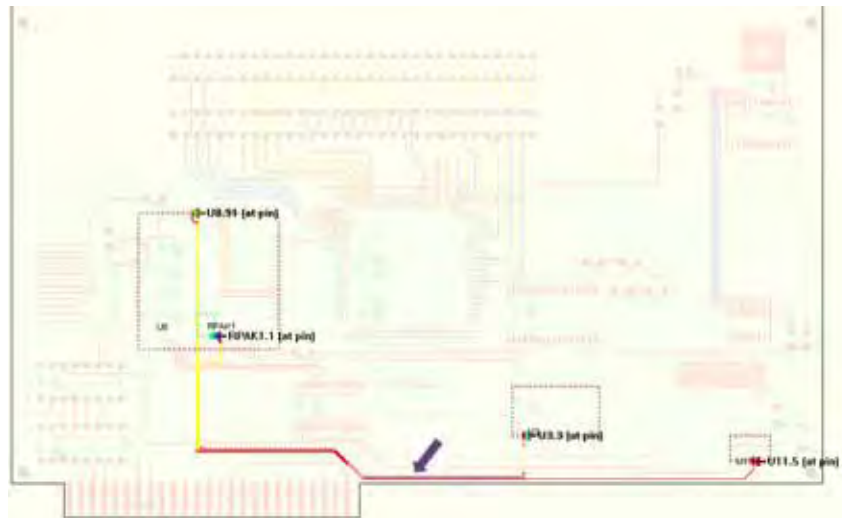
Figura 26 – Ruído crosstalk da rede vítima da PCI I



Fonte: Elaboração da própria autora

A figura 27 mostra a trilha agressora e a trilha vítima da PCI II. A seta indica a trilha vítima selecionada.

Figura 27 – Crosstalk na PCI II. Trilha agressora e a trilha vítima selecionadas. A seta indica a trilha vítima



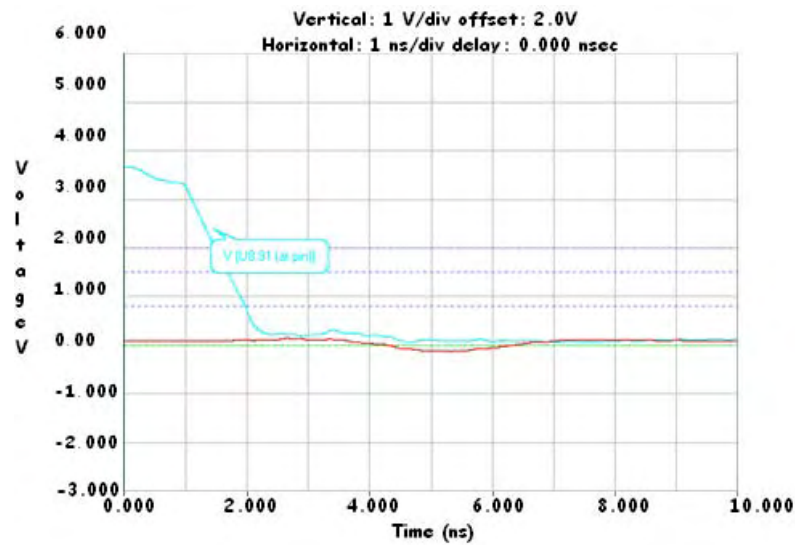
Fonte: Elaboração da própria autora

A rede agressora é composta pela conexão de um micro-controlador (bloco superior à esquerda) MC68302 e um dispositivo CMOS 74AC193 (bloco à direita). O comprimento total da conexão é 5,171 cm (SANTOS; SHINODA, 2012a).

A rede vítima compreende uma memória EEPROM FLASH 128K (bloco central) e um dispositivo passivo (resistor). O comprimento da conexão é 0,66 cm (SANTOS; SHINODA, 2012a).

A figura 28 mostra a curva de transição do nível lógico alto para baixo da rede agressora. O tempo de descida, considerando 90% e 10 % da amplitude máxima, foi de 1,365 ns para os dispositivos empregados (SANTOS; SHINODA, 2012a).

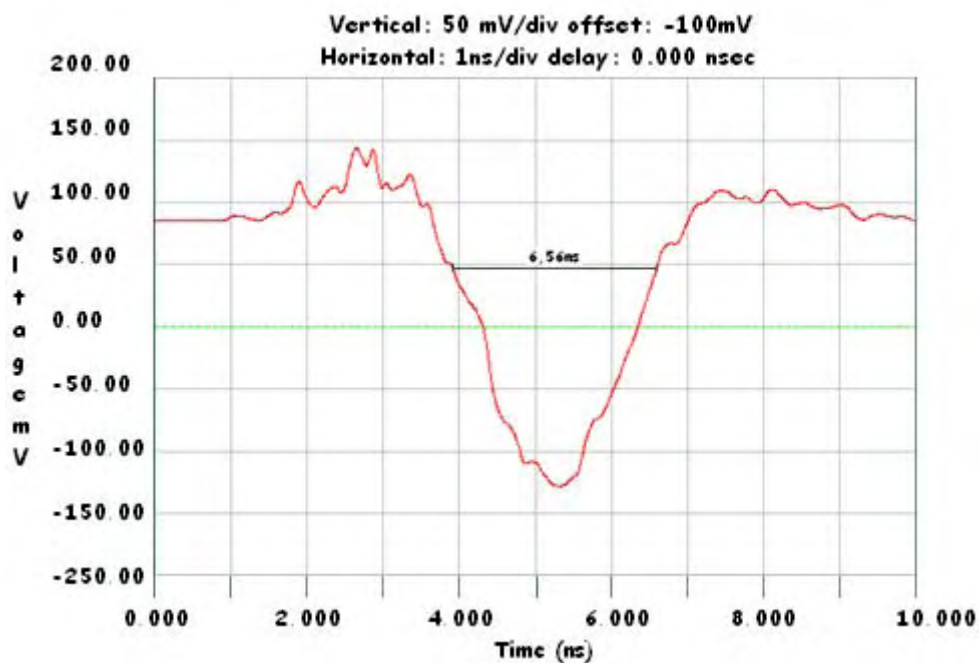
Figura 28 – Transição de nível da rede agressora da PCI II



Fonte: Elaboração da própria autora

A figura 29 mostra o ruído gerado (*crosstalk*) na rede vítima devido a mudança de nível ou transição ocorrida na rede agressora [figura 28] (SANTOS; SHINODA, 2012a). O pico foi de aproximadamente de 120 mV.

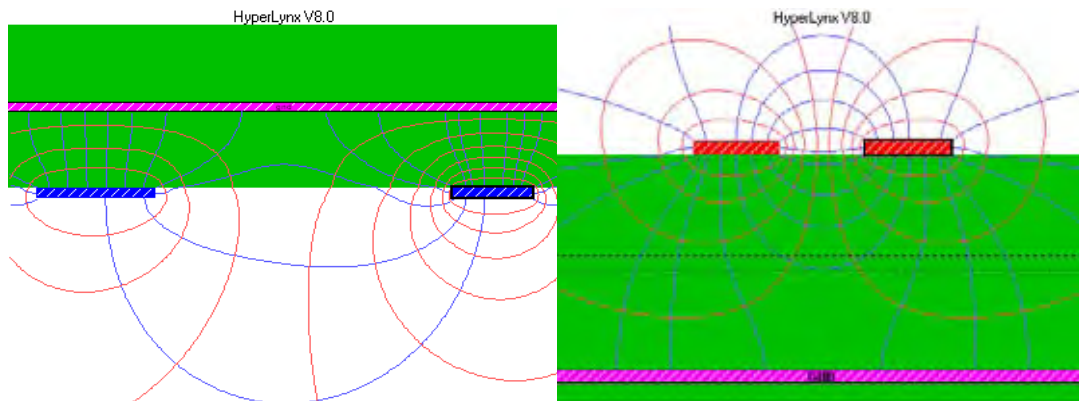
Figura 29 – Ruído crosstalk da rede vítima da PCI II



Fonte: Elaboração da própria autora

A figura 30 mostra as linhas de campo magnético e elétrico da PCI I e da PCI II, respectivamente.

Figura 30 – Campos marginais da rede agressora sobre a vítima. (a) PCI I e (b) PCI II



Fonte: Elaboração da própria autora

O ruído de *crosstalk* medido na PCI II [figura 29] é maior em relação ao ruído medido na PCI I [figura 26], em torno de uma ordem de grandeza.

As possíveis causas para essa diferença podem ser (SANTOS; SHINODA, 2012a):

- As duas redes da PCI II considerada [figura 27] estão muito próximas uma da outra. Isso faz com que as linhas de campo magnético e elétrico se cruzem e aumente o problema de *crosstalk* numa maior proporção que a das duas redes considerada da PCI I [figura 24]. Essa comparação pode ser feita observando os campos marginais da figura 30.
- A largura das trilhas das duas redes na PCI II (152,4 μm) possui um traço mais fino que as larguras das trilhas das duas redes da PCI I (254 μm). Isso faz com que a rede vítima sofra uma maior influência da rede agressora.
- A densidade de componentes da PCI II ser maior em relação à PCI I [tabela 2].

4.2.1 Análise dos resultados na pci genérica

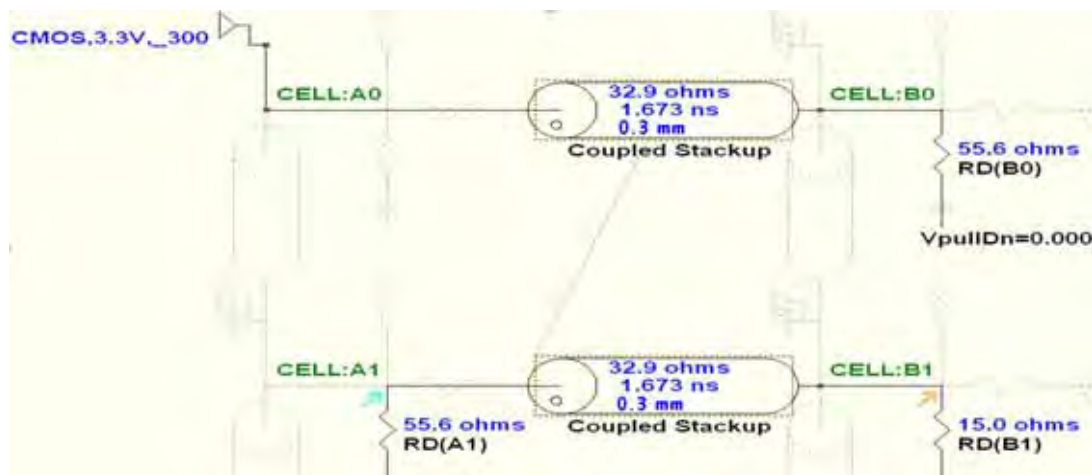
Foram analisadas duas placas, PCI I [figura 22] com baixa densidade de componentes e PCI II [figura 23] com densidade de componentes maior do que a PCI I. A proporção do ruído *crosstalk* da PCI I está em torno de 0,3% [figura 26] bem abaixo do recomendável de 3%, não chegando a ultrapassar o máximo permitido que é de 5%. No caso da PCI II a proporção do ruído *crosstalk* está em torno de 3,75% [figura 29], acima do ruído *crosstalk* recomendável. Esses valores estão coerentes com as características das duas placas (SANTOS; SHINODA, 2012a).

4.3 Crosstalk em trilhas microstrip e stripline

A figura 31 e a figura 34 mostram as estruturas de duas linhas impressas para o estudo de caso do ruído *crosstalk* do segundo exemplo desse trabalho.

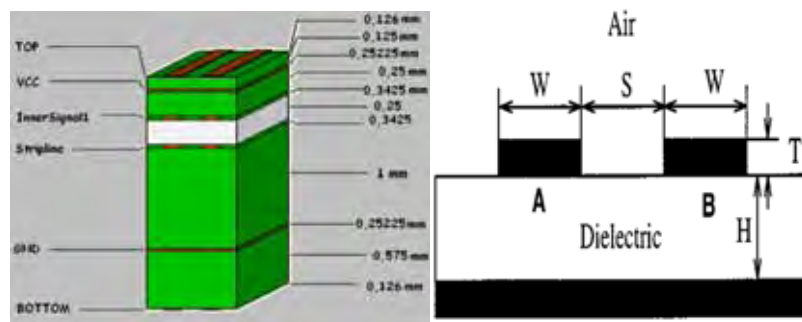
A configuração da estrutura *microstrip* está na figura 32 e a configuração da estrutura *stripline* está na figura 35. Essas estruturas foram criadas no *LineSim* do programa Mentor Graphics Hyperlynx® e suas informações básicas se encontram no *stackup* [figura 33 e figura 36] de cada linha respectivamente.

Figura 31 – Estrutura microstrip



Fonte: Elaboração da própria autora

Figura 32 – Microstrip: (a) e (b)



Fonte: (a) Elaboração da própria autora, (b) Bogatin (2010)

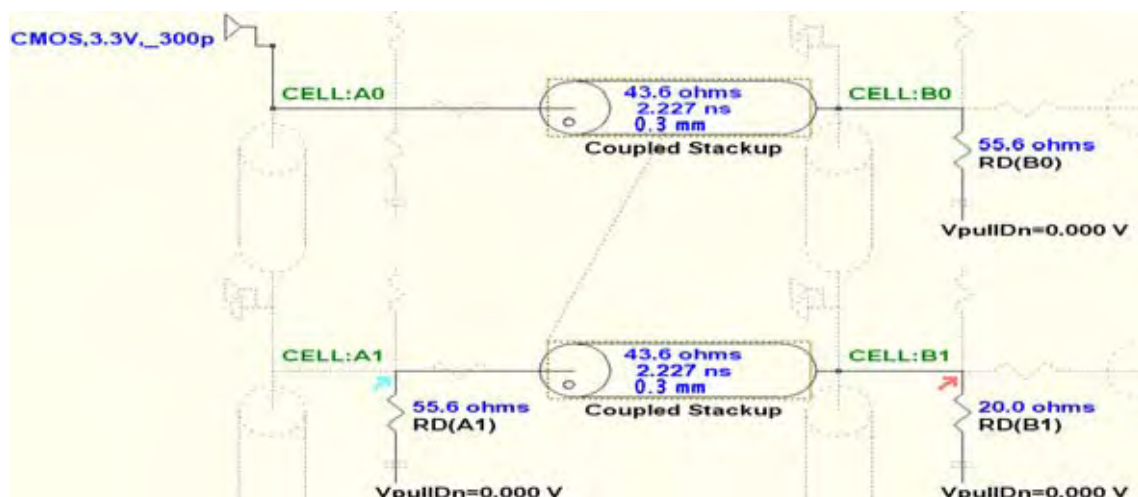
Onde: $W = 1,75 \text{ mm}$; $H=1 \text{ mm}$; $T= 0,034 \text{ mm}$; $E_r= 1$; $Z_0=50 \Omega$ e S varia entre $0,075 \text{ mm}$ a $1,50 \text{ mm}$.

Figura 33 – Stackup da microstrip

	Visível	Cor	Nome do Layer	Tipo	Usage	Espessura mm	Er	Test Width mm	Z0
1	✓	Red	TOP	Metal	Sinal	0,0126	<Auto>	0,2	51,5
2				Dielétrico	Substrato	0,125	4,8		
3	✓	Yellow	VCC	Metal	Plano	0,025225	<Auto>	0,15	66,6
4				Dielétrico	Substrato	0,25	4,8		
5	✓	Magenta	InnerSignal1	Metal	Sinal	0,03425	<Auto>	0,15	76,2
6				Dielétrico	Substrato	0,25	1		
7	✓	Blue	Stripline	Metal	Sinal	0,03425	<Auto>	0,9025	50
8				Dielétrico	Substrato	1	4,8		
9	✓	Orange	GND	Metal	Sinal	0,025225	<Auto>	0,15	61,9
10				Dielétrico	Substrato	0,575	4,8		
11	✓	Cyan	BOTTOM	Metal	Sinal	0,0126	<Auto>	0,2	102,4

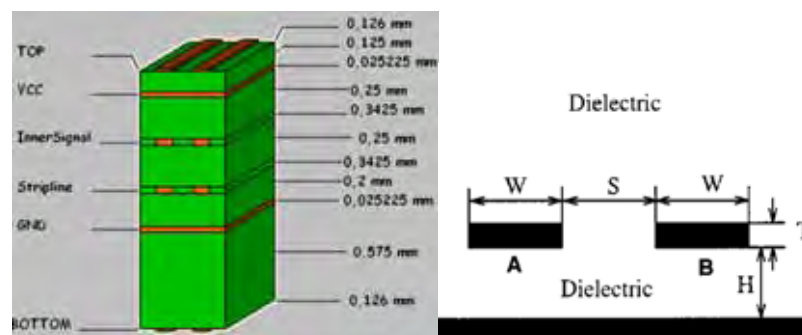
Fonte: Elaboração da própria autora

Figura 34 – Estrutura Stripline



Fonte: Elaboração da própria autora

Figura 35– Stripline: (a) e (b)



Fonte: (a) Elaboração da própria autora, (b) Bogatin (2010)

Onde $W = 0,25$ mm; $H = 0,2$ mm; $T = 0,034$ mm; $E_r = 4.8$ (FR4); $Z_0 = 20.4 \Omega$ e S varia de $0,075$ mm a $1,50$ mm.

Figura 36 – Stackup da stripline

	Visível	Cor	Nome do Layer	Tipo	Usage	Espessura mm	Er	Test Width mm	Z0
1	✓	Red	TOP	Metal	Sinal	0,0126	<Auto>	0,2	51,5
2				Dielétrico	Substrato	0,125	4,8		
3	✓	Yellow	VCC	Metal	Plano	0,025225	<Auto>	0,15	64,2
4				Dielétrico	Substrato	0,25	4,8		
5	✓	Magenta	InnerSignal1	Metal	Sinal	0,03425	<Auto>	0,15	57
6				Dielétrico	Substrato	0,25	4,8		
7	✓	Blue	Stripline	Metal	Sinal	0,03425	<Auto>	0,9025	20,4
8				Dielétrico	Substrato	0,2	4,8		
9	✓	Orange	GND	Metal	Sinal	0,025225	<Auto>	0,15	61
10				Dielétrico	Substrato	0,575	4,8		
11	✓	Cyan	BOTTOM	Metal	Sinal	0,0126	<Auto>	0,2	102,4

Fonte: Elaboração da própria autora

As linhas impressas são um caso particular das linhas de transmissão na medida em que correspondem a linhas de comprimento físico muito pequeno (MENDES; SILVA, 2005). São associadas a circuitos de frequências muito altas, superiores a 300 MHz (MENDES; SILVA, 2005).

Essas linhas que propagam o sinal em PCI's sob taxas elevadas são linhas do tipo *microstrip* e *stripline* (SOHN et al., 2001). São estruturas que em alta frequência propagam ondas Quasi-TEM (*Transverse Eletromagnetic Mode*) (ELECTRICAL PERFORMANCE OF HIGH SPEED SIGNALING IN COUPLED MICROSTRIP LINES).

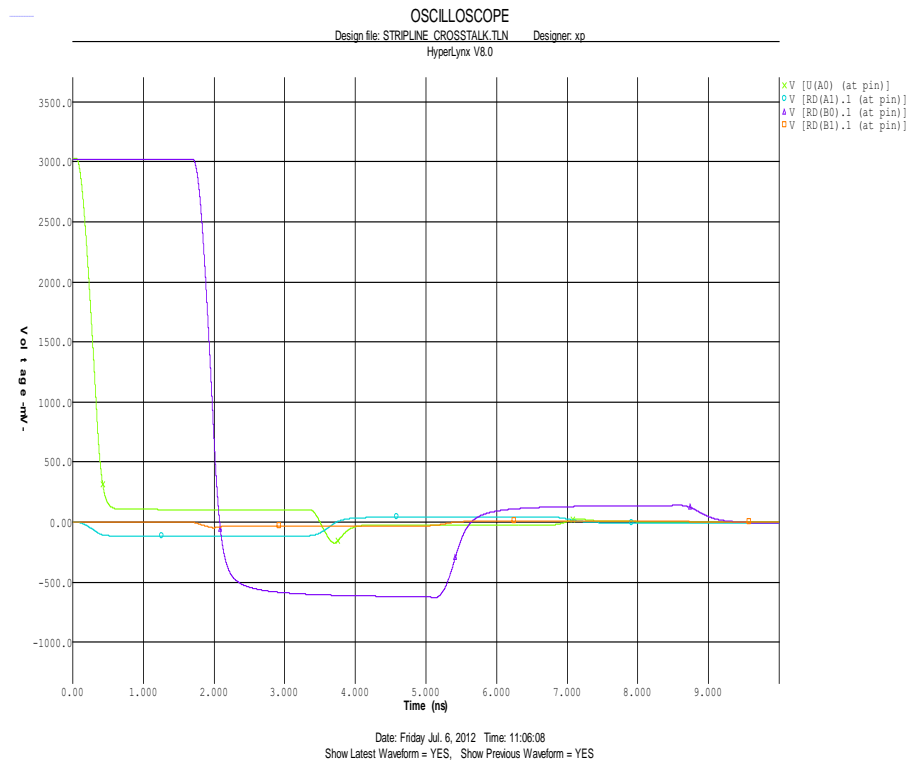
A *stripline* representa uma estrutura de orientação que proporciona um modo eletromagnético transversal puro de propagação (TEM). Nesse caso, a linha de transmissão está protegida entre duas camadas de metal e, portanto, também proporciona um excelente desempenho em termos de EMC / EMI (ELECTRICAL PERFORMANCE OF HIGH SPEED SIGNALING IN COUPLED MICROSTRIP LINES) [figura 35].

Uma linha *microstrip* é encaminhada em um substrato dielétrico e referenciado a um plano de terra. Por causa da interface ar/substrato não uniforme, apenas um modo de propagação (TEM) é desenvolvido na linha. Isto pode provocar uma deterioração maior em sinais de alta velocidade e também trazer níveis de radiação mais elevados, devido à ausência de blindagem (ELECTRICAL PERFORMANCE OF HIGH SPEED SIGNALING IN COUPLED MICROSTRIP LINES) [figura 32].

4.3.1 Crosstalk em uma microstrip

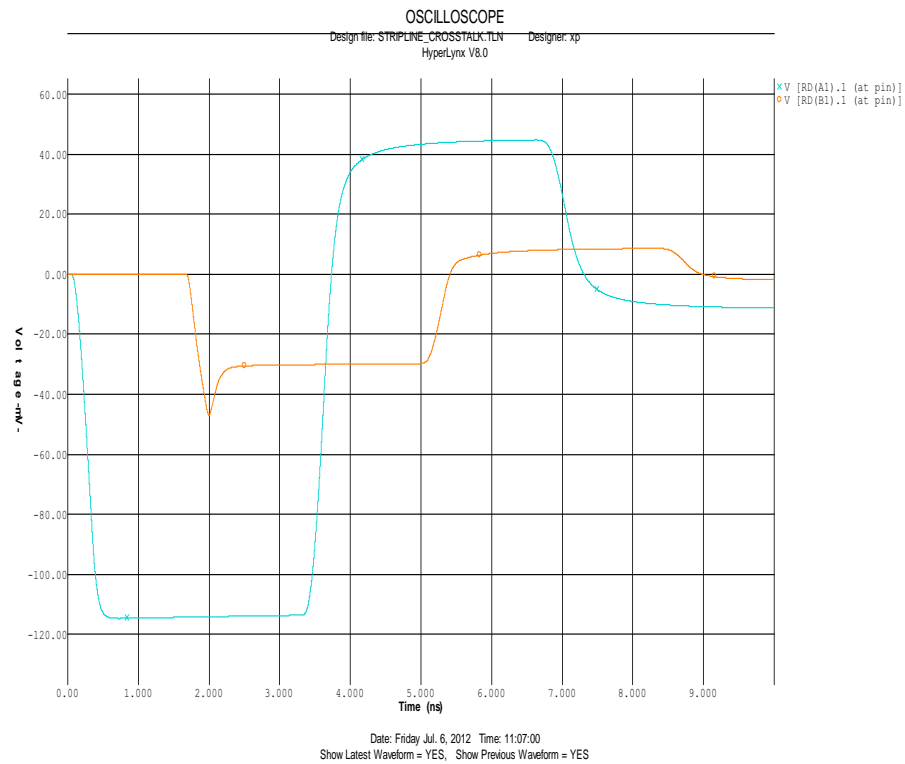
As figuras 37, 38 e 39 mostram os ruídos gerados devido ao *crosstalk* na linha impressa *microstrip*.

Figura 37 - Microstrip sinal falling edge 0,625 mm



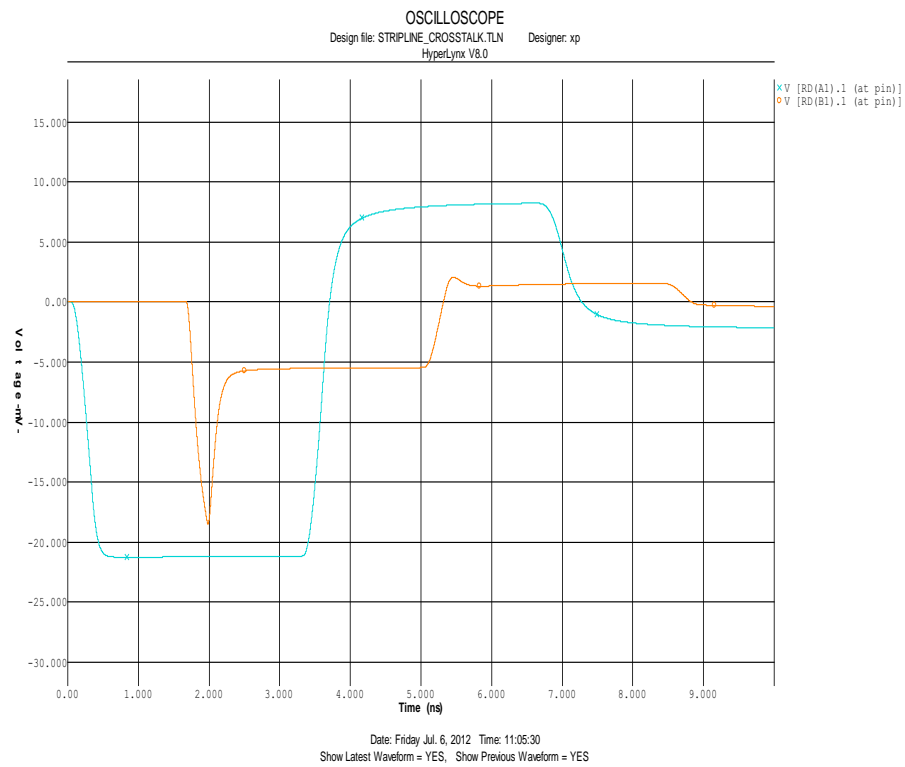
Fonte: Elaboração da própria autora

Figura 38 - Crosstalk near end e far end da microstrip 0,625 mm.



Fonte: Elaboração da própria autora

Figura 39 - Crosstalk near end e far end da microstrip 1,5 mm.

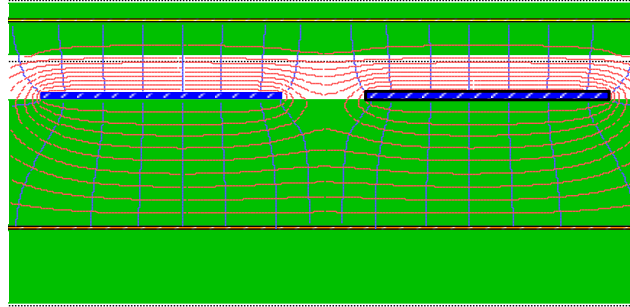


Fonte: Elaboração da própria autora

A figura 40 mostra as linhas de campo magnético e elétrico da linha impressa microstrip.

Figura 40 – Linhas de campo da microstrip

HyperLynx V8.0



Fonte: Elaboração da própria autora

A tabela 5 e a tabela 6 ilustram a influência da separação das interconexões no *microstrip* na intensidade do ruído máximo do tipo *crosstalk near end* e do *crosstalk far end* (Santos; Shinoda, 2012). Os valores foram obtidos por simulação e também pela equação 26 e equação 27 (SANTOS; SHINODA, 2012b).

$$\frac{V_{ne}(t)}{V_{swing}} = \frac{1}{4} \left(\frac{C_m}{C_t} + \frac{L_m}{L_s} \right) \quad (26)$$

Onde:

$V_{ne}(t)$ é a tensão de *crosstalk near end*

V_{swing} é a tensão de balanço

$$\frac{V_{fe}(t)}{V_{swing}} = \frac{1}{2} \left(\frac{C_m}{C_t} - \frac{L_m}{L_s} \right) \frac{t_f}{t_r} \quad (27)$$

Onde:

$V_{fe}(t)$ é a tensão de *crosstalk far end*

t_f é o tempo de descida

t_r é o tempo de subida

$$C_t = C_m + C_s \quad (28)$$

A tabela 3 mostra os valores das indutâncias e capacitância auto e mútuas da linha impressa *microstrip*. Os valores foram obtidos do programa Hyperlynx no ambiente *field solver* da linha.

Tabela 3 – Indutâncias e capacitâncias auto e mútuas da microstrip

Microstrip				
Traço de separação (mm)	C_m (pF/m)	C_s (pF/m)	L_m (nH/m)	L_s (nH/m)
0,075	-48,568	193,566	43,423	164,105
0,125	-37,728	184,509	35,871	169,432
0,25	-25,073	174,969	25,095	175,317
0,375	-18,491	171,439	18,585	177,830
0,625	-10,979	168,057	10,764	179,811
0,875	-6,811	167,157	6,410	180,442
1,25	-3,418	166,732	3,001	180,710
1,50	-2,186	166,609	1,818	180,764

Fonte: Dados da pesquisa da autora

A tabela 4 mostra os valores das indutâncias e capacitância auto e mútuas da linha impressa *stripline*. Os valores foram obtidos do programa Hyperlynx no ambiente *field solver* da linha.

Tabela 4 – Indutâncias e capacitâncias auto e mútuas da stripline

Stripline				
Traço de separação (mm)	C_m (pF/m)	C_s (pF/m)	L_m (nH/m)	L_s (nH/m)
0,075	-71,429	202,695	106,017	300,846
0,125	-47,934	185,150	80,043	309,177
0,25	-23,669	172,302	43,398	315,924
0,375	-13,207	169,202	24,788	317,577
0,625	-4,559	167,952	8,638	318,226
0,875	-1,648	167,804	3,126	318,302
1,25	-0,362	167,773	0,688	318,331
1,50	-0,129	167,765	0,245	318,346

Fonte: Dados da pesquisa da autora

A figura 41 e a figura 42 mostram os dados da tabela 5 e tabela 6 respectivamente, onde se observa a relação do traço de separação sobre o comprimento da *microstrip* versus porcentagem de ruído.

Os valores das capacitâncias mútuas das tabelas 3 e 4 são negativos por convenção matemática, apesar das capacitâncias serem medidas fisicamente reais (MENTOR GRAPHICS BOARDSIM, 2009). Mas esse valor negativo pode ser explicado porque a capacitância mútua está relacionada com o campo elétrico. No caso da indutância mútua, a mesma está relacionada com o campo magnético e é simétrica.

A capacitância mútua ocasiona a passagem de corrente de uma linha para outra, a qual flui em duas direções (VAZ, 2012). Já no caso da indutância mútua, ela é responsável pela indução de corrente na linha adjacente, a qual possui sentido contrário ao da corrente inserida na linha de transmissão, a conhecida Lei de Lenz (VAZ, 2012).

Tabela 5 – Relação do traço de separação de uma microstrip

Espaço (mm)	S/W	Ruído (%) <i>near end</i>	
		Hyperlynx	Equação 26
0,075	0,043	16	11,63
0,125	0,071	12,9	9,54
0,25	0,143	8,76	6,71
0,375	0,214	6,47	5,05
0,625	0,357	3,79	3,03
0,875	0,5	2,3	1,87
1,25	0,714	1,1	0,92
1,50	0,857	0,69	0,58

Fonte: Dados da pesquisa da autora

Onde: Tensão de transição do nível lógico alto foi de 3,029 V.

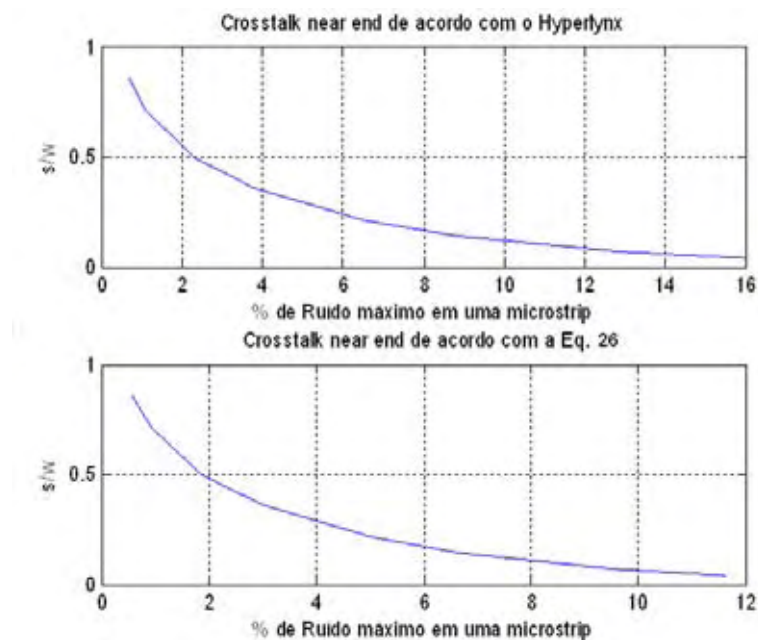
Tabela 6 – Relação do traço de separação de uma microstrip

Espaço (mm)	S/W	Ruído (%) <i>far end</i>	
		Hyperlynx	Equação 27
0,075	0,043	5	3,2
0,125	0,071	3,79	2,1
0,25	0,143	2,4	1
0,375	0,214	1,8	0,4
0,625	0,357	1	0,2
0,875	0,5	0,9	0,18
1,25	0,714	0,7	0,17
1,50	0,857	0,5	0,14

Fonte: Dados da pesquisa da autora

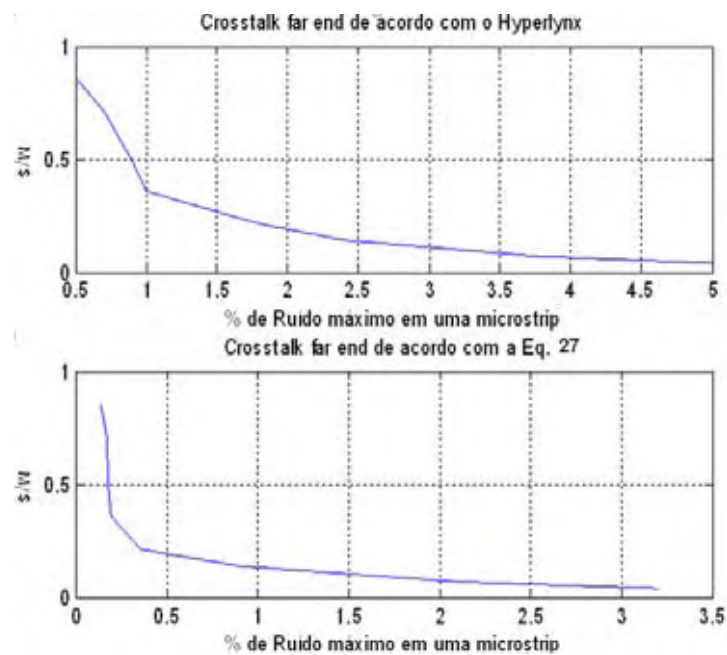
Onde: Tensão de transição do nível lógico alto foi de 3,050 V.

Figura 41 – Crosstalk near end (Hyperlynx e Equação 26)



Fonte: Elaboração da própria autora

Figura 42 – Crosstalk far end (Hyperlynx e Equação 27)

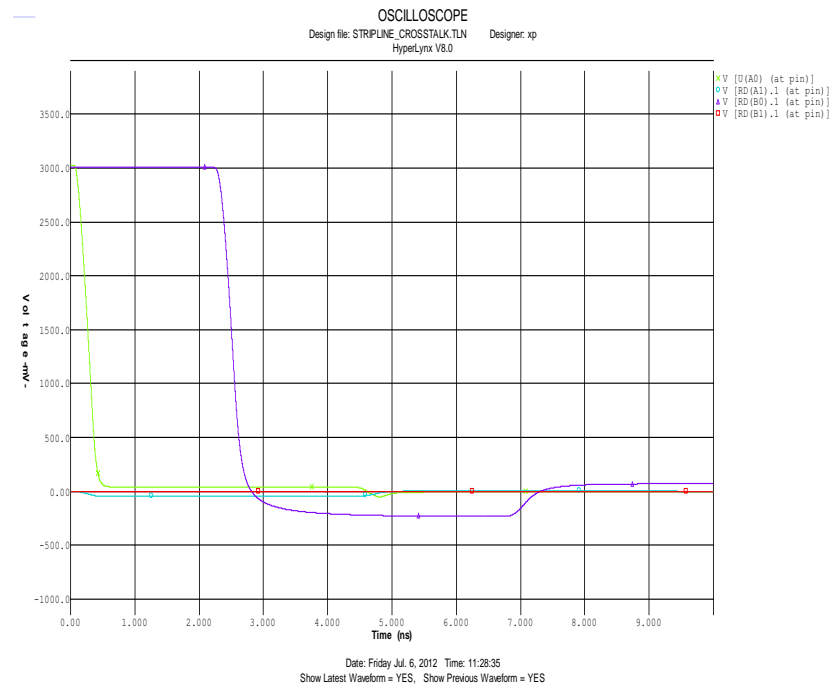


Fonte: Elaboração da própria autora

4.3.2 Crosstalk em uma stripline

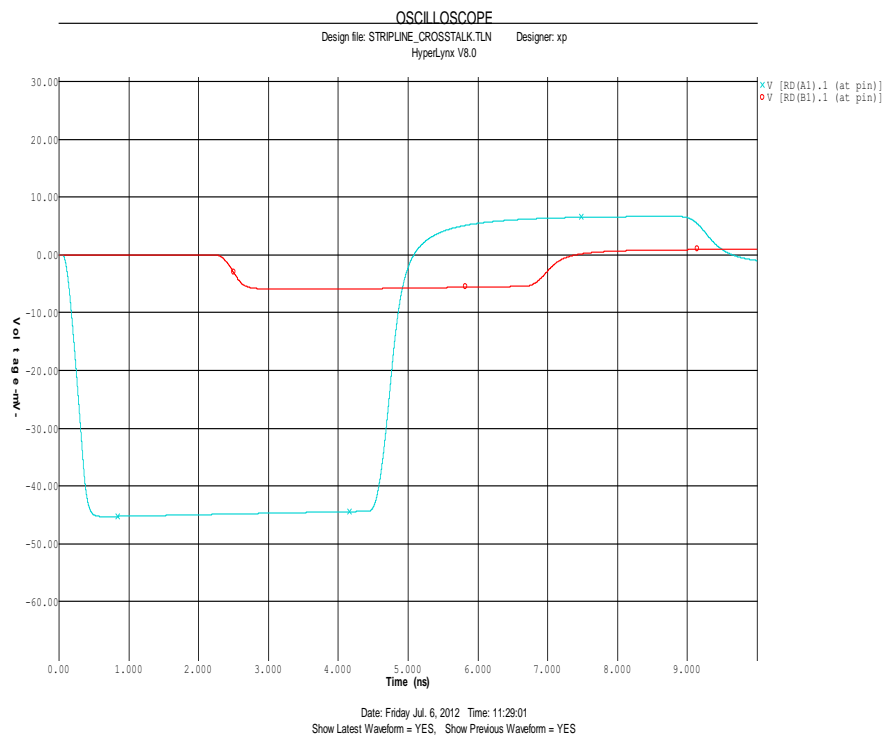
As figuras 43, 44 e 45 mostram os ruídos gerados devido ao *crosstalk* na linha impressa *stripline*.

Figura 43 – Stripline sinal falling edge 0,625 mm.



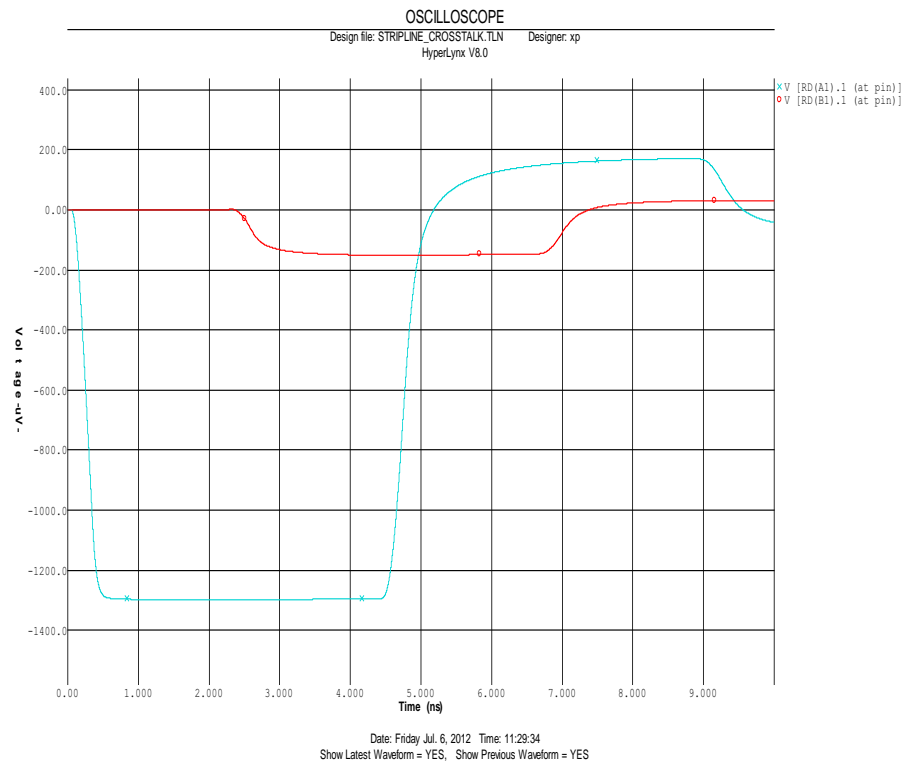
Fonte: Elaboração da própria autora

Figura 44– Crosstalk near end e far end da stripline 0,625 mm.



Fonte: Elaboração da própria autora

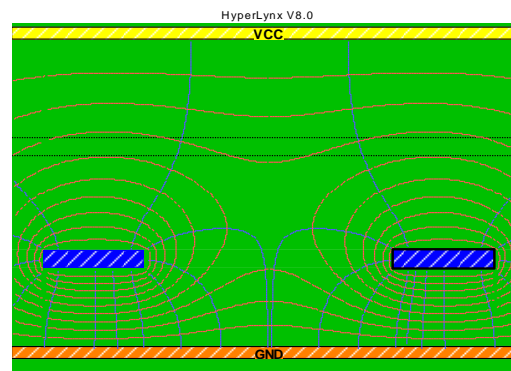
Figura 45– Crosstalk near end e far end da stripline 1,5 mm.



Fonte: Elaboração da própria autora

A figura 46 mostra as linhas de campo magnético e elétrico da linha impressa stripline.

Figura 46– Linhas de campo magnético da stripline.



Fonte: Elaboração da própria autora

A tabela 7 e a tabela 8 ilustra a influência da separação das interconexões no *stripline* na intensidade do ruído máximo do tipo *crosstalk near end* e do *crosstalk far end* (Santos; Shinoda, 2012b). Os valores foram obtidos por simulação e também pela equação 26- equação 27 (SANTOS; SHINODA, 2012b).

A figura 47 e a figura 48 mostram os dados da tabela 7 e tabela 8 respectivamente, onde se observa a relação do traço de separação sobre o comprimento da *stripline* versus porcentagem de ruído (SANTOS; SHINODA, 2012b).

Tabela 7 – Relação do traço de separação de uma stripline

Espaço (mm)	S/W	Ruído (%) <i>near end</i> Hyperlynx	Ruído(%) <i>near end</i> Equação 26
0,075	0,3	20,44	15,32
0,125	0,5	14,6	11,61
0,25	1	7,61	6,45
0,375	1,5	4,29	3,76
0,625	2,5	1,5	1,34
0,875	3,5	0,54	0,49
1,25	5	0,12	0,11
1,50	6	0,04	0,0000004

Fonte: Dados da pesquisa da autora

Onde: Tensão de transição do nível lógico alto foi de 3,026 V.

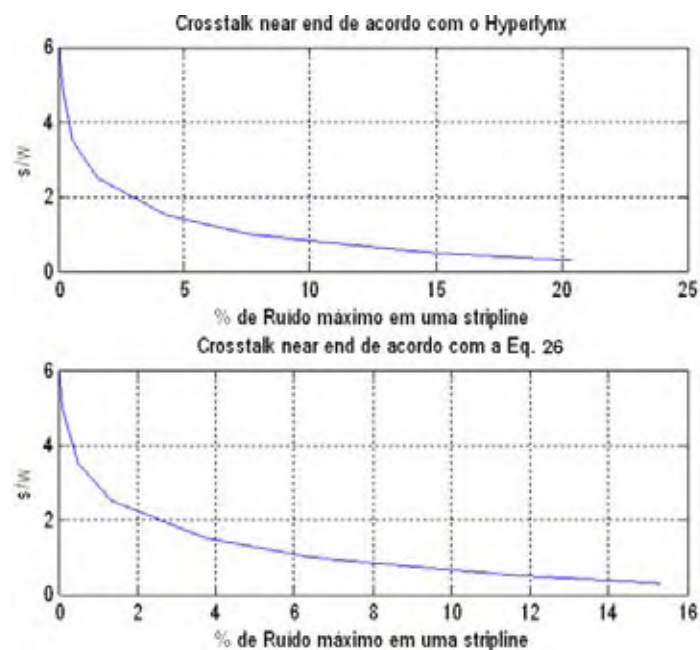
Tabela 8 – Relação do traço de separação de uma stripline

Espaço (mm)	S/W	Ruído (%) <i>far end</i> Hyperlynx	Ruído(%) <i>far end</i> Equação 27
0,075	0,3	5,16	4,6
0,125	0,5	2,96	2,66
0,25	1	1,18	0,83
0,375	1,5	0,61	0,3
0,625	2,5	0,19	0,04
0,875	3,5	0,06	0,005
1,25	5	0,01	0,0004
1,50	6	0,0005	0,0001

Fonte: Dados da pesquisa da autora

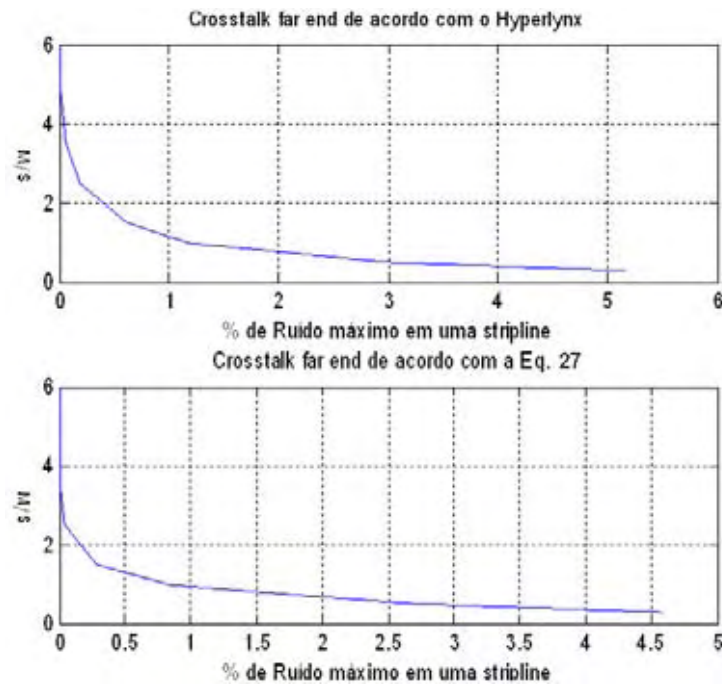
Onde: Tensão de transição do nível lógico alto foi de 3,015 V.

Figura 47 – Crosstalk near end (Hyperlynx e Equação 26)



Fonte: Elaboração da própria autora

Figura 48 – Crosstalk far end (Hyperlynx e Equação 27)



Fonte: Elaboração da própria autora

4.3.3 Análise dos resultados na microstrip e stripline

Foram analisadas duas linhas de transmissão, *microstrip* [figura 31] e *stripline* [figura 34]. Os resultados dos gráficos e tabelas indicam que a separação entre as interconexões influi significativamente na intensidade do ruído. Os resultados obtidos por simulação e pela equação 26-equação 27 são muito próximos, com certo grau de conservadorismo da simulação por levar em conta parâmetros de segunda ordem (SANTOS; SHINODA, 2012b).

A porcentagem de ruído *crosstalk near end* máximo na *microstrip* para um traço de separação de 0,075 mm é 95,68% maior em relação ao traço de separação de 1,5 mm para o caso da ferramenta computacional e 95,01% para o caso da equação 26 (SANTOS; SHINODA, 2012b).

A porcentagem de ruído *crosstalk far end* máximo na *microstrip* para um traço de separação de 0,075 mm é 90% maior em relação ao traço de separação de 1,5 mm para o caso da ferramenta computacional e 95,63% para o caso da equação 27 (SANTOS; SHINODA, 2012b).

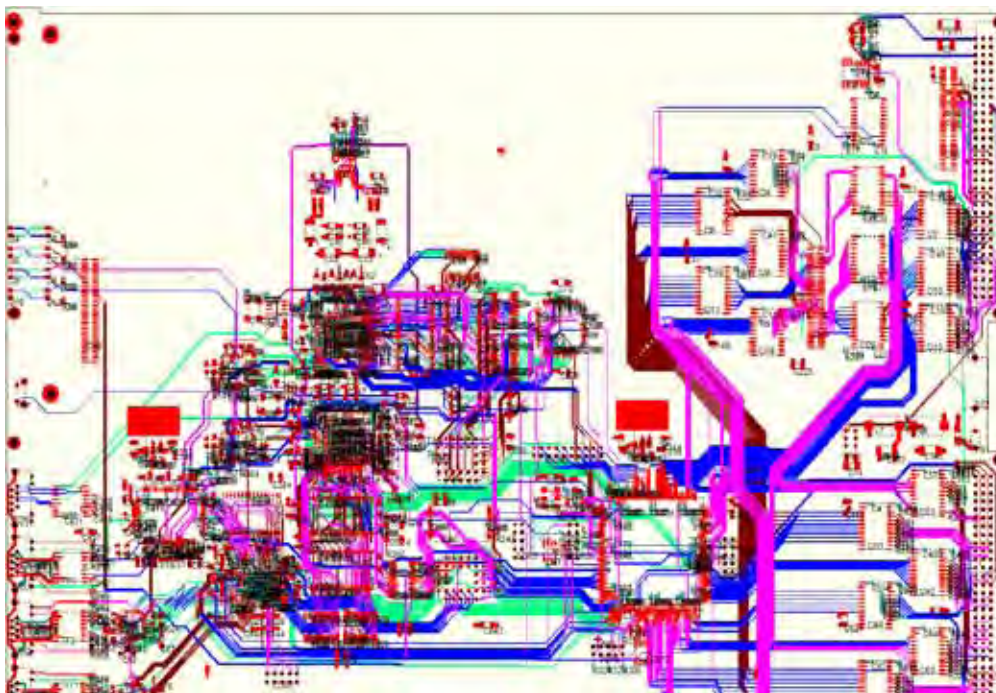
A porcentagem de ruído *crosstalk near end* máximo e *far end* máximo na *stripline* para um traço de separação de 0,075 mm é 99% maior em relação ao traço de separação de 1,5 mm para o caso os dois casos analisados (SANTOS; SHINODA, 2012b).

O limite máximo de ruído *crosstalk* que garante que o mesmo não ultrapasse o limite de 5% permitido, considerando os dados utilizados nesse trabalho, é observado com um traço de separação de 0,375 mm em uma *stripline* e 0,625 mm em uma *microstrip*, para os dois casos analisados.

4.4 Crosstalk em pci de uma central telefônica

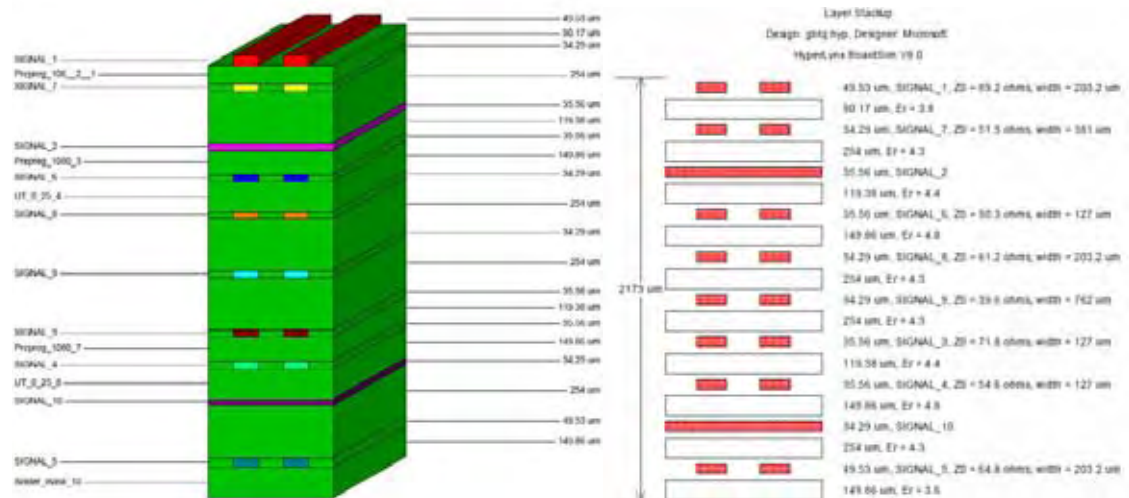
A figura 49 mostra o layout de uma placa desenvolvida para central telefônica TROPICO (TRÓPICO SISTEMAS E TELECOMUNICAÇÕES DA AMAZÔNIA). Os dados da placa foram disponibilizados através dos modelos IBIS (THE IBIS OPEN FORUM, 2008) e importados pelo programa da *Mentor Graphics Hyperlynx*[®], as informações básicas do *stackup* da placa estão mostradas na figura 50.

Figura 49 – PCI central telefônica



Fonte: Elaboração da própria autora

Figura 50 – Stackup PCI central telefônica



Fonte: Elaboração da própria autora

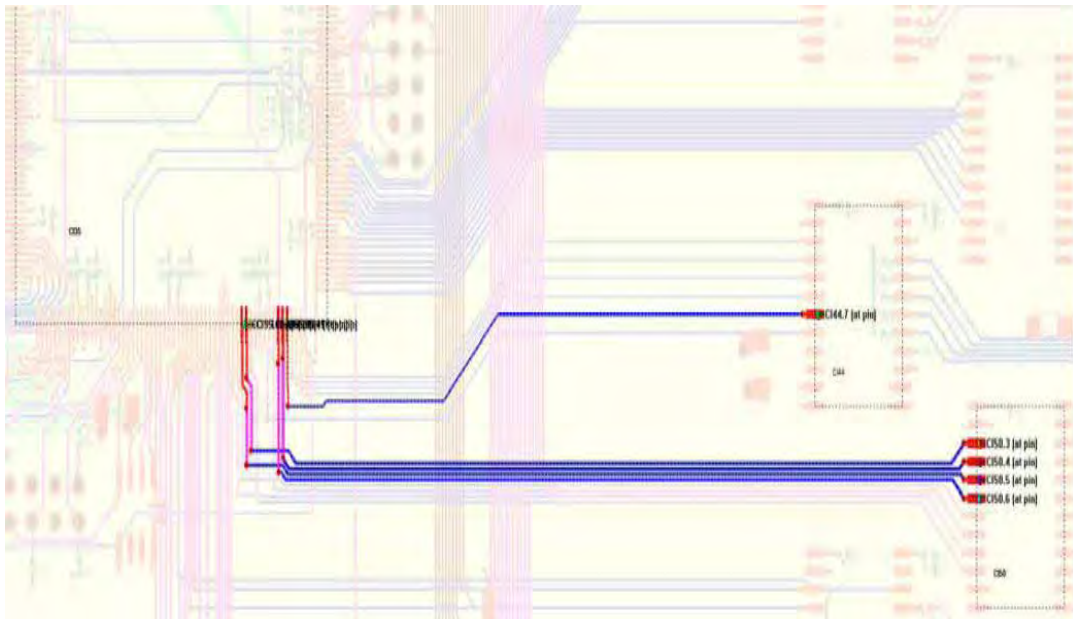
A rede agressora selecionada para a análise está ilustrada na figura 51 (SANTOS; SHINODA, 2012c). As potenciais redes vítimas estão ilustradas na figura 52.

Figura 51 – Rede agressora selecionada



Fonte: Elaboração da própria autora

Figura 52 – Rede agressora e redes vítimas selecionadas

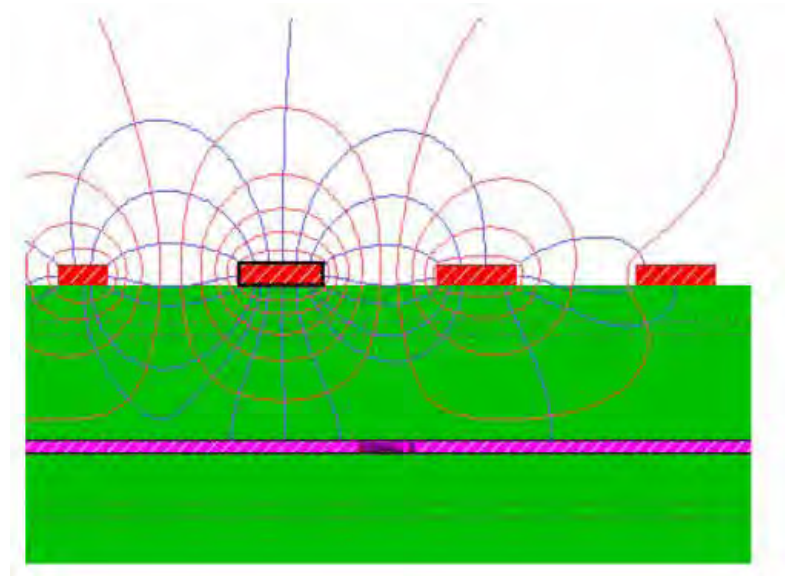


Fonte: Elaboração da própria autora

O bloco da esquerda é um dispositivo FPGA da Altera Cyclone IV conectado a um circuito integrado CMOS 74LVCC no bloco a direita (SANTOS; SHINODA, 2012c). A figura 53 mostra as linhas de campo eletromagnéticas geradas pela rede agressora (SANTOS; SHINODA, 2012c).

Vale ressaltar que as linhas de campo da rede vítima mais distante da rede agressora [figura 52] não aparece na figura 53. Como a influência da rede agressora em relação a referida rede vítima é muito pequena o software Hyperlynx não captou suas linhas de campo magnético.

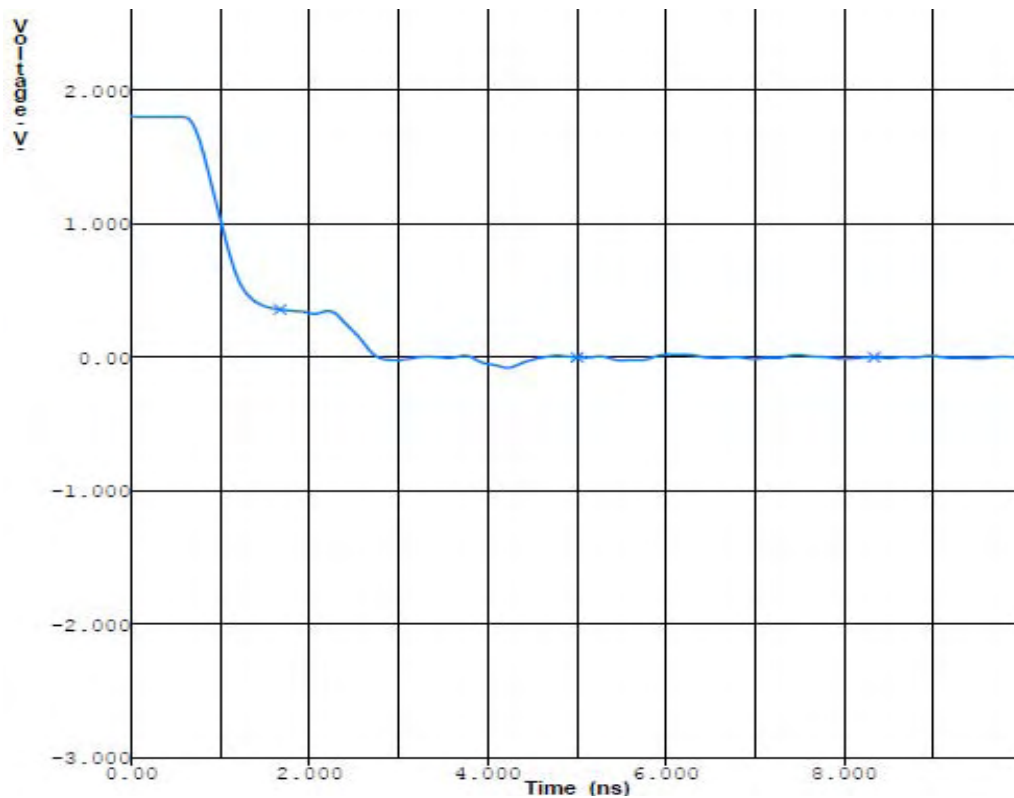
Figura 53 – Linhas de campo elétrico e magnético



Fonte: Elaboração da própria autora

A figura 54 mostra a curva de transição do nível lógico alto para baixo gerado pela rede agressora. O tempo de descida, considerando 10-90%, foi de 0,839 ns para os dispositivos utilizados (SANTOS; SHINODA, 2012d).

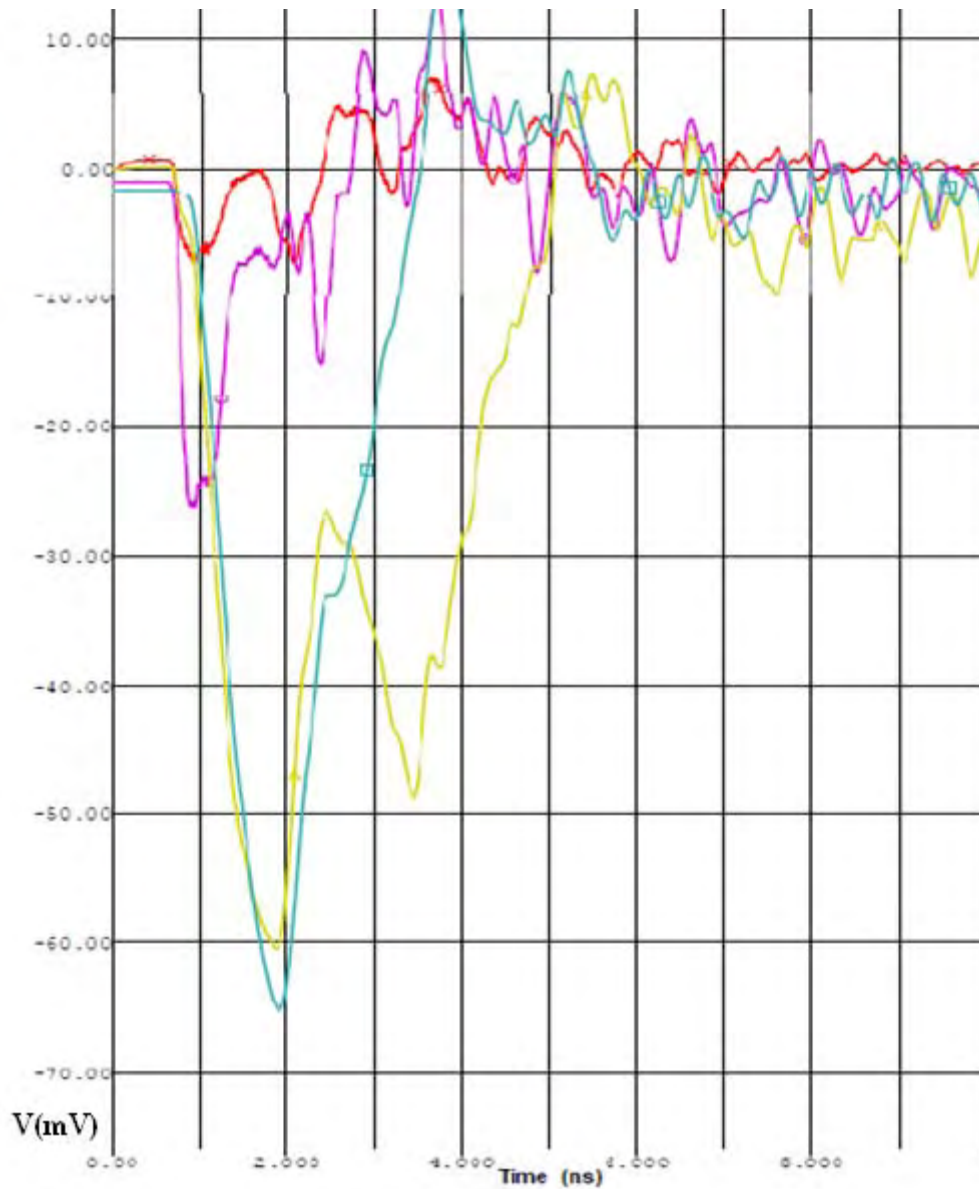
Figura 54 – Nível de transmissão da rede agressora



Fonte:(Elaboração da própria autora

A figura 55 mostra a tensão de ruído *crosstalk* gerada nas vítimas devido a mudança ou transição de nível (SANTOS; SHINODA, 2012c).

Figura 55 – Ruído crosstalk nas redes vítimas



Fonte: Elaboração da própria autora

4.4.1 Análise dos resultados na pci da central telefônica

Foi analisada uma PCI empregada no equipamento de uma central telefônica pelo software Mentor Graphics HyperLynx. A soma das tensões máximas absolutas (pior magnitude) do ruído *crosstalk* é de aproximadamente 125 mV (60 + 65) [figura 55] ou 6,9% a

partir de 1,8 V [figura 54], da tensão de referência (SANTOS; SHINODA, 2012c). O valor obtido excede ligeiramente o nível máximo de ruído *crosstalk* recomendado para projetos desse tipo.

5 CONSIDERAÇÕES FINAIS

5.1 Conclusões

Com o incremento da velocidade de operação (altas frequências de *clock*) dos circuitos em PCI, o comprimento de onda torna-se comparável ao comprimento das interconexões. Isso implica que a análise dos circuitos seja feita em termos de linha de transmissão. Um dos efeitos indesejáveis dessa mudança de comportamento é o aparecimento de *crosstalk* na integridade do sinal, inexistente em PCI com baixas frequências de operação.

Algumas formas de se reduzir o *crosstalk* são:

- Trabalhar com trilhas mais espaçadas evitando assim a interferência das linhas de campo;
- Trabalhar com trilhas mais espessas;
- Ter uma densidade menor de componentes numa mesma placa;
- Fazer blindagens nas trilhas agressoras para evitar a influencia em trilhas vítimas;
- Usar planos de vias de retorno;
- Manter os comprimentos de trilhas acopladas mais curtas;
- Não compartilhar os mesmos pinos de retorno no encapsulamento e conectores;

5.2 Sugestões para trabalhos futuros

Como sugestão para trabalhos futuros pode ser feita a continuação desse trabalho, abrangendo melhor a minimização ou a eliminação do ruído de *crosstalk*. Uma proposta de combate do *crosstalk* é o emprego do par diferencial (impedância diferencial) nas trilhas.

A técnica se caracteriza pelo acoplamento do par de linhas de transmissão. A vantagem da utilização do par de linhas de transmissão é aproveitar suas propriedades em especial à sinalização diferencial.

A sinalização diferencial é a utilização de dois condutores de saída para acionar duas linhas de transmissão independentes: uma linha de transporte e outra como seu complemento.

Sendo assim, o sinal medido é a diferença entre as duas linhas e essa diferença está relacionada com a informação.

Algumas das vantagens da sinalização diferencial (par de linhas diferenciais) em relação a uma única linha são:

- O total de dI/dt dos *drivers* de saída é mais reduzido ao longo do *signal-ended drivers*, com isso há menos rejeição, colapso e menos EMI.
- O amplificador diferencial no receptor pode ter um ganho maior do que um amplificador de terminação única.
- A propagação de um sinal ao longo de um par diferencial é fortemente acoplado, mais robusto, com menos *crosstalk* e descontinuidades no caminho de retorno.
- A propagação de sinais com pares diferenciais através de um conector ou encapsulamento é menos suscetível a *ground bounce* e ruído de comutação.

REFERÊNCIAS

- BARBOSA, F. S.; BATTISTA, R. C. **Modelagem no domínio do tempo e da frequência de estruturas com camadas viscoelásticas**. Rio de Janeiro: UFRJ, 2000.
- BOGATIN, E. **Signal and power integrity**. 2. ed. Upper Saddle River: Prentice Hall, 2010. 758p.
- BOYLESTAD, R. L. **Introdução a análise de circuitos elétricos**. 10. ed. Upper Saddle River: Prentice Hall, 2004.
- BROOKS, D. **When signal integrity matters**. Bellevue: CMP Media Publication, 2001. Disponível em: <<http://www.ultracad.com/articles/whensignalintegritymatters.pdf>>. Acesso em: 20 fev. 2013.
- BURCI, G. M. **Modelagem de fontes e cargas digitais para análise de integridade de sinais usando o método de elementos finitos**. 2008. 51 f. Monografia (Bacharelado em Engenharia Elétrica) – Universidade Federal do Paraná – UFPR, Curitiba, 2008.
- CAROZZI, H. J. C. **Linhas de transmissão**. Cascavel: Faculdade Assis Gurgacz – FAG, 2009. 36 f. Apostila da disciplina Linhas de transmissão do curso de Engenharia – habilitação em Telecomunicação. Disponível em: <<http://www.fag.edu.br/professores/helder/Linhas%20de%20Transmissao%208/LINHAS%20DE%20TRANSMISS%C3O%208%20BA%20PER%20DODO%20-%20PARTE%201%20DE%202%20-%202-2009.pdf>>. Acesso em: 20 fev. 2013.
- COLLINS, C.; COUCH, F. Signal integrity. **Xcell Journal Designing High-Speed Serial Links**, San Jose, n. 49, Summer, 2004.
- COMPUTER SIMULATION TECHNOLOGY – CST. **Electrical performance of high speed signaling in coupled microstrip lines**. Framingham, 2012. Disponível em: <<http://www.cst.com/Content/Applications/Article/Electrical+Performance+of+High+Speed+Signaling+in+Coupled+Microstrip+Lines>>. Acesso em: 27 ago. 2012.
- KAER, H.; WENYI, L.; HONCHENG, Y. The signal integrity of the high-speed IC design. In: INTERNATIONAL CONFERENCE ON WIRELESS COMMUNICATIONS NETWORKING AND MOBILE COMPUTING, 6., 2010, Chengdu. **Proceedings...** Piscataway: IEEE, 2010. 3p.
- KIENITZ, K. H. **Análise de circuitos um enfoque de sistemas**. 2. ed. São José dos Campos: Instituto Tecnológico de Aeronáutica, 2010.
- KNOW, W. O.; PARK, K. **Method for converting ibis model to spice behavioral model by extracting resistor and capacitor**. Daejeon: Electronics and Telecommunications Research Institute, 2008.
- LOPES, F. V.; COLAÇO, E. T. M.; MACENA, R. S. **Eletronica básica**. 2. ed. Campina Grande: Universidade Federal de Campina Grande – UFCG, Centro de Engenharia Elétrica e Informática – CEEI, Unidade Acadêmica de Engenharia elétrica – UAEE, Programa de

Educação Tutorial – PET, maio 2008. Disponível em: <<http://www.dee.ufcg.edu.br/~pet/downloads/eletronica.pdf>>. Acesso em: 27 ago. 2012.

LUZ, D. A.; SANTOS E.; SHINODA, A. A. Análise do modelo IBIS. In: ENCONTRO DE MODELAGEM COMPUTACIONAL, 14.; ENCONTRO DE CIÊNCIA E TECNOLOGIA DE MATERIAIS INSTITUTO POLITÉCNICO – IPRJ, 2., 2011, Nova Friburgo. **Anais...** Rio de Janeiro: Associação Brasileira de Engenharia e Ciências Mecânicas – ABCM, 2011.

LUZ, D. A. **Estudo da compatibilidade eletromagnética em placa de circuito impresso de centrais telefônicas**. 2012. 67 f. Dissertação (Mestrado em Engenharia Elétrica) – Faculdade de Engenharia, Universidade Estadual Paulista – UNESP, Ilha Solteira, 2012.

MAGRI, V. P. R.; MOSSO, M. M. **Integridade de sinais em placas de circuito impresso de altas taxas**. 2008. 117 f. Dissertação (Mestrado em Engenharia Elétrica) – Pontifícia Universidade Católica do Rio de Janeiro – PUC-RIO, Rio de Janeiro, 2008. Disponível em: <http://www.maxwell.lambda.ele.puc-rio.bbr/Busca_etds.php?strSecao=resultado&nrSeq=11318@1>. Acesso em: 16 ago. 2012.

MNAOUER, K.; JAMEL, B. H. T.; FETHI, C. The modeling of microstrip and PCB traces to enhance crosstalk reduction. In: IEEE REGION 8 INTERNATIONAL CONFERENCE ON COMPUTATIONAL TECHNOLOGIES IN ELECTRICAL AND ELECTRONICS ENGINEERING – SIBIRCON, 2010, Listvyanka, Russia. **Proceedings...** Piscataway: IEEE, 2010. p.594-597.

MENDES, C. A. B.; SILVA, H. J. **Introdução às linhas de transmissão**. Lisboa: ISEL/ADEETC, 2005. 9p.

MENTOR GRAPHICS BOARDSIM. **Software**. Version 8.0. Wilsonville, 2009.

MENTOR GRAPHICS BOARDSIM. **HyperLynx Signal Integrity (SI)**. Wilsonville, 2012. Disponível em: <<http://www.mentor.com/products/pcb-system-design/circuit-simulation/hyperlynx-signalintegrity/>>. Acesso em: 17 ago. 2012.

OPPENHEIM, A. V.; SCHAFER, R. W.; BUCK, J. R. **Discrete-time signal processing**. 2. ed. Upper Saddle River: Prentice Hall, 1998.

OTT, H. W. **Electromagnetic compatibility engineering**. Hoboken: John Wiley & Sons, 2009.

PINHO, A. C.; MOECKEL, A.; FRANCO, A. T.; BONFIM C. C. Análise de integridade de sinal, emissão eletromagnética e térmica em placa controladora de impressão. In: CONGRESSO IBERO LATINO AMERICANO DE MÉTODOS COMPUTACIONAIS EM ENGENHARIA – CILAMCE, 21., 2000, Rio de Janeiro. **Abstracts...** Rio de Janeiro: CILAMCE, 2000. Disponível em: <<http://pessoal.utfpr.edu.br/moeckel/publicacoes/cilamce2000.pdf>>. Acesso em: 16 ago. 2012.

PAUL, C. R. **Introduction to electromagnetic compatibility**. 2. ed. Hoboken: John Wiley & Sons, 2006.

RAYMOND, Y. C. **Signal integrity**. Santa Clara, Sigrity, 2012. Disponível em: <http://www.sigrity.com/papers/EMC-IEEE-BK/si_chapter.pdf>. Acesso em: 14 maio 2012.

SANTOS, E.; SHINODA, A. A. Estudo do efeito crosstalk em placa de circuito impresso. In: ENCONTRO REGIONAL DE MATEMÁTICA APLICADA E COMPUTACIONAL-ERMAC, 2012, Botucatu. **Anais...** Botucatu: Unesp, 2012a.

SANTOS, E.; SHINODA, A. A. Avaliação de ruído crosstalk em uma stripline e uma microstrip. In: SIMPÓSIO DE APLICAÇÕES OPERACIONAIS EM ÁREAS DE DEFESA – SIGE, 16., 2012, São José dos Campos. **Proceedings...** São José dos Campos: [s.n.], 2012b.

SANTOS, E.; SHINODA, A. A. Study of the electromagnetic crosstalk interference in a printed circuit board by computational methods. In: WORLD CONGRESS COMPUTATIONAL MECHANICS – WCCM, 10., 2012, São Paulo. **Abstract book...** São Paulo: [s.n.], 2012c.

SANTOS, E.; SHINODA, A. A. Origem do ruído de crosstalk em placa de Circuito Impresso. In: SIMPÓSIO BRASILEIRO DE MICRO-ONDAS E OPTOELETRÔNICA, 15.; CONGRESSO BRASILEIRO DE ELETROMAGNETISMO, 10., 2012, João Pessoa. **Anais do MOMAG...** São Caetano do Sul: SBMO/SBMag, 2012d.

SOHN, Y. S.; LEE, J. C.; PARK, H. J.; CHO, S. I. Empirical equations on electrical parameters of coupled microstrip lines for crosstalk estimation in printed circuit board. **Transactions on Advanced Packaging**, Piscataway, v. 24, n. 4, p. 521-527, Nov. 2001.

TEXAS INSTRUMENTS. **Datasheet**. Austin, 1994. Disponível em: <<http://www.ti.com/sitesearch/docs/universalsearch.tsp?searchTerm=74F04&linkId=1>>. Acesso em: 17 set. 2012.

THE IBIS OPEN FORUM. **IBIS Modeling Cookbook For IBIS**. Version 4.0. [S.l.], 2005.

TRÓPICO SISTEMAS E TELECOMUNICAÇÕES DA AMAZÔNIA. **Central Tropico RA**. Campinas, 2001. Disponível em: <http://caio.ueberalles.net/tropico/TRA_port.pdf> Acesso em: 17 set. 2012.

VAZ, J. **Linhas de transmissão**. Santa Rita do Sapucaí: Linear Equipamentos Eletrônicos, 2010. Disponível em: <<http://pt.scribd.com/doc/37935651/linhas-de-transmissao>>. Acesso em: 31 ago. 2012.

WALLING, L.; POLSTYANKO, S. Solving a high-frequency signal-integrity problem: a full-wave simulator aids the design of an interconnect circuit carrying highspeed digital signals. **Microwaves and RF**, Denville, p. 63-66, Oct. 2000. Disponível em: <[http://www.rfdh.com/ez/system/db/lib_jnl/upload/1121/\[MWRF0010\]_Solving_A_High-Frequency_Signal-Integrity_Problem.pdf](http://www.rfdh.com/ez/system/db/lib_jnl/upload/1121/[MWRF0010]_Solving_A_High-Frequency_Signal-Integrity_Problem.pdf)>. Acesso em: 27 ago. 2012.

ZAC, T.; DUCROT, M.; XAVIER, C. An experimental procedure to derive reliable IBIS models. In: ELECTRONICS PACKAGING TECHNOLOGY CONFERENCE IEEE, 3., 2000, Singapore. **Proceedings...** Piscataway: IEEE, 2000. p. 334-339.

APENDICE A – Modelo IBIS do componente sn74F04

Este apêndice contém o modelo IBIS do componente sn74F04 (DataSheet, 1994) citado como exemplo na seção 3 item 3.1.1.

```
#####
| TEXAS INSTRUMENTS INCORPORATED
| Standard Linear and Logic Group
| IBIS Model of SN74F04
| HEX INVERTERS
| SOIC 14-pin (D), SOP 14-pin (NS), PDIP 14-pin (N) packages
|#####
|
| [IBIS Ver]    3.2
| [Comment Char] _char
| [File Name]   sn74f04.ibs
| [File Rev]    3.1 I_die
| [Date]        Sept.29, 2004
| [Source]      File originated at Texas Instruments, Inc.
| [Notes]       The following is a sample IBIS file for the F04.
|               - FILE REV HISTORY
|               - 3.1 Re-Release IBIS file on 11/03/04
|               - Power clamp data deleted as there is no power-clamp diode.
|               - All test data contained in this file are derived from
|               actual measurements.
|               - File created by Nobuhisa Ohtsubo, SLL Product Engineering.
|
|#####
| [Disclaimer]  Property of Texas Instruments Incorporated.  Unauthorized reproduction
| and/or distribution is strictly prohibited.
```

This product is protected under copyright law.

Created 2000, (C) Copyright 2000, Texas Instruments Inc., All Rights Reserved.

UNLESS THERE IS A SIGNED, WRITTEN AGREEMENT TO THE CONTRARY, TEXAS INSTRUMENTS () IS PROVIDING THE IBIS MODELS AND WITHOUT ANY WARRANTY, EXPRESSED OR IMPLIED. TI assumes no liability for:

- 1) the accuracy of the IBIS models provided to your company;
- 2) the proper functioning of these IBIS Models in your design or for any resulting applications; or
- 3) infringement of patents, copyrights or intellectual property rights resulting from your use of these IBIS models.

TI provides IBIS Models as a service to our customers.

You and your company shall not distribute, sell or give these models to anyone else without prior written permission from TI.

TI reserves the right to make changes to our products or to discontinue any semiconductor product or service without notice, and advises our customers to obtain the latest version of relevant information to verify, before placing orders, that the information being relied on is current.

Please be aware that your receipt and use of the IBIS information provided shall serve as acceptance of these terms and conditions. If you do not accept these terms, you should return or destroy the IBIS models and any other accompanying information immediately.

```
|
|*****
|
|           Component f04_D
|*****
|
|[Component]   f04_D
|[Manufacturer] Texas Instruments, Inc.
|[Package]
|      typ      min      max
R_pkg   3.100e-02  2.800e-02  3.400e-02
L_pkg   3.109e-09  2.462e-09  3.889e-09
C_pkg   4.730e-13  3.630e-13  6.280e-13
|
|*****
|
|[Pin]  signal_name  model_name   R_pin   L_pin   C_pin
|
1      1A      f04_IN      3.300e-02  3.854e-09  6.220e-13
2      1Y      f04_OUT      3.200e-02  3.188e-09  4.730e-13
3      2A      f04_IN      2.800e-02  2.462e-09  3.770e-13
4      2Y      f04_OUT      3.100e-02  2.596e-09  3.630e-13
5      3A      f04_IN      2.800e-02  2.521e-09  3.720e-13
6      3Y      f04_OUT      3.400e-02  3.250e-09  4.760e-13
7      GND      GND      3.400e-02  3.889e-09  6.280e-13
8      4Y      f04_OUT      3.400e-02  3.889e-09  6.280e-13
9      4A      f04_IN      3.400e-02  3.250e-09  4.760e-13
10     5Y      f04_OUT      2.800e-02  2.521e-09  3.720e-13
11     5A      f04_IN      3.100e-02  2.596e-09  3.640e-13
12     6Y      f04_OUT      2.800e-02  2.462e-09  3.770e-13
13     6A      f04_IN      3.200e-02  3.188e-09  4.730e-13
14     VCC      POWER      3.300e-02  3.854e-09  6.220e-13
|
|*****
|
|           Component f04_NS
```

```

*****
|
[Component]  f04_NS
[Manufacturer] Texas Instruments, Inc.
[Package]
|      typ      min      max
R_pkg      0.045    0.039    0.054
L_pkg      3.796nH   2.561nH   4.952nH
C_pkg      0.528pF   0.288pF   0.710pF
|
*****
|
[Pin]  signal_name  model_name      R_pin  L_pin  C_pin
|
1      1A          f04_IN          0.047  4.867nH  0.706pF
2      1Y          f04_OUT          0.051  4.083nH  0.592pF
3      2A          f04_IN          0.041  2.915nH  0.376pF
4      2Y          f04_OUT          0.039  2.561nH  0.288pF
5      3A          f04_IN          0.041  3.101nH  0.430pF
6      3Y          f04_OUT          0.047  4.047nH  0.589pF
7      GND         GND          0.051  4.909nH  0.700pF
8      4Y          f04_OUT          0.045  4.784nH  0.694pF
9      4A          f04_IN          0.054  4.176nH  0.597pF
10     5Y          f04_OUT          0.039  3.287nH  0.449pF
11     5A          f04_IN          0.039  2.586nH  0.294pF
12     6Y          f04_OUT          0.040  2.802nH  0.371pF
13     6A          f04_IN          0.049  4.080nH  0.593pF
14     VCC         POWER          0.052  4.952nH  0.710pF
|
*****
|
Component f04_N
*****
|
[Component]  f04_N
[Manufacturer] Texas Instruments, Inc.
[Package]
|      typ      min      max
R_pkg      4.500e-02  3.700e-02  6.300e-02
L_pkg      5.407e-09  3.922e-09  6.942e-09
C_pkg      3.890e-13  2.050e-13  6.040e-13
|
*****
|
[Pin]  signal_name  model_name      R_pin  L_pin  C_pin

```

1	1A	f04_IN	6.300e-02	6.942e-09	6.040e-13
2	1Y	f04_OUT	3.700e-02	6.200e-09	4.060e-13
3	2A	f04_IN	4.200e-02	4.389e-09	3.220e-13
4	2Y	f04_OUT	3.800e-02	3.922e-09	2.050e-13
5	3A	f04_IN	3.900e-02	4.301e-09	2.980e-13
6	3Y	f04_OUT	3.800e-02	5.329e-09	3.560e-13
7	GND	GND	5.300e-02	6.510e-09	5.440e-13
8	4Y	f04_OUT	5.300e-02	6.437e-09	5.390e-13
9	4A	f04_IN	3.900e-02	5.352e-09	3.470e-13
10	5Y	f04_OUT	4.200e-02	4.473e-09	2.970e-13
11	5A	f04_IN	4.400e-02	4.326e-09	2.250e-13
12	6Y	f04_OUT	4.200e-02	4.295e-09	2.800e-13
13	6A	f04_IN	4.200e-02	6.318e-09	4.180e-13
14	VCC	POWER	6.100e-02	6.900e-09	6.030e-13

Model f04_IN					

[Model] f04_IN					
Model_type Input					
Polarity Non-Inverting					
Vinl = 0.8					
Vinh = 2.0					
variable typ min max					
C_comp 1.33pf 1.00pf 1.66pf					
[Temperature Range] 25 0 70					
[Voltage Range] 5.0 4.5 5.5					
[GND Clamp]					
Voltage I(typ) I(min) I(max)					
-5.000E+00 -9.004E-01 -9.412E-01 -8.436E-01					
-4.800E+00 -8.568E-01 -8.953E-01 -8.032E-01					
-4.600E+00 -8.132E-01 -8.494E-01 -7.627E-01					
-4.400E+00 -7.696E-01 -8.035E-01 -7.223E-01					
-4.200E+00 -7.260E-01 -7.576E-01 -6.819E-01					
-4.000E+00 -6.824E-01 -7.117E-01 -6.415E-01					
-3.800E+00 -6.388E-01 -6.658E-01 -6.011E-01					
-3.600E+00 -5.952E-01 -6.199E-01 -5.606E-01					

-3.400E+00	-5.516E-01	-5.741E-01	-5.202E-01
-3.200E+00	-5.080E-01	-5.282E-01	-4.798E-01
-3.000E+00	-4.644E-01	-4.823E-01	-4.394E-01
-2.800E+00	-4.208E-01	-4.364E-01	-3.990E-01
-2.600E+00	-3.772E-01	-3.905E-01	-3.585E-01
-2.400E+00	-3.336E-01	-3.446E-01	-3.181E-01
-2.200E+00	-2.901E-01	-2.987E-01	-2.777E-01
-2.000E+00	-2.466E-01	-2.530E-01	-2.374E-01
-1.800E+00	-2.026E-01	-2.067E-01	-1.967E-01
-1.600E+00	-1.595E-01	-1.613E-01	-1.566E-01
-1.400E+00	-1.180E-01	-1.178E-01	-1.180E-01
-1.200E+00	-7.863E-02	-7.667E-02	-8.115E-02
-1.000E+00	-4.540E-02	-4.178E-02	-4.794E-02
-8.000E-01	-1.694E-02	-1.414E-02	-2.120E-02
-6.000E-01	-2.426E-03	-1.372E-03	-4.611E-03
-4.000E-01	-1.614E-04	-1.495E-04	-2.017E-04
-2.000E-01	-1.446E-04	-1.373E-04	-1.411E-04
0.000E+00	-1.355E-04	-1.277E-04	-1.328E-04
2.000E-01	-1.257E-04	-1.174E-04	-1.241E-04
4.000E-01	-1.164E-04	-1.076E-04	-1.211E-04
6.000E-01	-1.076E-04	-9.830E-05	-1.169E-04
8.000E-01	-9.347E-05	-8.490E-05	-1.007E-04
1.000E+00	-7.733E-05	-7.081E-05	-7.773E-05
1.200E+00	-6.741E-05	-5.626E-05	-6.014E-05
1.400E+00	-4.101E-05	-4.797E-05	-4.854E-05
1.600E+00	-2.785E-05	-2.317E-05	-1.196E-06
1.800E+00	-2.503E-08	-6.305E-08	-7.286E-09
2.000E+00	-4.796E-09	1.084E-08	1.033E-09
3.000E+00	2.516E-09	1.425E-08	4.300E-09
4.000E+00	5.256E-09	2.183E-08	6.446E-09
5.000E+00	7.996E-09	2.934E-08	9.300E-09

|
|*****|

| Model f04_OUT

|*****|

| [Model] f04_OUT

Model_type Output

Polarity Inverting

Vmeas = 1.5v

Cref = 0pf

|

variable	typ	min	max
C_comp	5.8pf	4.35pf	7.25pf

[Temperature Range]	25	0	70
[Voltage Range]	5.0	4.5	5.5
[Pulldown]			
Voltage	I(typ)	I(min)	I(max)
-5.000E+00	-1.667E+00	-1.756E+00	-1.544E+00
-4.800E+00	-1.585E+00	-1.668E+00	-1.469E+00
-4.600E+00	-1.502E+00	-1.581E+00	-1.393E+00
-4.400E+00	-1.420E+00	-1.494E+00	-1.318E+00
-4.200E+00	-1.337E+00	-1.406E+00	-1.242E+00
-4.000E+00	-1.255E+00	-1.319E+00	-1.167E+00
-3.800E+00	-1.173E+00	-1.232E+00	-1.091E+00
-3.600E+00	-1.090E+00	-1.144E+00	-1.016E+00
-3.400E+00	-1.008E+00	-1.057E+00	-9.400E-01
-3.200E+00	-9.256E-01	-9.696E-01	-8.645E-01
-3.000E+00	-8.432E-01	-8.822E-01	-7.890E-01
-2.800E+00	-7.609E-01	-7.949E-01	-7.135E-01
-2.600E+00	-6.785E-01	-7.075E-01	-6.379E-01
-2.400E+00	-5.961E-01	-6.202E-01	-5.624E-01
-2.200E+00	-5.138E-01	-5.328E-01	-4.869E-01
-2.000E+00	-4.315E-01	-4.456E-01	-4.114E-01
-1.800E+00	-3.489E-01	-3.579E-01	-3.357E-01
-1.600E+00	-2.676E-01	-2.718E-01	-2.611E-01
-1.400E+00	-1.900E-01	-1.900E-01	-1.896E-01
-1.200E+00	-1.196E-01	-1.163E-01	-1.238E-01
-1.000E+00	-6.546E-02	-6.037E-02	-6.959E-02
-8.000E-01	-2.532E-02	-2.121E-02	-3.157E-02
-6.000E-01	-4.820E-03	-3.258E-03	-7.943E-03
-4.000E-01	-1.606E-03	-1.454E-03	-1.776E-03
-2.000E-01	-1.514E-03	-1.365E-03	-1.616E-03
0.000E+00	-1.416E-03	-1.271E-03	-1.495E-03
2.000E-01	2.372E-03	1.637E-03	3.336E-03
4.000E-01	2.788E-02	2.693E-02	2.809E-02
6.000E-01	5.426E-02	4.929E-02	5.540E-02
8.000E-01	6.122E-02	5.208E-02	6.896E-02
1.000E+00	6.312E-02	5.341E-02	7.157E-02
1.200E+00	6.474E-02	5.454E-02	7.367E-02
1.400E+00	6.618E-02	5.553E-02	7.555E-02
1.600E+00	6.752E-02	5.645E-02	7.740E-02
1.800E+00	7.221E-02	5.941E-02	8.590E-02
2.000E+00	9.244E-02	7.915E-02	1.068E-01

2.200E+00	1.247E-01	1.058E-01	1.313E-01
2.400E+00	1.449E-01	1.337E-01	1.562E-01
2.600E+00	1.712E-01	1.609E-01	1.805E-01
2.800E+00	1.968E-01	1.872E-01	2.034E-01
3.000E+00	2.209E-01	2.105E-01	2.237E-01
3.200E+00	2.420E-01	2.228E-01	2.414E-01
3.400E+00	2.541E-01	2.291E-01	2.561E-01
3.600E+00	2.595E-01	2.350E-01	2.640E-01
3.800E+00	2.644E-01	2.406E-01	2.686E-01
4.000E+00	2.690E-01	2.462E-01	2.730E-01
4.200E+00	2.734E-01	2.517E-01	2.773E-01
4.400E+00	2.777E-01	2.571E-01	2.814E-01
4.600E+00	2.819E-01	2.626E-01	2.854E-01
4.800E+00	2.862E-01	2.681E-01	2.894E-01
5.000E+00	2.905E-01	2.737E-01	2.933E-01
5.200E+00	2.949E-01	2.796E-01	2.974E-01
5.400E+00	2.996E-01	2.864E-01	3.016E-01
5.600E+00	3.045E-01	2.953E-01	3.060E-01
5.800E+00	3.101E-01	3.064E-01	3.107E-01
6.000E+00	3.173E-01	3.183E-01	3.158E-01
6.200E+00	3.268E-01	3.307E-01	3.216E-01
6.400E+00	3.382E-01	3.434E-01	3.290E-01
6.600E+00	3.506E-01	3.571E-01	3.382E-01
6.800E+00	3.639E-01	3.724E-01	3.501E-01
7.000E+00	3.783E-01	3.890E-01	3.636E-01
7.200E+00	3.919E-01	4.047E-01	3.759E-01
7.400E+00	4.057E-01	4.207E-01	3.886E-01
7.600E+00	4.196E-01	4.366E-01	4.012E-01
7.800E+00	4.335E-01	4.526E-01	4.139E-01
8.000E+00	4.473E-01	4.686E-01	4.266E-01
8.200E+00	4.612E-01	4.846E-01	4.393E-01
8.400E+00	4.751E-01	5.005E-01	4.520E-01
8.600E+00	4.889E-01	5.165E-01	4.646E-01
8.800E+00	5.028E-01	5.325E-01	4.773E-01
9.000E+00	5.167E-01	5.485E-01	4.900E-01
9.200E+00	5.305E-01	5.644E-01	5.027E-01
9.400E+00	5.444E-01	5.804E-01	5.154E-01
9.600E+00	5.582E-01	5.964E-01	5.280E-01
9.800E+00	5.721E-01	6.124E-01	5.407E-01
1.000E+01	5.860E-01	6.284E-01	5.534E-01

[Pullup]

Voltage	II(typ)	I(min)	I(max)
1.000E+01	-1.630E+00	-1.844E+00	-1.364E+00
9.800E+00	-1.555E+00	-1.768E+00	-1.294E+00
9.600E+00	-1.480E+00	-1.691E+00	-1.224E+00
9.400E+00	-1.405E+00	-1.615E+00	-1.154E+00
9.200E+00	-1.330E+00	-1.539E+00	-1.084E+00
9.000E+00	-1.255E+00	-1.462E+00	-1.014E+00
8.800E+00	-1.180E+00	-1.386E+00	-9.440E-01
8.600E+00	-1.105E+00	-1.310E+00	-8.740E-01
8.400E+00	-1.029E+00	-1.233E+00	-8.041E-01
8.200E+00	-9.543E-01	-1.157E+00	-7.341E-01
8.000E+00	-8.791E-01	-1.080E+00	-6.641E-01
7.800E+00	-8.040E-01	-1.004E+00	-5.941E-01
7.600E+00	-7.289E-01	-9.277E-01	-5.241E-01
7.400E+00	-6.538E-01	-8.513E-01	-4.548E-01
7.200E+00	-5.787E-01	-7.749E-01	-3.829E-01
7.000E+00	-5.000E-01	-6.985E-01	-3.127E-01
6.800E+00	-4.299E-01	-6.222E-01	-2.469E-01
6.600E+00	-3.517E-01	-5.458E-01	-1.886E-01
6.400E+00	-2.773E-01	-4.773E-01	-1.443E-01
6.200E+00	-2.093E-01	-3.927E-01	-1.104E-01
6.000E+00	-1.542E-01	-3.108E-01	-9.268E-02
5.800E+00	-1.148E-01	-2.349E-01	-8.801E-02
5.600E+00	-9.136E-02	-1.698E-01	-8.496E-02
5.400E+00	-8.439E-02	-1.216E-01	-8.192E-02
5.200E+00	-8.098E-02	-9.087E-02	-7.873E-02
5.000E+00	-7.758E-02	-7.879E-02	-7.547E-02
4.800E+00	-7.405E-02	-7.503E-02	-7.213E-02
4.600E+00	-7.046E-02	-7.132E-02	-6.875E-02
4.400E+00	-6.680E-02	-6.759E-02	-6.529E-02
4.200E+00	-6.309E-02	-6.376E-02	-6.177E-02
4.000E+00	-5.935E-02	-5.990E-02	-5.821E-02
3.800E+00	-5.553E-02	-5.597E-02	-5.458E-02
3.600E+00	-5.168E-02	-5.201E-02	-5.091E-02
3.400E+00	-4.777E-02	-4.799E-02	-4.720E-02
3.200E+00	-4.381E-02	-4.392E-02	-4.342E-02
3.000E+00	-3.983E-02	-3.983E-02	-3.962E-02
2.800E+00	-3.579E-02	-3.568E-02	-3.576E-02
2.600E+00	-3.169E-02	-3.149E-02	-3.185E-02
2.400E+00	-2.757E-02	-2.726E-02	-2.791E-02
2.200E+00	-2.338E-02	-2.295E-02	-2.391E-02
2.000E+00	-1.912E-02	-1.856E-02	-1.984E-02
1.800E+00	-1.465E-02	-1.383E-02	-1.565E-02

1.600E+00	-7.358E-03	-1.670E-03	-1.118E-02
1.400E+00	-4.837E-04	-4.560E-04	-1.716E-03
1.200E+00	-3.222E-04	-3.094E-04	-3.403E-04
1.000E+00	-1.852E-04	-1.668E-04	-2.091E-04
8.000E-01	-5.902E-05	-3.971E-05	-8.851E-05
6.000E-01	-6.837E-07	-1.092E-07	-6.201E-06
4.000E-01	-3.138E-10	-1.842E-10	-1.043E-08
2.000E-01	8.946E-11	1.435E-10	-4.991E-10
9.770E-15	7.502E-10	1.858E-10	3.565E-04
-2.000E-01	1.428E-09	5.679E-10	1.454E-03
-4.000E-01	1.263E-06	3.417E-07	2.890E-03
-6.000E-01	3.555E-05	2.185E-05	5.736E-03
-8.000E-01	5.999E-03	5.210E-04	1.046E-02
-1.000E+00	1.068E-02	6.098E-03	1.858E-02
-1.200E+00	2.409E-02	1.790E-02	3.406E-02
-1.400E+00	3.640E-02	2.816E-02	4.876E-02
-1.600E+00	4.865E-02	3.766E-02	5.830E-02
-1.800E+00	6.095E-02	4.765E-02	7.012E-02
-2.000E+00	7.399E-02	5.813E-02	8.194E-02
-2.200E+00	8.612E-02	6.938E-02	9.376E-02
-2.400E+00	9.859E-02	8.161E-02	1.056E-01
-2.600E+00	1.111E-01	9.310E-02	1.174E-01
-2.800E+00	1.235E-01	1.047E-01	1.292E-01
-3.000E+00	1.360E-01	1.162E-01	1.410E-01
-3.200E+00	1.485E-01	1.278E-01	1.529E-01
-3.400E+00	1.609E-01	1.393E-01	1.647E-01
-3.600E+00	1.734E-01	1.509E-01	1.765E-01
-3.800E+00	1.859E-01	1.624E-01	1.883E-01
-4.000E+00	1.984E-01	1.740E-01	2.002E-01
-4.200E+00	2.108E-01	1.855E-01	2.120E-01
-4.400E+00	2.233E-01	1.971E-01	2.238E-01
-4.600E+00	2.358E-01	2.086E-01	2.356E-01
-4.800E+00	2.482E-01	2.202E-01	2.474E-01
-5.000E+00	2.607E-01	2.318E-01	2.593E-01

|
|

[Ramp]

|

variable	typ	min	max
dV/dt_r	1.910E+00/1.880E-09	1.560E+00/1.820E-09	2.270E+00/2.140E-09
dV/dt_f	2.850E+00/7.800E-10	2.540E+00/7.600E-10	3.140E+00/8.200E-10

R_load = 500

|

[Rising Waveform]

R_fixture = 500

V_fixture = 0

Time	V(typ)	V(min)	V(max)
9.766E-12s	1.043E-01	1.265E-01	1.011E-01
5.859E-11s	1.109E-01	1.187E-01	1.028E-01
1.074E-10s	1.087E-01	1.254E-01	9.575E-02
1.563E-10s	1.114E-01	1.165E-01	9.669E-02
2.051E-10s	1.056E-01	1.225E-01	9.247E-02
2.539E-10s	1.097E-01	1.231E-01	1.017E-01
3.027E-10s	1.103E-01	1.228E-01	1.001E-01
3.516E-10s	1.114E-01	1.201E-01	1.029E-01
4.004E-10s	1.092E-01	1.273E-01	1.004E-01
4.492E-10s	1.084E-01	1.248E-01	9.700E-02
4.980E-10s	1.020E-01	1.184E-01	1.025E-01
5.469E-10s	1.117E-01	1.220E-01	1.009E-01
5.957E-10s	1.075E-01	1.236E-01	9.591E-02
6.445E-10s	1.156E-01	1.218E-01	1.017E-01
6.934E-10s	1.131E-01	1.237E-01	1.012E-01
7.422E-10s	1.068E-01	1.161E-01	1.011E-01
7.910E-10s	1.089E-01	1.184E-01	9.466E-02
8.398E-10s	7.122E-02	7.466E-02	6.169E-02
8.887E-10s	5.513E-02	7.169E-02	4.153E-02
9.375E-10s	7.169E-02	8.372E-02	5.841E-02
9.863E-10s	7.232E-02	1.003E-01	6.919E-02
1.035E-09s	1.364E-01	1.937E-01	8.544E-02
1.084E-09s	6.078E-01	7.661E-01	4.269E-01
1.133E-09s	1.227E+00	1.281E+00	1.059E+00
1.182E-09s	1.912E+00	1.775E+00	1.872E+00
1.230E-09s	2.375E+00	2.134E+00	2.434E+00
1.279E-09s	2.669E+00	2.405E+00	2.794E+00
1.328E-09s	2.993E+00	2.665E+00	3.140E+00
1.377E-09s	3.287E+00	2.832E+00	3.524E+00
1.426E-09s	3.485E+00	2.858E+00	3.885E+00
1.475E-09s	3.487E+00	2.809E+00	4.083E+00
1.523E-09s	3.403E+00	2.772E+00	4.128E+00
1.572E-09s	3.329E+00	2.762E+00	4.026E+00
1.621E-09s	3.309E+00	2.772E+00	3.925E+00
1.670E-09s	3.332E+00	2.782E+00	3.888E+00
1.719E-09s	3.359E+00	2.792E+00	3.900E+00
1.768E-09s	3.363E+00	2.800E+00	3.933E+00
1.816E-09s	3.370E+00	2.799E+00	3.952E+00
1.865E-09s	3.371E+00	2.799E+00	3.962E+00

1.914E-09s	3.360E+00	2.790E+00	3.960E+00
1.963E-09s	3.363E+00	2.786E+00	3.950E+00
2.012E-09s	3.358E+00	2.794E+00	3.945E+00
2.061E-09s	3.353E+00	2.788E+00	3.946E+00
2.109E-09s	3.364E+00	2.785E+00	3.944E+00
2.158E-09s	3.358E+00	2.789E+00	3.957E+00
2.207E-09s	3.366E+00	2.789E+00	3.952E+00
2.256E-09s	3.357E+00	2.788E+00	3.948E+00
2.305E-09s	3.357E+00	2.793E+00	3.952E+00
2.354E-09s	3.360E+00	2.791E+00	3.943E+00
2.402E-09s	3.363E+00	2.785E+00	3.950E+00
2.451E-09s	3.348E+00	2.785E+00	3.952E+00
2.500E-09s	3.355E+00	2.786E+00	3.944E+00
2.549E-09s	3.362E+00	2.790E+00	3.940E+00
2.598E-09s	3.362E+00	2.792E+00	3.948E+00
2.646E-09s	3.352E+00	2.780E+00	3.942E+00
2.695E-09s	3.353E+00	2.788E+00	3.941E+00
2.744E-09s	3.353E+00	2.784E+00	3.940E+00
2.793E-09s	3.358E+00	2.788E+00	3.952E+00
2.842E-09s	3.359E+00	2.785E+00	3.938E+00
2.891E-09s	3.358E+00	2.783E+00	3.943E+00
2.949E-09s	3.357E+00	2.780E+00	3.945E+00
3.008E-09s	3.360E+00	2.795E+00	3.947E+00
3.066E-09s	3.360E+00	2.789E+00	3.939E+00
3.125E-09s	3.353E+00	2.784E+00	3.942E+00
3.184E-09s	3.354E+00	2.786E+00	3.947E+00
3.242E-09s	3.354E+00	2.781E+00	3.941E+00
3.301E-09s	3.360E+00	2.787E+00	3.953E+00
3.359E-09s	3.364E+00	2.793E+00	3.938E+00
3.418E-09s	3.363E+00	2.787E+00	3.952E+00
3.477E-09s	3.366E+00	2.792E+00	3.954E+00
3.535E-09s	3.361E+00	2.786E+00	3.944E+00
3.594E-09s	3.358E+00	2.787E+00	3.951E+00
3.652E-09s	3.353E+00	2.783E+00	3.947E+00
3.711E-09s	3.365E+00	2.789E+00	3.946E+00
3.770E-09s	3.358E+00	2.784E+00	3.947E+00
3.828E-09s	3.363E+00	2.787E+00	3.936E+00
3.887E-09s	3.363E+00	2.791E+00	3.943E+00
3.945E-09s	3.364E+00	2.791E+00	3.959E+00
4.004E-09s	3.359E+00	2.789E+00	3.950E+00
4.063E-09s	3.358E+00	2.792E+00	3.941E+00
4.121E-09s	3.362E+00	2.796E+00	3.953E+00
4.180E-09s	3.370E+00	2.794E+00	3.949E+00
4.238E-09s	3.367E+00	2.791E+00	3.950E+00

4.297E-09s	3.359E+00	2.788E+00	3.948E+00
4.355E-09s	3.360E+00	2.790E+00	3.942E+00
4.414E-09s	3.367E+00	2.796E+00	3.952E+00
4.473E-09s	3.361E+00	2.791E+00	3.950E+00
4.531E-09s	3.371E+00	2.788E+00	3.951E+00
4.590E-09s	3.366E+00	2.797E+00	3.948E+00
4.648E-09s	3.364E+00	2.794E+00	3.958E+00
4.707E-09s	3.363E+00	2.785E+00	3.959E+00
4.766E-09s	3.364E+00	2.793E+00	3.950E+00
4.824E-09s	3.365E+00	2.792E+00	3.949E+00
4.883E-09s	3.364E+00	2.788E+00	3.945E+00
4.941E-09s	3.363E+00	2.786E+00	3.954E+00
5.000E-09s	3.365E+00	2.793E+00	3.947E+00

|

|

[Falling Waveform]

R_fixture = 500

V_fixture = 5.0

V_fixture_min = 4.5

V_fixture_max = 5.5

C_fixture = 0pf

L_fixture = 0nH

|

|

|

Time	V(typ)	V(min)	V(max)
9.766E-12s	5.025E+00	4.525E+00	5.494E+00
5.859E-11s	5.015E+00	4.529E+00	5.507E+00
1.074E-10s	5.022E+00	4.524E+00	5.503E+00
1.563E-10s	5.023E+00	4.523E+00	5.507E+00
2.051E-10s	5.020E+00	4.530E+00	5.501E+00
2.539E-10s	5.017E+00	4.522E+00	5.504E+00
3.027E-10s	5.027E+00	4.529E+00	5.509E+00
3.516E-10s	5.023E+00	4.525E+00	5.500E+00
4.004E-10s	5.027E+00	4.522E+00	5.508E+00
4.492E-10s	5.020E+00	4.528E+00	5.510E+00
4.980E-10s	5.026E+00	4.522E+00	5.504E+00
5.469E-10s	5.025E+00	4.522E+00	5.509E+00
5.957E-10s	5.020E+00	4.523E+00	5.509E+00
6.445E-10s	5.025E+00	4.526E+00	5.500E+00
6.934E-10s	5.023E+00	4.518E+00	5.506E+00
7.422E-10s	5.020E+00	4.529E+00	5.504E+00
7.910E-10s	5.030E+00	4.523E+00	5.506E+00
8.398E-10s	5.036E+00	4.544E+00	5.517E+00

8.887E-10s	5.040E+00	4.547E+00	5.520E+00
9.375E-10s	5.046E+00	4.548E+00	5.519E+00
9.863E-10s	5.026E+00	4.552E+00	5.491E+00
1.035E-09s	4.361E+00	4.152E+00	4.537E+00
1.084E-09s	2.716E+00	2.735E+00	2.831E+00
1.133E-09s	8.950E-01	1.052E+00	8.626E-01
1.182E-09s	2.013E-02	2.875E-01	-1.157E-01
1.230E-09s	-2.227E-01	-5.566E-02	-2.558E-01
1.279E-09s	-1.188E-01	-1.022E-01	-8.831E-02
1.328E-09s	9.544E-02	1.161E-01	7.747E-02
1.377E-09s	3.553E-01	3.472E-01	3.070E-01
1.426E-09s	5.164E-01	4.886E-01	4.798E-01
1.475E-09s	4.697E-01	4.481E-01	4.494E-01
1.523E-09s	3.148E-01	3.268E-01	3.225E-01
1.572E-09s	1.906E-01	2.018E-01	1.972E-01
1.621E-09s	1.612E-01	1.876E-01	1.731E-01
1.670E-09s	2.412E-01	2.434E-01	2.461E-01
1.719E-09s	3.003E-01	2.961E-01	3.022E-01
1.768E-09s	3.358E-01	3.287E-01	3.254E-01
1.816E-09s	3.354E-01	3.347E-01	3.225E-01
1.865E-09s	3.220E-01	3.289E-01	3.184E-01
1.914E-09s	3.164E-01	3.262E-01	3.200E-01
1.963E-09s	2.831E-01	2.883E-01	2.867E-01
2.012E-09s	2.723E-01	2.811E-01	2.797E-01
2.061E-09s	2.947E-01	3.008E-01	3.008E-01
2.109E-09s	3.148E-01	3.151E-01	3.256E-01
2.158E-09s	3.148E-01	3.128E-01	3.225E-01
2.207E-09s	3.133E-01	3.197E-01	3.079E-01
2.256E-09s	3.131E-01	3.184E-01	3.126E-01
2.305E-09s	3.086E-01	3.158E-01	3.084E-01
2.354E-09s	3.009E-01	3.065E-01	2.967E-01
2.402E-09s	2.986E-01	3.015E-01	2.970E-01
2.451E-09s	3.128E-01	3.164E-01	3.081E-01
2.500E-09s	3.226E-01	3.289E-01	3.222E-01
2.549E-09s	3.248E-01	3.212E-01	3.168E-01
2.598E-09s	3.137E-01	3.175E-01	3.059E-01
2.646E-09s	3.143E-01	3.170E-01	3.070E-01
2.695E-09s	3.187E-01	3.276E-01	3.183E-01
2.744E-09s	3.128E-01	3.201E-01	3.068E-01
2.793E-09s	3.164E-01	3.072E-01	3.072E-01
2.842E-09s	3.068E-01	3.103E-01	3.064E-01
2.891E-09s	3.090E-01	3.156E-01	3.112E-01
2.949E-09s	3.112E-01	3.081E-01	3.172E-01
3.008E-09s	3.095E-01	3.064E-01	3.047E-01

3.066E-09s	3.118E-01	3.053E-01	3.054E-01
3.125E-09s	3.059E-01	3.097E-01	3.097E-01
3.184E-09s	2.998E-01	2.998E-01	2.954E-01
3.242E-09s	3.040E-01	3.150E-01	3.051E-01
3.301E-09s	3.167E-01	3.193E-01	3.147E-01
3.359E-09s	3.070E-01	3.061E-01	2.990E-01
3.418E-09s	3.054E-01	3.064E-01	3.018E-01
3.477E-09s	3.079E-01	3.197E-01	3.040E-01
3.535E-09s	3.087E-01	3.078E-01	3.034E-01
3.594E-09s	2.989E-01	3.040E-01	2.997E-01
3.652E-09s	3.108E-01	3.129E-01	3.050E-01
3.711E-09s	3.067E-01	3.125E-01	3.097E-01
3.770E-09s	2.993E-01	3.067E-01	2.956E-01
3.828E-09s	3.022E-01	3.008E-01	3.015E-01
3.887E-09s	3.083E-01	3.131E-01	3.004E-01
3.945E-09s	3.003E-01	3.000E-01	2.951E-01
4.004E-09s	2.998E-01	3.095E-01	2.934E-01
4.063E-09s	3.073E-01	3.059E-01	2.968E-01
4.121E-09s	3.083E-01	3.031E-01	3.081E-01
4.180E-09s	2.922E-01	3.093E-01	3.068E-01
4.238E-09s	3.056E-01	3.012E-01	2.968E-01
4.297E-09s	3.083E-01	3.056E-01	3.014E-01
4.355E-09s	2.995E-01	2.965E-01	3.000E-01
4.414E-09s	3.025E-01	3.053E-01	3.015E-01
4.473E-09s	3.081E-01	3.012E-01	3.037E-01
4.531E-09s	3.026E-01	3.072E-01	3.011E-01
4.590E-09s	3.003E-01	3.079E-01	3.062E-01
4.648E-09s	3.009E-01	3.042E-01	2.995E-01
4.707E-09s	3.020E-01	3.068E-01	2.965E-01
4.766E-09s	3.012E-01	3.015E-01	3.018E-01
4.824E-09s	3.039E-01	3.075E-01	3.004E-01
4.883E-09s	3.059E-01	3.039E-01	3.020E-01
4.941E-09s	2.973E-01	3.058E-01	2.997E-01
5.000E-09s	3.056E-01	3.020E-01	2.781E-01

|
[Rising Waveform]

|
R_fixture = 500
V_fixture = 5.00
V_fixture_min = 4.50
V_fixture_max = 5.50
C_fixture = 0pf
L_fixture = 0nH

|

Time			
9.766E-12s	2.900E-01	3.020E-01	2.872E-01
5.859E-11s	2.886E-01	2.983E-01	2.854E-01
1.074E-10s	2.959E-01	2.998E-01	2.856E-01
1.563E-10s	2.897E-01	2.992E-01	2.895E-01
2.051E-10s	2.958E-01	3.037E-01	2.868E-01
2.539E-10s	2.861E-01	3.009E-01	2.887E-01
3.027E-10s	2.950E-01	2.973E-01	2.908E-01
3.516E-10s	2.906E-01	2.978E-01	2.931E-01
4.004E-10s	2.883E-01	2.981E-01	2.911E-01
4.492E-10s	3.000E-01	3.025E-01	2.936E-01
4.980E-10s	2.864E-01	2.911E-01	2.933E-01
5.469E-10s	2.950E-01	2.970E-01	2.889E-01
5.957E-10s	2.995E-01	2.925E-01	2.934E-01
6.445E-10s	2.940E-01	2.947E-01	2.961E-01
6.934E-10s	2.948E-01	2.943E-01	2.897E-01
7.422E-10s	2.856E-01	3.004E-01	2.868E-01
7.910E-10s	2.887E-01	2.951E-01	2.897E-01
8.398E-10s	2.440E-01	2.506E-01	2.476E-01
8.887E-10s	2.356E-01	2.554E-01	2.403E-01
9.375E-10s	2.701E-01	2.914E-01	2.645E-01
9.863E-10s	2.995E-01	3.483E-01	2.834E-01
1.035E-09s	4.129E-01	5.014E-01	3.581E-01
1.084E-09s	8.414E-01	9.864E-01	6.798E-01
1.133E-09s	1.469E+00	1.529E+00	1.325E+00
1.182E-09s	2.137E+00	2.024E+00	2.119E+00
1.230E-09s	2.589E+00	2.351E+00	2.661E+00
1.279E-09s	2.904E+00	2.618E+00	3.015E+00
1.328E-09s	3.215E+00	2.898E+00	3.397E+00
1.377E-09s	3.527E+00	3.127E+00	3.784E+00
1.426E-09s	3.769E+00	3.303E+00	4.163E+00
1.475E-09s	3.903E+00	3.457E+00	4.416E+00
1.523E-09s	4.041E+00	3.573E+00	4.535E+00
1.572E-09s	4.166E+00	3.660E+00	4.640E+00
1.621E-09s	4.230E+00	3.740E+00	4.746E+00
1.670E-09s	4.293E+00	3.801E+00	4.814E+00
1.719E-09s	4.353E+00	3.870E+00	4.865E+00
1.768E-09s	4.432E+00	3.959E+00	4.925E+00
1.816E-09s	4.501E+00	4.023E+00	4.981E+00
1.865E-09s	4.546E+00	4.052E+00	5.037E+00
1.914E-09s	4.584E+00	4.091E+00	5.081E+00
1.963E-09s	4.629E+00	4.144E+00	5.120E+00
2.012E-09s	4.668E+00	4.177E+00	5.159E+00

2.061E-09s	4.693E+00	4.204E+00	5.186E+00
2.109E-09s	4.716E+00	4.231E+00	5.206E+00
2.158E-09s	4.742E+00	4.256E+00	5.235E+00
2.207E-09s	4.775E+00	4.284E+00	5.258E+00
2.256E-09s	4.788E+00	4.301E+00	5.282E+00
2.305E-09s	4.809E+00	4.325E+00	5.298E+00
2.354E-09s	4.830E+00	4.343E+00	5.325E+00
2.402E-09s	4.846E+00	4.361E+00	5.333E+00
2.451E-09s	4.861E+00	4.363E+00	5.348E+00
2.500E-09s	4.869E+00	4.381E+00	5.359E+00
2.549E-09s	4.884E+00	4.391E+00	5.376E+00
2.598E-09s	4.897E+00	4.413E+00	5.383E+00
2.646E-09s	4.895E+00	4.413E+00	5.397E+00
2.695E-09s	4.916E+00	4.420E+00	5.406E+00
2.744E-09s	4.927E+00	4.435E+00	5.410E+00
2.793E-09s	4.933E+00	4.446E+00	5.417E+00
2.842E-09s	4.939E+00	4.452E+00	5.420E+00
2.891E-09s	4.952E+00	4.455E+00	5.438E+00
2.949E-09s	4.951E+00	4.463E+00	5.439E+00
3.008E-09s	4.965E+00	4.468E+00	5.445E+00
3.066E-09s	4.970E+00	4.473E+00	5.464E+00
3.125E-09s	4.974E+00	4.482E+00	5.460E+00
3.184E-09s	4.976E+00	4.488E+00	5.464E+00
3.242E-09s	4.984E+00	4.487E+00	5.475E+00
3.301E-09s	4.987E+00	4.495E+00	5.471E+00
3.359E-09s	4.988E+00	4.494E+00	5.479E+00
3.418E-09s	4.997E+00	4.496E+00	5.490E+00
3.477E-09s	4.997E+00	4.503E+00	5.486E+00
3.535E-09s	4.997E+00	4.508E+00	5.486E+00
3.594E-09s	4.995E+00	4.501E+00	5.491E+00
3.652E-09s	5.010E+00	4.498E+00	5.496E+00
3.711E-09s	5.006E+00	4.515E+00	5.490E+00
3.770E-09s	5.006E+00	4.508E+00	5.497E+00
3.828E-09s	5.010E+00	4.514E+00	5.498E+00
3.887E-09s	5.008E+00	4.515E+00	5.500E+00
3.945E-09s	5.017E+00	4.517E+00	5.504E+00
4.004E-09s	5.012E+00	4.516E+00	5.507E+00
4.063E-09s	5.015E+00	4.522E+00	5.505E+00
4.121E-09s	5.015E+00	4.528E+00	5.506E+00
4.180E-09s	5.018E+00	4.527E+00	5.513E+00
4.238E-09s	5.026E+00	4.520E+00	5.512E+00
4.297E-09s	5.016E+00	4.523E+00	5.505E+00
4.355E-09s	5.018E+00	4.528E+00	5.508E+00
4.414E-09s	5.020E+00	4.524E+00	5.508E+00

4.473E-09s	5.022E+00	4.526E+00	5.509E+00
4.531E-09s	5.025E+00	4.532E+00	5.516E+00
4.590E-09s	5.026E+00	4.532E+00	5.509E+00
4.648E-09s	5.024E+00	4.527E+00	5.508E+00
4.707E-09s	5.025E+00	4.531E+00	5.516E+00
4.766E-09s	5.024E+00	4.531E+00	5.501E+00
4.824E-09s	5.027E+00	4.534E+00	5.513E+00
4.883E-09s	5.024E+00	4.531E+00	5.505E+00
4.941E-09s	5.024E+00	4.532E+00	5.508E+00
5.000E-09s	5.037E+00	4.534E+00	5.506E+00

|
[Falling Waveform]

|
R_fixture = 500
V_fixture = 0.0

Time			
9.766E-12s	3.391E+00	2.812E+00	3.976E+00
5.859E-11s	3.391E+00	2.814E+00	3.980E+00
1.074E-10s	3.387E+00	2.812E+00	3.981E+00
1.563E-10s	3.385E+00	2.815E+00	3.976E+00
2.051E-10s	3.389E+00	2.814E+00	3.976E+00
2.539E-10s	3.390E+00	2.812E+00	3.974E+00
3.027E-10s	3.392E+00	2.814E+00	3.976E+00
3.516E-10s	3.387E+00	2.820E+00	3.984E+00
4.004E-10s	3.393E+00	2.815E+00	3.973E+00
4.492E-10s	3.388E+00	2.817E+00	3.974E+00
4.980E-10s	3.392E+00	2.813E+00	3.981E+00
5.469E-10s	3.388E+00	2.819E+00	3.974E+00
5.957E-10s	3.392E+00	2.813E+00	3.973E+00
6.445E-10s	3.392E+00	2.820E+00	3.975E+00
6.934E-10s	3.389E+00	2.813E+00	3.981E+00
7.422E-10s	3.388E+00	2.818E+00	3.981E+00
7.910E-10s	3.403E+00	2.827E+00	3.990E+00
8.398E-10s	3.421E+00	2.854E+00	4.006E+00
8.887E-10s	3.455E+00	2.889E+00	4.037E+00
9.375E-10s	3.501E+00	2.936E+00	4.059E+00
9.863E-10s	3.408E+00	2.913E+00	3.879E+00
1.035E-09s	2.718E+00	2.397E+00	2.926E+00
1.084E-09s	1.323E+00	1.329E+00	1.332E+00
1.133E-09s	2.372E-01	4.675E-01	1.023E-01
1.182E-09s	-7.956E-02	1.470E-01	-1.494E-01
1.230E-09s	-1.783E-01	-1.769E-02	-1.777E-01

1.279E-09s	-1.103E-01	-6.300E-02	-1.250E-01
1.328E-09s	9.971E-03	4.825E-02	-2.894E-02
1.377E-09s	1.028E-01	1.078E-01	8.794E-02
1.426E-09s	1.667E-01	1.581E-01	1.572E-01
1.475E-09s	1.803E-01	1.868E-01	1.709E-01
1.523E-09s	1.401E-01	1.465E-01	1.286E-01
1.572E-09s	7.403E-02	9.747E-02	4.716E-02
1.621E-09s	7.450E-02	9.325E-02	5.278E-02
1.670E-09s	1.028E-01	1.176E-01	8.825E-02
1.719E-09s	1.150E-01	1.172E-01	1.033E-01
1.768E-09s	1.268E-01	1.314E-01	1.076E-01
1.816E-09s	1.281E-01	1.233E-01	1.017E-01
1.865E-09s	1.276E-01	1.453E-01	1.208E-01
1.914E-09s	1.315E-01	1.384E-01	1.234E-01
1.963E-09s	1.118E-01	1.276E-01	9.700E-02
2.012E-09s	1.203E-01	1.233E-01	9.685E-02
2.061E-09s	1.175E-01	1.281E-01	1.137E-01
2.109E-09s	1.326E-01	1.395E-01	1.217E-01
2.158E-09s	1.142E-01	1.333E-01	1.128E-01
2.207E-09s	1.309E-01	1.381E-01	1.064E-01
2.256E-09s	1.306E-01	1.345E-01	1.147E-01
2.305E-09s	1.347E-01	1.423E-01	1.223E-01
2.354E-09s	1.211E-01	1.375E-01	1.086E-01
2.402E-09s	1.226E-01	1.337E-01	1.133E-01
2.451E-09s	1.218E-01	1.412E-01	1.233E-01
2.500E-09s	1.312E-01	1.378E-01	1.284E-01
2.549E-09s	1.334E-01	1.411E-01	1.161E-01
2.598E-09s	1.214E-01	1.367E-01	1.089E-01
2.646E-09s	1.279E-01	1.461E-01	1.109E-01
2.695E-09s	1.356E-01	1.418E-01	1.134E-01
2.744E-09s	1.314E-01	1.351E-01	1.165E-01
2.793E-09s	1.223E-01	1.422E-01	1.111E-01
2.842E-09s	1.243E-01	1.375E-01	1.087E-01
2.891E-09s	1.320E-01	1.439E-01	1.154E-01
2.949E-09s	1.220E-01	1.343E-01	1.139E-01
3.008E-09s	1.198E-01	1.395E-01	1.161E-01
3.066E-09s	1.306E-01	1.398E-01	1.167E-01
3.125E-09s	1.304E-01	1.392E-01	1.100E-01
3.184E-09s	1.209E-01	1.381E-01	1.170E-01
3.242E-09s	1.265E-01	1.387E-01	1.148E-01
3.301E-09s	1.247E-01	1.422E-01	1.186E-01
3.359E-09s	1.233E-01	1.309E-01	1.156E-01
3.418E-09s	1.275E-01	1.297E-01	1.143E-01
3.477E-09s	1.242E-01	1.392E-01	1.136E-01

3.535E-09s	1.237E-01	1.365E-01	1.129E-01
3.594E-09s	1.272E-01	1.443E-01	1.137E-01
3.652E-09s	1.222E-01	1.356E-01	1.103E-01
3.711E-09s	1.170E-01	1.368E-01	1.206E-01
3.770E-09s	1.264E-01	1.290E-01	1.072E-01
3.828E-09s	1.248E-01	1.361E-01	1.043E-01
3.887E-09s	1.193E-01	1.423E-01	1.147E-01
3.945E-09s	1.242E-01	1.320E-01	1.115E-01
4.004E-09s	1.173E-01	1.354E-01	1.092E-01
4.063E-09s	1.275E-01	1.353E-01	1.123E-01
4.121E-09s	1.211E-01	1.315E-01	1.134E-01
4.180E-09s	1.256E-01	1.323E-01	1.133E-01
4.238E-09s	1.259E-01	1.362E-01	1.070E-01
4.297E-09s	1.218E-01	1.334E-01	1.126E-01
4.355E-09s	1.243E-01	1.325E-01	1.056E-01
4.414E-09s	1.284E-01	1.308E-01	1.125E-01
4.473E-09s	1.184E-01	1.333E-01	1.029E-01
4.531E-09s	1.212E-01	1.295E-01	1.009E-01
4.590E-09s	1.108E-01	1.345E-01	1.084E-01
4.648E-09s	1.167E-01	1.317E-01	1.111E-01
4.707E-09s	1.236E-01	1.325E-01	1.087E-01
4.766E-09s	1.225E-01	1.270E-01	1.086E-01
4.824E-09s	1.240E-01	1.326E-01	1.073E-01
4.883E-09s	1.228E-01	1.354E-01	1.101E-01
4.941E-09s	1.229E-01	1.334E-01	1.042E-01
5.000E-09s	1.211E-01	1.242E-01	1.048E-01

|

|

End Component f04

|

[End]

APENDICE B – Dados da PCI I

Nessa seção, tem-se maiores informações sobre a placa usada como exemplo na seção 4 item 4.2 figura 22.

Dados da trilha vítima

HyperLynx Field Solver

Design File:

"C:\MentorGraphics\2009HL\SDD_HOME\hyperlynx\HypFiles\DEMO.HYP"

Report File:

"C:\MentorGraphics\2009HL\SDD_HOME\hyperlynx\HypFiles\Coupling0002.TXT"

----- Electrical Data -----

Z0 = 55.844 ohms

Delay = 51.982 ps

L = 2.903 nH

C = 0.931 pF

Rs = 0.6359 mOhm/m-sqrt(Hz)

Gd = 11.0953 pS/m-Hz

----- Physical Input Data -----

Coupling Region

Name: Coupling0002

Length: 0.350in

Position, Width, and Thickness are in English Units (mils). Dimensions include Fabrication Compensation and Passivation. The X-Position is relative to the center of the trace.

Field Solver Traces

Matrix Stackup

Index	Layer	X-Pos	Width	Comment
-------	-------	-------	-------	---------

setsec	1:1	4	0.00	15.00
--------	-----	---	------	-------

Field Solver Stackup

Layer	Type	Thickness	Dielectric
-------	------	-----------	------------

1	Signal	1.40	1.00
---	--------	------	------

	Diel	10.00	4.30
--	------	-------	------

2	Plane	1.40	4.30
---	-------	------	------

	Diel	10.00	4.30
--	------	-------	------

3	Plane	1.40	4.30
---	-------	------	------

	Diel	10.00	4.30
4	Signal	1.40	1.00

Dados da trilha agressora

----- Impedance and Termination Summary -----

Differential Z = 120.4 ohms

(suggested single line-to-line resistor for differential signals; works best for opposed, balanced transitions)

Common-mode Z = 64.0 ohms

(suggested single line-to-ground resistor for common-mode signals; works best for all-1's or all-0's transitions)

Line1-to-ground Z = 68.2 ohms

Line2-to-ground Z = 56.0 ohms

(suggested single line-to-ground resistors for independent signals; work best for mixed 1's and 0's transitions)

Optimal termination (requires 3 resistors)

line to line = 2011.9 ohms

line 1 to ground = 70.6 ohms

line 2 to ground = 57.6 ohms

(suggested for terminating all of the above modes simultaneously; but you may have to AC couple one or more resistors to maintain proper DC levels)

----- Physical Input Data -----

Coupling Region

Name: Coupling0004

Length: 0.700in

Position, Width, and Thickness are in English Units (mils). Dimensions include Fabrication Compensation and Passivation. The X-Position is relative to the center of the trace.

Field Solver Traces

Matrix Stackup

	Index	Layer	X-Pos	Width	Comment
n00077	1:1	4	1800.00	10.00	
setsec	2:2	4	1750.00	15.00	

Field Solver Stackup

Layer Type	Thickness	Dielectric
1 Signal	1.40	1.00
Diel	10.00	4.30
2 Plane	1.40	4.30
Diel	10.00	4.30
3 Plane	1.40	4.30
Diel	10.00	4.30
4 Signal	1.40	1.00

----- Field Solver Output Data -----

Optimal Terminator-Resistor Array [ohms]:

```

1      2
1  70.6 2011.9
2 2011.9  57.6

```

Characteristic Impedance Matrix [ohms]:

```

1      2
1  68.2  1.9
2   1.9 56.0

```

(Note: Off-diagonal values are negative by mathematical convention. However, the capacitances are physically real; you can effectively ignore the signs. The signs are required, though, if transporting matrix data to another tool.)

Capacitance Matrix [pF/m]:

```

1      2
1 83.808 -1.042
2 -1.042 104.135

```

Inductance Matrix [nH/m]:

```

1      2
1 390.220 17.932
2 17.932 326.742

```

DC Resistance Matrix [ohms/m]:

```

1      2
1  1.909  0.000
2  0.000  1.272

```

Propagation Speeds:

Mode 1: Differential(+-) 1.770965e+008 [m/s] = 0.5907c Er(eff) = 2.866
Mode 2: Common(++) 1.694990e+008 [m/s] = 0.5654c Er(eff) = 3.128

Percentage of energy traveling in each mode: (rows are modes, columns are traces)

	Trace 1	Trace 2
Mode 1	63.16%	39.26%
Mode 2	36.84%	60.74%

----- Lossy Data Output -----
 -----(Scaled to be compatible with HSPICE)-----

Skin-effect Resistance Matrix Rs [mOhm/m-sqrt(Hz)]:

	1	2
1	0.8444	0.0313
2	0.0313	0.6439

Dielectric Loss Matrix Gd [pS/m-Hz]:

	1	2
1	8.5860	0.0164
2	0.0164	10.9868

APENDICE C – Dados da PCI II

Nessa seção, têm-se maiores informações sobre a placa usada como exemplo na seção 4 item 4.2 figura 23.

Dados da trilha vítima

HyperLynx Field Solver

Design File:

"C:\MentorGraphics\2009HL\SDD_HOME\hyperlynx\HypFiles\MainBoard_BoardSim.hyp"

Report File:

"C:\MentorGraphics\2009HL\SDD_HOME\hyperlynx\HypFiles\Coupling0013.TXT"

----- Electrical Data -----

Z0 = 61.872 ohms

Delay = 44.135 ps

L = 2.731 nH

C = 0.713 pF

Rs = 1.3019 mOhm/m-sqrt(Hz)

Gd = 13.1638 pS/m-Hz

----- Physical Input Data -----

Coupling Region

Name: Coupling0013

Length: 0.260in

Position, Width, and Thickness are in English Units (mils). Dimensions include Fabrication Compensation and Passivation. The X-Position is relative to the center of the trace.

Field Solver Traces

Matrix Stackup

	Index	Layer	X-Pos	Width	Comment
CLK2_ASSOC	1:1	2	0.00	6.00	

Field Solver Stackup

Layer	Type	Thickness	Dielectric
1	Signal	1.00	1.00
	Diel	7.00	4.30
2	Signal	1.00	4.30
	Diel	7.00	4.30
3	Plane	1.00	4.30
	Diel	7.00	4.30

4	Signal	1.00	4.03
	Diel	8.00	3.80
5	Signal	1.00	4.03
	Diel	7.00	4.30
6	Plane	1.00	4.30
	Diel	7.00	4.30
7	Signal	1.00	4.03
	Diel	8.00	3.80
8	Signal	1.00	1.00

Dados da trilha agressora

----- Electrical Data -----

$Z_0 = 99.130 \text{ ohms}$
 Delay = 1.996 ps
 $L = 0.198 \text{ nH}$
 $C = 0.020 \text{ pF}$
 $R_s = 1.1975 \text{ mOhm/m-sqrt(Hz)}$
 $G_d = 5.6767 \text{ pS/m-Hz}$

----- Physical Input Data -----

Coupling Region

Name: Coupling0020

Length: 0.014in

Position, Width, and Thickness are in English Units (mils). Dimensions include Fabrication Compensation and Passivation. The X-Position is relative to the center of the trace.

Field Solver Traces

Matrix Stackup

	Index	Layer	X-Pos	Width	Comment
SETSEC	1:1	1	0.00	6.00	

Field Solver Stackup

Layer	Type	Thickness	Dielectric
1	Signal	1.00	1.00
	Diel	7.00	4.30
2	Signal	1.00	4.30
	Diel	7.00	4.30
3	Plane	1.00	4.30
	Diel	7.00	4.30

4	Signal	1.00	4.03
	Diel	8.00	3.80
5	Signal	1.00	4.03
	Diel	7.00	4.30
6	Plane	1.00	4.30
	Diel	7.00	4.30
7	Signal	1.00	4.03
	Diel	8.00	3.80
8	Signal	1.00	1.00